

高等学校教材

模拟集成电路 分析与设计

谢元清 编



华中理工大学出版社

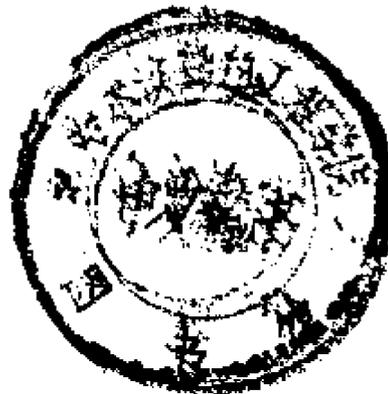
TK 431.1
X 55

360923

高等学校教材

模拟集成电路分析与设计

谢沅清 解月珍



华中理工大学出版社

模拟集成电路分析与设计

谢沅清 解月珍

责任编辑 李凤英

责任校对 卢金锋

*

华中理工大学出版社出版发行

(武昌喻家山)

新华书店湖北发行所经销

湖北省石首市第二印刷厂印刷

*

开本: 850×1168 1/32 印张: 10.25 字数: 246 000

1990年5月第1版 1991年5月第2次印刷

印数: 2 001—4 000

ISBN 7-5609-0407-6/TN·14

定价: 2.68元

出版说明

根据国务院关于高等学校教材工作分工的规定，我部承担了全国高等学校、中等专业学校工科电子类专业教材的编审、出版的组织工作。由于各有关院校及参与编审工作的广大教师共同努力，有关出版社的紧密配合，从1978年至1985年，已编审、出版了两轮教材，正在陆续供给高等学校和中等专业学校教学使用。

为了使工科电子类专业教材能更好地适应“三个面向”的需要，贯彻“努力提高教材质量，逐步实现教材多样化，增加不同品种、不同层次、不同学术观点、不同风格、不同改革试验的教材”的精神，我部所属的七个高等学校教材编审委员会和两个中等专业学校教材编审委员会，在总结前两轮教材工作的基础上，结合教育形势的发展和教学改革的需要，制订了1986~1990年的“七五”（第三轮）教材编审出版规划。列入规划的教材、实验教材、教学参考书等近400种选题。这批教材的评选推荐和编写工作由各编委会直接组织进行。

这批教材的书稿，是从通过教学实践、师生反映较好的讲义中经院校推荐，由编审委员会（小组）评选择优产生出来的。广大编审者、各编审委员会和有关出版社为保证教材的出版和提高教材的质量，作出了不懈的努力。

限于水平和经验，这批教材的编审、出版工作还会有缺点和不足之处，希望使用教材的单位，广大教师和同学积极提出批评建议，共同为不断提高工科电子类专业教材的质量而努力。

电子工业部教材办公室

前 言

本教材系接电子工业部的工科电子类专业教材1986~1990年编审出版规划，由无线电技术与信息系统编审委员会电路与系统编审小组征稿，推荐出版，责任编辑张肃文。

本教材由北京邮电学院谢沅清担任主编，武汉空军雷达学院刘明德担任主审。

本课程的参考学时数为34学时，其主要内容为模拟集成电路的电路分析与设计，而以分析为主。在教材的前四章讲述模拟集成电路中的元器件和主要子电路。后面六章分别讲述各种集成功能块，它们是运算放大器与电压比较器、集成振荡器、集成稳压器、模拟相乘器、定时电路与集成锁相环、开关电容滤波器、D/A与A/D变换器。在讲述功能块时，在多数情况下用简化电路讲述，且不一一讲述所有细节。给出的原理图也往往是简化图，一些通用子电路，用符号或方框表示，这样既使画面清晰，又可突出重点。

在编写本教材时，考虑到了供微电子学专业本科生以及无线电技术与通信、应用电子学专业的选修课通用。对于前者，通过本课程的学习，为毕业后从事模拟集成电路的电路设计打下一个基础。对于后者，通过本课程的学习，可以增进对集成块的内部电路的了解，这对于应用集成块是十分必要的。编者认为，应用模拟集成电路和应用数字集成电路有显著不同。数字集成电路的输出电平只有“1”和“0”两种电平，使用者只需明白电路的逻辑关系而不必对内部电路深究。模拟集成电路则不同，它的输出电平是连续变化的，而且往往要配接以较多的外围元器件。电路在使用过程中出现不正常现象时，了解集成块内部电路有助于查

找故障和调整外围元件。

为了兼顾上述两类不同性质专业学习上的需要，本书在取材上以电路为主，只是在十分必要时才涉及版图。编者认为，对于微电子专业，应另开设一门有关版图设计的课程，不宜将其与电路分析、设计合在一起，否则会将一门课弄得十分庞大。

本教材由谢沅清编写第一、四、六、八、九、十章，解月珍编写第二、三、五、七章，谢沅清统编全稿。参加审阅工作的还有华中理工大学肖华昌同志，为本书提出许多宝贵意见，这里表示诚挚的感谢。由于编者水平有限，书中难免还存在一些缺点和错误，殷切希望广大读者批评指正。

—编者—

2010

内 容 简 介

本书内容包括模拟集成电路中的元器件、偏置电路、基本放大级、MOS模拟集成电路、运算放大器与比较器、集成振荡器、集成稳压器、模拟相乘器、定时电路、集成锁相环、开关电容滤波器、D/A与A/D变换电路。

本书着重讲述模拟集成电路的电路分析与设计，而以分析为主。全书分十章，前四章详细讲述模拟集成电路中的元器件及基本子电路，后六章以方框图替代子电路讲述功能块，以求简明清晰。

本书可作为高等学校微电子学、应用电子学专业的必修课和无线电通信、无线电技术专业的选修课教材，也可供从事模拟集成电路制造或应用的技术人员参考。

目 录

第一章 集成电路中的元器件

§ 1-1 NPN晶体管	(2)
1-1-1 器件结构	(2)
1-1-2 集成晶体管的寄生元件	(4)
1-1-3 特殊用途的NPN晶体管	(5)
§ 1-2 PNP晶体管	(9)
1-2-1 横向PNP管	(9)
1-2-2 衬底PNP管	(12)
1-2-3 高性能PNP管	(12)
§ 1-3 集成电路中的结型场效应管	(13)
1-3-1 双扩散结型场效应管	(13)
1-3-2 离子注入结型场效应管	(14)
§ 1-4 集成电路中的MOS场效应管	(15)
1-4-1 双极型器件与MOS器件兼容的结构	(15)
1-4-2 CMOS场效应管结构	(16)
§ 1-5 二极管	(16)
1-5-1 结二极管	(16)
1-5-2 肖特基二极管	(20)
§ 1-6 集成电路中的电阻	(21)
1-6-1 扩散电阻	(22)
1-6-2 沟道电阻	(24)
§ 1-7 集成电路中的电容	(26)
1-7-1 结电容	(26)
1-7-2 MOS电容	(27)
习题及思考题	(28)

第二章 偏置电路

§ 2-1 恒流电路	(30)
------------------	--------

2-1-1 基本的电流镜.....	(31)
2-1-2 具有基极电流补偿的电流镜.....	(33)
2-1-3 电阻比例电流镜.....	(34)
2-1-4 威尔逊 (Wilson) 电流镜.....	(35)
§ 2-2 PNP 电流镜.....	(36)
§ 2-3 压控电流源.....	(38)
§ 2-4 受电源电压变化影响小的分压.....	(38)
2-4-1 用 V_{BE} 作基准的偏置.....	(39)
2-4-2 自给基准电流偏置.....	(40)
§ 2-5 电压源.....	(41)
2-5-1 通用电压源.....	(41)
2-5-2 基准电压源.....	(43)
§ 2-6 直流电平移动电路.....	(50)
§ 2-7 基片的温度稳定.....	(51)
习题及思考题.....	(54)

第三章 基本放大级

§ 3-1 特种单端输出差动放大电路.....	(55)
3-1-1 高增益放大级.....	(55)
3-1-2 输入级采用复合NPN-PNP管的差动放大级.....	(56)
3-1-3 扩展共模输入电压下限值的电路.....	(57)
§ 3-2 平衡电流输出差动放大器.....	(58)
§ 3-3 电流差动放大级.....	(59)
§ 3-4 输出级.....	(60)
3-4-1 射极跟随输出级.....	(61)
3-4-2 全NPN乙类输出级.....	(63)
§ 3-5 短路保护.....	(65)
3-5-1 无源元件限流.....	(65)
3-5-2 有源元件限流.....	(66)
习题及思考题.....	(68)

第四章 MOS模拟集成电路

§ 4-1 MOS器件的主要特性.....	(69)
-----------------------	--------

4-1-1	MOS三极管的伏安特性	(69)
4-1-2	MOS二极管及其应用	(70)
4-1-3	MOS三极管的高频放大能力	(72)
4-1-4	衬底效应	(73)
§ 4-2	NMOS管放大电路	(73)
4-2-1	基本放大电路	(73)
4-2-2	MOS共源-共栅 (Cascode) 放大级	(75)
4-2-3	源极跟随器	(76)
4-2-4	MOS电流镜	(77)
4-2-5	MOS差动电路	(77)
4-2-6	直流电平移动电路	(79)
4-2-7	输出级	(80)
4-2-8	以耗尽型器件作有源负载的放大级	(81)
§ 4-3	CMOS电路	(83)
4-3-1	CMOS倒相级	(83)
4-3-2	CMOS差动放大级	(86)
4-3-3	推挽放大级	(86)
4-3-4	输出级	(87)
§ 4-4	模拟开关	(88)
4-4-1	单掷开关	(89)
4-4-2	双掷开关	(91)
	习题及思考题	(93)

第五章 运算放大器与电压比较器

§ 5-1	单片运算放大器的电路构成	(94)
5-1-1	只含单个放大级的运放	(94)
5-1-2	包含两个放大级的运放	(96)
5-1-3	具有三个放大级的运放	(97)
§ 5-2	频率补偿	(99)
5-2-1	具有两个放大级的运放的电容补偿	(99)
5-2-2	采用分裂集电极晶体管技术减小输入级跨导	(101)
5-2-3	前馈补偿	(102)
§ 5-3	大信号运用	(103)

5-3-1	电压摆动速率与补偿元件的关系	(103)
5-3-2	增大摆动速率的方法	(105)
5-3-3	满功率带宽	(107)
§ 5-4	输入级设计	(108)
5-4-1	PNP输入级	(108)
5-4-2	NPN输入级	(109)
5-4-3	结型场效应管输入级	(110)
5-4-4	低偏流输入级	(111)
5-4-5	低失调输入级	(113)
§ 5-5	MOS运算放大器	(117)
5-5-1	CMOS运放	(117)
5-5-2	自校零运放(斩波稳零运放)	(118)
§ 5-6	特种用途运算放大器	(119)
5-6-1	跨导运算放大器	(119)
5-6-2	电压跟随器	(121)
§ 5-7	实际运算放大器电路	(125)
5-7-1	$\mu\text{A}741$ 通用型运算放大器电路分析	(125)
5-7-2	$\mu\text{A}733$ 宽频带集成放大器电路分析	(139)
§ 5-8	电压比较器	(144)
5-8-1	电压比较器的特点	(144)
5-8-2	高速集成电压比较器HIC01的分析与设计	(146)
习题及思考题		(155)

第六章 集成振荡器

§ 6-1	两类振荡器的特点	(156)
§ 6-2	RC张弛振荡器	(158)
6-2-1	基本电路及工作原理	(158)
6-2-2	采用单比较器型施密特触发器的RC张弛振荡器	(161)
6-2-3	采用双比较器型施密特触发器的RC张弛振荡器	(163)
6-2-4	恒流充放电振荡器	(165)
§ 6-3	射极耦合多谐振荡器	(168)
6-3-1	基本电路	(168)
6-3-2	温度稳定性的改进	(171)

§ 6-4 CMOS张弛振荡器.....	(176)
§ 6-5 张弛振荡器的限制.....	(181)
6-5-1 高频容限.....	(181)
6-5-2 温度稳定.....	(183)
6-5-3 结论.....	(186)
习题及思考题.....	(186)

第七章 集成稳压器

§ 7-1 基本的串联式稳压器.....	(188)
7-1-1 工作原理.....	(188)
7-1-2 负压稳压器.....	(190)
7-1-3 双踪稳压器.....	(191)
7-1-4 主要性能参数.....	(192)
§ 7-2 串联稳压器的保护电路.....	(194)
7-2-1 限流或短路保护.....	(195)
7-2-2 转折限流.....	(196)
7-2-3 安全区保护.....	(197)
7-2-4 热闭锁.....	(199)
§ 7-3 实际串联稳压器电路.....	(200)
7-3-1 $\mu\text{A}-7800$ 集成稳压器的工作原理.....	(201)
7-3-2 $\mu\text{A}-7800$ 主要特性参数分析.....	(202)
§ 7-4 开关稳压电源.....	(203)
7-4-1 开关稳压电源的基本工作原理.....	(203)
7-4-2 占空比的控制.....	(209)
7-4-3 具有电感输出电路的稳压器的工作模式.....	(210)
习题及思考题.....	(215)

第八章 模拟相乘器、定时电路和集成锁相环

§ 8-1 模拟相乘器.....	(216)
8-1-1 基本工作原理.....	(216)
8-1-2 相乘器的误差.....	(220)
§ 8-2 单片定时电路.....	(221)
8-2-1 单片定时电路逻辑方框图.....	(221)

8-2-2	555定时电路的内部电路	(222)
8-2-3	555定时电路的定时工作原理	(224)
§ 8-3	集成锁相环	(226)
8-3-1	锁相环的工作原理	(226)
8-3-2	鉴相器	(227)
8-3-3	压控振荡器	(232)
8-3-4	单片锁相环设计举例	(236)
习题及思考题		(239)

第九章 开关电容滤波器

§ 9-1	开关电容电路基础	(240)
9-1-1	基本开关电容电路	(240)
9-1-2	开关电容积分器	(243)
9-1-3	开关电容一阶低通滤波器	(245)
9-1-4	离散时间效应	(246)
§ 9-2	MOS开关电容电路元件的特性	(248)
9-2-1	MOS电容	(248)
9-2-2	MOS模拟开关	(249)
9-2-3	MOS运算放大器	(249)
9-2-4	噪声特性	(250)
§ 9-3	寄生电容的影响	(252)
§ 9-4	实际设计考虑	(256)
§ 9-5	二阶滤波器电路	(258)
9-5-1	低通滤波器的实现原理	(258)
9-5-2	设计举例	(263)
9-5-3	带通滤波器	(263)
§ 9-6	开关电容滤波器的应用及其限制	(266)
习题及思考题		(268)

第十章 数字-模拟、模拟-数字变换器

§ 10-1	D/A变换器的变换原理	(270)
§ 10-2	D/A变换器的基本类型	(273)

10-2-1	电流标度D/A变换器.....	(273)
10-2-2	电压标度D/A变换器.....	(274)
10-2-3	电荷标度D/A变换器.....	(276)
10-2-4	基本D/A变换器电路综述	(278)
§ 10-3	电流标度D/A变换器的电路	(279)
10-3-1	采用二进制权电流源的电路.....	(279)
10-3-2	采用等值电流源的电路.....	(280)
10-3-3	主-从梯形网络	(281)
§ 10-4	电流开关.....	(282)
§ 10-5	A/D变换器的变换原理.....	(285)
10-5-1	基本工作原理	(285)
10-5-2	主要变换误差	(287)
§ 10-6	A/D变换器的基本类型.....	(291)
10-6-1	积分型A/D变换器.....	(291)
10-6-2	数字斜坡型A/D变换器.....	(296)
10-6-3	逐次逼近A/D变换器.....	(297)
10-6-4	采用MOS工艺的逐次逼近A/D变换器	(301)
10-6-5	并行A/D变换器.....	(304)
§ 10-7	A/D变换技术综述	(307)
习题及思考题	(310)
参考文献	(312)

第一章 集成电路中的元器件

集成电路中的元器件包括各种类型的晶体三极管、二极管及电阻、电容，它们的结构和电气性能，各有其特点。了解这些特点，对于电路的设计者来说，就可以在设计时恰当地选择各种元器件，在制造的简易和经济性以及各种电气指标之间，进行折衷处理，从而得到电路总体设计的优化。对于应用者来说，由于电路的性能往往主要取决于元器件，熟悉元器件特性就能更好地了解电路的性能，从而能更正确和合理地使用电路。

集成电路中的元器件和分立元件电路中的有源器件相比，其中一个重要的特点就是，由于需要将众多的器件集成在一块硅片上，因而在结构上招致寄生效应影响元器件的特性。本章将介绍寄生效应形成的机理及其起作用的条件。

集成电路中的元器件的另一个重要特点是无源元件必须和有源元件在同一工艺下生产。这样，就使无源元件的种类和取值范围受到一定的限制。例如还不能制造电感；电阻和电容只能在一个很窄的范围内取值，而且它们的绝对值精度不高。二极管是利用有源器件的PN结。

集成电路中的无源元件的制作，虽然受到上述限制，可是也有其优于分立元件的特点，比如说其相对值可以做得相当精确，温度跟踪特性很好等。因此人们可以在电路设计上，充分利用其优点，避免其缺点。为此，作为一个集成电路的设计者，有必要了解集成无源元件的类型及其可能的取值范围，以便在设计电路时合理选择元件的类型和取值。基于上述原因，分立元件电路的某些设计考虑原则用到集成电路中来就不一定合适，有时适得其反。比如说，分立元件电路的造价，往往取决于有源器件的数目，而集成电路的造价，则往往取决于无源元件的绝对值，因为它

决定着硅片的面积。例如在分立元件电路中，电阻阻值的大小，一般不影响元件的体积与造价，而在集成电路中，电阻阻值偏大或偏小，都将使元件所占硅片面积增大，导致造价的提高。

§ 1-1 NPN晶体管

双极型 NPN 晶体管因其性能优良，使得人们在集成电路的设计中，首先考虑采用 NPN 晶体管。因此，NPN 晶体管成了集成电路中用得最多的器件。在集成电路的设计中，当选用其他类型器件时，应考虑到工艺上和双极型 NPN 晶体管兼容。下面各节中所介绍的其他类型的晶体管，其中不少就是考虑到工艺上和双极型 NPN 晶体管兼容而形成其结构上的某些特点，进而产生电气特性的某些特点。

1-1-1 器件结构

集成电路中的晶体管在结构上和分立元件晶体管的主要差别是各个器件集成在同一块硅片上的相互绝缘问题。为了便于读者理解，在图 1-1 中，除了在图 (a) 中画出了集成电路中的 NPN

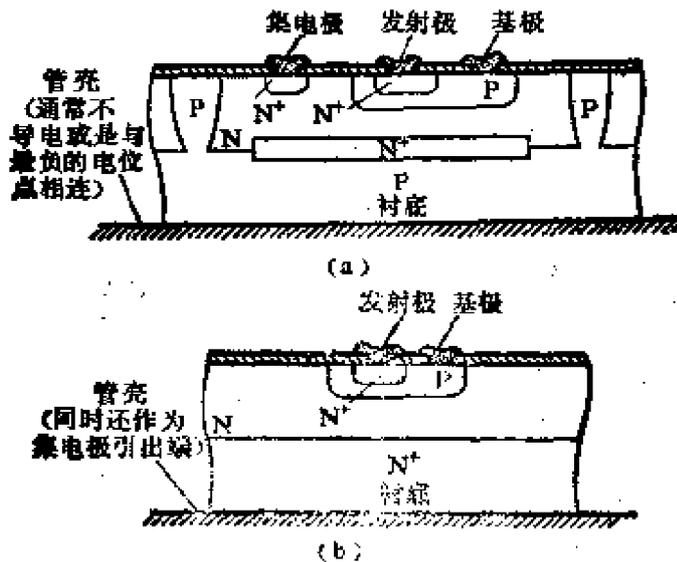


图 1-1 NPN 晶体管剖面图

晶体管的剖面图外，还在图 (b) 中画出了分立元件 NPN 晶体管的剖面图。从图1-1可以看出，就晶体管本身的结构来说，两种情况下是相似的。在图 (a) 所示的集成电路NPN晶体管剖面图中，N型集电区被P型半导体包围。所有各个器件的N型集电区，象一个个小岛一样被“安放”在一块称作衬底的P型片上。在实际运用中，如果将P型衬底连至整个电路的最低电位，而N型集电极在正常运用情况下，总是处于高电位，这样，每一个晶体管的N型集电区和P型衬底所构成的PN结，总是处于反向偏置下，于是各个晶体管就被这个反向PN结隔离开了。

图 (b) 所示的分立元件晶体管，集电极引线可以直接接于N⁺衬底。而在图 (a) 所示的集成电路中的晶体管，集电极引线接于晶片上的一小块面积。不难看出，后者增加一个寄生电阻，这是因为集电极电流要流经一个狭长的N区。

由图1-1 (a) 可以看出，P型衬底和P型基区夹着N型集电区，形成了一个潜在的PNP寄生晶体管。我们称之为潜在的PNP寄生晶体管，是因为这个PNP晶体管并不经常能发挥晶体管的放大作用。现给予说明。我们知道，作为一个处于放大状态的晶体管，它的发射结应处于正向偏压下。图1-1 (a) 所示的寄生PNP晶体管，其P型集电区和N型基区构成的PN结也就是正常NPN管的集电结，在正常工作情况下，是处于反向偏压下的。由N型集电区和P型衬底构成的PN结，为了起到隔离作

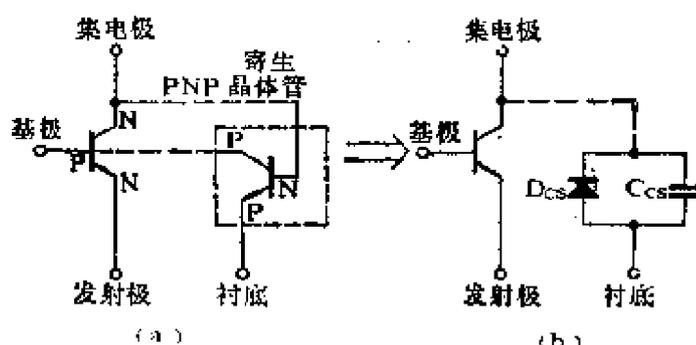


图1-2 正常工作状态下，寄生PNP晶体管保持截止时的等效电路

用，也处于反向偏压下。这样一来，在正常工作状态下，寄生PNP晶体管保持截止。在这种情况下，包围N型集电区的绝缘，可以看作反向的二极管 D_{CS} 和一个寄生电容 C_{CS} (PN结的势垒电容)相并联，其等效电路如图1-2所示。

有两种情况可能使寄生晶体管进入放大区。第一种情况是NPN晶体管工作进入饱和区，其基极电位比集电极高。于是NPN晶体管的集电结成为寄生PNP晶体管的放大状态下的发射结。这种情况下的等效电路如图1-3(a)所示。此时寄生晶体管产生的后果是寄生管的发射极电流取自NPN管的基极引线。

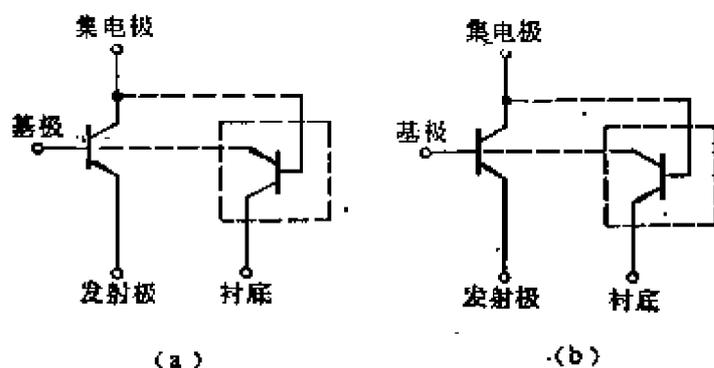


图1-3 寄生PNP晶体管工作于放大区的等效电路

另一种情况是NPN管的集电极电位比衬底电位还低。这种情况可能在若干块集成电路工作于不同的供电电源下，并且具有不同的衬底偏置，而它们又需要连接在一起运用时发生。衬底电位较底的集成电路向衬底电位较高的集成电路送来一个低电位，导致后者某个晶体管的集电极电位比其衬底电位还低。这样，由N型集电区和P型衬底构成的PN结成为寄生PNP晶体管的发射结。这种情况下的等效电路如图1-3(b)所示。此时寄生晶体管产生的后果是寄生管的集电极电流流向NPN管的基极引线。

以上两种情况，在设计和运用中应设法予以避免。

1-1-2 集成晶体管的寄生元件

在某些晶体管和晶体管电路教材中，介绍过分立元件晶体管

的混合 π 型等效电路。这个等效电路可以说明分立体的寄生元件，但用于集成电路中时，就显得不够完善了。这主要是因为集成电路中的晶体管存在有集电极和衬底之间的寄生参数。在图1-4中，画出了集成电路中NPN晶体管的寄生元件。

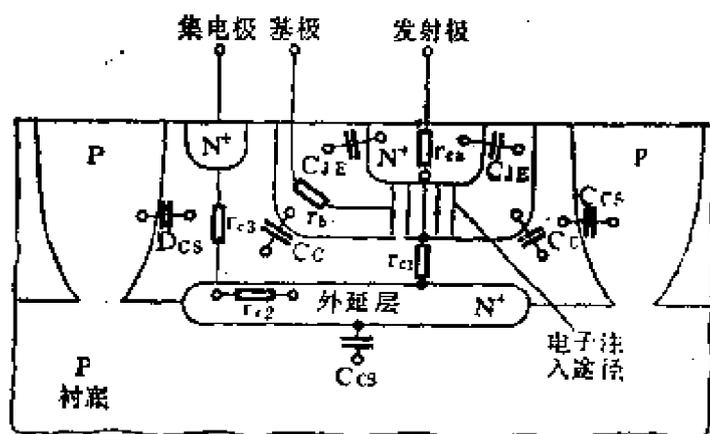


图1-4 PN结绝缘NPN晶体管的寄生元件

1-1-3 特殊用途的NPN晶体管

由多个晶体管构成的一个电路，对电路中的每一个晶体管，往往提出不同的电气特性要求，例如大电流容量、高反向耐压等。设计单片集成电路，人们可以通过控制器件的几何尺寸、版图形状及掺杂，以得到所需要的特性，使电路在总体设计上达到或接近理想状态。下面介绍几种特殊用途的晶体管，简要地说明是怎样在结构上、工艺上采取措施，以获得适应特殊用途所需的特性的。

1. 大电流晶体管

当器件工作于大电流状态时，有两个重要参数发生变化，使器件特性变坏。这就是 β 值下降和集电区串联寄生电阻 r_{cs} 上的电压降增大，后者使饱和压降增大。

器件工作于大电流时 β 之所以明显下降，主要是发射极与基极接触边缘的电流密度过大，造成基区边缘的空穴密度增大，由基

区向发射区扩散的空穴增多，使发射效率降低。针对这一点，集成电路中将大电流工作的晶体管的发射极制作成分开的条状，如图1-5所示。这样就增加了发射极的周长与面积之比，得以在不增加器件所占硅片面积的条件下，减小发射极与基极接触边缘的电流密度，从而避免了发射效率的过分降低。从图中还可以看到，由于基极金属引线分开成若干条与基区半导体接触，故基区电阻也为之减小。

集电区串联寄生电阻 r_{cs} 之值，可以采用图1-5所示的“环状”集电极接触结构予以减小。环状接触是一层 N^+ 扩散层。

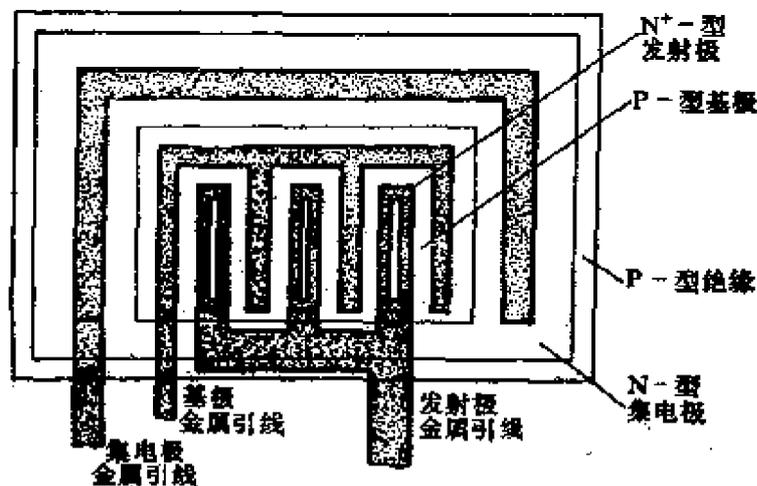


图1-5 典型的大电流晶体管横向几何图形

2. 高反压晶体管

运用于和高电压系统接口处的晶体管，供电电压往往超过50V。通过特殊的版图与工艺设计，可以使单片集成电路中的晶体管的击穿电压高于100V。具体方法在此不作介绍。有兴趣的读者请参看文献[1]。

3. 超 β 晶体管

在某些模拟集成电路中，例如运算放大器的输入级，要求有高输入电阻和小输入偏流。这就应使输入级工作于小电流状态。对于通常的NPN晶体管，工作点电流很小时， β 值变得很

小。

为了提高工作点电流很小时的 β 值，可以在工艺上采用将基极减薄来实现。但是，基区很薄时，容易发生集电极和发射极之间的穿通现象。单片集成电路中的超 β 管，其 β 值在集电极电流为 $10\sim 20\mu\text{A}$ 时达 $2000\sim 5000$ 。相应的集电极与发射极间的击穿电压下降到 $3\sim 4\text{V}$ 。由于基区调宽效应十分显著，其欧拉 (Euler) 电压 V_A 只有 $4\sim 10\text{V}$ 。图1-6示出一超 β 管的典型输出特性曲线。

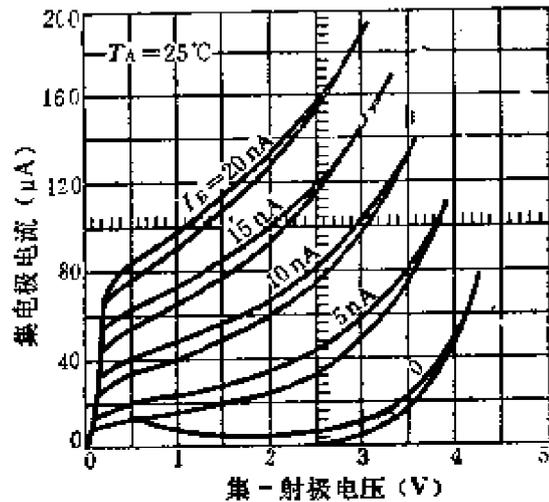


图1-6 超 β 管典型输出特性曲线

在实际的电路设计中，超 β 管往往和普通的集成晶体管组合起来，以获得避免穿通的电压保护。通常采用的方法是将超 β 管的集电极-发射极之间的电压进行钳位。图1-7示出一个典型的电路。图中超 β 管 T_1 和普通NPN管 T_2 构成共射-共基组态的放大电路。 T_2 的基极到 T_1 的发射极，并联上D和 T_3 的发射结。这样， T_1 的集电极-发射极间的电压，便被钳至约等于一个PN结的正向压降。由 T_1 和 T_2 构成的组合管，其 β 值等于超 β 管的 β 值，而集电极击穿电压则等

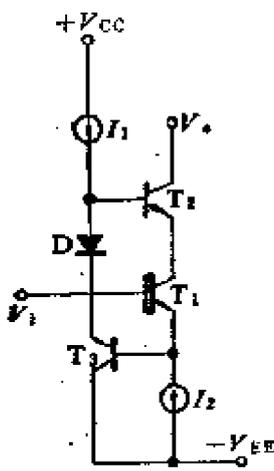


图1-7 超 β 管防穿于普通NPN管的击穿电压。

通电压保护电路 4. 多发射极晶体管

多发射极晶体管的版图如图1-8所示。在TTL数字集成电路中经常用到这种多发射极晶体管。在模拟集成电路中也有其广泛的用途。例如多端射极跟随、偏置缓冲等。

对于多发射极管的运用，有一个值得指出的问题，那就是当有一个发射极的电位比基极还高，即该发射极处于反偏情况时，那么这个处于反偏的发射结将与其他处于正偏的PN结构成寄生晶体管。

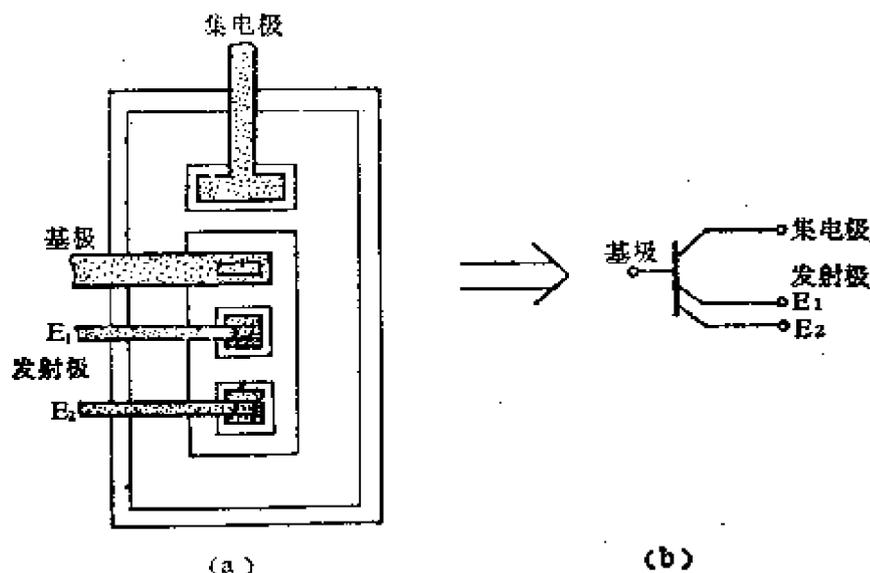


图1-8 多发射极晶体管平面图形

5. 倒置运用晶体管

倒置运用是将正常运用下的集电极当作发射极，发射极当作集电极。这样，正常运用下的多发射极管倒置运用时就成了多集电极晶体管。

倒置运用时，晶体管的传输特性很差。倒置运用时的电流增益 β_R 只有正常运用时电流增益 β_F 的1~5%。倒置运用时的集电结就是正常运用时的发射结。故倒置运用时的集电结击穿电压等于正常运用时的发射结击穿电压 BV_{EBO} ，约为6~7V。

除了上述缺点外，倒置运用情况下的晶体管还有下述优点：

(1) 在饱和情况下，它的饱和压降比正常运用情况下的要低。这在开关电路中，与正常运用相比，在“接通”状态下，更接近理想开关。

(2) 集电结电容小，其大小等于正常运用发射结加反偏时

的发射结电容 C_{jE} 之值。因此，可以用来作为偏置差放电路的低电容电流源。

(3) 将多发射极晶体管倒置运用，便成为多集电极晶体管。集电极电流的大小，正比于集电结的面积。因此，可以通过改变各集电极的几何尺寸，以控制各集电极的电流分配关系。

(4) 当所需要的镜像电流源容许发射极连在一起，而其工作电压处于正常运用下 BV_{EBO} 值以内时，可以利用倒置运用下的多发射极管。

§ 1-2 PNP晶体管

在有些模拟集成电路中，要求采用互补双极型晶体管。因此，有必要在标准的NPN管制作工艺条件下，在同一块硅片上同时制作PNP管。这样的PNP管有两种，一种是横向PNP管，另一种是衬底PNP管。这两种器件都是利用轻掺杂的外延层作为基区的。和基本的NPN晶体管相比，这两种PNP管的电流放大性能和高频特性都差得多。PNP管常用来作偏置、直流电平移动及有源负载等。在电路设计中，应尽可能用在不需要利用其传输特性的场合。

1-2-1 横向PNP管

1. 横向PNP管的结构及工作原理

图1-9示出典型的横向PNP晶体管的结构图，图(a)为顶视图，图(b)为剖面图。它的基极由N型外延层构成，该外延层对NPN管来说是作为集电极的。扩散形成NPN管的P型基区时，同时形成PNP管的集电极和发射极。扩散形成NPN管的发射极 N^+ 区，同时形成PNP管基极 N^+ 的引出接触点。在这种晶体管中，少数载流子由发射区注入基区，向集电区扩散，是沿平行于表面的横向进行的，横向晶体管即以此得名。

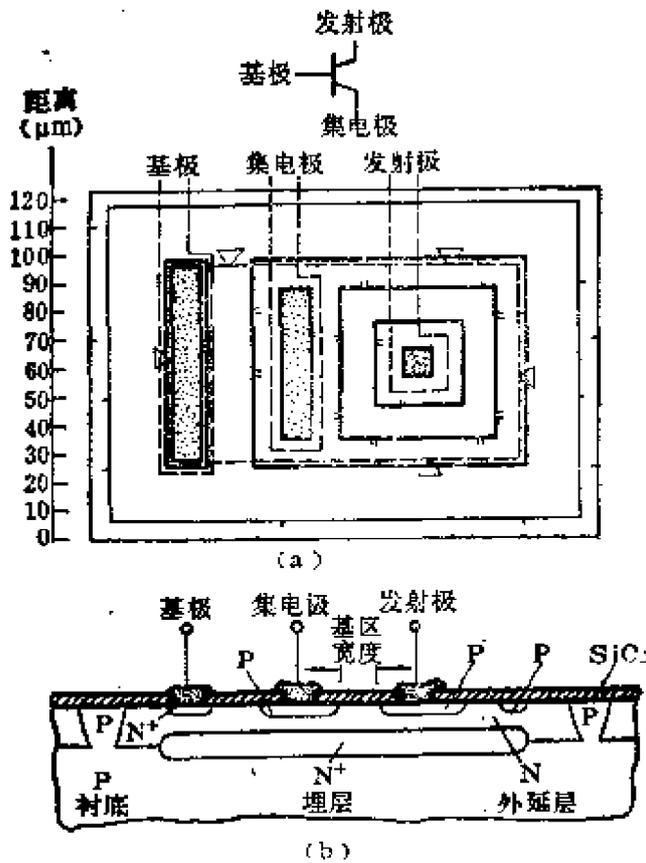


图1-9 横向PNP管结构图

横向PNP管的基区比常规的NPN管的基区宽得多，因此横向PNP管的电流放大性能和高频特性比常规NPN管的差得多。

2. 横向PNP管的寄生管

如同NPN管的寄生晶体管一样，横向PNP管的寄生管也是由于衬底构成寄生管的一个电极而形成的。由图1-9可以看出，P型集电极和P型发射极，分别与N型基区及P型衬底构成PNP寄生管。因为N型基区总是比P型衬底电位高，所以可以将衬底

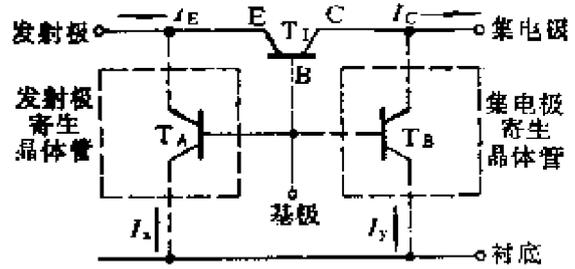


图1-10 横向PNP管的寄生管等效电路

看作寄生管的集电极，于是可画出寄生管的等效电路如图1-10所示。

由横向PNP管的发射极和衬底构成的PNP寄生管 T_A ，和横向管 T_1 公用发射结，因此，当横向管正常工作时，寄生管将工作于放大区。由于这个寄生管的基区有一个 N^+ 埋层，故其电流增益很小。它的效果是使 T_1 的视在发射极电流增加一个流入衬底的分量，如图中 I_x 所示。

另一个寄生管 T_B ，其发射结是横向PNP的集电结。当横向管工作进入饱和区时，寄生管将进入放大区，同时将 I_c 分流一部分至衬底。如图中 I_y 所示。

3. 多集电极PNP晶体管

将横向PNP晶体管的集电区围绕发射区(以发射极为中心)分成若干段，便构成多集电极晶体管。各集电极电流之比等于集电区而对着发射区的周长之比。利用多集电极PNP晶体管可以作成精确而稳定的且电流成比例的电流源或有源负载。

必须注意的一个问题是，在运用中若有一个集电极进入饱和区，则此集电极和其他未进入饱和区的集电极之间将出现寄生晶体管效应。

4. 横向PNP管与纵向NPN管的复合连接在以NPN管为主的集成电路中，常用横向PNP管来进行电平移动。为了克服横向PNP管 β 值小导致增益减小的缺点，可以将横向PNP管和纵向NPN管组合起来，构成复合管，如图1-11(a)所示。这个复合管可以等效成一个PNP管，如图1-11(b)所示，其电流增益

$$\beta_T = \beta_N \beta_P \quad (1-1)$$

其中 β_N 和 β_P 分别为NPN管和PNP管的电流增益。复合管的输入阻抗几乎与PNP管的相等，

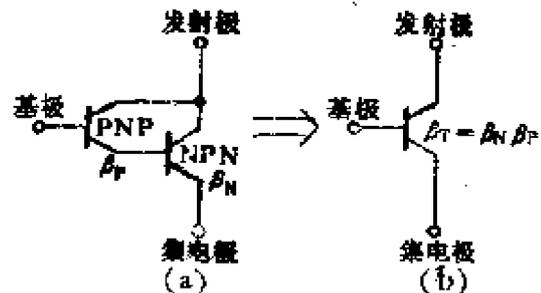


图1-11 横向PNP管与普通NPN管复合连接

其输出阻抗却比单独一个NPN管的高，因为NPN管输入是高阻抗源激励（接PNP管的集电极）。复合管的频响取决于横向PNP管。但是复合管传输函数的极点比单管的多，当其处于反馈环内时，其稳定性比单管的差。

1-2-2 衬底PNP管

由NPN管的P型基区作为发射极，N型外延层集电区作为基极和P型衬底作为集电极而构成的PNP管，称为衬底PNP管。根据已经说过的理由，N外延层和衬底构成的PN结总是加反偏，故衬底理应成衬底PNP管的集电极。典型剖面结构如图1-12所示。

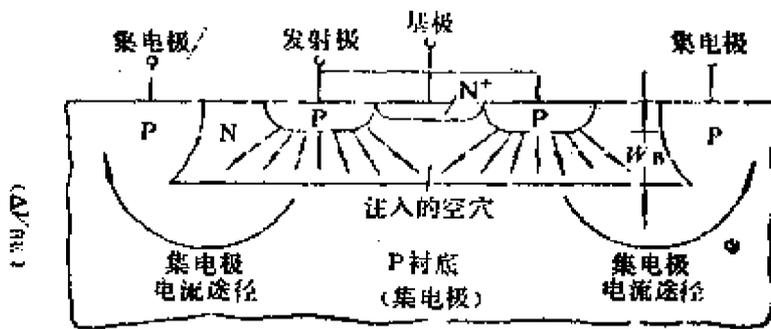


图1-12 衬底PNP管截面图

由于衬底总是处于交流零电位，故衬底PNP管只能接成射极输出器形式运用。

衬底PNP管的放大性能和频率响应优于横向PNP管而不如正常的NPN管。

1-2-3 高性能PNP管

高性能的PNP管的结构与正常的NPN管相似。制作这种结构的PNP管，其工艺不能完全与制作NPN管的工艺兼容，而是需要附加的工艺。图1-13示出其结构图。

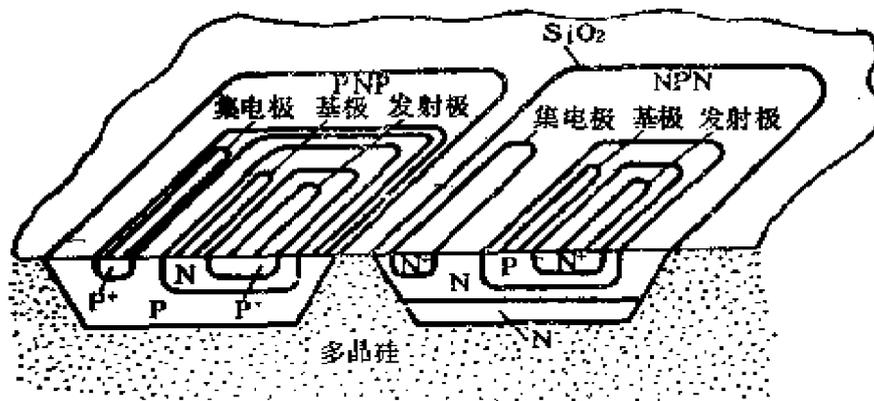


图1-13 介质绝缘纵向NPN和PNP管

图1-13示出了PNP管和NPN管同时制作在一块硅片上，器件之间的隔离不是用PN结而是用的多晶硅介质。从图中所示的类型不同、杂质浓度不一的各层半导体可以看出，全部制成各层次的半导体，需要比制作正常NPN管的工序多。

§ 1-3 集成电路中的结型场效应管

对集成电路中的结型场效应管的一个主要要求是应与基本的NPN双极型晶体管兼容，只需很少的附加工艺就能生产。一个附带的要求是场效应管的夹断电压应该在1~5V范围内，并且可以随意控制。这是为了使它能工作于和双极型晶体管相同的偏置。这些要求对P沟道管比较容易满足，可以用扩散或离子注入工艺来实现。

1-3-1 双扩散结型场效应管

图1-14是一个可以和双极型NPN晶体管同时制作的P沟道场效应管断面图。场效应管的沟道和NPN管的P型基区同时形成。形成N⁺发射区和N型外延层时，分别制成了栅极的顶和底。如果只是用N⁺发射极扩散区作的顶部栅，夹断电压的值会很高（达到15V）。在实际的制作中，用如下的方法以减小夹断

电压，即单独进行栅极 N^+ 扩散，其扩散深度比发射极略深一些，以得到较窄的P型沟道。这样可以获得 $2\sim 5V$ 的夹断电压值 V_P 值。可见，为获得低的夹断电压值，人们付出加多一道扩散工序的代价。双扩散型结型场效应管也就由此得名。

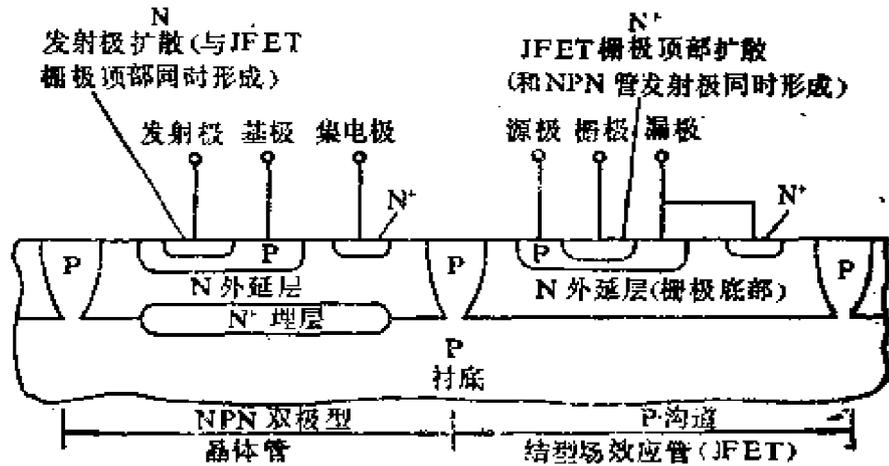


图1-14 双扩散P沟道结型场效应管

双扩散型结型场效应管常用于运算放大器的输入级。它的最大缺点是难以得到精确的 N^+ 扩散深度，因而沟道宽度也就难以做到精确地控制。这样，在同一块硅片上的各个器件 V_P 的匹配程度就比较差。其次就是栅-漏间的击穿电压低，等于双极型晶体管的发射结击穿电压，这一点从栅-漏的制作工艺和发射极-基极的制作工艺相同看，就容易理解。

1-3-2 离子注入结型场效应管

双扩散型结型场效应管的某些缺点，在离子注入型器件中可以避免。图1-15示出离子注入型器件的断面结构。

双扩散型场效应管的某些缺点在离子注入型场效应管中可以避免的原因是：离子注入这一工序可以将注入剂量控制得十分精确和均匀。这样，沟道既可做得很薄，因而夹断电压小，而且夹断电压的匹配程度也可以很高，典型的离子注入型场效应管的夹

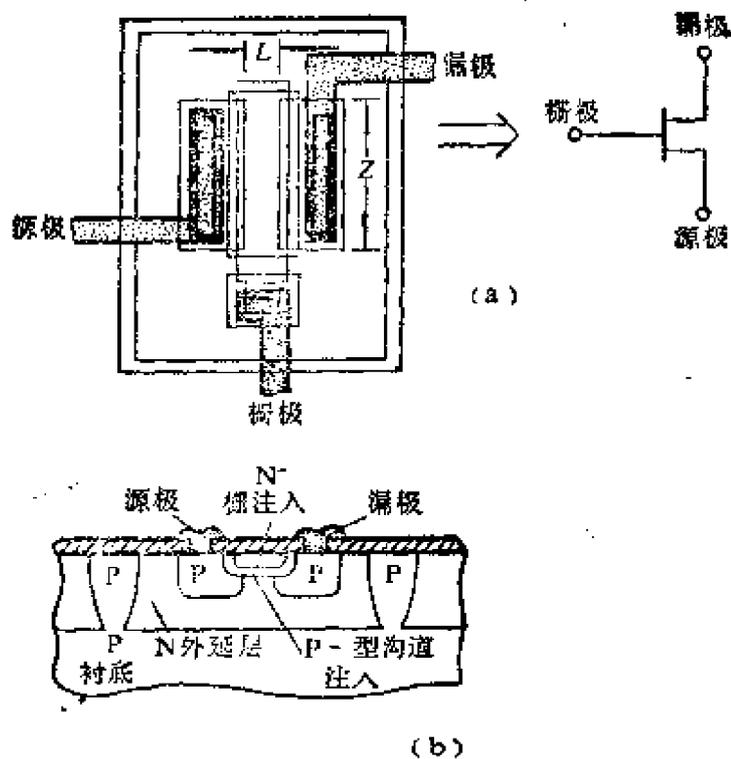


图1-15 离子注入P沟道场效应管断面图

断电压 V_T 在 $1\sim 3V$ 范围内，相邻器件的匹配精度可达 $\pm 10mV$ 。由于离子注入工艺的进步，这种器件在许多电路中取代了双扩散型场效应管。

§ 1-4 集成电路中的MOS场效应管

集成电路中的MOS场效应管和分立元件MOS场效应管的差别，主要是CMOS电路中如何将NMOS器件和PMOS器件制作在同一硅片上，MOS器件与双极型器件的工艺兼容问题。

1-4-1 双极型器件与MOS器件兼容的结构

图1-16为双极型器件与P沟道MOS场效应管工艺兼容的结构图。集成电路的P型半导体衬底接整个电路的最低电位。双极型NPN管的集电极和P沟道MOS场效应管的N型半导体衬底均

接高电位，这就保证了各个器件之间被反向的PN结相互隔离。

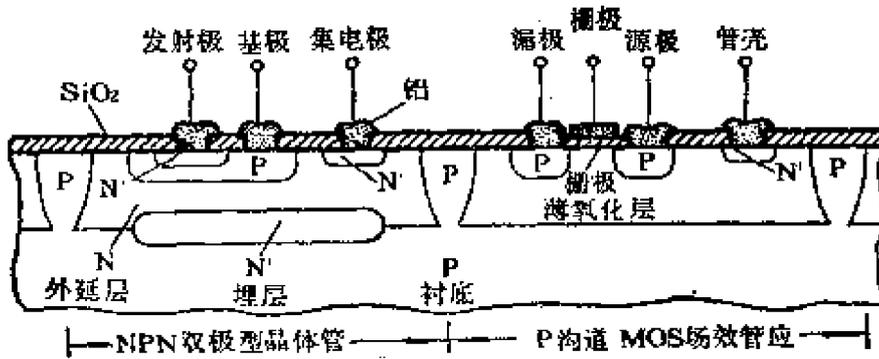


图1-16 双极型与PMOS器件工艺兼容结构图

1-4-2 CMOS场效应管结构

图1-17为 CMOS 场效应管结构断面图。衬底为N型半导体。P沟道场效应管直接制作在衬底上。N沟道场效应管则制作于一个位于N衬底上的P井之中。N衬底和电路的最高电位相连，P井则接电路的最低电位。

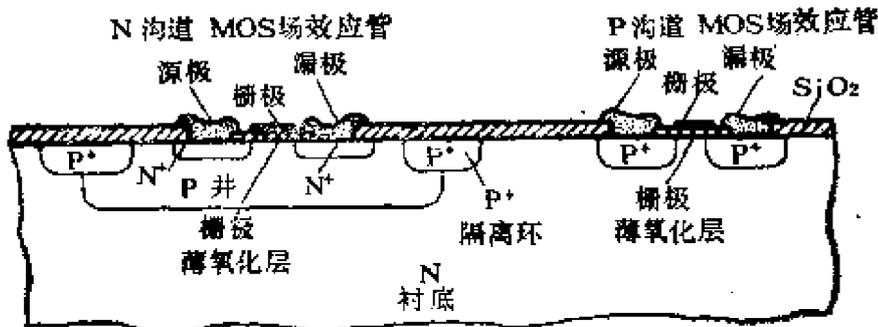


图1-17 CMOS场效应管结构图

§ 1-5 二极管

1-5-1 结二极管

从原则上说，集成电路中的任何一个PN结都可以用来作二

极管。但实际上有些PN结应用时有一些额外的问题。图1-18示出基本的NPN三极管可能构成的二极管。图中 D_{BE} 和 D_{BC} 分别代表基极-发射极和基极-集电极PN结构成的二极管。 D_{CS} 是集电极与衬底之间的绝缘PN结构成的二极管。电阻 r_b 和 r_{cs} 代表电极引线端和内部实际结二极管端之间的体电阻。图中虚线画出的是由基极、集电极和衬底构成的PNP寄生三极管。

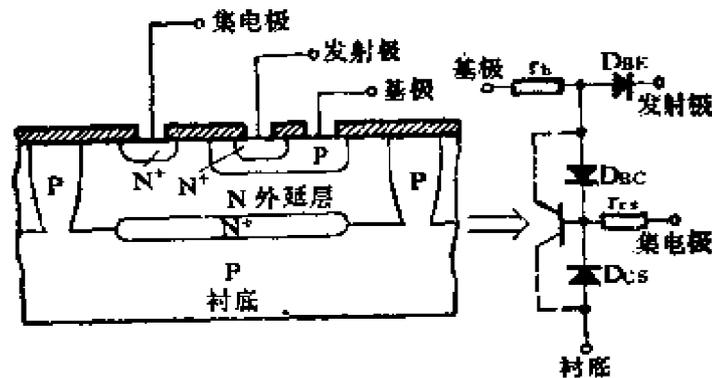


图1-18 集成NPN管可能构成的几个结二极管

1. 不同连接方式下的二极管特性

图1-18中画出的三个PN结中，由集电极和衬底构成的二极管 D_{CS} 实际中是无法应用的。因为这个二极管的阳极是整个电路的公共点，而且这个二极管永远处于反向偏压之下。由集电极和基极构成的二极管 D_{BC} 在使用时要注意一个问题，这就是当其加以正偏压时，寄生PNP管就会工作于放大区，因为寄生PNP管的集电结总是加有反偏的。但由于它的电流放大系数很小，寄生晶体管效应不甚明显。

下面考察利用 D_{BC} 和 D_{BE} 两个PN结的二极管特性。在考察其特性时，需要注意下述两个问题：

第一，不同的PN结，由于其工艺不同，将具有不同的特性。

第二，在一定条件下， D_{BC} 和 D_{BE} 不能看作两个孤立的PN结，而是会产生三极管作用。

我们将图1-18所示的NPN三极管结构连接成二极管，可以

有五种连接方式。五种连接方式下的二极管，具有不同的特性。下面着重从二极管的串联电阻、反向击穿电压、是否存在寄生晶体管作用及储存时间的长短等方面进行比较。五种连接方式是：

- (1) 利用发射结，集电极开路。
- (2) 利用发射结，集电极与基极短路。
- (3) 利用集电结，发射极开路。
- (4) 利用集电结，发射极与基极短路。
- (5) 发射结与集电结并联。

图1-19给出了每一种连接情况下的主要特性。

各种连接方式中，凡是含有发射结的，其击穿电压都低（典型值为6~8V）。集电结处于正向偏压下时，在基极、集电极与

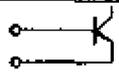
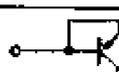
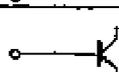
二极管连接方式	串联电阻	反向击穿电压	寄生PNP作用	储存时间
	低($\approx r_b$)	低(6~8V)	无	长(≈ 60 ns)
	最低($\approx r_b/\beta$)	低(6~8V)	无	短(≈ 15 ns)
	高($\approx r_b+r_{cs}$)	高(>30V)	有	长(≈ 80 ns)
	高($\approx r_b+r_{cs}$)	高(>30V)	有	长(≈ 50 ns)
	高($\approx r_b+r_{cs}$)	低(6~8V)	有	长(≈ 100 ns)

图1-19 NPN管接成二极管的各种连接方式的比较

衬底间，将出现寄生PNP晶体管作用。

当集电极和基极相连时，电路具有NPN三极管作用，流经基区体电阻 r 的电流是二极管的电流的 $1+\beta$ 分之一，故二极管的等效串联电阻近似为 r_b/β 。还有由于存在有NPN三极管作用，当二极管由加正向电压转入加反向电压时，储存于基区的载流子

可以从集电极往外流，故储存时间最短。

当发射极和基极相连时，电路具有倒置运用下的NPN三极管作用，放大作用很小，故储存时间缩短不多，串联电阻基本上等于 $r_b + r_e$ ，而没有什么改变。

当集电结和发射结并联时，相当于两个结的电容简单地并联，故储存时间最长。

比较五种连接方式，第二种连接方式有较多的有用的电特性：即低的串联电阻，短的储存时间，而且没有与衬底构成的寄生PNP晶体管作用。所以，在集成电路中，只要不需要有高的反向击穿电压，一般总是采用这种连接方式。

2. 伏安特性

集成电路中的结二极管，体电阻通常比分立元件二极管的体电阻要大一些。在上述五种连接方式的二极管中，1、3、4、5四种情况下，电流很大时，必须考虑体电阻上的电压降，但电流较小时，则可忽略。对一个面积为 $645\mu\text{m}^2$ 的发射结，电流从 10nA 到 10mA 的六个数量级范围内，二极管的电流 I_D 与外加于结上电压 V_D 的关系可用下述关系式描述：

$$I_D = I_S \left[\exp\left(\frac{V_D}{V_T}\right) - 1 \right] \quad (1-2a)$$

式中 $V_T = kT/q$ 为所谓热电压。 I_S 为反向饱和电流，正比于结面积。当正向电流较大时，上式可简化为

$$I_D = I_S \exp\left(\frac{V_D}{V_T}\right) \quad (1-2b)$$

二极管的正向动态电阻为

$$r_d = \frac{1}{g_d} = \frac{1}{\frac{\partial I_D}{\partial V_D}} = \frac{V_T}{I_D} \quad (1-3)$$

当给定二极管的正向电流 I_D 时，正向压降为

$$V_D = V_T \ln \left(\frac{I_D}{I_S} \right) \quad (1-4)$$

当正向电流大于 $10\mu\text{A}$ 时，略去体电阻上的电压降， V_D 的值约为 $0.5\sim 0.7\text{V}$ 。

正向压降与温度有关，对于发射结二极管， V_D 的温度系数为 $-(1.8\sim 2.2\text{mV})/^\circ\text{C}$ ，其值与结电流密度有关，示于图1-20。

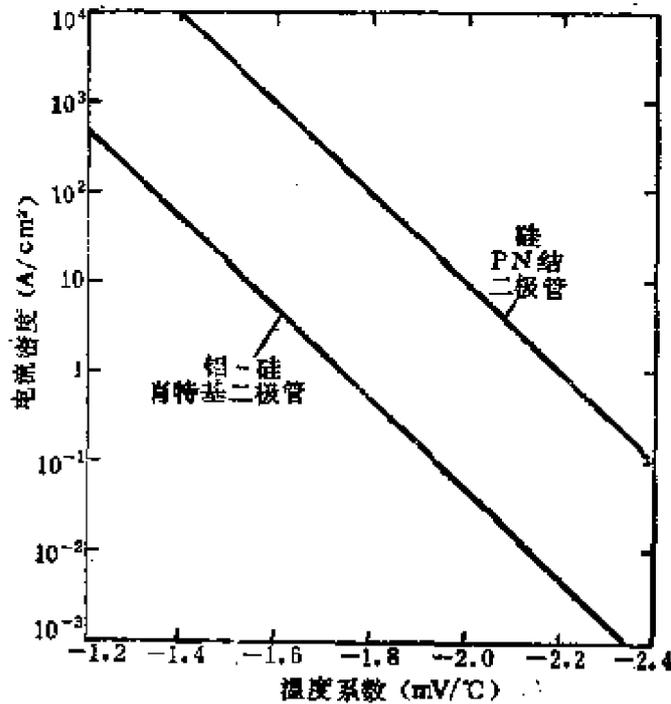


图1-20 温度系数与结电流密度的关系

1-5-2 肖特基二极管

当金属与半导体材料接触时，在其接触处即形成一静电势垒，产生金属与半导体间的整流特性，半导体为硅材料情况下的整流结，称为肖特基二极管，例如由铝与轻掺杂的N型硅 ($N_D < 10^{17}$ 原子/cm³) 构成。此时金属材料为二极管的阳极，半导体材料为阴极。肖特基二极管可以由多种合金，例如铂-硅 (Pt-Si₂) 或铝制作。

在模拟集成电路中采用的肖特基二极管通常是铝-硅型的。这

种二极管可以用常规的铝蒸发或溅射法和欧姆接触工序同时制作。硅与铝接触的性质(即究竟是欧姆接触还是整流接触)取决于直接和金属接触的半导体区域的电阻率。例如,一个肖特基二极管的形成可以简单地由铝和轻掺杂的硅 ($N_D < 10^{17}$ 原子/cm³) 得到,如图1-21所示。和普通PN结二极管相比,肖特基二极管具有如下主要特性:

(1) 在肖特基二极管中,电流是多数载流子电流的迁移,而不是少数载流子的扩散。因此,开关速度不受储存时间延时的限制,比普通结型二极管的高。

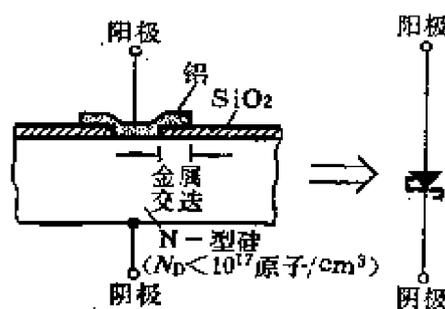


图1-21 肖特基二极管的结构和符号

(2) 在面积和正向电流相同的条件下,肖特基二极管的正常电压降 V_F 小很多。例如,对在 $10\mu A$ 正向电流条件下,肖特基二极管 $V_F \approx 0.25V$,而普通的PN结二极管约为 $0.55V$ 。由于上述优点,使得肖特基二极管在所谓抗饱和电路中得到广泛的应用。其工作原理是在NPN管的集-基结并联一个肖特基二极管,当集-基结的正向电压到达肖特基二极管的导通电压($0.25V$)时,即被钳位,从而避免NPN管集-基结正向电压的进一步加大,防止器件进入深饱和区。

§ 1-6 集成电路中的电阻

集成电路中的电阻,通常利用集成电路生产中形成的一层扩散层或外延层来构成,在某些情况下,利用两层扩散层或扩散与外延层一起构成。可用作电阻的扩散层和外延层有:基区扩散层、发射区扩散层、外延层、晶体管的有效基区层(指除去因集电结或发射结加反偏形成势垒区使基区缩小)以及在基区扩散同P型衬底之间夹断的外延层。除了利用扩散层或外延层外,还可

以用离子注入工艺制造离子注入电阻。由于离子注入能较精确和均匀地控制掺杂剂量，故离子注入电阻有较高的精度，其缺点是需要增添一道工序。

一般来说，集成电路中的半导体电阻是一种不理想的元件。它的缺点是阻值误差大，温度特性不好，由于寄生效应的影响，频率特性差。

为了方便，常用每方多少欧来说明半导体电阻的阻值特性。每方是指长（ L ）与宽（ W ）尺寸相等的一块半导体面积。显而易见，长与宽成比例地加大或缩小，其阻值是不变的。由于在设计制作中只有长和宽的尺寸影响整个电路版图尺寸，而厚度是固定不变的，所以在说明阻值特性时，不必涉及半导体厚度。每方若干欧记作 Ω/\square 。

1-6-1 扩散电阻

扩散电阻是由扩散的半导体区域的体电阻构成的。制作单片集成电路中的电阻时可采用基区或发射区这两个扩散工序之一。

图1-22示出一个P型扩散电阻（采用基区扩散工序）的结构图，图(a)是顶视图，图(b)是截面剖视图，图(c)是其等效电路。它是在基区扩散工序中制作的。这种电阻在使用过程中一个值得注意的问题是必须使电阻的P型半导体和它周围的N型外延层半导体构成的PN结总是处于反向偏压之下。

电阻的值由下式确定：

$$R = \frac{\bar{\rho}}{x_j} \frac{L}{W} = R_s \frac{L}{W} \quad (1-5)$$

式中 x_j 是扩散电阻结的厚度， $\bar{\rho}$ 是扩散层的平均电阻率。

对于模拟集成电路制造中通常采用的基区扩散情况，薄片电阻 $R_s = 60 \sim 250 \Omega/\square$ ，多数情况为130至200 Ω/\square 。

如果希望得到低欧姆的扩散电阻，可以利用NPN管的发射

极扩散工序的重掺杂获得，其 $R_s = 2 \sim 10 \Omega/\square$ 。这种电阻称做 N^+ 扩散电阻， N^+ 扩散电阻可以直接做在 N 外延层上，也可以在外延层上扩散一个 P 型“小岛”，再在 P 型小岛上制作 N^+ 扩散电阻。

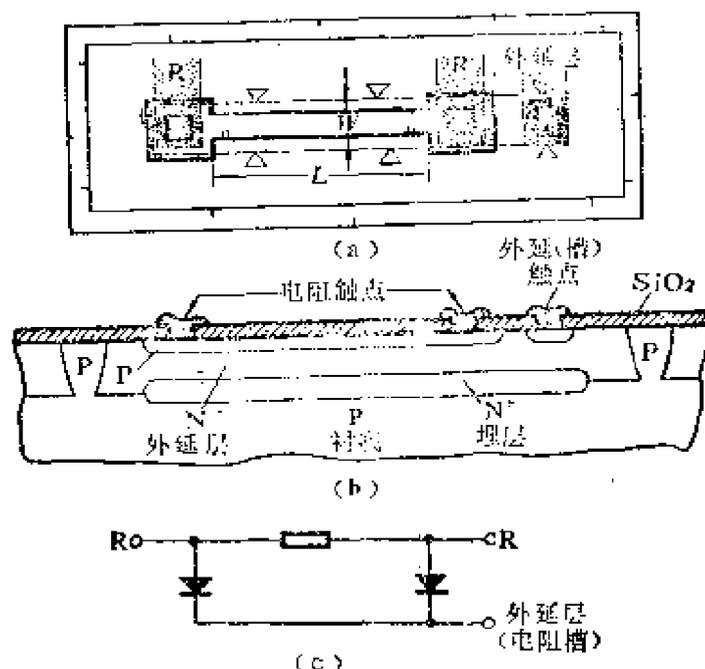


图1-22 扩散电阻结构及等效电路图

扩散电阻和它周围的异型半导体，形成一个PN结，这个PN结总是加以反向电压，它的势垒电容成为电阻的寄生电容。与电阻异型的半导体通常处于交流零电位。这样，就可以得出考虑寄生电容时电阻的高频等效电路如图1-23。

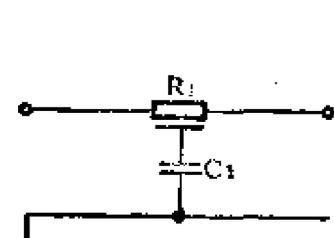


图1-23 扩散电阻的高频等效电路

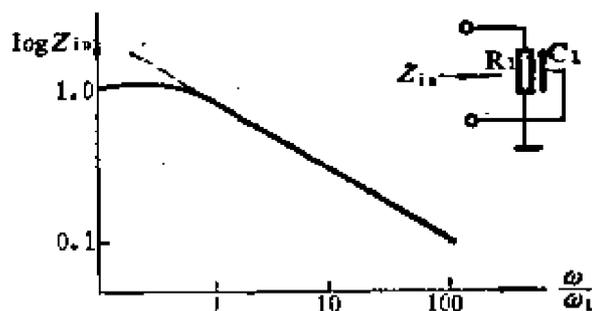


图1-24 扩散电阻的频率响应

如果将电阻的一端接地，并假定寄生电容沿电阻均匀分布，则可得其阻值的幅模与频率的关系如图1-24，阻抗幅模下降3dB的频率 f_1 可近似地表示为

$$f_1 \approx \frac{1}{3R_1 C_1} \quad (1-6)$$

将式(1-6)中的总电阻 R_1 和总的分布电容 C_1 用薄片电阻 R_s 和单位长度电容 C_0 表示，则式(1-6)可表示为

$$f_1 \approx \frac{1}{3R_s C_0 L^2} \quad (1-7)$$

值得注意的是 f_1 反比于电阻几何长度的平方。对于一个典型的 $10\text{k}\Omega$ 扩散电阻($R_s = 200\Omega$, $L = 1270\mu\text{m}$, $W = 12.7\mu\text{m}$)， f_1 约 10MHz 。

1-6-2 沟道电阻

利用场效应管电场控制导电沟道宽度的原理，在扩散电阻上再形成一个异型半导体，在此异型半导体上施加一个电压，使之在

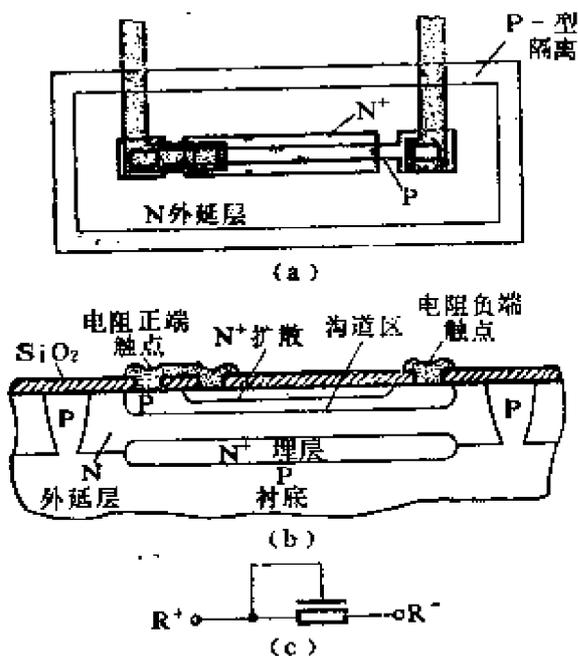


图1-25 沟道电阻结构及等效电路

二者之间形成的势垒区扩大，缩窄导电沟道的有效断面区，便可获得阻值较大的薄片电阻，用这种方法制作出来的电阻称为沟道电阻，其 R_s 值可达 $2\sim 10\text{k}\Omega/\square$ 。

图1-25画出沟道电阻的结构图，图(a)为顶视平面图，图(b)为断面图。P型半导体为电阻的本体，在其上扩散的N+层与电阻(P型半导体)的一端相连。二者相连端必须是电阻的正端，即电

流的流入端。这样，当电阻上有电流流过时，由P型半导体和N⁺半导体形成的PN结便被加上反向电压，方能保证电阻正常工作，并达到减小有效电阻区的目的。

从上述沟道电阻的工作原理不难理解，当电阻两端的电压增大时，加到P区和N⁺形成的PN结上的反向电压就会加大，有效电阻区将因势垒区的加厚而减薄。可见，电阻将随电压的增大而增大，这就是说，沟道电阻是一个非线性电阻。当电压加大到等于基-射结的击穿电压时，PN结就会被击穿而使电流剧增。图1-26示出沟道电阻的伏安特性。

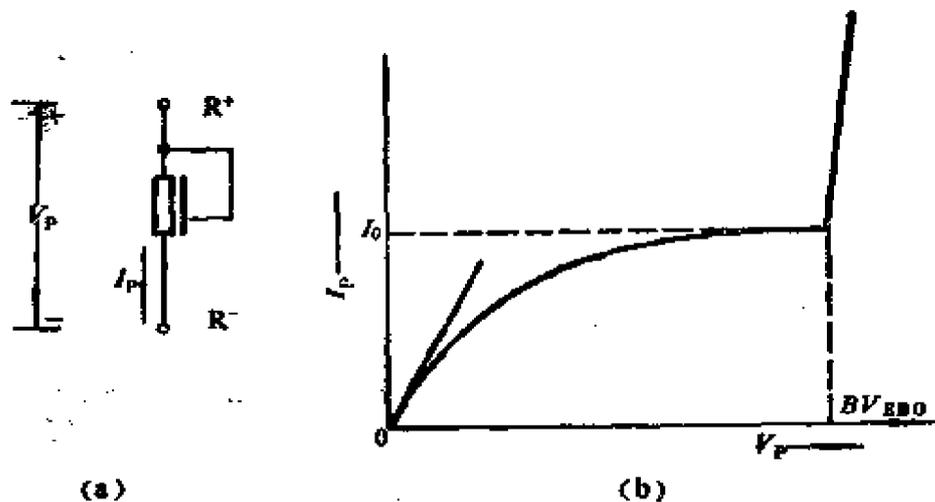


图1-26 沟道电阻的伏安特性

表 1-1 不同类型的集成电路电阻特性

电阻类型	薄片电阻Ω/□	相对误差%	匹配后误差	温度系数
基区扩散	100~200	±20	±2(5μm宽) ±0.2(50μm宽)	+1500~ +2000ppm/°C
发射极扩散	2~11	±20	±2	+600ppm/°C
离子注入	100~100	±3	±2(5μm宽) ±0.15(50μm宽)	可以控制 达±100ppm/°C
基区沟道	2k~10k	±5)	±10	+2600ppm/°C
外延	2k~5k	±3)	±5	+3100ppm/°C
外延沟道	4k~10k	±50	±7	+3000ppm/°C

根据上述概念，还可以利用外延层制作扩散电阻和沟道电阻。因为外延层有更高的电阻率，故外延扩散电阻的值较大。利用外延层N型半导体和P型基区扩散区构成的沟道电阻，其击穿电压较大，等于集-基结击穿电压。

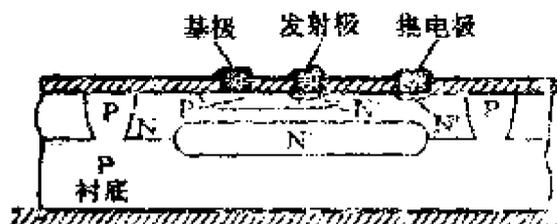
表1-1给出几种类型电阻的主要特性。

§ 1-7 集成电路中的电容

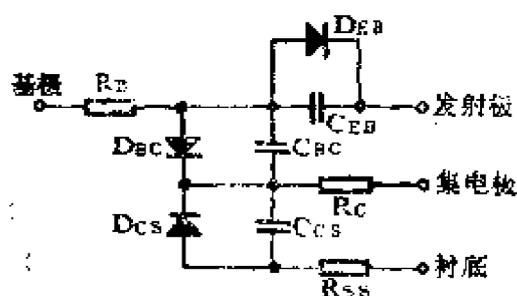
集成电路中的电容，其容量所受到的主要限制是几何尺寸。集成电路中电容容量的典型值是每 $645\mu\text{m}^2$ 的电容量约为 0.05pF 至 0.5pF 。

单片集成电路中电容的两种基本结构是结电容和MOS电容。下面分别介绍它们的特性。

1-7-1 结电容



(a)



(b)

图1-27 NPN管的结构及其结电容等效电路

结电容是利用PN结反向电压下的势垒电容。一个外延平面工艺NPN管，有三个可供利用的电容。图1-27示出NPN管的结构及其结电容等效电路，三个电容分别为 C_{CS} 、 C_{EB} 和 C_{BC} 。另外还有三个不可忽略的体电阻。

集电极与衬底间的电容 C_{CS} 的用途比较有限，因为电容的一个端子——衬底，总是处于交流零电位。

发射极与基极间的电容每单位面积的容量最大，利用这个电

容可以节省硅片，但由于其击穿电压低而不能用于工作电压较高的场合。

在多数情况下，基极-集电极间的电容用途最广，这是因为它有较高的击穿电压（典型值约50V）。但是，由于串联电阻 R_c 和对衬底（地）的电容 C_{cs} 的影响，使其特性变得差一些。 N^+ 埋层由于掺杂多可以减小 R_c 的值，然而 C_{cs} 的值也因此而加大。基极-集电极电容的不足之处是单位面积的电容值较小。

1-7-2 MOS电容

MOS电容也称氧化物电容，它是利用氧化物作介质，在其下面用一个低电阻率的半导体作为电容器的一个极板，在氧化物上沉淀一层铝作为第二个极板。图1-28示出其结构图，图(a)为顶视图，图(b)为截面图。

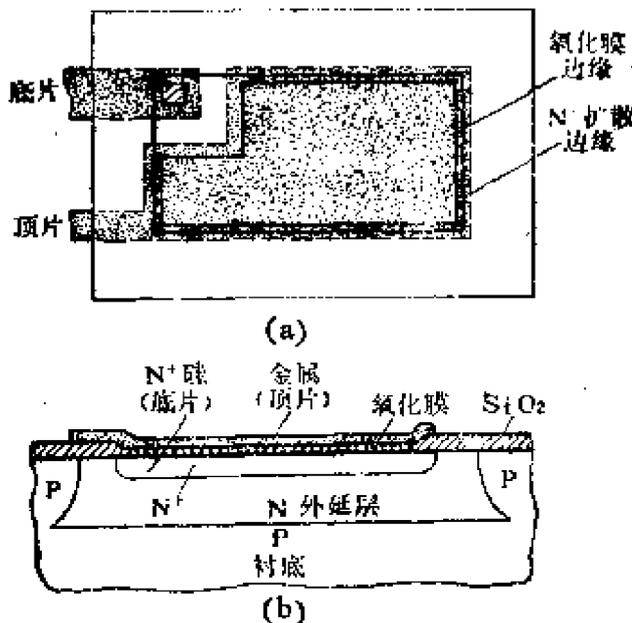


图1-28 MOS电容的结构图

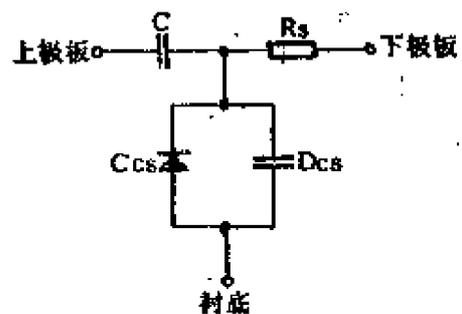


图1-29 MOS电容的等效电路

通常以 N^+ 发射极扩散层作为电容的一个极板，一层厚度在 $(1000 \sim 2000) \times 10^{-10} \text{m}$ 的 SiO_2 层作为介质。最后，在氧化物上沉淀一层铝。

图1-29示出了1-28所示MOS电容的等效电路图。

和结电容不同，MOS 电容的两个电极无论哪一端接正极都可以正常工作。但是下极板对衬底（地）有较大的寄生电容，在电路中应尽可能使下极板接于较低的电位，以减小寄生电容的影响。MOS 电容的另一个优点是电容的容量不随外加电压而变化。

习题及思考题

1. 为什么说，在正常工作条件下，NPN 管的寄生 PNP 晶体管不会工作于放大区？
2. 图1-30为运算放大器LM108的输入级电路，输入级为超 β 管。
 - a. 试求 T_1 和 T_2 在静态工作状态下的 V_{CB} 。
 - b. 若 T_1 和 T_2 的 $\beta = 2000$ ，求输入电阻。
3. 集成电路中采用超 β 管有何优点和不足之处？如何在电路上设法克服这些缺点？
4. 图1-10所示横向PNP管及其寄生晶体管的图中，若理想情况下（即不考虑寄生晶体管）的电流放大系数为 β_1 ，寄生管 T_A 的电流放大系数为 β_A 。请用 β_1 和 β_A 表示实际的C、B、E三个端点的电流比的表示式。

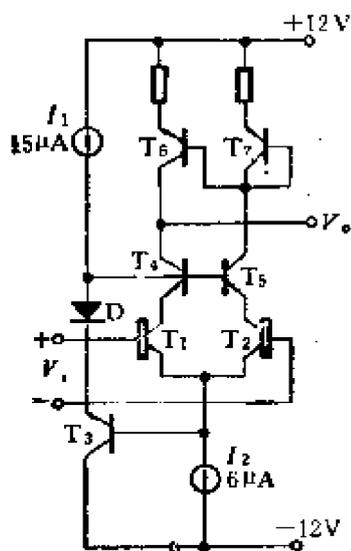


图1-30

5. 设多集电极 PNP 晶体管的两个集电极 C_1 和 C_2 的电流比为 $1 : m$ 。若将其中一个集电极 C_1 和基极相连，求等效管的电流放大系数 β' 与两个集电极连在一起的电流放大系数 β 之比。
6. 请画一个双极型 NPN 晶体管和 N 沟道 MOS 场效应管集成在一块硅片上的结构图。
7. 试分析图1-14中衬底的寄生效应。
8. 图1-18第四种连接方式的二极管的储存时间，比第一种连接方式短，而比第二种连接方式长，请作一理论解释。
9. 若二极管的结面积为 0.5mm^2 ，通过电流为 100mA 。当温度变化 $\pm 20^\circ\text{C}$ 时，分别计算 PN 结二极管和铝-硅肖特基二极管管压降的变化。

10. 若温度保持一定,结面积为 0.5mm^2 的二极管,通过的电流由 100mA 变至 300mA ,分别计算PN结二极管和肖特基二极管管压降的变化。

11. 比较沟道电阻与扩散电阻的工作原理和特性。

12. 将扩散电阻的长度增加一倍,使其电阻增加一倍,其 dB 频率 f_1 如何变化?

13. PN结电容和MOS电容特性有何区别?

第二章 偏置电路

单片集成电路设计首先应从设计偏置电路入手。由于偏置电路决定集成电路内部的工作情况，因此偏置电路设计是十分关键的一步。

分立元件电路中的偏置电路，例如常用的分压式电流负反馈电路不适用于单片集成电路。主要原因如下：

(1) 分立元件电路的偏置，取决于各电阻元件的绝对值，而单片集成电路中，电阻元件的绝对误差大。

(2) 单片集成电路中，电阻元件的取值范围受到限制，采用偏置取决于电阻元件绝对值的电路，将使偏置电流的取值范围受限制。

(3) 分立元件电路中，偏置电路所需的、为了消除交流信号负反馈的大电容无法集成在单片集成电路中。

因此必须另行设计适用于集成电路的偏置电路。用于单片集成电路中的偏置电路，充分利用了集成工艺的下述特点：

(1) 可以大量采用有源元件。

(2) 电路中器件的特性、电阻元件值的匹配和跟踪性能好。

(3) 热耦合紧密。

(4) 可以控制器件的版图和尺寸，以满足偏置的某种需要。

本章将介绍一些最基本的偏置电路，通过这些介绍，读者可以了解到集成偏置电路的一些基本设计思想。

§ 2-1 恒流电路

恒流电路的基本特性如下所述：电路中的一个支路，流过某

设定值的参考电流（或基准电流），其他支路中的电流值分别与参考电流值精确地保持某一比值，并且基本上与电路参数的绝对值或施于电路的电压值无关。基于上述“跟踪特性”，这种子电路有“镜象电路”（或电流镜）之称。对于模拟集成电路的设计，这种电路是十分有用的。因为采用这种电路可以使单片集成电路的各个部分能准确地匹配或跟踪。这一跟踪特性，除用于偏置电路中外，还可用于其他电路，例如双端输入-单端输出的转换——所谓单端化电路中。

2-1-1 基本的电流镜

图2-1所示为最简单的基本电流镜电路。它由两个相互匹配的晶体管组成。其中 T_1 接成二极管，其端电压等于 T_2 的基-射极电压。这里流过电阻 R 的电流是设定的参考电流。 I_{C2} 则是所需的偏置电流。因为晶体管的集电结电压对电流的影响远比发射结电压对电流的影响小， T_2 和 T_1 具有相同的发射结电压，所以两管的电流“同步”地跟踪发射结电压的大小。

图2-1中 T_1 和 T_2 是制作在同一块硅片上的，其制造工艺完全相同，它们有相同的参数。如果两管的面积相等，则它们的基极电流 I_B 和集电极电流 I_C 均相等。故

$$I_{C2} = I_{C1} = I_R - 2I_B \approx I \left(1 - \frac{2}{\beta}\right) \quad (2-1)$$

如果两管的 V_{BE} 由于工艺精度不够而有些失配，设其失配值为 ΔV_{BE} ，即

$$I_{C1} = I_{C0} e^{V_{BE}/V_T}$$

$$I_{C2} = I_{C0} e^{(V_{BE} + \Delta V_{BE})/V_T}$$

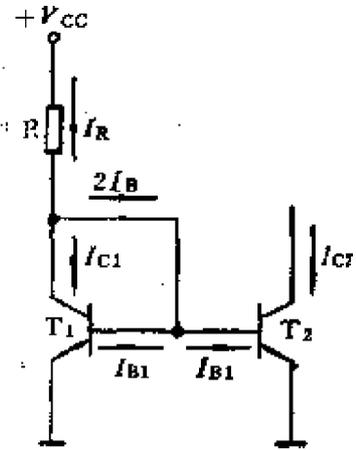


图2-1 基本的电流镜电路

式中 I_0 为反向饱和电流。由以上两式可得

$$I_2 = I_1 e^{\Delta V_{BE}/V_T}$$

因为 $\Delta V_{BE} \ll V_T$

将 $e^{\Delta V_{BE}/V_T}$ 展开成级数，只取前两项，可得

$$I_2 = I_{C1} \left(1 + \frac{\Delta V_{BE}}{V_T} \right) \quad (2-2)$$

同时考虑 V_{BE} 的失配和 β 为有限值，就有

$$I_2 \approx I_R \left(1 - \frac{2}{\beta} + \frac{\Delta V_{BE}}{V_T} \right) \quad (2-3)$$

设 β 值为100~200， V_{BE} 的失配值 $-1\text{mV} \leq \Delta V_{BE} \leq 1\text{mV}$ ，则 I_2 和 I_R 的差别可以在一个很宽广的温度范围（例如 -60° 至 $+150^\circ\text{C}$ ）内不超过 $\pm 5\%$ 。

电流 I_R 主要由电阻 R 的值确定

$$I_R = \frac{V_{CC} - V_{BE}}{R} \approx \frac{V_{CC}}{R} \quad (V_{CC} \gg V_{BE}) \quad (2-4)$$

在工程计算中，可近似地认为 $I_{C2} = I_R$ ，于是有

$$I_{C2} \approx \frac{V_{CC}}{R} \quad (2-5)$$

若两管的结面积不等，分别为 A_1 和 A_2 ，则电流正比于结面积

$$I_{C2} \approx \frac{V_{CC}}{R} \frac{A_2}{A_1}$$

在偏置电路的设计中，可利用这一原理使恒流源各支路电流取不同的值。

图2-1所示电流镜电路可以获得具有恒流特性的物理解释如下：当温度升高时，由于势垒下降，反向饱和电流增大， β 增大而使 I_2 增大时，因为 T_1 和 T_2 互为镜象， I_1 也增大， I_1 增大使电阻 R 上的电压降增大，加到两管发射结的电压减小，使电流回降。这一过程和分立元件偏置电路中的电流负反馈作用相似。

以上的分析是基于晶体管的集电极电流与它的集-射极电压无关，实际上，由于基区宽度调制效应，晶体管集电极电流随集-射极电压缓慢增大，这一效应反映在电流镜电路中，使 I_{C2} 随 T_2 集电极电压 V_2 而失配。这个关系可表示为

$$I_{C2} = I_R \left(1 - \frac{2}{\beta}\right) \frac{1 + V_2/V_A}{1 + V_{BE}/V_A} \quad (2-6)$$

在某些情况下，需要通过一个参考电流 I_R 获得多个偏置电流，可以采用图 2-2 所示的多输出电流镜象电路。

当采用图 2-2 所示电流镜电路时，有一个值得注意的问题是 T_1 至 T_N 中的任何一个晶体管，如有一个进入饱和区，即其集-基结的偏压变正，它就会分走电流 I_R 的一部分，使其它各支路的电流显著减小。

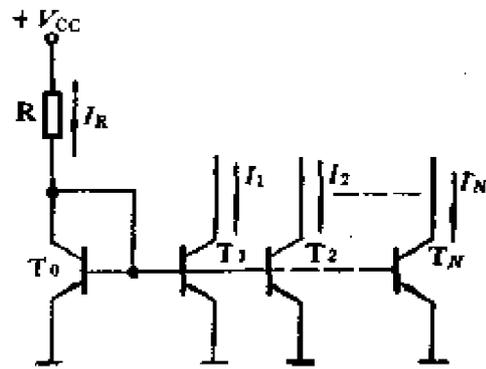


图2-2 多输出电流镜电路

2-1-2 具有基极电流补偿的电流镜

图2-1和2-2所示镜象偏流电路，由于基极电流流过电阻 R，

造成输出电流和参考电流之间的误差。对于高输出电流镜电路，其误差尤为显著。这一误差可以采用图 2-3 所示电路，通过加入 T_3 予以减小。在这个电路中， I_{B1} 和 I_{B2} 不直接流过 R，流过 R 的是 I_{B3} ，它经 T_3 放大后才是 I_{B1} 和 I_{B2} 。 I_{B3} 是 $I_{B1} + I_{B2}$ 的 β_3 分之一。即

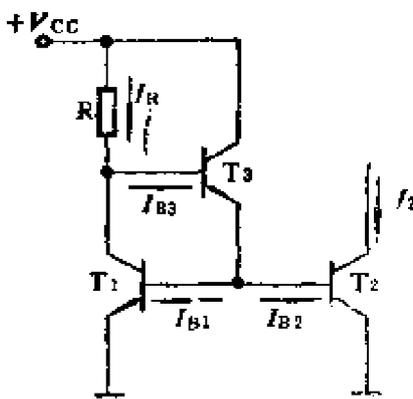


图2-3 具有基极电流补偿的镜象偏流电路

$$I_2 = I_R - I_{B3} = I_R - \frac{I_{B1} + I_{B2}}{\beta_3}$$

$$\approx I_R \left(1 - \frac{2}{\beta\beta_s} \right) \quad (2-7)$$

式中 β 为 T_1 (或 T_2) 的电流放大系数。

2-1-3 电阻比例电流镜

在基本电流镜一节中, 曾提到利用电流镜各个晶体管结面积不同, 可以使各支路的电流取不同的值。在实际应用中, 有时要求各支路的电流值相差比较悬殊, 这就要求各晶体管的结面积相差很大, 最小的面积受到工艺条件限制不能无限小, 于是最大的

面积就会相当可观, 从而使电路所占的芯片面积很大。为了避免这个缺点, 可以采用图2-4所示的电阻比例电流镜电路。

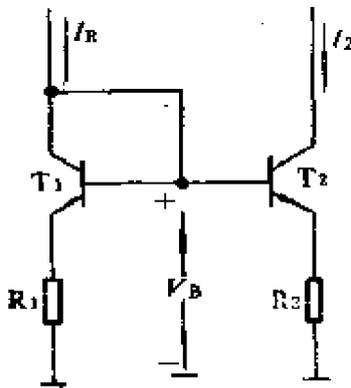


图2-4 电阻比例电流镜电路

如果近似地认为集电极电流等于发射极电流, 略去基极电流的影响, 可得

$$I_R R_1 + V_{BE1} = I_2 R_2 + V_{BE2} = V_B \quad (2-8)$$

如果两个晶体管的参数相同, 则两个结电压之差和流过两管的电流之间的关系可写作

$$\Delta V_{BE} = V_{BE2} - V_{BE1} = V_T \ln \left(\frac{I_2}{I_R} \right) \quad (2-9)$$

由以上两式可得到两个管子电流比的关系式如下:

$$\frac{I_2}{I_R} = \frac{R_1}{R_2} \left[1 - \frac{V_T \ln(I_2/I_R)}{R_1 I_R} \right] \quad (2-10)$$

如果 R_1 上的电压降远比 V_T 大, 满足

$$R_1 I_R \gg V_T \ln(I_2/I_R)$$

则电路中电流和电阻成反比, 即

$$\frac{I_2}{I_R} \approx \frac{R_1}{R_2} \quad (2-11)$$

算 例：若 $R_1 = 1\text{k}\Omega$, $R_2 = 10\text{k}\Omega$, $I_R = 1\text{mA}$ 。按式 (2-10) 计算

$$\frac{I_2}{I_R} = 0.1058$$

按式 (2-11) 计算

$$\frac{I_2}{I_R} = 0.1$$

误差小于6%。

对于电阻比例电流镜电路，由于 T_2 发射极串接电阻 R_2 引入电流负反馈，故其输出阻抗也增大，于是可收到更好的恒流效果。

在有些情况下，要求得到极其微小的工作电流，例如达到微安级。这时令图2-4中的 $R_1 = 0$ ，便可以避免 R_2 的取值过大以及在工艺上为了实现高欧姆电阻而占用芯片面积过大。在这一情况下

$$I_2 R_2 = V_{BE1} - V_{BE2} = V_T \ln \left(\frac{I_R}{I_2} \right)$$

由上式可求得

$$R_2 = \frac{V_T \ln \left(\frac{I_R}{I_2} \right)}{I_2} \quad (2-12)$$

2-1-4 威尔逊(Wilson)电流镜

图2-5所示电路为威尔逊 (Wilson) 电流镜电路。和图2-1所示基本电流镜相比，威尔逊电流镜电路有基极电流补偿作用和增大输出阻抗的效果。

在图2-5中， T_1 和 T_3 是匹配的，故有

$$I_1 = I_3$$

$$I_{B2} = I_3 + I_{B1} + I_{B3} = I_1 + I_{B1} + I_{B3}$$

参考电流 $I_R = I_1 + I_{B2}$

输出电流 $I_2 = I_{C2} - I_{B2}$

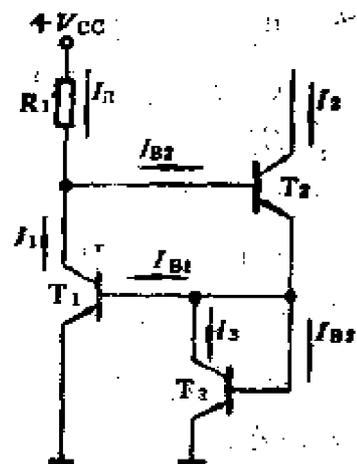


图2-5 威尔逊电流镜

由以上诸式可得

$$\begin{aligned} I_2 &= I_1 + I_{B1} + I_{B3} - I_{B2} \\ &= I_R + I_{B1} + I_{B3} - 2I_{B2} \approx I_R \end{aligned} \quad (2-13)$$

最后得到输出电流与参考电流相等的结果。

T_3 接在 T_2 的发射极电路中，产生电流负反馈，使 T_2 集电极的输出电阻提高。

§ 2-2 PNP电流镜

PNP电流镜的基本工作原理和NPN电流镜是相似的。这一节中将介绍PNP电流镜独具的一些特性，这些特性来自PNP电流镜采用横向PNP管。

由于横向PNP管所具有的一些缺点招致PNP电流镜产生的缺点有四：

(1) 横向PNP管 β 值低，使得PNP电流镜输出电流与参考电流之间的误差增大。

(2) 横向PNP管基区是和NPN管集电区同时扩散制作的，因而横向PNP管基区掺杂比NPN管基区掺杂更低，所以当集电结电压变化时，耗尽区向基区扩展更多，于是使基区调宽效应更明显，从而使电流镜的输出电阻降低。

(3) 横向PNP管的电流容量小，当 I_C 超过 $50\sim 100\mu A$ 时， β 值就会迅速下降，因此PNP电流镜工作于较大电流时，输出电流和参考电流之间的误差迅速增大。

(4) 横向PNP管的频率特性不好，使得PNP电流镜的高频镜象特性变得很差。

在选用PNP电流镜电路时，必须牢记上述四个缺点。其中某些缺点，可以在电路上采取措施予以克服。例如由于横向PNP管 β 小造成的缺点，可以采用前述NPN电流镜电路中的基极电流补偿方法。

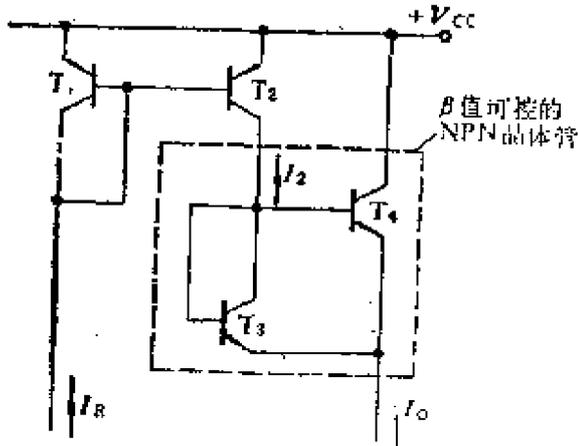


图2-6 接有组合NPN管的大电流 PNP电流镜

PNP电流镜电流容量小的缺点，可以采用图2-6所示电路来解决。这个电路中，在输出端加了一个组合NPN管，它是由容量不同的 T_3 和 T_4 两个NPN管构成的又一个电流镜。PNP电流镜的输出电流作为NPN电流镜的参考电流。这里的NPN电流镜的输出和一般

电流镜有些不同，一是它从发射极输出，二是输出等于两管电流之和。提高电流容量的关键在于使 T_4 的结面积 A_4 大于 T_3 的结面积 A_3 。这样，利用较小的电流 $I_2 \left[\approx I_R \left(1 - \frac{2}{\beta_P} \right) \right]$ ，就可获得较大的输出电流 I_O ，只需注意保证 I_R 足够小就可以了。

由图可得

$$\begin{aligned}
 I_O &= I_2 \left(1 + \frac{A_4}{A_3} \right) \\
 &= I_R \left(1 - \frac{2}{\beta_P} \right) \left(1 + \frac{A_4}{A_3} \right) \quad (2-14)
 \end{aligned}$$

式中 β_P 为PNP管的电流放大系数。

至于横向PNP管频响不好，只能限制PNP电流镜的应用范围。工作于较高频率的电路，不宜选用PNP电流镜。

另一方面，由于横向PNP管容易做成多集电极结构，给电路设计带来一些方便。例如，象图2-7 (a)

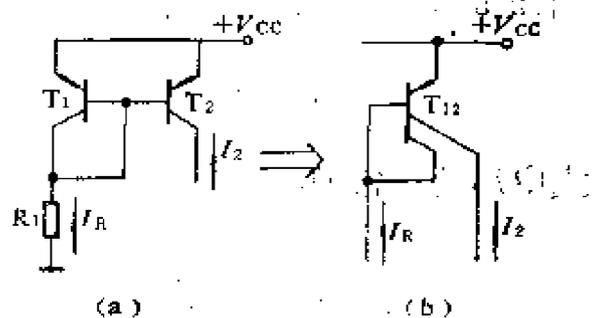


图2-7 分裂集电极PNP管构成基本的PNP电流镜

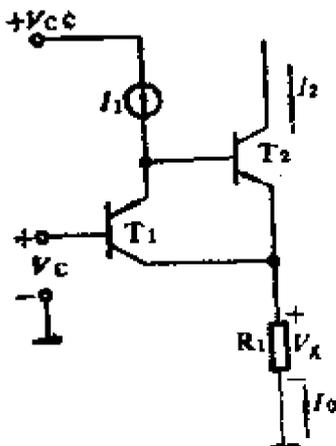
所示的基本 PNP 电流镜， T_1 和 T_2 共用发射区和基区，就可以用图 2-7 (b) 所示的集电极分裂管来代替。

§ 2-3 压控电流源

前面所介绍的 NPN 或 PNP 电流镜电路，如果将决定参考电流 I 的电压，即加到图 2-1 中电阻 R 上端的电压 V_{CC} 换成一个可控制的电压 V_C ，便可得到压控电流源，输出电流

$$I_{C2} \approx I_R = \frac{V_C - V_{BE}}{R} \quad (2-15)$$

从式 (2-15) 可以看出，输出电流与 V_{BE} 有关，而 V_{BE} 随温度变化，故输出电流将随温度而变化，这是实用中所不希望的。



采用图 2-8 所示的简单的双管压控电流源，可以克服上述缺点。在这个电路中，输入控制电压 V 和实际确定输出电流 I_2 的电压 V_A 之间，两个 PN 结背靠背地连接，温度引起的结电压变化起抵消作用，由图可得

$$V_A = V_C + V_{BE1} - V_{BE2} \approx V_C \quad (2-16)$$

图 2-8 压控电流源 忽略 T_2 的基极电流，则输出电流

$$I_2 = I_0 - I_1 = \frac{V_A}{R_1} - I_1 \approx \frac{V_C}{R_1} - I_1 \quad (2-17)$$

式中 I_1 为一常数， I_2 将随 V_C 作线性变化。

§ 2-4 受电源电压变化影响小的偏置

在 § 2-1 和 § 2-2 中所介绍的镜象电流源，参考电流均几乎随电源 V_{CC} 而线性变化。因此所有各支路电流均将随电源电压而变

化。这在多数应用情况下，是我们所不希望的。因此必须寻求一种不受电源变化影响或受其影响较小的偏置电路。下面介绍两种电路。

2-4-1 用 V_{BE} 作基准的偏置

利用晶体管基极-射极间电压 V_{BE} 作基准以产生输出电流，可以大大减小电源电压变化的影响。图 2-9 给出电路连接图。略去基极电流的影响，可得

$$I_O \approx \frac{V_{BE}}{R_2} \quad (2-18)$$

根据 PN 结电流与结电压的指数基本关系式，可得 T_1 发射结电压

$$V_{BE} = V_T \ln \left(\frac{I_1}{I_{CO}} \right)$$

式中 I_{CO} 为 T_1 发射结的反向饱和电流。由图 2-9 还可写出

$$I_1 = \frac{V_{CC} - 2V_{BE}}{R_1} \approx \frac{V_{CC}}{R_1}$$

将以上两式代入式 (2-18)，可得

$$I_O = \frac{V_T}{R_2} \ln \left(\frac{V_{CC}}{R_1 I_{CO}} \right) \quad (2-19a)$$

$$= \frac{V_T}{R_2} \ln \left(\frac{I_1}{I_{CO}} \right) \quad (2-19b)$$

由式 (2-19) 可以看到， I_O 与 V_{CC} 的对数成比例。故当 V_{CC} 变化时， I_O 的相对变化远比 V_{CC} 的相对变化小。图 2-9 所示电路可以减小电源电压变化的影响，从直观来解释，就是 PN 结的微变电阻远比其直流电阻小，故 PN 结分取到的电源电压变化远比结电压（直流电压）小。这个电路的缺点是输出电流与温度有关。

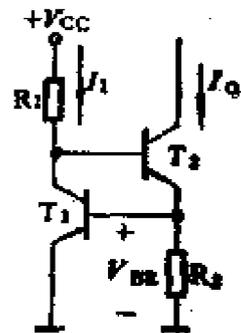


图2-9 用 V_{BE} 作基准的电流源

2-4-2 自给基准电流偏置

自给基准电流偏置的电路示于图2-10，这个电路的 T_1 、 T_2 及 R_2 构成的电路及其工作原理和图2-9是相同的。图2-9中的电阻 R_1 在图2-10中被一个晶体管 T_4 所取代。由于晶体管的微变电阻远比直流电阻大，故电源电压的变化大部分降落在 T_4 两端，由 T_4 管的集-射极等效电阻和 T_1 、 T_2 发射结等效电阻构成的滤除电源电压变化的“滤波器”，比由电阻 R_1 和 T_1 、 T_2 发射结等效电阻构成的滤波器更为有效。

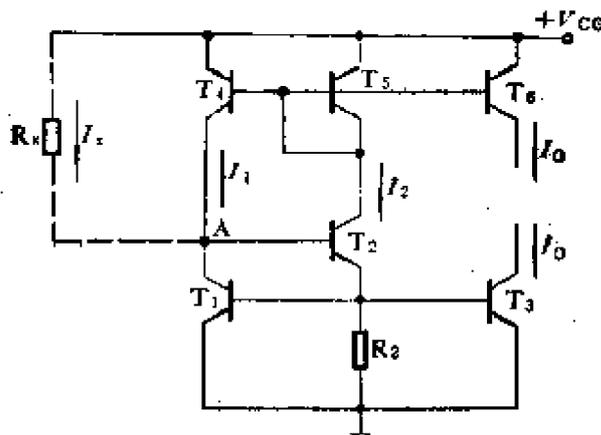


图2-10 自给基准电流偏置

这个电路自给基准电流的工作原理如下：流过基准电流的晶体管 T_4 和 T_5 构成电流镜，流过 T_5 的电流 I_2 就是流过 T_2 的电流，成为 T_1 的基准电流，就是说输出电流源与基准电流源互为基准和输出电流。

由于 T_2 的输出电流要用来作为 T_1 的基准电流，故另外增加两个晶体管 T_3 和 T_6 作为输出管。 T_3 和 T_1 构成电流镜， T_6 和 T_4 构成电流镜，它们的输出电流都等于 I_2 。

下面来分析输出电流的大小。从图2-10和图2-9的相似部分，可知式(2-19b)在图2-10中也可满足。另一方面，根据 T_4 、 T_5 的镜像关系应该有 $I_1 = I_2$ 。(2-19b)式是一个超越方程，可通过作图法求解，示于图2-11。代表两个方程的两条曲线

的交点的电流就是所求的解。

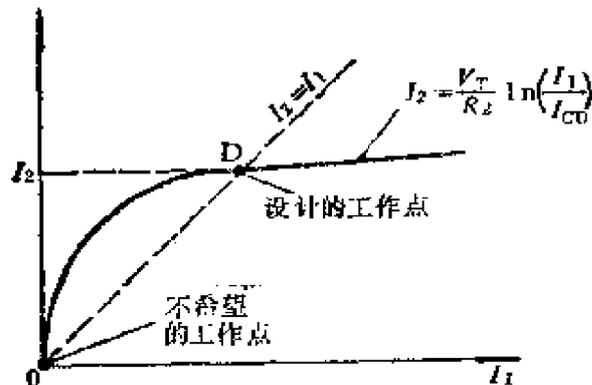


图2-11 求图2-10电路工作点的图解

注意到图中两条曲线有两个交点，表明有两个解，其中一个点是两个电流均为零。显然，这是不希望的工作点。为了避免这个不希望的情况出现，可以如虚线所示接一个电阻 R_x ，以产生一启动电流，使工作点离开原点。 R_x 的值应尽可能大，避免电源电压的变化通过它影响偏流值的稳定。

§ 2-5 电 压 源

在集成电路内部，往往需要建立低内阻点，以作为内部电压源。这样的基准电压点必须兼有低的微变电阻和稳定的直流电平，而且这个直流电平应该对电源电压和温度不敏感。这种电压源通常用来在电路内部供给相互独立的偏压。

2-5-1 通用电压源

图2-12示出了集成电路中常用的几种电压源电路。

图2-12 (a) 所示电路的输出电压由下式确定

$$V_L = (V_{CC} - V_{BE}) \frac{R_2}{R_1 + R_2} \quad (2-20)$$

图中二极管 D_1 的作用是补偿 T_1 发射结电压随温度变化所引

起的输出电压的漂移。如果不接二极管 D_1 ，则输出电压为

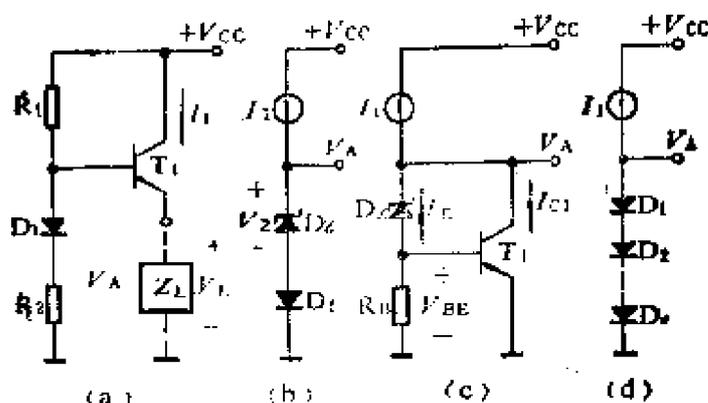


图2-12 常用的几种电压源电路

$$V_L = \frac{V_{CC} R_2}{R_1 + R_2} - V_{BE} \quad (2-21)$$

比较式 (2-20) 和式 (2-21)，接入二极管 D_1 后，随温度而变的分量由 V_{BE} 减至 $V_{BE} \frac{R_1}{R_1 + R_2}$ 。负载通过射极跟随级的 T_1 管

与偏置 V 相连接，以获得较低的电压源输出电阻。这个电路的严重缺点是输出电压 V_L 随电源电压 V_{CC} 成比例改变。采用图2-12 (b) 所示电路可以克服此缺点，其原理是电流源 I_1 具有极大的微变电阻，而稳压管和二极管的微变电阻很小，电源电压的变化降落在电流源上。这个电路中的二极管 D_1 用以补偿稳压管击穿电压随温度而变，因为稳压管的温度系数为正，二极管的温度系数为负，二者产生的温漂起抵消作用。其输出电阻约等于稳压管微变电阻和二极管微变电阻之和。

电路的输出电压

$$V_A = V_Z + V_D = V_Z + V_{BE} \quad (2-22)$$

图2-12(c) 所给出的电压值 V_A 及温度稳定性和图 (b) 相同。但由于增添了一个三极管 T_1 ，输出电压取自 T_1 的集电极，而 T_1 又加有电压负反馈，故其内阻比图 (b) 的小。

图2-12(b) 和 (c) 的输出电压值受稳压管工作电压的限制，约

在6.5~8V之间。

图2-12(d)输出电压取值范围较大,它等于

$$V_A = nV_{BE} \quad (2-23)$$

式中 n 为二极管的数目,这个电路的内阻较大,温度稳定性也较差。

采用图2-13(a)所示电路,可以获得任意值的输出电压。当 T_1 处于放大状态,并且它的 I_B 远比 I_2 小时,这是一个深负反馈电路,输出电压的值可由下式确定

$$V_A = I_2(R_f + R_2) = V_{BE} \left(1 + \frac{R_f}{R_2} \right) \quad (2-24)$$

图2-13(b)示出偏流 I_0 与输出电压的关系。当输出电压 V_A 较小时, T_1 截止,负反馈不起作用,输出电压随偏流而变。只有当流过 R_f 、 R_2 的电流足够大,使 $I_2 R_2$ 等于 T_1 的导通电压, T_1 才进入放大区,电路成为并联深负反馈电路, T_1 两端的等效微变电阻很小,输出电压基本上不随偏流而变化。

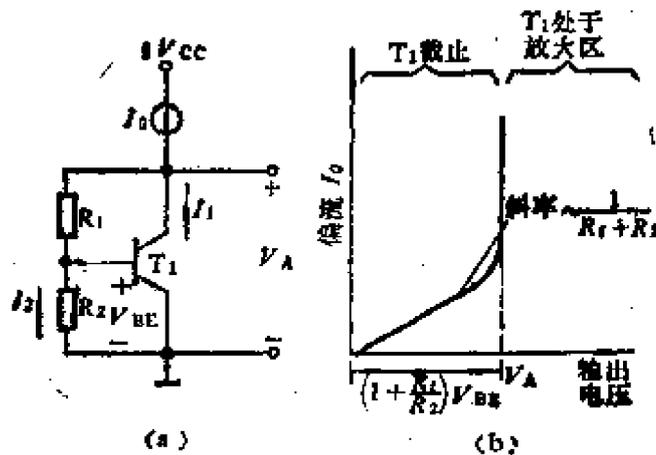


图2-13 V_{BE} 倍乘电路

2-5-2 基准电压源

在各种不同的模拟集成电路设计中,例如D/A转换、稳压电源和低漂移放大器中,需要在电路中建立受温度变化影响小的偏

置，这种偏置通常称为基准偏置，基准偏置可以是恒流式，也可以是恒压式。在实际应用中，恒压式较为方便，这是因为恒压式偏置更容易和电路的其他部分相连接。

作为基准电压，对它的恒定性要求比对一般的恒压源要求更高一些，不但要求内阻低，而且要求不随温度而变。对于一个基准源，所要求的温度稳定性的典型值是 $\leq 100\text{ppm}/^\circ\text{C}$ 。在许多情况下，经过精心设计和采取补偿措施，可达到 $20\sim 40\text{ppm}/^\circ\text{C}$ 。

单片集成电路温度补偿的基本方法是从某一原始的温漂入手，再寻求极性相反的温度漂移，使它们起抵消作用，最后获得零温度系数。

在单片集成电路中，有四个主要的温漂来源，它们是：

(1) 发射结正向压降 V_{BE} 温漂具有负温度系数，其典型值为 $-2\text{mV}/^\circ\text{C}$ 。

(2) V_{BE} 的差值 ΔV_{BE} 随温度变化，在第一节中曾得到 ΔV_{BE} 的表示式为

$$\Delta V_{BE} = V_T \ln \left(\frac{I_2}{I_1} \right)$$

这是指两个参数相同的器件当其电流不同时 V_{BE} 的差值。对一个差动放大的两个器件，如果由于工艺上的误差（比如说结面积不完全相等），当结电压相等时，电流就会不等，而当电流相等时，结电压就有差别。

$$I_1 = A_1 I_S e^{V_{BE1}/V_T}$$

$$I_2 = A_2 I_S e^{V_{BE2}/V_T}$$

令 $V_{BE2} = V_{BE1} + \Delta V_{BE}$ ，为了使 $I_1 = I_2$ ，应使

$$A_1 I_S e^{V_{BE1}/V_T} = A_2 I_S e^{(V_{BE1} + \Delta V_{BE})/V_T}$$

即

$$\frac{A_1}{A_2} = e^{\Delta V_{BE}/V_T}$$

$$\Delta V_{BE} = V_T \ln \left(\frac{A_1}{A_2} \right) \quad (2-25)$$

因为 $V_T = kT/q$, 故 ΔV_{BE} 与绝对温度成正比

(3) 以发射结反向击穿作为齐纳二极管的击穿电压 V_Z 的温度漂移极性为正, 典型值为 $200 \sim 500 \text{ppm}/^\circ\text{C}$ 。

(4) 集成电阻的温度漂移, 集成电阻的温度系数比以上三种因素的温度系数都大。第二章还提到过, 集成电阻的非线性也很严重。由于这两个因素混在一起, 使得进行温度补偿十分困难。但是, 电阻的比值在整个运用温度范围内, 具有十分好的跟踪特性, 对于匹配良好的电阻, 温度系数之差为 $\pm 5 \sim 20 \text{ppm}/^\circ\text{C}$ 。这就是说, 单片集成电路中电阻比值对温度不敏感。因此, 在设计时, 应选用特性取决于比值, 而不取决于绝对值的电路。

1. 齐纳偏置基准电压电路

图2-14(a)所示电路, 利用齐纳电压 V_Z 和二极管正向电压温

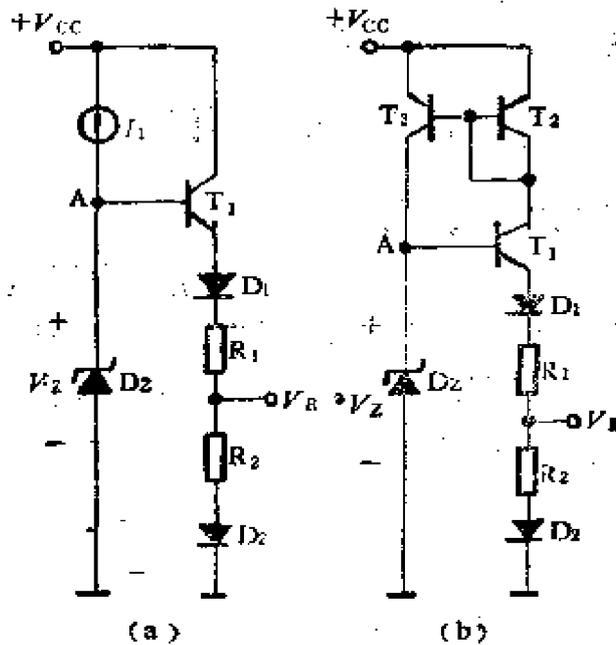


图2-14 简单的温漂补偿基准电压电路

度系数相反进行补偿。发射结反向击穿情况下工作的二极管 D_Z 由

恒流源 I_1 供电,产生一具有正温度系数的(典型值为 $+3\text{mV}/^\circ\text{C}$)的温漂。 T_1 的 V_{BE} 和 D_1 在 D_1 负极产生的总温漂是 $+7\text{mV}/^\circ\text{C}$ 。 D_2 正极产生的温漂为 $-2\text{mV}/^\circ\text{C}$ 。适当选择电阻 R_1 和 R_2 之值,便可在两个电阻的连接点获得具有零温度系数的基准电压。下面分析得到零温度系数的条件。

由图2-14(a)可得基准电压

$$V_R = \frac{V_Z - V_{BE} - V_{D1} - V_{D2}}{R_1 + R_2} R_2 + V_{D2}$$

考虑到 D_1 和 D_2 都是利用发射结的二极管,故有 $V_{D1} = V_{D2} = V_{BE}$,于是上式可写作

$$V_R = \frac{R_2 V_Z + V_{BE}(R_1 - 2R_2)}{R_1 + R_2}$$

令 $\frac{\partial V_R}{\partial T} = 0$, 可得零温度系数条件为

$$\frac{R_1 - 2R_2}{R_2} = - \frac{\partial V_Z / \partial T}{\partial V_{BE} / \partial T} \quad (2-26)$$

对于集成电路中 $\frac{\partial V_Z}{\partial T}$ 和 $\frac{\partial V_{BE}}{\partial T}$ 的典型值,可获得零温度系数的

基准电压值约为 $1.7 \sim 2.5\text{V}$ 。

图2-14(b)为自给偏流的温度补偿基准电压电路。其温度补偿原理如图2-14(a)相同。其自给偏流原理与图2-10相同。流过稳压管 D_z 的电流由 T_2 和 T_3 构成的镜象电路供给。如同图2-10电路,它也有两个可能的工作点。其中之一是整个电路的电流等于零。可以采用前面介绍过的方法,给 T_3 并联一个电阻,以避免电路工作于这个不希望的工作点。

采用图2-14所示电路所获得的稳定基准电压,其温度系数的数量级为 $\pm 30 \sim 50\text{ppm}/^\circ\text{C}$ 。由于电源电压对恒流源和齐纳管串联供电,故该电路要求有一个较高的供电电源电压(典型值 $\geq 10\text{V}$),这是它的主要缺点。由于二极管工作于雪崩击穿状态,会

给电路引入噪声和长时间漂移。不过长时间漂移可以用埋层齐纳结构的工艺在很大程度上予以解决。

2. 带隙基准电压电路

利用所谓带隙基准电压电路，可以克服齐纳偏置基准电压电路中噪声大和需要高的供电电压的缺点。这种电路的工作原理是使 V_T 的正温度系数和 V_{BE} 的负温度系数所产生的漂移相互抵消。图2-15示出这种电路的方框图。一方面通过恒流源与发射结相串联产生 V_{BE} ；另一方面产生热电压 V_T ，通过放大器将 V_T 放大 K 倍。最后将两个电压相加。适当选择放大量 K ，使两个电压的温度漂移刚好抵消。

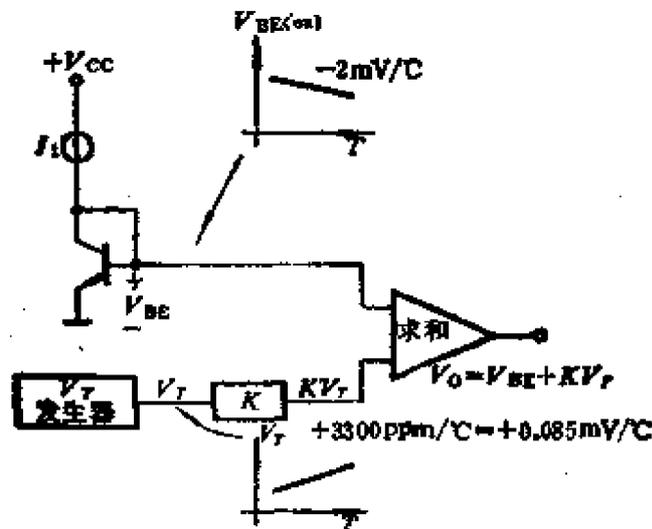


图2-15 说明带隙基准电压工作原理的方框图

下面分析必需的放大倍数 K 和输出电压 V_O 之值。

$$V_T = \frac{kT}{q} = \frac{1.380 \times 10^{-23}}{1.602 \times 10^{-19}} T = 0.86 \times 10^{-4} T$$

$$\frac{\partial V_T}{\partial T} = 0.86 \times 10^{-4} \text{ V}/^\circ\text{C}$$

$$\frac{\partial V_{BE}}{\partial T} = -2 \text{ mV}/^\circ\text{C}$$

满足温漂对消的条件是

$$\frac{\partial V_{BE}}{\partial T} + K \frac{\partial V_T}{\partial T} = -2 \times 10^{-3} + K \times 0.86 \times 10^{-4} = 0$$

$$K = 23.25$$

在室温下, $V_{BE} = 660 \text{ mV}$

$$K V_T = 23.25 \times 0.86 \times 10^{-4} \times 298 = 595 \text{ mV}$$

输出电压

$$V_0 = V_{BE} + K V_T = 0.660 + 0.595 \approx 1.26 \text{ V}$$

由于这一电压十分接近硅的带隙电压, 故这个电压称为带隙基准电压。

图2-16示出一获得带隙基准电压的简单电路。在这个电路中, T_1 和 T_2 工作于低电流状态。 R_3 上的电压等于 T_1 和 T_2 的 V_{BE} 之差。前已证明, V_{BE} 之差与 V_T 成正比, 故可得

$$I_2 R_3 = V_{BE1} - V_{BE2} = V_T \ln \left(\frac{I_1}{I_2} \right)$$

设 $\beta \gg 1$, 则 R_2 上的电压可写作

$$V_2 = I_2 R_2 = \frac{R_2}{R_3} V_T \ln \left(\frac{I_1}{I_2} \right) \quad (2-27)$$

输出电压等于 T_3 的发射结电压加 V_2 , 即

$$V_R = V_{BE} + V_T \frac{R_2}{R_3} \ln \left(\frac{I_1}{I_2} \right) \quad (2-28)$$

如果能保持 $\ln \left(\frac{I_1}{I_2} \right)$ 对温度不敏感, 则作为一阶近似, 适当选取

R_2 和 R_3 及 I_1 、 I_2 之值, V_R 的温度系数可望为零。实际电路温度系数处于 $30 \sim 60 \text{ ppm}/^\circ\text{C}$ 的范围内。

图2-16所示简单带隙基准电压电路的主要缺点在于难以保持比值 I_1/I_2 与温度无关。图2-17所示电路可以克服这个缺点, 所付出的代价是增加电路的复杂性, 在负反馈环中采用高增益的运算放大器。

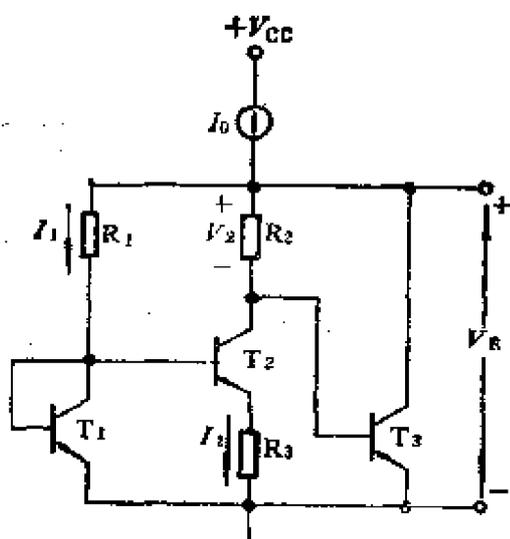


图2-16 简单的带隙基准电压电路

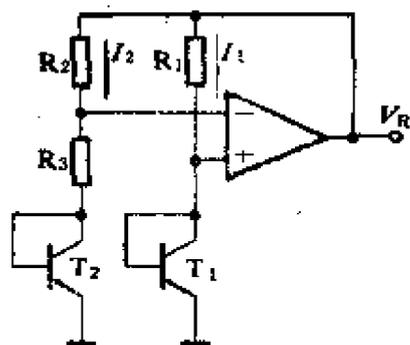


图2-17 改进的带隙基准电压电路

下面说明电路的工作原理。根据运算放大器输入端的虚短路特性，有

$$I_1 R_1 = I_2 R_2 \quad (2-29)$$

及

$$V_{BE1} = I_2 R_3 + V_{BE2} \quad (2-30)$$

假定 T_1 和 T_2 的特性是匹配的，即具有相同的工艺结构，则有

$$V_{BE1} - V_{BE2} = V_T \ln\left(\frac{I_1}{I_2}\right) \quad (2-31)$$

由(2-29)及(2-31)式可得

$$V_{BE1} - V_{BE2} = V_T \ln\left(\frac{R_2}{R_1}\right) \quad (2-32)$$

由(2-30)及(2-32)式可得

$$I_2 = \frac{V_T \ln\left(\frac{R_2}{R_1}\right)}{R_3} \quad (2-33)$$

由式(2-29)及(2-33)得

$$I_1 R_1 = \frac{V_T R_2}{R_3} \ln\left(\frac{R_2}{R_1}\right) \quad (2-34)$$

由图2-17可得

$$V_R = V_{BE1} + I_1 R_1$$

将(2-34)式代入上式得

$$V_R = V_{BE1} + V_T \frac{R_2}{R_3} \ln\left(\frac{R_2}{R_1}\right) \quad (2-35)$$

式(2-35)与式(2-28)具有相同的形式。比较该两式可以看出，式(2-28)中的 $\ln\left(\frac{I_1}{I_2}\right)$ 在式(2-35)中为 $\ln\left(\frac{R_2}{R_1}\right)$ 。因而图2-17有较高的稳定性。这一优点是加入了高增益的负反馈放大器得到的。

为了使 V_R 的温度系数等于零，比值 $\frac{R_2}{R_3}$ 和 $\frac{R_2}{R_1}$ 应该保持精确值。

§ 2-6 直流电平移动电路

直流电平移动电路的作用是改变信号传输通路中的直流电平。而对信号的传输影响很小。这种电路的必要性在于：同类型晶体管组成的多级放大器，由前级到后级的直流电平是单调变化的。级数较多时，直流供电电源电压便不敷逐级电平增长的需要。即使是级数较少，直流供电电源电压能满足电平逐级增长的需要，但在有些场合，需要输入，输出的静态直流电平相等，例如运算放大器零输入零输出。这就要求将升高了的电平移至原值。

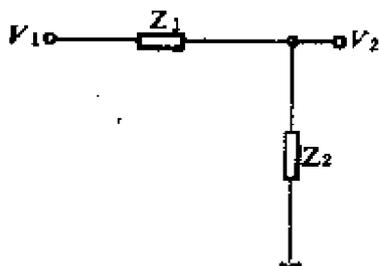


图2-18 直流电平移动电路构成原理图

根据直流电平移动电路的上述作用可知，对这种电路的要求是消耗直流电压，而不损耗有用的（微变）信号。根据这一思想，组成直流电平移动电路分压器的两组元（器）件（参看图2-18）。接于输

入、输出间的元（器）件 Z_1 ，其直流阻抗应大，而微变阻抗应小，而且接在输出端的元（器）件 Z_2 ，其直流阻抗应小，而微变阻抗应大。

图2-19示出三种常用的直流电平移动电路。图2-19 (a) 中的 D_z ，图 (b) 中的 D_1 、 D_2 和 D_3 ，图 (c) 中由 T_2 和 R_1 、 R_2 组成的电压负反馈有源网络，都具有直流电阻大，微变电阻小的特性。

图2-20所示电路，由 R_1 和电流源 I_0 组成直流电平移动电路，显然，图中电流源是一个直流电阻小而微变电阻大的元（器）件组合体。 T_2 接成射极跟随形式是为了降低 V_2 的输出阻抗。

用PNP管和NPN管级联，可以有效地进行电平移动。因为就一个单级来说，从输入级到输出级，二者的电平移动方向相反。由于横向PNP管的频率特性差，通常其 f_T 只及NPN管的百分之一， f_T 约为5MHz，故此方法只限于低频运用。

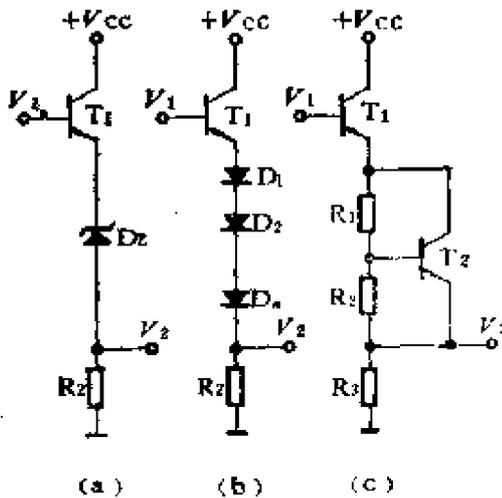


图2-19 常用直流电平移动电路

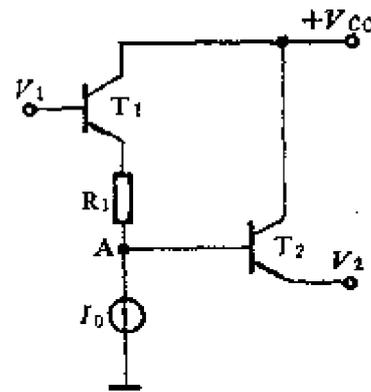


图2-20 由电阻和电流源组成的电平移动电路

§ 2-7 基片的温度稳定

单片集成电路各部分之间的热耦合十分紧密，给予设计者对

集成基片的温度控制提供了良好的条件。因为基片的热容量很小，只需提供不大的功率，便可使封装在管壳内的整个基片保持在某一较高的恒定温度之下。实现的方法是在管壳内合装一个加热器和热敏控制单元。热敏控制单元控制加热器的加热功率，以调节温度，保持基片处于某一较高的温度，而与环境温度无关。集成块管壳就是一个小温室，集成基片本身同时是加热和温度调整元件。

图2-21示出一个实现稳定基片温度的方框图。完成温度调节的系统是集成电路的一部分。利用PN结的正向压降值与温度有关这一特性，将一个PN结当作温度敏感元件，用一个功率管作加热元件。

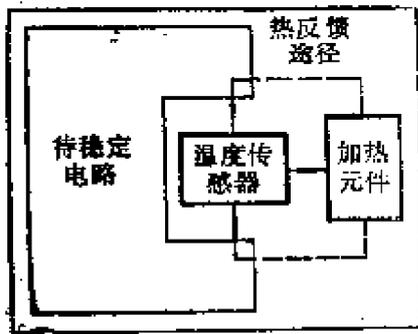


图2-21 稳定集成基片温度的方框图

模拟集成电路中广泛采用差动电路，为了保持差动式电路的优越性，应使电路元件对称地排列在加热元件的两侧。对那些重要元件，例如高增益放大器的输入级，安排得与加热元件等距离并且离敏感元件最近。加热单元的阈值电平，应选择得使环境温度达到可能遇到最高温度时，加热器仍能使基片处于一个比较恒定的温度。

基片温度稳定电路常用于精密基准电压和甚低漂移放大器。采用了基片温度稳定电路后，当环境温度从 -55°C 变到 $+125^{\circ}\text{C}$ 时，基片的温度稳定在 $\pm 5^{\circ}\text{C}$ 范围内。这样，如果基准电压的固有漂移为 $\pm 40\text{ppm}/^{\circ}\text{C}$ ，采用基片稳定电压后，漂移可减至 $\pm 2\text{ppm}/^{\circ}\text{C}$ 。应用这一技术，已经制造出了温漂小于 $1\text{ppm}/^{\circ}\text{C}$ 的商品基准电压。

图2-22示出一个说明集成电路基片温度稳定工作原理的实例。这里需要稳定的电路是一个基准电压，其值为 V_R 。图中二极管 D_1 和 D_2 的管压降随温度变化，将其作为温度敏感元件，产

生温度敏感控制电压

$$V_0 = V_1 - V_2 = V_{D1}(T) + V_{D2}(T) - V_R \frac{R_2}{R_1 + R_2} \quad (2-36)$$

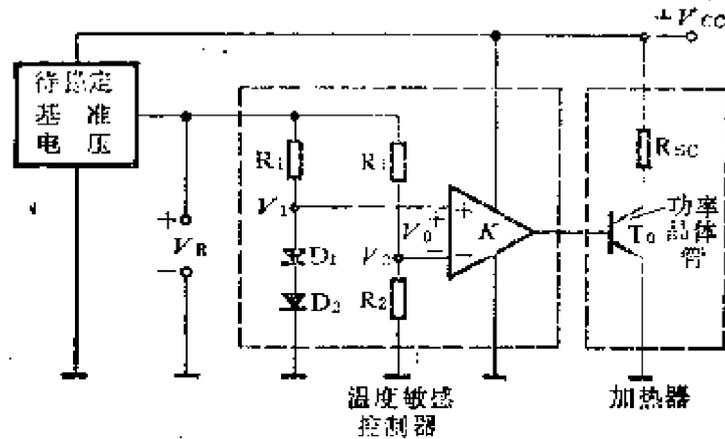


图2-22 精密基准电压芯片温度稳定实例

这一电压驱动一个差动放大器，放大器再驱动作为加热器的功率晶体管 T_0 。

二极管的正向压降近似随温度作线性变化

$$V_D = V_D(T_0) + \gamma_D(T - T_0) \quad (2-37)$$

$V_D(T_0)$ 为某一参考温度 T_0 下的二极管正向压降。对发射结二极管，温度系数 $\gamma_D = -2\text{mV}/^\circ\text{C}$ 。在多数情况下，基片温度 T_c 取得比最高环境温度高 $25\sim 50^\circ\text{C}$ 。 T_c 一旦确定，就可以确定式(2-36)中的电阻分压比，使得 $T = T_c$ 时， $V_0 = 0$ 。这时流过加热管的电流保持为某一恒定值，该电流产生的热量与管壳散热量保持平衡。可见，加热功率正比于管壳消散的热功率。因此，为了避免功率损耗过大，通常采用绝热良好的管壳。

电路的控制精度取决于放大器的增益。放大器的增益越高，则温度微偏于指定值，其产生的温漂控制电压就足以产生足够的热电流变化量，实现温度的自动调节。

由图2-22可以看出，包括电信号和热信号传输通道在内的系统是一个闭环反馈系统，当放大器的增益高时，可能出现不稳

定。

由于下列原因，基片温度稳定电路的应用领域，受到一定限制。

- (1) 功率损耗（典型值约600mW）较大。
- (2) 需要配以带有热绝缘的特殊管，以减少功率损耗。

习题及思考题

1. 说明分立元件偏置电路不适用于集成电路的主要原因。
2. 图2-1所示电路，如果不忽略集电结电压的调宽效应，并设欧拉电压为 V_A ，推导 I_2 与 I_R 的关系式。
3. 推导图2-2所示电路中 I_1, I_2, \dots, I_N 与 I_R 的关系式。
4. 推导图2-1所示简单电流镜和图2-5所示威尔逊电流镜输出电阻的表示式。
5. 和NPN电流镜相比，PNP电流镜有何主要特点？
6. 构成电平移动电路的基本原理如何？
7. 推导图2-12几种电压源的输出电阻的表示式。

第三章 基本放大级

放大电路原理是电子电路的基础，放大级是构成多数模拟电子电路的基本积木单元。这一章将在电子电路基础课程所讲授的基本放大电路的基础上，介绍几种有某些特色的电路。

本章仅限于双极型器件电路，MOS电路将在下一章专门予以介绍。

§ 3-1 特种单端输出差动放大电路

3-1-1 高增益放大级

从电子电路基础课程中可知，图3-1 (a) 所示的基本差动放大级的小信号等效电路如图3-1 (b) 所示，图中 r_{o2} 为 T_2 的输出电阻， r_{o4} 为 T_4 的输出电阻，根据图3-1 (b) 可得放大倍数

$$A = \frac{v_o}{v_{i1} - v_{i2}} = g_m (r_{o2} // r_{o4} // R_L) \quad (3-1)$$

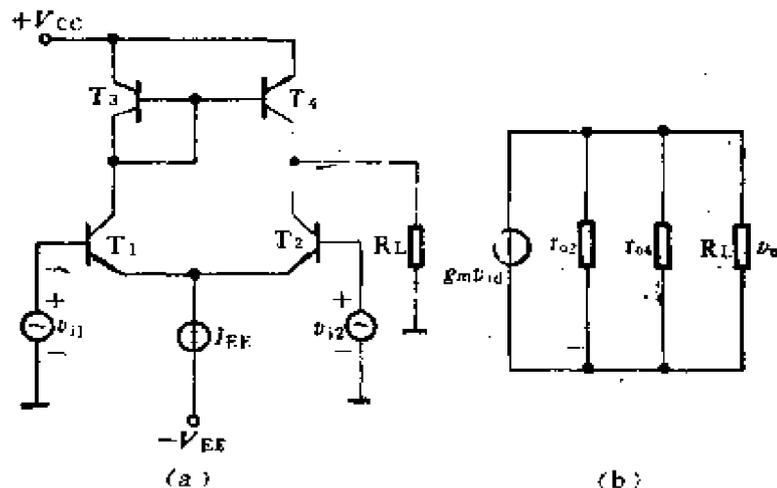


图3-1 基本差动放大级及其等效电路

由式(3-1)可以看出,在负载电阻 R_L 一定的条件下,要提高

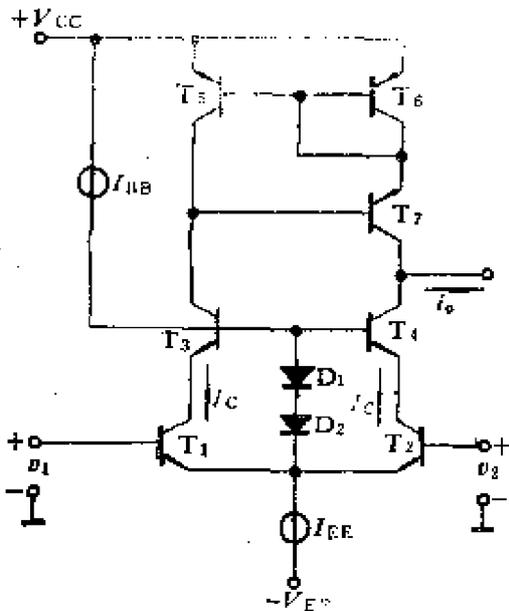


图3-2 高增益差动放大级

放大倍数,必须增大放大管 T_2 和负载管 T_4 的输出电阻。图3-2示出一种通过增大放大管和负载管的输出电阻,以提高放大倍数的电路。在这个电路中,放大管输出电阻得以增大的原理在于,放大级接成共射-共基级联组态,放大管 T_4 接成共基组态,比图3-1(a)中放大管 T_2 接成共射组态的高得多。负载管 T_7 输出电阻得以增大的原理是采用了威尔逊电流镜。由 T_5 、 T_6 、 T_7

组成的威尔逊电流镜之所以有大的输出电阻,是因为在 T_7 发射极连接有 T_6 、 T_5 构成的电流负反馈电路。

图3-2中 D_1 和 D_2 是偏置电路,它使 T_3 、 T_4 的基极和 T_1 、 T_2 的发射极之间,维持两个PN结的正向压降。

3-1-2 输入级采用复合NPN-PNP管的差动放大级

图3-3所示输入端采用复合NPN-PNP管的差动放大级,是一种用得很多的电路,例如在F007(741型)运算放大器中,就采用这种电路。

在这个电路中,由 T_1 、 T_2 、 T_3 和 T_4 组成复合管差动电路。它是共集-共基组态。由于输出管是共基组态,故输出电阻较大。 T_7 、 T_5 和 T_6 构成的威尔逊电流镜也有较高的等效电阻值,这种放大级的增益也是较高的。

输入级采用PNP管,因而有较高的最大容许差模输入电压值。

T_6 和电流源 I_{BB} 构成一个稳定工作点的反馈电路。稳定工作

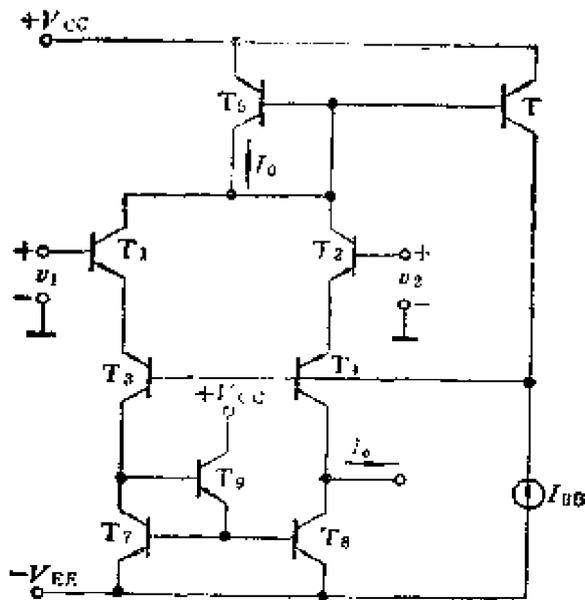


图3-3 输入级采用复合NPN-PNP管的差动放大级

点的原理如下：设静态工作点电流 I_0 增大，则由于 T_3 和 T_4 组成电流镜，迫使 T_3 的集电极电流 I_{C3} 增大。但 I_{C3} 与 I_{B3} 、 I_{B4} 之和等于 I_0 ，为一恒定值。 I_{C3} 的增大将迫使 I_{B3} 、 I_{B4} 减小，从而使 I_0 减小。不难看出，这一负反馈对差模输入信号不起作用，但对共模输入信号则起负反馈作用，这一反馈也称共模反馈，它不但能稳定工作点，还能提高电路的共模抑制比。

由于输入管接成射极输出电路，因而有较高的输入阻抗。

和简单的共射连接电路相比，在输入电压相同的条件下，图3-3所示电路每个放大管的发射结获得的信号电压减半，故产生的输出信号电流幅度减半。

3-1-3 扩展共模输入电压下限值的电路

图3-4所示电路，其共模输入电压下限值可接近负电源电压 $-V_{EE}$ 。因此，这种电路在单极性供电电源电压的运放中得到应用。此时，输入电压的动态范围可以从零开始，到达某一正值。

下面我们定量地计算图3-4共模电压的下限 $(V_{CM})^-$ 。

当输入共模电压往减小方向变化时， T_2 (T_3) 的基极电流

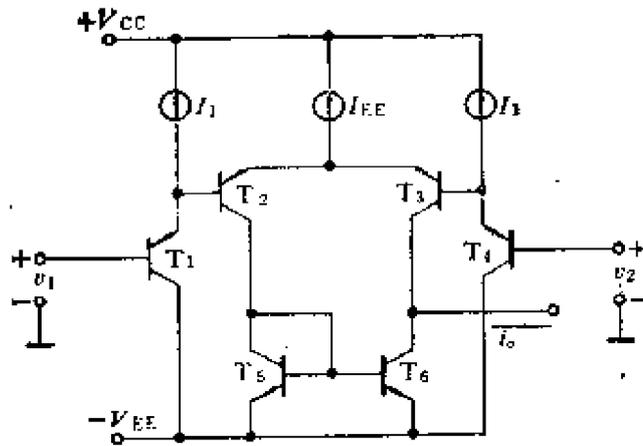


图3-4 扩展共模输入电压下限的电路

是输入电流经放大的电流，故 T_2 (T_3) 将首先进入饱和。所以按 T_2 (T_3) 到达临界饱和，可算出 $(V_{CM})^-$ 。于是有

$$(V_{CM})^- = -V_{EE} + V_{BE6} + V_{sat} - V_{BE1} \quad (3-2)$$

式中 V_{sat} 是 T_2 (T_3) 临界饱和的 V_{CE} 值。取

$$V_{BE1} = V_{BE6} = 0.6V$$

$$V_{sat} = 0.4V$$

则 $(V_{CM})^- = -V_{EE} + 0.4V \quad (3-3)$

即输入共模电压的下限可以比负电源电压 $-V_{EE}$ 高约400mV。

§ 3-2 平衡电流输出差动放大器

图3-5所示电路，为平衡电流输出差动电路。

在图3-5中，输入差动电压通过 T_1 和 T_2 变换为电流

$$i = \frac{g_m v_{id}}{2} \quad (3-4)$$

这一电流经 T_6 (T_7) 放大后得输出电流

$$i_{o1} = i_{o2} = \beta_F i = \frac{g_m \beta_F}{2} v_{id} \quad (3-5)$$

式中 β 是PNP管 T_6 (T_7) 的电流放大系数。

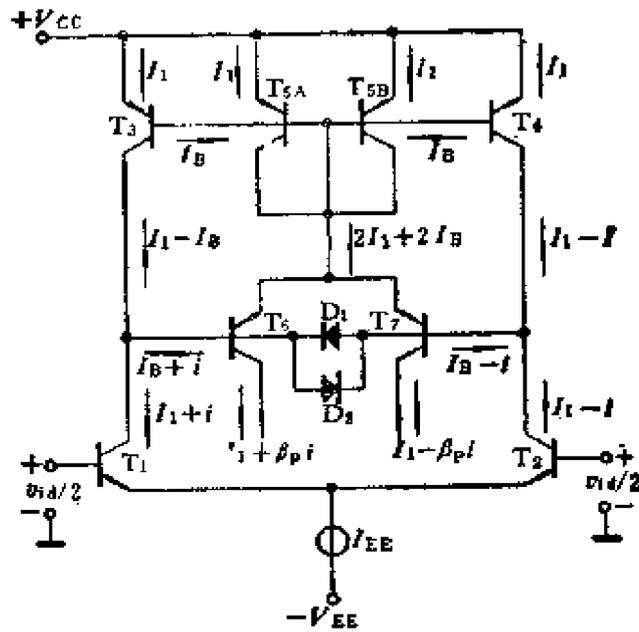


图3-5 平衡电流输出电路

由图3-5可看出，由于第一级的有源负载和两个完全相同且并联连接的对称管 T_{5A} 、 T_{5B} 分别组成电流镜，因而使得第一级的静态集电极电流和第二级的静态集电极电流相等。

D_1 和 D_2 的接入是防止在大信号工作状态时 T_3 (或 T_4) 进入饱和。这一作用的原理解释如下： T_3 基极和 T_2 集电极之间接有 T_7 的发射结，即是说 T_3 基极钳至比 T_2 集电极高一个PN结正向导通电压的电位，一旦 T_3 集电极电位到达等于 T_3 基极电位时， T_3 的集电极电位将比 T_2 集电极高一个PN结正向导通电压，于是 D_2 就会导通，使 T_3 集电极电位被钳制，不致进一步升高，防止 T_3 进入饱和状态。

§ 3-3 电流差动放大级

传统的差动放大级有较高的输入阻抗，适宜于信号源

低，且需要以信号源电压为控制变量的场合。在有些场合，例如在某些工业应用中，信号源的内阻较高，而且需要以信号源电流为控制变量。这时，宜采用低输入阻抗的差动放大级。因为当信号源内阻远比放大级的输入阻抗高时，放大级的输入电流便与放大级输入阻抗的大小没有多大关系，基本上保持恒定，有利于实现以信号源电流为控制变量。这种低输入阻抗的差动放大级称为电流差动放大级。图3-6为电流差动放大级的原理性电路。 T_1 和 T_2 构成一个电流镜。当输入电流 $i_{i1} = i_{i2}$ 时， T_3 的输入电流便等于零，也就没有输出电流，这就是说， T_3 的输入电流等于两个输入电流 i_{i1} 和 i_{i2} 之差。 T_3 的输出电流

$$i_{c3} = -\beta(i_{i1} - i_{i2}) \quad (3-6)$$

设 T_3 的输出电阻为 r_{o3} ，则输出交流电压为

$$\begin{aligned} v_o &= i_{c3}(r_{o3} \parallel R_{CC}) \\ &= -\beta(i_{i1} - i_{i2})(r_{o3} \parallel R_{CC}) \end{aligned} \quad (3-7)$$

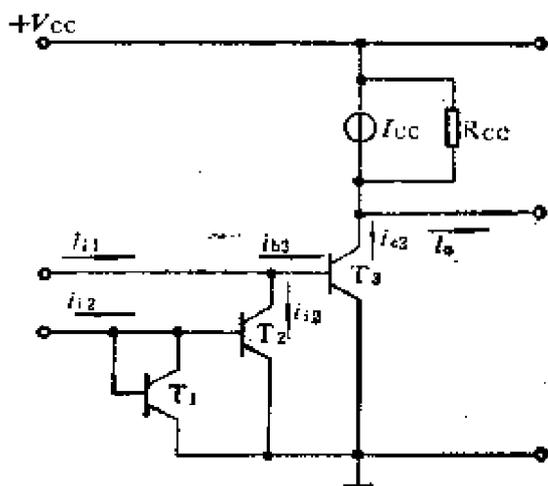


图3-6 电流差动放大级

§ 3-4 输出级

对一个放大器的输出级的主要要求，是在失真小到可以接受的条件下，给低阻抗负载提供必需的输出功率。因为放大器的交

流输出功率是从直流功率转换而来的，为了转换效率高，就要求在给定的供电电压下，放大级有尽可能大的电压摆动范围，而且静态功耗要小。追求高的功率转换效率，其重要意义除了节能外，还在于效率高时，损耗于器件的功率便小，在器件容许功率损耗一定的条件下，工作于高效率情况的放大级，便可能得到较高的输出功率，经济效益也就更高。

除了上述基本特性之外，还有一些附加的要求，它们是：必需的频率响应；为使电路安全工作，当输出端突然接地，或者和供电电源一端相碰时，使器件免遭损坏的保护措施。

在这一节中，将介绍几种典型的输出电路，讨论它们的工作原理及所受的限制，还将介绍输出短路及限流技术。

3-4-1 射极跟随输出级

图3-7示出一个用NPN管射极跟随器作为输出级的电路，图中连同推动级也画了出来。为了简单，偏置和内部负载分别用恒流源 I_B 和 I_E 表示。因为在多数情况下，它们是有源负载。

如果略去恒流源 I_B 和 I_E 的饱和压降，输出电压 V 的摆幅可以从 $-V_{EE}$ 至比 V_{CC} 低一个发射结导通电压 V_{BE} 。输出电阻

$$R_o = \frac{h_{1,2} + R_{o1}}{h_{1,2}} \quad (3-8)$$

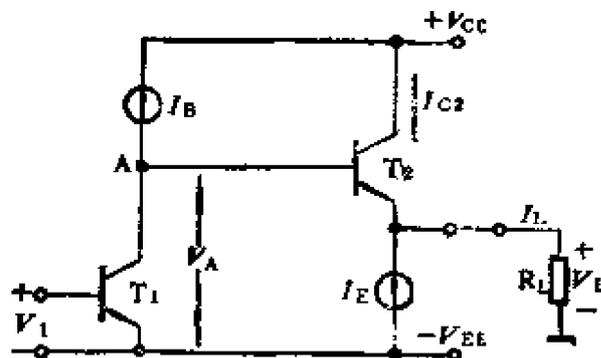


图3-7 基本的射极跟随输出级

式中 R_{o1} 为 T_1 的输出电阻。实际的电路中，恒流源的输出电阻不为无限大， R_{o1} 应为 T_1 集电极输出电阻与电流源 I_E 的输出电阻的并联。

射极跟随输出级有简单和众所周知的射极跟随器的各种优点。其缺点是静态功耗大和输出不对称。

静态功耗大是因为电路必须工作在甲类。静态电流 I_E 的大小，一方面决定着静态功耗，另一方面又决定着输出电流的负向摆幅。从减小静态功耗的观点看， I_E 小一些好，可是 I_E 减小会使输出电流负向摆幅减小。

射极跟随输出级的输出不对称的原因如下：当其输入激励电压 V_A 减小时，极限情况是 T_2 截止，负载电流的负向摆幅以 I_E 为限。当 V_A 增大时，极限情况是 T_1 截止，负载电流的正向摆幅以 $\beta I_B - I_E$ 为限。通常有

$$\beta I_B - I_E > I_E$$

值得指出的是上述电流摆幅极限值，只是当该电流极限值与负载电阻 R_L 之值的乘积不超过电压摆幅极限值，结论才是正确的。当 R_L 的值较大时，电路可以给出的正向电流最大值

$$I_{max}^+ = \frac{V_{CC} - V_{BE}}{R_L} \quad (3-9)$$

负向电流最大值

$$I_{max}^- = \frac{V_{EE}}{R_L} \quad (3-10)$$

在容性负载情况下，负载电流和摆幅可以分别达到 I_E 和 $\beta I_B - I_E$ 。这时，在对称输入信号激励下，输出信号波形可能不对称。图3-8示出阶跃信号作用下的输出信号波形。为了简单，图中假定从 T_1 的输入到 T_2 的输出没有失真。

由图可以看出，输出电压 V_L 上升沿和下降沿有很大的差别。因为 V_L 上升时，适逢 T_1 截止， C_L 的充电电流最大值可达 βI_B 。 V_L 下降时， T_2 截止， C_L 的放电电流最大值为 I_E 。若 βI_B

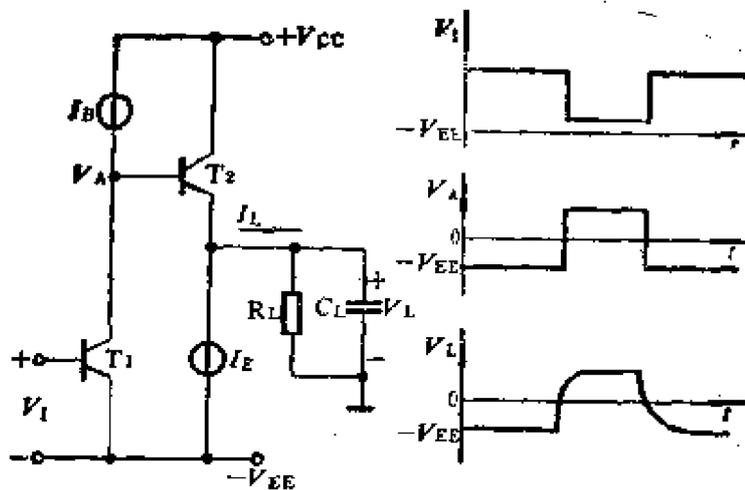


图3-8 容性负载射极跟随输出级的阶跃响应

和 I_E 的差别越大，则上升沿和下降沿电压变化速度的差别也愈大。

如果用负反馈理论来解释，则是由于射极跟随器是一个负反馈电路，负反馈的有效性与器件的动态范围富余量有关。激励信号 V_A 往增大方向变化的动态范围富余量较大，负反馈较有效，故上升沿较陡。

3-4-2 全NPN乙类输出级

众所周知，减小放大级静态功耗的有效方法是采用乙类工作状态。这一节将介绍全NPN乙类输出级。和NPN-PNP互补型输出级相比，这种电路可以有较大的功率容量，其原因是没有PNP管工作于大电流情况，因为横向PNP管在大电流工作状态下的 β 值急剧减小，从而使输出电流减小。

图3-9为全NPN乙类输出级。这个电路在形式上和推挽电路有些相似，最初用于数字集成电路中，其后逐渐用到模拟集成电路中。

电路的工作原理说明如下：当 V_i 往负方向变化时， T_1 集电

极电位升高, T_2 导通, D_1 截止。其等效电路如图3-9(a)所示。如果略去恒流源 I_B 的饱和压降, 则输出电压正向最大摆幅可达到比电源电压 $+V_{CC}$ 小一个 V_{BE} 值。提供负载的电流的最大可能值为 βI_B 。当 V_1 往正方向变化时, T_1 的集电极电位下降, T_2 截止。 D_2 、 D_1 均导通, 此时的等效电路如图3-9(b)所示。输出电压负向最大摆幅可达比电源电压 $-V_{EE}$ 高出一个二极管 D_1 的正向压降加三极管 T_1 的饱和压降。

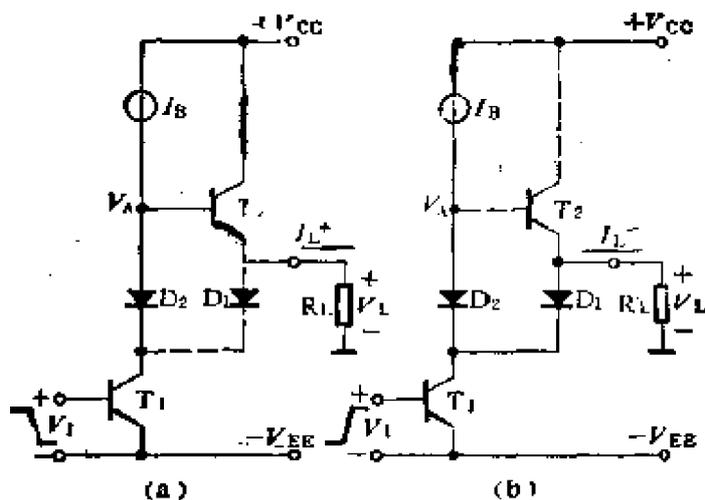


图3-9 全NPN乙类输出级

图3-9所示全NPN乙类输出级有下述两个重要缺点:

(1) 放大特性不对称。由图3-9所示等效电路可以看出, 当 V 由正往负方向变化时, 信号经 T_1 、 T_2 两级放大到达负载, 电压放大倍数

$$A_v^+ \approx -g_{m1} \beta_2 R_L \quad (3-11)$$

而当 V 由负往正方向变化时, 一旦到达 T_2 截止的状态, 信号只是经 T_1 一级放大到达负载, 这时的电压放大倍数

$$A_v^- \approx -g_{m1} R_L \quad (3-12)$$

(2) 有交越失真。在负载电阻 R_L 上产生正向输出电压的时刻, 是 T_2 的基极电压 V_A 往正方向变化到高出地的电压值等于 T_2

发射结的正向电压的时刻。可是当 T_2 基极电压 V_A 往减小方向变化到略小于 T_2 发射结正向电压时，负载上不立即产生负向输出电压，而是要 V_A 变至等于零， T_1 的集电极电位低于地一个二极管 D_1 的导通电压，于是 D_1 导通，负载电流可以通过 D_1 灌入 T_1 ， V_L 才开始产生负向输出。就是说相应于 V 由 $0.6V$ 变至 0 期间，输出电压 V_L 维持等于零，从而产生交越失真。如果将 D_1 短接，则当 V 略小于 T_2 发射结正向电压， T_1 的集电极电压也就立即为负，负载上立即产生负向输出电压，可消除交越失真。但二极管 D_2 将与 T_2 发射结并联，在 T_2 导通时，将 I_B 分流，减小输出，这是不希望的。

全NPN乙类输出级的优点是有很好的频率特性。

关于互补推挽以及准互补推挽电路，在模拟集成电路中用得很多。这些内容在电子线路基础课程中有所介绍，此处不再重复。

§ 3-5 短路保护

输出晶体管容易因过载而损坏。过载的典型例子是输出端接地或和供电电源线的正或负端相连接。如能将输出管的最大电流通过一种电路限制在一个安全值（该值取决于器件的几何尺寸与版图），就可避免器件损坏。

对最大电流进行限制，称为短路保护，其方法有二：①无源元件限流，采用无源元件，如电阻、二极管作为限制电流用的元件。②有源元件限流，将有源元件接入反馈电路中，用以对输出电流进行采样并进行控制。

3-5-1 无源元件限流

图3-10示出两个典型的无源元件限流电路。在图3-10(a)中，过载情况下的限流作用，是依靠串接在输出管 T_1 和 T_2 发射极的

电阻 R_{E1} 和 R_{E2} 来实现的。这个方法的主要缺点是电阻 R_{E1} 和 R_{E2} 的取值必须较大，才能起到保护作用。可是这样一来，电阻上的电压降使输出电压的摆幅减小。

图3-10(b)所示电路增添了两个二极管 D_3 和 D_4 。这两个二极管能采集到 R_{E1} 和 R_{E2} 上的电压降。当输出电流 I_L 在 R_{E1} 或 R_{E2} 上产生的电压降大于 V_D 时，则 D_3 或 D_4 就导通，于是 T_1 或 T_2 的激励电流就有一部分被分流。这个方法对 T_1 的限流作用是十分有效的，但是对 T_2 的限流作用要稍差一些。因为 T_1 的激励电流最大值受 I_B 的限制，而 T_2 的激励电流却是受 T_3 的灌电流的限制。当 V_I 足够大时， T_3 导通的灌电流一般要比 I_B （固定值）大。为了减小灌电流的最大值，在 T_3 的发射极串入一个反馈电阻 R_{E3} 。

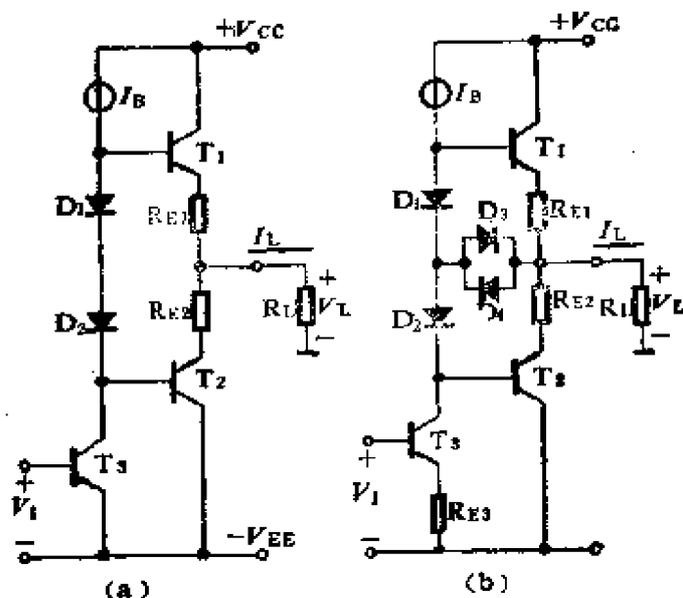


图3-10 无源元件限流电路

关于对 T_2 管的限流作用较小的问题，可以利用 T_2 管（衬底PNP管）部分地得到解决。在大电流工作时，衬底PNP管 β 值下降，使 T_2 集电极电流增大的程度减小，相当于起限流作用。

3-5-2 有源元件限流

和无源元件限流方法相比，有源元件限流法可以利用有源

元件的放大作用，因而能收到更好的效果。

图3-11示出一个有源元件限流电路。为了说明问题的方便，电路的输出级是一个工作于甲类的NPN射随器。假如有源元件限流电路，则其最大的拉电流输出可达 βI_B 。该值将远大于输出管所能承受的电流值。接入保护电路后，当输出电流超过安全值时， R_E 上的压降将使 T_3 导通， T_3 管对 T_2 的发射结起着相当大的分流作用，即 I_B 的相当大一部分流入 T_3 ， T_2 因可能得到的基极电流剧减，从而使输出电流受到限制。

当采用上述限流技术时，必须注意一点，只有当输出管可能得到的最大激励电流不是非常之大，这一方法才奏效。例如图3-11中的 I_B 不是过分的大，经 T_3 分流后，即可将 T_2 的激励电流减至足够小的一个值。下面举一个用上述方法不能将电流限制在安全值的例子。参看图3-12，这个电路将输出管换成PNP管，相应的限流管也由NPN管换为PNP管。当输出灌电流超过容许值时，虽然 R_E 上的电压使 T_3 导通，对 T_2 发射结起分流作用，但是 T_2 的基极电流不是由恒流源 I_B 提供，而是由 T_1 的灌电流提供，通常 T_1 的灌电流比 I_B 大得多。因此，尽管 T_3 分去 T_1 灌电流的一大部分，但是余下提供 T_2 的基流所产生的集电极电流，足以达到损坏器件之值。

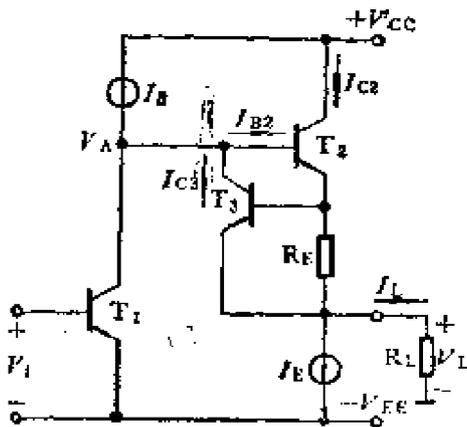


图3-11 有源元件限流电路

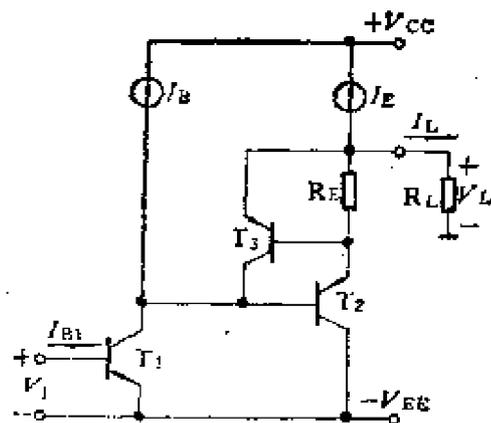


图3-12 不能有效工作的有源元件限流电路

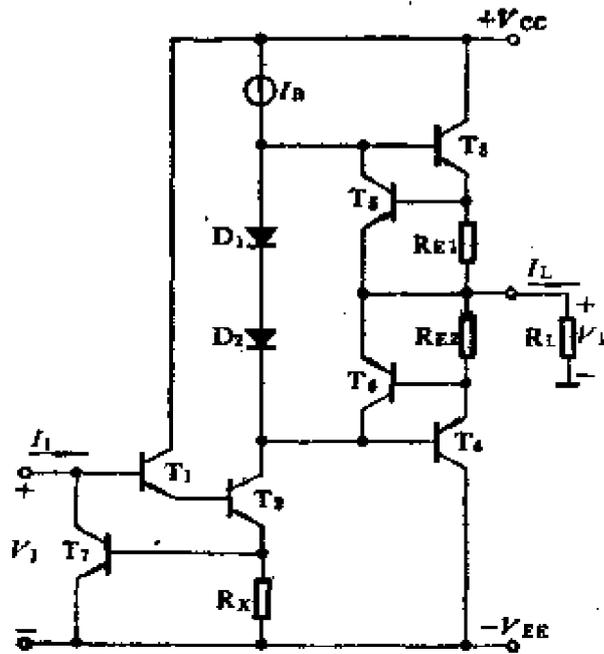


图3-13 具有有源元件限流的互补型输出级

图3-13示出的互补型输出级所采用的有源元件限流电路，无论是拉电流或灌电流状态，当输出电流超出容许值时，都能有效地工作。拉电流工作状态，其限流工作原理，与图3-11所示电路相同，无需重复。在灌电流工作状态，和图3-12电路相比，在激励级的输入端增添了一个有源限流电路。其作用是对激励级的灌电流加以限制。当 T_2 的灌电流大到一定程度，足以威胁输出管

的安全时， R_x 上的电压降使 T_1 导通，使 T_2 的输入电流减小。

习题及思考题

1. 图3-1所示电路，设横向PNP管的 $\beta = 10$ ， $f_B = 200\text{kHz}$ ，NPN管的 f_B 为横向PNP管 f_B 的20倍，计算放大级的3dB带宽。
2. 计算图3-1所示输入级电路的输入共模电压范围。假定恒流源 I_{EE} 为一NPN管，发射极直接与负电源 $-V_{EE}$ 相连接。
3. 比较图3-1所示简单电流镜电路与图3-5采用复合NPN-PNP管放大级的最大容许差模电压值。
4. 计算图3-9所示全NPN乙类输出级的输出电阻（按输出电压正半周和负半周两种情况分别计算）。
5. 分析图3-13所示电路的输出电压动态范围，写出输出电阻的表示式。

第四章 MOS模拟集成电路

§ 4-1 MOS器件的主要特性

4-1-1 MOS三极管的伏安特性

理论证明, 当 $V_{DS} < V_{GS}$ (对于N沟道增强型而言, $V_{DS} < V_{GS} - V_{TH}$), 且 $V_{GS} > V_{TH}$, MOS场效应管的漏极电流 I_D 与各电极电压及器件的参数之间有如下关系:

$$I_D = \frac{\mu_n C_{ox} Z}{L} \left(V_{GS} - V_{TH} - \frac{V_{DS}}{2} \right) V_{DS} \quad (4-1)$$

式中 μ_n ——导电沟道中多数载流子的表面迁移率;

C_{ox} ——栅极单位面积的电容, 它与栅极介质的厚度和介电常数有关。典型值为 $4 \times 10^{-4} \text{pF}/\mu\text{m}^2$;

Z ——导电沟道的宽度;

L ——导电沟道的长度;

V_{TH} ——开启电压;

当 V_{DS} 增大至等于 $V_{GS} - V_{TH}$ 时, 器件进入饱和区, 此时漏极电流

$$I_{D0} = \frac{\mu_n C_{ox} Z}{2L} (V_{GS} - V_{TH})^2 \quad (4-2)$$

如果计及漏极电压对沟道长度的调制效应, 则进入饱和区后的电流与 V_{DS} 有关, 可近似地用下式表示

$$I_{D0} = \frac{\mu_n C_{ox} Z}{2L} (V_{GS} - V_{TH})^2 \left(1 - \frac{V_{DS}}{V_A} \right) \quad (4-3)$$

式中 V_A 称为欧拉电压，其定义通过图4-1示出，一目了然。

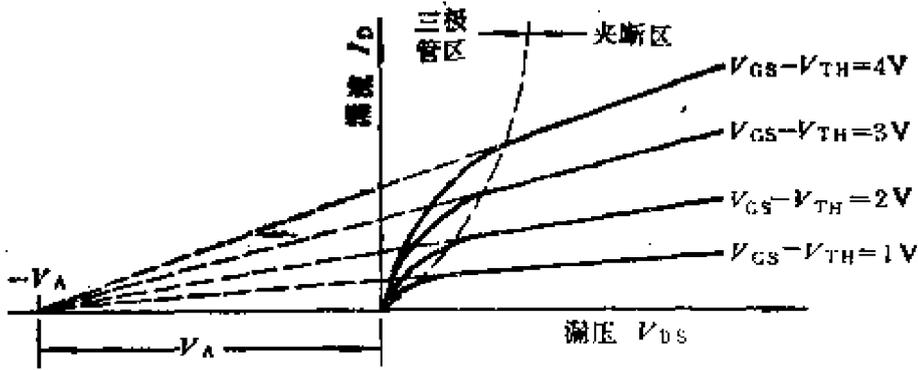


图4-1 漏源电压对沟道长度调制效应图示

跨导

$$g_m = \frac{\partial I_{D0}}{\partial V_{GS}} = \frac{\mu_n C_{ox} Z}{L} (V_{GS} - V_{TH}) \quad (4-4a)$$

或为
$$g_m = \sqrt{2\mu_n C_{ox} \left(\frac{Z}{L}\right) I_{D0}} \quad (4-4b)$$

输出电阻

$$r_o \approx \frac{|V_A|}{I_{D0}} \quad (4-5)$$

导出式(4-5)时，是考虑到实际上 V_A 远大于使器件进入饱和区的 V_{DS} 值的。

由以上诸式可以看出，MOS场效应管的结构参数 $\frac{Z}{L}$ ，即沟道宽长比，对MOS管的电参数起相当大的作用，这一点是设计MOS管模拟集成电路所必须予以注意的。

4-1-2 MOS二极管及其应用

图4-2 (a)示出了一个将MOS三极管接成二极管的电路，图(b)中画出了它的伏安特性曲线。实际上相当于 $V_{DS} = V_{GS}$ 的三极

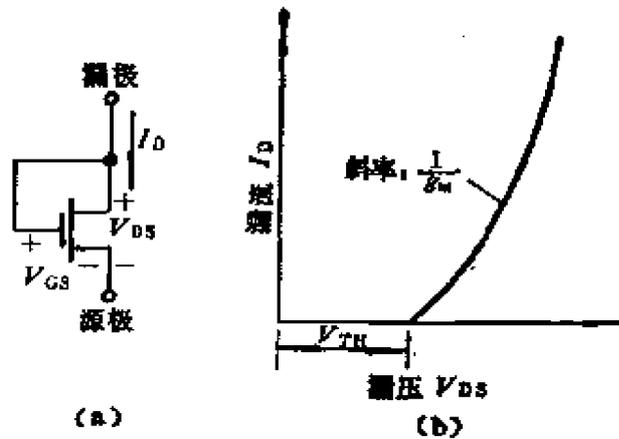


图4-2 MOS二极管及其伏安特性

管伏安特性曲线。当 $V_{DS} = V_{GS}$ 时，漏极电压对漏流的影响可忽略不计。故二极管的动态电阻等于跨导的倒数

$$r_{ds} = \frac{\partial V_{DS}}{\partial I_D} = \frac{\partial V_{GS}}{\partial I_D} = \frac{1}{g_m}$$

将式(4-4a)代入上式得

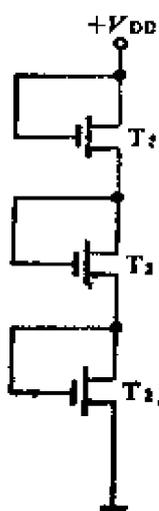
$$r_{ds} = \frac{1}{(\mu_s C_{ox} Z/L) (V_{DS} - V_{TH})} \quad (4-6)$$

由上式可见， r_{ds} 反比于 Z/L 。

在MOS集成电路中，常用二极管组成分压器，或是作为放大器的负载电阻。由MOS二极管组成的分压器如图4-3所示。将各个器件沟道的 Z/L 比设计为不同的值，可得到需要的分压比。

集成电路中的MOS管分压器有如下的特点：首先，它的直流电阻比交流电阻大。和电阻分压器相比，在直流耗能相等的条件下，由MOS管构成的分压器具有较小的微变电阻。其次，由于伏安特性的非线性，分压比随所加直流电压的大小而变。

由于MOS二极管的微变电阻等于相应三极管的跨导的倒数。用作放大级的负载时，由于负载阻值决定放大量，有必要设



法增大等效负载。有两种方法可以增大等效负载值。其一是减小器件的 Z/L 比，其二是用两个器件串联。在占用芯片面积相同的条件下，用两个长度较短的器件和用一个长度较长的器件相比，前者不仅等效电阻较大，而且有较小的寄生电容，但其动态范围较小，因为两个器件各自需要一段无法利用的开启电压。

4-1-3 MOS三极管的高频放大能力

MOS管的高频放大能力用它作为放大级的极限工作频率 f_c 表示。下面推导 f_c 的表示式。

图4-4 (a) 及(b)分别表示一个两级MOS管放大器及第一个放大级输出端与第二个放大级输入端的等效电路。

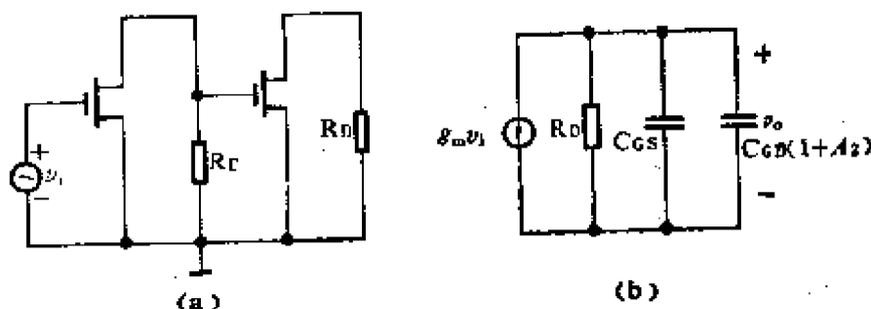


图4-4 两级MOS放大级及其等效电路

在图4-4 (b) 所示等效电路中，当密勒电容 $C_{GD}(1+A_2)$ 最小，负载电阻最大时， v_o 最大。这一情况当 $A_2 = 0$ ， $R_D \rightarrow \infty$ 时出现。此时的放大倍数为

$$\begin{aligned}
 A_1 &= \frac{g_m}{2\pi f(C_{GS} + C_{GD})} \\
 &= \frac{g_m}{2\pi fC_{1s}} \quad (4.7)
 \end{aligned}$$

式中 $C_{is} = C_{GS} + C_{GD}$ 。

当工作频率不断升高时， A_1 不断下降， A_1 降至等于 1 时的频率即为极限工作频率 f_c ，超过此频率，放大倍数将小于 1。由式 (4-7)，令 $A_1 = 1$ ，可得

$$f_c = \frac{g_m}{2\pi C_{is}} \quad (4-8)$$

$C_{is} = C_{GS} + C_{GD}$ 即栅极与沟道之间的总电容，它与器件的结构参数的关系为

$$C_{is} = C_{ox} LZ \quad (4-9)$$

将式 (4-4a) 及 (4-9) 代入式 (4-8)，可得

$$f_c = \frac{\mu_n (V_{GS} - V_{TH})}{2\pi L^2} \quad (4-10)$$

所得到的极限工作频率 f_c 值与沟道长度的平方成反比，并且与工作点有关，它与 $V_{GS} - V_{TH}$ 成正比。

4-1-4 衬底效应

在 MOS 集成电路中，衬底通常和供电电源的一端相连，以便形成反向 PN 结隔离。这样，衬底便处于交流零电位。在有些情况下，器件的源极不能和衬底相连，例如将器件当作负载或是接成源极跟随器。这样，源极和衬底之间便存在有一个反向电压。这一反向电压使源极附近的导电沟道变窄，器件的跨导减小。当源极有交流电压时，源极和衬底之间的电压发生变化，使导电沟道发生变化，产生附加的电流变化，将使放大作用减小，其详细原理将在讨论放大电路时讲述。

§ 4-2 NMOS 管放大电路

4-2-1 基本放大电路

图 4-5 (a) 示出一个以电阻为负载的单级放大电路，如果将

器件用它的小信号等效电路代替，不难求得放大倍数

$$A = \frac{v_o}{v_i} = -g_m(R_L // r_o) \quad (4-11)$$

式中 r_o 是放大管的输出电阻。

如果希望提高放大倍数，应加大 R 的值。然而当 R 的值过大时，则直流电压的损失会过大。人们采用双极型晶体管电路中所用过的方法，即改用有源负载，取其直流电阻小而交流电阻大的特点。图4-5 (b) 示出一个有源负载放大电路。如果忽略衬底效应，则放大倍数

$$A = \frac{v_o}{v_i} = -g_{m1}(r_{o2} // r_{o1}) \quad (4-12)$$

式中 r_{o2} 是 T_2 从源极看进去的等效电阻， r_{o1} 是 T_1 的输出电阻。由图 (b) 可以看出

$$r_{o2} = \frac{1}{g_{m2}} \quad (4-13)$$

通常 $r_{o2} \ll r_{o1}$ ，故有

$$A \approx -g_{m1}r_{o2} = -\frac{g_{m1}}{g_{m2}} \quad (4-14)$$

将式 (4-4b) 所示的 g_m 表示式代入上式，并考虑放大管和负载管

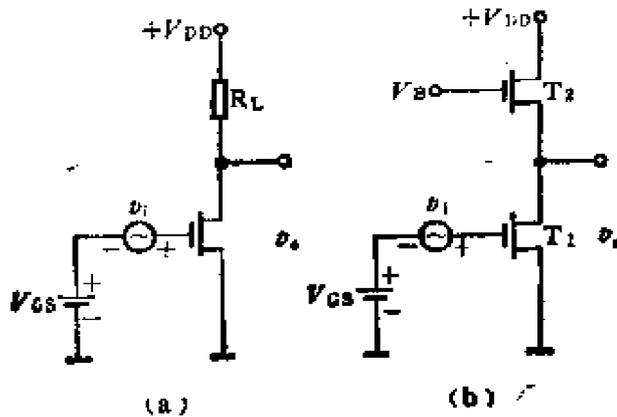


图4-5 单级NMOS放大电路

具有相同的 μ_n 、 C_{ox} 和 I_{D0} 值，便得到

$$A = -\sqrt{\frac{(Z/L)_1}{(Z/L)_2}} \quad (4-15)$$

可见，MOS管有源负载放大级的放大倍数等于放大管和负载管沟道参数 Z/L 之比的平方根。

下面我们作较精确的分析。考虑衬底效应，图4-6画出衬底的接线图。图中用字母B代表衬底。由图可见，当 v_i 变化使得 T_2 源极电压变化时， V_{SG2} 和 V_{SB2} 产生相同的变化。由这两个电压变化引起的源极电流变化相位相同。这样，由源极看进去的等效输入阻抗减小。设由于 V_{SB2} 变化所产生的源极电流变化的等效跨导为 g_{mB2} ，于是总的等效输入电阻为

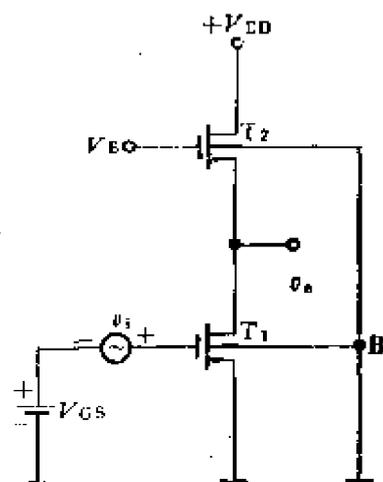


图4-6 考虑衬底效应的NMOS单级放大电路

$\frac{1}{g_{m2} + g_{mB2}}$ ，放大倍数

$$A = -\frac{g_{m1}}{g_{m1} + g_{mB2}} = -\frac{g_{m1}}{g_{m2}(1 + \lambda_B)} \quad (4-16)$$

式中

$$\lambda_B = \frac{g_{mB2}}{g_{m2}} \quad (4-17)$$

表征衬底效应使放大倍数减小的程度。

4-2-2 MOS共源-共栅(Cascode)放大级

图4-7为MOS共源-共栅放大电路，如同双极型器件的共射-共基电路那样，它可以减小密勒电容，扩展放大级的通频带。下面通过图4-7来导出它的放大倍数。由图可得

$$A = \frac{v_o}{v_i} = \frac{v_{d1}}{v_i} \cdot \frac{v_o}{v_{d1}} \approx -\frac{g_{m1}}{g_{m2}} \cdot \frac{g_{m2}}{g_{m3}}$$

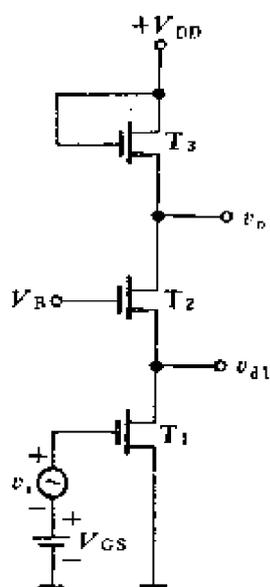


图4-7 共源-共栅电路

$$= -\frac{g_{m1}}{g_{m3}} = -\frac{(Z/L)_1}{(Z/L)_3} \quad (4-18)$$

结构上, 取 $(Z/L)_3 \ll (Z/L)_1$, 以保证获得大的放大倍数。以上推导中, 未计衬底效应。

4-2-3 源极跟随器

图4-8示出两种源极跟随器连接形式。 T_1 为放大管, T_2 为负载管。图(a)中, 负载管接成三极管。图(b)中, 负载管接成二极管。图(a)所示电路的传输系数

$$A_f = \frac{v_o}{v_i} = \frac{g_{m1}}{g_{m1}/\alpha_{B1} + 1/r_{o1} + 1/r_{o2}} \quad (4-19)$$

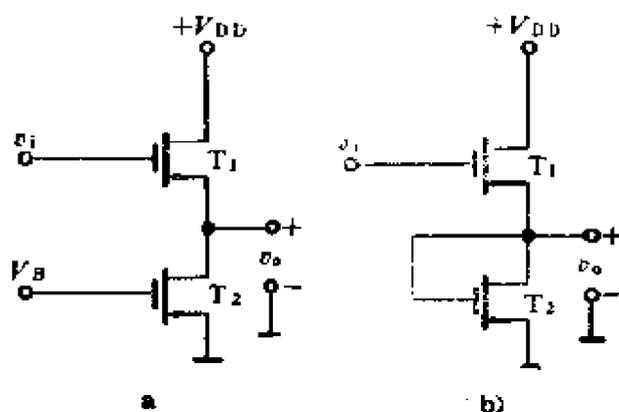


图4-8 源极跟随器

式中

$$\alpha_{B1} = \frac{1}{1 + \lambda_{B1}}$$

对图(b)

$$A_f = \frac{g_{m1}}{g_{m1}/\alpha_{B1} + g_{m2}} \quad (4-20)$$

负载管接成三极管时, 源极跟随器有较大的传输系数 (1/

$r_{o1} + 1/r_{o2} < g_{m2}$)。但在电路结构上稍复杂一些，需要增添一个固定偏置电源 V_B 。

4-2-4 MOS 电流镜

构成MOS电流镜的原理和构成双极型电流镜的原理相似。两个MOS管组成电流镜时，其中一个接成二极管，漏极和栅极连在一起，再与另一个管子的栅极相连接，两个管的栅源电压相同，流过连接成二极管的MOS管的电流为基准电流。图4-9(a)为基本的电流镜电路。根据式(4-4a)， T_1 和 T_2 除 Z/L 以外的其余参数相等，其电流比等于沟道的 Z/L 值之比。由于MOS管的栅流为零，故MOS电流镜不象双极型电流镜那样，存在有由于基极电流引起的电流误差。

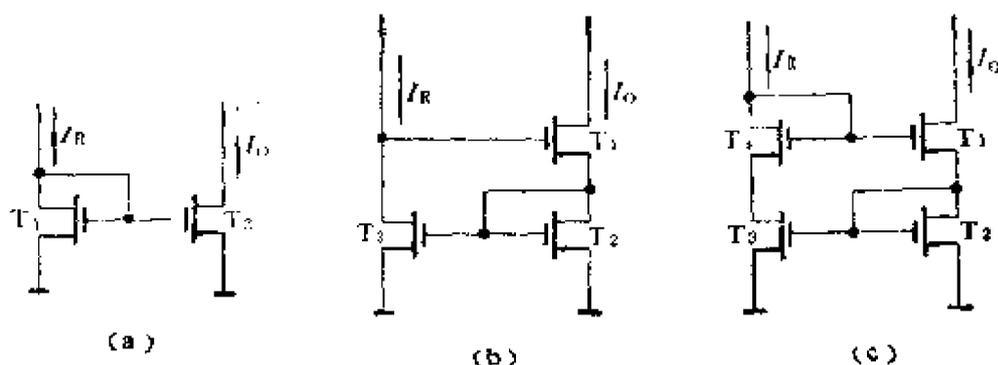


图4-9 MOS电流镜

图4-9(b)为提高输出电阻的改进型电路。提高输出阻抗的原理在于 T_1 的源极接有 T_2 而形成电流负反馈。在这个电路中两边器件的 V_{DS} 不等，电流不能严格地与器件沟道的 Z/L 值成比例。图(c)所示电路可以克服上述缺点。在这个电路中， T_2 和 T_4 的 V_{DS} 相等。 T_1 的 V_{DS} 对电流的影响不大。

4-2-5 MOS 差动电路

图4-10为MOS差动电路。假定 T_1 和 T_2 是具有相同的 Z/L 值

的匹配器件，则漏极电流

$$I_{D1} = \frac{\mu_s C_{ox}}{2} \left(\frac{Z}{L} \right) (V_{GS1} - V_{TH})^2$$

$$I_{D2} = \frac{\mu_s C_{ox}}{2} \left(\frac{Z}{L} \right) (V_{GS2} - V_{TH})^2$$

$$I_{D1} + I_{D2} = I_{SS}$$

$$\Delta V_1 = V_{I1} - V_{I2} = V_{GS1} - V_{GS2}$$

$$\Delta I_D = I_{D1} - I_{D2}$$

不计衬底效应，由以上诸式可解得

$$\Delta I_D \approx K \Delta V_1 \sqrt{\frac{2I_{SS}}{K} - (\Delta V_1)^2} \quad (4-21)$$

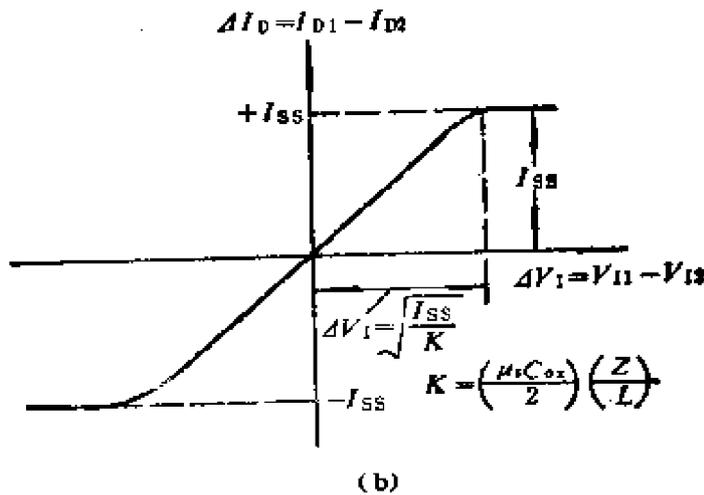
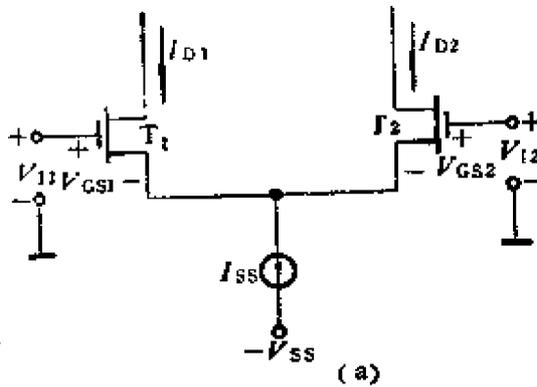


图4-10 MOS差动电路及其传输特性

式中 K 为一常数，其值为

$$K = \left(\frac{\mu_n C_{ox}}{2} \right) \left(\frac{Z}{L} \right) \quad (4-22)$$

图4-10 (b) 画出以 ΔI_D 为纵坐标， ΔV_I 为横坐标的差动放大级传输特性，由图可见，在 $-I_{SS} < \Delta I < +I_{SS}$ 区间，呈现较好的线性传输特性，在此区间以外，则呈现明显的限幅特性。

图4-11画出两种差动放大电路。图(a)是以MOS二极管为负载的双端输出差动电路。图(b)是以MOS电流镜为负载、双端输入转为单端输出的差动电路。值得指出的是：放大管 T_1 和 T_2 都接成源极跟随器。如果放大管要接成共源组态，则负载管不能为NMOS管，而必须为PMOS管。

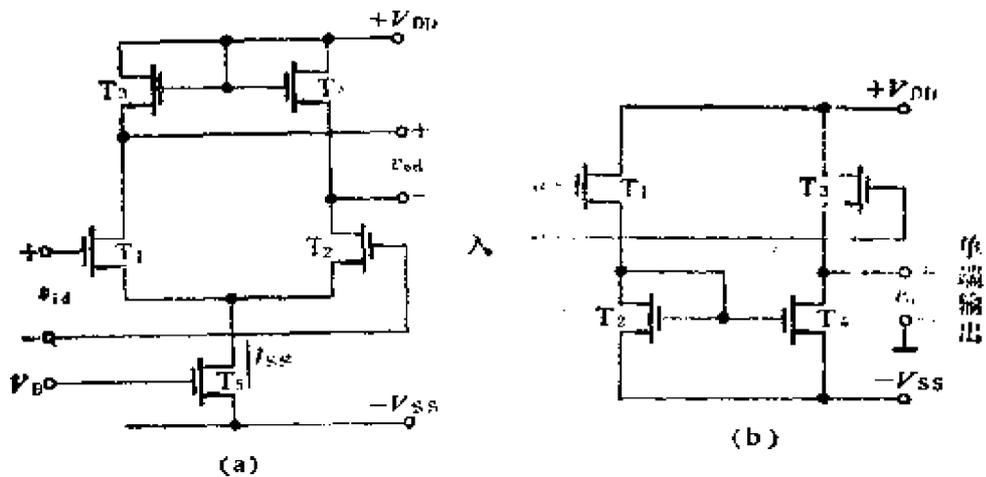


图4-11 MOS差动放大电路

4-2-6 直流电平移动电路

MOS模拟集成电路需要直流电平移动电路的原因，和双极型模拟集成电路需要直流电平移动电路的原因是类似的。直流电平移动的工作原理也相似。

图4-12示出一个典型的直流电平移动电路。 T_1 的栅极是输入端， T_2 的源极是输出端。该电路直流电平的移动量比 T_1 和 T_2

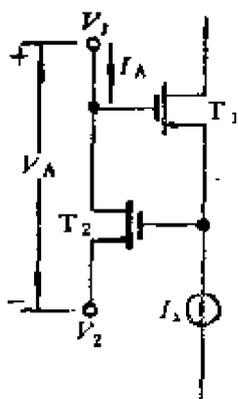


图4-12 直流电平移动电路

的开启电压之和还多一点，因为要使两个管子导通，加到每个管子的栅源间直流电压应该比开启电压大一些。交流信号的传输系数等于两级源极跟随器的传输系数的乘积。图中 T_1 的负载是一个恒流源，故该级的交流传输系数接近于1，整个电路的交流传输系数可近似地认为等于 T_2 的传输系数。

不考虑衬底效应时，为使 T_1 流过电流 I_x ，由式 (4-2) 代入 $I_D = I_x$ ，可得

$$V_{GS1} = V_{TH} + \sqrt{\frac{2I_x}{\mu_s C_{ox}} \left(\frac{L}{Z}\right)_1}$$

同理，为使 T_2 流过电流 I_A

$$V_{GS2} = V_{TH} + \sqrt{\frac{2I_A}{\mu_s C_{ox}} \left(\frac{L}{Z}\right)_2}$$

总的电平移动值

$$\begin{aligned} \Delta V &= V_1 - V_2 = V_{GS1} + V_{GS2} \\ &= 2V_{TH} + \sqrt{\frac{2}{\mu_s C_{ox}}} \left[\sqrt{I_x \left(\frac{L}{Z}\right)_1} + \sqrt{I_A \left(\frac{L}{Z}\right)_2} \right] \quad (4-23) \end{aligned}$$

欲增大电平移动值，可加大 I_x ，但功耗增大。为了节省功耗可适当减小 I_x ，但 I_x 过小是不适宜的， I_x 过小，则 g_m 将很小，使电路的交流传输系数很小。

4-2-7 输出级

MOS电路的输出级，有下列缺点：

- (1) MOS管的跨导小，难以获得低的输出阻抗。
- (2) 所需开启电压较大，使输出动态范围减小。
- (3) 对于全NMOS电路，构成推挽电路时，需要相位相反的两个激励电压。

最简单的输出级是源极跟随器。简单的单管源极跟随器有两个缺点：其一是输出电阻较高，约等于 $1/g_m$ 。只有当器件的 Z/L 值较大，或静态工作点电流较大时，输出电阻才可能较小一些。其二是当激励信号往减小方向变化，器件的跨导随之减小，这一非线性特性在容性负载情况下，脉冲波激励时使输出波形的下降沿比上升沿的建立时间长，出现不对称的时间特性。

图4-13(a)所示推挽电路可在一定程度上克服上述电路的第二个缺点。因为，当输出电压趋向负电源时， T_4 充分导通，等效电阻很小。其缺点是输出电压往正方向摆动时，其最大可能值要比 V_{DD} 低两倍开启电压。

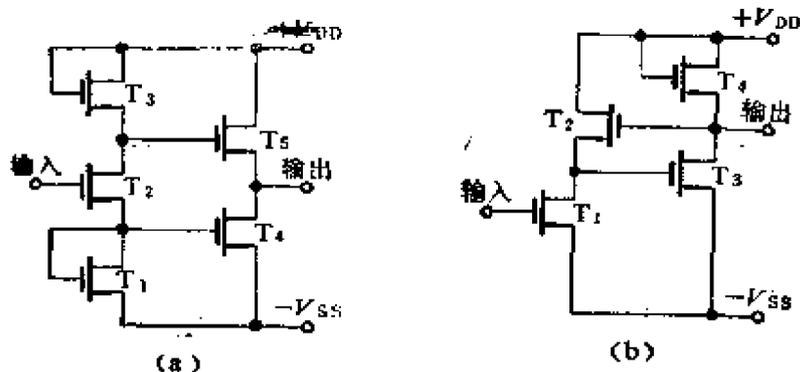


图4-13 输出级电路

图4-13(b)所示电路，输出放大管 T_3 接成共源组态，由漏极输出，但通过 T_2 产生一并联负反馈，使输出阻抗减小。

4-2-8 以耗尽型器件作有源负载的放大级

全NMOS放大电路以增强型器件作负载时，器件接成二极管，实际上是无源负载。以耗尽型器件为负载时，器件接成三极管方称得上是有源负载。图4-14示出用耗尽型器件为负载的放大级电路。由于负载管 T_2 的衬底和放大管的衬底是同一芯片衬底，与地端相连接，故从 T_2 往源极看进去的阻抗，应考虑由于源极与

衬底间电压变化对电流的影响。这一等效电阻比源-漏间电压变化造成的等效阻抗还要小。故在小信号运用时，其放大倍数

$$A = \frac{\partial V_o}{\partial V_i} = -g_{m1} r_B = -\frac{g_{m1}}{g_{m3}} \quad (4-24)$$

代入式(4-17)对 λ_B 所下的定义，可得

$$A = -\frac{g_{m1}}{\lambda_B g_{m2}} = -\frac{1}{\lambda_B} \sqrt{\frac{(Z/L)_1}{(Z/L)_2}} \quad (4-25)$$

若取 $(Z/L)_1 / (Z/L)_2 = 100$, $\lambda_B = 0.1$, 可获得 $|A| = 100$ 。

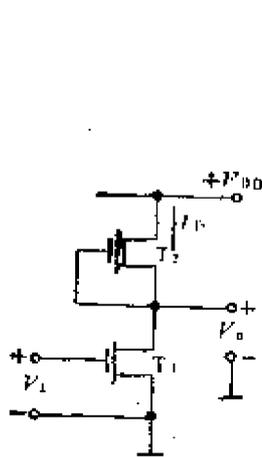


图4-14 以耗尽型器件为负载的放大级

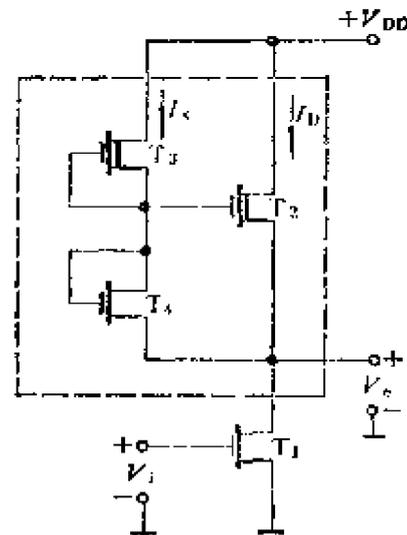


图4-15 减小衬底效应的电路

由以上分析可知，以耗尽型器件为负载的放大级，其放大量会受到衬底效应的影响而减小。图4-15为一减小衬底效应的电路，其工作原理如下：当 V_o 向正方向摆动时， T_2 源极电压相对栅极和衬底之间的电压差减小，使 I_D 减小，造成输出电流减小，放大量降低。但与此同时， T_4 的源极电压升高，由于类似的物理原因，会使 I_x 减小。 I_x 同时又流经 T_3 ，而 T_3 的栅源电压不变， I_x 减小，势必使 T_3 的漏源电压减小，这一剩余电压转移至

T_3 和 T_2 的栅源之间，其结果是使流过 T_2 的电流 I_D 下降的程度减小。实质上，这个电路由输出端通过 T_3 管至 T_2 的栅极形成一自举通路。但是，这一自举通路只能在 T_3 导通的情况下才能形成。当 V_o 的升高使 T_3 截止时， T_3 仍然维持导通， T_2 在栅极与源极之间失去通路而成为二极管，放大级的增益急剧下降。故 V_o 的正向摆动值以 $V_{DD} - (V_{TH3} + V_{TH4})$ 为限。

§ 4-3 CMOS电路

4-3-1 CMOS倒相级

最常用的CMOS放大级是CMOS倒相级。其中一个器件作为共源放大管，另一个器件则起有源负载的作用。图4-16 (a) 及 (b) 分别示出CMOS放大级及其大信号传输特性。

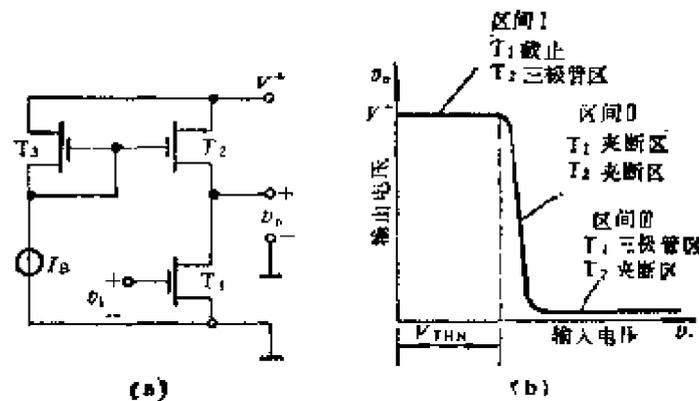


图4-16 CMOS放大级

在图4-16中，N型沟道管 T_1 为放大管，P型沟道管 T_2 为负载管。 T_3 与 T_2 组成镜象偏置电路。

作为放大运用。应将 T_1 和 T_2 的工作点均设置在饱和（或称夹断）区。此时放大倍数

$$A_v = \frac{\partial v_o}{\partial v_i} = -g_{m1}(r_{o1} \parallel r_{o2}) \quad (4-26)$$

式中 r_{o1} 、 r_{o2} 分别为 T_1 和 T_2 的输出电阻。其值可由下式求出

$$r_{o1} = \frac{|V_{A1}|}{I_{D1}}, \quad r_{o2} = \frac{|V_{A2}|}{I_{D2}}$$

式中 V_{A1} 和 V_{A2} 是 T_1 和 T_2 的欧拉电压。

g_{m1} 为 T_1 的跨导，由式(4-4b)给出

$$g_{m1} = \sqrt{2\mu_n C_{ox} \left(\frac{Z}{L}\right)_1 I_{D1}}$$

将以上诸值代入式(4-26)，并考虑到 $I_{D1} = I_{D2} = I_D$ ，就有

$$A_v = \frac{1}{\sqrt{I_D}} \frac{|V_{A1}| |V_{A2}|}{|V_{A1}| + |V_{A2}|} \sqrt{2\mu_n C_{ox} \left(\frac{Z}{L}\right)_1} \quad (4-27)$$

由上式可以看出，放大级的增益与工作点电流的平方根成反比。这一关系的物理原因是器件的跨导与电流的平方根成正比，而输出电阻与电流的一次方成反比。当电流过分小时，例如 $I_D < 0.1\mu A$ 时，式(4-27)就不准确了，在这种情况下，增益几乎不随电流而变。图4-17示出增益随工作点电流变化的关系。

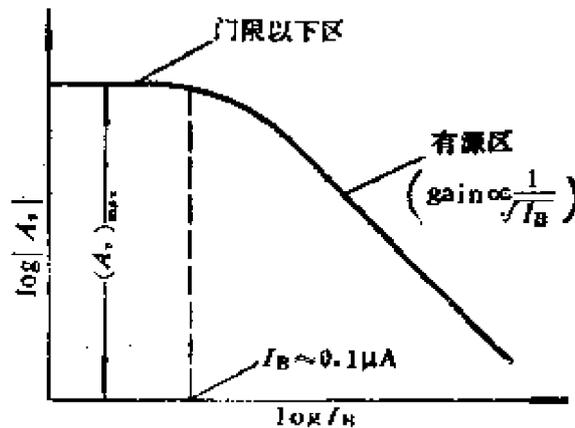


图4-17 CMOS镜象负载倒相器增益与偏流的关系

另外，在电流一定的条件下，加长任一个管子的沟道，可以使其 V 增大，从而使放大倍数加大。但加大 T_1 的长度 L_1 会使跨导减小而导致放大倍数减小。故加大负载管的长度对增大放大倍

数较有效。不过，从频率响应的观点来看，加长沟道会使栅极与沟道之间的电容加大，从而使频率特性变坏。

通常一个有源负载CMOS放大级的增益可以从几到几千。

4-3 2 CMOS差动放大级

图4-18示出两种以互补镜象电流源为负载的差动放大电路。在负载开路的情况下，其放大倍数可表示为

$$A_v = \frac{v_o}{v_i} = G_m(r_{o2} // r_{o4}) \quad (4-28)$$

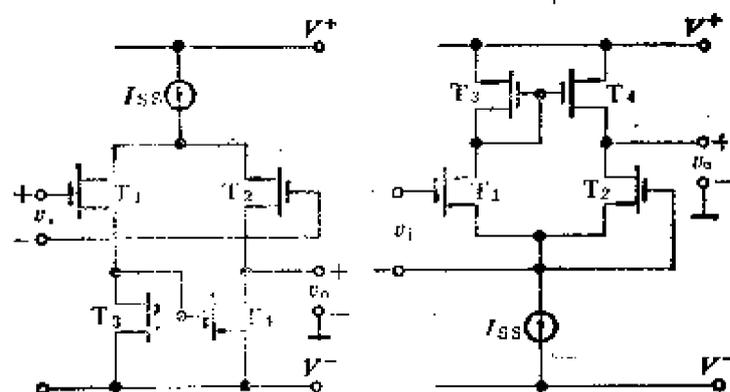


图4-18 CMOS差动放大级

式中 r_{o2} 和 r_{o4} 是 T_2 和 T_4 的输出电阻。因为以镜象电流源为负载的差动放大级，双端输入，单端输出情况下的放大倍数和普通单管放大级的放大倍数相同，式(4-28)中的 G_m 就等于单管静态工作点的跨导 g_{m1} 。

通常情况下，这样一个增益级的增益大约在100~1000的范围内，如采取共源-共栅级联电路，并采用复杂一些的电流镜(例如威尔逊电流镜)作为有源负载，则增益可增大至1000至10000的范围。然而，由于它的跨导比双极型管的跨导低得多，所以，其可能达到的增益要比双极型放大级的低一些。

4-3-3 推挽放大级

图 4-19 示出一个单端输入的高增益放大级，它充分利用了 CMOS 工艺的互补对称性。电路以交叉耦合的方式使信号和偏置互不影响。输入管 T_1 和 T_2 接成源极跟随形式，源极输出的信号分别送至接成共栅组态的 T_3 和 T_4 的源极。其负载则是极性相反的电流镜电路。电流镜电路分别由 T_5 、 T_6 和 T_7 、 T_8 构成。外给的对称偏置 $+V_B$ 和 $-V_B$ 加到 T_1 和 T_2 的栅极。偏置电压值的选择根据容许的交越失真而定。

图 4-20 为偏置电路。偏置电路中的四个器件均接成二极管。利用式 (4-2)，略去与栅极相连的漏极电压对电流的影响，则偏置电压值为

$$V_B = (V_{TH})_N + (V_T)_P + \sqrt{\frac{2I_B}{\mu_n C_{ox}} \left(\frac{L}{Z}\right)_N} + \sqrt{\frac{2I_B}{\mu_p C_{ox}} \left(\frac{L}{Z}\right)_P} \quad (4-29)$$

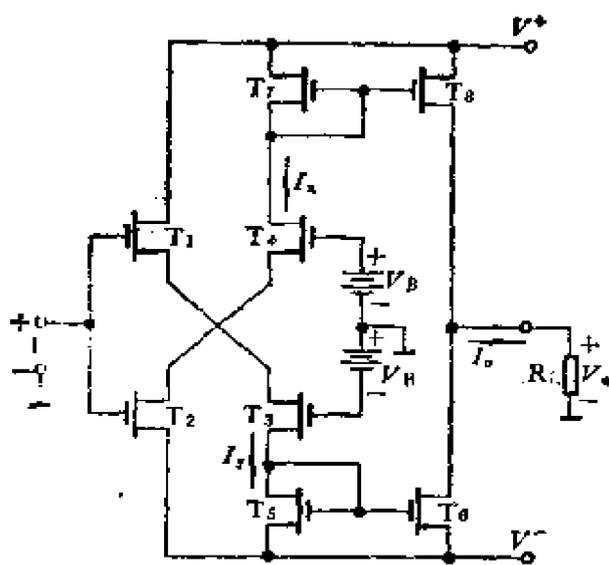


图4-19 推挽增益级

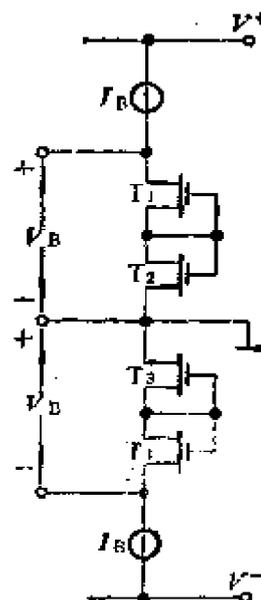


图4-20 CMOS推挽级的偏置电路

I_D 或 V_D 值的选择视允许的交越失真大小而定。

电路的工作原理简述如下：当 V_i 往正方向增大时， T_1 、 T_3 、 T_5 和 T_6 的电流增大， T_2 、 T_4 、 T_7 和 T_8 的电流减小，它们都是在负载 R_L 上产生一负极性输出，其值为 $I_y - I_x$ 。如果 T_1 、 T_2 、 T_3 和 T_4 的参数匹配，则小信号增益可表示为

$$A_v = -G_m(R_L // r_{o6} // r_{o8}) \quad (4-30)$$

式中 G_m 是交叉耦合输入级的跨导，其值可由下面的关系导出

$$\begin{aligned} G_m &= \frac{I_D}{V_{GS1} + V_{GS3}} = 1 / \left(\frac{V_{GS1}}{I_D} + \frac{V_{GS3}}{I_D} \right) \\ &= 1 / \left(\frac{1}{g_{m1}} + \frac{1}{g_{m3}} \right) = \frac{g_{m1}g_{m3}}{g_{m1} + g_{m3}} \end{aligned} \quad (4-31)$$

如果采用威尔逊电流镜，该电路在负载阻抗为无限大 ($R_L \rightarrow \infty$) 时的增益可以超过10000。

4-3-4 输出级

图4-21所示电路为一互补甲乙类推挽输出级电路， T_3 为放大管， T_4 为其有源负载。接成二极管的 T_5 和 T_6 是用来给 T_1 、 T_2 提供一起始偏置，以避免交越失真。在放大管 T_3 漏极和负载管 T_4 漏极之间接入了偏置二极管 T_5 和 T_6 后， T_1 所得到的激励电压要比 T_2 所得到的稍小一些。但是由于二极管 T_5 、 T_6 的微变电阻远比 T_4 漏极的等效输出电阻小，而 T_1 、 T_2 的输入阻抗又非常高，故这一差别可忽略不计。

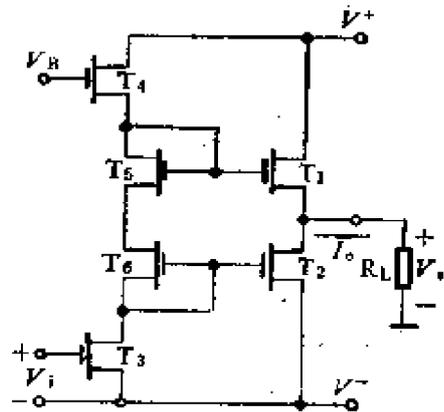


图4-21 甲乙类推挽输出级

在多数情况下，CMOS集成电路的衬底是N型半导体（参看图1-17）。因此，易于制作衬底NPN双极型晶体管。CMOS集成电路的输出级，常有利用NPN衬底管的情况。这样作的

主要原因主要是双极型晶体管的跨导大，接成射极输出电路，可以获得较低的输出阻抗。正好作为NPN衬底管集电极的衬底处于交流零电位，适宜于也只能接成射极输出器。

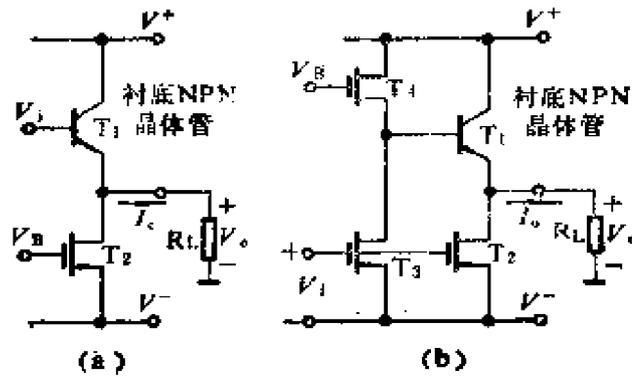


图4-22 利用衬底管的输出级

图4-22示出两种利用NPN衬底管的电路。图(a)为甲类放大，衬底管 T_1 作为放大管接成射极跟随器。 T_2 则作为 T_1 的负载管。图(b)为甲乙类放大。 T_2 和 T_3 的栅极连在一起， V_i 直接推动输出管 T_2 。另一方面， T_3 的漏极输出送至衬底管 T_1 的基极，提供所需的反相推动信号。显然，为了获得失真小的输出， V_i 经 T_2 到负载的放大量应等于经 T_3 、 T_1 到负载的放大量。

§ 4-4 模拟开关

MOS场效应管在采样、控制或多路模拟信号电路中，可以做成性能优良的模拟开关。和双极型晶体管模拟开关相比，MOS场效应管模拟开关有两个重大的优点：其一是当其导通时，开关两端——源极与漏极间的漂移很小，其二是控制端（栅极）和信号通路之间有很好的电绝缘。虽然MOS开关处于导通时的电阻绝对值比较大，可达 $1k\Omega$ 。但是MOS电路的输入阻抗都很高，MOS开关的导通电阻和它相串联的信号通路的电阻相

比，相对值并不大，因此这一点不成为运用中的一个问题。

4-4-1 单掷开关

图4-23示出了NMOS场效应管作为模拟开关应用时的电路连接方式及其在理想情况下的等效电路。当栅极与源极之间的电压 V_{GS} 小于开启电压 V_{TH} 时，源极和漏极之间没有导电沟道，器件截止。当栅极与源极之间的电压大于 V_{TH} 时，在源极和漏极之间便形成了一个导电沟道，器件导通。通常在栅极上加的控制电压从零至某一高电平 V_C ， V_C 比 V_{TH} 大许多。加到源极的输入信号应该保证，当 V_G 为零时，源极电压不得过低，致使 V_{GS} 大于 V_{TH} ，当 V_G 为 V_C 时，源极电压不能过高，致使 V_{GS} 值小于 V_{TH} 。

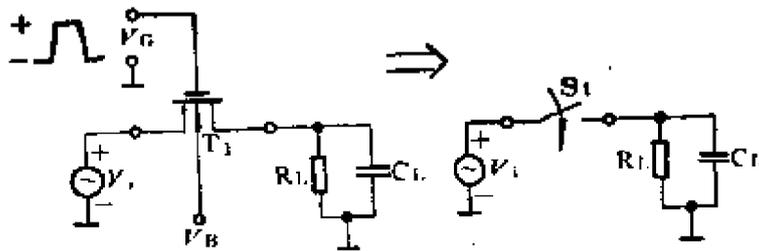


图4-23 MOS管作为模拟开关的电路连接方式及其理想情况下的等效电路

在实际应用中，MOS开关并不是一个理想开关。除了上述的导通电阻为有限值之外，在栅极、源极、漏极以及衬底之间，还存在有寄生电容，如图4-24所示。

作为模拟开关应用的MOS管，漏源之间的电压很小，在这种运用情况下，漏极电流的解析表示式可写作[1]

$$I_D = \frac{\mu_n C_{ox} Z}{L} \left(V_{GS} - V_{TH} - \frac{V_{DS}}{2} \right) V_{DS} \quad (4-32)$$

沟道电阻

$$r_{ds} = \left(\frac{\partial I_D}{\partial V_{DS}} \right)^{-1} \Big|_{V_{GS} = \text{const}}$$

$$= \frac{1}{(\mu_n C_{ox} Z/L)(V_{GS} - V_{TH})} \quad (4-33)$$

将其和式 (4-4a) 比较, 可得

$$r_{ds} = \frac{1}{g_m} \quad (4-34)$$

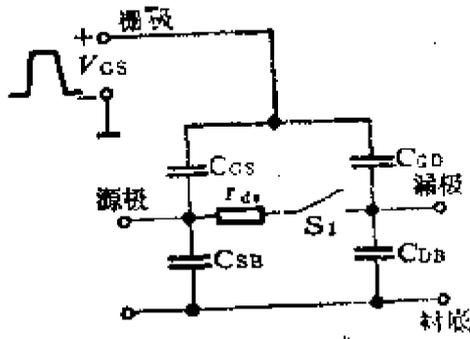


图4-24 MOS管作为非理想开关的等效电路

MOS 模拟开关性能的优化问题存在有一系列的矛盾。例如为减小 r_{ds} 的值而增大 Z/L 时, 将使寄生电容增大。而若增大控制信号 V_{GS} 来减小 r_{ds} 的值, 将使得通过寄生电容 C_{gs} 和 C_{gd} 送到有用信号通道中的控制信号加大。

为使寄生电容最小, 将沟道的宽度和长度均取最小可能值, 此时 $Z/L = 1$ 。这样的小尺寸器件, 在截止状态下, 漏电流的值约 1pA 。而导通电阻约为几千欧。

由于随着外加于开关的电压改变, 沟道的几何尺寸也改变, 因而导通电阻是一个非线性电阻, 其值随施加于开关上信号的大小而变。故在要求电压传输比十分精密的条件下, 不宜采用这样简单的电路, 商品专用模拟开关, 利用 CMOS 电路的对称互补特性, 以消除这一缺点。

在多数模拟 MOS 电路中, 模拟开关用来进行电压的采样, 或用来在各个级的电容之间进行电荷传输。在这种应用场合, 电容的取值范围为 $1 \sim 100\text{pF}$, 沟道电阻 r_{ds} 的有限值不会对传输延迟构成很大的问题。比如说, 通过 1000Ω 的开关电阻对 100pF 电容充电, 要求电容上的电压离最终值相差 0.01% , 所需时间小于 $1\mu\text{s}$ 。这对不少模拟信号的采样应用是足够了。

在设计模拟开关选择器件的几何尺寸以及电路的形式时, 必须注意栅极、源极、漏极以及衬底之间的寄生电容。当器件的几何尺寸增大时, 这些电容都增大。因此, 如果可能的话, 用作开

关的器件，其几何尺寸应尽可能小。一个需要考虑的问题是 t_{d1} 的值应在容许的最大值以内。

衬底与源极及漏极间电容 C_{SB} 和 C_{DB} 的容量，可以通过加大衬底偏压来减小。栅极与源极及漏极间电容 C_{GS} 和 C_{GD} 造成的不良影响往往较大。因为它们为控制信号进入有用信号传输区提供通道。虽然对小尺寸的器件来说，电容 C_{GS} 和 C_{GD} 的容量只有 $0.1 \sim 0.2 \text{ pF}$ ，可是时钟脉冲的电平相当高，通过这些电容传送到信号通道中的寄生干扰信号，可以达到毫伏数量级。

采用图4-25所示电路，利用电荷对消的方法，可以大大减小控制信号的馈通效应。图中 T_1 是起模拟开关作用的器件。 T_x 的漏极与源极短接，不起开关作用，而是起对消控制信号的馈通作用。在 T_x 的栅极加上一个与 T_1 栅极极性相反的控制信号，于是经由 T_x 的寄生电容送来的控制信号的馈通效应，与经由 T_1 寄生电容送来的控制信号的馈通效应相反，收到了对消的效果。

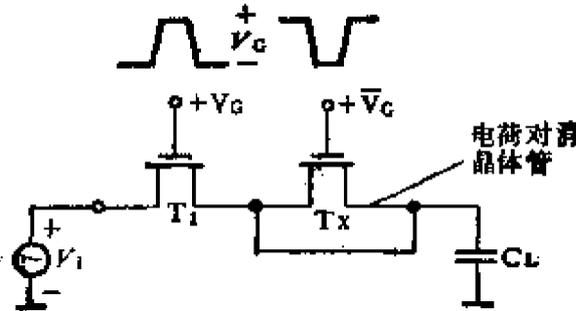


图4-25 采用电荷对消器件减小时钟馈通的模拟开关

4-4-2 双掷开关

在MOS模拟开关电路中，一种最常用的电路是将一个电容在两个电压之间倒换。例如在开关电容电路中，这样的电路就很多。在这种应用场合，需要一种如图4-26所示的单刀双掷开关。当开关的刀脱离一个接点后，接着与另一个接点连接起来。并且应该是先断开后闭合，以保证两个接点有电的绝缘。因此，两个

互补的时钟信号 ϕ 和 $\bar{\phi}$ 的边缘不应重叠。

利用图4-27所示电路，可以将单极性的时钟信号变成双极性的时钟信号。双极性的时钟信号，较易保证开关“先离后合”的功能。因为对应于单极性时钟电平为 $V/2$ 的时刻，双极性时钟信号的电平是 $(V^+ + V^-) / 2 = 0$ 。图4-27所示电路，实际上是一个RS双稳态电路。

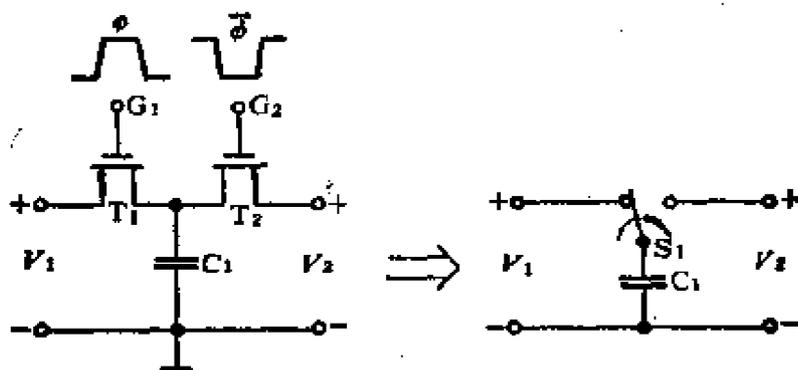


图4-26 用互补时钟信号激励两个模拟开关实现单刀双掷开关

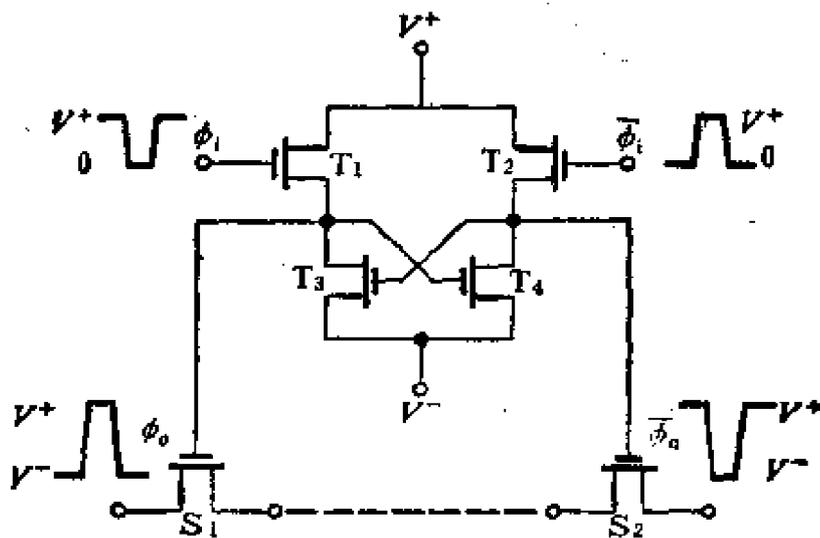


图4-27 先离后合开关的CMOS模拟开关电路

习题及思考题

1. MOS集成电路和双极型集成电路相比各有何特点?
2. 要提高MOS放大级的放大量, 有哪些途径?
3. MOS二极管的单向导电原理和双极型二极管单向导电的区别是什么?
4. MOS器件放大级和双极型器件放大级的放大量随工作点电流而改变的趨勢有何不同? 简要说明其原理。
5. MOS管开关优于双极型管开关的主要之处是什么?
6. 请画一个电流镜有源负载的差动放大电路, 分别采用NMOS全增强型器件, NMOS增强型与耗尽型, CMOS器件, 并比较其放大倍数。

第五章 运算放大器与电压比较器

前四章讲述了单片模拟集成电路的元器件和子电路。从这一章起，介绍利用这些元器件和子电路组成的完整的集成电路。先从运算放大器开始，随后介绍其他电路，如模拟相乘器、集成振荡器等。

单片运算放大器是模拟集成电路中用得最多的一种电路。从1960年第一个单片运算放大器问世以来，已经制成了许多通用的和某一个或某几个指标特别突出的专用运算放大器。

运算放大器（简称运放）的基本特性、指标、参数意义及测试方法等，在电子线路基础课中已做过介绍，这里不再重复。本章将要讲述运算放大器的电路构成，重点分析频率响应、大信号运用特性与电路结构的关系。分析几种不同输入级电路。此外，还将对MOS运算放大器单独进行分析。最后，介绍几种特种运算放大器，如跨导运算放大器、电压比较器及电压跟随器。

§ 5-1 单片运算放大器的电路构成

第三章和第四章所讨论的基本单元电路，是双极型单片运放的子电路或称基本积木单元。在分析运放电路时，按照运放的电路结构，即其所含放大级的级数来分类是比较合适的。因为一个放大器所含放大级的数目，决定其开环极点的数目。这些极点影响系统的频响和加反馈的稳定性。按照这种分类方法，可以将运放分为单级、两级和三级电路。大多数运放属于两级电路。

5-1-1 只含单个放大级的运放

设计某些性能要求单一而又廉价的运放，可以考虑只采用一

个放大级。例如单纯要求高速的运放，就适宜采用一个放大级，因一个放大级的相移很小，容易获得大的单位增益带宽。图5-1(a)为单级运放的方框图。它由一个输入级为传输电导型——即输入阻抗高、输出阻抗低的放大级，驱动一个放大倍数接近1的宽带缓冲输出级构成。为了获得高的增益，比如说高达80dB，输出级的输入阻抗必须十分高，才能保证输入级有高的负载阻抗。因为全部增益必须由第一级提供。其值为

$$A_v = \frac{v_o}{v_i} \approx g_m(r_{o1} // r_{i2}) \quad (5-1)$$

式中 r_{o1} 和 r_{i2} 分别为第一级的输出电阻和第二级的输入电阻。图中 C_1 为频率补偿电容。

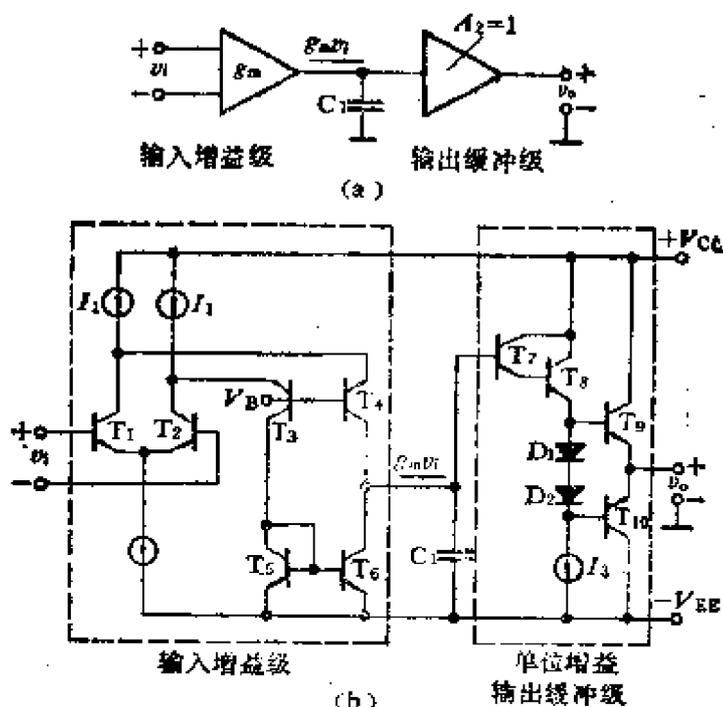


图5-1 单个放大级的运放图

图5-1(b)为单个放大级的简化电路。为了简单起见，图中的电流源以符号形式出现，偏置电路则略去未画上。这种电路是专为高速运用而设计的，其摆动速率超过 $50\text{V}/\mu\text{s}$ 。

5-1-2 包含两个放大级的运放

大多数运放属于这一类。图5-2(a)示出具有两个放大级的运放的方框图。它的输入级是一个传输电导级，中间级是一个高增益的反相放大级，最后是一个输出缓冲级。频率补偿是在第二级的输出与输入端跨接一个电容 C_1 来实现的。由于中间级的密勒效应，相当于在第一级的输出端接一个大电容，使整个运放的传输特性呈现单极点滚降特性。

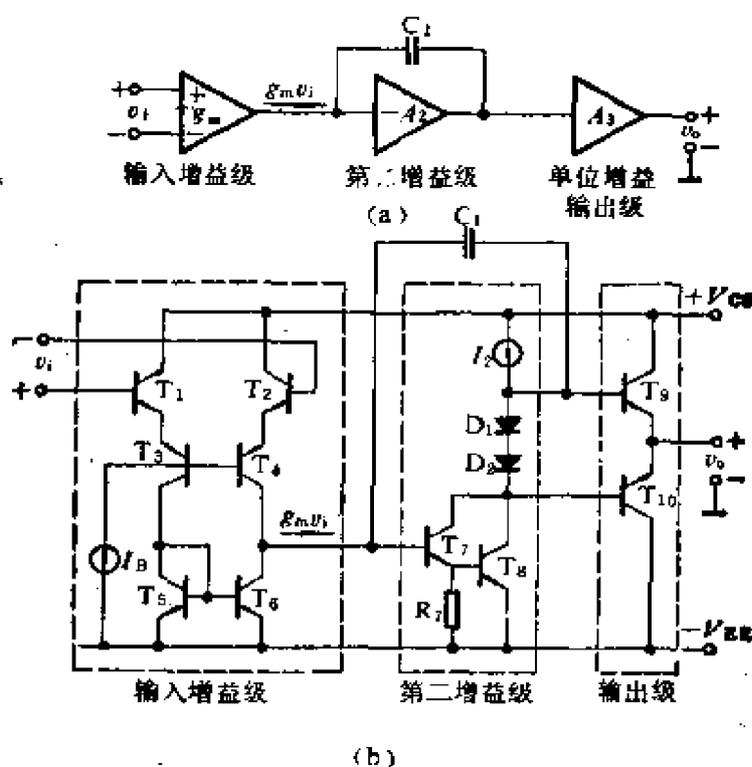


图5-2 具有两个放大级的运放

F007型运放是具有两个放大级的例子。图5-2(b)示出其简化等效电路图。输入级是基本的传输电导级， T_1 至 T_4 接成共集-共基复合连接电路，PNP管 T_3 、 T_4 共基电路完成电平移动作用。 T_5 和 T_6 构成电流镜完成双端-单端转换。 T_7 和 T_8 接成达林顿电路以增大输入阻抗。中间级是NPN倒相放大级，由于采用了有源负载，作为其负载一部分的输出级是互补射极跟随级，有

高的输入阻抗，故其增益很高。

这种具有两个放大级的电路，由于下述两个特点而得到十分广泛的应用。①结构比较简单而又能获得高的电压增益(典型值超过100dB)。②只需很小的补偿电容(典型值在10~20 pF 范围内)，就能使放大器无条件稳定工作。这样小的电容，可以集成在硅片上，无需外接。它的缺点是由于接有内补偿电容，故其摆动速率和满功率响应特性不佳。

5-1-3 具有三个放大级的运放

当对运放提出非常高的增益或是很低的噪声等特殊要求时，就采用具有三个放大级的设计。众所周知，放大器的级数达到三级时，加反馈时的稳定和频率补偿问题就比较困难了。在这种电路中，除采用局部反馈补偿外，还采用前馈补偿。前馈补偿的基本原理是在高频段使信号越过那些频率特性不好的放大级，以减小

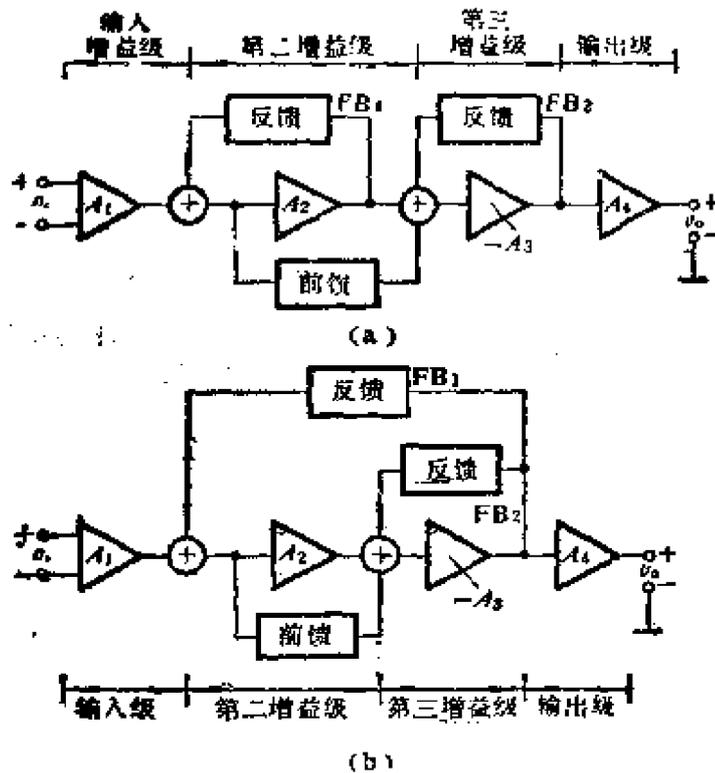


图5-3 具有三个放大级的运放方框图

整个电路的相移。

图5-3示出两种具有三个放大级的方框图。在图(a)中,第二级加有局部反馈和前馈,第三级加有局部反馈,并在这一级产生系统的主极点。在这个设计中,第二级通常设计成闭环增益等于1的宽带电平移动级。

图5-3(b)示出另一种具有三个放大级的运放方框图。其中三个放大级的每一级都有相当高的电压增益。这个电路中有一个包含第二级和第三级的大反馈,并由此(密勒效应)产生系统的主极点。加有局部反馈的第三级,产生非主极点——高频极点。第二放大级起着具有中等增益的电平移动级的作用。电平移动级通常采用 PNP 管,其频响差的缺点,可以由直馈电路将其旁路来避免。

图5-4示出一个实际的具有三个放大级的运放简化电路,

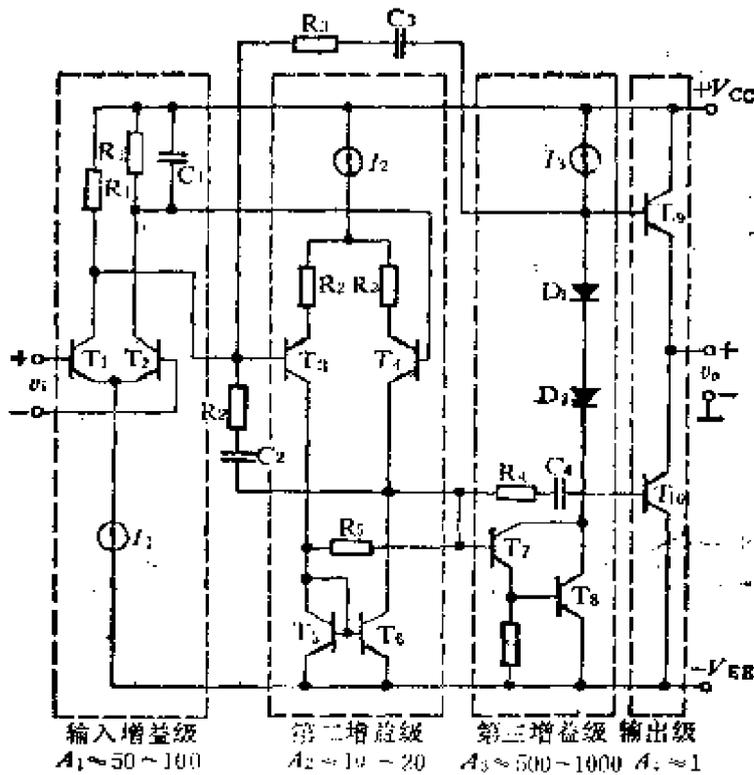


图5-4 具有三个放大级的运放电路图

其拓扑图为图5-3(b)。这个电路具有十分低的噪声，输入级运用于大电流和较低的增益，第三级提供最大的增益。

大反馈网络 FB_1 由 R_3 和 C_3 串联组成。第三级的局部反馈通路为 R_4 和 C_4 ，第二级的前馈通路为 R_2 和 C_2 。接于 T_2 集电极的电容 C_1 在高频时将 T_2 的输出信号短路。在高频情况，由 T_1 集电极输出的信号经直馈电路 R_2 、 C_2 ，越过由PNP管 T_3 、 T_4 组成的电平移动级送至第三个放大级。

将基本的具有两个放大级的运放和具有三个放大级的运放比较，可以看到，由于放大级从两个增加到三个，为保证加反馈后能稳定工作而增添的频率补偿电路复杂多了。在以下的分析中，主要讨论具有两个放大级的运放。因为这种运放占生产出来的运放的绝大多数。

§ 5-2 频率补偿

给运算放大器接入频率补偿，其目的是使运算放大器在加有电阻性质的反馈时，能无条件地稳定工作，不产生振荡。在电子线路基础课程中，讲述过补偿的原理，这就是尽可能使运放的开环反馈频率特性在幅值降至1以前，可近似为单极点传输函数的特性，这样，就可能具有 90° 的相位储备。为了使频带不致过分缩减，一般取 45° 的相位储备。作为内部补偿，则要使运算放大器在任何深度的电阻性反馈下能无条件地稳定工作，因此，应使运放的开环增益的频率特性，在增益降至1时，相位不超过 -135° 。实现的方法一般是使运放中频带最窄的一级缩得更窄。在这一节中，将讨论几个常用的具体方法。

5-2-1 具有两个放大级的运放的电容补偿

具有两个放大级的运放，由一个输入传输电导级跟着一个高增益倒相级构成。这种电路是比较容易稳定的，由于这类放大器

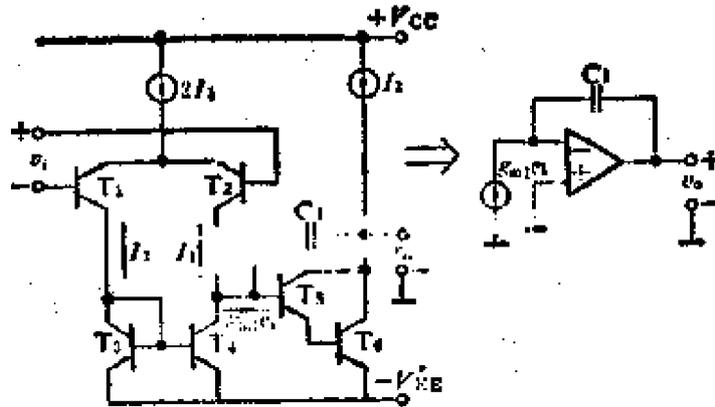


图5-5 计算高频小信号增益的具有两个放大级的运放的简化电路

在集成运放中占绝大多数，下面将比较详细地予以讨论。

图5-5 (a) 示出具有两个放大级的运放的简化电路。由于缓冲级对所讨论的问题不产生任何影响，故图中未予画出。第一级可看作一个压控电流源，其输出电流 i_o 送至第二级输入端。

$$i_o = g_{m1} v_i \quad (5-2)$$

式中 $g_{m1} = I_1 / V_T$ 为第一级的跨导。

作为一阶近似分析，可以将第一级用压控电流源代替。考虑到第二级是一个高增益放大级，补偿元件是一个接在第二级反馈电路中的电容 C_1 。当工作频率处于中等和较高的范围时，整个系统可看成具有积分器的响应特性，利用图(b)所示等效电路，其电压增益可表示为

$$A(\omega) \approx \frac{g_{m1}}{\omega C_1} \quad (5-3)$$

令 $A(\omega) = 1$ ，可由式 (5-3) 求得单位增益频率

$$\omega_1 = 2\pi f_1 = \frac{g_{m1}}{C_1} \quad (5-4)$$

为保证绝对稳定，将 ω_1 的值选择得在这一频率，全部极点所产生的总相移不超过 90° ，那么， ω_1 不能比未补偿的开环主极点高。一般情况下，由于输入级中电平移动管为横向 PNP 管，

其 f_T 很低，约为 $1\sim 2\text{MHz}$ 。该级为共基组态，其极点频率与 f_T 差不多，而略高于 f_T 。故 f_1 的选择应与 f_T 差不多，取保守值，选为 1MHz 。

假定输入级每一臂的静态工作点电流为 $10\mu\text{A}$ ，由式(5-4)可以算出必需的电容

$$C_1 = \frac{g_{m1}}{2\pi f_1} \approx 60\text{pF} \quad (5-5)$$

这样小的电容，足可以集成在硅片上。当输入级的跨导减小时，电容也可以进一步减小。例如F007型运放，由于输入级为NPN和PNP复合管，分到每一个管的输入信号电压减半，故跨导减半，补偿电容只要 30pF 就够了。

5-2-2 采用分裂集电极晶体管技术减小输入级跨导

虽然按照式(5-4)计算所得的补偿电容值在 $30\sim 60\text{pF}$ 的范围内，这样容量的电容所占芯片面积仍感过大。由于单位增益频率 ω_1 由器件特性(f_T)和电路结构(反馈电路中接电容)决定，剩下来减小 C_1 的几何尺寸的方法是减小输入级的跨导。对于输入级采用横向PNP管的运放，可以用分裂集电极PNP管来减小跨导，其电路图如图5-6所示。每个分裂晶体管的集电极分为两部分，其电流分配比为 $1:m$ 。整个集电极电流的 $1/(1+m)$ 有效，其余 $m/(1+m)$ 流入负电源 $-V_{EE}$ 。于是等效跨导由 g_{m1} 减至 g_{m1}^* ，二者的关系为

$$g_{m1}^* = \frac{g_{m1}}{1+m} \quad (5-6)$$

这样一来，为得到同样的 ω_1 值，可以采用较小的补偿电容 C_1^* 。 C_1^* 和 C_1 容量的关系为

$$C_1^* = \frac{C_1}{1+m} \quad (5-7)$$

C_1^* 的值可以减到 $5\sim 10\text{pF}$ ，其所占芯片面积也就可以大大

减小。

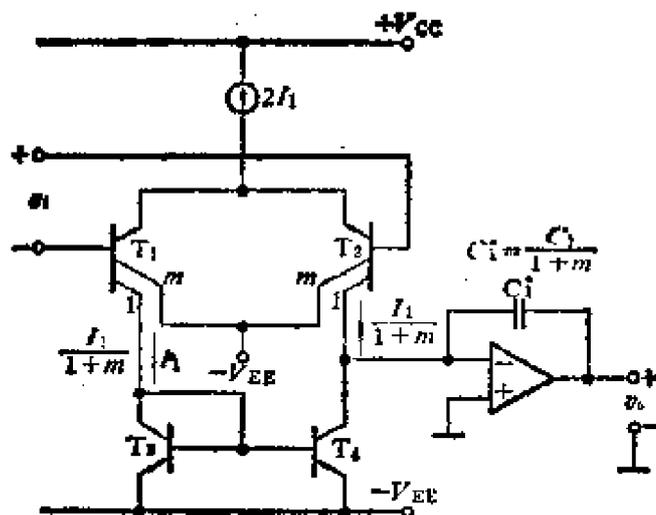


图5-6 采用分裂集电极晶体管技术减小输入级跨导

欲使输入级跨导小的运放的零频增益和输入级跨导大的运放的零频增益相同，可提高第二级的零频增益。

5-2-3 前馈补偿

集成运算放大器高频特性之所以不好，主要是横向 PNP管的高频特性很差。前面曾指出过，横向 PNP 管的 f_T 约 $1 \sim 2$ MHz。在这个频率附近，信号经过横向 PNP 放大级，往往幅度不增大，而相移却增加。采用前馈技术，将横向 PNP 管放大级的输入与输出短路，即信号跳过该放大级，这样，幅度没有多少损失，相位移却大大减小，从而使补偿后的开环极点往高频端移动。这样，在同样的相位储备条件下，单位增益频率可以高一些。

图5-7示出应用前馈补偿提高单位增益频率的电路。这是一个具有三个放大级的运算放大器。第二级用的是横向 PNP 管，它兼有电平移动的功能。第二级的信号传输作用采用两条措施将其去除掉。T₂的传输作用是将其输入信号短路掉，其方法是将 T₁的负载并一个电容 C₀。T₃的传输作用是在 T₂的基极和 T₄的

集电极之间跨接一个电容 C_F ，将第一级的输出信号直接送到第三级的输入端。运用前馈的结果，可以使 f_1 增至5~10 MHz。

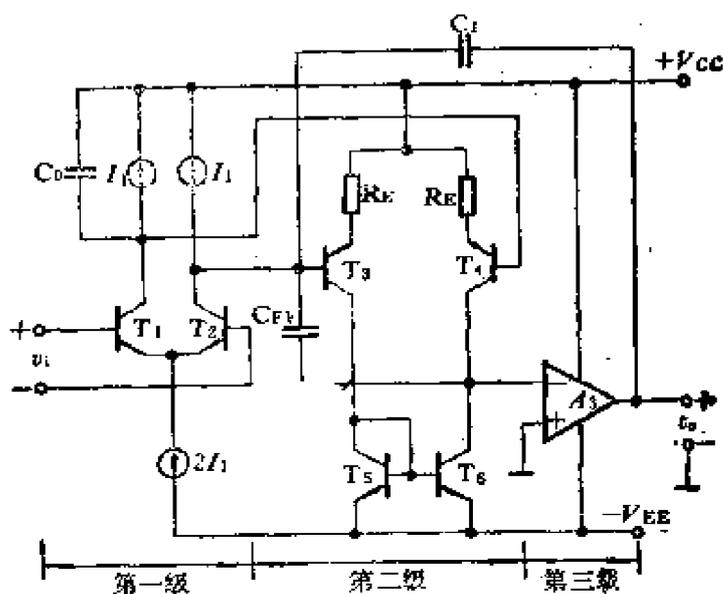


图5-7 应用前馈以提高单位增益频率

§ 5-3 大信号运用

表征运算放大器大信号运用特性的两个参数是摆动速率和满功率带宽。这两个参数是互有联系的，只不过分别从瞬态和稳态两个方面来说明而已。值得指出的是：大信号运用特性不能通过加负反馈来改善。因为负反馈改善放大器特性，一般只是在器件的动态运用范围有富余量才有效。与此相反，当人们在加负反馈的同时，为了防止自激而接入频率补偿元件，放大器的大信号特性会因此而变坏。

5-3-1 电压摆动速率与补偿元件的关系

在电子线路基础课程中，曾经给出了摆动速率的定义，它是运放在阶跃信号激励下，输出电压变化的最大速率。对于接有补偿元件的运算放大器，摆动速率取决于由于接入补偿元件而使频

带变得最窄的那个放大级。对于图5-5所示具有两个放大级的运放简化图，输入级的输出电流对补偿电容充放电的速率，就是整个运放的摆动速率，因为无论是输入级的输出电流对输入信号电压的响应，或输出级的输出电压对中间级输出电压的响应（图中输出级未画出），都比补偿电容的充放电速度快。

在输入过激励情况下，视输入信号的极性不同， T_1 或 T_2 将截止。这时有一个其值为 $\pm 2I_1$ 的电流对补偿电容充电或放电，可作出计算摆动速率的等效电路如图5-8所示。由图可得

$$SR = \left(\frac{dv_o}{dt} \right)_{\max} = \frac{2I_1}{C_1} \quad (5-8)$$

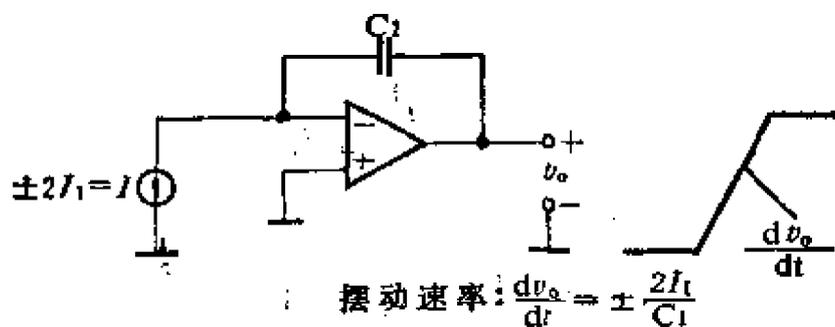


图5-8 大信号激励下计算摆率的简化模型

将式(5-4)代入上式，可得

$$SR = \frac{2\omega_1 I_1}{g_{m1}} \quad (5-9)$$

式中 g_{m1} 为输入级的跨导。这是一个十分重要的公式，它说明运放中的一条基本原则：对于一个给定的 ω_1 ，电压摆动速率完全由第一级的静态工作点电流 I_1 与跨导 g_{m1} 之比决定。而 ω_1 是由运放的开环主极点、加反馈时小信号的工作稳定需要（即增益与相位储备）决定的。当运放中采用的器件和工艺确定后，则决定主极点的 f_T 便确定了。对于设计者来说，增大电压摆动速率的剩下的自由度就是增大第一级的 I_1/g_{m1} 比值。在象图5-5所示那样

简单的双极型差动电路中，这种自由是不可能的，因为 g_{m1} 和 I_1 成正比，如下式所示

$$g_{m1} = \frac{I_1}{V_T}$$

将上述关系式代入式(5-9)，便得到

$$SR = 2\omega_1 V_T = 4\pi f_1 V_T \quad (5-10)$$

因此，对于图5-5所示那样简单的双极型差动输入级电路， f_1 的典型值为1 MHz，相应的电压摆动速率为0.33 V/ μ s。对F007，由于输入采用共集-共基连接， g_{m1} 减半，相应的电压摆动速率增大一倍。象这种类型电路，增大摆动速率的途径是加大 ω_1 ，比如采用前馈技术，将 ω_1 增大一个数量级，但是摆动速率也只能增至5 V/ μ s左右。这对于许多应用场合是嫌太低了。

5-3-2 增大摆动速率的方法

根据式(5-8)和(5-9)所示电压摆动速率的表示式，可得出以下几种增大摆动速率的方法：

(1) 简化设计，比如说减少放大级的级数，这样便可以提高 ω_1 。

(2) 采用高 f_T 的PNP管，例如用介质绝缘的纵向PNP管。不过要付出增加器件制造工艺复杂性的代价。

(3) 应用前馈技术提高 ω_1 。

(4) 在第一级晶体管的发射级加负反馈，增大输入级的 I_1/g_{m1} 比值。

(5) 输入级采用低跨导器件，如结型场效应管。这些器件的跨导，不直接正比于其工作点电流。

头两个方法可以提高电压摆动速率的原理十分明显。第三个方法在前一节已简要解释过，下面讨论后两个方法。

1. 发射极负反馈法

如图5-9所示，在差动放大级的发射极串接一个发射极电阻

R_E ，可以在不减小基极电流的情况下，减小输入级的跨导。接入 R_E 时，输入级的跨导由 g_{m1} 减至 G_m ，它们之间的关系为

$$G_m = \frac{g_{m1}}{1 + g_{m1}R_E} \quad (5-11)$$

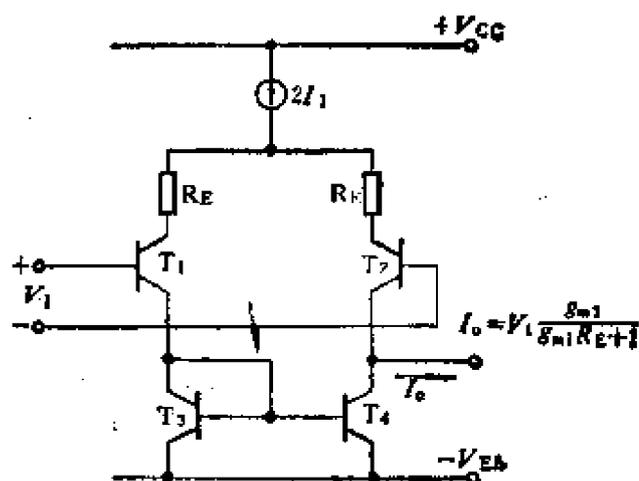


图5-9 采用发射极负反馈以减小输入级跨导

这一方法可增大摆动速率的物理原因是：由于接入 R_E 后，使放大倍数减小，为了获得稳定工作所需的补偿电容减小，但是由于容许的输入信号幅度增大，给补偿电容充放电的最大电流不变，于是电压摆动速率增加。

用发射极负反馈来增大电压摆动速率，会产生一些不良的副作用。这就是：如果不能相应提高后面放大级的增益，则整个运放的增益将因输入级的增益减小而减小。由于两个 R_E 电阻的失配，将使输入失调电压增大。电阻 R_E 还将使输入级的噪声特性变坏。

2. 场效应管输入级

另一个加大 I_1/g_{m1} 比值的方法是输入级采用场效应管。当采用结型场效应管时，在电流相等的条件下，结型场效应管的跨导只有双极型的3~5%。这样， I_1/g_{m1} 比值和电压摆动速率可

增大20~30倍。因此，输入级为结型管的运放，可能得到的摆动速率达 $10\sim 30\text{V}/\mu\text{s}$ 。

以场效应管作为输入级的缺点是如同采用发射极负反馈的输入级，增益较低，场效应管输入级的失调电压较大，约为双极型管的3~5倍，其典型值为2~10mV。

5-3-3 满功率带宽

满功率带宽 $\omega_p = 2\pi f_p$ ，定义为可以得到某一指定不失真峰值电压的最高频率。通常是指在 $\pm 15\text{V}$ 供电电源情况下，将运放接成电压跟随器，测量峰值为 10V 的正弦波输出电压。下面分析该参数与另一个大信号参数——电压摆动速率之间的关系。

正弦输出电压 $v_o(t) = V_{om} \sin \omega t$ 的变化速率为

$$\frac{dv_o(t)}{dt} = \omega V_{om} \cos \omega t$$

最大变化速率发生于 $\cos \omega t = 1$ 的情况下

$$\left. \frac{dv_o(t)}{dt} \right|_{\max} = \omega V_{om}$$

当此最大变化速率，且输出电压的幅度为指定的峰值电压时，所对应的频率 ω_p 即为满功率带宽，于是有

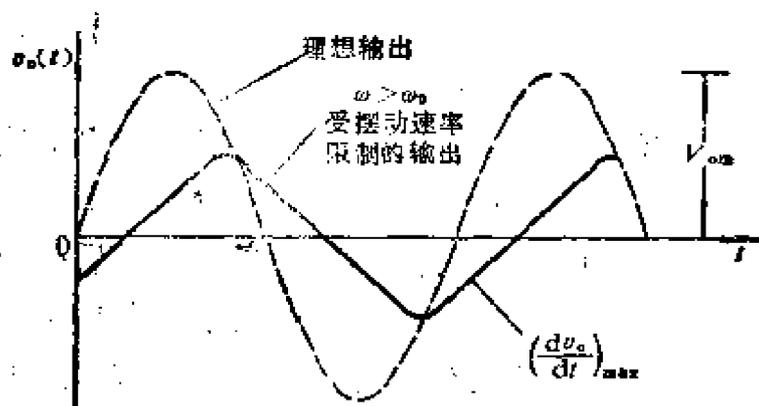


图5-10 信号频率高于满功率带宽时出现失真

$$\omega_p = 2\pi f_p = \frac{SR}{V_{om}} \quad (5-12)$$

当信号频率达到满功率带宽后，再增高频率，输出信号便开始失真，表现在变化速率不再增大。随着信号频率的提高，幅度迅速减小，信号波形由正弦波逐渐变为三角波，如图5-10所示。

§ 5-4 输入级设计

输入级是单片集成运算放大器最重要的环节，因为放大器大部分的关键指标都取决于输入级。近年来，为了优化电路的性能，利用单片集成电路所特有的优点，为单片运放研究出了许多种输入级电路。

基本的运放输入级，是一个类似于第三章第一节所讨论的差动放大单元。作为运放输入级的差动放大级，必须满足下述要求：

- (1) 高输入电阻($>100k\Omega$)。
- (2) 低输入偏流($<500nA$)。
- (3) 小失调电压与失调电流。
- (4) 高共模抑制比($>60dB$)。
- (5) 高共模范围 (\geq 整个供电电压的一半)。
- (6) 高差动输入范围 (\geq 整个供电电压的一半)。
- (7) 高电压增益($>40dB$)。

一个设计完好的运放输入级，其性能指标远比上述的好。

上述头四点要求是前面所讨论的对运放的基本要求。第五点和第六点是为了保证电路的大信号工作容限。最后一点——高增益的要求是基于下述两点理由：①可以减小对其后各级的增益要求。②可以减小由于第二级不平衡所造成的失调对总失调的影响。要求输入级失调电压与失调电流小，实际上等于要求在制作工艺上，使输入差动级两个臂的器件和元件在尺寸和几何结构上

应匹配，并且将它们安排在晶片上相距尽可能近的位置，以保证良好的热耦合。

在下面几个小节中，将介绍几种不同的输入级电路。读者将会明白一个重要的事实：这就是没有“理想的”或“最佳的”输入级。每一种输入级都有它自己独到的优点和缺点。对于设计者来说，最好是在这些不同的电路中反复比较进行选择，以求得满足所需的特殊要求，实现最好的设计。

5-4-1 PNP输入级

采用横向 PNP 晶体管作放大管，以NPN器件电流镜为负载的电路，用于一些性能中等、价格低廉的运放中作为输入级。由于采用了PNP管，因而能很方便地将直流电平往趋向负电源的方向移动，进而满足零输入、零输出的要求，无需增添其他电路。它还可利用分裂集电极PNP管以减小输入级跨导，从而减小所需的补偿电容的尺寸。

当采用NPN电流镜作有源负载（参看图5-5）时，可以将输入级的共模范围扩展到 $-V_{RE}$ 。正因如此，这种电路特别适宜于单电源供电运用。

和NPN差动输入级相比，PNP输入级由于横向PNP管的 f_T 低、 β_0 小而频响差、输入电流大。PNP管 β_0 低的问题，可以通过采用复合PNP-NPN管来解决。然而由于输入级采用复合器件，需要增添偏置电源，失调电压也相对地大一些。

5-4-2 NPN输入级

大多数的高速和高性能运放都采用NPN管输入级。除非有特殊的需要，例如要求有十分低的噪声或十分高的电压摆动速率，这种电路均采用有源负载，自然，有源负载是PNP电流镜。这样，就可以有高的增益和较大的共模输入电压范围。当其和下一个NPN级相连接之前，需要进行直流电平移动。

NPN 晶体管的器件匹配和温度跟踪特性要比 PNP 件器好得多。这样，NPN 输入级的失调电压和失调电流也远比 PNP 输入级的小。由于 NPN 管的 β_0 比 PNP 的高得多，故其输入阻抗也高得多。

对于高精度运放，输入失调电压和噪声必须十分低，NPN 级往往采用电阻负载。在这种情况下，失调电压的调节可以简化，同时也就不存在由于电流镜负载所产生的噪声。

5-4-3 结型场效应管输入级

结型场效应管输入级的主要优点是输入阻抗高和偏置电流十分低。然而后一个优点只是在温度较低时才具备。因为结型场效应管的输入偏流是反向饱和电流，它随温度的升高而急剧增长，温度每升高 10°C ，这个电流加大一倍。而对于双极型管则随着

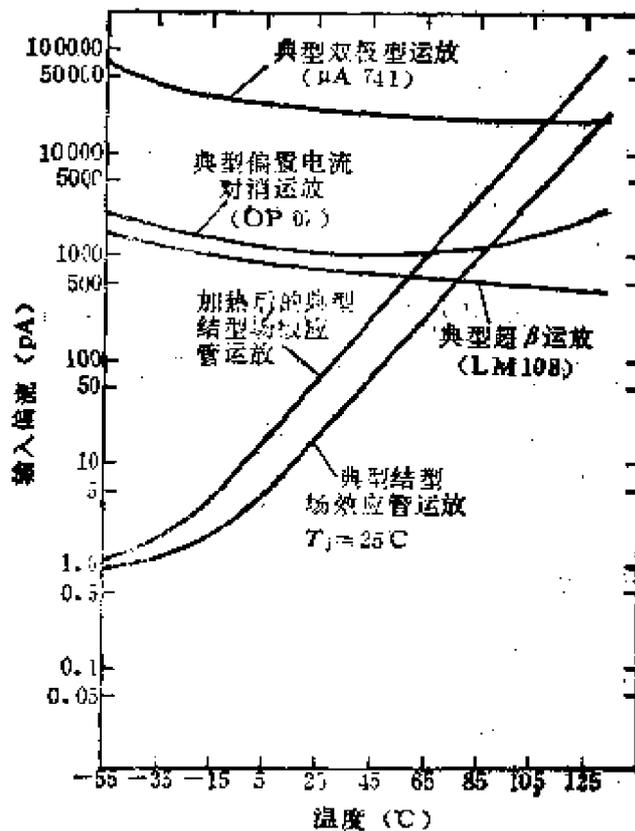


图5-11 典型的及极型和结型场效应管输入偏流比较

温度的升高，由于 β_0 的增大，其输入偏流略有减小。图5-11分别绘出结型场效应管输入级和双极型管输入级输入偏流的温度特性。和典型的741型运算放大器相比，在室温情况下，结型场效应管运放的偏流只有741型的千分之一，一直到125°C，结型场效应管的偏流都比741型的小。和超 β 管输入级运放相比，工作于60°C时，结型场效应管运放的偏置电流就超过超 β 管运放的了。实际上，即使是自加热的场效应晶片，在正常运用条件下，其偏置电流特性也很差。

和双极型输入级相比，结型场效应管输入级的重大缺点是失调电压大，后者的失调电压约为前者的3~5倍。

5-4-4 低偏流输入级

当运放的输入信号很微弱，信号源内阻很高，特别是需要变换信号源，而且信号源内阻也随之改变的情况下，这时输入级偏流在信号源内阻上产生的变化就会形成虚假信号。在这种情况下，要求运放输入级的偏流尽可能地低。如果对输入失调电压这个指标要求不高，可以采用结型场效应管输入级。但是在要求低输入偏流的同时，还要求有低的失调电压时，输入级就只能用特种双极型管（如超 β 管），或者采用内给偏流技术。

1. 超 β 管输入级

采用超 β 管作为运放输入级的器件时，在工艺上只需一道额外的扩散工序，就可以和普通晶体管同时制出超 β 管。超 β 管的 β_0 为1000~3000，但其击穿（实际上是基区穿通）电压很低，典型值在3~5V之间。因此，为了确保电路工作的可靠，超 β 管两端电压的摆动范围应设法加以限制。

图5-12示出一个采用超 β 管和普通NPN管组成共射-共基级联方式的输入级电路。为了限制加到超 β 管集电极和发射极两端的电压，在 T_3 、 T_4 的基极和 T_1 、 T_2 的发射极间，并联上 T_3 和 T_4 两管的发射结。这样，就可以使超 β 管 T_1 、 T_2 的集电极-发

射极间的电压摆幅，在所有输入电压情况下都小于 V_{BE} 。于是，由 T_1 、 T_2 和 T_3 、 T_4 组成的级联对，其 β_0 值等于超 β 管的 β_0 值，而击穿特性则与普通NPN管的相同。采用这种形式的输入级，输入偏流可以在全部工作温度范围内保持在几个纳安范围内，而失调电压 $\leq \pm 1\text{mV}$ 。因为 β_0 具有正温度系数，输入偏流随温度的升高而减小。这样，如图5-11所示，超 β 管输入级在高温时，其输入偏流比场效应管的低。

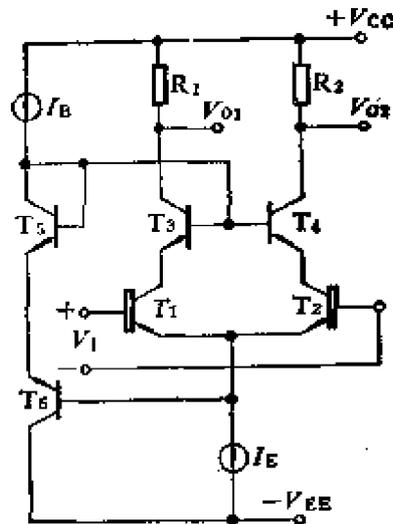


图5-12 采用超 β 管的输入级电路图

顺便指出， T_5 和 T_6 除了对超 β 管提供钳位保护外，还提供
一个共模负反馈通路。

2. 内给偏流技术

内给偏流是从集成运放内部，提供一个精确等于输入管所需的偏流。图5-13示出一个典型的内给偏流电路。图中放大管由 T_1 、 T_2 和 T_3 、 T_4 组成共射-共基级联电路。假定级联诸管的 α 值接近于1，则它们的集电极电流将近似相等，若这些管的参数匹配，则其基极电流也近似相等。由 T_5 、 T_6 和 T_7 、 T_8 构成的PNP电流镜，分别提供级联对两臂所需的偏流。这样一来，外电路提供的偏流将是电流镜提供偏流和实际所需偏流的误差值，

即

$$I_{I1} = I_{B1} - I_1 \quad \text{及} \quad I_{I2} = I_{B2} - I_2 \quad (5-13)$$

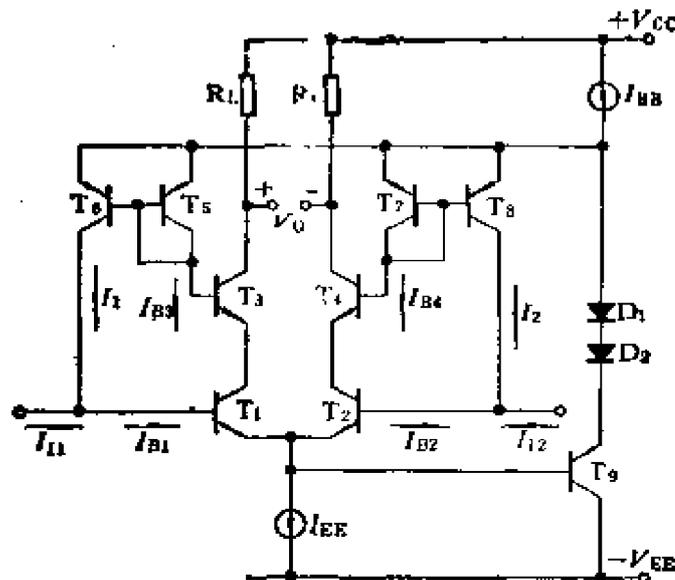


图5-13 典型的输入偏流对消电路

在理想情况下，级联诸管的基流相等，镜象电流完全相等， I_{I1} 和 I_{I2} 均将等于零。实际上，由于PNP管的 β_0 值很低，使得PNP电流镜的镜象电流不相等，于是外给偏流只能减到原值的10%。失调电流并不能减至原值的10%，因为新情况下的失调电流是 I_{I1} 和 I_{I2} 之差，由于两边电路的失配，失调电流减小的程度要小一些，实际上可减到原值的1/2~1/4。在这个电路中，偏流和失调电流的绝对值接近相等，一般处于1~5nA的范围。

在图5-13中，由偏流源 I_{BB} 、二极管 D_1 、 D_2 及三极管 T_9 组成一个共模负反馈通路。

§4-5 低失调输入级

在低电平直流信号检测中，运放性能主要受输入失调电压的限制，当输入信号可以和输入失调电压相比拟时，电路就无法辨别信号和失调。

正如以前所讨论过的，几乎所有失调电压都是由于运放输入级器件和偏流的失配所造成的。它可以通过下述两个措施或其中之一来减小。

(1) 仔细设计输入级的电路和版图，以减小各部分的失配。

(2) 应用硅片短路和开路微调技术。

在精密运放中，上述两个措施都采用。换句话说，首先精心设计输入级的电路结构和版图，以减小原始的失调。然后利用微调技术将其进一步减小，微调技术只能减小起始失调，不能减小失调随温度和时间漂移。因此，为了应用微调技术以使失调最小，原始的设计应该使微调技术能易于将起始失调电压减到最小。

1. 版图与器件匹配考虑

失调的主要来源，是那些我们假定完全相同的电阻和晶体管，由于制造过程中的某些随机因素，使得实际制成的元器件特性不能完全一致。这些因素主要有以下两点：

(1) 掩模的差别。在光刻过程中，图形的边缘不是十分清晰。这样，晶体管发射区（它比基区和集电区的面积小）和电阻宽长比就会失配。

(2) 扩散过程的差别。在预淀积或扩散工序中，由于工艺条件中的不规则、不均匀，电阻条和结深在晶片表面稍向旁边扩展。这种扩展自然是不规则的、随机的。

除了上述失配随机源外，还有可能由于温度差和器件版图做得不够精细造成的系统误差。

由于掩模差别导致的误差，可以用增大器件的几何尺寸予以减小。比如说，将发射区的面积加大，将电阻条加宽，则由于掩模分辨率不高造成的图形不清晰，从而使边缘不规则所产生的影响就会减小。对于一个晶体管来说，如果将其版图的形状，特别是发射区，用圆或椭圆取代方块，则掩模误差造成的影响也会小得多。

图5-14和5-15示出由于掩模清晰度造成失配而引起的误差，随版图尺寸增大而改善的实验结果。在两种情况下，失配都是按偏离该参数的预期值而言。

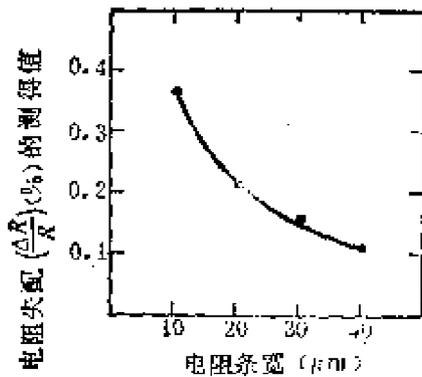


图5-14 掺杂工艺失配造成的电阻失配实验结果

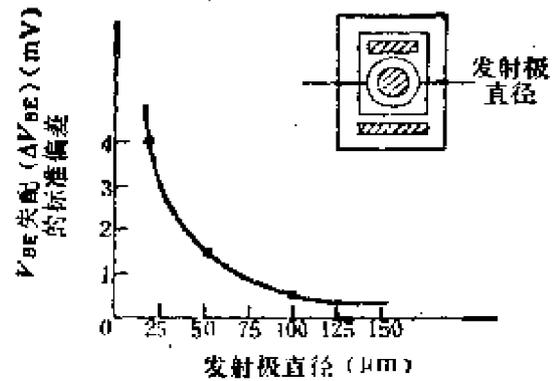


图5-15 同一几何形状的晶体管 V_{BE} 失配与发射极直径关系的实验结果

工艺过程相对差别或温度不同与掩模图形不准确而造成的失调，可以通过将器件做对称安排，即所谓同心版图的工艺部分地消除。这样的版图安排，由于多方对称，就使得器件所有各种差别或掩模不准确的影响接近全部对消。

图5-16示出输入晶体管同心版图的例子。这里，每一个晶体管部分成两个相同的器件，将其并联，它们分别沿直径方向对称地安排。这样，晶体管每一个四分之一对于标×的中心点构成多方向对称。这样一来，电阻率或温度的变化，由于掩模的对称，在沿直径方向相反的两半部分，会互相对消。因此，如果发射区直径为50~80μm范围，采用同心版图，输入失调电压可以保持在 $\leq \pm 1\text{mV}$ 。

2. 失调微调技术

由于随机过程所造成的起始失调，可以通过采用基片微调工艺减小一个数量级。通常是在晶片的探针测试阶段，测出各基片

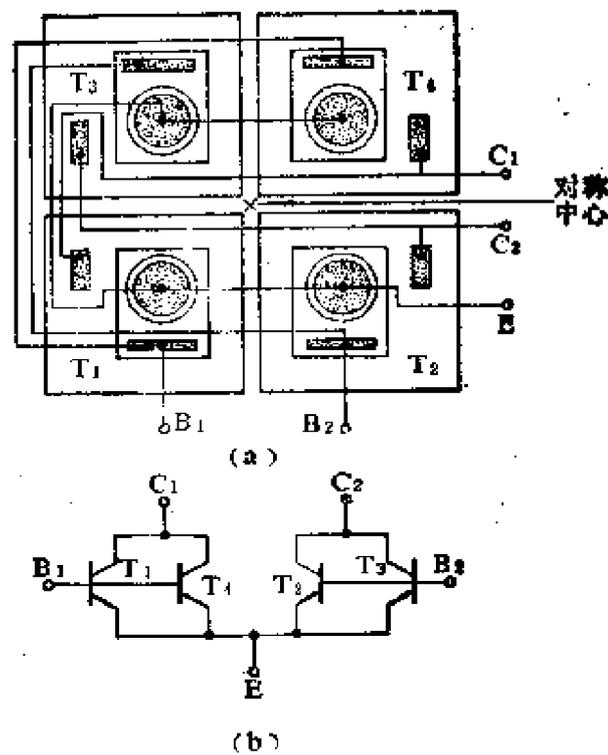


图5-16 典型射极耦合对的同心版图

的失调电压，然后进行激光自动微调，或者将制作在电路中的微调链，进行开路或短路处理。通常，微调链是用扩散法或离子注入法制成的电阻无源网络。

图5-17示出一个输入级的简化电路图，这个电路是用微调链来微调起始失调电压的。通常，放大级设计成用电阻作负载，其电压放大倍数处于20~100的范围内。微调是选择负载电阻值来实现的。两边为相同的二进制权电阻链，它们是由一些欧姆数不大、阻值为 R' 的整数倍的电阻串联起来构成的负载电阻， R' 选得比 R_c 小若干个数量级。微调链在探针测试阶段时，用短路（采用齐纳损坏）法或者开路（用熔丝链）法选择，以调节 V_{os} 值。由于所有集电极电路中的电阻都是同一类型的电阻，而且热跟随好，因此这种微调方法比外接电位器微调方法的温度特性好得多。

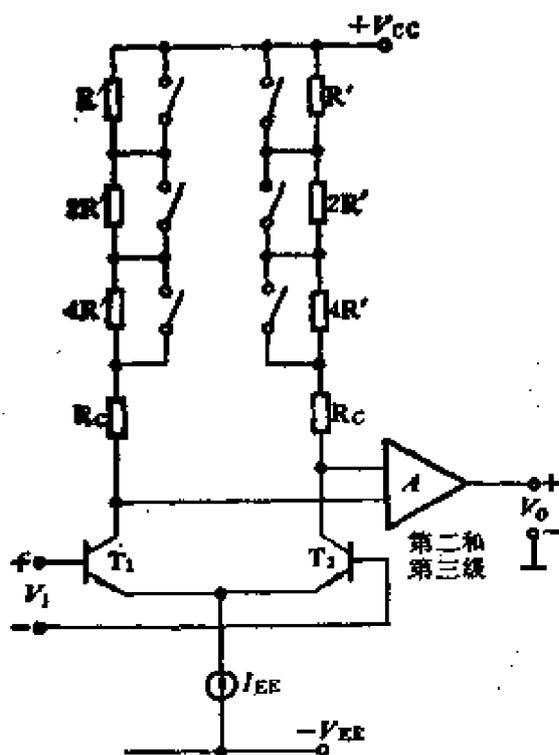


图5-17 采用熔丝或短路微调键调节输入级失调

根据报导，无论采用熔丝或是短路链的工艺，单片运放在最坏情况下，其失调电压为 $\pm 25\mu\text{V}$ ，失调电压的漂移为 $\pm 0.6\mu\text{V}/^\circ\text{C}$ 与 $\pm 1\mu\text{V}/\text{每月}$ 。

§ 5-5 MOS运算放大器

MOS运放的频带没有双极型的频带那么宽。它的优点是 与高密度大规模数字电路兼容，所占面积仅为双极型电路的 $1/3$ 至 $1/5$ ，因而广泛地应用于模拟与数字混合的集成电路系统中。单纯以运放出现的MOS运放很少见。

5-5-1 CMOS运放

由于CMOS器件容易制作出互补（P沟道和N沟道互补）对称的器件，在构成运放电路时，有一些方便之处，即可以采用

互补器件作电流镜有源负载，利用互补器件安排电平移动电路。CMOS运放电路的另一个特点是，在集成电路内部，由于下一级的输入阻抗很高，负载轻，故多数CMOS运放可省略输出缓冲级，而采用两级结构的形式。图5-18为CMOS运放的电路原理图。

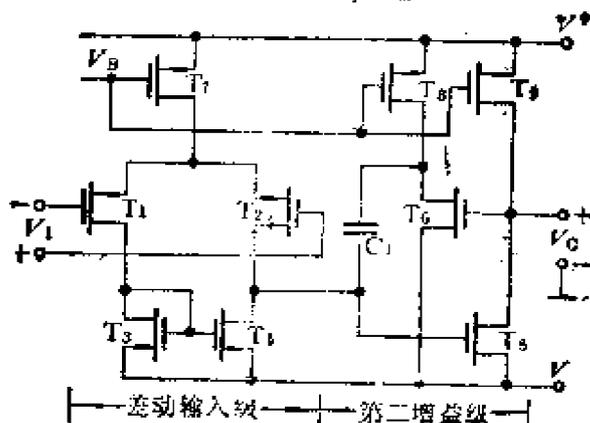


图5-18 CMOS运放

图中 T_1 和 T_2 为第一级差动放大管， T_3 和 T_4 为其镜象电流源负载， T_7 为源极恒流管。 T_5 为第二级放大管， T_6 是为了接补偿电容 C_1 ，同时又不使电容 C_1 加重放大级的容性负载而接入的缓冲级。 T_8 和 T_8 分别是 T_5 和 T_5 的有源负载。

5-5-2 自校零运放(斩波稳零运放)

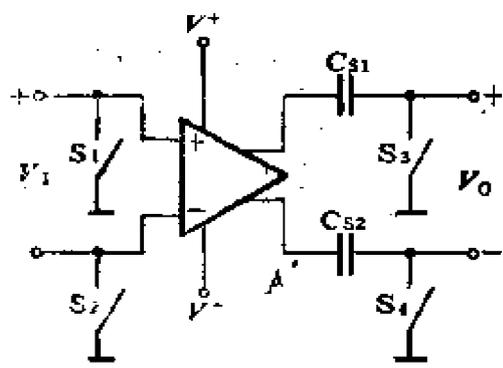


图5-19 自校零漂运放

常规MOS运放，即使精心设计，其漂移电压约为 $10\sim 20\text{mV}$ 。对于精密模拟电路，远不能满足要求。通常采用自校方法以减小漂移。图5-19为自校零漂运放的方框图。其工作原理如下： $S_1\sim S_4$ 全部接通时，被放大的零漂储存于电容 C_{s1} 和 C_{s2} 。

上。 $S_1 \sim S_4$ 全部断开时，输入信号 V_i 和零漂一齐被放大，送至放大器的输出端AA'之间。输出电压 V_o 等于放大器输出端AA'间的电压与储存于 C_{s1} 和 C_{s2} 上的被放大的漂移电压之差，等于输入电压被放大之值，而于零漂无关。

§ 5-6 特种用途运算放大器

有一些电路，它所完成的功能类似于运放，其设计思想也和运放的设计思想差不多。如跨导放大器、电压跟随器等。本节将讨论这些特种电路的某些特点。

6-6-1 跨导运算放大器

跨导运算放大器是一个电压控制电流放大器。它与常规运算放大器的最主要的区别是输出阻抗不同，常规运算放大器的输出阻抗很低，一般情况下视为定压源。跨导运算放大器的输出阻抗很高，一般情况下视为定流源，因此，代表它的增益的指标用“跨导”而不用电压放大倍数。跨导运算放大器即由此而得名。

图5-20示出跨导运算放大器的简化电路图。图中 T_1 和 T_2 构成一般的差动放大级。 T_3 、 D_1 、 T_4 、 D_2 、 T_5 、 D_3 和 T_6 、 D_4

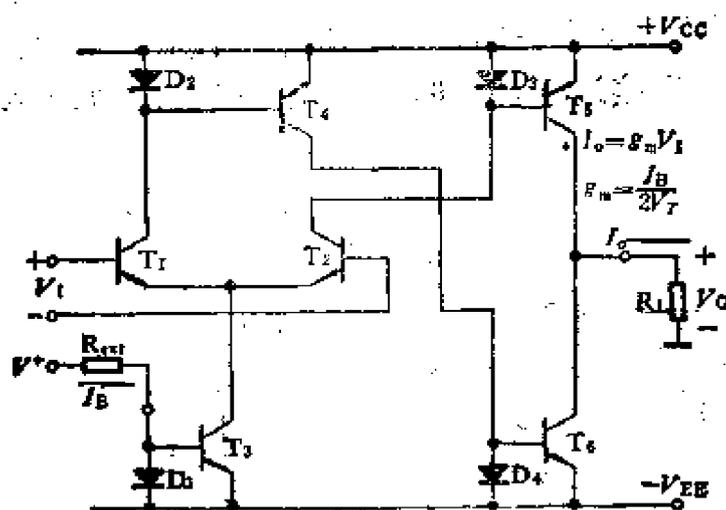


图5-20 跨导运算放大器简化电路图

分别组成四个电流镜。T₁的输出通过D₂、T₄和D₄、T₆这两个电流镜传送到负载R_L。T₂的输出通过D₃、T₅电流镜传送到负载R。它们的效果是相加的。在各个电流镜理想的情况下，负载上的电流

$$I_o = g_m V_i \quad (5-14)$$

$$g_m = \frac{I_B}{2V_T} \quad (5-15)$$

式中I_B是控制电压V⁺端的外给偏流。V_T = kT/q。在实际设计中，常采用威尔逊或级联电流镜，以减小镜象电流误差和提高输出电阻。

如果接于输出端的电阻R 远比输出电流源的内阻小，则电路给出的电压增益A_v为

$$A_v = \frac{V_o}{V_i} = g_m R = \frac{I_B R_L}{2V_T} \quad (5-16)$$

它正比于偏流I_B。

跨导运算放大器主要用于电压（或电流）控制的放大器或衰减器的设计，它在音响效果的产生和电子音乐合成中得到广泛的应用。

跨导运算放大器还常用于采样-保持电路中，开关（采样）信号加在控制端，如图5-21所示。在采样模式，控制端所加电压V_c为高电平，即接近于V_{CC}时，跨导运算放大器对保持电容充

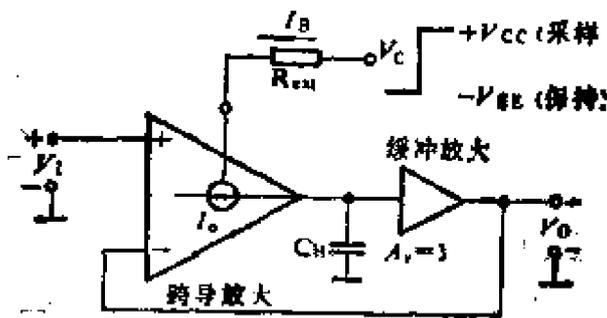


图5-21 跨导运算放大器应用于采样-保持电路

电，使保持电容 C_H 上的电压等于 V_1 。在保持模式， I_B 接近于零，跨导放大器的输出端相当于开路。在采样期采集到的输入电压保持在 C_H 上，在保持期间， C_H 上的电压的衰减程度取决于跨导运算放大器的输出电阻和缓冲级的输入电阻。

跨导运算放大器的另一个应用领域是非线性信号处理。例如信号需要通过动态范围受限制的通道时，需要预先将信号进行动态范围压缩处理。最后恢复信号时，则要进行与之相反的扩张处理。具有这种功能的电路称作压缩扩展器，常用于电话通信中。

5-6-2 电压跟随器

电压跟随器也称作电压缓冲器，或缓冲放大器。常用于高阻抗接口电路或接低阻负载的采样-保持电路。

将通用运算放大器加百分之百的电压负反馈，便成为电压跟随器。但是这种运用方式有很大的缺点。因为通用运放的增益高，当其加有百分之百的深负反馈时，为了保证电路工作的稳定性，必须接入容量较大的补偿电容，这就会导致放大器的通频带变得很窄。专用的电压跟随器增益较低，加百分之百的深负反馈时，所需的补偿电容的容量较小，电路可以有较宽的工作频带。另有一种不需要加反馈运用的所谓开环式电压跟随器，频带就更宽一些。

对于一个专用的电压跟随器，通常设计成单端输入、单端输出的形式。它应满足下述要求：

- (1) 高输入阻抗，同时输入偏流应该很小。
- (2) 低漂移。
- (3) 增益十分接近1（典型值为 $1.00 \pm 0.1\%$ ）。
- (4) 小信号和大信号运用时都是宽频带。
- (5) 高的电压摆动速率和短的建立时间。
- (6) 很低的输出阻抗，并且具有大的电流驱动能力。

电压跟随器的设计有两种方法：① 闭环或反馈放大式；② 开环或无反馈放大式。

1. 闭环式电压跟随器

闭环式电压跟随器是将一个高增益放大器接成增益为 1 的电压跟随器，全反馈可以是外接，也可以在晶片内部连接。图 5-22 示出一闭环型缓冲电路。通常，这种电路需要一个补偿电容，以保证电路无条件地稳定，并且有很短的建立时间。闭环式电压跟随

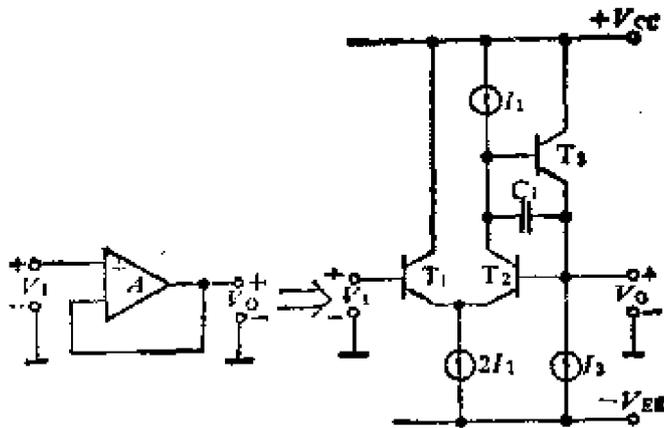


图 5-22 闭环式电压跟随器的常用电路

器的优点是失调电压低，并能获得精确的电压跟随。但是由于接有补偿电容，故其电压摆动速率，大信号带宽和建立时间等指标相对地说要差一些。一般来说，采用这种设计方法，难以得到超过 $40\text{V}/\mu\text{s}$ 的摆动速率和小于 300ns 的建立时间。

图 5-23 示出闭环式电压跟随器的简化电路。它和图 5-22 所示的电路结构基本上相同。输入级由 T_1 至 T_4 四个超 β 管构成达林顿连接的差动式电路，以获得高的输入阻抗。输入信号 V_1 经左边管 T_1 、 T_2 管放大，由集电极输出送到 T_3 的基极，然后由 T_3 射极输出，同时反馈到右边管 T_4 的基极。由 T_3 、 T_4 放大的信号送至 T_5 的发射极，由 T_5 集电极输出再经 T_1 、 T_2 送到输出端。

这个电路的内部开环增益超过 60dB ，故整个电路增益的精确度很容易达到 $1.00 \pm 0.1\%$ 。在表 5-1 中，列出了图 5-23 所示简

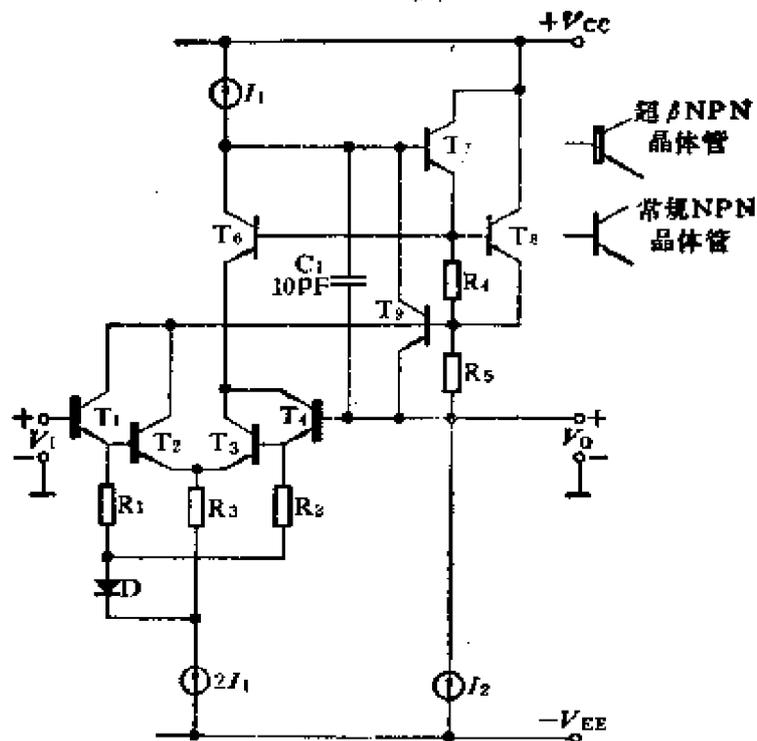


图5-23 采用超 β 管的闭环型电压跟随器的简化电路图

化电路结构的单片缓冲放大器的电气特性。

2. 开环式跟随器

图5-24示出一个开环式电压跟随器简化电路图。根据这一简化电路，将其工作原理简述如下：P沟道场效应管 T_2 由工作于零偏压的同样场效应管 T_1 所偏置，因此， T_2 也处于零偏置。 T_3 、 T_4 和 D_1 、 D_2 具有相同的PN结特性，选择电流 $I_1 = 2I_2$ 和 $I_2 = I_3$ ，于是四个PN结流过相同的电流具有相同的正向压降和良好的温度跟随特性，这就使四个结的电压降相互抵消，保证 T_4 发射极和 T_2 栅极的电压跟随。由 D_3 和 T_7 组成的电流镜分别对场效应管 T_5 和 T_6 偏置。因 T_5 栅源短路，工作于零偏。若 T_6 和 T_7 特性匹配，则任何电流变化， T_6 将对 T_7 跟随，工作于零偏，于是使 T_6 射极跟随 T_4 射极，最终使输出电压 V_O 跟随输入电压 V_I 。当输入信号加到 T_3 时， T_3 的输出经由 T_6 送到 T_2 的基极，经 T_2 放大倒相，使 T_5 的基极获得一个与 T_3 基极相位相反的信

表 5-1 电压跟随器LM110与BUF 03特性比较

性能参数	单位	闭环跟随器 (LM110)	开环跟随器 (BUF03)
输入失调电压 V_{OS}	mV	4(M)	6(M)
失调电压漂移 dV_{OS}/dT	$\mu V/^\circ C$	12(T)	100(M)
电压增益 A_v	V/V	0.999(M)	0.994(M)
输入电阻 R_i	$M\Omega$	10^4 (M)	10^5 (M)
输出电阻 R_o	Ω	2.5(M)	2(T)
输入偏流 I_B	nA	3 (M)	0.4(T)
电源电流 I_{CC}	mA	4 (M)	22(M)
摆动速率	V/ μs	30 (T)	224(M)
小信号带宽	MHz	20 (T)	66(T)
满功率带宽	MHz	0.25(T)	9(T)
建立时间(到达0.1%)	ns	440(T)	90(T)

[说明]: 上表中括号内的M表示最大值, T代表典型值。

号, 于是 T_8 、 T_9 工作于推挽方式。 T_8 的基极和 T_9 基极相连, 均为射极电压跟随, 具有相同的发射结正向电压, 但 T_8 的发射结的面积要大一些, 以保证输出足够的电流。

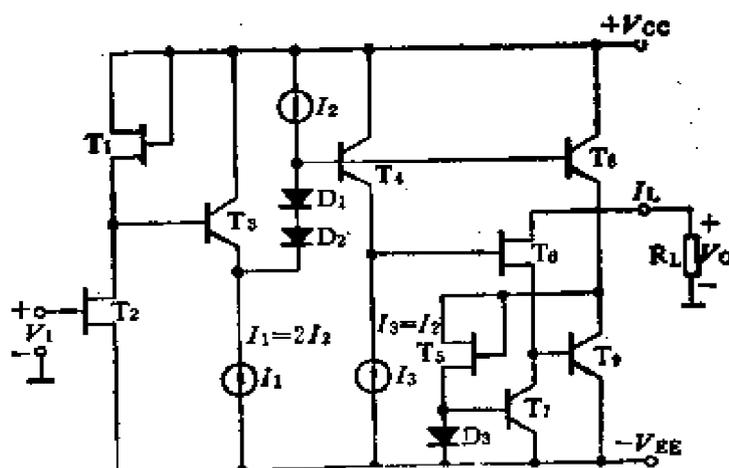


图5-24 开环式高速电压跟随器简化电路图

由图5-24可以看出, 开环式电压跟随器是由一系列源极跟随

器和射极跟随器级联组成。这种电路没有大反馈环，信号只是由输入向输出一个方向传输，故其速度必然较快。但由于没有负反馈减小误差，因此，较难得到所需的电压精确度和低的漂移电压。

开环式电压跟随器BUF03的典型特性示于表5-1中。由表可以看出，开环式电路的工作频带较闭环式宽得多，摆动速率高得多。然而，上述指标的改善是以付出增益精确度和失调特性为代价的。

§ 5-7 实际运算放大器电路

目前市场上的商品单片运放多达200种以上，但最多的还是通用型运放。这一节我们将对一个通用型运放—— $\mu A741$ 和一个宽频带运算放大器—— $\mu A733$ 的电路工作原理、性能指标等做一些较深入的分析，使读者对运放整体电路的分析有所了解。同时，为了使读者既能直观地了解电路的工作原理、影响电路性能的主要因素，又能对电路有较精确的数量概念，分析中给出手工估算，并与计算机辅助分析的结果加以比较。

5-7-1 $\mu A741$ 通用型运算放大器电路分析

$\mu A741$ 运算放大器自1966年问世以来已被广泛应用。它是最先利用两级放大并加有内部频率补偿电容的运算放大器。它有很宽的共模输入范围，且增益在100dB以上，是一种常用的通用型运算放大器。

1. 工作原理

图5-25是 $\mu A741$ 运算放大器的电路图，其简化原理图如第一节图5-2(b)所示。第一放大级由复合NPN-PNP对管 T_1 、 T_3 和 T_2 、 T_4 构成， T_5 、 T_6 和 T_7 组成的电流镜为该级的有源负载。其工作原理已在第三章第一节讨论过（参看图3-3），这里不再重复。

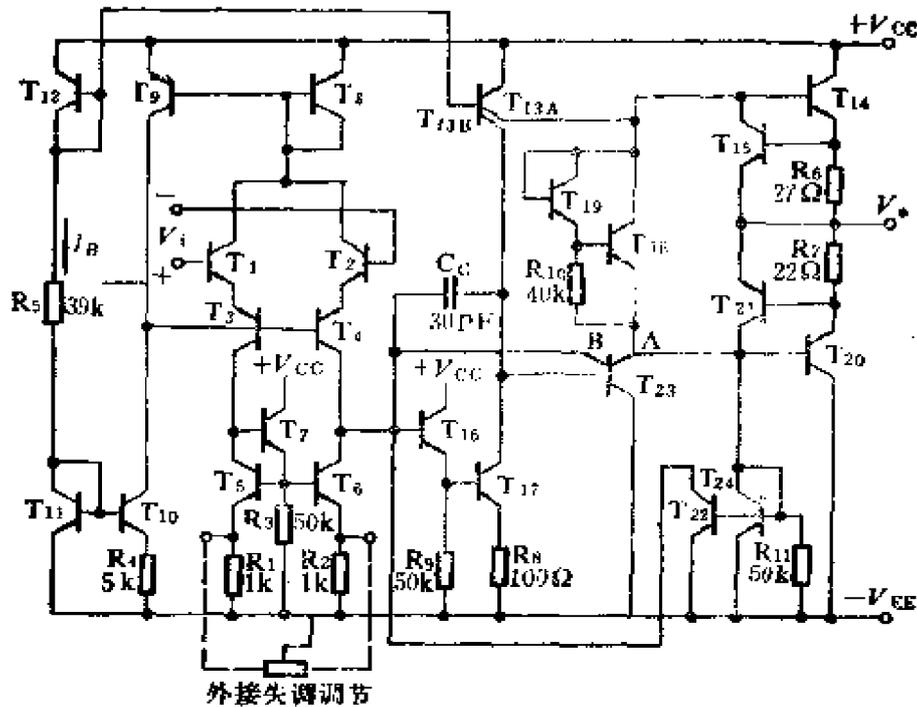


图5-25 $\mu A 741$ 运算放大器电路

第二放大级由接成达林顿电路的 T_{16} 、 T_{17} 构成， T_{13B} 为有源负载。 T_{13} 是分裂集电极晶体管，当工作于 $\pm 15V$ 电源电压时， T_{13} 和 T_{13} 的集电极电流分别约为 $500\mu A$ 和 $160\mu A$ 。补偿电容 C_c ($30pF$) 跨接于第二级的输出与输入端，完成频率补偿。

第一放大级的增益近似为 $50dB$ ，第二放大级则能提供 $50\sim 60dB$ 的增益，故在 T_{17} 的集电极能获得 $100dB$ 以上的增益。

大电流晶体管 T_{14} 、 T_{20} 构成甲乙类输出级，每个管子至少流过 $20mA$ 的负载电流。晶体管 T_{23A} 是射级跟随器，它作为输出级的激励级，并且起输出级与第二增益级的隔离作用。而接成二极管的 T_{18} 和 T_{19} 则是给 T_{14} 、 T_{20} 以偏压，用来消除交越失真。 T_{23B} 的基极与发射极构成钳位二极管，提供过激励保护。一般情况下，它处于反偏而不起作用，一旦 T_{17} 饱和，二极管导通，从而限制了 T_{16} 的基流。

T_{15} 和 T_{21} 是输出级的短路保护管。当正向电流超过20mA时， R_6 两端的压降使 T_{15} 导通，对 T_{14} 起分流作用。当负向电流大于20mA时， R_7 上压降使 T_{21} 导通，则通过 T_{22} 、 T_{23} 构成的电流镜对 T_{14} 起分流作用，从而达到保护的日的。

电路中 $T_8 \sim T_{12}$ 及 R_5 组成偏置电路，为整个电路提供所需的偏置。

$\mu A741$ 输入级的正向共模电压近似为 V_{CC} ，而负向共模输入电压约比 $-V_{EE}$ 高 $3V_{BE}$ 。输出电压的摆幅比电源电压低 $1V_{BE}$ 。输入失调电压的典型值为 $\pm 3mV$ 左右，并且可以通过外接电位器进行调零。

2. 直流工作点分析

计算运算放大器的直流工作状态是指输入电压为零、输出电压为零（即不考虑运算放大器的失调电压和失调电流）的情况下，各晶体管的静态工作电流和电压。

(1) 偏置电路。图5-26示出 $\mu A741$ 的偏置电路。 T_{12} 与 T_{13} 构成微电流恒流源，略去基极电流，

$$I_B = \frac{V_{CC} - (-V_{EE}) - 2V_{BE}}{R_5}$$

$$= \frac{15V - (-15V) - 2 \times 0.7V}{39k\Omega}$$

$$= 0.733mA \quad (5-17)$$

由式(2-12)

$$R_4 I_{C10} = V_T \ln\left(\frac{I_B}{I_{C10}}\right) \quad (5-18)$$

此式为超越方程，用数值解法求得

$$I_{C10} = 19\mu A \quad (5-19)$$

多集电极晶体管 T_{13} 与 T_{12} 构成PNP电流镜，因为横向PNP

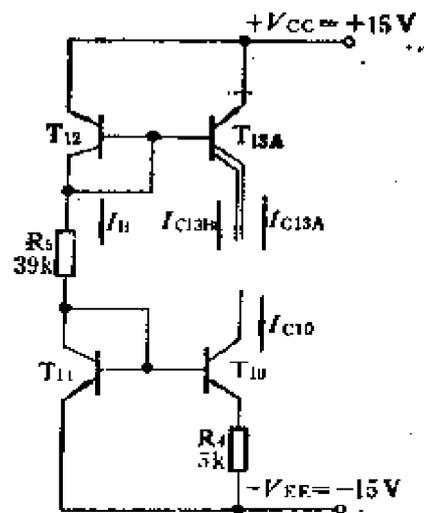


图5-26 $\mu A741$ 的偏置电路

管 β_P 较低, 其影响不可忽略, 故

$$I_{C13A} + I_{C13B} = I_B \left(1 - \frac{2}{\beta_P}\right) = 660\mu A \quad (\text{设 } \beta_P = 20) \quad (5-20)$$

从结构上设计 T_{13} 的集电极电流 I_{C13A} 与 I_{C13B} 之比为1:3, 则

$$I_{C13A} = \frac{1}{4} \times 660\mu A = 165\mu A \quad (5-21)$$

$$I_{C13B} = \frac{3}{4} \times 660\mu A = 495\mu A \quad (5-22)$$

由

$$\frac{I_{C12} + I_{C13}}{\beta_P} + I_{C12} = 0.733\text{mA} \quad (5-23)$$

解得

$$I_{C12} = 667\mu A \quad (5-24)$$

又由

$$\frac{I_{C11} + I_{C12} + I_{C13}}{\beta_N} + I_{C11} = 0.733\text{mA} \quad (5-25)$$

解得

$$I_{C11} = 728\mu A \quad (\text{设 } \beta_N = 150) \quad (5-26)$$

(2) 输入级

为了分析方便, 首先将输入级电路简化为如图5-27所示。

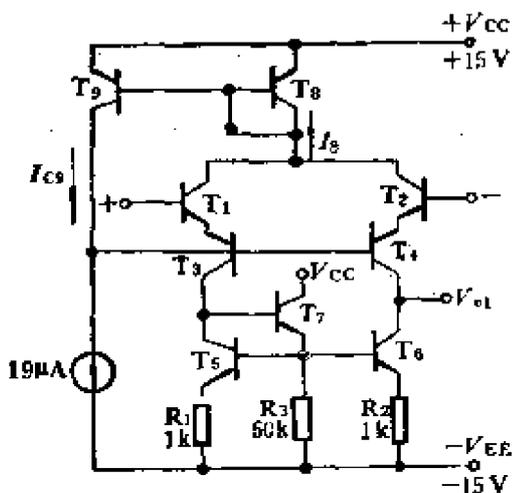


图5-27 $\mu A741$ 的输入级电路

由图

$$I_{C3} + I_{B3} + I_{B4} = 19\mu A \quad (5-27)$$

设 T_3 、 T_4 两管完全对称

$$I_{C3} = I_{C4} = \frac{1}{2} I \quad (5-28)$$

T_3 与 T_4 构成PNP电流镜，故

$$I_{C3} = I_3 \left(1 - \frac{2}{\beta_P}\right) \quad (5-29)$$

由以上三式，可得

$$I_{C3} + \frac{I_3}{\beta_P \left(1 - \frac{2}{\beta_P}\right)} = 19\mu A \quad (5-30)$$

解得

$$I_{C3} = 18\mu A \quad (5-31)$$

再代入(5-29)式，求得

$$I_3 = 20\mu A \quad (5-32)$$

而 $I_{C3} = I_{C4} = 18\mu A$

$$(5-33)$$

$$I_{C3} = I_{C4} = \frac{1}{2} I_3 = 10\mu A \quad (5-34)$$

T_1 与 T_2 完全对称，且其射极电流分别是 T_3 、 T_4 的射极电流。如果忽略基极电流，则

$$I_{C1} = I_{C2} = 10\mu A \quad (5-35)$$

至于 T_5 、 T_6 的工作电流分别等于 T_3 、 T_4 的工作电流，即

$$I_{C5} = I_{C6} = 10\mu A \quad (5-36)$$

这样，由 T_3 、 T_4 形成的共模反馈偏置回路，将输入级每一侧晶体管的偏置电流稳定在近似地等于 T_{10} 的集电极电流的一半。

晶体管 T_7 的射极电流等于 T_5 、 T_6 的基极电流之和再加上流过 R_3 的电流。若忽略 T_5 、 T_6 的基极电流， T_7 的工作电流约为

$$\begin{aligned} I_{C7} &= \frac{V_{RE6} + I_{C6} R_1}{R_3} \\ &\approx \frac{(0.55 + 0.01 \times 1)V}{50k\Omega} \\ &\approx 11\mu A \end{aligned} \quad (5-37)$$

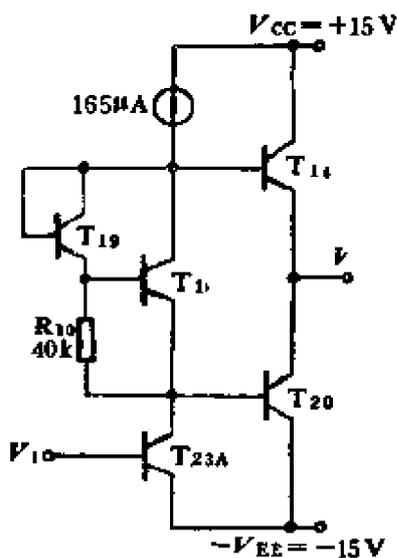
此处 V_{RE6} 取0.55V，是因为 T_6 的工作电流仅 $10\mu A$ 。

(3) 第二放大级及输出级。首先估算第二放大级的工作电流，在零输出条件下， T_{17} 的集电极电流必为 T_{13B} 的集电极电流，即

$$I_{C17} = I_{C13B} = 495\mu A \quad (5-38)$$

$$I_{E16} = \frac{V_{BE17} + I_{E17}R_8}{R_9} + I_{B17}$$

$$\approx \frac{(0.7 + 0.495 \times 0.1)V}{50k\Omega} + \frac{0.495}{150}mA \approx 18\mu A \quad (5-39)$$



下面计算输出级的工作电流。输出级的简化电路如图5-28所示。若忽略基极电流，则 T_{13} 的集电极电流 I_{13} ($165\mu A$)全部流经 T_{23} ，则

$$I_{23} = I_{13A} = 165\mu A \quad (5-40)$$

忽略 T_{13} 的基极电流， T_{19} 的集电极电流近似地等于流经电阻 R_{10} 上的电流，即

$$I_{C19} \approx \frac{V_{BE18}}{R_{10}} \approx \frac{0.7V}{40k\Omega} \approx 17\mu A \quad (5-41)$$

图5-28 $\mu A741$ 的输出级电路

而 $I_{18} = 165\mu A - I_{19} = 148\mu A \quad (5-42)$

下面求 T_{14} 和 T_{20} 的工作电流。在输出端直流电平为零时，输出电流也为零，则 T_{14} 和 T_{20} 的直流工作电流相等。忽略 R_6 和 R_7 上的压降，就有

$$V_{CE18} = V_{BE14} + V_{BE20} \quad (5-43)$$

而

$$V_{BE14} = V_T \ln \left(\frac{I_{E14}}{I_{S14}} \right) \quad (5-44)$$

$$V_{BE20} = V_T \ln \left(\frac{I_{E20}}{I_{S20}} \right) \quad (5-45)$$

所以

$$\begin{aligned} V_{CE18} &= V_T \left[\ln \left(\frac{I_{E14}}{I_{S14}} \right) + \ln \left(\frac{I_{E20}}{I_{S20}} \right) \right] \\ &\approx 2V_T \ln \left(\frac{I_{E14}}{I_{S14}} \right) \end{aligned} \quad (5-46)$$

$$\begin{aligned} \text{又} \quad V_{CE18} &= V_{BE13} + V_{BE19} \\ &= V_T \left[\ln \left(\frac{I_{E18}}{I_{S18}} \right) + \ln \left(\frac{I_{E19}}{I_{S19}} \right) \right] \approx 1.28V \end{aligned} \quad (5-47)$$

T_{14} 和 T_{20} 作为输出管必须保证能通过大电流，故从结构上它们的几何尺寸大于其他的管子。这样，发射结的反向饱和电流 I_{S14} 和 I_{S20} 都大于几何尺寸小的管子，典型值约为3倍左右。取 $I_{S14} \approx 3 \times 10^{-15} \text{A}$ ，根据(5-46)式，求得

$$I_{E14} = 147 \mu\text{A} \quad (5-48)$$

$$I_{E20} = -I_{E14} = -147 \mu\text{A} \quad (5-49)$$

至此，完成了全部直流工作状态的估算。

3. $\mu\text{A}741$ 的交流小信号分析

对 $\mu\text{A}741$ 运算放大器的交流小信号分析的主要内容有：求它的输入、输出阻抗及电压增益。假定所有的NPN晶体管(T_{14} 除外)的 $\beta_N = 150$ ，欧拉电压 $V_{AN} = 150\text{V}$ ；横向PNP晶体管的 $\beta_P = 20$ ，分裂集电极PNP晶体管的 $\beta_P = 50$ ，欧拉电压都为 $V_{AP} = 50\text{V}$ 。

为了简化分析，将电路分为三级：输入级（第一放大级）、第二放大级及输出级。因为输出级为射极跟随器，增益近似为1，故总增益

$$A_v = A_{v1} A_{v2} \quad (50-50)$$

假定输入为差模信号，则可将输入级的交流电路简化为如图5-29(a)，等效电路如图(b)。图中等效跨导 G_{m1} 为本级总跨导。由于输入级采用NPN和PNP复合管，分到每个管子的

输入信号电压减半，故跨导减半，所以

$$G_{m1} = \frac{1}{2} g_{m1}$$

R_{o1} 是输入级等效负载电阻，其值等于本级输出电阻 R'_{o1} 与下一级输入电阻 R_{i2} 的并联，即

$$R_{o1} = R'_{o1} // R_{i2}$$

这样

$$A_{v1} = G_{m1} R_{o1} = \frac{1}{2} g_{m1} (R'_{o1} // R_{i2}) \quad (5\Xi51)$$

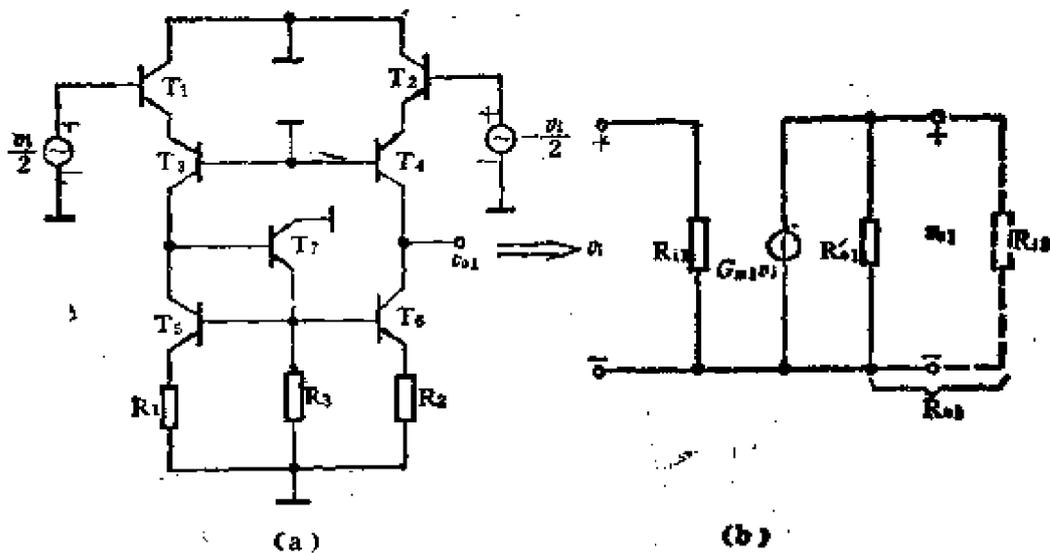


图5-29 输入级交流电路及其等效电路

输入级等效输出电阻 R'_{o1} 为 T_4 和 T_6 输出电阻的并联，即

$$R'_{o1} = R_{o4} // R_{o6}$$

T_4 的基极交流接地，其发射极可看作接一等效电阻 r_{e2} ，则

$$R_{o4} \approx r_{o4} (1 + g_{m4} r_{e2}) = 2r_{o4} = 2 \frac{V_{AP}}{I_{C4}}$$

$$= \frac{2 \times 50 \text{ V}}{10 \mu \text{ A}} = 10 \text{ M}\Omega$$

T_6 的基极接有等效电阻 $R_3 // (h_{ie5} + R_1)$ ，但因 T_6 的基极电

流很小，故为了简化分析，近似认为 T_6 基极接地，则

$$R_{o6} \approx r_{o6}(1 + g_{m6}R_2) = 1.385r_{o6} = 1.385 \frac{V_{AN}}{I_{C6}}$$

$$= \frac{1.385 \times 150V}{10\mu A} = 20.8M\Omega$$

所以

$$R'_{i1} = R_{o4} // R_{o6} \approx 6.8M\Omega$$

第二级的输入电阻是从 T_{16} 基极向器件看进去的等效电阻，即

$$R_{i2} = h_{i16} + (1 + \beta_{16})(R_3 // R_{o17})$$

式中 R_{o17} 是从 T_{17} 基极视入的等效电阻

$$R_{o17} = h_{i17} + (1 + \beta_{17})R_8 \approx 23k\Omega$$

代入上式，求得

$$R_{i2} \approx 2.6M\Omega$$

所以

$$R_{o1} = R'_{i1} // R_{i2} \approx 1.9M\Omega \quad (5-52)$$

$$A_{v1} = \frac{1}{2}g_{m1}(R'_{i1} // R_{i2}) \approx 365 \quad (51dB) \quad (5-53)$$

下面计算第二放大级的增益。第二级的交流简化电路如图5-30。本级增益为

$$A_{v2} = G_{m2}R_{o2}$$

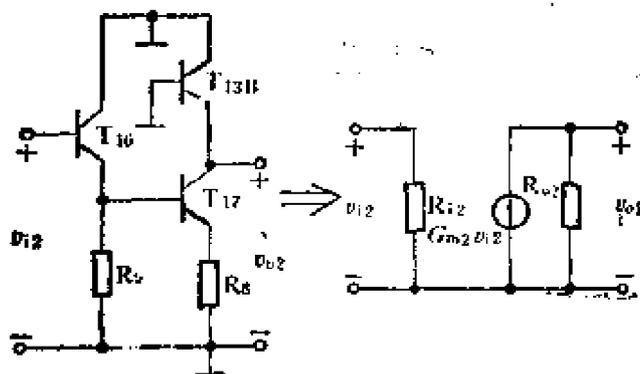


图5-30 第二放大级交流简化电路及等效电路

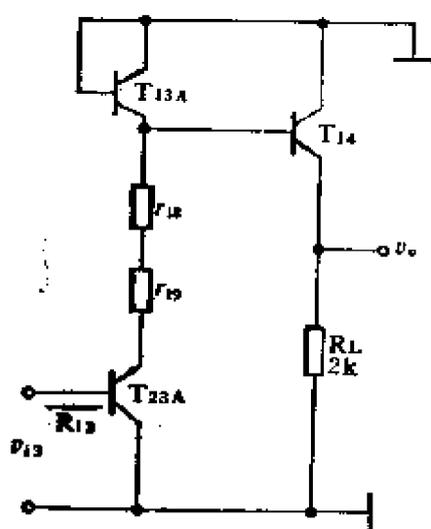
因为 T_{16} 是射极跟随器，故等效跨导 G_{m2} 实际上就是 T_{17} 的等效跨导。即

$$G_{m2} = \frac{g_{m17}}{1 + g_{m17} R_8} = 6.56 \times 10^{-3} \text{ S}$$

$$R_{o2} = R'_{o2} // R_{i3}$$

式中 R'_{o2} 是第二放大级的输出电阻， R_{i3} 是输出级的输入电阻。根据前述同样的道理

$$\begin{aligned} R'_{o2} &\approx r_{o13} // r_{o17} (1 + g_{m17} R_8) \\ &= \frac{V_{AP}}{I_{13}} // \frac{V_N}{I_{17}} (1 + g_{m17} R_8) \approx 91 \text{ k}\Omega \end{aligned}$$



输出级的输入电阻很高，它对前级的电压增益无明显的影响，故可简单地假定 T_{14} 流过 2 mA 的电流， T_{20} 近似截止，且假定输出级接 $2 \text{ k}\Omega$ 的负载电阻，其交流简化电路如图 5-31。由图可得

$$\begin{aligned} R_{i3} &= h_{ie23} + (1 + \beta_{23}) \\ &\quad \{ r_{18} + r_{19} + r_{o13A} / [h_{ie14} + (1 + \beta_{14}) R] \} \approx 2.7 \text{ M}\Omega \end{aligned}$$

式中 r_{18} 、 r_{19} 分别为 T_{18} 、 T_{19} 的等效电阻。以上计算过程中取 β 值为 150。计算 r_{o13} 时取欧拉电压为 50 V 。

$$R_{o2} = R'_{o2} // R_{i3} \approx 87 \text{ k}\Omega$$

所以

$$A_{v2} = G_{m2} R_{o2} = 570 \text{ (55dB)} \quad (5-54)$$

总增益

$$A_v = A_{v1} A_{v2} \approx 2 \times 10^5 \text{ (106dB)} \quad (5-55)$$

由以上分析可知，输入级与第二放大级提供大致相同的电压增益。所以，欲提高总增益，应想办法提高每级的增益。对输入

级。提高增益的办法应是提高本级的输出电阻与下一级的输入电阻。输入级的输出电阻主要由 T_4 和 T_5 管的输出电阻决定，故应提高此二管的欧拉电压 V_A 。第二放大级的输入电阻不仅与 T_{16} 和 T_{17} 的射极电阻有关，还取决于此二晶体管的 β 值。通过计算机模拟可知， T_{16} 、 T_{17} 的 β 由150增大到250，总增益可提高5dB左右。提高第二放大级的电压增益主要应提高本级的输出电阻，因为输出级的输入电阻很高，基本不引入负载效应。本级输出电阻主要由 T_{16} 及 T_{17} 的输出电阻决定。由此可见，欲提高运算放大器的总增益，提高NPN及PNP管的欧拉电压十分重要。

$\mu A741$ 运算放大器的输入电阻可由图5-29很容易地求得。半电路的输入电阻为

$$R'_i = h_{i,1} + (1 + \beta_1) \frac{h_{i,3}}{1 + \beta_3}$$

若 $\beta_1 \gg 1$, $\beta_3 \gg 1$, 则

$$R'_i \approx h_{i,1} + \beta_1 / g_{m3}$$

$$\because g_{m1} = g_{m3}$$

$$\therefore R'_i \approx 2h_{i,1}$$

$\mu A741$ 的输入电阻为

$$R_i = 2R'_i = 4h_{i,1} \approx 1.6\text{M}\Omega \quad (5-56a)$$

$\mu A741$ 运算放大器的输出电阻即从 T_{14} 的发射极向器件看进去的电阻，由图5-31可得

$$R'_o = \left[h_{i,14} + r_{o,13A} \parallel \left(r_{13} + r_{10} + \frac{R'_{o2} + h_{i,23}}{1 + \beta_{23}} \right) \right] / (1 + \beta_{14})$$

$$\approx 22\Omega$$

这个电阻还要加上 R_o 的值才是总的输出电阻，即

$$R_o = R_o + R'_o = 49\Omega \quad (5-56b)$$

4. 手工估算与计算机模拟的比较

上面进行手工估算时，对电路进行了各种简化，其目的在于能直观地了解整个电路的工作原理，搞清影响电路特性的最重要

的因素。然而，要得到比较精确的定量结果，必须借助于计算机辅助分析。需要指出，在对运放进行直流工作点分析时的一个特殊问题是：为达到零输入时有零输出，必须将运放置于反馈回路中。因为运放有非常高的增益，电路各元器件的微小变化都会使输出发生很大变化。表5-2列出用电路分析程序在IBM-PC/AT微型计算机上模拟的结果与手工估算的比较。

表 5-2 直流工作状态手工估算与计算机模拟的比较

晶体管	手工估算 $I_C(\mu A)$	计算机模拟 $I_C(\mu A)$	晶体管	手工估算 $I_C(\mu A)$	计算机模拟 $I_C(\mu A)$
T ₁	11	9.8	T _{13B}	-495	-676
T ₂	10	9.8	T ₁₄	147	162
T ₃	-10	-9.4	T ₁₅	截止	截止
T ₄	-10	-9.4	T ₁₆	18	19.9
T ₅	10	9.3	T ₁₇	495	681
T ₆	10	9.3	T ₁₈	148	201
T ₇	11	12.1	T ₁₉	17	23.6
T ₈	-18	-17.9	T ₂₀		-161
T ₉	-18	-17.9	T ₂₁	截止	截止
T ₁₀	19	18.8	T ₂₂	截止	截止
T ₁₁	728	729	T _{23A}	-165	-223.4
T ₁₂	-667	-676	T _{23B}	截止	截止
T _{13A}	-165	225	T ₂₄	截止	截止

表 5-3 电压增益及输入输出电阻比较

	开环增益	输入电阻	输出电阻
手工估算	108dB	1.6MΩ	49Ω
计算机模拟	107dB	2MΩ	41Ω

由以上比较可见，有几个管子的直流工作状态，手工估算与计算机模拟的数据相差比较大，这是因为手工估算时，为了简化

析，做了种种假设。其中影响较大的，一是忽略了基区宽度调制效应的影响，二是忽略了晶体管的正向 β 随工作电流变化的影响。下面以 T_{13} 的集电极电流为例，考察忽略调宽效应所引起的误差。

若考虑基区调宽效应时， I_{C13} 应按式(2-6)计算，即

$$I_{C13} = I_B \left(1 - \frac{2}{\beta_P} \right) \frac{1 + V_{CE13}/V_A}{1 + V_{BE13}/V_{AP}}$$

中

$$V_{CE13} \approx V_{CC} - V_{BE14} \approx 14.3 \text{ V}$$

$$V_{BE12} = 0.7 \text{ V}$$

$$I_{C13} \approx 838 \mu\text{A}$$

$$I_{C13A} = \frac{1}{4} \times I_{C13} = 209 \mu\text{A}$$

$$I_{C13B} = \frac{3}{4} \times I_{C13} = 628 \mu\text{A}$$

此结果接近计算机分析结果。

5. $\mu\text{A}741$ 的频响分析

用手工估算如 $\mu\text{A}741$ 运算放大器这种复杂电路的频响特性是十分困难的。因此有必要采用计算机模拟。但我们可粗略地估算它的主极点及某些高频极点，以对它的带宽有初步了解。

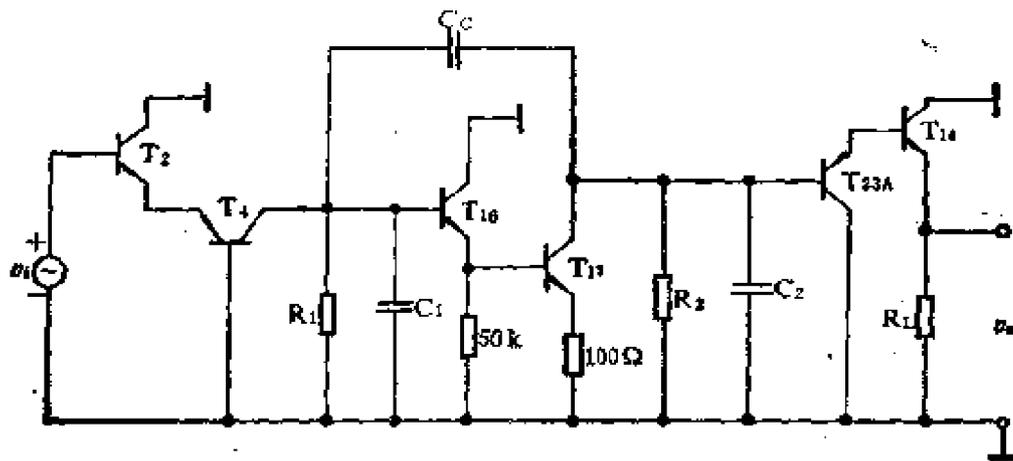


图5-32 估算 $\mu\text{A}741$ 频响的简化电路

$\mu A741$ 的带宽主要由补偿电容 C_c 所决定。一般说来，偏置电路对频响的影响甚小，故可略去。这样可以画出估算频响的简化电路如图5-32所示。图中除保留了对频响有影响的器件外，增加了两个电阻 R_1 、 R_2 和两个电容 C_1 、 C_2 。其中 R_1 是输入级 T_{10} 集电极的视入电阻， R_2 为 T_{13B} 的输出电阻，这两个电阻对频响影响很大。电容 C_1 、 C_2 可近似地认为是 T_{10} 、 T_{13} 的 C_{bc} 及分布电容的并联。

下面先根据此简化电路估算 $\mu A741$ 的3dB带宽，然后再求非主极点。应用Miller效应近似法，将 C_c 折合到第二增益输入端的Miller电容为

$$C_M = (1 + A_{v2})C_c \quad (5-57)$$

此处

$$A_{v2} = G_{m17} R_{oc}$$

前面曾计算得 $G_{m17} = 6.56 \times 10^{-3} S$ ， R_{oc} 则是第二放大级的输出电阻与 T_{23} 输入电阻的并联电阻，由图

$$R_{oc} = R_{o17} \parallel R_2 \parallel r_{e23} \approx 70 k\Omega$$

故 $C = (6.56 \times 70 + 1) \times 30 pF = 13.8 nF$

这样大的一个电容呈现在 T_{10} 的基极，掩盖了所有其他电容的影响。它与 T_{10} 基极对地等效电阻 R_{10} 一起构成的时间常数，决定了3dB带宽。

$$R_{10} = R_{o4} \parallel R_1 \parallel R_{12} \approx 1.9 M\Omega$$

$$\therefore f_{3dB} = \frac{1}{2\pi C_M R_{10}} \approx 6 Hz \quad (5-58)$$

这与计算机对整个电路做频率特性分析的结果5.5Hz基本相符。

如果去掉补偿电容 C_c ，再用计算机模拟，求得3dB带宽为10kHz左右。此带宽主要由第二放大级决定。单独对第二放大级使用计算机模拟，可求得在17kHz处有一极点。用手工可估算出此极点主要由 C_1 及 R_{10} 造成。同时，在330kHz处还有另一低频

极点，也由此级产生。

但是加补偿电容 C_c 以后，出现一个约6Hz的主极点，直到单位增益带宽频率1.25MHz无任何其他低频极点。在频率为1.25MHz时相移为 110° ，还有 70° 的相位储备。达到此效果正是接入频率补偿电容 C_c 的结果，以保证运放在加有电阻反馈时能无条件地稳定工作而不产生振荡。

其他零极点均由输入级及输出极提供，但均在单位增益频率之外，这里不再赘述。现将计算机模拟的 $\mu A741$ 运算放大器的频率特性曲线示于图5-33。

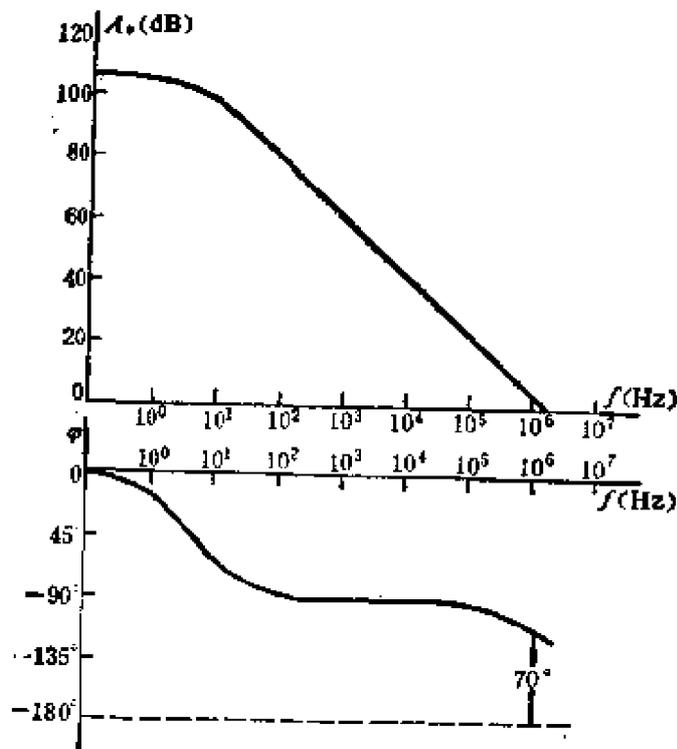


图5-33 计算机模拟 $\mu A741$ 的频响特性曲线

5-7-2 $\mu A733$ 宽频带集成放大器电路分析

美国仙童公司的宽频带集成放大器 $\mu A733$ （国产型号FX733）是利用串并级联负反馈以扩展频带的典型电路，其频带宽度最高可达120MHz左右。图5-34示出其电路图。下面对 $\mu A733$ 的电

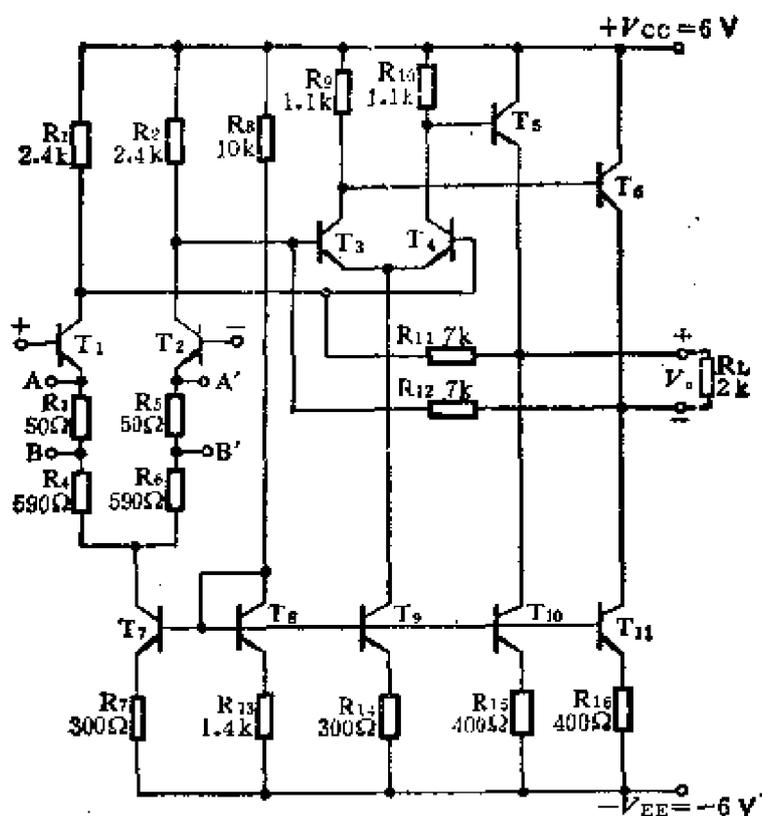


图5-34 $\mu A733$ 宽带集成放大器的电路图

路工作原理、直流工作状态及小信号特性进行简单分析，并给出计算机模拟的结果。

1. 工作原理

$\mu A733$ 宽带集成放大器分输入级、放大级和输出级三级，双端输入，双端输出。

T_1 、 T_2 差分对管构成差分输入级。其射极接有反馈电阻 $(R_3 + R_4)$ 和 $(R_5 + R_6)$ ，形成电流串联负反馈，从而提高输入阻抗。并且通过外接引出端调节射极电阻的大小，改变整个放大器的开环增益。其中以 $A A'$ 短接时，电路的电压增益最大，但此时负反馈全部消失，致使电路的频带变窄。

T_3 、 T_4 构成差分放大级。 T_5 、 T_6 则是射极跟随输出级。反馈电阻 R_{11} 、 R_{12} 将输出信号反馈至 T_3 、 T_4 基极，构成电压并

联负反馈，从而降低输出阻抗。后级电压并联负反馈与前级电流串联负反馈级联，形成串-并反馈，从而展宽频带。

T_8 和 R_8 是直流偏置电路。决定整个放大器的各级工作电流。

2. 直流工作点分析

$\mu A 733$ 宽带放大器的直流偏置电路很简单。

$$I_{C8} = \frac{V_{CC} - (-V_{EE}) - V_{BE8}}{R_8 + R_{18}} = \frac{[6 - (-6) - 0.7]V}{(10 + 1.4)k\Omega} \approx 1mA \quad (5-59)$$

晶体管 T_7 、 T_9 、 T_{10} 和 T_{11} 分别与 T_8 构成电阻比例电流镜，为各级提供偏流。

$$I_{C7} = \frac{R_{13}}{R_7} I_{C8} = \frac{1.4}{0.3} \times 1mA = 4.67mA \quad (5-60)$$

设 T_1 和 T_2 完全对称，则

$$I_{C1} = I_{C2} = \frac{1}{2} I_{C7} = 2.33mA \quad (5-61)$$

因为 R_{14} 与 R_7 的值相等，则

$$I_{C9} = I_{C7} = 4.67mA \quad (5-62)$$

$$I_{C3} = I_{C4} = \frac{1}{2} I_{C9} = 2.33mA \quad (5-63)$$

同样

$$I_{C10} = I_{C11} = \frac{R_{12}}{R_{15}} I_{C8} = \frac{1.4}{0.4} \times 1mA = 3.5mA \quad (5-64)$$

$$I_{C5} = I_{C6} \approx I_{C10} = 3.5mA \quad (5-65)$$

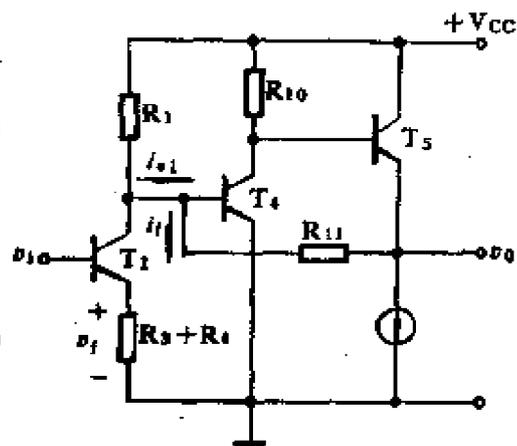


图5-35 $\mu A 733$ 单边交流等效电路

3. 交流小信号分析

假定输入为差模信号，可将 $\mu A 733$ 的单边交流等效电路画出

如图5-35所示。根据此等效电路可以很容易地求出电压增益和输入阻抗。

$\mu A 733$ 的输出级为射极跟随器，电压增益接近1，故电路的总增益近似为两个差分放大级的总增益。在深负反馈条件下，计算电路的电压增益变得很容易。

$$A_v = \frac{v_o}{v_i} = \frac{i_{o1}}{v_i} \frac{v_o}{i_{o1}} \quad (5-66)$$

根据串联深负反馈的特点， $v_i \approx v_f$ 。第二放大级又有深度并联反馈，输入阻抗很低，故可忽略 T_1 集电极电阻 R_1 对信号的分流。这样

$$\frac{i_{o1}}{v_i} \approx \frac{-1}{R_3 + R_4 + r_{e1}} \quad (5-67)$$

再根据并联深负反馈的特点， $i_{o1} \approx i_f$ ， $v_o = -i_f R_{11}$ ，所以

$$\frac{v_o}{i_{o1}} = -R_{11} \quad (5-68)$$

这样

$$A_v = \frac{R_{11}}{R_3 + R_4 + r_{e1}} \quad (5-69)$$

当 $R_3 + R_4 = 50\Omega + 590\Omega = 640\Omega$ 时，电压增益最低，此时

$$A_v = 10 \quad (5-70)$$

当引出端BB'短接时，反馈减弱，电压增益提高，此时

$$A_v = 114 \quad (5-71)$$

当引出端AA'短接时，电流反馈全部消失，此时再用(5-69)式计算电压增益，将产生很大的误差，但后级并联反馈仍存在，仍然可忽略 T_1 集电极电阻的分流，则

$$\frac{i_{o1}}{v_i} = -\frac{h_{fe1}}{h_{ie1}} \approx -\frac{h_{fe1}}{r_{bb'1} + r_{b'e1}}$$

这样，若取 $\beta = 150$ ，

$$A_v \approx 560 \quad (5-72)$$

计算中，取 $r_{bb'1} = 200\Omega$ ，在深反馈时，它的影响很小，但在无

电流串联反馈时, $r_{bb'}$ 对增益及带宽的影响则不可忽略。

$\mu A733$ 的输入电阻由图5-35很容易求得。

$$\frac{1}{2} R_i = r_{bb'} + r_{be} [1 + g_{m1}(R_3 + R_4)]$$

所以当 $R_3 + R_4 = 640\Omega$ 时,

$$R_i \approx 200k\Omega \quad (5-73)$$

当 BB' 短接时, $R_i \approx 20k\Omega$ 。若 AA' 短接, $R_i \approx 4k\Omega$ 。以上估算的结果与计算机模拟结果相近(参看表5-5)。

$\mu A733$ 宽带放大器的电路虽然并不复杂, 但由于串并负反馈级联, 使电路的频响分析十分繁琐, 故这里不再赘述, 只给出计算机模拟的结果示于图5-36。

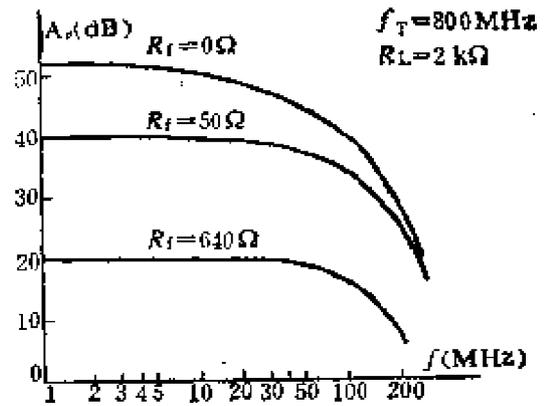


图5-36 $\mu A733$ 宽带放大器幅频特性曲线

表 5-4 用计算机分析 $\mu A733$ 的直流工作状态

晶体管	集流(mA)	晶体管	集流(mA)
T ₁	2.14	T ₇	4.11
T ₂	2.04	T ₈	0.91
T ₃	2.04	T ₉	4.11
T ₄	2.04	T ₁₀	3.10
T ₅	3.43	T ₁₁	3.11
T ₆	3.43		

表 5-5 电压增益与输入电阻

反馈电阻(Ω)	电压增益(dB)	输入电阻(k Ω)
640	20	230
50	40	23
0	62	4

§ 5-8 电压比较器

5-8-1 电压比较器的特点

电压比较器的功能是将一个输入端信号的电压瞬时值，和另一个输入端的参考电压进行比较。当一个输入端电压比另一个输入端的电压大时，在输出端产生数字1或0电平。它经常用于完成下述功能之一：

- (1) 不同阈值的检测（含过零检测）。
- (2) 脉冲高度的分辨。
- (3) 电平比较（如A/D变换）。

电压比较器设计得和运算放大器一样，是差动输入，单端输出的放大器。但在许多具体要求上，和运算放大器有很大的不同。主要之点如下所述：

(1) 电压比较器的输出电压摆幅和直流电平，都调节得和通常的逻辑电平相适应。它无需正负极性对称的输出。

(2) 电压比较器的输出是在两种输出状态之间摆动的。电压增益仅仅是为了减小能使输出从一种极端状态转换到另一种状态所需的差动输入变化量。为了和数字电路相连接，所需的输出电压峰至峰摆幅在3~5V间。因此，一般来说，只要电压增益 ≥ 1000 ，输入一个和输入级失调电压相比拟的电压，就足以使输出电压达到满摆幅。因此，过高的电压增益是不必要的。

(3) 由于电压比较器是大信号运用，所以总是处于开环状态。这是因为加负反馈不能改善大信号运用特性，相反，弄得不好，还可能恶化大信号运用特性。由于是开环运用，故不存在频率补偿的问题。

在电压比较器的多数运用情况下，响应速度是一个十分重要的参数。在输入电压发生变化和随之而发生的输出电压的变化

之间的时间间隔应该很短。输出电压还应该有很短的上升和下降时间。

用来直接衡量响应速度的重要参数，称为响应时间。它定义为输入信号和输出信号通过相应逻辑状态阈（通常定为摆幅中心值）的时间间隔。输入阶跃信号驱动电压比较器时，¹³当所加信号超过使输出电压满摆幅所需的输入信号值时，称为过激励。对于过激励状态时，¹⁴电压比较器内部的双极型器件往往会进入饱和区工作，使响应时间增加。为了便于比较，响应时间通常定义为100mV的阶跃变化加5mV的过激励。如果前沿与后沿的响应时间不等，则以较长者作为该器件的响应时间参数。

电压比较器的电路结构主要取决于所需的速度。中速或低速应用中，响应速度可以容许到1μs。这种电压比较器电路的设计十分简单，可以采用任意一种有源负载差动放大级。高速电压比

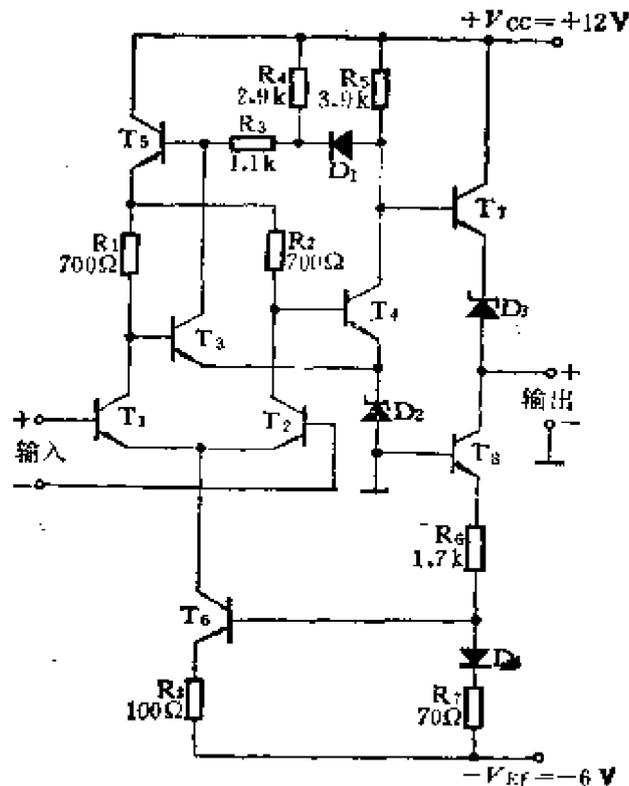


图5-37 BG307电压比较器电路图

较器的响应时间不应大于100ns。这种电压比较器电路一般全部用NPN管。图5-37示出国产高速电压比较器BG307的电路图。该电路的供电电压为+12V与-6V，在5mV过激励的情况下，响应时间约为50ns。输出逻辑摆动电平为+3V与-0.5V。

图中 T_1 、 T_2 为差动放大，这里利用 T_3 和 T_4 组成的负反馈放大电路，将 T_1 的输出信号通过 R_2 送至 T_3 的基极，实现单端化。稳压管 D_2 为电平移动电路，将 T_3 和 T_4 的发射极电压垫高至近似为+6.5V，以便它们的基极电位和 T_1 、 T_2 的集电极电位相匹配。输出级 T_7 为射极跟随器，以便提供低的输出电阻。稳压管 D_3 将输出直流电平下移，以适应TTL逻辑摆幅，伴随而来的另一个作用是限幅后使前后沿时间缩短。

5-8-2 高速集成电压比较器 HIC01的分析与设计

对高速电压比较器的主要要求是：①输出响应时间 t_R 必须足够短，这就要求有足够宽的频带；②足够高的增益以提高输入灵敏度；③降低功率损耗 P_c 以易于集成。从以上意义上讲，高速电压比较器的设计类似于设计一个中增益、宽频带、低功耗的放大器。这三种要求往往互为矛盾，相互制约。HIC01高速集成电压比较器同时兼顾了这三方面指标。其具体指标如下：

- (1) 电压增益 $A_v \geq 60\text{dB}$ 。
- (2) 输出响应时间 $t_R \leq 20\text{ns}$ 。
- (3) 功耗 $P_c \leq 100\text{mW}$ 。
- (4) 共模输入电压范围 $\pm 3\text{V} \sim 5\text{V}$ 。
- (5) 输出电平 $V_{OH} \geq 3\text{V}$ ， $V_{OL} \leq 0\text{V}$ 。

在HIC01电压比较器的设计过程中，使用了CAD技术，在查阅资料的基础上，草拟出基本电路方案。然后进行计算机辅助分析，反复修改、模拟，并与其他电压比较器电路计算机辅助分析结果进行比较，不断循环往复，直到得到比较满意的结果。之后还要对电路中各元件值进行灵敏度分析和最优化设计，使电路

进一步优化。最后在实验室通过分立元件的模拟实验，对部分计算机模拟结果进行检验，核实。据此设计出了如图5-38所示高速电压比较器电路 HIC 01。

下面介绍高速电压比较器 HIC 01的工作原理。由于篇幅所限，省去了手工估算过程，只给出了计算机模拟的结果，说明其达到的性能指标。

1. 工作原理

由图5-38可见，HIC01 电压比较器基本上属于两级放大电路。它的输入级由一个 Gilbert 增益单元与一个带有大信号直馈加速电路的输入差动放大级相串联，构成具有对频带进行有源补偿特性的组合电路，其特点是频带宽，增益较高，且有较高的输

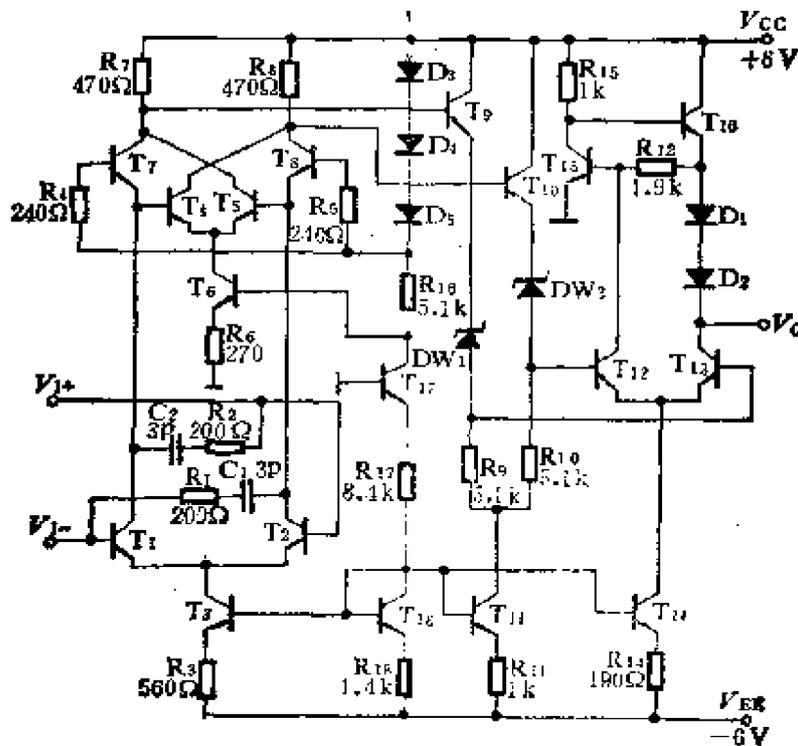


图5-38 HIC01电路

图中NPN管参数值

理想的正向 β $\beta_F = 120$

理想的反向 β $\beta_R = 2$

正向欧拉电压 $V_{AF} = 90V$

入阻抗。

输入电路中晶体管 T_1 、 T_2 为共基组态，输入阻抗很低，致使共射差动放大器基本上只有电流放大功能，电压增益主要由Gilbert电路实现。然而，由于减小了 T_1 的 $C_{b'e}$ ，在基极产生的Miller电容，使输入级的频率特性得到明显改善。晶体管 T_4 、 T_5 用以进一步展宽频带。其原理简述如下：

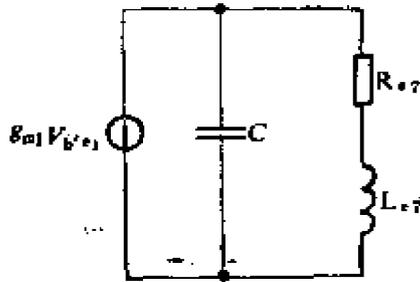


图5-39 并联谐振有源负载

首先分析从电路中去掉 T_4 、 T_5 的情况。此时输入电路就简化为一个普通的共射-共基差放电路。作为其半电路中 T_1 的有源负载，就是一个并联谐振回路，如图5-39所示。图中 R_{e7} 及 L_{e7} 是从 T_1 发射级视入的等效阻抗。其中

$$R_{e7} = r_{e7} + \frac{R_{b7}}{1 + \beta_1} + \left(\frac{f}{f_T}\right)^2 R_{b7} \approx r_{e7} + \left(\frac{f}{f_T}\right)^2 R_{b7}$$

$$L_{e7} = \frac{R_{b7} - r_{e7}}{2\pi f_T}$$

式中

$$R_{b7} = r_{bb'7} + R_b$$

图中的等效电容 C 则是 $C_{b'e7}$ 等效到 T_1 集电极对地的Miller电容（约为 $2C_{b'e7}$ ）与 T_1 的衬底电容的并联。可见，这是一并联谐振回路，有一个零点和两个极点。当 $Q = \frac{1}{R_{e7}} \sqrt{\frac{L_{e7}}{C}} > \frac{1}{2}$ 时，会出现升峰现象。由此可以想到，可利用这一有源负载的谐振升峰现象进行频率补偿，以展宽频带。然而欲达到展宽频带的目的，补偿电路的升峰频率必须靠近由于 T_1 基极的等效电容使电路增益急剧下降的工作频率。可是，由计算机模拟结果表明，在保证不增大功耗的条件下，回路谐振频率远大于增益下降3dB的截止频率 f_c ，也即升峰补偿还未起作用时，增益已下降很多，致使升

峰起不到展宽频带的作用。若输入级采用共射-Gilbert电路，情况就大不相同了。此时半电路中 T_1 的等效负载电路如图5-40所示。由于加入了共射放大管 T_4 ，使 T_1 的有源负载等于原来的阻抗与 T_4 的输入阻抗并联。此回路有两个零点和三个极点。用计算

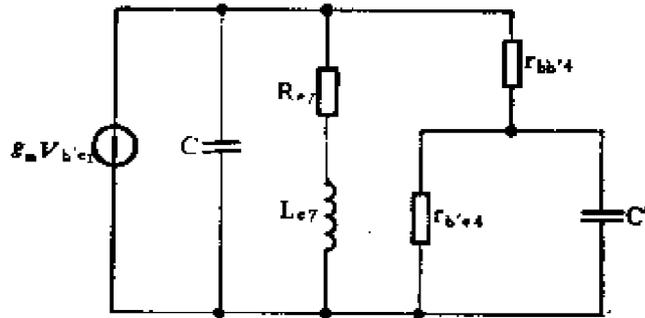


图5-40 T_1 的有源负载等效电路

机模拟的结果表明，调节 R_4 可使截止频率增至最大，说明升峰现象起到作用。下面用增益带宽乘积说明这一问题。在功耗相同的条件下，共射-共基电路的增益带宽乘积为

$$A_{v1}f_{c1} = 29.20 \times 73 \text{ dB} \cdot \text{MHz} = 2131.6 \text{ dB} \cdot \text{MHz}$$

共射-Gilbert电路的增益带宽乘积为

$$\begin{aligned} A_{v2}f_{c2} &= 18.70 \times 160 \text{ dB} \cdot \text{MHz} \\ &= 2992.0 \text{ dB} \cdot \text{MHz} \end{aligned}$$

显然，经过适当补偿后，共射-Gilbert电路的增益带宽乘积明显大于共射-共基电路。当然要达到这样的效果，必须适当选取外接补偿电阻 R_4 的值。

以上所述，说明了为什么在输入级不采用简单的共射-共基电路，而采用共射-Gilbert电路

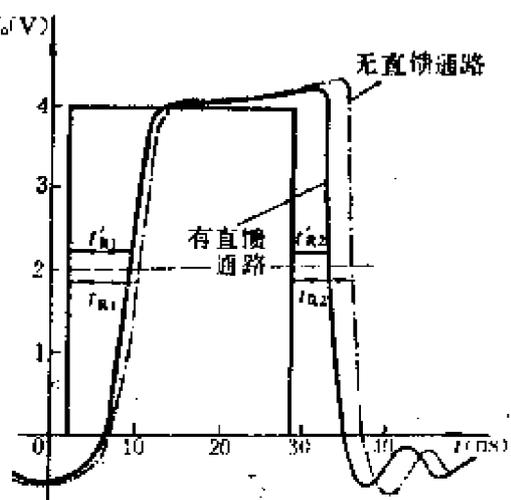


图5-41 输入为 $\pm 3\text{V}$ 方波脉冲激励时有无直馈电路H1C01时间特性

的原因。虽然多了两只管子，但却换取了增大增益带宽乘积的好处。

至于电路中接入 R_1 、 C_1 、 R_2 、 C_2 ，其作用是在大信号输入时，跳过共射差动放大级，将信号直接馈送至Gilbert电路输入端，从而缩短电路的响应时间，其原理不详细叙述，只将计算机模拟有无直馈加速电路时大信号响应曲线示于图5-41。

为了节省功耗，HIC01电压比较器的第二放大级与输出级合二而一，构成高增益、低输出阻抗和具有大电流负载能力的输出放大电路。差分对管 T_{12} 和 T_{13} 也工作于大电流状态下，使 f_T 得以提高，有利于展宽频带。晶体管 T_{15} 、电阻 R_{15} 和射极跟随器 T_{16} 、反馈电阻 R_{12} 组成电压并联反馈，作为 T_{12} 的有源负载，有利于进一步改善输出放大电路的性能。

HIC01比较器的电平移动电路采用了齐纳管电平移动方式，由稳压管 DW_1 、 DW_2 ，电阻 R_9 、 R_{10} 和 R_{11} 以及晶体管 T_9 、 T_{10} 和 T_{11} 构成。流过稳压管的电流通过恒流管 T_{11} 而不是通过电阻直接流入 $-V_{EE}$ ，这样可以减小 $-V_{EE}$ 变化时产生的电源干扰。用 T_{11} 和 R_{11} 构成的恒流源代替传统的两路各自独立的恒流源，是为了克服电平上下移动时由于恒流管的衬底电容 C_0 ，充放电产生的不良影响。由于 R_9 、 R_{10} 中电流是互补的，对差模信号而言， T_{11} 集电极近似为交流地，短路了 T_{11} 的衬底电容，从而实现高速电平移动。晶体管 T_9 和 T_{10} 构成的两个射极跟随器，用来隔离后级对输入级的影响。

T_{17} 、 R_{17} 和 T_{18} 、 R_{18} 为整个电路提供偏置电流。 D_3 、 D_4 和 D_5 三个串联的正向二极管用来直接为晶体管 T_7 、 T_8 提供偏压，以保证在直馈电路起作用时，保持此偏压近似不变。

用手工估算与计算机辅助分析，均得出HIC01电压比较器的总增益为64dB。

由以上分析可见，HIC01高速电压比较器电路采用了输入放大级-电平移动级-输出放大级这种两级放大的方案。使用

6V电源供电，在保证增益条件下降低了功耗，缩短了输出响应时间。采用直馈的办法大大改善了大信号特性，从而使该电路各方面的性能均优于国内现有的各种高速集成电压比较器电路。

2. HIC01电路的容差分析

为保证集成电路产品有足够高的成品率，使用计算机对电路进行容差分析。一般容差分析有两方面的意义：一是研究给定元器件参数公差的情况下，求其网络响应的公差范围是否满足指标要求；二是由给定网络的响应，求网络元件参数必须满足的公差范围。这里是研究前者，即求电路主要性能指标对各元件值的灵敏度。需要指出，在进行电路设计时，给定各晶体管的参数比相应集成工艺提出的最低指标要求还差，即已留有足够的富裕量，故可认为电路进行集成时，其晶体管参数在工艺指标容许范围内变化对比较器的主要性能指标不会产生不良影响，所以省去了对晶体管参数进行的灵敏度分析。

根据灵敏度的定义

$$S_{R_j}^{t_{R_i}} = \frac{\partial t_{R_i}}{\partial R_j} \frac{R_j}{t_{R_i}} \approx \frac{\Delta t_{R_i} / t_{R_i}}{\Delta R_j / R_j} \quad (5-74)$$

下面将计算机进行灵敏度分析结果，用表格形式列出，以说明输出响应时间 t_{R1} 、 t_{R2} 及电压增益 A_v 对电路各元件值的灵敏度。

根据以上分析结果，可以列出以下容差分析关系式：

$$\begin{aligned} \frac{\Delta t_{R1}}{t_{R1}} &= 0.28 \frac{\Delta R_3}{R_3} - 0.35 \frac{\Delta R_{4,5}}{R_{4,5}} + 0.24 \frac{\Delta R_{11}}{R_{11}} \\ &\quad + 0.28 \frac{\Delta R_{14}}{R_{14}} + 1.17 \frac{\Delta R_{17}}{R_{17}} - 0.58 \frac{\Delta R_{18}}{R_{18}} \\ \frac{\Delta t_{R2}}{t_{R2}} &= -0.23 \frac{\Delta C_{1,2}}{C_{1,2}} + 0.36 \frac{\Delta R_{1,2}}{R_{1,2}} + 0.37 \frac{\Delta R_3}{R_3} \\ &\quad - 0.79 \frac{\Delta R_{4,5}}{R_{4,5}} + 0.37 \frac{\Delta R_{14}}{R_{14}} + 0.28 \frac{\Delta R_{15}}{R_{15}} \end{aligned}$$

表 5-6 输入为±10mV方波激励时输出响应时间灵敏度分析结果

R_j	$C_{1,2}$	$R_{1,2}$	R_3	$R_{4,5}$	R_6	$R_{7,8}$	$R_{9,10}$	R_{11}	R_{12}	R_{14}	R_{16}	R_{17}	R_{18}
$S_{R_j}^{fR_j}$	0	0	0.28	-0.35	0	0	0	0.24	0	1.28	0	1.17	-0.58
$S_{R_j}^{fR_2}$	-0.23	0.36	0.37	-0.79	0	0	0	0	0	0.37	0.28	0.45	-0.45

表 5-7 输入为±3V方波激励时输出响应时间灵敏度分析结果

R_j	$C_{1,2}$	$R_{1,2}$	R_3	$R_{4,5}$	R_6	$R_{7,8}$	$R_{9,10}$	R_{11}	R_{12}	R_{14}	R_{15}	R_{16}	R_{17}	R_{18}
$S_{R_j}^{fR_j}$	0	0.29	0	0.43	0	0	0	0.57	0	0.43	0	1.43	2.37	-0.94
$S_{R_j}^{fR_2}$	-0.33	0	0.53	0	0	0	0	0.44	0	0.53	0.37	0	1.09	-1.09

表 5-8 电压增益对各元件值的灵敏度

R_j	$C_{1,2}$	$R_{1,2}$	R_3	$R_{4,5}$	R_6	$R_{7,8}$	$R_{9,10}$	R_{11}	R_{12}	R_{14}	R_{16}	R_{17}	R_{18}
$S_{R_j}^{A_0}$	0	0	-0.25	0	-0.75	1	0	0	1	-1	0	-2.36	0.57
													1.35

$$\begin{aligned}
& + 0.45 \frac{\Delta R_{17}}{R_{17}} - 0.45 \frac{\Delta R_{18}}{R_{18}} \\
\frac{\Delta t'_{R1}}{t'_{R1}} &= 0.29 \frac{\Delta R_{1,2}}{R_{1,2}} + 0.43 \frac{\Delta R_6}{R_6} + 0.57 \frac{\Delta R_{11}}{R_{11}} \\
& + 0.43 \frac{\Delta R_{14}}{R_{14}} + 1.43 \frac{\Delta R_{15}}{R_{15}} + 2.37 \frac{\Delta R_{17}}{R_{17}} \\
& - 0.94 \frac{\Delta R_{18}}{R_{18}} \\
\frac{\Delta t'_{R2}}{t'_{R2}} &= -0.33 \frac{\Delta C_{1,2}}{C_{1,2}} + 0.53 \frac{\Delta R_3}{R_3} + 0.44 \frac{\Delta R_{11}}{R_{11}} \\
& + 0.53 \frac{\Delta R_{14}}{R_{14}} + 0.37 \frac{\Delta R_{15}}{R_{15}} + 1.09 \frac{\Delta R_{17}}{R_{17}} \\
& - 1.09 \frac{\Delta R_{18}}{R_{18}} \\
\frac{\Delta A_v}{A_v} &= -0.25 \frac{\Delta R_3}{R_3} - 0.75 \frac{\Delta R_6}{R_6} + \frac{\Delta R_{7,8}}{R_{7,8}} \\
& + \frac{\Delta R_{12}}{R_{12}} - \frac{\Delta R_{14}}{R_{14}} - 2.36 \frac{\Delta R_{15}}{R_{15}} \\
& + 0.57 \frac{\Delta R_{17}}{R_{17}} + 1.35 \frac{\Delta R_{18}}{R_{18}}
\end{aligned}$$

根据指标要求, $A_v \geq 60\text{dB}$ (1000), $t_R \leq 20\text{ns}$ 和实际计算结果, 得

$$\begin{aligned}
\frac{\Delta t_{R1}}{t_{R1}} &= 1.67 & \frac{\Delta t_{R2}}{t_{R2}} &= 2.08 \\
\frac{\Delta t'_{R1}}{t'_{R1}} &= 2.64 & \frac{\Delta t'_{R2}}{t'_{R2}} &= 4.00 \\
\frac{\Delta A_v}{A_v} &= -0.35
\end{aligned}$$

为简化计算, 设所有元件值的相对误差 $\Delta R_i/R_i$ 均相等, 则

$$\begin{aligned}
 1.67 &= 1.04(\Delta R_j / R_j)_1 \\
 2.08 &= 0.36(\Delta R_j / R_j)_2 \\
 2.64 &= 4.58(\Delta R_j / R_j)_3 \\
 4.00 &= 1.54(\Delta R_j / R_j)_4 \\
 -0.35 &= -0.44(\Delta R_j / R_j)_5
 \end{aligned}$$

由此可以算出各元件值的最大容许误差

$$|\Delta R_j / R_j| = \max(\Delta R_j / R_j)_{1, 2, 3, 4, 5} = 0.58$$

即各元件值均向同一方向偏差不超过设计值的58%，设计指标输出响应时间和电压增益的要求总是可以满足的。至于其他指标的容差分析不再一一赘述。

3. HIC01电路部分元件值的优化

电路的优化设计是CAD的一个重要内容，一般均为有约束条件下的最优化。在设计HIC01电压比较器电路时，各元件值如何取得最佳值这一优化问题中，约束条件是某些指标及集成工艺的要求。这是一个多变量函数在约束方程条件下的最优。虽然HIC01电压比较器电路并不十分复杂，但这是一个非线性瞬态分析的最优化问题，欲得到满意的结果并非易事。所以我们根据某些指标的要求、集成工艺的限制，首先将某些元件值确定下来，从而简化优化过程。例如电路中直流偏置电路 R_{17} 、 R_{18} 的选取，为了节省功耗，这两个电阻可取值大一些，但在常规集成工艺条件下， $10\text{k}\Omega$ 以上的大电阻所占面积就太大，阻值误差也不易控制，因此选 $R_{17} = 8.4\text{k}\Omega$ ， $R_{18} = 1.4\text{k}\Omega$ 。另外，在尽量展宽频带、缩短响应时间，又不使功耗增加太多的条件下，HIC01电压比较器输入放大电路的偏流采用 $I_{C3} = 1\text{mA}$ ， $I_{C6} = 3\text{mA}$ 的电流分配方案，这意味着 R_3 和 R_6 的阻值再不能随意改动。同样，根据约束条件可以再确定电阻 R_9 、 R_{10} 、 R_{11} 、 R_{12} 、 R_{14} 、 R_{16} 、 R_{17} 和 R_{18} 的数值。这样，剩下继续进行优化的元件就只有 C_1 、 C_2 、 R_1 、 R_2 、 R_4 、 R_5 和 R_{15} 了。这使优化问题大大简化，而且这些元件在电路中各自起着明显不同的作用，

彼此之间基本上互不影响，可以近似认为它们之间彼此是独立的，于是问题进一步简化。优化结果定出如图5-38所示电路的元件值，最后经计算机模拟证明此乃满足指标的最佳方案。为进一步检验、核实计算机模拟的结果，又在实验室做了分立元件的模拟实验，最后设计出了HIC01高速集成电压比较器电路。实验产品测试证明，其各主要性能指标均优于国内现有同类产品。

习题及思考题

1. 具有两个放大级的运放和具有三个放大级的运放各有何特点？
2. 运算放大器加频率补偿的要求是什么？试据此说明加有频率补偿的运算放大器，当其零频增益越高时，则其3dB带宽越窄。
3. 运算放大器的小信号带宽和大信号满功率带宽是否有必然的联系？试说明理由。
4. 减小运算放大器第一级的跨导，为什么可以提高电压摆动速率？
5. 对运算放大器输入级的主要要求有哪些？
6. PNP管输入级有何优缺点？
7. 超 β 管输入级和结型场效应管输入级的输入阻抗都很高。当确定要求输入阻抗高时，根据什么理由在两者之间进行选择？
8. 图5-12所示内给偏流输入级，若电路中有所有器件都理想匹配，考虑到PNP管的 β_P 值不够大，试推导输入偏流与 β_P 的关系式。
9. 试比较MOS运放和双极型运放各有何优缺点。
10. 试比较开环式与闭环式电压跟随器的主要特点。
11. 试比较将通用运算放大器接成的电压跟随器和专用电压跟随器的主要特点。
12. 电压比较器的设计考虑和运算放大器有何不同。
13. 图5-20所示跨导放大器，设NPN管的参数为 $f_T = 500\text{MHz}$ ， $r_{bb}' = 200\Omega$ ， $C_{b'c} = 1\text{pF}$ ， $\beta_N = 150$ 。PNP管的参数为 $f_T = 5\text{MHz}$ ， $r_{bb}' = 200\Omega$ ， $C_{b'c} = 2\text{pF}$ ， $\beta_P = 20$ 。电源电压为 $\pm 6\text{V}$ ，控制电压 $V_c = -3\text{V}$ 。负载电阻 $R_L = 2\text{k}\Omega$ 。在 $R_{x1} = 3\text{k}\Omega$ 和 $6\text{k}\Omega$ 两种情况下，计算电压放大倍数 A_v 和3dB带宽。

第六章 集成振荡器

振荡电路可以分成两类：①正弦振荡器，产生接近正弦形状的输出波形；②多谐振荡器。电路在两种暂稳态之间来回转换，产生谐波丰富的脉冲或锯齿波形。

正弦振荡器需要选频网络，选频网络通常有 LC 网络，RC 网络和石英晶体。

多谐振荡器也称张弛振荡器或充电放电振荡器。这种振荡器工作的特点是，储能元件（通常是一个电容器）在电路两个门限电平之间来回充电和放电。设电路保持在一种暂稳状态，当储能元件上的电位达到两个门限电平中的某一个值时，电路转换到另一种暂稳状态，然后储能元件上的电位往相反方向变化，当其到达另一个门限电平时，电路返回原来的暂稳状态，如此循环不已，形成振荡。张弛振荡器中储能元件上的输出波形通常是线性或指数律变化的锯齿波。在开关元件两端则输出矩形波。

§ 6-1 两类振荡器的特点

下面从实现单片集成振荡器的观点来比较一下两种振荡器的优缺点。

正弦振荡器，特别是 LC 振荡器和石英晶体振荡器比起多谐振荡器来，有下述优点：

(1) 较高的频率稳定度。由于频率的稳定性主要取决于外接元件，即 LC 振荡回路的 Q 值和晶体的质量，因此，振荡频率的稳定性对集成电路中有源器件的温度特性相对地说就不那么敏感。

(2) 较高的振荡频率。正弦振荡器的振荡频率受器件开关延时的影响较小。因为多谐振荡器振荡状态的转换，电容充放电与

器件开关动作在时间上是串联的,而正弦振荡器则不完全如此。采用同样 f_T 的器件构成放大环节, LC调谐正弦振荡的频率要比多谐振荡的频率高。

(3) 较纯的频谱。在 LC 调谐振荡器中, 由于外接反馈网络的选频特性, 输出频谱中相位噪声或抖动较低。

另一方面, 正弦振荡器有下述一些缺点:

(1) 需要价格昂贵和体积庞大的外接电路, 电感和石英晶体不能集成在晶片上, 而必须装在晶片外。

(2) 进行调频时, 可能得到的相对频偏范围较小, 而且控制参数和频偏之间的关系是非线性关系。

对于设计成集成振荡器, 多谐振荡器有下列优点:

(1) 不需要电感。

(2) 设计制作较简单, 容易确定其振幅。

(3) 振荡频率通常正比于电流或电压, 反比于外接电容的容量。因此, 振荡频率可以很容易通过单一的外接元件来设定。通过控制影响振荡频率的电压或电流, 可以使振荡频率在一个很大的范围内随之作线性变化。

(4) 可以附加波形形成网络或滤波器将所产生的非正弦波变换成正弦波。

(5) 在那些产生对称方波的电路中, 存在有两个可获取相位差为 90° (指它们所含的基频正弦波)的输出点, 即所谓正交输出。这一点对锁相应用特别有用。

综上所述, 比起正弦波振荡器来, 多谐振荡器用单片集成振荡器要优越得多。

然而, 由于多谐振荡器的频率稳定度不高, 特别在运用于几百千赫以上时, 振荡频率受器件参数、温度以及电源电压变化等因素的影响较大, 故集成振荡器的振荡频率不能太高。

以集成运算放大器为放大环节的 LC、RC 振荡器, 或是 RC 多谐振荡器, 从集成电路的内部电路看, 不是新的电路。因此,

本章仅讨论内部电路有新意的集成多谐振荡器，讲述它们的工作原理，主要应用场合及其所受的限制。按照集成多谐振荡器的电路结构，可分为以下三类：

- (1) RC张弛振荡器。通过电阻对定时电容充放电。
- (2) 恒流充放电振荡器。用一个恒流源对定时电容充放电。
- (3) 射极耦合多谐振荡器。定时电容接于差动放大级的发射极之间，作为对称充放电的通路。

§ 6-2 RC张弛振荡器

6-2-1 基本电路及工作原理

RC张弛振荡器的基本电路结构图如6-1所示。电路由三

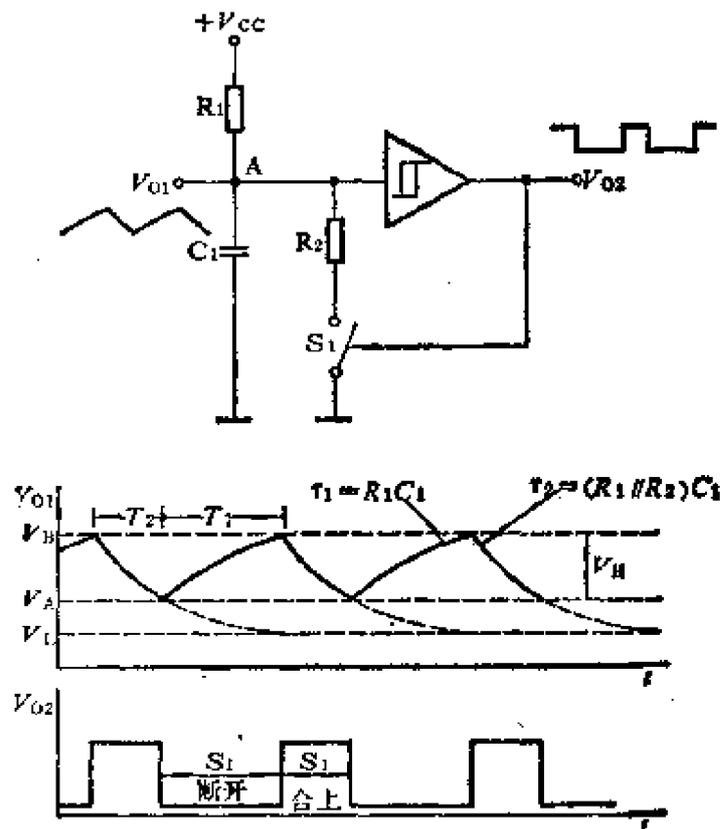


图6-1 基本RC张弛振荡器电路及其波形

个功能环节构成：①一组定时元件 R_1 、 R_2 和 C_1 ；②具有迟滞环的电平检测器（即施密特触发器）；③接地开关 S_1 ，通常是一个在截止和饱和区之间转换的NPN晶体管。

施密特触发器设计成高输入阻抗、低输出阻抗，并具有理想的开关特性（如图6-2(b)所示）的电路。输出状态在输入电平达到上开关门限电平 V_B 时发生变化，达到下开关门限电平 V_A 时又变回原状态。下面我们将会看到，施密特触发器的净迟滞电压($V_B - V_A$)，可以通过特殊设计做得十分稳定，并等于预先设定值。

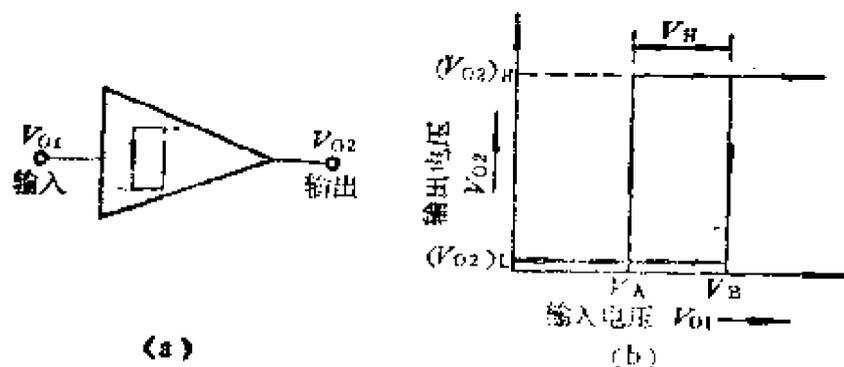


图6-2 施密特电路的符号及传输特性

RC张弛振荡器的工作原理如下所述：参看图6-1，开关 S_1 受施密特触发器输出电压 V_{O2} 的控制，时而闭合，将 R_2 下端接地；时而断开。当 S_1 断开时，定时电容 C_1 上的电压按指数律向 $+V_{CC}$ 增长，时间常数为

$$\tau_1 = R_1 C_1 \quad (6-1)$$

当 V_{O1} 到达施密特触发器的上门限电平 V_B ，输出改变状态，开关 S_1 闭合。开关 S_1 闭合后，电容 C_1 趋向的稳定电压($t \rightarrow \infty$ 时)值为

$$V_L = V_{CC} \frac{R_2}{R_1 + R_2} \quad (6-2)$$

于是此时电容将转为趋向 V_L 放电，放电的时间常数为

$$\tau_2 = (R_1 // R_2) C_1 \quad (6-3)$$

为了使施密特电路能再次改变状态, 应设计使 V_L 小于下门限电平 V_A 。这样, 当电容 C_1 上的电压 V_{C1} 放电至 V_A 时, 施密特电路转换状态, 并使 S_1 断开。 S_1 断开后, 电容 C_1 上的电压朝 $+V_{CC}$ 变化充电, 然后又重复, 于是产生如图(6-1)(b)所示的输出波形。

V_{C1} 由下门限电平 V_A 充电至上门限电平 V_B 所需时间 T_1 可以表示为

$$T_1 = \tau_1 \ln \left(\frac{V_{CC} - V_A}{V_{CC} - V_B} \right) \quad (6-4)$$

与此类似, V_{C1} 由 V_B 放电至 V_A 所需时间 T_2 为

$$T_2 = \tau_2 \ln \left(\frac{V_B - V_L}{V_A - V_L} \right) \quad (6-5)$$

这样, 振荡的全周期 T 等于 $T_1 + T_2$, 振荡频率

$$f = \frac{1}{T} = \frac{1}{T_1 + T_2} \quad (6-6a)$$

$$\text{或 } f = \frac{1}{R_1 C_1} \left[\ln \left(\frac{V_{CC} - V_A}{V_{CC} - V_B} \right) + \frac{R_2}{R_1 + R_2} \ln \left(\frac{V_B - V_L}{V_A - V_L} \right) \right]^{-1} \quad (6-6b)$$

由图 6-1 导出的一个常用的振荡电路, 当 $R_2 \ll R_1$ (即 $T_1 \gg T_2$) 时, 产生一串窄输出脉冲。在这一情况下, 如选择 V 与 V_L 的电平满足

$$\frac{V_{CC} - V_A}{V_{CC} - V_B} = e = 2.71 \quad (6-7)$$

式(6-6b)简化为

$$f = \frac{1}{R_1 C_1} \quad (6-8)$$

在设计集成张弛振荡器时, 施密特触发器的设计是重要的一环, 因为施密特触发器门限电平的精确度和稳定性直接关系到振荡器振荡频率的频率稳定性和设置频率的准确度。分立元件施密特触发器的电路很多, 但其中绝大多数的门限的稳定性和精确度

都不能满足高性能张弛振荡器的要求。在单片集成张弛振荡器的设计中，有两种常用的施密特电路，即单比较器型施密特触发器和双比较器型施密特触发器。

6-2-2 采用单比较器型施密特触发器的RC张弛振荡器

图6-3示出采用单比较器型施密特触发器的RC张弛振荡器。图中虚线方框内的部分电路为单比较器型施密特触发器。比较器的输出通过RS触发器控制开关 S_2 。视 S_2 是否闭合，改变比较器反相输入端的电压，也就改变了施密特电路的门限电压。当 S_2 断开时，比较器反相输入端的电压，即施密特触发器的上门限电平为

$$V_B = V_{CC} \frac{R_B + R_C}{R_A + R_B + R_C} \quad (6-9)$$

当 S_2 闭合时，比较器反相输入端的电压，即施密特触发器的下门限电平为

$$V_A = V_{CC} \frac{R_B}{R_A + R_B} \quad (6-10)$$

如前所述，为使电路能工作，应使 $V_L < V_A$ ，即应满足

$$V_L = V_{CC} \frac{R_2}{R_1 + R_2} < V_{CC} \frac{R_B}{R_A + R_B} \quad (6-11)$$

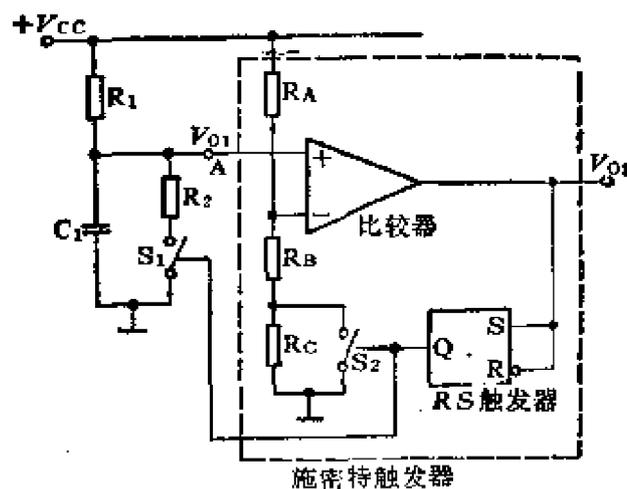


图6-3 单比较器型施密特触发器的RC张弛振荡器示意图

$$\frac{R_2}{R_1 + R_2} < \frac{R_A}{R_A + R_B} \quad (6-12)$$

开关 S_1 也是由RS触发器控制，和 S_2 同步。电路振荡的原理已在前一小节中讲述过，这里不再重复。

值得提出的是：门限电压 V_A 和 V_B 取自电源电压，而不是象常见的通过正反馈电路直接取自比较器的输出端。其好处是门限电压与电容 C_1 的充放电电流全都正比于电源电压 V_{CC} ，这样，当电源电压变化时，充放电电流变化对振荡频率产生的影响可以被门限电压变化对频率所产生的影响所抵消。电源电压只是影响输出振幅， V_1 的变化幅度

$$V_B = V_B - V_A = V_{CC} \frac{R_A R_C}{(R_A + R_B + R)(R_A + R_B)} \quad (6-13)$$

图6-4示出一个采用单比较器型施密特触发器的RC张弛振荡器电路。施密特触发器由具有差动电流镜负载的NPN差动放大级 T_1 、 T_2 构成。双稳态功能由 T_3 、 T_6 和 T_7 完成。 T_7 还起着图6-3中开关 S_2 的作用。当 T_1 基极电压高于 T_2 基极电压时， T_1 、 T_6 导通。由 T_6 提供 T_7 偏流，使 T_7 导通，将电阻 R_C 短路掉。RS触发器的输出电压还通过缓冲级 T_{10} 发射极输出，用以激励

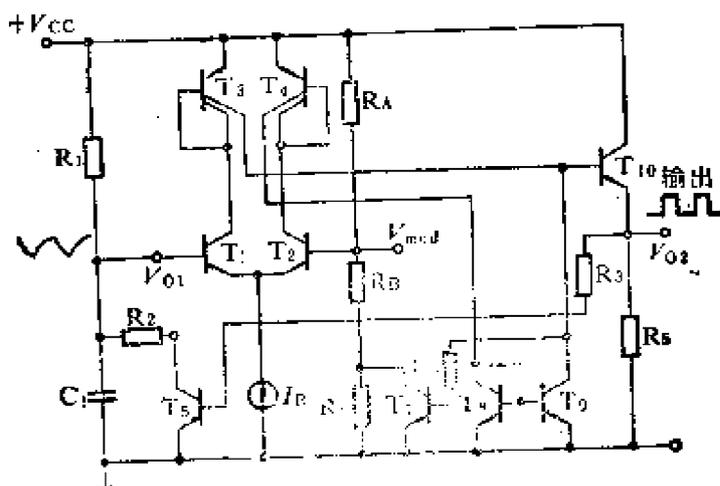


图6-4 单比较器型施密特触发器的RC张弛振荡器电路图

作为开关 S_1 的 T_2 。

定时元件 R_1 、 R_2 、 C_1 以及获取比较器门限电压的电阻 R_A 、 R_B 、 R_C 与图6-3同。无需重述。

如果在 T_2 的基极外给一个电压，借以改变门限电压，则可对振荡器的频率进行调制。

单比较器型张弛振荡器的一个根本缺点是偏置电阻分压器的电压在到达门限电压值时要发生变化。 R_A 、 R_B 特别是 R_C 两端的分布电容，会使开关的转换时间变慢，当电路运用于 $50\sim 100\text{kHz}$ 时，会引入不可忽略的频率误差。这一问题可通过采用双比较器型施密特触发器电路来部分地避免。

6-2-3 采用双比较器型施密特触发器的RC张弛振荡器

图6-5示出采用双比较器型施密特触发器的RC张弛振荡器，由两个比较器构成。通过由 R_A 、 R_B 和 R_C 组成一个分压器，分取两个电压 V_B 和 V_A ，分别加到比较器1的反相输入端和比较器2的同相输入端，确定施密特电路的上、下门限电压。当电容 C_1 上的充电电压超过 V_B 的瞬间，比较器1输出高电平使RS触发器

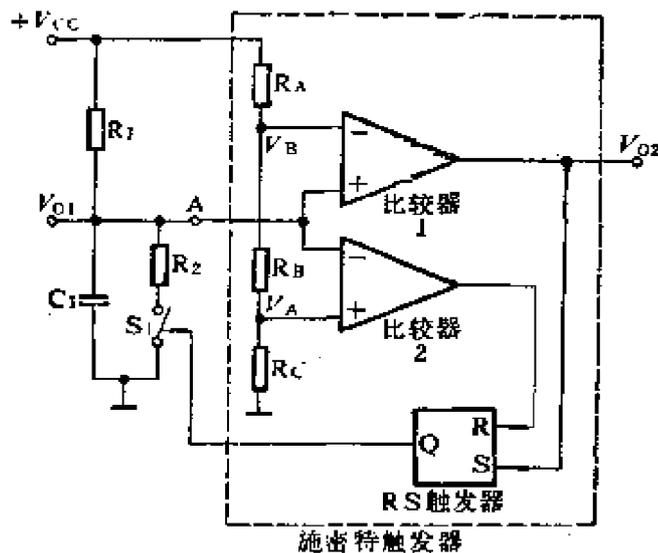


图6-5 双比较器型施密特触发器的RC张弛振荡器方框图

置位， S_1 闭合。当电容 C_1 的放电电压低于 V_A 的瞬间，比较器 2 输出高电平使 RS 触发器复位， S_1 打开。电路振荡原理如 6-2-1 小节所述。

图 6-6 示出一个采用双比较器型施密特触发器的 RC 张弛振荡器的电路图。图中由 T_1, T_2 及其电流镜负载 T_3, T_4 构成的差动放大级为比较器 1。比较器 2 是由 T_7 至 T_{10} 组成的复合连接电路及其电流镜负载 T_{11} 和 T_{12} 构成的差动放大级。RS 触发器由 T_{13} 和 T_{14} 和 T_{15} 组成，从 T_{15} 集电极通过 R_4 加到 T_{14} 基极的正反馈，保证电路门锁。由 T_{15} 集电极输出的信号经射极跟随级 T_{16} 激励开关管 T_{5A} 。

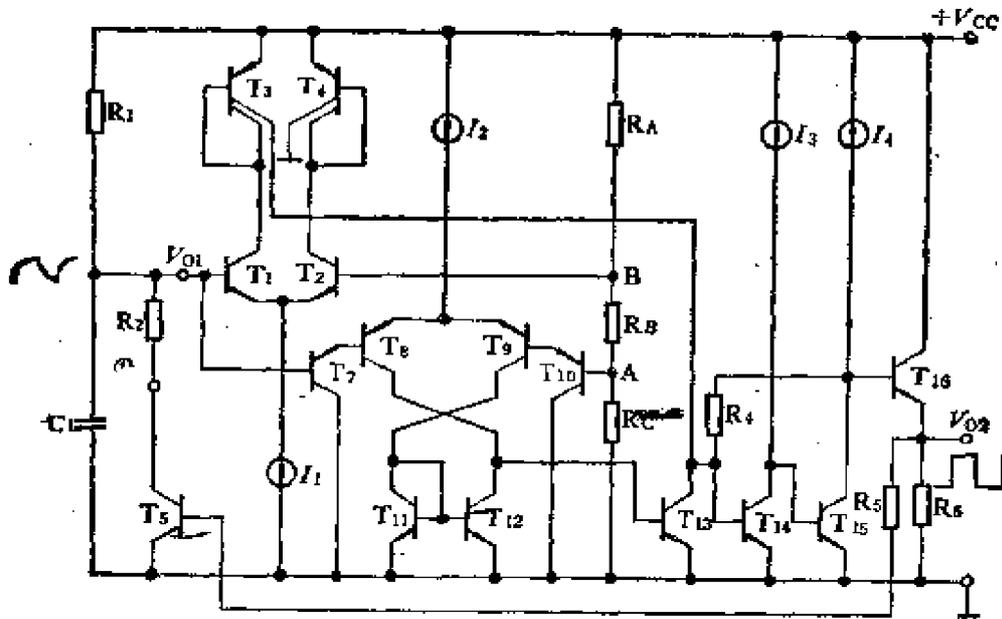


图 6-6 采用双比较器型施密特触发器的 RC 张弛振荡器电路图

定时及门限设定元件同前，无需重述。

由于在振荡的一个周期内，门限电压 V_A 和 V_B 保持稳定，故双比较器型 RC 振荡器的频率稳定度比单比较器型振荡器的高，从而可以工作至几百千赫。在高频时，振荡频率的稳定度和精确度取决于比较器和双稳态的开关延迟（见 § 6-5）。

流入施密特触发器输入端的偏流,和充放电电流相比,必须可以忽略不计,以保证振荡频率的稳定和准确。为此,施密特触发器的输入必须是高阻抗。在单比较器型和双比较器型的两个设计例子图6-4和图6-6中,为了获得高阻抗,比较器输入端所需的偏流应尽可能地低。而在图6-6所示双比较器型电路设计中,比较器连接至 V_{o1} 的输入端子,直至 C_1 两端电压到达其上门限或下门限电平之前,它们总是处于截止状态。之所以能实现这一点,是依靠将图6-5中比较器1选用NPN管,而比较器2选用PNP管。由于PNP管的 β 值低,故在图6-6所示电路中,比较器2的输入级采用复合连接。

6-2-4 恒流充放电振荡器

恒流充放电型振荡器是用一个电流源代替电阻,对定时电容进行充放电。图6-7(a)示出这种形式的振荡器的典型电路结构。这个电路中有两个电流源。电流源 I_1 是常通的,另一个电流源 I_2 在施密特触发器输出电压的控制下,时而导通,时而截止。当电流源 I_1 截止时,电流源 I_1 对电容 C_1 充电,一直充到 C_1 上的电压到达施密特触发器的上门限电平 V_B 为止。然后施密特触发器改变状态,使电流源 I_2 导通。电路设计得使 $I_2 > I_1$,于是电容 C_1 进入放电工作状态,放电电流等于 $I_2 - I_1$ 。放电过程一直持续到电容 C_1 上的电压 V_{o1} 到达施密特电路的下门限电平 V_A ,此时施密特电路再一次改变状态,并使 I_2 截止。如此循环不已,在电路中产生线性锯齿波 V_{o1} 和脉冲波 V_{o2} ,如图6-7(b)所示。

充电的时间为

$$T_1 = \frac{(V_B - V_A)C_1}{I_1} = \frac{V_H C_1}{I_1} \quad (6-14)$$

式中 $V_H = V_B - V_A$,称为施密特电路的迟滞电压。而放电的时间为

$$T_2 = \frac{(V_B - V_A)C_1}{I_2 - I_1} \quad (6-15)$$

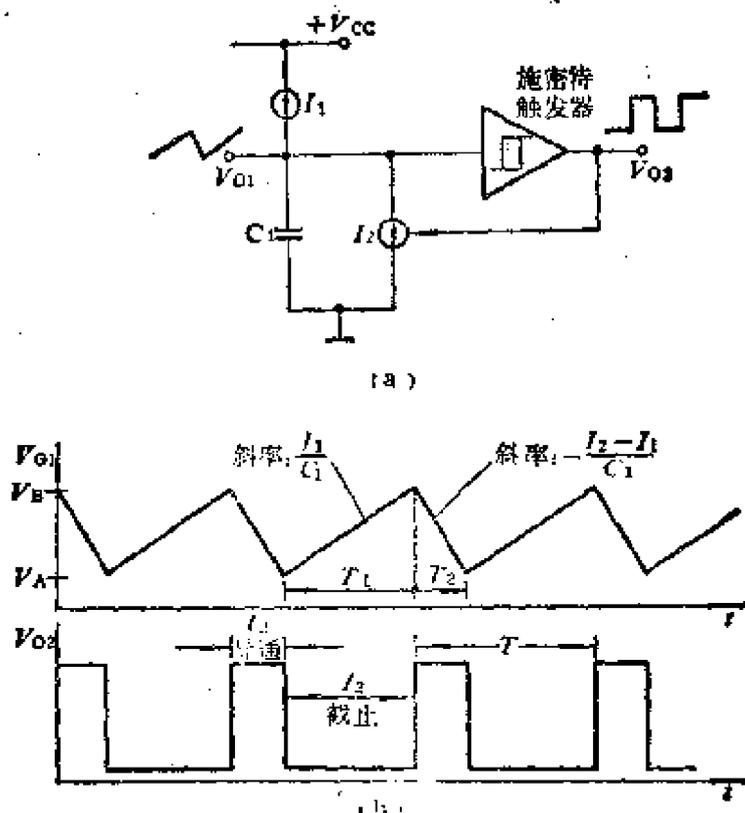


图6-7 恒流充放电振荡器电路及其波形

振荡频率为

$$f = \frac{1}{T} = \frac{1}{T_1 + T_2} = \frac{I_1}{(V_B - V_A)C_1} \left(1 - \frac{I_1}{I_2}\right) \quad (6-16)$$

图6-7(a)中的施密特触发器，可以设计成单比较器型的，也可以设计成双比较器型的。在多数情况下，双比较器型电路中，比较器1用NPN管作输入级，而比较器2用PNP管作输入级。因为这样做可以使比较器有限输入电流所造成的频率误差减至最小。

在图6-7(a)所示基本电路结构中，为了能线性地控制振荡频率，受控的电流源 I_1 和 I_2 必须同时成比例地改变。可是由于 I_1 的流出端指向电容 C_1 ，即流出端的电压是变化的，恒流管的集电极应与 C_1 相连，因而必须是PNP电流源。而 I_2 则是电流的流入端和 C_1 相连，根据相似的理由，它必须是NPN电流源。直接令PNP电流源和NPN电流源成比例变化，是比较困难的。解决问

题的办法是采用图6-8所示电路，先做两个同一形式(同是PNP)的电流源 I_1 和 I_2 。然后用一个开关 S_1 和一个电流镜将连续的PNP电流源 I_2 转换成断续的电流源 I_2 。在这个电路中， I_1 和 I_2 通过PNP电流镜产生。由图可以看出，当开关 S_1 合上时，电流 I_2 入地， T_2 截止，电流源 I_1 对电容 C_1 充电。当开关 S_1 断开时，由 T_1 、 T_2 和 T_3 构成NPN威尔逊电流镜，产生一个其值为 I_2 的电流流入 T_2 集电极，因为 $I_2 > I_1$ ，于是 C_1 转入放电，放电电流等于 $I_2 - I_1$ 。

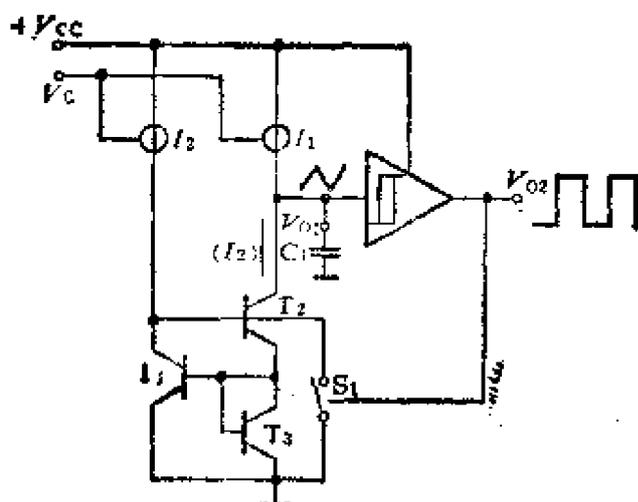


图6-8 采用开关电流镜的恒流充放电振荡器

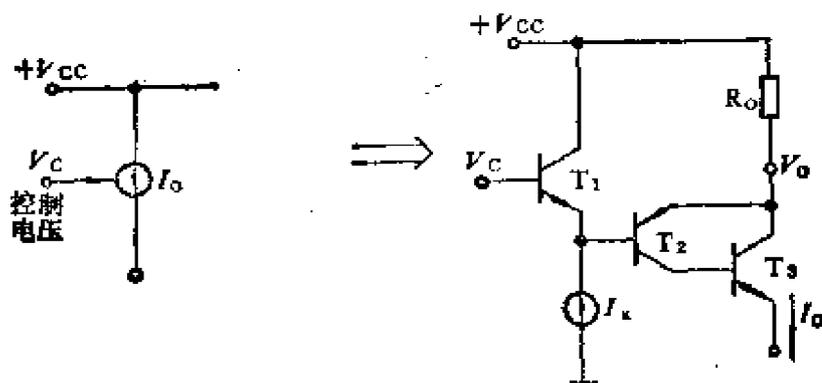


图6-9 典型的压控电流源

压控电流源可以采用第二章所介绍的方法来实现。在振荡器

设计中用得普遍的是PNP-NPN复合电流源，如图6-9所示。在这个电路中，假定 T_1 和 T_2 的 V_{BE} 压降近似相等，则 T_2 发射极的电压十分接近控制电压 V_C 。略去 T_2 的基极电流，则输出电流 I_C 就直接与电阻 R_O 上的电压成比例

$$I_C = \frac{V_{CC} - V_O}{R_O} \quad (6-17)$$

R 通常接在电路的外部。NPN管 T_3 是为了克服横向PNP管 T_2 的 β 值低、电流容量小的缺点而接入的。接了 T_3 后，由 T_2 和 T_3 组成的复合管是一个 β 值高而且电流容量大的PNP管。

§ 6-3 射极耦合多谐振荡器

6-3-1 基本电路

射极耦合多谐振荡器原理上也是一种恒流源充放电振荡电路。这种电路在单片集成电路中应用广泛，运用于较高频率时还可以获得较高的频率稳定度，故单辟一节予以较详细的讨论。

图6-10所示为射极耦合多谐振荡器的基本电路结构。这个电路中由 T_1 和 T_2 构成的放大级，通过射极输出缓冲级 T_3 和 T_4 交叉耦合形成深度正反馈。放大管的负载由电阻 R 与钳位二极管 D_1 （或 D_2 ）构成。二极管的作用是将电阻两端电压摆幅钳至等于PN结的正向压降。 T_1 和 T_2 的发射极由匹配的恒流源所偏置，并通过定时电容 C_1 相耦合。

电路的工作原理可简述如下：当接通电源时，电路两半部分的器件由于微小的不匹配，必有一半导电较强，另一半导电较弱。因为电路中存在有很深的正反馈，这种不对称愈演愈烈，最终导致 T_1 和 T_2 两管之一导通，另一个截止。现假定 T_1 截止而 T_2 导通，用虚线画出截止管，可得到图6-11所示电路，此时流过 T_2 的电流为 $2I_1$ ，其中一半按图中标示方向通过电容 C_1 。电流 I_1 和电阻 R 按下

式表述的关系选择

$$2 I_1 R \geq V_D \quad (6-18)$$

式中 V_D 为二极管的正向压降，等于三极管发射结的正向压降

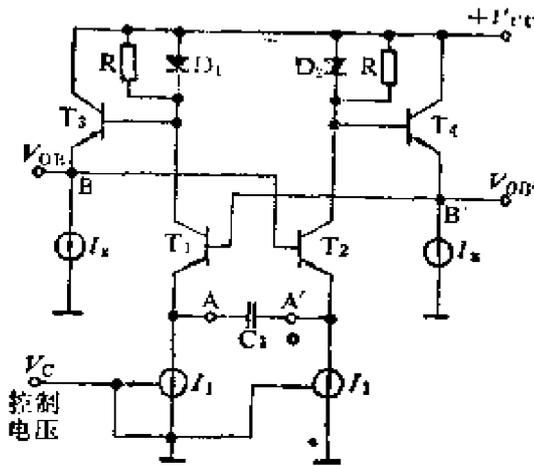


图6-10 射极耦合多谐振荡器

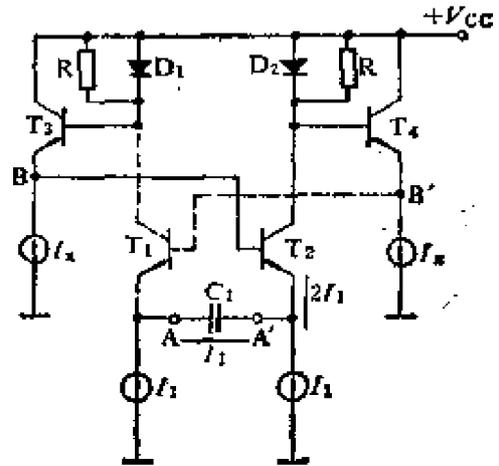


图6-11 在振荡半个周期中
射极耦合振荡器的等效电路

V_{BE} 。这一条件保证二极管 D_2 将 T_2 集电极的电压摆幅钳至 $V_{CC} - V_D$ 。在这一条件下，由图6-11可以看出， T_4 的基极比 V_{CC} 低一个二极管的正向压降，而其发射极，即 T_1 的基极，比 V_{CC} 低两个二极管的正向压降。略去 T_3 的基极电流，则 T_3 基极电压等于 V_{CC} ，它的发射极比 V_{CC} 低一个二极管正向压降，而 T_2 的发射极比 V_{CC} 低两个二极管正向压降。由于 T_1 截止， C_1 的充电电流 I_1 来自 T_2 的发射极。这一电流使 T_1 发射极的电压 V_A 以斜率 I_1/C_1 下降，当其到达 T_1 发射极的电压比 V_{CC} 低三个二极管的正向压降时，因为前已说明， T_1 基极处于比 V_{CC} 低两个二极管正向压降，故 T_1 将转入导通。 T_1 导通将使 T_3 基极电压下降，接着 T_2 基极电压下降，从而使 T_2 电流减小。电路中存在深度正反馈，最终使 T_2 截止。当 T_2 截止后，二极管 D_2 上的电压降消失，这就使得 T_1 的基极上升一个二极管的正向压降。结果，电路改变状态， T_2 的发射结加上一个其值等于 V_D 的反向电压，电容 C_1 以相反方

向的恒定电流值 I_1 放电。直至 T_1 的发射极电压下降两个 V_D 以前，电路保持在这种状态。 T_2 的发射极电压下降了两个 V_D 时，将使 T_2 导通，电路又回到它原先的状态。如此循环不已，产生振荡。

图6-12示出该电路在两个暂稳态之间转换时的波形。电压 V_A 和 $V_{A'}$ 为 T_1 和 T_2 发射极的电压。由图可看出，导通管的发射极电位错至比 V_{CC} 低两个二极管正向压降，而截止管的发射极电压，则以斜率 I_1/C_1 往负方向变化，每半个周期的电压摆幅等于 $2V_D$ 。

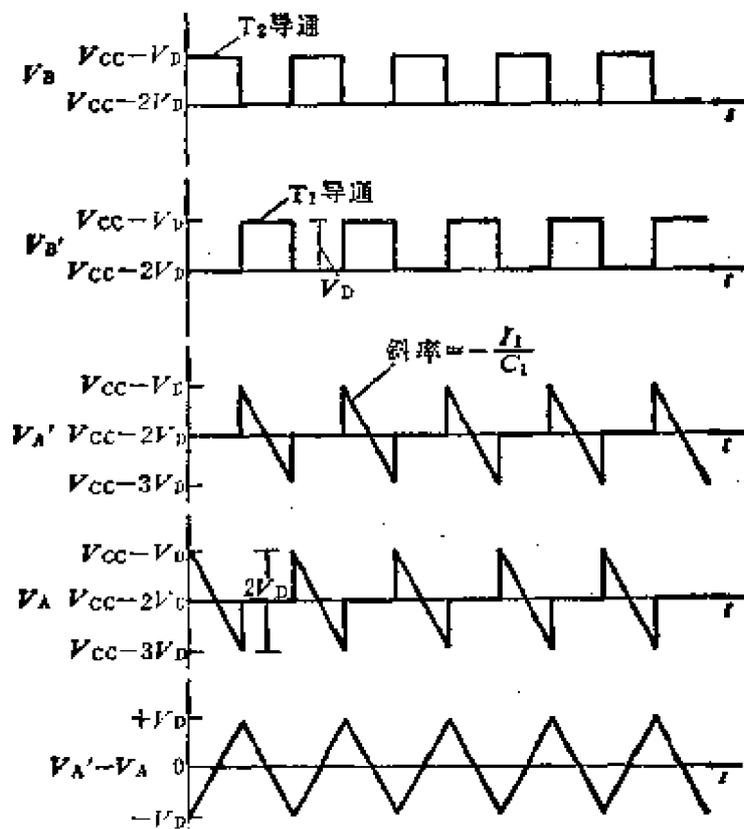


图6-12 图6-11所示射极耦合多谐振荡器电压波形

振荡的每半周期等于电容 C_1 上电压变化 $2V_D$ 所需的时间 Δt 。

$$\Delta t \approx \frac{C_1 \Delta V}{I_1} = \frac{2C_1 V_D}{I_1} \quad (6-19)$$

振荡的一个周期 T 等于 $2\Delta t$ ，于是振荡频率可表示为

$$f_0 = \frac{1}{T_0} = \frac{1}{2\Delta t} = \frac{I_1}{4C_1 V_D} \quad (6-20)$$

可见，振荡频率正比于充电电流 I_1 ，反比于定时电容的容量和电容两端的电压摆幅。

如果从开关管 T_1 和 T_2 的集电极，或是从 T_3 和 T_4 的发射极取得输出电压，则可获得相位相反的方波，如图6-12中所示 V_B 及 $V_{B'}$ 。而如果从定时电容两端取得输出电压，则可得到相应于电压差 $V_{A'} - V_A$ 那样的线性三角波。

射极耦合多谐振荡器电路具有如下一些优点：

(1) 这是一种全NPN管电路，因而它能工作于很高的频率，可以达到几十兆赫。

(2) 电路结构对称，能产生对称的输出波形（方波或三角波）如果电路的两半部分匹配得好，则其偶次谐波成分很小。

(3) 可以通过一个外加电压控制 I_1 的值，实现线性调频。除此之外，正如本章一开始就指出过的，在这种产生对称波形的电路中，可以获得正交输出。这点从图6-12中比较 $V_{A'} - V_A$ 与 V_B 或 $V_{B'}$ 的时间关系，是不难明白的。

射极耦合多谐振荡器电路有一个重大缺点。由式(6-20)可以看出，振荡频率反比于二极管的正向导通电压降 V_D ，而 V_D 随温度的变化约为 $-2\text{mV}/^\circ\text{C}$ ，这就造成振荡频率具有很大的正温度系数

$$\frac{1}{f_0} \frac{df_0}{dT} = -\frac{1}{V_D} \frac{dV_D}{dT} = +3300\text{ppm}/^\circ\text{C} \quad (6-21)$$

这对大多数应用来说是太大了。

6-3-2 温度稳定性的改进

图6-10所示射极耦合多谐振荡器电路的温度漂移的问题，可以通过两种设计方法予以改进：

(1) 使式(6-20)中的 I_1 与 V_D 成正比，于是 I_1/V_D 与温度无

关。

(2) 改变偏置电路形式, 从式(6-20)中消除 V_D 。第一个方法通常只需加一个部分补偿, 第二个方法则将使电路复杂化, 并且要用PNP管, 后者将使振荡频率受到限制。

图6-13示出了一个全NPN射极耦合多谐振荡电路, 这个电路采用了温度补偿, 使式(6-20)中的 I_1/V_D 与温度无关。当控制电压为零时, 全部偏置电流 I_0 由 T_6 、 T_6 、 T_7 和 T_8 均匀负担, 各提供四分之一, 其值等于 I_1 。 T_5 和 T_6 为基本的射极耦合多谐振荡器的电流源, 基本的射极耦合多谐振荡器由 T_1 至 T_4 和二极管 D_1 与 D_2 构成。当 $V_c = 0$ 时, 振荡频率由式(6-20)确定, 其中 $I_1 = I_0/4$ 。由图6-13可得

$$I_0 = \frac{V_D}{R_2} \quad (6-22)$$

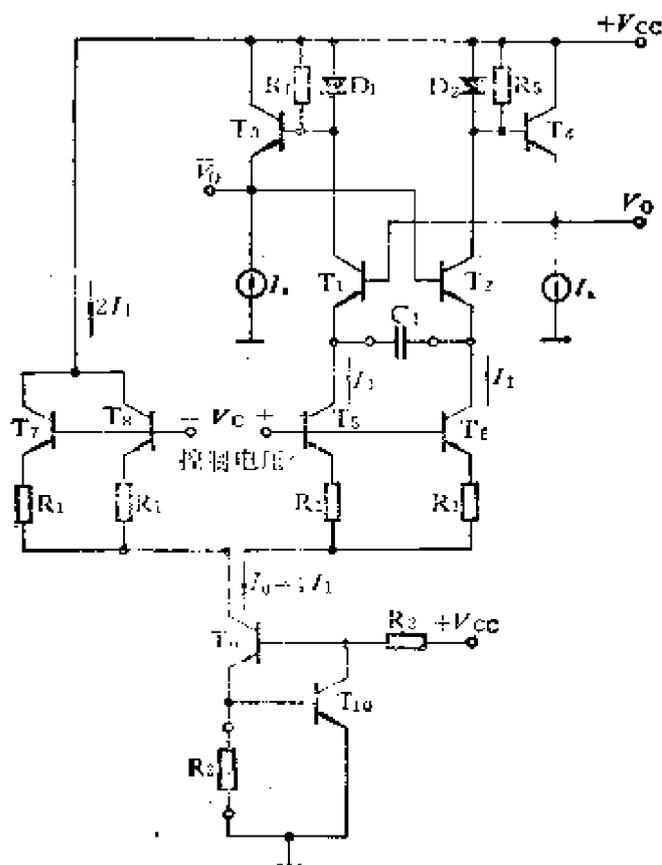


图6-13 具有温度补偿的全NPN射极耦合振荡器

于是

$$I_1 = \frac{V_D}{4R_2} \quad (6-23)$$

将式(6-23)代入式(6-20), 得

$$f_0 = \frac{1}{16R_2C_1} \quad (6-24)$$

由于确定频率的电流正比于 V_D , 故振荡频率 f_0 与 V_D 无关。选择 R_2 为一低温度系数的电阻, 可在 0°C 到 70°C 的范围内, 直至 5MHz 的频率稳定度可达到 $\pm 300\text{ppm}/^\circ\text{C}$ 。

下面分析在控制电压 V_c 的作用下, 振荡频率发生变化的情况。如果 V_c 按图中所标示的极性增大, 则 T_6 、 T_8 的电流增大, 而 T_7 、 T_9 的电流则减小同一数值, 总的电流保持为一常数值 I_0 , 即通过 T_8 的电流。在 V_c 作用下, 振荡部分每一个管产生的电流变化量

$$\Delta I = \frac{V_c}{2R_1} \quad (6-25)$$

利用式(6-20)可得频率变化量

$$\Delta f = \frac{\Delta I}{4C_1V_D} = \frac{V_c}{8C_1R_1V_D} \quad (6-26)$$

由上式可以看出, 由控制电压所产生的频率变化仍与 V_D 有关, 而并没有得到补偿。

下面讨论第二种消去 V_D 对振荡频率影响的方法。图6-14表示出一个采用这个方法的电路。组成正反馈环的器件是 T_1 、 T_2 、 T_{16} 、 T_{20} 、 T_{11} 、 T_{12} 、 T_7 和 T_8 。 T_3 和 T_4 分别为 T_1 、 T_2 的发射极恒流源。 T_{16} 和 T_{18} 则是 T_1 和 T_2 的集电极有源负载。 T_9 和 T_{10} 是 T_{20} 和 T_{19} 的有源负载。 T_{15} 、 T_{16} 、 T_{17} 、 T_{18} 组成电流镜, 使 T_1 加 T_2 的电流和(也就是 T_3 加 T_4 的电流和) I_1 与 T_9 加 T_{10} 的电流和相等, 因为 T_9 与 T_{10} 的发射极接地, 于是将 T_3 和 T_4 的发射极钳至地电位, 这样电流 I_1 的值为

$$I_1 = \frac{V_{BE}}{R_1} \quad (6-27)$$

而与温度无关。通过适当设计，可以使 T_6 和 T_8 的发射极接近地电位，于是

$$I_2 = \frac{V_{BE}}{R_2} \quad (6-28)$$

也与温度无关。

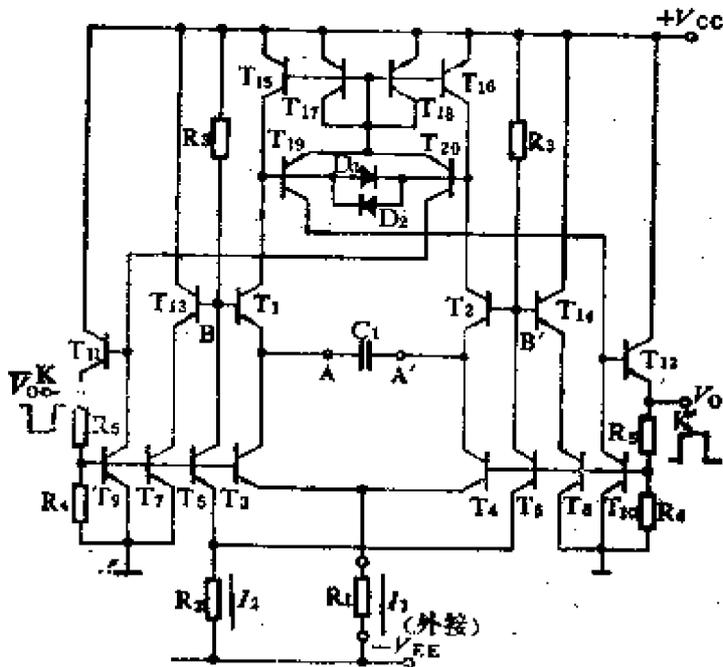


图6-14 稳定的低频射极耦合多谐振荡电路

上述两个电流与温度关系很小，是振荡频率与温度关系很小的保证，下面予以解释。

图6-15示出振荡半个周期的等效电路。图中将处于截止状态的器件的连接线用虚线描画。由于 T_6 不导通，略去 T_1 的基极电流，B点电位接近 V_{CC} ， T_8 导通， B' 的电位为

$$V_{B'} = V_{CC} - I_2 R_3 \quad (6-29)$$

此时 T_1 的发射极电位为 $V_{CC} - V_{BE}$ ，流过电容 C_1 的电流为 I_1 ，其方向自左向右， A' 点的电位 $V_{A'}$ 以斜率 I_1/C_1 下降，当其到达比式

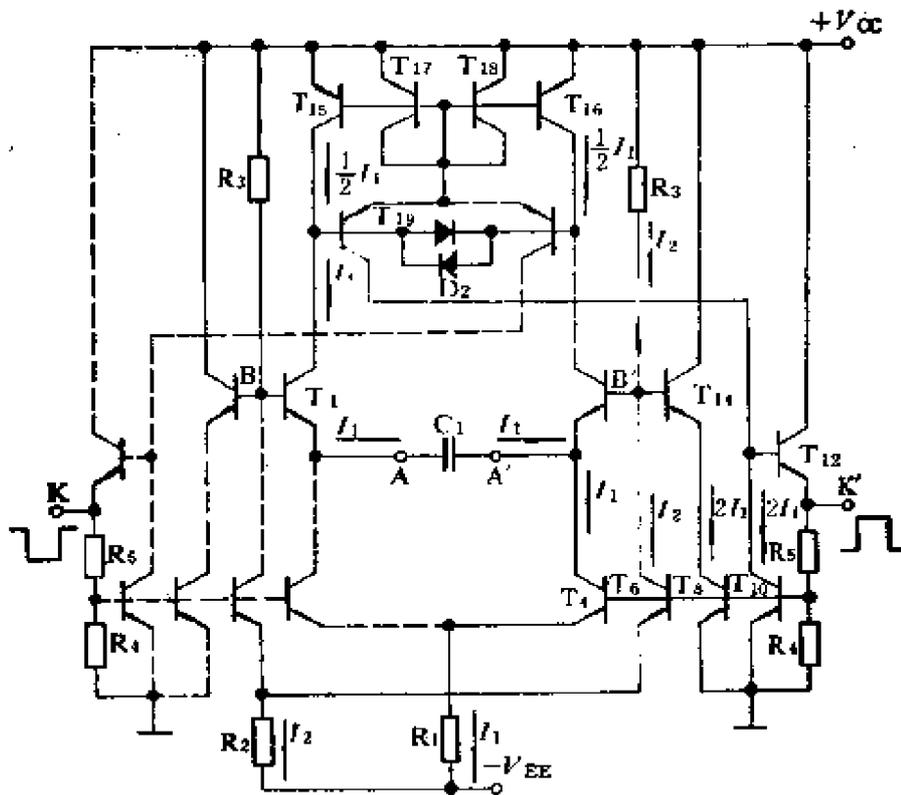


图6-15 图6-14电路在振荡的半个周期的等效电路

(6-29)所示的 $V_{B'}$ 值低 V_{BE} 为止。当 $V_{A'}$ 到达此电位时， T_2 开始导通，电路中发生正反馈连锁反应，使 T_2 充分导通， T_1 截止，电路状态翻转。所有截止的晶体管（图6-15中用虚线连接）变为导通，而原来处于与之对称位置的导通管变为截止。 T_6 导通的结果，使 V_B 向下跳变 $I_2 R_3$ ，而 $V_{B'}$ 则因 T_6 截止而上跳 $I_2 R_3$ 。在随后的状态下，流过 C_1 的电流调转方向， V_A 以斜率 I_1/C_1 下降，直到 T_1 导通，然后重复下一个周期。可见，这个电路的输出波形和图6-12所示相同，只是纵坐标标尺比例因子不同而已。 AA' 之间电压波形的峰-峰值 $(\Delta V_A)_{pp}$ 为

$$(\Delta V_A)_{pp} = 2 I_2 R_3 \quad (6-30)$$

振荡的半周期 Δt 等于电容两端的电压摆幅除以锯齿波电压的斜率，即

$$\Delta t = \frac{\text{整个峰-峰摆幅}}{\text{锯齿波斜率}} = \frac{(\Delta V)_{p-p}}{I_1/C_1} = \frac{2 I_2 R_3 C_1}{I_1} \quad (6-31)$$

振荡频率 f_o 的表示式为

$$f_o = \frac{1}{T_o} = \frac{1}{2 \Delta t} = \frac{I_1}{4 I_2 R_3 C_1} \quad (6-32)$$

将式(6-27)及(6-28)代入上式, 得

$$f_o = \frac{R_2}{4 R_3 R_1 C_1} \quad (6-33)$$

总而言之, 就是决定充放电电压振幅的 I_2 与决定充放电速度的电流均基本上与温度无关, 故振荡频率基本上与温度无关。

在多数设计中, 常选定 $R_2 = 4 R_3$, 则式(6-33)化为

$$f_o = \frac{1}{R_1 C_1} \quad (6-34)$$

通常, R_2 和 R_3 集成在电路内部, 它们的比值容易保持为常数。 R_1 和 C_1 接在集成块外部, 用以设定频率。

图6-14所示电路可以在很宽的频率范围内保持十分高的温度稳定度(典型值可达 $\pm 20\text{ppm}/^\circ\text{C}$)。然而, 由于受到横向PNP管的频率特性的限制, 其最高工作频率只能是几百千赫。

§ 6-4 CMOS张弛振荡器

在第五章中曾讨论过, 用MOS工艺可以代替双极型器件完成许多模拟电路的功能。在各种MOS工艺中, 以CMOS工艺用于模拟电路设计最为合适。因为CMOS工艺容易制作有源负载, 获得高的电压增益。

这一节将介绍CMOS张弛振荡器的基本电路和设计考虑。这些电路对于单片数字系统中产生时钟或定时信号特别有用, 因为单片数字系统集成密度高, 要求采用MOS工艺。除此以外,

CMOS电路的功耗小，对于电池供电或携带式设备特别有利。

CMOS张弛振荡器可以用单个的CMOS倒相级作为放大单元构成。图6-16示出基本CMOS倒相级的电路及其传输特性。图中传输电压 V_{TR} 是电路输出改变状态的值，它同基本参数、门限电压、各器件载流子的迁移率以及互补器件 T_1 和 T_2 的相对几何尺寸有关。在典型的制造条件下，按特定比例选取器件的几何尺寸， V_{TR} 可以保持在 V^+ 的40~60%这样一个窄的范围内。在转换点传输特性的斜率，即相应偏置于 $V_i = V_{TR}$ 处的放大量可达40~50dB的数量级。因此，CMOS倒相级相当于一个在 $V_i = V_{TR}$ 处转换其状态的简单比较器。

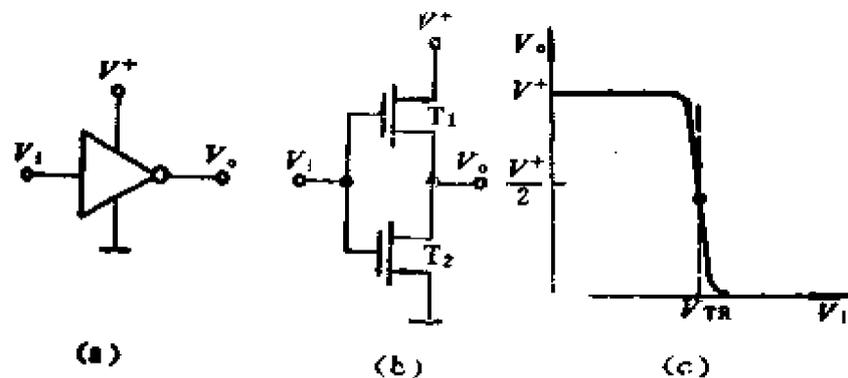


图6-16 CMOS倒相级作为放大器

图6-17所示简单的张弛振荡器电路采用了两个CMOS倒相级和一个外接RC网络。该电路的工作原理简述如下：由于倒相级A的输出直接驱动倒相级B的输入端，故两个倒相级的输出 V_{o1} 和 V_{o2} 在任何时刻都是反相。但倒相级B的输出是通过一个电容 C_1 而不是直接驱动倒相级A，故当电路状态跳变的瞬间可以实现两个倒相级的输入反相。可是由于倒相级A的输出通过一个电阻 R_1 连至它自身的输入端，这一通路力图使它的输入与输出电压趋于一致，破坏两个倒相级的输出和输入均保持反相的稳定状态。正是这样，电路中才产生自激振荡。下面进一步分析振荡波形。

我们从 V_{o1} 跳变到高电平的瞬间开始分析。在跳变之前 V_{o1} 为低电平，接近0， V_{o2} 为高电平，接近 V^+ ， V_{o3} 充电到等于 V_{TR} 。

跳变后, V_{O1} 为高电平, 接近 V^+ , V_{O2} 为低电平, 接近 0。
 V_{O3} 则因电容 C_1 两端电压不能突变, 随 V_{O1} 的跳变而变至 $V_{TR} + V^+$ 。此后电容 C_1 的下端在 V_{O2} 的作用下, 通过电阻 R_1 放电, 电位不断降低。略去倒相级 B 的输出电阻和倒相级 A 的输入电阻, 则放电的时间常数 $\tau_1 = R_1 C_1$ 。当电容 C_1 下端的电位下降到 V_{TR} 时, 电路中发生另一次正反馈连锁反应, 状态改变, 倒相级 A 截止, V_{O1} 输出高电平, 倒相级 B 导通输出低电平, 返回原来的状态。如此循环不已, 产生如图 6-17(b) 所示的波形。振荡频率可按指数充放电规律计算。

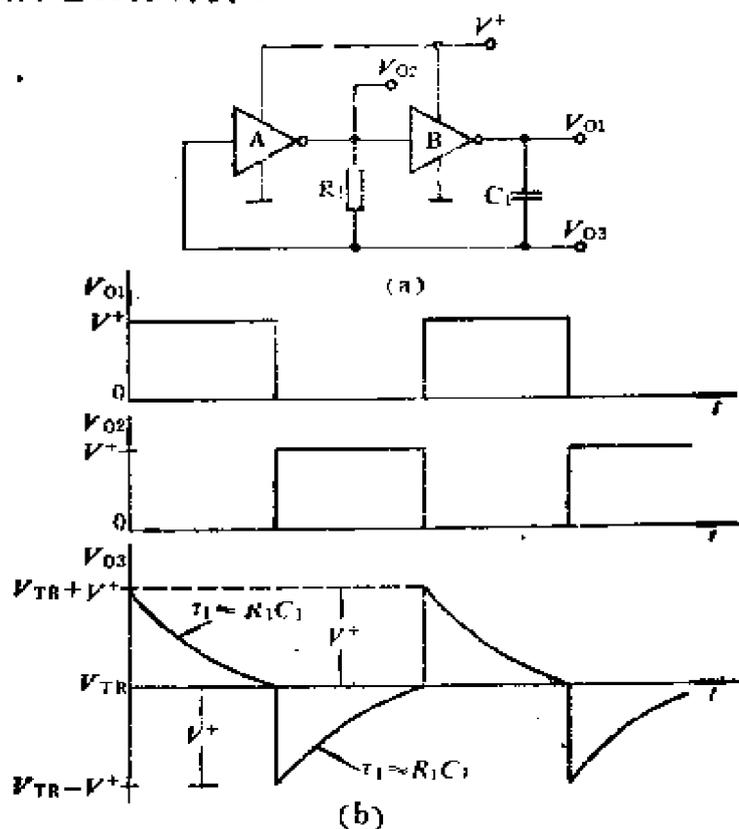


图 6-17 采用 CMOS 倒相级的简单的张弛振荡器电路及波形图

$$f = \frac{1}{R_1 C_1} \left(\frac{1}{\ln \left[\frac{(V^+ + V_{TR})(2V^+ - V_{TR})}{V_{TR}(V^+ - V_{TR})} \right]} \right) \quad (6-35)$$

设 $V_{TR} \approx 0.5V^+$, 则上式化为

$$f_0 \approx \frac{1}{R_1 C_1 \ln 9} = \frac{0.455}{R_1 C_1} \quad (6-36)$$

对低频运用 ($f < 100\text{kHz}$), R_1 的值可以选得足够大, 从而满足 $R_1 \gg R_o$, R_o 是 MOS 管导通时输出端的电阻。在这种运用条件下, 电路对 MOS 倒相器的参数便不大敏感, 因而具有较好的稳定性和精确度。当供电电压处于 $+5 \sim +15\text{V}$ 范围内, $f_0 < 100\text{kHz}$, 据报导, 典型电路特性为

$$\text{温度稳定度} = \frac{1}{f_0} \frac{\partial f_0}{\partial T} \approx -400\text{ppm}/^\circ\text{C}$$

$$\text{供电电压敏感度} = \frac{1}{f_0} \frac{\partial f_0}{\partial V^+} \approx +2\%/V$$

其中频率漂移的主要原因是 V_{TR} 随温度和电源电压而改变。

图6-17(a)所示简单CMOS振荡电路的频率稳定性, 可以通过用图6-18所示的高增益比较器代替简单的倒相器而得到很大的改进。图中 V_{TR} 可以从电路内部的分压器获得。

图6-18所示基本的CMOS比较器电路还可以用来作为构成图6-7和图6-5所示的基本RC张弛振荡器的积木单元。

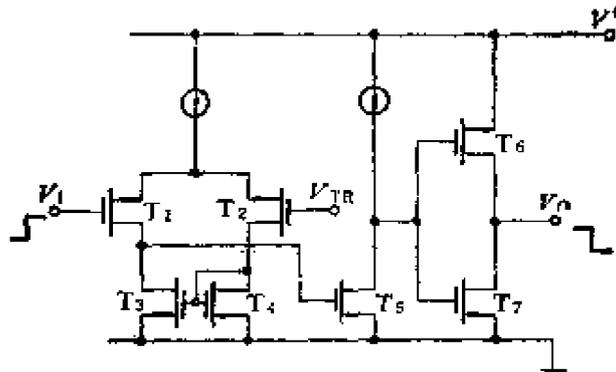


图6-18 典型的高增益CMOS电压比较器

图6-19给出一个CMOS张弛振荡器的简化电路图, 其振荡频率可由外给控制电流 I_c 来控制, 故该电路称作偏流控制振荡器, 它与上一节所介绍的射极耦合振荡器的工作原理类似。电容 C_1

交替通过 T_1 、 T_4 或 T_3 、 T_2 充放电，形成振荡。 T_1 、 T_2 和 T_3 、 T_4 两个CMOS倒相级和图中右下方的数字逻辑电路构成一个正反馈环。电路有两个暂稳状态。当 V_{O1} 为高电平， V_{O2} 为低电平时， T_1 、 T_4 导通。 T_4 导通将 B' 钳至地的电位，流过 T_B 的电流等于流过镜像管 T_A 的控制电流 I_C ，这一电流流过 T_1 对 C_1 充电，节点B的电位以斜率 I/C_1 上升。当B点电位到达倒相器的传输电压 V_{TR} 时，将给组成RS触发器的上面那个或非门输入高电位，使其翻转， V_{O1} 变低电位， V_{O2} 变高电位，于是 T_3 、 T_2 导通，将B点钳至地电位，节点 B' 的电位将以斜率 I_C/C_1 上升。当其上升到等于倒相级 A_2 的传输电压 V_{TR} 时，就给组成RS触发器的下面那个或非门输入一高电位，使其翻转，电路便恢复到原状态。

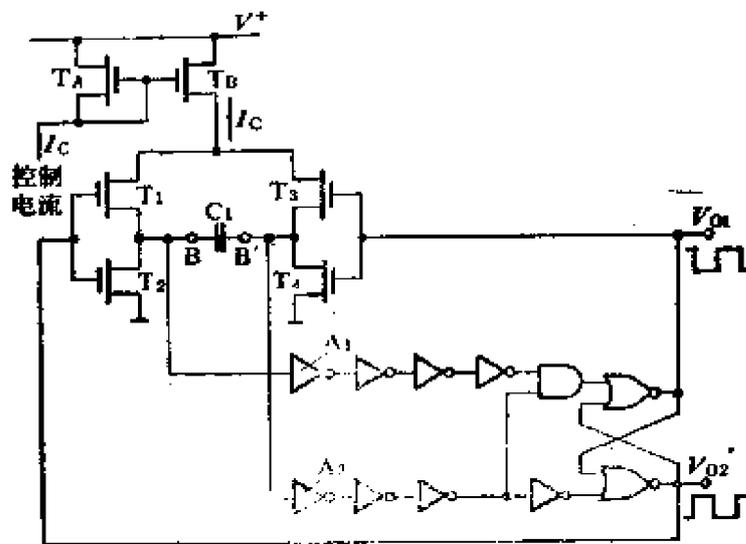


图6-19 偏流控制CMOS振荡器

振荡频率可以通过将电容 C_1 上的电压振幅除以充放电电压变化速率求得。当电路由 T_3 、 T_2 导通转换至 T_1 、 T_4 导通的前一瞬间，节点B的电位接近点 B' 的电位，节点 B' 的电位为 V_{TR} 。转换后的瞬间，节点 B' 的电位因 T_4 导通而钳至零。节点B的电位往负方向摆动。这一负电压使 T_4 漏极和衬底(N沟道MOS管的衬底接地)构成的二极管导通，将节点B的电位钳至比地低一个二极管正向

电压降，而到不了 $-V_{TR}$ 。于是电容 C_1 上电压的振幅是由 $-V_D$ （二极管正向电压降）至 $+V_{TR}$ 。半个周期时间

$$\Delta t = \frac{(V_{TR} + V_D)C_1}{I_C} \quad (6-37)$$

振荡频率

$$f_o = \frac{1}{2\Delta t} = \frac{I_C}{2(V_{TR} + V_D)C_1} \quad (6-38)$$

由式(6-38)可以看出，振荡频率与控制电流 I 成正比，有着良好的线性关系。

图6-19中和 A_1 及 A_2 串接的倒相器是用来提供附加增益，对电容两端输出的缓慢变化的锯齿形电压进行整形，加快其前后沿的变化率，以便对RS触发器进行置位与复位。然而它们也增加了四个倒相器的延迟时间。

当电源电压较高时，将有 $V_{TR} \gg V_D$ 。若同时有 $V_{TR} \approx \frac{V^+}{2}$ ，则式(6-38)简化为

$$f_o \approx \frac{I_C}{V^+ C_1} \quad (6-39)$$

图6-19所示电路的一个显著的优点是振荡频率与控制电流之间有着良好的线性关系，因而它十分适合应用于锁相环中。它的主要缺点是由于倒相器的传输电压 V_{TR} 与温度有关，因而它的温度稳定性不好。 V_{TR} 具有接近 $-800\text{ppm}/^\circ\text{C}$ 的负温度系数。除非采取温度补偿， f_o 将有很大的正温度系数。

§ 6-5 张弛振荡器的限制

6-5-1 高频容限

张弛振荡器工作频率往高端扩展所受到的限制是电路中的开关延时。开关延时取决于所用的电路结构、器件的开关速度、内

部电流大小以及寄生电容。

开关延时效应可以用图6-20所示恒流充电三角波振荡电路的几种情况来说明。然而，这些基本结论对所有张弛振荡器都是适用的。在理想情况下，略去开关的延时，振荡频率 f 正比于充电电流，反比于定时电容 C_1 的容量和整个电压摆幅（亦即迟滞电压） V_H ，如式(6-14)所示。导出这个式子时，假定电压到达摆动的端点（即三角波的峰值）时，电流方向可立即改变。在实际设计中，当电流改变方向时，包含一有限的开关延时 t_s 。这一开关延时效应如图6-20所示，图中三角波尖峰处圆圈中的部分加以放大，以说明两种极端情况：

(1) 充电电流在转换延迟时间 t_s 结束前，并不反向，且维持继续流通。其结果在每一个三角波的峰点，造成总的延迟时间为 $2t_s$ 。

(2) 转换一开始，充电电流立即停止，转换时间结束，电流即反向。其结果是在每一个三角波的峰点造成延迟时间 t_s 。

因此，振荡总的周期对于第一种情况增加 $4t_s$ ，而对于第二种情况增加 $2t_s$ 。从以上分析，可得出实际的频率表示式为

$$f_1 = f_0 \frac{1}{1 + f_0 t_s \gamma} \quad (6-40)$$

常数 γ 的变化范围为

$$2 \leq \gamma \leq 4 \quad (6-41)$$

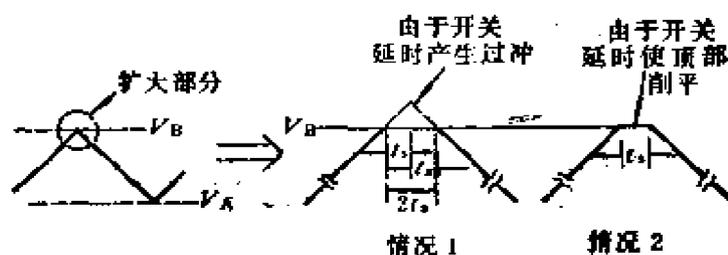


图6-20 转换延迟对振荡波形与频率的影响

γ 的上限和下限分别相应于情况1与情况2，在式(6-40)中 f_1 是

实际得到的频率，而 f_0 是假定转换时间为零的理想情况下的频率。

在导出式(6-40)时，为了简化，假定在三角波的正峰和负峰处，转换的延迟时间是相等的。

在实际电路中，在转换点处的真实波形介于图6-20所示的情况1和情况2之间，而比较接近情况1(即 $\gamma = 4$)。因此，可以定义一个假想的最高振荡频率 f_{max} ，它由式(6-40)中的转换延迟时间确定

$$f_{max} = \frac{1}{\gamma t_r} \quad (6-42)$$

在图6-6所示张弛振荡器电路中，转换信号经历了较长的反馈通道，在通道中还用了横向PNP管。根据所采用的电路结构和使用的偏流电平不同， t_r 的典型值从50至200ns。对图6-14所示的射极耦合振荡器，由于出现横向PNP晶体管也是这样。因此，假定典型的 t_r 值为100ns， $\gamma = 4$ ，就得到 $f_{max} = 2.5\text{MHz}$ 。

对图6-10所示全NPN射极耦合多谐振荡器，转换信号的反馈通道很短，而且开关器件不进入饱和。因此，典型的 t_r 值可保持在3~5ns的范围内，电路的理想化最高振荡频率范围为50~100MHz。

必须指出，式(6-42)所表示的 f_{max} 值是高度理想化的，因为我们假定迟滞电压为零。由于频率准确度和稳定度的需要，限制了实用的张弛振荡频率只能是 f_{max} 的10~20%。

6-5-2 温度稳定

在集成振荡器的设计中，振荡频率的温度稳定性是必须着重予以考虑的问题之一。在一般的LC调谐振荡器中，频率稳定主要由外接的LC振荡回路或石英晶体的特性确定，集成电路对温度稳定性没有多少影响。在张弛振荡电路中，情况就不同了。集成电路内部的电流大小以及门限电压，如同外接电路一样，对振荡的温度稳定性有着很大的影响。

在说明多谐振荡器的温度稳定性时，人们经常只涉及集成片的温度漂移，而将外接定时元件的温度系数撇开不管。这样做是便于设计者集中注意力来减小或消除集成块本身的漂移源，而与使用者所接外部元件无关。在以下的讨论中，我们只讨论集成块内部的漂移源，而不涉及外部定时元件产生的温度漂移。

单片张弛振荡或多谐振荡电路中，有四个影响温度稳定性的因素：

1. 内部充放电电流的温度稳定性

在指数律锯齿波RC振荡的情况（参看图6-1），充放电电流的大小直接由外接电阻 R_1 和 R_2 确定。假定外部元件是理想的（即温度系数为零），则内部充放电电流对温度不敏感。然而，在恒流振荡电路中，通过一个电压-电流转换级，将外部电压变换为内部电流，间接地确定充放电电流，这将产生附加的漂移。经过精心设计，附加漂移在低频时可以保持低于100ppm/°C。

2. 施密特触发器门限的稳定性

由于振荡频率反比于施密特触发器的迟滞电压 V_H ，因此， V_H 的任何温度漂移，将导致同样大小的相对频率漂移。注意到 f 反比于 V_H ，因而二者的漂移极性相反， V_H 的正温度系数造成 f 的负温度系数。在第一节中所讨论的RC振荡器， V_H 的温度稳定性取决于两个不同的原因：

（1）基准电压 V_A 和 V_B 的稳定性。典型的情况是这两个基准电压由电阻构成的分压器确定，仔细地进行电阻分压器的版图设计，并保持流过电阻分压器的电流远大于比较器的输入偏流，则基准电压的漂移可保持在10~20ppm/°C范围以内。

（2）比较器失调电压。由于比较器的失调电压随温度而变，比较器的状态转换点也随温度而变，特别是比较器采用复合管输入级，或是具有较高的起始失调电压，这种变化更为明显。双极型比较器的失调是每个比较器为20~50 μ V/°C。在图6-6所示双比较器情况下，迟滞电压为2V，此时失调漂移会产生约

$\pm 50\text{ppm}/^\circ\text{C}$ 的频率漂移。因为各个比较器的失调漂移相对不变，故它们对振荡频率的稳定性的影响和对 V_H 的影响是相反的，例如图6-5中 V_H 增至 4 V，但由于比较器失调漂移造成的温漂减至 $25\text{ppm}/^\circ\text{C}$ 。可是，由于定时电容上电压摆幅增大，将降低可能达到的最高振荡频率，这又是一个缺点。图6-10所示电路， V_H 直接正比于 V_{BE} ，其变化为 $-2\text{mV}/^\circ\text{C}$ ，相应产生的频率漂移约为 $+3300\text{ppm}/^\circ\text{C}$ [参看式(6-21)]。

3. 比较器偏流与漏电流

在定时端（图6-5）节点A的任何结的漏电流或比较器的输入电流，都将加入充放电电流或从其中减去，从而引起频率误差。通常，结的漏电流保持在毫微安范围，而比较器的偏流在几百毫微安的范围。因此，它们对频率精确度和频率漂移的影响可忽略不计，因为定时电流总是处于 $\geq 10\mu\text{A}$ 的范围。比较器的偏流的影响，在双比较器电路中，通过设计时适当选择比较器的极性，可使其减至最小。例如在图6-5中，与定时端相连接的比较器输入端，在电压摆动不超过上门限电压和不低于下门限电压时，这些输入端相当于断开。只是在振荡波形到达其极端值时的很短转换时间 t_c 内，才有输入偏流。这就是将上比较器和下比较器分别设计为NPN和PNP型输入级，如图6-6所示。

4. 转换延时的温度系数

由6-40式可以看出，当 $\gamma f_0 t_c$ 接近 1 时，内部转换延时对实际振荡频率 f_1 的影响很大。当 $\gamma f_0 t_c \ll 1$ 时，式(4-40)可近似地表示为

$$f_1 = f_0 (1 - \gamma f_0 t_c) \quad (6-43)$$

将式(6-43)对 T 取导数，可得

$$\frac{1}{f_1} \frac{\partial f_1}{\partial T} = - \frac{f_0}{f_{m.s.s} t_c} \frac{1}{\partial T} \quad (6-44)$$

式中 $f_{m.s.s}$ 是振荡器假想的最高频率，其定义为式(6-42)。

通常，转换延迟具有很大的正温度系数，在 $+2000\text{ppm}/^\circ\text{C}$

的数量级，主要由于寄生储存时间的影响以及与电路中各节点寄生电容串联的电阻的温度系数。即使在等于 f_{max} 的10%频率，转换延迟造成的频率负温度系数也约为 $-200\text{ppm}/^\circ\text{C}$ 。当频率升高时，漂移会更大一些。

在推导式(6-43)和(6-44)两个近似式时，我们其实假定了电压摆动至正和负这两个峰值时的转换延时是相等的。这一点对射极耦合多谐振荡器是适用的，但对图6-1和图6-7所示的一般充放电振荡器就不适用了。对于精确的设计，必须分别对每一个门限的转换延时进行分析，将它们相加，并代入式(6-40)和(6-43)中计算。

6-5-3 结论

从以上关于频率限制和温度漂移特性的分析，可得出关于实际的集成振荡电路的下述结论：

(1) 对转换延时可以忽略的低频率($f \leq 100\text{kHz}$)RC张弛振荡器，经仔细设计，在信号通路用横向PNP管，其温度稳定性可以保持在 $\pm 100\text{ppm}/^\circ\text{C}$ 的范围内。目前已生产出在这一频段内、温漂 $\leq 50\text{ppm}/^\circ\text{C}$ 的几种集成振荡器，它们是XR2206，XR2207及XR2209单片振荡器，属于E_{xxx}系列。它们采用图6-14所示电路形式。

(2) 高频运用时的频率稳定性主要取决于振荡器反馈环内的延时。图6-10所示全NPN射极耦合多谐振荡电路，是目前唯一具有足够低的转换延时，可运用于高于10MHz的电路。遗憾的是由于 V_{BE} 与内部门限电平有关，因而它的温度稳定性很差。采用图6-13所示的温度补偿，可以在频率高达10MHz时，保持 $\pm 600\text{ppm}/^\circ\text{C}$ 以内的稳定度。

习题及思考题

1. 为什么张弛振荡器比正弦波振荡器更适合于做成单片集成电路？

2. 采用图6-1所示电路, 给定 $V_{CC} = 12V$, 要求 $V_A = 4V$, $V_B = 9V$, 振荡频率 $f = 10kHz$ 。确定定时元件 C_1 、 R_1 、 R_2 之值。并计算时间 T_1 和 T_2 之值。

3. 采用图6-3所示电路, $V_{CC} = 12V$, $R_A = R_B = R_C = 5k\Omega$, 要求振荡频率 $f = 5kHz$, 试确定定时元件 C_1 、 R_1 和 R_2 之值。

4. 为什么双比较器型的RC张弛振荡器的迟滞电压可以做得比单比较器型的稳定一些?

5. 采用图6-8所示电路形式。补上比较器和电流源的具体电路。设计一个 $f = 10kHz$ 的振荡器, 规定 $I_2 = 2mA$, $I_1 = 0.5mA$ 。确定电路中其他定时元件之值。

6. 试画出图6-10节点A和A'对地的波形。

7. 图6-13表示的电路: (a) 要求中心振荡频率 $f = 100kHz$, 规定 $I_0 = 100\mu A$, $V_{CC} = 12V$, 请确定元件 R_2 、 C_1 之值, (b) $R_1 = 5k\Omega$, 当 $V_C = 3V$ 时, 求频偏。

8. 图6-14所示电路, 若 $R_3 = 10k\Omega$, 要求振荡频率 f 从 $10Hz$ 变至 $1MHz$, 合理选择元件 R_1 、 R_2 和 C_1 之值。

9. 图6-17所示电路中, 将电路中的放大器用高增益比较器取代, 并将电流源符号用MOS管替代。

10. 证明图6-17的振荡频率如式(6-35)所示。

第七章 集成稳压器

稳压器的功能是提供一个电压为某一指定值的恒定电源。通常它是另一电路系统的供电电源，故又称作稳压电源。对稳压电源的主要要求是：当稳压电源的供电电源和负载在一定范围内变化时，它的输出电压应保持不变。

目前，有两种集成稳压电源，一种是将串联式稳压电源，另一种是开关式稳压电源。串联式稳压电源是对输出电压的变化进行采样，经放大后，控制串联在输入电压与输出电压之间的一个称为调整元件的功率晶体管，调节调整管两端的电压，使输出电压稳定，调整管工作于线性区。开关式稳压电源则是将输出信号采样后，经过变换，去控制与负载串联或并联的开关的导通与截止期。然后利用电感储能元件将脉冲电流转换为负载中连续的稳定电流。

§ 7-1 基本的串联式稳压器

7-1-1 工作原理

图7-1为基本的串联式稳压器简化方框图。由图可以看出这

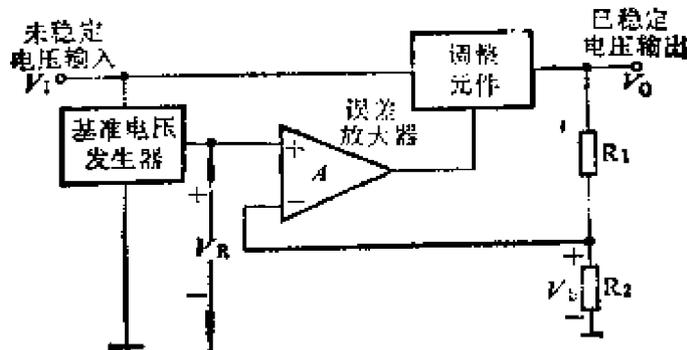


图7-1 串联稳压器简化方框图

是一个反馈系统。如果将它看成一个负反馈放大器，则比较放大和调整管构成基本放大器，不稳定电源为供电电源电压，基准电压为输入信号，稳定电压为输出信号， R_1 和 R_2 组成的分压器为反馈网络。

设比较放大器连同调整管在内的放大倍数——即系统的开环放大倍数为 A ，反馈系数为 $B = \frac{R_2}{R_1 + R_2}$ ，根据反馈放大器的基本理论，则输出电压为

$$V_o = \frac{AV_R}{1 + AB} \quad (7-1)$$

实际电路中满足 $AB \gg 1$ ，故

$$V_o \approx \frac{V_R}{B} = V_R \frac{R_1 + R_2}{R_2} \quad (7-2)$$

图7-2示出一个简单的串联稳压电路。放大器通常是一个单级差动放大器，其开环增益约为60~70dB。基准电压通常是一个具有温度补偿的齐纳基准电压（参看图2-14）或带隙基准电压（参看图2-16与2-17）。由这些电路获得的 V_R 典型值约在1.2~

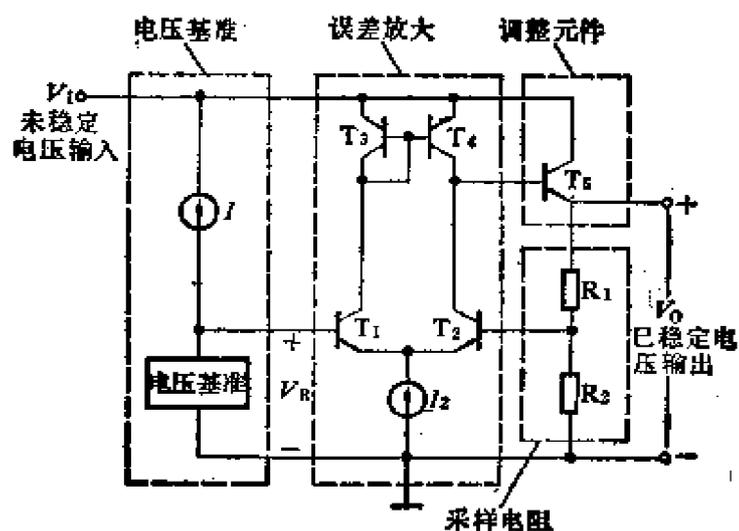


图7-2 实际串联稳压器简化电路

2.5V的范围内，其温度系数为30~100ppm/°C。

调整元件通常是一个能提供大电流的晶体管。在图7-2中就是 T_6 ，有时用两个管按达林顿形式连接，为的是将比较放大器的输出电流放大到足以提供负载所需之值。

7-1-2 负压稳压器

将图7-1所示串联稳压电路中的供电电源电压极性倒过来，同时将PNP大功率管作调整管，就可以得到负压稳压电源。但是，在单片集成电路中，大功率PNP管的特性不好，所以这种方法不可取，较少的情况是采用复合PNP-NPN管作调整管，用一个小功率PNP管和一个大功率NPN管等效一个大功率PNP管。但更多的情况是采用NPN管接成达林顿电路作为调整元件，从它的集电极取得输出电压，如图7-3所示，它和图7-1的另外一个不同点是基准电压 V_R 和采样的反馈电压加到放大器的输入端时对调了一下端子的极性，以补偿调整元件引入的180°相移。

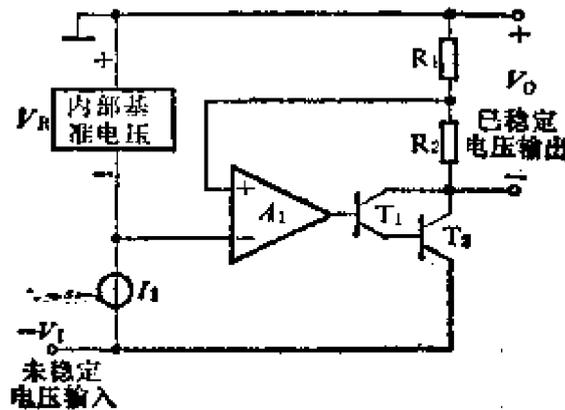


图7-3 负电压稳压器简化方框图

在负电压稳压器中，由于输出电压取自调整管的集电极，故开环输出电阻 R_o 要比正电压稳压器高一些。但是，如果增大大部分的放大倍数，闭环输出电阻仍可做得很低。实际上，调整

管接成集电极输出，而且本身就在反馈环以内，比起正电压稳压器中调整管接成射随器来，放大倍数要大一些。不过，由于放大部分级数增多，放大倍数加大，为防止自激而采取的频率补偿措施也要困难一些。

7-1-3 双踪稳压器

在某些电路应用中，需要两个对称的正、负供电电源，要求它们在数值上相等，极性相反。并且当市电网电压变化和负载变化时仍能保持对称，这种电源在模拟电路中有着极为广泛的应用，例如在运算放大器、相乘器以及许多数据转换电路中。

从不稳定的正压和负压供电电源，产生对称的输出电压值为 $\pm V_0$ 的稳定电压的电路，称为双踪稳压器。图7-4示出采

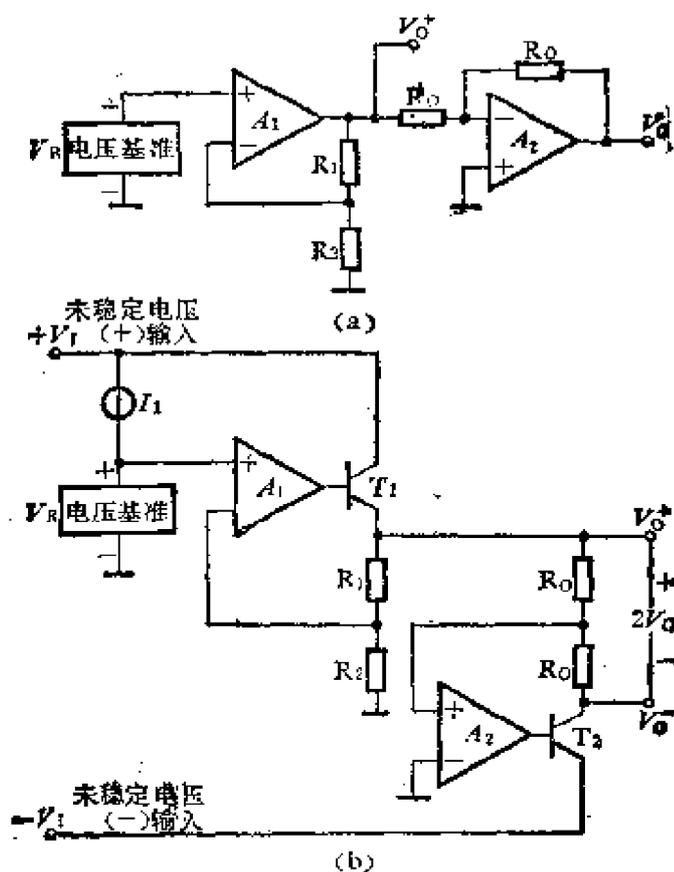


图7-4 双踪稳压器

用一个固定基准电压,产生双踪稳压输出的原理图及简化方框图。该图是将正电压稳定电压倒相,以获得负电压稳定电压。当然,也可以先产生负稳定电压,然后将其倒相,以获得正稳定电压。

由图7-4可得

$$V_0^+ = V_0^- = V_R \frac{R_1 + R_2}{R_2} \quad (7-3)$$

7-1-4 主要性能参数

稳压电源总是希望输出电压保持在一个常数值上。实际上,因为电网电压、负载条件和环境温度等的变化,使输出电压 V_0 或多或少会发生变化,稳压器性能参数就是表征稳压器性能优劣的一些参数。下面介绍几个主要性能参数。

1. 电压调整率 S_V

电压调整率表示在负载电流 I_0 和环境温度保持不变时,输出电压的相对变化与对应输入电压相对变化之比。即

$$S_V = \frac{\Delta V_0 / V_0}{\Delta V_1 / V_1} \Big|_{\substack{\Delta I_0 = 0 \\ \Delta T_0 = 0}} \times 100\% \quad (7-4)$$

它表征稳压器在输入电压变化时,维持电压恒定的能力。 S_V 直接与基准电压相对于输入电压的灵敏度有关,由式(7-1)

$$\begin{aligned} \Delta V_0 &= \frac{A \Delta V_R}{1 + AB} \\ \therefore \frac{\Delta V_0}{\Delta V_1} &= \frac{\Delta V_R A}{(1 + AB) \Delta V_1} \approx \frac{\Delta V_R}{\Delta V_1} \frac{1}{B} \end{aligned} \quad (7-5)$$

2. 输出电阻 R_0

当输入电压 V_1 和环境温度保持不变时,输出电压的变化与相应的负载电流变化之比,即

$$R_0 = \frac{\Delta V_0}{\Delta I_0} \Big|_{\substack{\Delta V_1 = 0 \\ \Delta T_0 = 0}} \quad (7-6)$$

R_o 越小, 表示负载条件变化时, 输出电压的稳定性越好。因为串联型稳压器实际上是电压并联负反馈电路 (参看图7-2), 所以输出电阻

$$R_o = \frac{r_o}{1 + AB} \approx \frac{r_o}{AB} \quad (7-7)$$

式中 r_o 是调整元件的输出电阻。

3. 电流调整率 S_I

电流调整率表示在输入电压 V_I 和环境温度不变时, 负载电流 I_o 在某一范围内变化引起的输出电压的相对变化, 即

$$S_I = \frac{\Delta V_o}{V_o} \Big|_{\substack{\Delta V_I=0 \\ \Delta T_o=0}} \times 100\% \quad (7-8)$$

它表征在负载条件变化时, 电路维持输出电压恒定的能力。它直接与稳压器的输出电阻有关:

$$\frac{\Delta V_o}{V_o} = \frac{\Delta I_o R_o}{V_o} \quad (7-9)$$

当负载电流从空载变化到满载时, 电流调整率的典型值为0.5%。

4. 纹波抑制比 S_R

它是输入纹波电压的峰-峰值 $V_{i,pp}$ 与输出纹波电压的峰-峰值 $V_{o,pp}$ 之比。

$$S_R = 20 \lg \left(\frac{V_{i,pp}}{V_{o,pp}} \right) \quad (7-10)$$

它表征稳压器对纹波的抑制能力, 通常是指对交流50Hz和100Hz而言, 它主要取决于稳压器的频率特性。

5. 温度系数 S_T

温度系数表示在输入电压 V_I 和负载电流 I_o 不变时, 输出电压的变化量与相应温度变化量之比, 即

$$S_T = \frac{\Delta V_o}{\Delta T_o} \Big|_{\substack{\Delta V_I=0 \\ \Delta I_o=0}} \quad (7-11)$$

§ 7-2 串联稳压器的保护电路

为了防止稳压器因过载而损坏，必须在电路上采取故障保护措施。单片串联稳压器中，采用三种不同的保护措施：①短路或限流以防止过载的保护；②防止输入、输出电压差超过允许值的保护(也称安全工作保护区)；③防止结温超过允许值的保护。在单片稳压电路的设计中，附加的无源或有源保护元件所增加的电路复杂性和成本通常都是不大的。这些保护电路都和稳压器的控制电路集成在同一块硅片上。

图7-5所示的串联稳压集成电路包含有上述三种基本保护电路。通常，输出调整管 T_o 可以是一个单管或者是一个达林顿连接的复合管，它由内部的电流源 I_B 驱动，比较放大器输出端和电流源 I_B 相连接，通过分流 I_B 的大小，以达到稳定或调节输出电压的目的。保护电路也对 I_B 分流，但是在正常工作情况下不工作。一旦电路到达故障门限值，保护电路立即动作，将 I_B 分流，以使调整管的功率限制在危险值以下。下面讨论三种保护电路的设计考虑。

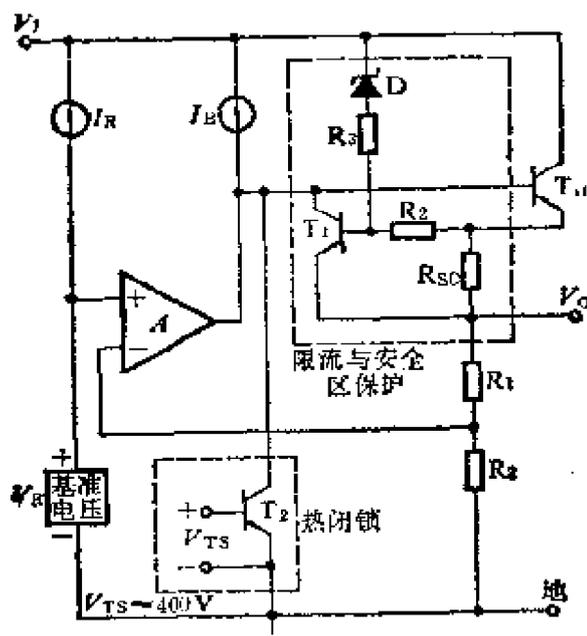


图7-5 典型的故障保护电路

7-2-1 限流或短路保护

串联式稳压电源的短路保护电路和第三章第五节介绍的输出级的短路保护电路相似,可以是无源元件,也可以是有源元件,但如果用无源元件限流,则必须在输出端串接一个较大的电阻,可是这样一来,会使稳压器的负载特性恶化。因此,几乎所有的串联式集成稳压器都采用有源元件作短路保护。

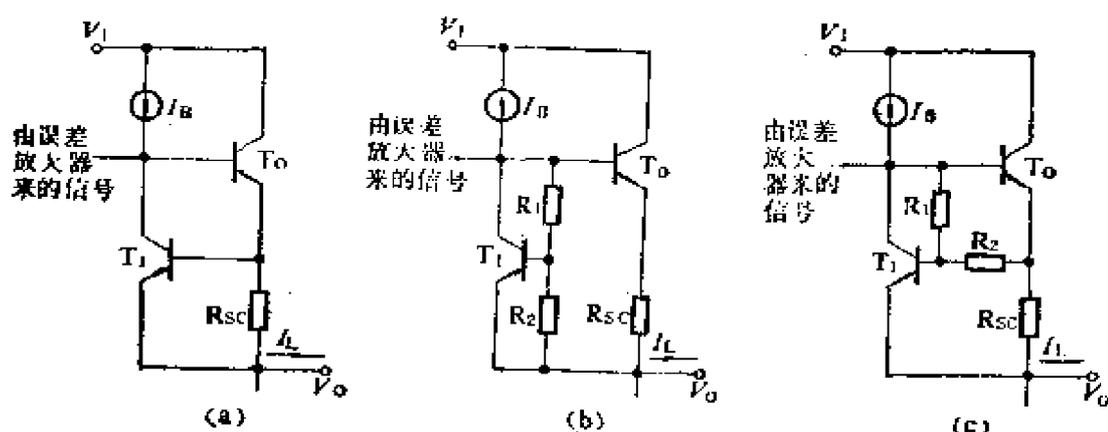


图7-6 不同的输出保护电路

图7-6示出几种用于串联式集成稳压器中的短路保护电路,它们的基本原理是相同的。流过输出管的总电流通过采样电阻 R_{sc} ,当其增大到一定值时, R_{sc} 上的电压就会使 T_1 导通, T_1 导通后便对 I_B 进行分流,阻止流过 T_0 的电流过分增大,将其限制在一个最大安全值。

$$(I_L)_{max} \approx \frac{V_{BE}}{R_{sc}} \quad (7-12)$$

这个电路的主要缺点是,电阻 R_{sc} 上的电压降应大到等于 T_1 的发射结导通电压,方能起到限流作用。由于这个电压降起着降低效率的不良影响,应该设法予以减小,为此,可以用一个分压器给 T_1 预先加上少许正向偏压,如图7-6(b)及(c)所示。这样,

使 T_1 导通所需的 R_{sc} 上的电压可小于发射结的导通电压 V_{BE} 。

在设计图7-6所示这一类型的有源限流保护电路时,要注意一点,这就是保护电路本质上是一个闭环系统,当负载很重,而且输出功率管采用达林顿连接形式,在电流达到限流值时,可能产生自激振荡。这个问题可以通过在 T_1 的集电极对地之间加一个补偿电容,或是减小达林顿调整管的电流增益来解决。减小达林顿调整管的增益的方法,是在其基极与发射极之间接一个旁路电阻。

7-2-2 转折限流

在大功率稳压电路中,如果突然的短路或过载延续时间较长,电路有可能因发热过甚而损坏。为克服这一缺点,大多数单片稳压器采用所谓“电流转折”机理的保护电路。它应用一个闭锁开关,将输出电流减至等于过载值的若干分之一。不言而喻,这种保护电路必须用有源元件限流,而且闭环系统的环路增益必须大于1方能形成闭锁开关。通常采集过载信号的敏感电阻是外接的,为的是便于使用者根据不同的运用情况来确定门限值。

图7-7示出一个转折限流的保护电路。该电路适用于通用稳

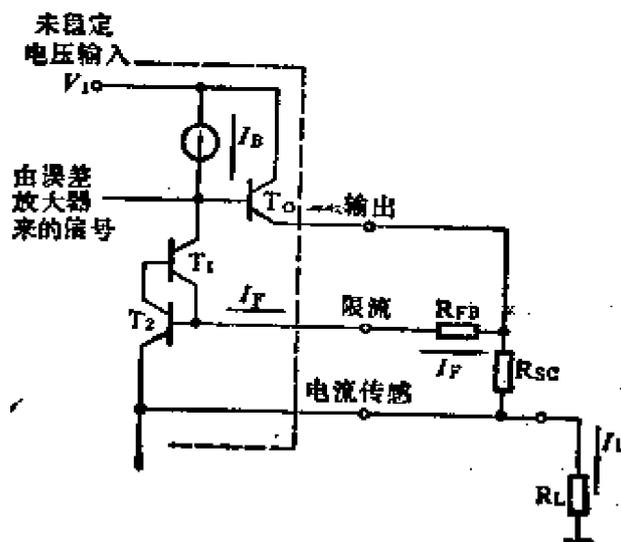


图7-7 电流转折短路保护电路

压器。横向PNP管 T_1 和NPN管 T_2 复合连接构成一个具有闭锁特性的敏感开关。当转折电阻 R_{FB} 为零时，这个电路便是一个基本的有源限流保护电路，限流的门限值等于 I_L 流经 R_{SC} 产生的电压降达到 V_{BE} 时的值。当在 T_2 的基极接入电阻 R_{FB} 后，则一旦 T_1 和 T_2 导通，将在 R_{FB} 上产生一个附加的电压，该电压与 R_{SC} 上的电压相加。这样，当 T_1 和 T_2 被触发导通后，它们可以在 R_{SC} 上的电压小于 V_{BE} 的情况下维持导通，亦即依靠 R_{FB} 上的附加电压，可以将负载电流限制在小于使 T_1 、 T_2 被触发导通之值 I_{max} 。

$$I_{max} = \frac{V_{BE}}{R_{SC}} \quad (7-13)$$

将负载电流 I_L “转折”至某一维持电流 I_{SC}

$$I_{SC} = I_{max} - I_F \frac{R_{FB}}{R_{SC}} \quad (7-14)$$

式中 I_F 主要是 T_1 的集电极电流，当增大转折电阻时，电流转折效应也就愈益显著。一旦电路进入电流转折工作模式，为使电路返回正常工作模式，必须加一外部复位措施，或使负载电流减至 I_{SC} 以下。在实际的设计中， T_1 通常是一个分裂集电极PNP晶体管，其中一个集电极和它的基极短接，作为可控增益晶体管运用。

7-2-8 安全区保护

无论是分立元件或是集成电路中的功率管，都可能发生二次击穿故障，导致器件损坏。为了保证不发生二次击穿，器件应工作于连续运用的安全区。图7-8示出一个说明功率管连续运用于安全区的例子。由图可以看出，在这个例子中，当 $V_{CE} = 5V$ 时，其电流容量为3A，而当 $V_{CE} = 15V$ 时，其电流容量减至1A，方能不致发生二次击穿的故障。

在设计电流容量超过若干安培的大电流稳压器时，通常均应

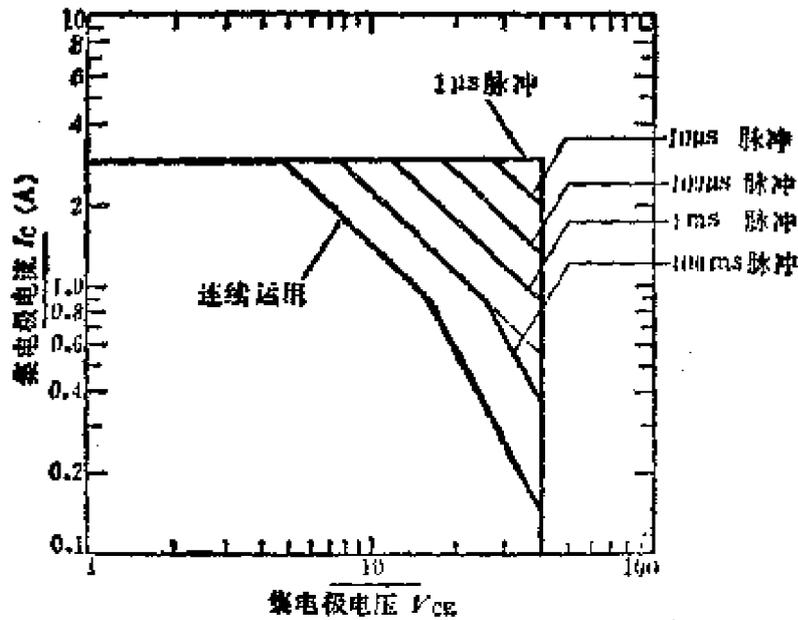


图7-8 3A、40V集成晶体管安全运用区

有一个工作于安全区的保护电路，保证功率管的工作点总是停留在安全区，特别要注意输入电压偶然出现意想不到的高电压。图7-9示出一个常用于大电流稳压器中的简单安全区保护电路。当输入电压 V_i 与输出电压 V_o 之差超过一定值后，稳压管 D_z 便被击穿，

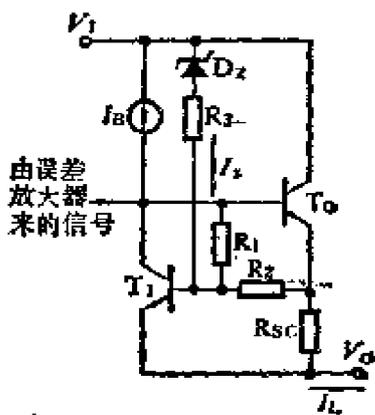


图7-9 安全区与短路综合保护电路

流过 D_z 的电流在 R_1 和 R_{sc} 上产生的电压对短路保护管 T_1 来说，是一个正向偏压。这个电压足够大时，将使 T_1 导通，从而分流 I_B ，对 T_o 进行限流。当 V_i 与 V_o 之差越大，也就是加到调整管 T_o 的 V_{ce} 越大，则 T_1 导通所需的流过 T_o 的电流在 R_{sc} 上产生的电压越小，也就是 T_o 的限流愈甚，从而达到保证 T_o 处于其安全运用区的目的。

值得指出的是：图7-9所示安全区保护与短路保护合而为一

的保护电路还有一个附带的优点。由于发射结的导通电压具有负温度系数，故当温度升高时， T_1 导通所需的 V_{BE} 减小，从而可在更小的电流门限值下进行限流。

7-2-4 热闭锁

为了保护大功率稳压器长期工作于高温下不致损坏，必须有热过载保护电路。双极型集成电路，硅片上的结温不得超过 $+200^\circ\text{C}$ ，在大多数双极型集成电路设计中，这一最高工作温度选在 $+150\sim 175^\circ\text{C}$ 。为了保证这一点，可以设计一个热闭锁电路，当硅片温度超过容许值时，电路自动将功率通路切断，直至硅片温度下降至安全区，或者外加一个复位信号，电路才又恢复工作。

在设计热闭锁电路时，通常利用二极管或三极管的结电压 V_{BE} 作为温度敏感元件。图7-5示出一个热闭锁电路的简化方框图。图中热闭锁晶体管有一个热稳定电压 V_{TS} ，典型值是在室温条件下为 400mV ，这个值不足以使 T_2 导通，但由于 V_{BE} 具有负温度系数，其值为 $-2\text{mV}/^\circ\text{C}$ 。当温度增至比室温高 $120\sim 150^\circ\text{C}$ 时，则 T_2 导通，将功率管的激励电流分流掉而使之截止。

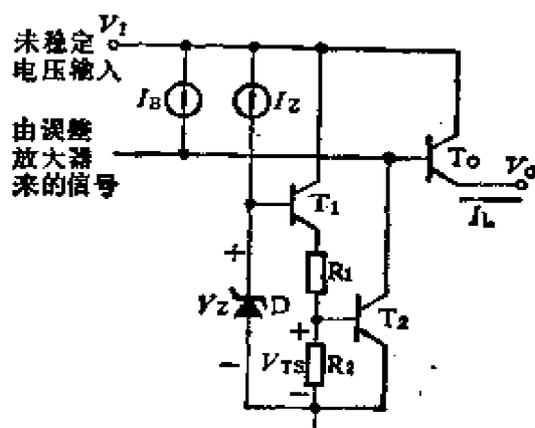


图7-10 热闭锁电路

图7-10示出一个典型的提供热闭锁电路中热稳定基准电压 V_{TS} 的电路。经过仔细设计，热闭锁温度可保持在设计值的

$\pm 10^{\circ}\text{C}$ 范围内。在版图上，通常将热闭锁管安排在功率管旁，因为这里是硅片中温度最高的位置。

在负载电流超过 5 A 的串联型稳压电路中，由于硅片上的温度梯度较大，当发生过载时，简单的热闭锁电路在短时间内可能来不及反应。为了解决这个问题，有时采用所谓“温度梯度敏感”热闭锁电路，这种电路不但对绝对温度敏感，而且对硅片的温度梯度敏感。这种电路中采用了两个敏感元件，其中之一靠近功率管，另一个则远离功率管。这种电路比起仅有一个对温度敏感的元件的电路来，其响应速度要快得多。通常的热闭锁电路的时间常数达几分钟，而梯度敏感热闭锁电路的时间常数只有几十毫秒。

在设计热闭锁电路时，必须注意一点，这就是多数热闭锁电路在温度上应该有若干度的滞后，即热闭锁电路开始动作与复原之间要相差几度。或者是发生热闭锁后，需要外给一个复位信号，方能使其复原，以免在热闭锁温度附近产生热振荡。这种热振荡一方面会破坏电路的正常工作，另一方面，由于硅片和封装管壳各部分的温度系数不同，还会在硅片和管壳的接口处产生附加的应力。

§ 7-3 实际串联稳压器电路

串联型集成稳压器广泛地用于各种电子设备与仪器中，其种类有固定输出稳压器、输出可调式稳压器以及具有正、负输出电压的高精度稳压器等。这一节着重分析一种固定输出集成稳压器 $\mu\text{A}7800$ 系列的基本工作原理及其性能指标，作为前面分析的一个实例。

在许多场合，只要求一定的标准化电源，如逻辑电路需要 +5V 电压，某些电路则要求 +6V，+9V，+12V 和 +15V 电压等。 $\mu\text{A}7800$ 系列固定输出式集成稳压器正是提供这种标准化电源

电压的,其输出有 + 5 V, + 9 V, + 12 V, + 15 V, + 18 V 和 + 24 V。因为它的所有元件全部集成于一个芯片内,只有输入、输出和地三个外接端子,故称为三端固定输出式稳压器,使用时不用外接任何元件,非常方便。

7-3-1 $\mu A-7800$ 集成稳压器的的工作原理

图7-11(b)是 $\mu A7800$ 系列固定输出式集成稳压器的原理图

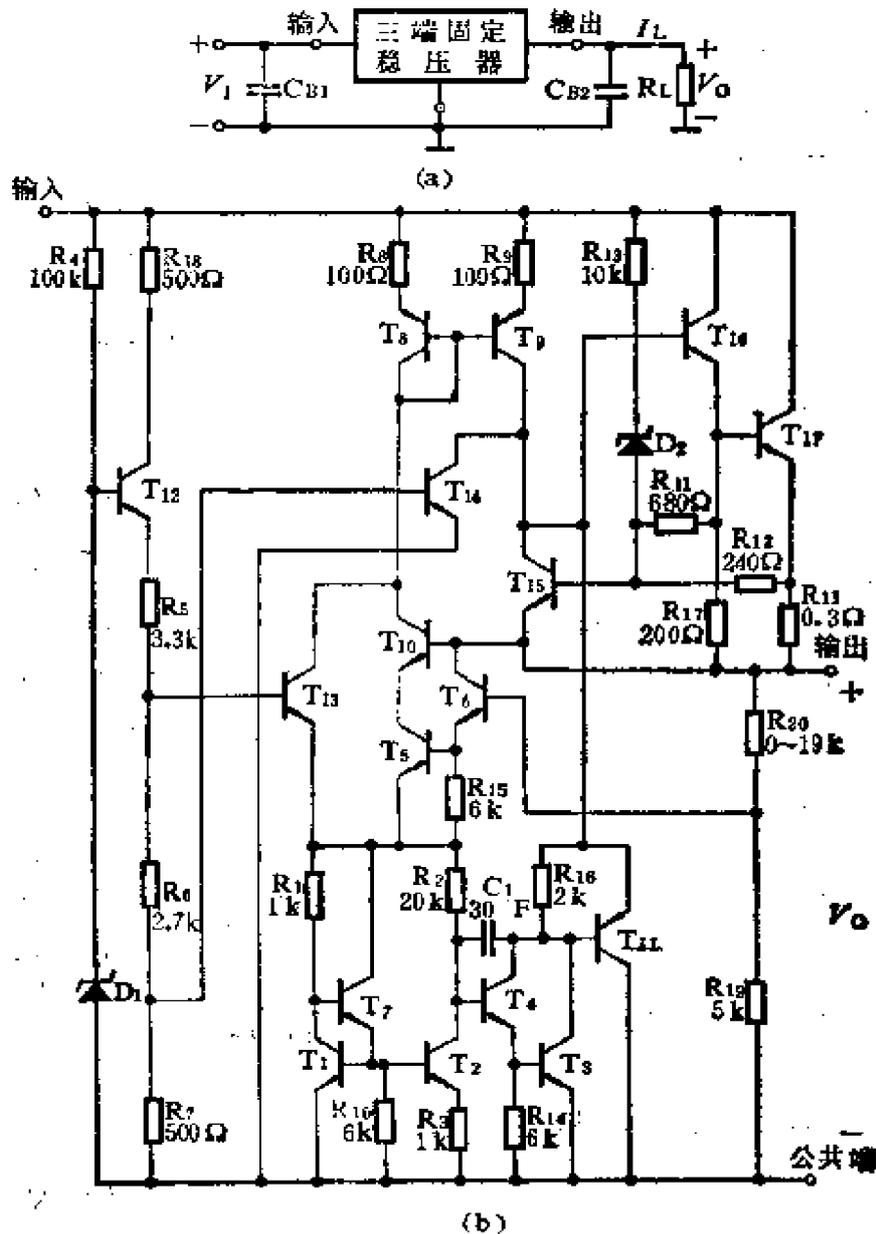


图7-11 $\mu A7800$ 系列固定输出式稳压器方框图及原理图

图，其负载能力大于1 A。

图中 $T_1 \sim T_7$ 构成带隙基准电压，即低压低噪声基准电压源，以保证基准电压的温度稳定性。此电压源给 T_6 的基极提供5 V基准电压。达林顿连接晶体管 T_3 、 T_4 又兼作误差放大器。横向PNP管 T_5 、 T_6 构成的电流镜为它的有源负载。当输出电压变化时， T_3 基流变化使 T_6 的集电极电平变化，控制调整管上的电压降，从而使输出电压保持稳定。横向PNP管 T_{11} 的作用是增大放大器的跨导，因为设计时可使 T_{11} 发射结的动态电阻远小于 R_{10} 的值，则 $\Delta I_{b_{11}} \approx \Delta I_{c_3}$

$$\Delta I_{c_{11}} = (1 + \beta_{11}) \Delta I_{b_{11}} = (1 + \beta_{11}) \Delta I_{c_3}$$

所以由于增加了 T_{11} ，使 T_3 的跨导增加至原值的 $(1 + \beta_{11})$ 倍。 T_{16} 和 T_{17} 构成达林顿连接晶体管作调整管， R_{10} 和 R_{20} 为采样元件，将输出电压的一部分反馈到 T_6 的基极。稳压器的输出电压

$$V_o = V_R \left(1 + \frac{R_{20}}{R_{10}} \right)$$

所以， R_{20} 的取值不同，得到不同的固定输出电压。例如， $R_{20} = 0 \Omega$ ， $V_o = V_R = 5 \text{ V}$ 。若 $R_{20} = 10 \text{ k}\Omega$ ， $V_o = 3V_R = 15 \text{ V}$ 。

图中 T_{16} 和 R_{11} 用作短路限流保护电路， R_{12} 、 R_{21} 、 R_{13} 和 D_1 为安全区保护电路（参看图7-9）， T_{14} 则用作热闭锁保护（参看图7-10）。这些电路前面已做过分析，这里不再赘述。

二极管 D_1 ， T_{12} 及其相连的电阻除给 T_{14} 提供偏置外，主要用来作为基准电压的启动电路，当电路接通电源后， D_1 首先建立起电压，使 T_{12} 和 T_{13} 导通，并激励电流镜 T_3 和 T_6 。当电路达稳定状态时，因设计的 T_{12} 的基极电位低于发射极，故呈截止状态，从而使工作电路部分与启动电路互相隔离。

7-3-2 $\mu\text{A}-7800$ 主要特性参数分析

稳压器的主要性能参数有电压调整率 S_V 、电流调整率 S_I 、输出电阻 R_o 、波纹抑制比 S_R 及温度系数 S_T 。这几个性能参数均可用

计算机模拟求出，尤其是电压调整率 S_V 和输出电阻 R_O ，使用特勒根伴随网络法求灵敏度的分析方法可以很容易地一次求出。下面是使用计算机电路分析程序在IBM-PC/AT机上计算的 $\mu A-7800$ 几个主要性能参数：

$$S_V = 0.2\% \quad S_I = 0.4\% \quad R_O = 10\text{m}\Omega$$

图7-12是 $\mu A7805$ 的输出特性。

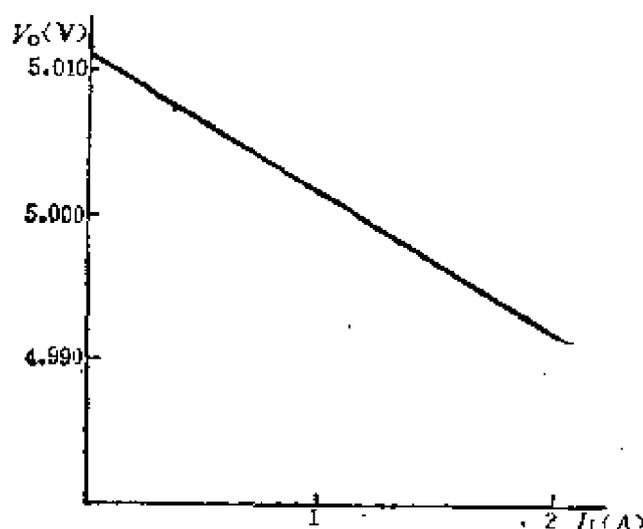


图7-12 $\mu A7805$ 的输出特性

§ 7-4 开关稳压电源

7-4-1 开关稳压电源的基本工作原理

开关稳压电源以其效率高而得到广泛的应用。开关稳压电源的工作原理和一般的串联型稳压电源的工作原理有很大的不同。在串联型稳压器中，调整管工作于线性区，利用其两端电压降的调节起到稳定输出电压的作用。在开关型稳压器中，调整管被当作一个控制开关，要么工作于截止状态，要么工作于饱和状态，利用其导通时间的长短，从而改变平均电流的大小，以起到稳定输

出电压的作用。

开关稳压电源的最重要的优点是它的工作效率远比串联稳压电源的高。这是因为开关电源中的调整管在导通时，总是处于饱和状态，而饱和状态下管压降很小，故消耗在调整管的功率很小。开关型稳压器的功率可达70~90%，而与稳压器的输入、输出电压之差基本上没有关系。而在串联型稳压器中，当稳压器的输入、输出电压差增大时，效率随之下降。例如一个串联型稳压器的输入电压为28V，输出电压为5V，则调整管上的电压降为23V，此时的效率仅有18%。可是同样工作条件的开关型稳压器，效率可达75%。

开关型稳压电源的另一个重要的优点是它的输出电压变化范围很广。既可以比输入电压低，也可以比输入电压高，还可以改变电压的极性。

开关型稳压电源的缺点是电路较复杂，而且需要外接电感或变压器。它会产生较大的噪声，输出的纹波电压较串联式稳压电源的大。另外，它对负载变化的瞬态反应较慢。在应用开关稳压电源时应注意到它是一个射频电磁波干扰源。解决这个问题的方法是采用一个低通滤波器，将电力线和稳压器隔离开来。然而，即使采用这些措施，在极其微弱信号处理的电路中，是不宜采用开关型稳压电源的。因为在这种情况下，对噪声特性的要求十分苛刻。

开关型稳压电源由三个基本部分组成：①开关元件，它通常是一个大功率晶体管；②控制电路，它确定开关元件开与关的时间；③输出电路，它担负将脉冲形式的输入功率变换为直流输出功率的任务。开关稳压电源可以分为三种类型：

- (1) 单端电感电路。
- (2) 二极管-电容电路。
- (3) 变压器耦合电路。

图7-13示出单端电感型开关稳压器的三种基本形式，这是用

得最多的输出电路形式。特别是在需要大的或中等的电流情况下，这种电路容易设计和控制。下面简述它们的工作原理。

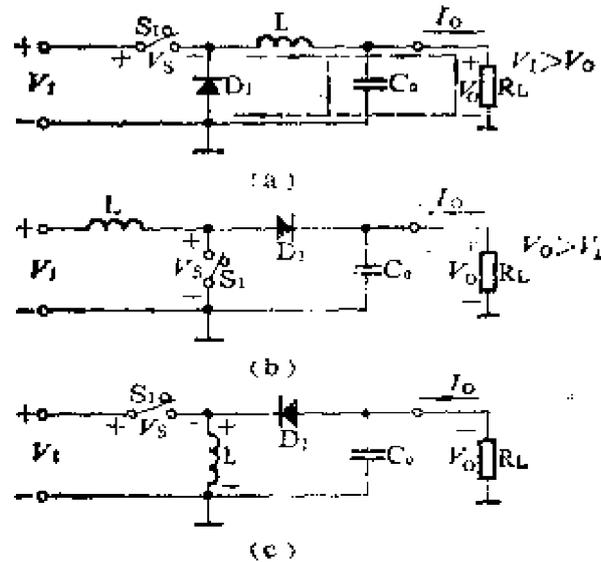


图7-13 电感型开关稳压器

对图(a)，当开关 S_1 合上时， V_1 输出的电流流入电感及与之串联的电容 C_0 及负载电阻 R_L 。当开关 S_1 断开时，储存于电感 L 中的磁能产生一如虚线所示的电流，使 C 和 R_L 中的电流不致立即消失。二极管 D_1 在开关断开后，提供电感中电流的通路，保持负载电流的连续，故又称续流管。因为在开关 S_1 合上时，输入电压 V_1 等于电感 L 上感应电压与负载电压之和，因而有 $V_1 > V_0$ 。

对图(b)， S_1 合上时， L 中流过大的电流，开关 S_1 打开，储存于电感中的能量，产生电流流经二极管 D_1 ，这时加在负载上的电压是 V_1 与电感 L 两端感应电压的代数和，故有 $V_0 > V_1$ 。

对图(c)， S_1 闭合时，流过 L 的电流增加，感应电压上正下负，二极管 D_1 截止。 S_1 断开时，流过 L 的电流减小，感应电压上负下正，二极管 D_1 导通，故负载上的电压 V_0 的极性与输入电压 V_1 的极性相对地而言是相反的。

图7-14所示为采用二极管-电容电路的开关型稳压器。这种

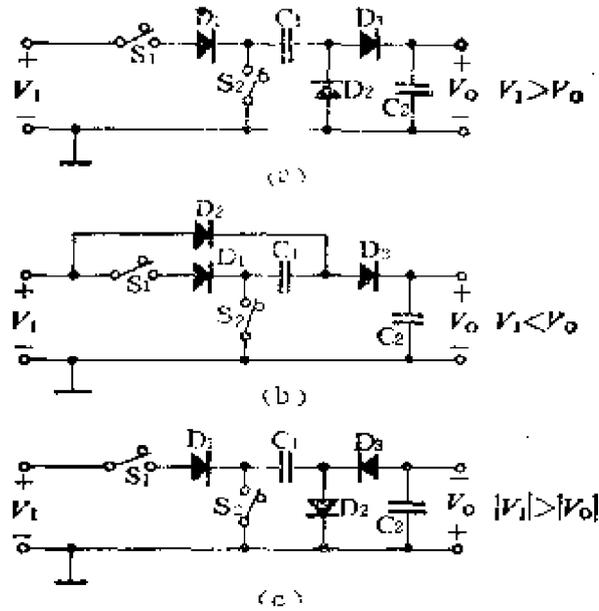


图7-14 二极管-电容型开关稳压器

电路主要用于小电流场合，它的工作原理与倍压器相似，可以很方便地从一个低压的电池获取较高的电压。例如在手表电路中它可以从1.5~3V电池获得驱动液晶显示器所需的电压。

图中 S_1 和 S_2 的开、断关系正好相反，现以图(a)为例说明电路的工作原理。 S_1 合上时， S_2 断开， D_1 和 D_3 导通， D_2 截止，电路连接如图7-15(a)所示。电容 C_1 和 C_2 充电。 S_1 断开时， S_2 接通， D_1 和 D_3 截止， D_2 导通，电路连接如图7-15(b)所示， C_1 放电。

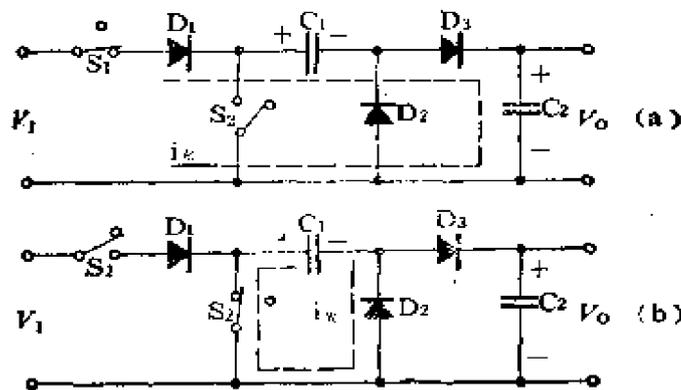


图7-15 图7-14(a)所示二极管-电容型开关稳压器工作原理

当 S_1 再次合上， D_1 和 D_2 再次导通时， C_1 、 C_2 再充电。因为 C_1 和 C_2 的充电电量相等，在稳定情况下， C_1 的充电电量等于其放电电量，而 C_1 的放电时间常数很小，故 C_2 所能得到电量的多少（决定输出电压的大小）取决于 C_1 、 C_2 的充电时间在一个周期中所占的比例。此外，我们还可以看出， C_1 放电的能量是一种损耗，因此，为了提高效率， C_1 上的电压应比 C_2 上电压小得多。故 C_1 的取值应比 C_2 大得多。

图7-16示出两个变压器耦合的输出电路，图(a)是用于一般的直流-直流变换器中的所谓“推挽电路”。图(b)是所谓单端“回扫变换器”，这种电路适用于中小电流负载。

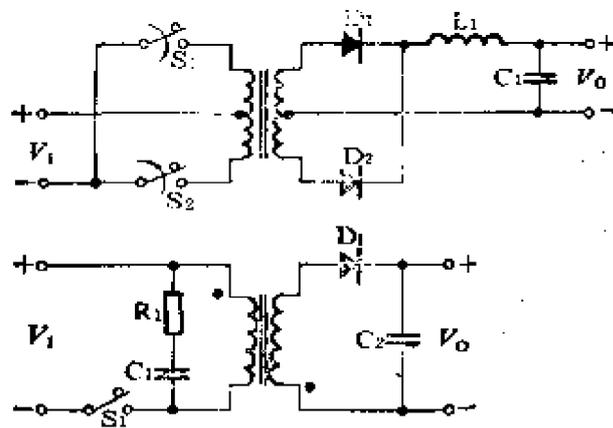


图7-16 变压器耦合开关稳压器

下面主要讨论图7-13所示单端电感输出电路，因为这种电路是最常用的电路，并且特别适用于大电流情况。

控制开关晶体管导通-截止占空比的控制电路，可以集成在一块硅片上。在许多情况下，直到1A的功率晶体管，也可以和控制电路集成在同一块硅片上。如果需要更大的电流，则硅片上的开关晶体管就用来作为外接大电流开关的驱动管。

图7-17示出一个典型的开关型集成稳压器简化方框图。该电路属于图7-13(a)所示电路形式。这个电路产生一串驱动开关 S_1 开与断的脉冲。其直流输出电压通过 R_1 和 R_2 组成的分压器采样，

和内部基准电压进行比较,使得开关 S_1 的开与断的时间比例改变,以保证在负载变化时,输出电压维持基本不变。

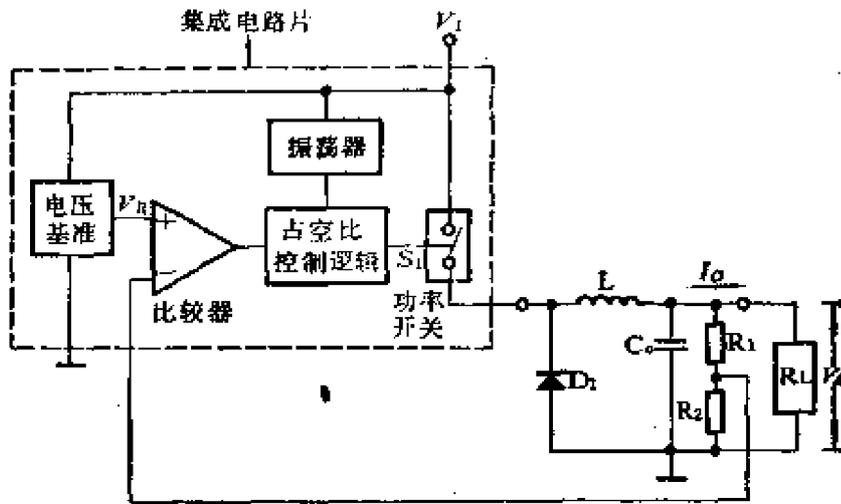


图7-17 降压型集成开关稳压器简化电路

忽略采样电阻中的电流,则负载中的平均电流 I 正比于功率开关 S_1 的占空比,如图7-18所示。当输出电压的采样值低于基准电压时,比较器输出电压的极性将控制逻辑电路,力图使开关 S_1 的占空比增大,直至输出电压的采样值接近基准电压为止。

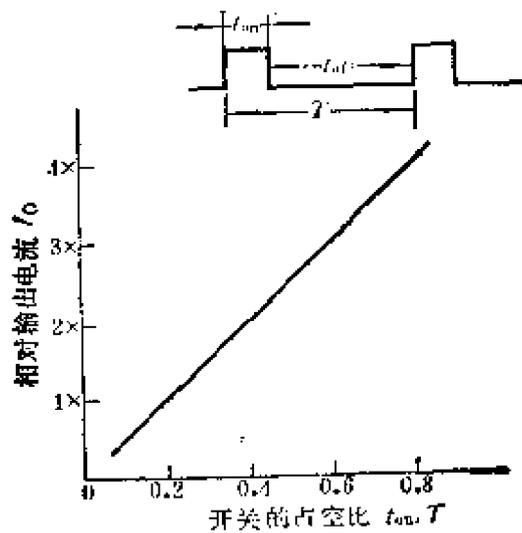


图7-18 输出电流与占空比的关系

7-4-2 占空比的控制

开关的占空比 t_{on}/T 的控制方式有两种，其一是固定频率对脉冲进行调宽；其二是固定接通或开断时间，控制频率。它们的指标和优缺点简述如下：

1. 固定频率，改变占空比

此种类型稳压器的频率固定，脉冲的占空比随平均功率改变，其工作方式与脉冲调宽(PWM)相似。频率固定对于采用变压器耦合输出级的系统非常有利，因为频率固定时，滤波电路和屏蔽的设计较简单。所以，大多数单片开关稳压器采用固定频率调整占空比的方法。

2. 固定接通时间，改变频率

在这种工作方式中，开关的接通时间固定，占空比则随频率的改变而改变。这种方法对采用图7-13所示单端电感输出电路的稳压器，可以简化设计。因为开关接通时间固定，则储存于电感中的磁能也固定。因而电感铁心面积的确定及其设计也就较容易。图7-19(a)表示负载电流随频率变化的曲线。图中负载电流随频率作线性变化。

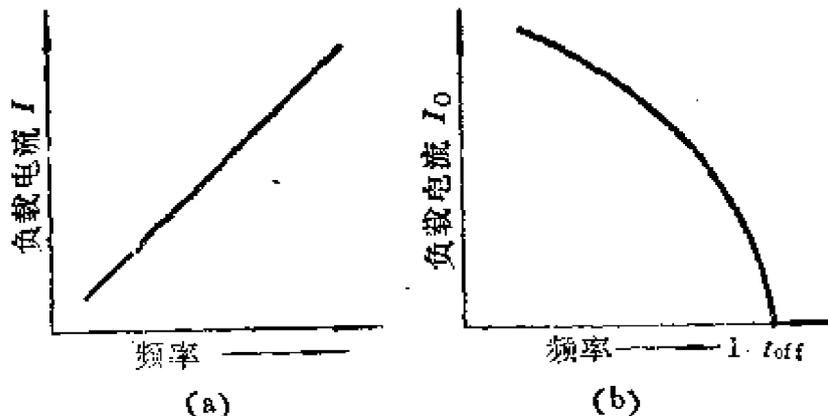


图7-19 频率可变开关稳压器负载电流随频率改变的特性

3. 固定断开时间，改变频率

在这种方式中，断开时间 T_{off} 固定，直流输出电压随接通时间 t_{on} 的长短改变。图7-19(b)所示为固定断开时间型开关稳压

器的负载电流与频率的关系曲线。由图可知，它与固定接通时间型开关稳压器情况正相反，随着频率的增高，导通时间减小，输出电流减小。这种工作方式在满负载时工作频率最低。其主要缺点是流过电感的最大电流不是定值，因此，在设计时应注意使电感不要发生磁饱和。

7-4-3 具有电感输出电路的稳压器的的工作模式

开关型稳压电源的两个最重要的优点是高效率 and 输出电压的灵活性，它可以小于输入电压或大于输入电压，还可以改变极性。在这一小节中，我们将通过分析工作波形来说明上述特点。

1. 降压式工作模式

降压式工作模式的开关型稳压器，输出电压 V_o 比输入电压 V_i 低。图7-20示出此种电路的基本电流电压波形。假定开关 S_1 在接通状态下有一电压降 V_{s1} ，二极管导通的正向电压降为 V_D 。

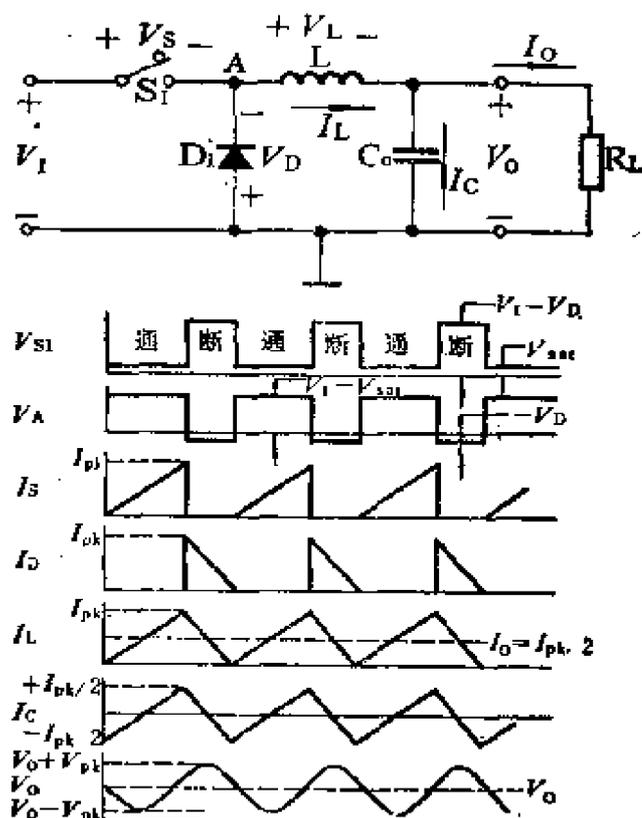


图7-20 降压工作模式电压电流波形

当 S_1 接通时, D_1 截止, 电感中的电流从零开始, 以速度

$$\frac{dI_L}{dt} = \frac{V_L}{L} = \frac{V_1 - V_{sat} - V_o}{L} \quad (7-15)$$

增长, 到接通时间 t_{on} 结束时, 达到其峰值 I_{pk} 。当 S_1 断开时, 电感产生的感应电势使 D_1 导通, 电流线性减小, 到截止时间 t_{off} 结束时减至零。

在稳定状态, 通过 C_o 的电流为零, 故输出直流电流 I_o 等于 I_L 的平均值, 即

$$I_o = (I_L)_{\text{平均}} = \frac{I_{pk}}{2} \quad (7-16)$$

从图7-20所示波形图可以看出, 开关的接通与断开的时间分别反比于 I_L 的增大和减小速度, 而 I_L 的变化速度正比于 V_L , 故开关通断时间比可写作

$$\frac{t_{on}}{t_{off}} = \frac{V_o + V_D}{V_1 - V_{sat} - V_o} \quad (7-17)$$

移项, 可解得

$$V_o = \frac{t_{on}}{T} (V_1 - V_{sat}) - \frac{t_{off}}{T} V_D \quad (7-18)$$

在 V_{sat} 和 V_D 小到可以忽略的条件下

$$(V_o)_{\text{理想}} = \frac{t_{on}}{T} V_1 \quad (7-19)$$

式(7-19)意味着在理想情况下, 降压工作模式的开关稳压器, 降压比等于开关管的占空比。

降压式稳压器的另一个重要参数是输出纹波电压的峰-峰值 $(\Delta V_o)_{pp}$, 假定 C_o 的容量足够大, 因此, 纹波电压远比输出电压的平均值小, 则 $(\Delta V_o)_{pp}$ 可表示为

$$(\Delta V_o)_{pp} \approx \frac{I_{pk} (t_{on} + t_{off})}{8C_o} = \frac{I_{pk}}{8C_o f} \quad (7-20)$$

式中 $f = 1/T$, 是开关断与开的重复频率。

2. 升压式工作模式

在升压工作模式，开关稳压器产生的电压 V_o 大于输入电压 V_i 。这种工作模式的电路结构以及相应的稳态下的工作波形示于图7-21。

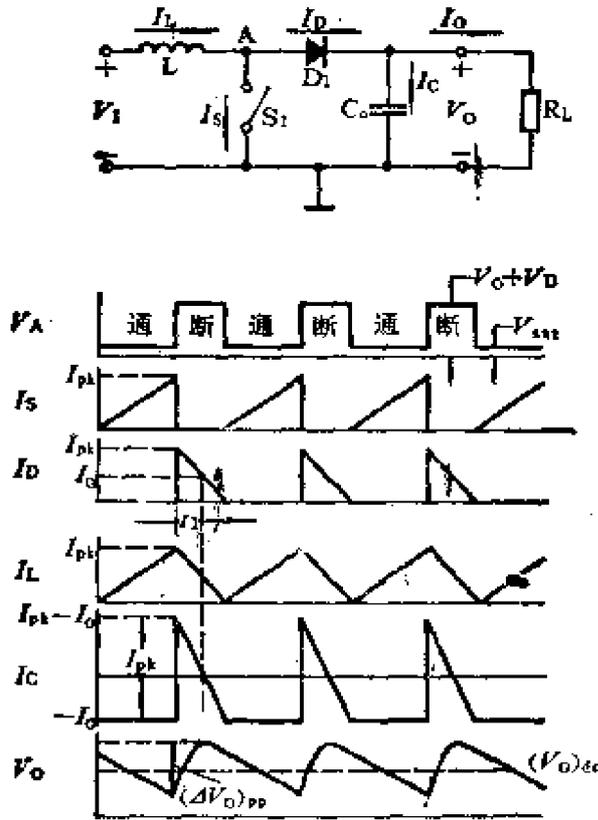


图7-21 升压模式电压电感波形

参看图7-21，假定开关 S_1 在电感 L 中的电流等于零的瞬间接通或断开。开关 S_1 接通后，电流从零开始线性增长，至接通期终了时，电流达到峰值 I_{pk} ，然后开关断开。由于电感中的电流不能突变，于是在A点将产生一个电压使 D_1 导通，以保持电流的连续。在开关 S_1 断开期间， I_L 线性减小，并在断开期末到达零，然后 S_1 又接通，如此循环不已。在 D_1 导通期间，流过 D_1 的电流同时供给负载电阻和保持电容 C_o ，而在 D_1 的截止期，负载

电流则依靠电容 C_0 放电来维持。在稳定状态，电容在一个周期内的充电电荷与放电电荷相等，通过 D_1 的电流平均值等于负载电流 I_0 。因为电流的变化速度正比于 L 两端的电压，开关接通时间与断开时间之比反比于电流的变化速度，即反比于 L 两端的电压，故由图7-21可得

$$\frac{t_{on}}{t_{off}} = \frac{V_1 - V_{sat}}{V_D + V_0 - V_1} \quad (7-21)$$

由上式可解得

$$V_0 = V_1 \frac{T}{t_{off}} - V_{sat} \frac{t_{on}}{t_{off}} - V_D \quad (7-22)$$

式中 $T(=t_{on} + t_{off})$ 为工作周期。当开关接通时的电压降和二极管的正向压降远比输入和输出电压小时，(7-22)式简化为

$$(V_0)_{理想} = V_1 \frac{T}{t_{off}} \quad (7-23)$$

换句话说，升压工作模式的升压比等于 T/t_{off} 。

若输出电压中的纹波电压远比输出电压小，则纹波电压可表示为

$$(\Delta V_0)_{pp} \approx \frac{(I_{pk} - I_0)^2}{2I_{pk}} \frac{t_{off}}{C_0} \quad (7-24)$$

3. 极性倒换工作模式

在极性倒换工作模式中，开关稳压器在负载上产生的输出电压的极性和输入电压极性相反。图7-22示出这种工作模式的电路结构及相应的稳态波形图。这个电路得以倒换极性，其基本原理在于电感产生一个以相反方向流过负载的电流。

电路的工作原理简述如下：在 t_{on} 期间，通过电感的电流 I_L 由零线性增至 I_{pk} ，然后在 t_{off} 期间又线性减至零的工作情况和前面讨论过的其它两个模式相同。在 S_1 断开期间，电感 L 在节点A产生一个负电压，给 D_1 加上正偏保持 I_0 连续。如同升压电路的情况，在稳定状态，流过电容 C_0 的平均电流为零，负载电流

I_o 等于二极管电流的平均值。仿照前述方法,可得

$$\frac{t_{on}}{t_{off}} = \frac{V_D - V}{V_1 - V_{sat}} \quad (7-25)$$

由(7-25)式可解得

$$V_o = - \left[\frac{t_{on}}{t_{off}} (V_1 - V_{sat}) - V_D \right] \quad (7-26)$$

当 V_{sat} 与 V_D 可以忽略的情况下

$$(V_o)_{理想} = - \frac{t_{on}}{t_{off}} V_1 \quad (7-27)$$

换句话说,极性倒换工作模式的输出电压为输入电压的负

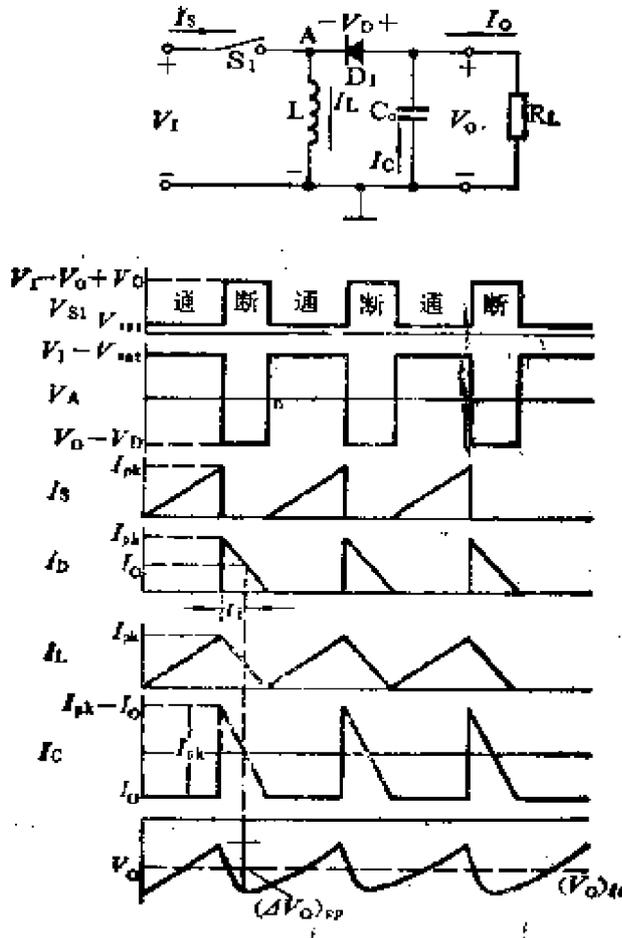


图7-22 极性倒换模式电压电流波形

t_{on}/t_{off} 倍。

输出纹波峰-峰值电压 $(\Delta V_o)_{p-p}$ 可以表示为

$$(\Delta V_o)_{p-p} \approx \frac{(I_{pk} - I_o)^2}{2I_{pk}} \frac{t_{off}}{C} \quad (7-28)$$

采用倒换极性电路必须注意一个问题。由于输出电压极性倒了过来，从采样电阻取得的电压反馈至控制电路的比较器时，必须将极性倒过来。这只要将接至比较器输入端的基准电压和反馈电压相互调换一下即可。

习题及思考题

1. 将按图 7-1 所示方框图设计的负压稳压电源和按图 7-3 所示方框图设计的负压稳压电源相比，各有何特点？
2. 什么叫双踪稳压电源？设计双踪稳压电源时，为什么正负稳压电源要公用一个基准电源？
3. 为什么在串联稳压电源中不用无源元件限流保护电路？
4. 转折限流式保护电路有何优缺点？
5. 防止输入输出电压差过大损坏调整管和防止负载电流过大损坏调整管的保护电路有何主要不同之处？
6. 试说明开关型稳压电源可以提高效率的根本原理。
7. 开关型稳压电源的主要缺点是什么？
8. 电感型开关稳压电源和二极管-电容型开关稳压电源各适用于什么场合，为什么？
9. 电感型开关稳压电源中，电感量根据什么确定？
10. 二极管-电容型开关稳压电源中，各电容容量根据什么确定？
11. 试比较三种控制占空比的方法。
12. 电感输出电路中，试推导升压式、降压式和极性倒换式三种工作方式效率（输出功率与输入功率之比）的表示式。

第八章 模拟相乘器、定时电路 和集成锁相环

模拟相乘器、定时电路和集成锁相环是除运算放大器以外，三种极常用的模拟集成电路。

§ 8-1 模拟相乘器

实现两个模拟信号的相乘，可以有多种方法。目前应用得最多的是变跨导式相乘器。这种相乘器允许的输入信号动态范围广，极性可正可负，工作频率可以很高，高者可达10MHz以上。在模拟电子线路中，得到了极为广泛的应用，它成了频谱变换电路中的一个重要子电路。

8-1-1 基本工作原理

图8-1为变跨导式相乘器的原理性电路。电路由四个差分对构成。X端和Y端为两个输入信号的端子，Z端为输出信号的端子。下面分析输出电压和两个输入电压 V_x 与 V_y 之间的关系。

由 R_x 引入差分对 T_1 、 T_2 和 R_y 引入差分对 T_3 、 T_4 的负反馈都是很深的。这样，差分对 T_1 、 T_2 电流的交流分量 I_x 和输入电压 V_x 成正比，差分对 T_3 、 T_4 电流的交流分量 I_y 和输入电压 V_y 成正比。即

$$V_x = I_x R_x, \quad V_y = I_y R_y \quad (8-1)$$

I_x 等于 T_1 的电流 I_1 和 T_2 的电流 I_2 之差，即

$$I_x = I_1 - I_2$$

$$I_1 = I_0 \sim I_0 \exp\left(\frac{V_{BE1}}{V_T}\right)$$

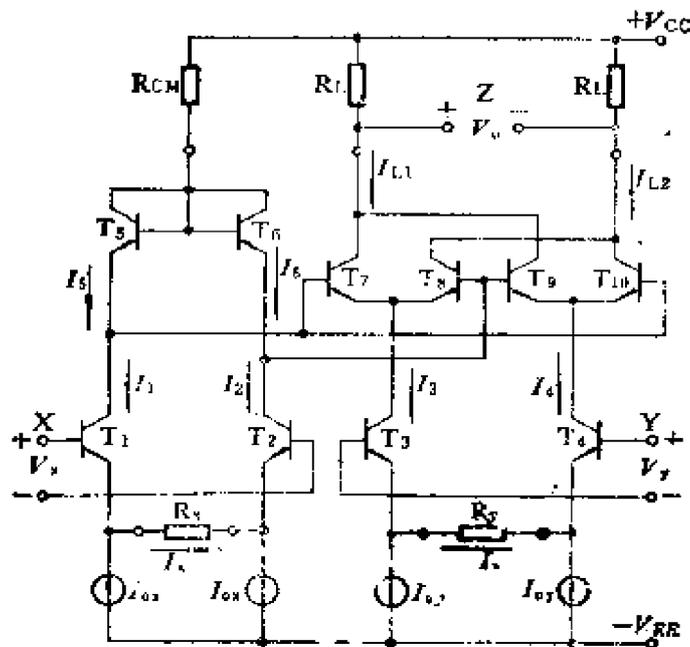


图8-1 集成模拟相乘器原理性电路

$$I_2 = I_3 = I_S \exp\left(\frac{V_{BE5}}{V_T}\right)$$

两边取对数,并移项

$$V_{BE5} = V_T \ln\left(\frac{I_1}{I_S}\right)$$

$$V_{BE5} = V_T \ln\left(\frac{I_2}{I_S}\right)$$

$$V_{BE5} - V_{BE5} = V_T \ln\left(\frac{I_1}{I_2}\right)$$

由图8-1可得

$$I_1 = I_{ox} + I_x, \quad I_2 = I_{ox} - I_x$$

于是有

$$\frac{I_1}{I_2} = \frac{I_{ox} + I_x}{I_{ox} - I_x} = \frac{1 + \frac{I_x}{I_{ox}}}{1 - \frac{I_x}{I_{ox}}} \quad (8-3)$$

利用反双曲线正切函数与对数函数之间的数学关系：

$$\frac{1}{2} \ln \left(\frac{1+f}{1-f} \right) = \operatorname{arcth} f$$

由式(8-2)和式(8-3)可得

$$V_{BE6} - V_{BE7} = 2V_T \operatorname{arcth} \left(\frac{I_x}{I_{0x}} \right) \quad (8-4)$$

上式表明，两个PN结的电压差是电流差的反双曲线正切函数。

由图8-1可以看出：

$$V_{BE6} - V_{BE7} = V_{BE8} - V_{BE9} = V_{BE10} - V_{BE11}$$

为了书写简单，将上述电压差用 V'_x 表示，就有

$$V'_x = 2V_T \operatorname{arcth} \left(\frac{V'_x}{I_{0x} R_x} \right) \quad (8-5)$$

这样得到的结果是：通过加有深负反馈的差动放大级，将输入电压线性地变换为差动放大级的电流。再让差动放大级的电流，分别流过两个背靠背连接的发射结二极管。利用两个PN结的电压差是结电流差的反双曲线正切函数，再通过 T_6 、 T_9 两个发射结二极管和 T_7 、 T_8 及 T_{10} 、 T_{11} 两个差动放大级的输入端并联，最终得到两个差动放大级的输入电压等于X输入端电压 V_x 的反双曲线正切。

根据式(8-4)，将差分对1(T_6 、 T_9)和差分对3(T_7 、 T_8)进行类比， T_7 、 T_8 两个管发射极电流之和(I_3)类比 $2I_{0x}$ ， T_7 、 T_8 两管发射极电流之差($I_7 - I_8$)类比 $2I_x$ ，发射结电压差 $V_{BE8} - V_{BE7}$ 类比 $V_{BE6} - V_{BE9}$ ，可得

$$V'_x = V_{BE8} - V_{BE7} = 2V_T \operatorname{arcth} \left(\frac{I_8 - I_7}{I_3} \right)$$

$$\operatorname{th} \left(\frac{V'_x}{2V_T} \right) = \frac{I_8 - I_7}{I_3}$$

$$I_8 - I_7 = I_3 \operatorname{th} \left(\frac{V'_x}{2V_T} \right) \quad (8-6)$$

同理可得

$$I_9 - I_{10} = I_4 \operatorname{th} \left(\frac{V'_x}{2V_T} \right) \quad (8-7)$$

式(8-6)和(8-7)表明, 差动放大级两管电流之差正比于发射极电流与输入电压双曲线正切的乘积。

由图8-1可得

$$\begin{aligned} V_o &= I_{11} R_L - I_{12} R_L \\ &= (I_7 + I_9) R_L - (I_8 + I_{10}) R_L \\ &= R_L ((I_9 - I_{10}) - (I_8 - I_7)) \end{aligned}$$

将式(8-6)及(8-7)代入上式可得

$$V_o = R_L (I_4 - I_3) \operatorname{th} \left(\frac{V'_x}{2V_T} \right)$$

将式(8-5)代入上式得

$$V_o = R_L (I_4 - I_3) \frac{V_x}{I_{ox} R_x} \quad (8-8)$$

即输出电压 V_o 正比于差动放大级 2 (T_3, T_4) 的电流差与 X 端输入电压 V_x 的乘积。

当差动放大级 2 (T_3, T_4) 的负反馈足够深时, Y 端输入电压 V_y 正比于 I_y , 即 V_y 被线性变换为差动放大级 2 的输出电流 $I_4 - I_3$ 。于是有

$$V_y = I_y R_y$$

但

$$I_3 = I_{oy} - I_y, \quad I_4 = I_{oy} + I_y$$

故

$$I_4 - I_3 = 2I_y = \frac{2V_y}{R_y} \quad (8-9)$$

将式(8-9)代入式(8-8)得

$$V_o = \frac{2R_L V_y V_x}{I_{ox} R_x R_y} \quad (8-10)$$

$$= K_M V_y V_x \quad (8-11)$$

式中

$$K_M = \frac{2 R_L}{I_{Ez} R_T R_x} \quad (8-12)$$

为相乘器的相乘增益。

综合以上分析可以看出 模拟相乘器实现两个电压相乘的原理在于：

(1) 利用差分对输出电流和输入电压之间的双曲线正切和反正切函数关系，而这一关系是建立在PN结伏安特性的指数律基础之上的。

(2) 利用差分对输出电流正比于输入电压与射极电流乘积这一特性。众所周知，这一特性实质上是晶体管的跨导正比于射极电流。差分对射极电流受Y端输入电压 V_T 的控制，也就是差分对的跨导受 V_T 的控制。故这种模拟相乘器又有变跨导相乘器之称。

8-1-2 相乘器的误差

上面讲述相乘器的工作原理时，作了下述假定：①所有的差分对放大的特性都是匹配的，而且跟踪特性好；②将基极电流忽略不计。实际上，这两个条件不能完全满足，因而各将造成一定的误差。对于精密的相乘器，当要求在整个运用范围内的误差小于1%时，必须设法将这些误差源予以消除或减小。

1. 器件失配误差

集成器件失配的主要误差源是同样几何尺寸的器件，由于掩膜对得不准而使发射极面积不等，为了减小这一误差，可以将主要差分管 T_1 、 T_2 ， T_7 、 T_8 ， T_9 、 T_{10} 的发射极面积设计得大一些。为了减小热失配，将 T_1 、 T_2 ， T_7 、 T_8 ， T_9 、 T_{10} 这几个差分对安排在硅片的中心位置。 V_{BE} 每失配 $250\mu V$ ，可产生1%的输出电流误差。主要差分对管温差每 $0.25^\circ C$ 可能造成的误差约为最大输出的1%。

2. 串联电阻误差

任何一对主要差分对管发射区的寄生电阻都将直接引起漂移,例如:在发射极电流为 $250\mu\text{A}$ 时,主要差分对管发射极串联电阻失配 1Ω 造成约1%的输出误差。为了避免产生这种误差,各管子射极的铝引线长度应保持相等。基极引线制成围绕发射极的环状,以减小基极电阻 r_b 的值。

3. β 为有限值的误差

考虑 β 值为有限值时,输出电流要比理想值小。不过这一误差可以通过调节偏流进行补偿。

4. 电压-电流变换不理想造成的误差

用在输入级的发射极接反馈电阻的方法进行电压-电流变换,由于发射极电阻的阻值不同和射极正向压降的不同,均将使变换产生非线性失真,特别是差分对的一个管子接近截止时,非线性失真十分显著。减小这一失真的措施是在 $\pm 10\text{V}$ 满摆幅输入情况下,仍保证器件的最小工作电流不低于静态工作点电流的25%。

§ 8-2 单片定时电路

模拟和数字集成电路设计的一个重要的基本单元是单稳态电路。在众多的集成单稳电路中,单片定时电路以其运用灵活和价廉而得到广泛的应用。555定时电路不但可以作单稳电路,而且可以接成自激多谐振荡器。

8-2-1 单片定时电路逻辑方框图

定时电路是一个产生指数律锯齿波的定时器,其方框逻辑图如图8-2所示。

由图可见,三个阻值相同的电阻 R 所构成的分压器,将比较器1和比较器2的反相输入端分别偏置在 $2V_{CC}/3$ 和 $V_{CC}/3$, A_2 的输出直接和RS触发器的置位端相连。故当触发端2的电位低于

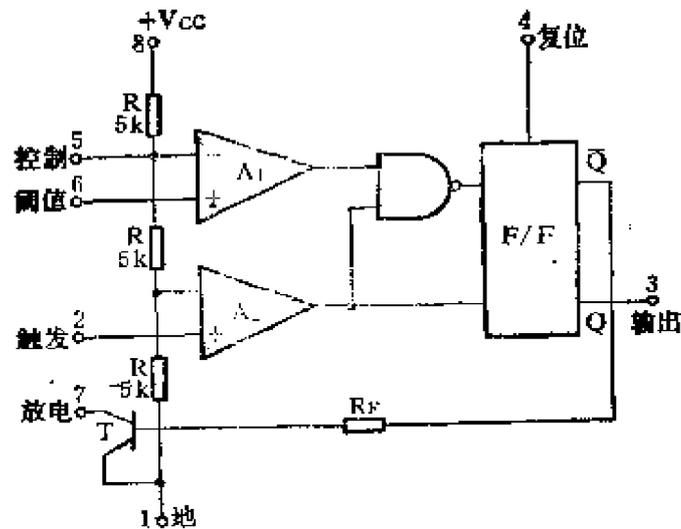


图8-2 单片定时电路逻辑图

$V_{cc}/3$ 时，即可将RS触发器置位，使Q端输出高电位。此时 \bar{Q} 端输出低电位，将放电管T截止，7端呈现高阻抗。A₁的输出端则不是直接和RS触发器相连，而是和A₂的输出端相“与”后连至RS触发器的复位端。故A₁输出使触发器复位时，要受到A₂输出端的控制。也就是阈值端电位变化影响触发器的输出时，要受触发端2的电位的控制。只有当2端处在高于 $V_{cc}/3$ 的情况下，A₂输出高电位。触发器输出才受6端（或者说A₁输出）电压的控制。因此，RS触发器复位的条件是2端电位高于 $V_{cc}/3$ ，同时6端电位高于 $2V_{cc}/3$ 。A₂和A₁同时输出高电位，与非门输出低电平。RS触发器复位，Q端输出低电位。此时 \bar{Q} 端输出高电位，使放电管T导通，7端呈现低阻抗。

5端为控制端，在5端加一个控制电压 V_c ，则比较器A₁和A₂的偏置分别为 V_c 和 $V_c/2$ ，而不受供电电源电压 V_{cc} 的控制。

8-2-2 555定时电路的内部电路

图8-3为555定时电路的内部详细电路。其电路结构与图8-2

所示逻辑方框图等效。下面分析电路各部分与逻辑方框图的对应关系及等效原理。

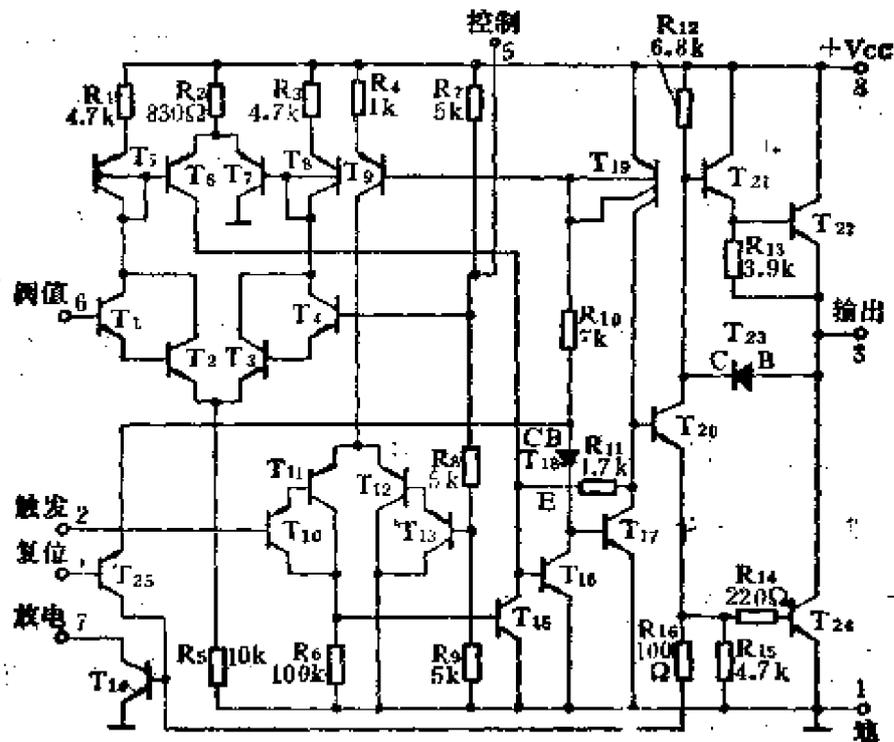


图8-3 555定时电路原理图

1. 比较器1

T_1 、 T_2 和 T_3 、 T_4 为复合差分对的放大管。 T_5 、 T_6 和 T_7 、 T_8 为镜像负载管。完成双端-单端转换后，由 T_4 集电极输出。

2. 比较器2

T_{10} 、 T_{11} 和 T_{12} 、 T_{13} 构成复合差分对放大管。 T_9 为其发射极恒流源电路。由 T_{10} 、 T_{11} 集电极输出加到 T_{16} 基极，然后由 T_{16} 集电极输出加到触发器输入端。

3. RS触发器

T_{16} 、 T_{17} 和 R_{11} 构成正反馈环，产生双稳功能。值得指出的是这个电路与图8-2逻辑方框图略有不同。置位和复位不是分别在两个输入端，而是在同一输入端进行。置位时，在 T_{16} 基极加低电位，复位则是在 T_{16} 基极加以高电位。触发器的Q输出端在

T_{21} 的发射极， \bar{Q} 输出端在 T_{20} 的发射极。

4. 与非门

值得着重指出的是此处的与非门与传统的与非门电路结构有所不同。此处的与非门是从对触发RS触发器产生的效果而言，只是功能等效而已。图中 T_{16} 就起着这样一个作用。比较器1是通过 T_6 输出高电位，给 T_{16} 提供偏流，使RS触发器复位。但若 T_{16} 输出低电位，则即使 T_6 输出高电位， T_{16} 也得不到偏流，于是RS触发器不能复位。这一功能就相当 A_2 输出通过与门控制 A_1 输出的触发信号。

电路的其他部分的作用较为明显，无需细叙。

8-2-3 555定时电路的定时工作原理

555定时电路作为定时运用时，通常是接成单稳电路。单稳电路处于暂稳期的持续时间——即脉冲持续期，就是定时时间。

图8-4为555定时电路连成单稳电路的接线图。由图可以看出，当静止状态下的触发端2处于比 $V_{CC}/3$ 高的电位时，输出端3将处于为低电位的稳定状态。此时 \bar{Q} 为高电位，放电管T导通，电

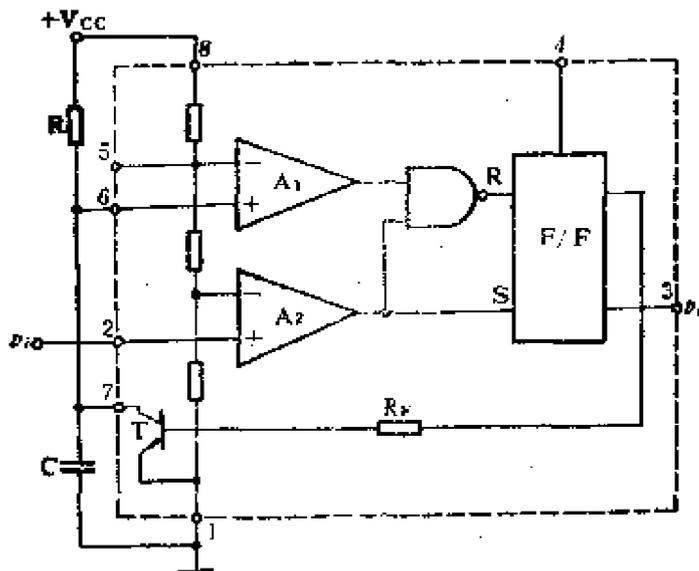


图8-4 555定时电路接成单稳电路

容C两端电压被钳至T的饱和电压降 V_{CES} 。

当施加于2端的负极性触发脉冲使2端电位低于 $V_{CC}/3$ 时，定时电路内部的RS触发器被置位，输出高电平。C端输出低电平，将放电管T截止，电容C充电，在电容C上的电压充至 $2V_{CC}/3$ 以前，即使触发脉冲消失，2端电位上升至 $V_{CC}/3$ 以上，R和S端均为高电平，输出状态维持高电平不变，电路处于暂稳态。直至电容C上的电压充至比 $2V_{CC}/3$ 略高，输出状态变至低电平。相应的波形图如图8-5。

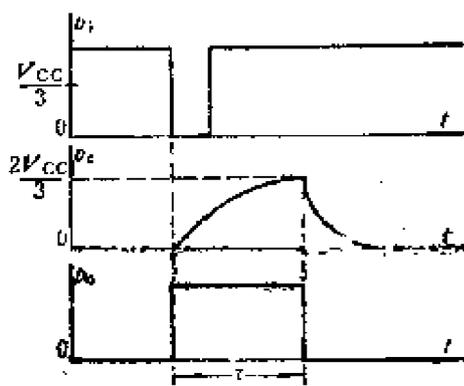


图8-5 555定时电路接成单稳电路的工作波形

由上述分析可知，暂稳态的持续期 τ 等于电容C从放电管T的饱和压降 V_{CES} 充电至 $2V_{CC}/3$ 所需的时间。利用RC电路充放电规律知识可得

$$\tau = RC \ln 3 \approx 1.1RC \quad (8-13)$$

为了保证电路工作可靠，在选取电路参数时应考虑下述实际问题：

(1) 定时电阻R值的选择。R的最小值以不致使放电管损坏为限。当放电管T导通时，流过R的电流灌入放电管，应将这一电流限制在5mA以下。R的最大值取决于比较器 A_1 同相输入端所必需的电流值，该值一般约为 $1\mu A$ 。由此可见，在电源电压一定的条件下，单纯通过改变电阻R的值来改变输出脉冲的持续期时，其最大变化范围为5000倍。

(2) 定时电容C值的选择。C的最小容量应大于分布电容，以保证定时值的稳定。一般电容C不宜小于100pF。电容C的容量过大时，其漏电流也随之增大。当定时长达1小时，电阻R选取最大容许值，流过R的电流只有 $1\mu A$ 时，应使电容漏电流小于 $0.1\mu A$ 。一般电解电容难以保证如此小的漏电流，因而必须选

用钽电容。为了减少漏电流，可以令电容在低于额定工作电压的情况下使用，通常电容工作在(1/2)额定电压下时，其漏电流是额定工作电压下的1/5。

(3) 负载考虑。负载的拉电流和灌电流都不得超过200mA。

(4) 控制电压。当在管脚5外加控制电压来调节比较器的触发电平时，为了确保电路的正常工作，控制电压之值至少应比电源电压 V_{CC} 低两倍结电压之值。

上述考虑，对5G555的其他应用，也是必须和适用的。

§ 8-3 集成锁相环

8-3-1 锁相环的工作原理

基本的锁相系统包含三个主要部分：①相位检波器或称鉴相器；②环路滤波器；③电压控制振荡器，简称压控振荡器(VCO)。这三个部分连接成一个闭环反馈系统，其方框图如图8-6所示。各部分的功能简述如下：

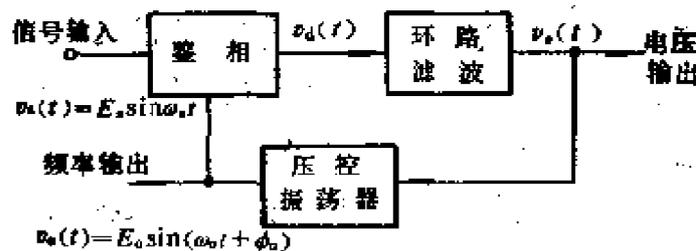


图8-6 锁相系统方框图

鉴相器将输入的周期性信号的相位和压控振荡器的输出信号的相位进行比较，将二者的差变换成误差电压 $v_d(t)$ ， $v_d(t)$ 经环路滤波器滤除高频分量成为 $v_e(t)$ ，然后加到压控振荡器的控制

端，压控振荡器的频率就随 $v_e(t)$ 作变化。

通常，在没有输入信号加到锁相环时，滤波后的误差电压等于零。这就是所谓锁相环的自由状态，此时压控振荡器工作于稳定状态的频率 $\omega_0 = 2\pi f_0$ ，称为固有振荡频率或自由振荡频率。如果在输入加一个频率为 $\omega_s = 2\pi f_s$ 的周期性信号，且频率 ω_s 与 ω_0 十分接近，则锁相环的反馈特性将力图使 ω_0 趋近于 ω_s ，当 ω_0 等于 ω_s 时，便叫做锁相环锁定在输入频率。

当锁相环锁定在输入信号时，压控振荡器的振荡频率和输入信号的频率完全一致，只是有一个相位差 ϕ_0 。这个相位差也称作误差相位，正是由此误差相位产生一个误差电压 $v_e(t)$ ，使压控振荡器的频率从 f_0 变到 f_s ，并保持锁定。如果输入信号的频率变化，则锁相环可以通过由此而产生的附加相位误差，以产生一附加的误差电压，正比于输入信号频率和压控振荡器固有振荡频率之差。锁相环的这种自动校正的能力，可以使锁相环跟踪输入信号。当锁相环处于已锁定的情况下，外加信号频率偏离压控振荡器的固有振荡频率，锁相环能保持锁定的频率变化范围，称为锁定范围，或保持带。在未锁定的情况下，锁相环能在外来信号作用下进入锁定的最大频率偏离值，称为捕捉范围，或捕捉带。通常后者小于前者，而与环路滤波器的特性有关。详细分析请读者参看有关锁相的专著。

从锁相环系统取得的输出信号，可以从环路滤波器输出的误差电压信号，也可以是从压控振荡器输出的频率信号。电压信号用于鉴频。频率信号用于频率合成、时钟恢复等场合。有关锁相环应用的详细原理，请读者参看有关专著。下面分别介绍构成单片集成锁相环各部分的电路。

8-3-2 鉴相器

鉴相器的功能是将两个频率相同的周期性输入信号之间的相位差，变换成与之成比例的输出电压。用于单片集成电路中的鉴相

器有两类。一类是开关式或斩波式鉴相器，这种鉴相器是将基准频率电压去控制一个同步开关，当输入信号的相位与同步开关间的相位差不同时，通过同步开关在输出端产生的电压就不同。另一类叫序列检测器，这类鉴相器包含一些交叉耦合的触发器，这些触发器由输入脉冲的边缘触发。在这一节中，我们限于介绍应用得最多的开关型鉴相器。

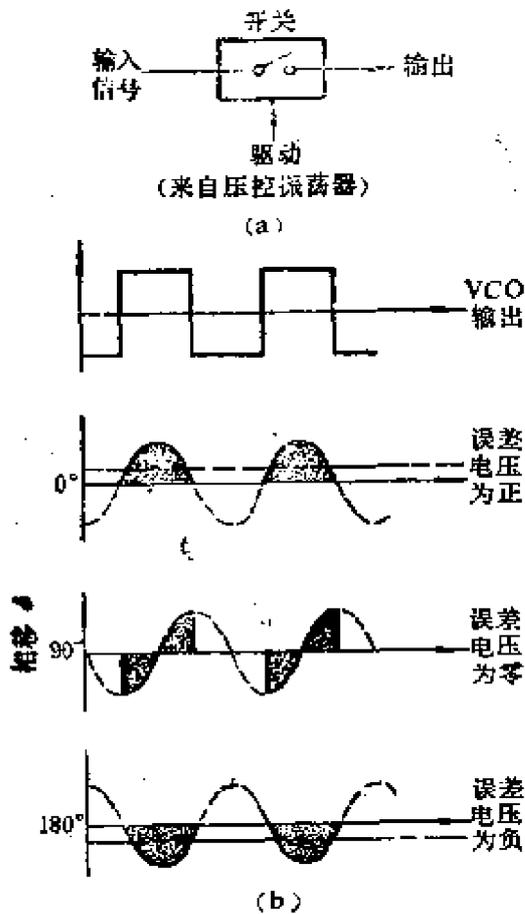


图8-7 开关型鉴相器工作原理

开关型鉴相器以其简单而广泛地应用于单片锁相环的鉴相器电路中。它可以用一个简单的平衡调制器来实现。这种鉴相器的主要作用原理是一个和压控振荡同步的开关将输入信号进行斩波。它和用相乘器进行混频的工作原理相似。在开关型鉴相器中，输出信号也可认为是两个输入信号相乘。

图8-7示出开关型鉴相器工作于输入信号为正弦波时的示意图解。为了便于说明问题，假定开关只是在压控振荡器输出的正半周接通。经过滤波以后的误差电压等于输出波形的平均值，相应于图中用小点画出的阴影部分。

当两个信号同相时，输出误差电压值最大，极性为正；当它们之间的相位差为 $\pm 90^\circ$ 时，输出为零；当它们相位相反时，输出电压也是最大，但极性为负。两个信号相差 90° 时输出误差电压

为零是所有开关型鉴相器的共同特点。这样就有

$$(v_d)_{\text{平均值}} = \frac{E_s \cos\phi}{2\pi} = K_D \cos\phi \quad (8-14)$$

其中 E_s 是输入信号的振幅。

图8-7所示简单的开关型鉴相器称作半波鉴相器，因为它只是将输入信号一半的相位信息检测出来取其平均值。在多数情况下，采用与模拟相乘器相似的电路，如图8-8所示。正弦输入信号 $v_2(t)$ 加到 T_1 、 T_2 组成的差分对输入端。来自压控振荡器的大幅度方波 $v_1(t)$ 加到由 T_3 、 T_4 、 T_5 、 T_6 组成的交叉连接的两个差分对。

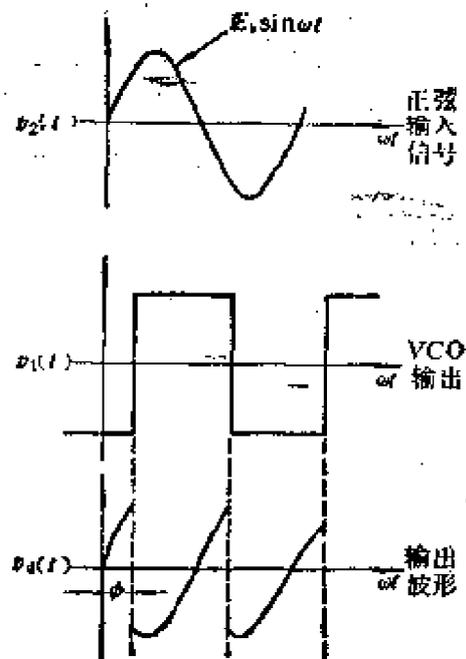
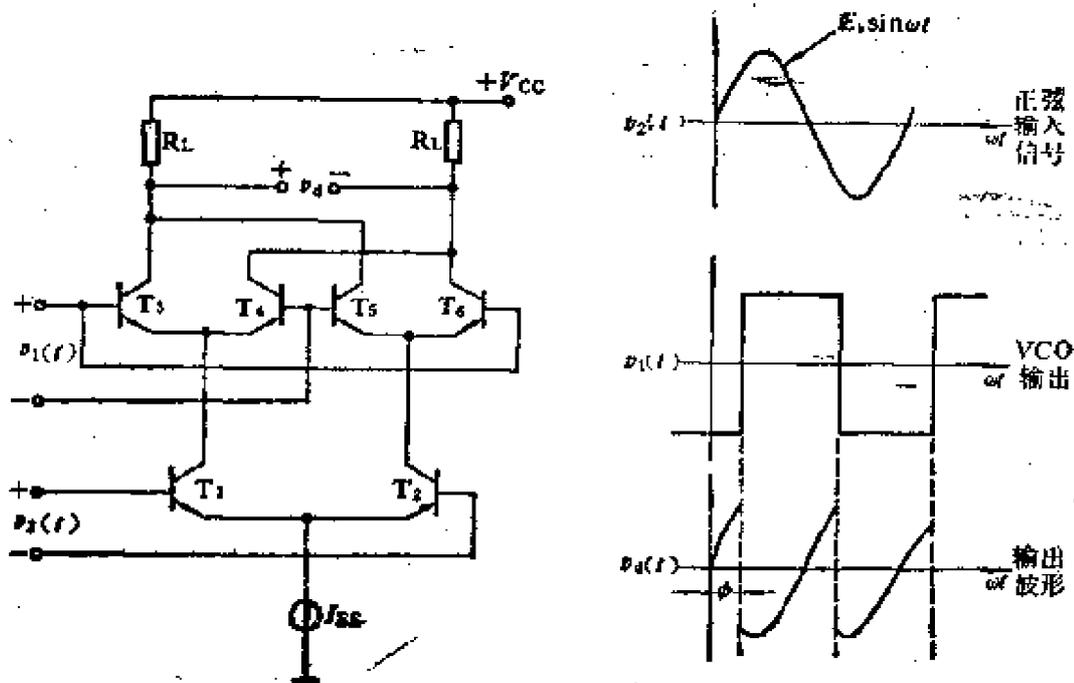


图8-8 全波开关型鉴相器电路图

图8-9 图8-8电路的输入输出波形

图8-9示出其工作波形图，由图可见，在开关电压的正负两半周均有输出，只是压控振荡电压为正时，输出电压与输入电压反相，而当压控振荡电压为负时，输出电压与输入电压同相。由于在压控振荡电压的正负两半周均有输出，故这一电路又称全波开关型电路。

图8-9所示输出波形经滤波后输出电压的平均值为

$$(v_o)_{\text{平均}} = \frac{2R_L E_s \cos\phi}{\pi R_E} \quad (8-15)$$

上述开关型鉴相器的工作状态有两个问题。其一是输出电压和输入信号幅度成正比。这种鉴相器不仅对输入信号的相位敏感，同时也对输入信号的幅度敏感。于是锁相环的增益与输入信号大小有关。这是人们在应用中所不希望的。其二是鉴相器的输出大小不是直接与相位差 ϕ 而是与 $\cos\phi$ 成正比。这两个缺点可以采用将输入信号进行限幅，也就是将输入信号变为方波的方法来解决。如果加大输入信号幅度，并在 T_1 和 T_2 的发射极分别串入一反馈电阻，就可以实现。当 $v_1(t)$ 和 $v_2(t)$ 的幅度都大到足以使晶体管充分导通和截止时，便可以得到图8-10(a)至(c)所示工作波形图。在相位处于 $0 \sim \pi$ 的范围内，输出电压的平均值可由图8-10(c)中面积 A_1 和 A_2 的差求得：

$$(v_o)_{\text{平均}} = \frac{-1}{\pi} ((\text{面积} A_1) - (\text{面积} A_2)) \quad (8-16)$$

或

$$(v_o)_{\text{平均}} = I_{EE} \left(\frac{2\phi}{\pi} - 1 \right) R_L \quad (8-17)$$

图8-10(d)示出鉴相器的相位-电压变换特性。由图可见，在相位处于 $0 \sim \pi$ 的范围内，输出电压与相位差 ϕ 成直线关系。因此，图8-8所示全波开关型——或称平衡调制型鉴相器，在单片集成锁相环中用得最多。

由图8-10所示波形图可以看出：当两个输入信号极性相同时，输出为低电平；当两个输入信号极性相反时，输出为高电平。这一关系相当于“异或”逻辑关系。因此，一个异或门可以当作一个全波开关型鉴相器。其输出电压可表示为

$$(v_o)_{dc} = V_{OL} + \frac{V_{OH} - V_{OL}}{\pi} \phi \quad (8-18)$$

式中 V_{OL} 和 V_{OH} 分别为输出的逻辑低电平和逻辑高电平。通常 V_{OH} 和 V_{OL} 分别等于电源供电电压 V^+ 和地的电位。因此，异或门对CMOS锁相环来说，是一个很好的鉴相器。在 $0 \leq \phi \leq \pi$ 的范围内它所产生的输出电压在零至 V^+ 的范围内变化。

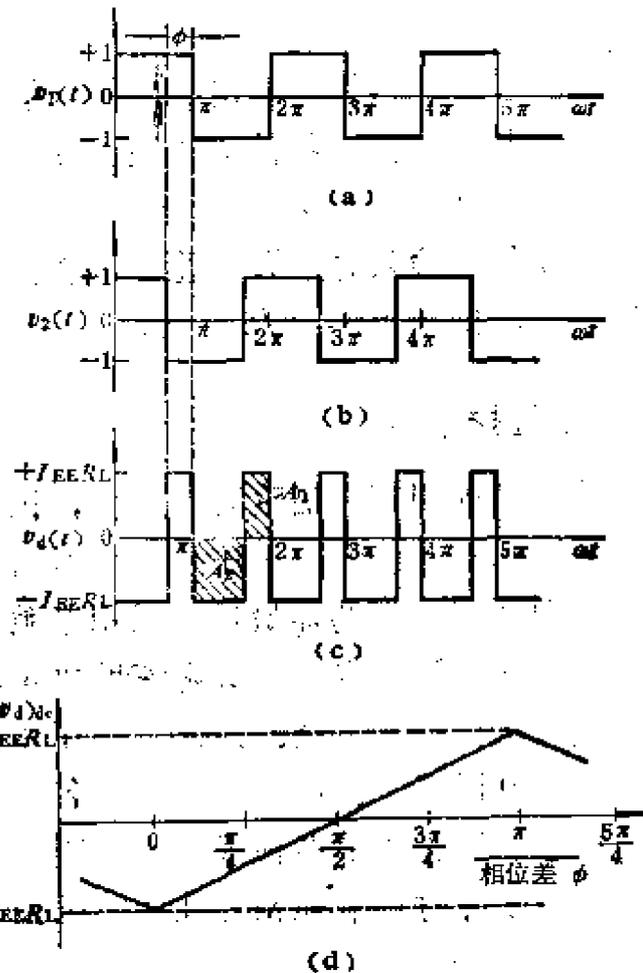


图8-10 方波输入时图8-8电路的工作波形与鉴相特性

如果改变输入信号的波形及其相对相位关系，不难得出开关型鉴相器的下述特性：

(1) 鉴相器的变换增益对两个参与比较的输入信号的占空比敏感。当两个输入信号的占空比均为50%时，如图8-10所示，变换增益达到最大，按式(8-17)确定。随着任一个输入信号占空

比的减小，变换增益减小。

(2) 开关型鉴相器有一固定的偏移，这就是输出为零的相位不在与输入信号相位差 ϕ 为零之点，而是在 $\phi = \pi/2$ 这一点。

(3) 开关型鉴相器对输入信号的奇次谐波也有响应。只要将输入信号频率换为压控振荡器的三次谐波，就能证实这一点。

(4) 全波开关型鉴相器输出的高频分量为输入信号的二倍频。和半波型相比，这一特性可以使滤除无用的高频分量变得容易一些。

(5) 当无信号输入时，开关型鉴相器的输出等于鉴相器最大输出的一半，即相当 $\phi = \pi/2$ 的点。

8-3-3 压控振荡器

压控振荡器是锁相环中最重要的部件，因为锁相环的中心频率和鉴频特性几乎完全取决于压控振荡器的特性。在第六章中曾经指出过，单片集成振荡器最适宜采用张弛振荡器。这种振荡器的振荡频率由对定时电容的充放电速度决定。因此，所有这类振荡器实质上是电流控制电路。然而，由于压控振荡器这一名称人们已经用得很习惯了，我们仍沿用这一名称。

在第六章中已经介绍了多种张弛振荡器，这里不再重复。本节将集中注意力于探讨影响锁相环性能的压控振荡器的有关特性。

1. 频率稳定度

压控振荡器的固有振荡频率或称自由振荡频率确定锁相环的中心工作频率。因此压控振荡器的频率稳定度就显得十分重要，特别是检测窄带信号时，尤为如此。比如说，一个温度系数为 $\pm 200 \text{ppm}/^\circ\text{C}$ 的压控振荡器，当其工作于 $\pm 50^\circ\text{C}$ 温度范围内时，它所产生的温度漂移约为设定频率 f_0 的 $\pm 1\%$ 。因此，这样一个压控振荡器不适用于设计检测频带为 1% 或 2% 的锁相环。在第六

章中曾经指出过：在常规集成生产工艺条件下，工作于低频的压控振荡器 ($f_0 < 100\text{kHz}$)，温度系数的最低值约为 $50\text{ppm}/^\circ\text{C}$ 。当工作频率升高时，温度系数急剧增高。因此，工作于较窄的检测频带（即约为 f_0 的 $2 \sim 5\%$ ）的集成锁相环，只能在较低的频率才能做得到。

在考虑压控振荡器随温度变化时的稳定度时，还应计及一些除振荡器本身以外的附加漂移，例如鉴相器输出电压的漂移，环路中放大器的漂移，这些漂移应将其等效成压控振荡器输入端的等效漂移电压 (v_{e0})。因此，压控振荡器总的稳定度由两个分量来说明。

$$\text{总的VCO漂移} = \frac{1}{f_0} \frac{\partial f_0}{\partial T} + \frac{K_0}{f_0} \frac{\partial (v_{e0})}{\partial T} \quad (8-19)$$

式中 K_0 的单位为 Hz/V 。等式右端第一项为压控振荡器本身的漂移。第二项为环路鉴相器输出电压和放大器产生的漂移。

由式(8-19)可以看出，当压控振荡器的控制灵敏度较高时，环路电压漂移引起的频率漂移所占比重增大。

2. 高频容限

锁相环的高频容限几乎由VCO的高频容限确定。因为鉴相器，特别是平衡调制器鉴相器，工作于电流模式，电流传输系数的截止频率一般较高，而且鉴相器的输出还要经滤波产生直流电压控制VCO，故鉴相器很少成为锁相环高频运用的限制。而VCO则在稳定状态下，必须工作在和输入信号相等的频率。在第六章中我们曾指出过，大多数集成张弛振荡器的上限工作频率为 1MHz ，只有全NPN管的射极耦合多谐振荡器，适当降低对频率稳定度的要求才可以工作至 10MHz 的数量级。

3. 频率精确度

从实际应用观点来看，希望用最少的外接元件来确定锁相环的频率，同时这个频率应该和外接的元件保持精确的关系。在低频时，器件参数对频率影响较小，大多数张弛振荡器的频率只需

要两个精密元件,即一个电阻和一个电容,便可得到 $\pm 1\%$ 的频率精确度。对于高频情况,即使采用全NPN射极耦合多谐振荡器,设置频率的精确度也只能做到约 $\pm 5\%$ 。

4. 线性控制特性

将锁相环应用于鉴频时,解调输出电压的线性直接取决于VCO的电压-频率变换特性。在这种应用情况下,要求系统中的VCO有很好的线性控制特性。任何VCO控制特性的非线性,将导致输出电压的失真。所幸的是,线性控制特性是多谐振荡器型VCO的特性之一。这一点和LC或晶体控制的VCO不同,在那里通常是用电压去控制电容(变容二极管),而变容二极管难得有良好的线性控制特性,因而振荡器的频率控制特性较差。采用这种压控振荡器的锁相环进行鉴频时,其失真也较大。

5. 调节跟踪范围

在某些应用中,需要引入一非线性限幅作用,以限制VCO的跟踪范围。在这种情况下,锁相环路跟踪范围可以由与VCO控制特性有关的内部限幅作用来确定。这一技术给了人们设计锁相环又一个自由度,在减小锁定范围的情况下,保持高的环路增益,而又不致超出线性运用区。

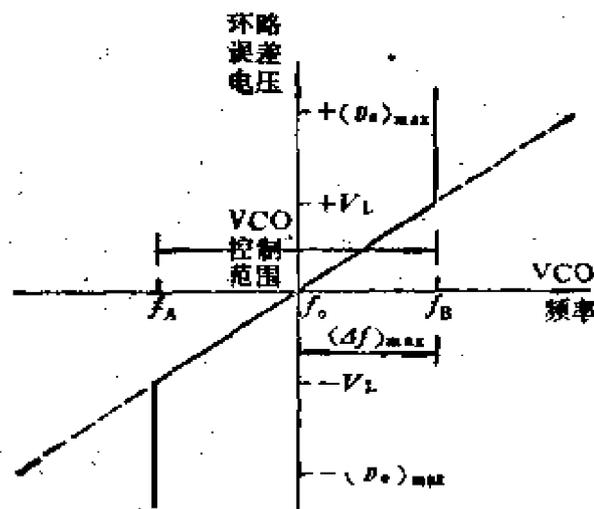


图8-11 具有限幅跟踪范围的VCO

模
模
⑩
⑥

图8-11示出具有限制跟踪范围的VCO压控特性。为了使限制作用用于锁相环能有成效，受控后的控制电压值，必须高于某一控制电平 $\pm V_L$ ， V_L 小于最大可能的误差电压。如图8-11所示。

图8-12说明怎样在图6-13所示多谐振荡器的基础上，采取措施，使之具有有限幅跟踪特性。在这个电路中，由于附加两个固定偏流源，将使中心频率“偏移”而使跟踪范围受到限制。根据式(6-20)，频率正比于总电流 $I_0 + I_1$ 与充放电电容容量之比，可导出

$$f = \frac{I_1 + I_0}{4C_0 V_{BE}} \quad (8-20)$$

式中 I_0 是由输入误差电压 v_e 所产生的电流。VCO的变换增益为

$$\begin{aligned} K_0 &= \frac{df_0}{dv_e} = \left(\frac{df}{dI_0} \right) \left(\frac{dI_0}{dv_e} \right) \\ &= \frac{1}{8C_0 V} \frac{1}{R_z} \text{ Hz/V} \end{aligned} \quad (8-21)$$

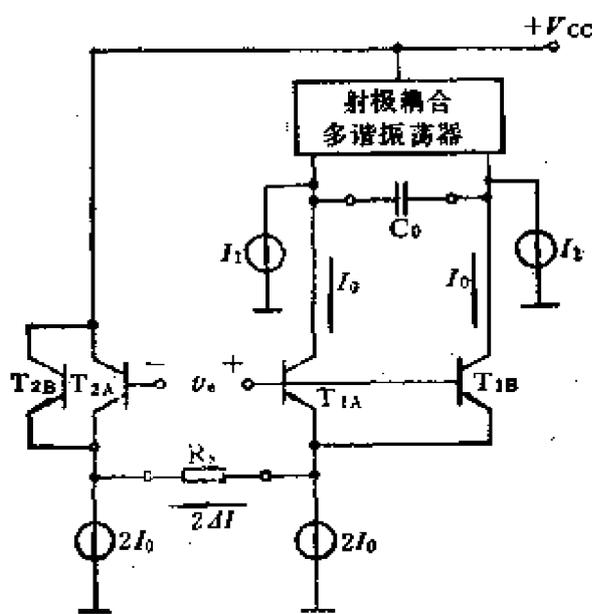


图8-12 带跟踪范围调节的VCO电路

因此，当误差电压改变时，在流过 R_z 上的电流 $2\Delta I$ 不超过

$2I_0$ 的情况下,压控振荡器的振荡频率才能随之变化。当 $2\Delta I = 2I_0$ 时,或者是 T_{1A}, T_{1B} 截止,或者是 T_{2A}, T_{2B} 截止。这时压控振荡器的振荡频率就不随 v_c 改变了。这样,总的跟踪范围限制在 $f_0 \pm (\Delta f)_{max}$ 其中

$$(\Delta f)_{max} = \frac{I_0}{4C_0 V_{BE}} \quad (8-22)$$

相应的误差电压极限值

$$v_c |_{lim} = V_L = 2R_x I_0 \quad (8-23)$$

适当选择 R_x 之值就可以限制 v_c 的有效控制值为给定值 V_L 。

比较式(8-23)和(8-20)可以看出 由于在电路中接入电流源 I_1 ,就可以使 $(\Delta f)_{max}$ 小于 f_0 ,通过增大 I_1 来减小 I_0 而不改变 f_0 ,就可以在中心频率不变的情况下减小频偏而不必通过加大 R_x 减小电流的变化来减小频率,因为加大 R_x 会导致变换增益的降低。

8-3-4 单片锁相环设计举例

在设计单片锁相环系统时,其中最关键的两个部件是压控振荡器和鉴相器。通常压控振荡器显得更重要一些,其电路结构的选择由所需的频率稳定度和高频容限决定。在双极型电路中,鉴相器几乎全是平衡调制器,因为这种电路具有差动形式,非常适合于单片集成工艺。而在CMOS模拟电路中,则采用异或门。

环路滤波器通常接在集成电路的外部。在大多数情况下,是在鉴相器输出端的管脚简单地外接一个电容,或是用一个RC串联电路和硅片上的内部负载电阻并联,以完成滤波作用。

许多单片锁相环,特别是通用锁相环中,通常环路增益是可调的。这一功能由外接一个电阻分压器以控制VCO的变换增益或环路中的放大器的增益来完成。

在一般情况下,系统的主要参数如环路增益、VCO的频率、锁相环的捕捉范围、环路阻尼和闭环带宽等都由外接元件来设定,以便在特殊的应用场合及特定的输入信号的条件,使电路

性能最佳。

下面通过一个例子来说明。图8-13给出一个锁相环的简化图，这个电路是用作调频信号解调的单片锁相环。电路锁定在输入调频信号上，产生一音频解调信号。电路包含一个多谐振荡型VCO，VCO驱动一个平衡调制型鉴相器。鉴相器的输出经低通滤波后，再经缓冲和电平移动。接至VCO的控制端。为了减小内部漂移和失调电压，采用全差分电路。解调后的音频输出，就是放大的环路误差电压。

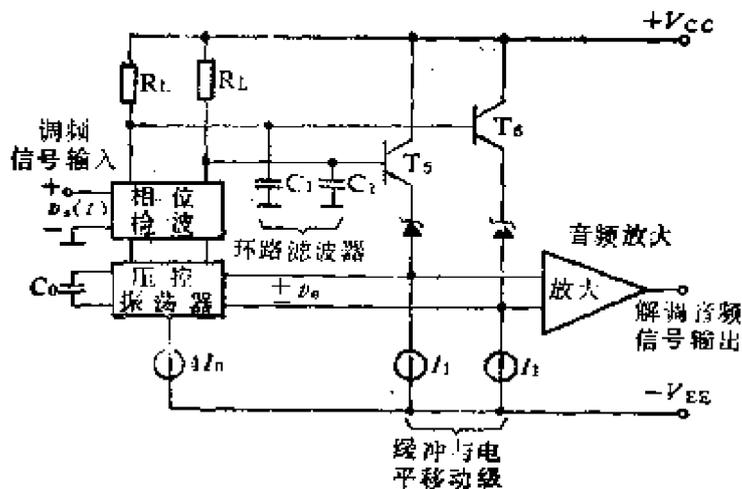


图8-13 调频波解调用锁相环简化图

图8-14示出调频波解调用锁相环的详细电路图，由图可以看出，该锁相环的电源电压为 $\pm 6V$ 。压控振荡器是全NPN射极耦合多谐振荡器。它的输出直接连至鉴相器的 T_1 、 T_2 、 T_3 、 T_4 的发射极。这几个发射结和电阻 R_4 、 R_5 起着同图6-13中的二极管 D_1 、 D_2 和电阻 R_4 、 R_5 相同的作用。

鉴相器的输出经外接电容 C_1 滤波后，由缓冲级 T_5 、 T_6 输出，然后经稳压管 D_{Z1} 、 D_{Z2} 和电流源 I_B 组成的电平移动电路直接加到压控振荡器作为差动控制信号。

压控振荡器中的 T_9 和 T_{10} ，通过射随级 T_7 和 T_8 交叉耦合。在误差电压等于零的静止状态下，电流源晶体管 T_{11} 、 T_{12} 、 T_{13}

和 T_{11} 流过相同的电流，其值均为 I_0 。

偏置电阻 R_B 与晶体管 T_0 、 T_{15} 和 T_{16} 以及外接电阻 R_T 构成与电源电压几乎无关的电流源。电流由外接电阻 R_T 除 T_0 发射结正向电压降确定。

故

$$I_0 = \frac{V_{BE}}{4R_T} \quad (8-24)$$

压控振荡器的自由振荡频率由式(6-20)可得

$$f_0 = \frac{I_0}{4C_0 V_{BE}} \quad (8-25)$$

将式(8-24)代入上式得

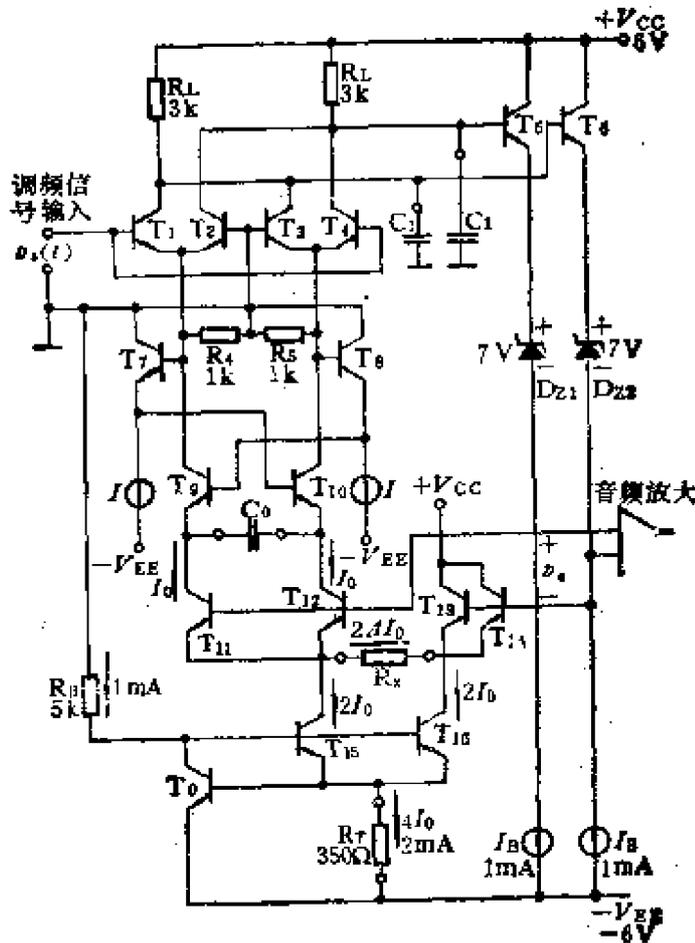


图8-14 调频波解调用锁相环原理图

$$f_o = \frac{1}{16C_o R_T} \quad (8-26)$$

可见，在一阶近似条件下，振荡频率与器件参数无关。

在本例中，设 $V_{BE} = 0.7V$ ，选取 R_T 的值为 350Ω ， $I_o = 0.5mA$ 。鉴相器和压控振荡器的增益可表示为

$$K_D = \frac{2R_L I_o}{\pi} \text{ V/rad} \quad (8-27)$$

与

$$K_o = \frac{\pi}{2C_o V_{BE} R_x} \text{ rad/sec V} \quad (8-28)$$

总增益为

$$K_L = K_D K_o = \frac{R_L I_o}{C_o V_{BE} R_x} \quad (8-29)$$

将式(8-25)代入(8-29)，可得

$$K_L = \frac{4f_o R_L}{R_x} \quad (8-30)$$

习题及思考题

1. 模拟相乘器的误差有哪些？说明如何从电路设计和应用两个方面减少误差。
2. 试用定时器接成RS触发器。以“2”和“6”作为置位和复位端，它和一般数字电路中的RS触发器有何不同？
3. 集成锁相环中的鉴相器是怎样解决鉴相变换增益与输入信号有关和变换特性的非线性的？
4. 若加到鉴相器的两个信号为占空比等于0.25的脉冲，试写出变换增益的表示式。
5. 集成锁相环中的张弛型压控特性与分立锁相环中的变容二极管压控振荡器压控特性，各有什么优缺点？
6. 双极型锁相环和CMOS锁相环中的鉴相器电路有何不同？原因是什么？
7. 集成锁相环的高频容限由什么部件决定？

第九章 开关电容滤波器

开关电容滤波器由一组电容器、模拟开关和具有运放的积分器组成。和普通的RC有源滤波器相比,开关电容滤波器有其独特的优点。这就是在一定条件下,决定滤波器特性的滤波器传输函数的极点的位置,不是决定于RC的乘积,而是电容量的比值。在集成电路条件下,电容比可以精确地加以控制,而且温度稳定性好。采用MOS工艺,可以在一块硅片上制成能精确地实现预定滤波特性的滤波器。然而,开关电容滤波器和普通的RC有源滤波器有重要的区别。开关电容滤波器属于模拟采样-数据滤波器。用开关电容滤波器来替代属于连续时间电路的RC有源滤波器,只适用于一定的频率范围。这就是输入信号的带宽,应远低于开关频率。

准确而又详细地分析开关电容滤波器,需要用到采样-数据技术,用z变换理论代替普通拉氏变换和s平面分析。为了简单,在工作频率远比开关频率低的条件下,采用模拟RC有源滤波器的分析方法,能获得工程上所需的结果,而且概念清晰。但为了给读者以由于采用模拟法产生误差的概念,故单辟一小节分析离散时间效应出现的误差。

§ 9-1 开关电容电路基础

§ 9-1-1 基本开关电容电路

开关电容电路的一个明显而又基本的特点是用一个电容和一些模拟开关来模拟电阻的作用,如图9-1所示。假定电路的节点1和2都是内阻可忽略不计的电压源,它能模拟电阻的原理如下所述。

当开关 S_1 处于图9-1所示位置,和左边接点相连时,电容 C_1

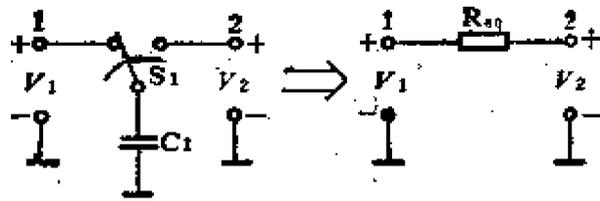


图9-1 在两个电压源之间跨接开关电容模拟电阻

充电至 V_1 ，然后开关 S_1 打向右边，电容将放电至电压 V_2 。在开关倒换的每一个周期，从左边节点向右边节点传输的总电荷 Q_0 为

$$Q_0 = C_1 \Delta V = C_1 (V_1 - V_2) \quad (9-1)$$

如果开关以时钟频率 f_s 来回倒换，则通过开关所传输的电荷的等效电流 $I_{s,q}$ 为

$$I_{s,q} = C_1 f_s (V_1 - V_2) \quad (9-2)$$

可见，开关 S_1 连同电容 C_1 起着传送带的作用。它一点一点地将电荷从一个节点传送到另一个节点。单位时间传送的总电荷（即 $I_{s,q}$ ）正比于电容的大小及开关频率。

根据以上关系，可以定义一个等效电阻，它给出和开关电容电路相同的电流。

$$R_{s,q} = \frac{V_1 - V_2}{I_{s,q}} = \frac{1}{C_1 f_s} \quad (9-3)$$

必须记住，由式(9-3)给出的等效电阻，只是当满足了下述两个条件，才能代替一个普通电阻。

(1) 采样频率 f_s 必须远比信号的上限频率高。

(2) 节点1和2的电压 V_1 和 V_2 不因开关位置的变化而改变（即 V_1 和 V_2 为内阻是零的电压源）。

第一个假定是出自开关电容电路的采样-数据特点。开关电容是一个采样元件。信号通过采样后，产生采样频率和采样频率的倍频以及它们的边频。若 $f_s \gg f_s$ （信号的上限频率），则所有不希望有的频率都将落到有用信号频带以外。

图9-2为图9-1所示开关电容电路的简单实现方法。图中 T_1 和 T_2 是两个增强型器件。分别由两个相位相反的时钟脉冲驱动。为了避免两个节点短路，两个MOS管不能同时导通。这就要求时钟脉冲 ϕ 和 $\bar{\phi}$ 不能同时出现使MOS管导通的电平。

由式(9-3)给出的开关电容形成的等效电阻，从集成电路设计的观点看，有一定的优点：

(1) 只需很小的硅片面积，就可以实现高阻值电阻。例如用1个1pF电容，取时钟频率为100kHz，就可模拟出一个10M Ω 的电阻。这就有可能在单块硅片上做出大时间常数而无需增加硅片面积或外接元件。

(2) 由式(9-3)所示等效电阻 R_{eq} 和电容 C 组成的RC电路，其时间常数 τ_{eq} 为

$$\tau_{eq} = R_{eq}C = \frac{C}{C_1 f_c} \quad (9-4)$$

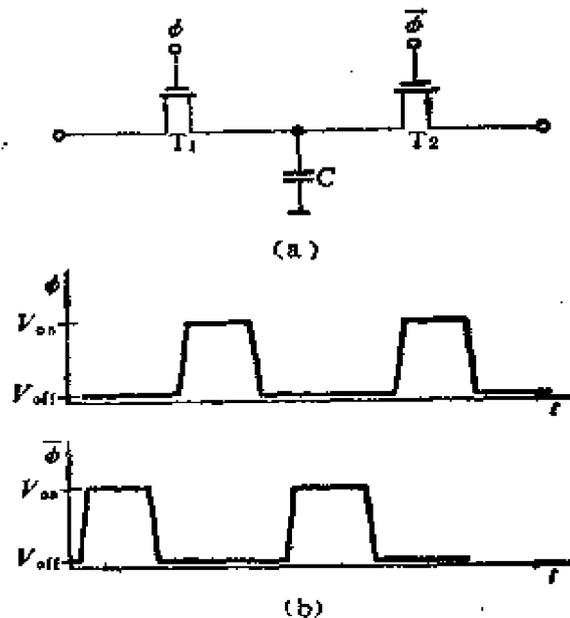


图9-2 用两个相位相反的时钟信号和MOS模拟开关实现开关电容级

它正比于电容的容量比，而反比于时钟频率。由于MOS电容十分

稳定,时钟频率也可以精确地控制,因此,利用开关电容电路,可以得到十分精确的时间常数。在通常的RC有源滤波器中,滤波器的工作频带由电路的时间常数确定。在开关电容滤波器中,便成为由电容容量比和时钟频率确定了。在开关电容电路中,不可避免的寄生参数如寄生电容和漏电通路,对滤波器的工作频率及其他某些特性,有一定的影响。后面将专门讨论这个问题。

9-1-2 开关电容积分器

开关电容积分器是开关电容滤波器的基本积木单元。图9-3示出一个普通的RC积分电路及其电容等效电路。将式(9-3)表示的等效电阻代替 R_1 ,则开关电容积分器的传输函数可以写作

$$\frac{V_o}{V_i}(j\omega) = \frac{-f_s C_0 / C_1}{j\omega} \quad (9-5)$$

式中 $\omega \ll \omega_s (= 2\pi f_s)$ 。

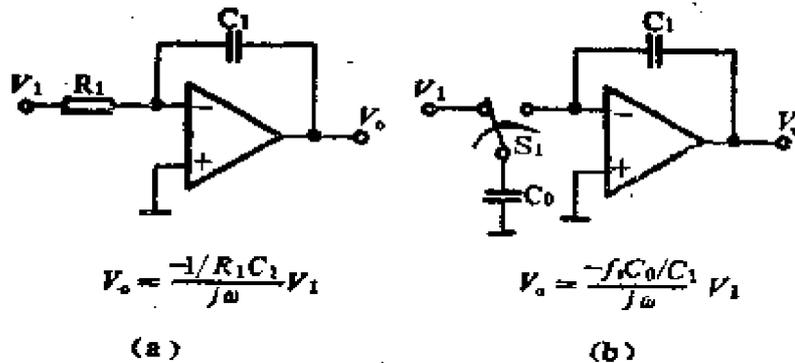


图9-3 单端积分电路

图9-4所示电路为差动积分电路,其传输函数在 $\omega \ll \omega_s$ 时为

$$V_o = -\frac{f_s C_0 / C_1}{j\omega} (V_1 - V_2) \quad (9-6)$$

在这个电路中,用一个电容 C_0 和两个开关,取代了接于普通差动积分器输入端的两个电阻和接于同相输入端的一个电容。这种种

代与前述单纯地将一个电容和两个开关取代一个电阻有所不同。如果我们从“总”的效果来考察电荷的转移，便容易理解图9-4中两个电路等效的原理。在图9-3(b)单端积分器电路中，电容 C_0 由 V_1 充电后，传送至 C_1 。在图9-4中，电容 C_0 由 $V_1 - V_2$ 充电后，传送至 C_1 。故图9-4的积分输出，正比于 V_1 与 V_2 之差。图9-4所示差动积分器，如令 $V_2 = 0$ ，就变成了同相积分器。

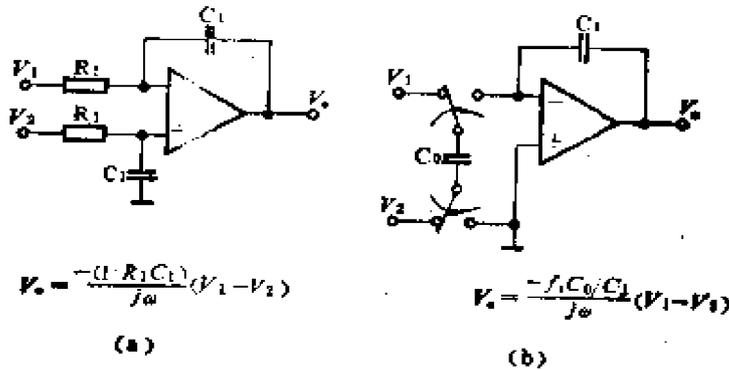


图9-4 差动积分器

图9-5为差动积分器的普遍形式，它可以同时对几个信号按不同的比例积分求和。其工作原理是首先由 n 个输入以差动方式分别对 C_{01} 、 C_{02} 充电。然后在时钟的后半周期将这些电容并联起来，将所有充电电荷转移至积分电容 C_1 。其传输函数为

$$V_o = [(V_1 - V_2) + a(V_3 - V_4)] \frac{f_s C_{01}}{C_1} \frac{1}{j\omega} \quad (9-7)$$

式中比例常数 a 为电容比值

$$a = C_{02}/C_{01} \quad (9-8)$$

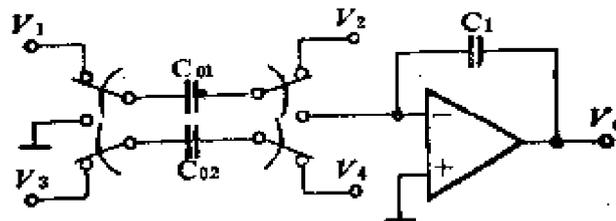


图9-5 比例求和差动积分器

9-1-3 开关电容一阶低通滤波器

图9-6为一阶低通滤波器电路。图(a)是普通的RC滤波器。图(b)是与之等效的开关电容电路。开关 S_1 和电容 C_0 等效电阻 R_1 ，开关 S_2 和电容 C_2 等效电阻 R_2 。参数间的关系分别为

$$R_1 = \frac{1}{C_0 f_s} \quad (9-9)$$

$$R_2 = \frac{1}{C_2 f_s} \quad (9-10)$$

普通一阶低通RC有源滤波器的传输函数为

$$\frac{V_o}{V_i} = -\frac{R_2}{R_1} \frac{1}{1 + j\omega R_2 C_1} \quad (9-11)$$

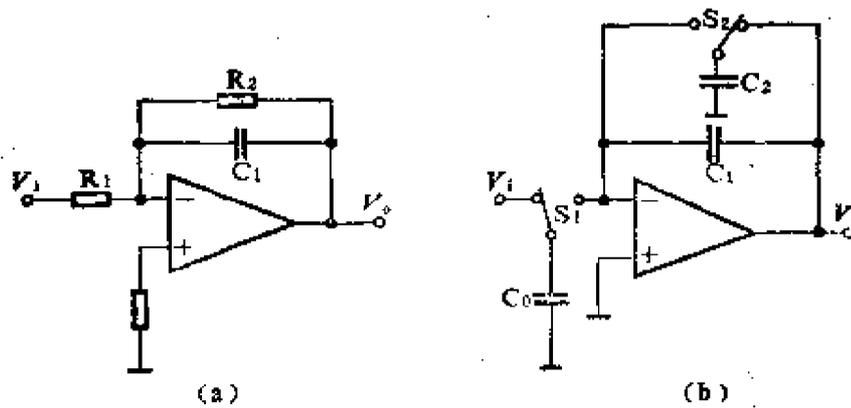


图9-6 一阶低通滤波器

将图9-6(b)所示开关电容一阶低通滤波器的参数及式(9-9)、(9-10)代入上式，可得图9-6(b)的传输函数

$$\frac{V_o}{V_i} = -\frac{C_0}{C_2} \frac{1}{1 + j\omega C_1 / f_s C_2} \quad (9-12)$$

上面这个式子成立的条件是 $\omega \ll \omega_s$ 。

开关电容一阶低通滤波器，除本身单独可以作为滤波器外，它还是组成其它高阶滤波器的基本积木单元。

9-1-4 离散时间效应

离散时间效应是指用开关电容电路将连续时间信号化成离散时间信号进行处理，由此而产生的误差。下面分析图9-3(b)所示开关电容积分电路的误差。

首先列出图9-3(b)电路在时钟信号作用下的差分方程。

在时钟信号的第 $n-1$ 个周期中， ϕ_{n-1} 期间，S打向左边， C_1 充电至 $V_i(n-1)$ ； $\bar{\phi}_{n-1}$ 期间，S打向右边， C_0 上的电荷转移至 C_1 ， C_1 充电。利用运算放大器反相输入端为虚地这一原理， C_0 上的电压趋于零，其电荷也趋于零。即 C_0 上的电荷全部转移至 C_1 上，故 C_1 上充电电荷等于

$$\Delta Q = C_0 V_i(n-1) \quad (9-13)$$

当时钟信号由 $(n-1)$ 周期变到 n 周期， C_1 上的电压由 $V_o(n-1)$ 变到 $V_o(n)$ ，相应产生的正比于电压变化的电荷变化量 ΔQ 就是式(9-13)给出之值。这样，便得到下面的差分方程：

$$C_1[V_o(n) - V_o(n-1)] = -C_0 V_i(n-1) \quad (9-14)$$

对上式取 z 变换，就有

$$\begin{aligned} V_o(z) - V_o(z)z^{-1} &= -\frac{C_0}{C_1} V_i(z)z^{-1} \\ \frac{V_o(z)}{V_i(z)} &= -\frac{C_0}{C_1} \frac{z^{-1}}{1-z^{-1}} \end{aligned} \quad (9-15)$$

由电路理论得知 $\frac{1}{1-z^{-1}}$ 是积分运算的传输函数， z^{-1} 是单位延时因

子。频域传输函数可由上式令 $z = e^{j\omega T_s}$ ，得到

$$\begin{aligned} H(j\omega) &= \frac{V_o(j\omega)}{V_i(j\omega)} \\ &= - \underbrace{\left[\frac{j_s C_0 / C_1}{j\omega} \right]}_{\text{理想响应}} \underbrace{\left[\frac{\omega T_s}{2 \sin(\omega T_s / 2)} \right]}_{\text{幅度误差}} \underbrace{(\exp - (j\omega T_s / 2))}_{\text{相位误差}} \end{aligned} \quad (9-16)$$

式中 $T_s (= 1/f_s)$ 为时钟信号周期。

将式(9-16)和简化式(9-5)比较,可以看出:准确式和近似式之间,既有幅值差别,也有相位差别。在极限情况,当开关频率增加至 ωT_s 趋于零时,式(9-16)右端的两个误差项均趋于1,式(9-16)就变成理想响应。

幅度误差在 $\omega T_s \ll 1$ 的频段,通常影响很小。相位误差表现为与频率成正比的相位滞后,其影响要大一些。这一相位滞后是因为电荷从 C_0 转移到 C_1 (参看图9-3(b))在时间上差半个时钟周期。这一相位滞后对滤波器频率响应所造成的失真,和运算放大器的附加相移对普通RC有源滤波器造成的失真是相似的。典型的影响是附加相移使Q值增高,或使滤波器响应造成不希望的升峰。式(9-16)中的相位误差或延时项可以用下述两个方法补偿:

(1) 采用预失真技术。在实际的设计中,将滤波特性设计成“预失真”响应,使得在有相位误差时出现所需要的特性。这一方法需要大量的数值计算,并有增加对元件的敏感度和滤波响应中需要传输零点以及使设计复杂化的缺点。

(2) 调整各邻近积分器之间的时钟相位,采用所谓无损耗数字积分器(LDI),将时钟信号的相位作适当的安排,以使得每经过一个积分器,延迟时间不是一个周期,而是缩短为半个周期。

LDI时钟线路可用图9-7所示两个级联的积分器说明。这里第二个积分器输入端的开关 S_2 的倒换方向和第一个积分器输入端的开关 S_1 的倒换方向刚好相反。这样,当第一个积分器的采样信号($C_{0,1}$ 上的电压)送到其输入端时,第二个积分器的输入电容 $C_{0,2}$ 立即对其采样,于是 $C_{0,2}$ 上的采样只滞后 T_s 半个时钟周期。若设想 S_2 和 S_1 的倒换方向相同,则 $C_{0,2}$ 上的电压将滞后 T_s 一个整周期。LDI时钟技术对消除采用开关电容的梯形有源滤波器的附加相移特别有效。在这种滤波器中,通常是下一个积分器对上

一个积分器的输出进行采样。

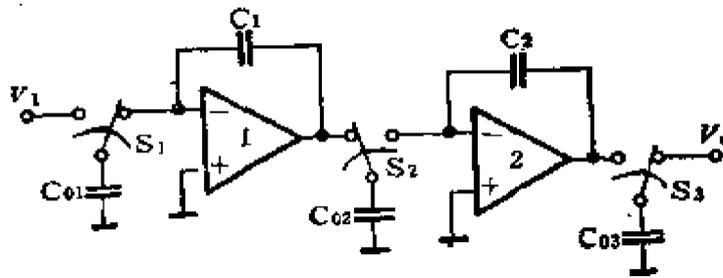


图9-7 减小相位误差的相邻积分器电路

§ 9-2 MOS开关电容电路元件的特性

单片开关电容滤波器的三种主要电路元件是MOS电容、模拟开关和运算放大器。为了优化一个开关电容滤波器的设计，对一个设计者来说有必要熟悉这几种元件的性能和它们所受的限制。在这一节中，将介绍这些电路元件的性能及其固有的寄生效应和设计误差。

9-2-1 MOS电容

MOS电容的主要特性已在第一章中作过介绍，这里仅介绍用于开关电容电路中的有关特性。

开关电容滤波器设计的关键因素是电容量比值的精确度和可重复性。假定一块集成电路硅片的电介质层的厚度是均匀的，那么，在同一硅片上的两个电容容量之比，完全取决于面积之比。而面积比又取决于电容版图横向的尺寸及制造过程中光刻对边缘的清晰度。

为了减小失配误差和提高比值的精确度，电容通常由相同的“单位几何图形”电容阵列构成。将它们并联起来以得到给定的电容值。一般来说，对于小电容（面积 $\leq 500\mu\text{m}^2$ ），可得到的比值误差约为1%，而对于大电容（面积 $> 10000\mu\text{m}^2$ ）约为0.1%。

上述比值误差，是就比值为1:1的相同的电容而言的。若比值很大或很小时，误差会增大，因为在这种情况下，两个电容之一将接近最小的尺寸。

9-2-2 MOS模拟开关

MOS晶体管可以当作一个理想的模拟开关。其基本特点已在第四章中介绍过。在这一节中，将简要地回顾一下这些特性，特别是与开关电容滤波器应用有关的特性。

在开关电容滤波器设计中，流过MOS模拟开关的电流很小，因此，通常将其设计为具有最小几何尺寸的器件。其沟道的宽度为最小值，且沟道的宽与长之比为1。在CMOS设计中，通常用N沟道晶体管作模拟开关，因为在同一几何尺寸条件下，其电阻率（由于载流子迁移率高）比P沟道管的低。

对于一个沟道长度为 $5\mu\text{m}$ ，沟道长与宽之比为1的NMOS模拟开关，当栅极相对于源极之间的激励电压为 5V 时，其电阻的典型值为 $5\text{k}\Omega$ 。在 70°C 时，其对衬底的漏电流约为 10^{-14}A 。源极和漏极对衬底之间的寄生电容各约为 0.02pF 。栅-源和栅-漏的交叠电容对金属栅器件约为 0.01pF ，对硅栅器件约为 0.005pF 或更小。当 $V_{\text{GS}} > 5\text{V}$ 时，沟道感应电荷的典型值约为 0.03pC 。

正如前面指出过的，最小几何尺寸的NMOS晶体管是一个优良的接近理想的模拟开关。而由于用于开关电容滤波器中的电容大多数在 $1\sim 10\text{pF}$ 的范围内，故模拟开关的寄生电容必须在计算电容容量比时予以考虑。

9-2-3 MOS运算放大器

利用MOS工艺制造运算放大器，可以提高硅片的利用率。在开关电容滤波器的应用中，运放的性能应满足音频频带的需要。典型指标为开环增益 $60\sim 80\text{dB}$ ，共模抑制比 $50\sim 60\text{dB}$ ，单位增益频率约为 2MHz 。此外，由于运算放大器的接口处是小电容和

模拟开关，所需的激励电流都很小。

利用NMOS工艺或CMOS工艺，可以很容易地设计出满足上述要求的MOS运算放大器。通常，CMOS工艺具有功耗小和电路设计简单的优点。这对于将许多个运算放大器集成到同一块硅片上是十分重要的。

图9-8示出一个用于单片开关电容滤波器的运算放大器电路。它具有上述所要求的基本性能。其功耗为5mW。由于运放的输出无需驱动大电流负载，故补偿电容无需经过一个源极跟随器缓冲接入。

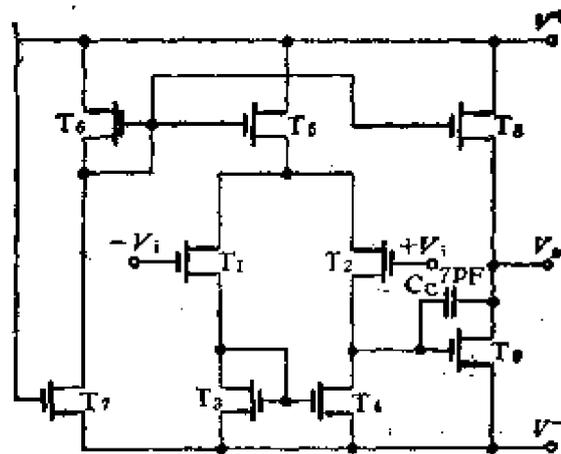


图9-8 开关电容滤波器用的简单CMOS运放

象图9-8这样简单的CMOS运放，可以在约 $129000\mu\text{m}^2$ 的面积内集成。因此，在同一块硅片上，可以集成几十个这样的运放，实现一个复杂的开关电容滤波器功能。

对于开关电容滤波器的设计，运放的一个重要性能是所需的建立时间，因为它决定模拟开关的最高开关频率。当负载电容为20pF时，大多数电路可以在 $1\sim 2\mu\text{s}$ 内到达和最终稳定值相差0.1%的值。这样，可以适用的开关频率高达500kHz。

9-2-4 噪声特性

开关电容积分器中有两个主要的噪声源。第一个是MOS开关

的热噪声，第二个是运算放大器。下面对它们作一定性的介绍。

1. 来源于MOS开关的噪声

当MOS开关晶体管处于导通状态时，通过一个电容C和电压源相连，电阻沟道的热噪声功率由热噪声方程给出

$$(V_n)^2_{\text{有效值}} = 4kTR(\Delta f)_n \quad (9-17)$$

式中 k 是波尔兹曼常数， R 是沟道电阻， $(\Delta f)_n$ 是采样电容和开关电阻构成的RC网络的噪声功率带宽。相应电阻 R 和电容 C 构成的单极点低通电路的噪声功率带宽由下式确定

$$(\Delta f)_n = \frac{1}{4RC} \text{ Hz} \quad (9-18)$$

将式(9-18)代入式(9-17)可得

$$(V_n)^2_{\text{有效值}} = \frac{kT}{C} \quad (9-19)$$

当开关截止时，这一噪声被采样而保持在采样电容上。

在开关电容积分器中，两个MOS开关中每一个开关的噪声都必须考虑。通过简单的分析所导出的式(9-19)，对应于输入与采样电容之间的第一个MOS开关是适用的。位于电容和运放输入之间的第二个MOS开关对噪声的贡献，其分析要复杂一些。然而，用类似的方法分析，其结果和式(9-19)给出的值相差不大。

从上述定性的讨论，可以得出减小模拟开关噪声的以下两个结论：①使采样电容的尺寸尽可能大，②使电路中开关数目最小。遗憾的是，采样电容往往选择为可能实现的最小的“单位电容”。因为滤波器中的其他电容均以此为度量。增大这个电容实际上不允许，否则将导致硅片面积的增大。

2. 来源于运放的噪声

MOS运放的噪声相对双极型运放要大一些。MOS运放中的主要噪声源是MOS晶体管沟道区表面的复合效应产生很高的 i/f 噪声。落于音频滤波器通带内的低频噪声，限制了可能检测的小

信号的下限。对普通的MOS工艺， $1/f$ 噪声将开关电容滤波器中运放的动态运用范围限制在90dB。另一个与MOS运放有关的噪声源是放大器的宽带噪声。由于电路的采样-数据特性，这些噪声中的某些在滤波器通带以外的成分，经“混淆”或频率变换而进入通带。为了避免这个问题，必须减小运算放大器的噪声带宽。

§ 9-3 寄生电容的影响

MOS电容的主要寄生电容是底片和衬底（即交流地）之间的寄生电容。正如前一节所讨论过的，寄生电容可以达到实际电容值的5~20%的范围，视电容结构和所用工艺而定。在实际的单片集成电路设计中，这样一个“寄生电容”问题可以通过电路结构部分地予以避免，这就是电容的底片在任何时间都可以交流接地。因此只是顶片的寄生电容和电路的各节点相连接起作用。

除底片寄生电容之外，其他电路寄生参数为顶片、金属互连通道之间的寄生电容。一个设计好的单片电容，上述寄生电容远比底片寄生电容小。然而，这仍然是可能得到的滤波器精度受限制的因素。这些电路的寄生参数的影响可以用图9-9(a)所示简单的开关电容积分电路来解释。所有电路节点的寄生电容均分别在图上标示了出来。 C_{p1} 是模拟开关管 T_1 的源-衬底间的电容。 C_{p2} 与 C_{p3} 是 T_1 和 T_2 漏-衬底间的电容以及 C_0 顶片和连线的寄生电容。 C_{p4} 是 T_2 源-衬底间的电容和运放的输入电容。 C_{p5} 和 C_{p6} 是积分电容 C_1 的顶片和底片的寄生电容，底片寄生电容对电路性能没有影响，因为它与运放的输出端并联，而运放输出阻抗很低。 C_{p1} 和低内阻电压源并联， C_{p4} 和 C_{p5} 与运放的虚地点（反相输入端）并联。因此，这几个电容都不影响电路的性能。寄生电容 C_{p2} 和 C_{p3} 和开关电容 C_0 并联，它对电路性能的影响是使 C_0 具有视在值

$$C'_0 = C_0 + C_p = C_0(1 + \gamma_0) \quad (9-20)$$

式中 $C_p = C_{p2} + C_{p3}$ 是 C_0 顶片对地的总寄生电容。 $\gamma_0 = C_p/C_0$ 是

C_0 顶片寄生电容与 C_0 容量之比。

顶片寄生电容的影响是将积分增益改变到原来的 $(1 + \gamma_0)$ 倍。因此，图9-9(b)所示电路的基本传输函数为

$$\frac{V_o}{V_i} = - \frac{f_s C_0 C_1}{j\omega} = - \frac{(f_s C_0 / C_1)(1 + \gamma_0)}{j\omega} \quad (9-21)$$

在图9-6(b)所示一阶低通滤波器电路的情况， C_2 顶片寄生电容的影响使传输函数变为

$$\frac{V_o}{V_i} = - \frac{C_0(1 + \gamma_0)}{C_2} \left(\frac{1}{1 + \frac{j\omega C_1}{1 + \gamma_2 f_s C_2}} \right) \quad (9-22)$$

其中 γ_2 是 C_2 的寄生因素数。注意到在这种情况下，寄生电容造成了增益和极点位置的误差。对于一个设计得好的开关电容滤波器，关键电容的顶片寄生电容，必须使之小于标称电容值的1%。这一点可以通过加大电容容量（付出增大硅片面积的代价）或采用下面介绍的用对寄生电容不敏感的电路来实现。

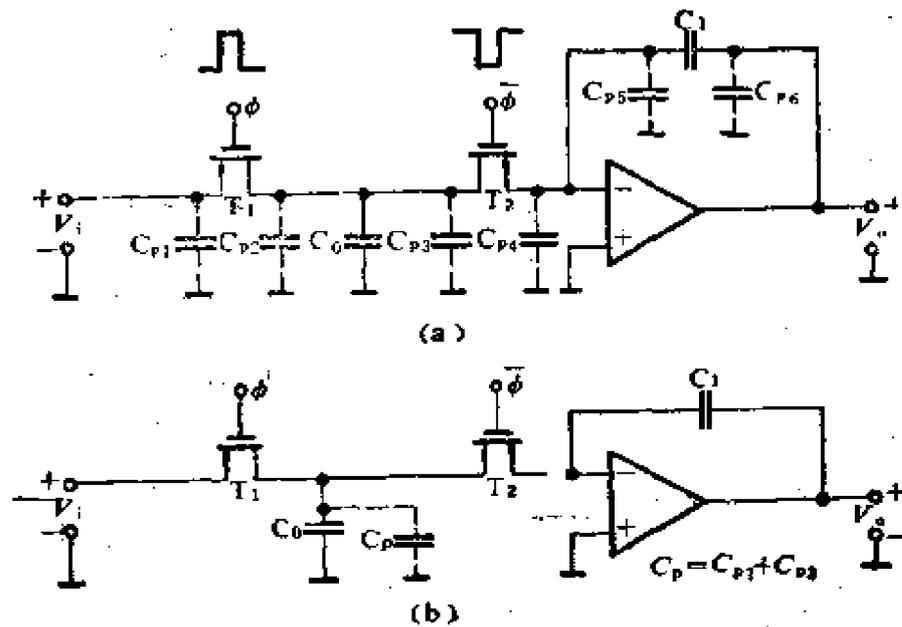


图9-9 开关电容积分器中寄生电容的影响

顶片电容的有害影响，可以采用图9-10右边所示的双掷开关予以大大减小。利用简化分析，可认为由开关电容传送的电流对图9-10(a)右边电路为

$$I_{c,q} = Q_0 f_s = f_s C_0 (V_1 - V_2) \quad (9-23)$$

它和图9-1所得结果相同。图9-1重画在9-10(a)的左边。对图9-10(b)右边的电路有

$$I_{c,q} = -f_s C_0 (V_1 + V_2) \quad (9-24)$$

相当于将 V_1 的极性倒过来。

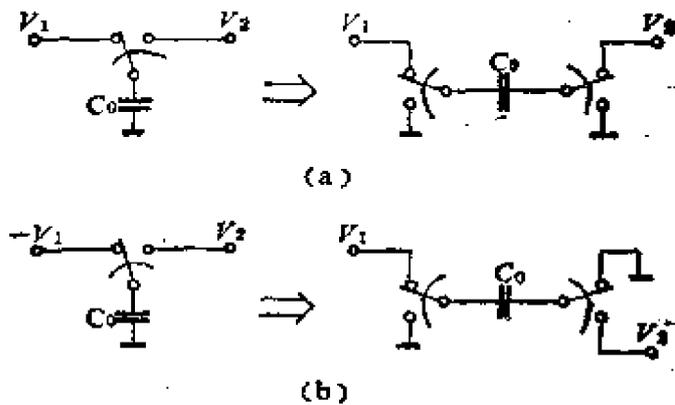


图9-10 简单开关电容的双掷开关形式

双掷开关电路可以通过采用四个开关管来实现。如图9-11所示。可以看出电路连接的倒相与否完全取决于时钟信号的相对相位。

图9-12示出双掷开关电容电路主要寄生电容的影响。我们分别对时钟信号的高低两个半周期，考查寄生电容的影响。当时钟相位 ϕ 位于高电平状态时， T_1 和 T_2 导通， T_3 和 T_4 截止。在这半个周期内，寄生电容 C_{p1} 充电至 V_1 ，但 C_{p2} 由于通过 T_2 与运放输入端虚地短接而保持不充电。在下半个周期， $\bar{\phi}$ 为高电平， T_1 和 T_2 截止， T_3 和 T_4 导通。于是， C_{p1} 通过 T_3 单独对地放电，不影响 C_0 上的电荷，而 C_{p2} 通过 T_4 保持对地短路。因此，无论 C_{p1} 或 C_{p2} 都不影响 C_0 的充放电。

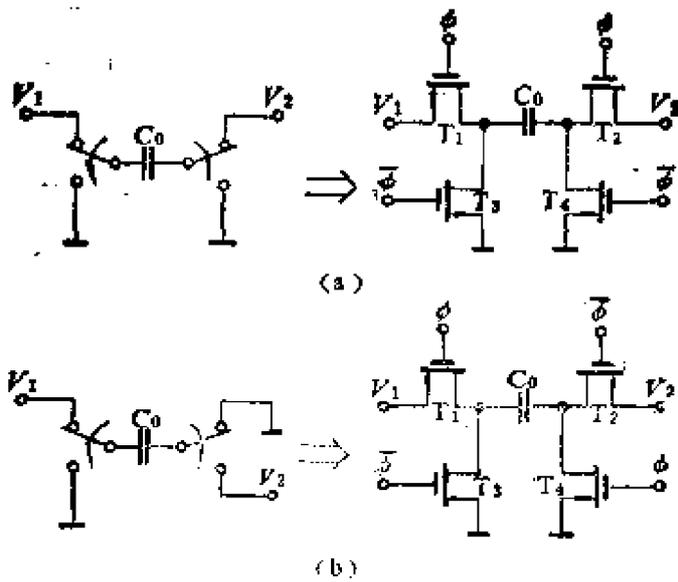


图9-11 实现开关电容电路中双掷开关的电路

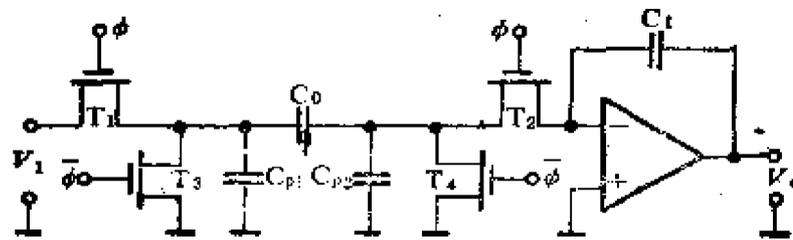


图9-12 采用双掷开关时开关电容积分器的主要寄生电容

图9-13示出的单端和双差动积分器基本电路，采用的是对寄生电容不敏感的开关。请注意，改变一个开关的相位，就使积分电路极性反转过来。

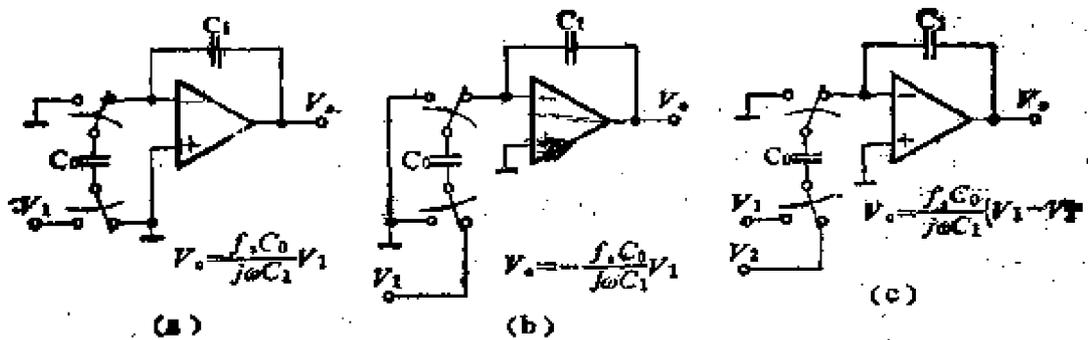


图9-13 采用对寄生电容不敏感开关的开关电容积分器

§ 9-4 实际设计考虑

在单片开关电容滤波器实际电路的设计与相互连接中，有若干限制必须予以足够的注意，以保证电路工作的稳定和可靠。其主要的几点陈述如下：

(1) 用开关电容电路技术产生的等效电阻，不能用来闭合运算放大器的反馈通路。因为开关电容的等效电阻不能提供连续时间通路。故不能用它来作为运算放大器仅有的反馈通路。否则，运放便成了开环运用。这时运放两个输入端之间将失去虚短路特性，从而使赖以存在的其他特性也随之消失。然而，它可以和一个电容并联来作为运算放大器的反馈通道，如图9-6所示。因为在这一情况下，电容可以保持开关传送的信号，以维持运放总是处于闭环运用。这一限制使得要求精密控制闭环增益的设计变得复杂起来。因为闭环增益一般是由电阻比确定的，这就需要在硅片上集成电阻。一个可供选择的方法是采用扩散或离子注入电阻。这样，就得增大硅片面积，增添工序，同时增加功率消耗。

(2) 不能有任何一个节点悬浮。所有节点都必须有接地的通道，以免电荷堆积在电容极板上。由开关电容的等效电阻构成的通道，也可以用作接地通道。

(3) MOS电容的底片必须接地或接电压源。底片寄生电容为正常电容值的5~20%，而且往往具有非线性特性。必须将其和交流地连接，或者在两个电压源之间倒换。这样流入和流出的电荷不影响滤波器的响应。按照这个要求设计的电路，自然就排除了悬浮开关电容电路、由三个或更多电容组成的分压器以及顺次将电容的两端接到运放输入端的电路。

(4) 运算放大器同相输入端必须保持为一恒定电压。如果运算放大器的同相输入端和信号通道相连，则反相输入端将不

是虚地。由于衬底电容和开关等连至反相输入端，它们的寄生电容将不再是因为与虚地相连而可忽略。这样，滤波器的响应对所有寄生电容都十分敏感。

以上设计限制，使得可能集成在单片上的开关电容滤波器电路形式受到很大的限制。然而，仍然有许多滤波器电路可以用开关电容技术做成集成电路。本节将介绍这些滤波器的电路形式。先从简单的开始，然后介绍复杂电路。

一种特别适合于用开关电容技术的常用滤波器是将运算放大器做成积分器，如同它在模拟计算机中所起的作用那样，完成积分运算。属于此类电路的两种常用的滤波器是状态变量和有源梯形滤波器。这些滤波器的一个重要优点是它们可以用模拟无源LC梯形网络的函数来实现。这一特点有两大好处：①它大大简化设计所花的精力。因为设计者可以用直接查滤波器设计参数表来计算元件；②它对元件容差的敏感度小。这是无源LC梯形滤波器的固有特性。对于开关电容滤波器，这意味着滤波器的响应对电容量比值的精确度不敏感。

对于一个给定的滤波器传输函数，电路的形式并不是唯一的。通常，同一个传输函数，可以有好几个电路。根据无源元件滤波器电路来设计开关电容滤波器，通常可采取下述步骤：

(1) 对无源滤波器写出只含有求和与积分运算关系的节点电压或回路电流的方程。

(2) 由于开关电容电路中采用的运算放大器都是压控电压放大器，回路电流均乘以任意标度电阻 R_s ，表示成电压。

(3) 基本电路结构可根据一组电路方程画出，这些方程采用模拟算符，表示成求和与积分运算。最终的图形称为状态变量图。如有可能，进行减少变量的简化工作。

(4) 由算符状态变量图，可以确定相应的开关电容电路的积木单元，并将它们连接起来，以构成最后的开关电容滤波器电路。

(5) 最后, 根据给定的无源滤波器的元件R、L和C的值以及开关电容滤波器设计参数, 计算电容比。开关电容滤波器设计参数是时钟频率 f_c 和标度电阻 R_s 。

§ 9-5 二阶滤波器电路

二阶开关电容滤波器的电路结构常用于单片集成电路中, 用来模拟传统的二阶RC有源滤波器。虽然某些等效RC有源滤波器的开关电容滤波器可以直接通过将电阻换成开关电容导出, 但这种合成技术很少得到实际应用。因为用这种方法得到的等效开关电容滤波器, 仍然存在着对元件容差十分敏感的问题。一个比较实际的方法是采用上节所述的五个基本综合步骤, 直接从由R、L和C组成的无源网络导出。

采用状态变量技术导出二阶滤波器的一个很大的优点是可以由一个电路同时得出几个滤波函数, 例如低通、带通或高通。这一非常有用的特点, 使得二阶开关电容滤波器在设计复杂的单片LSI系统时, 成为一个十分有用的通用积木单元。

9-5-1 低通滤波器的实现原理

RLC无源元件网络二阶低通传输函数的算符表示式为

$$\frac{V_o}{V_i} = H(s) = \frac{1/LC}{s^2 + s(R_T/L) + 1/LC} \quad (9-25)$$

其电路可表示成图9-14(a)。下面根据图9-14(a)所示二阶滤波器来导出等效开关电容滤波器。

第一步, 列出只包含有求和与积分运算的回路电流与节点电压方程, 因为开关电容电路基本积木单元为求和与积分运算。从这个图可以得到下述方程

$$V_i = V_1 - R_T I_1 \quad (9-26)$$

$$I_1 = \frac{1}{sL} (V_1 - V_o) \quad (9-27)$$

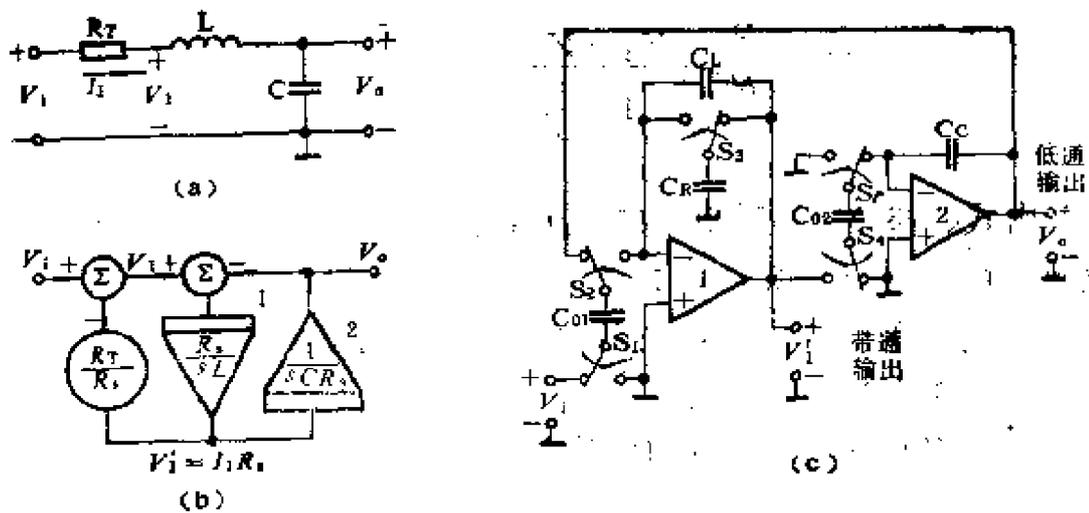


图9-14 二阶低通滤波器

$$V_o = \frac{1}{sC} I_1 \quad (9-28)$$

其次，由于运放电路中的信号总是以电压形式出现，为了使式(9-26)至(9-28)的关系式可以用运放电路实现，引入一个参数标度电阻 R_s ，将电流变量 I_1 换成电压变量 V'_1 ：

$$I_1 \triangleq \frac{V'_1}{R_s} \quad (9-29)$$

上式中符号 \triangleq 的意思是“定义”。

于是式(9-26)至(9-28)可写成

$$V_1 = V_i - \frac{R_T}{R_s} V'_1 \quad (9-30)$$

$$V'_1 = \frac{R_s}{sL} (V_1 - V_o) \quad (9-31)$$

$$V_o = \frac{1}{sCR_s} V'_1 \quad (9-32)$$

根据上述方程可以作出图9-14(b)所示用求和、比例以及积分运算构成的状态变量图。

为了简化电路，可从式(9-30)和(9-31)两个式子中消去变量

V_i , 可得

$$V_i = \frac{R_s (V_o - V_i)}{R_T \left(1 + \frac{sL}{R_T}\right)} \quad (9-33)$$

由式(9-32)可以看出, V_o 与 V_i 是积分运算关系。而式(9-33)说明: 可以用一个以 $V_o - V_i$ 为输入, V_i 为输出的差动输入一阶低通滤波器实现这一运算关系。于是可作出等效的开关电容滤波器电路如图9-14(c)所示。

根据图9-6(b)与式(9-12)的关系, 可由图9-14(c)得

$$\frac{V_i}{V_o - V_i} = -\frac{C_{01}}{C_R} \frac{1}{1 + \frac{sC_L}{f_s C_R}} \quad (9-34)$$

而由图9-14(c)所示积分器2, 可得

$$\frac{V_o}{V_i} = \frac{f_s C_{02}}{sC_C} \quad (9-35)$$

比较式(9-34)和(9-33)可得

$$\frac{R_s}{R_T} = \frac{C_{01}}{C_R} \quad (9-36a)$$

$$\frac{L}{R_T} = \frac{C_L}{f_s C_R} \quad (9-36b)$$

比较式(9-35)和(9-32)可得

$$\frac{f_s C_{02}}{C} = \frac{1}{CR_s} \quad (9-37)$$

由式(9-36)和(9-37)可得图(a)所示无源滤波器元件与图(c)所示等效开关电容滤波器元件的关系如下:

$$R_T = \frac{C_R}{C_{01}} R_s \quad (9-38)$$

$$L = \frac{C_L R_s}{f_s C_{01}} \quad (9-39)$$

$$C = \frac{C_1}{f_s R_s C_{02}} \quad (9-40)$$

C_{01} 和 C_{02} 分别为一阶低通滤波器1和积分器2输入端的电容,通常取

$$C_{01} = C_{02} = C_0 \quad (9-41)$$

这一电容作为单位电容,其他电容均以此为参考取比值。

开关电容滤波器中的电容比值,可由式(9-38)至(9-40)求得为

$$\frac{C_B}{C_0} = \frac{R_T}{R_s} \quad (9-42)$$

$$\frac{C_C}{C_0} = C f_s R_s \quad (9-43)$$

$$\frac{C_L}{C} = \frac{L f_s}{R_s} \quad (9-44)$$

标度电阻 R_s 是一个自由变量,可以用它来优化滤波器的动态范围或选取适当的电容量比,以减小硅片的几何尺寸。

首先考虑为使硅片面积最小,电容量的比值应选取什么值。由式(9-43)和(9-44)可得

$$\frac{C_C}{C_0} \frac{C_L}{C} = L C f_s^2 = \text{常数 } k \quad (9-45)$$

硅片面积显然正比于 $\frac{C_C}{C_0} + \frac{C_L}{C}$ 。由式(9-45)可得

$$\frac{C_C}{C_0} + \frac{C_L}{C} = \frac{C_C}{C_0} + \frac{k}{C_C / C_0}$$

将此式对 $\frac{C_C}{C_0}$ 取导数,并令其等于零,即可求得硅片面积最小的

条件为

$$\frac{C_C}{C_0} = \frac{C_L}{C} = f_s \sqrt{LC} \quad (9-46a)$$

或
$$\frac{C_C}{C_0} = \frac{C_L}{C_0} \quad (9-46b)$$

将式(9-46)代入(9-43)和(9-44)可得

$$C_f R_s = \frac{L f_s}{R_s}$$

或

$$R_s |_{\text{硅片面积最小}} = \sqrt{\frac{L}{C}} \quad (9-47)$$

当按式(9-46)选取电容量比值时,可使硅片面积最小。在这一情况下, R_s 值由式(9-47)确定。

其次,考虑滤波器的动态范围。当电路中所有运放的最大输出电压具有相同值,则整个电路的动态运用范围可以认为已充分利用。当输入电压 V_i 固定时,运放的输出电压最大值发生在增益最大的频率。

当 $\omega = \omega_0$ 时,运放1带通输出电压达到最大值。在 $\omega = \omega_0$ 时,电流最大值 I_1 可由图9-14(a)求得为

$$I_1 = \frac{V_i}{R_T} \quad (9-48)$$

由式(9-29)可得运放1的输出电压最大值为

$$V_1' = I_1 R_s \quad (9-49)$$

由式(9-48)及(9-49)可得

$$V_1' = V_i \frac{R_s}{R_T} \quad (9-50)$$

由图9-14(a)可看出,在 $\omega = \omega_0$ 时,输出电压 V_0 是 V_1 的 Q 倍。若 $Q > 1$,则在 $\omega = \omega_0$ 时输出电压 V_0 ——即运放2的输出电压达最大值。该值为

$$V_0 = \frac{1}{R_T} \sqrt{\frac{L}{C}} V_i \quad (9-51)$$

若两个运放的输出电压的最大值相等,则由式(9-50)及(9-51)可

得

$$R_s |_{\text{动态范围最大}} = \sqrt{\frac{L}{C}} \quad (9-52)$$

因此，在我们所研究的条件下，动态范围最大和硅片面积最小的条件完全一致，都是将标度电阻 R_s 选得满足式(9-47)或(9-52)。 R_s 值的这种优化选择，对多数滤波器都是如此。然而，对于高阶滤波器，计算 R_s 的最佳值比较复杂，它还与所需的频响有关。

最后，顺便指出：图9-14(c)所示开关电容滤波器，除了具备预先给定的低通输出 V_o 外，还有一个带通输出 V_i 。

9-5-2 设计举例

作为一个例子，现在考虑两极点最大平坦型滤波器的设计。采用图9-14所示电路。假定滤波器的3dB带宽为1kHz，端接电阻 $R_T = 1\text{k}\Omega$ ，开关电容的时钟频率选为100kHz。为了方便，假定单位电容 C_{01} 和 C_{02} 的容量相等，即 $C_{01} = C_{02} = C_0$ 。

从所给定的 ω_{3dB} 和 R_T 的值，可求得

$$L = 0.1126\text{H} \quad C = 0.2247\mu\text{F}$$

由L和C的值，可从式(9-52)计算出

$$R_s = \sqrt{\frac{L}{C}} = 0.707\text{k}\Omega$$

然后由式(9-42)至(9-44)算得电容量比值

$$\frac{C_1}{C_0} = \frac{C_L}{C_0} = 15.91 \quad \frac{C_R}{C_0} = 1.414$$

取单位电容 $C_0 = 1\text{pF}$ ，则电路所有电容加起来小于50pF。这样，是十分节省硅片面积的。

9-5-3 带通滤波器

图9-14(a)所示RLC网络带通函数为

$$\frac{I_1}{V_1} = \frac{s(1/L)}{s^2 + s(R_s/L) + 1/LC} \quad (9-53)$$

由图9-14(c)所示电路,根据式(9-29)所下的定义,积分器1 输出电压 V_1' 正比于电流 I_1 。因此,电路中 V_1' 输出具有带通的响应,其表示式为

$$\frac{V_1'}{V_1} = \frac{s(R_s/L)}{s^2 + s(R_s/L) + 1/LC} \quad (9-54)$$

其中心谐振频率 ω_p 、品质因数 Q_p 以及中心频率的传输系数 A_p 分别为

$$\omega_p = \frac{1}{\sqrt{LC}} \quad (9-55)$$

$$Q_p = \frac{1}{R_s} \sqrt{\frac{L}{C}} \quad (9-56)$$

$$A_p = \frac{R_s}{R_T} \quad (9-57)$$

对于 $Q_p \gg 1$ 的情况,滤波器的通频带相对于 ω_p 两边对称。其3dB带宽

$$\omega_{3dB} = \frac{\omega_p}{Q_p} \quad (9-58)$$

对于带通电路,开关电容电路的电容比,用电路的 Q_p 和中心频率 ω_p 等参数来表示更为方便。可以将式(9-55)至(9-57)代入式(9-42)至(9-44)得到

$$\frac{C_R}{C_s} = \frac{R_T}{R_s} \quad (9-59)$$

$$\frac{C_C}{C_s} = \frac{R_s}{R} \cdot \frac{f_s}{\omega_p} \cdot \frac{1}{Q_p} \quad (9-60)$$

$$\frac{C_L}{C_s} = \frac{R_T}{R_s} \cdot \frac{f_s}{\omega_p} \cdot Q_p \quad (9-61)$$

如果将由式(9-47)或(9-52)所得的硅片面积和输出动态范围最佳条件中的参数也用 ω_p 和 Q_p 表示,可得

$$\frac{C_c}{C_0} = \frac{C_L}{C_0} = \frac{f_s}{\omega_p} \quad (9-62)$$

$$\frac{C_R}{C_0} = \frac{1}{Q_p} \quad (9-63)$$

由式(9-63)可以看出,当 Q_p 很高时, C_R 会变得很小。当选择 C_0 为单位电容时,根据式(9-63)所算出的 C_R ,可能小得难以实现。例如,选取 $C_0 = 1\text{pF}$,若 $Q_p = 50$,则 $C_R = 0.02\text{pF}$ 。这个数值和寄生电容值可以相比拟了。如果为了避免这个问题引起的麻烦将 C_0 增大,则由于 C_c 和 C_L 将成比例增大,从而使这个电容太大。

解决这个问题一个实际办法是采用电荷比例电路,将电容 C_R 的值转换成一个更现实的值。电荷比例电路可用积分求和电路的特殊情况来实现。如图9-15所示。

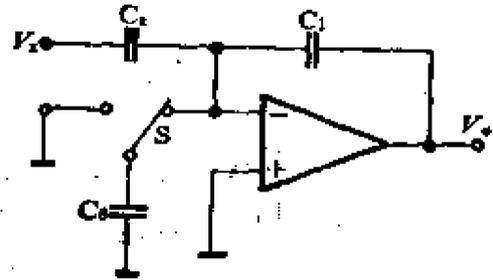


图9-15 电荷比例电路

在时钟脉冲的作用下,开关 S 在“地”与运放的反相输入端之间来回倒换,使得运放的反相输入端不能有电荷积累,于是 C_R 右极板和 C_1 左极板的电荷量相等而符号相反。据此可得

$$\frac{V_o}{V_s} = -\frac{C_R}{C_1} \quad (9-64)$$

在图9-14(c)中,每一个周期由 C_R 供给积分器反相输入端的电荷

$$Q_R = V_s' C_R \quad (9-65)$$

如果将 V_s' 减小,则在 V_s' 通过 C_R 供给运放输入端同样电荷的条件下, C_R 就可以取较大之值,不致难以实现。参看图9-16,

它是在图9-14(c)的基础上，在运放1的输出与输入端之间增添一个接成电荷比例电路的运放3，将运放1的输出电压 V_3 予以缩减后再与 C_R 连接。同时改变 C_R 的连接方式，以保证有合适的相位。由图9-16可得

$$\frac{V_3}{V_0} = -\frac{C_A}{C_B} \quad (9-6)$$

V_3 缩至 V_0 的 $-\frac{C_A}{C_B}$ 倍。这样，式(9-63)便换成了

$$\frac{C_R}{C_0} \frac{C_A}{C_B} = \frac{1}{Q_p} \quad (9-67)$$

如选择

$$C_R = C_A = C_0, \quad C_B = Q_p C_0 \quad (9-68)$$

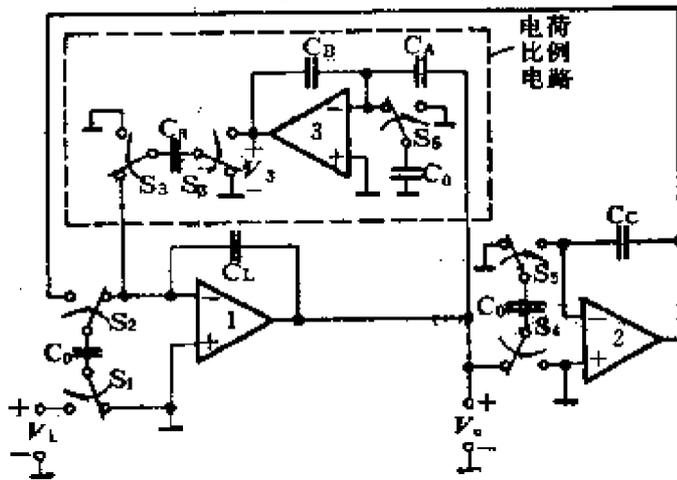


图9-16 采用电荷比例电路改善电容比的二阶带通滤波器

则所有的电容都为可实现的值。然而，采用这一技术需要增添一个运算放大器，还需要一个其值为 $Q_p C_0$ 的较大电容。这将使晶片面积有所增大，同时使噪声特性恶化。

§ 9-6 开关电容滤波器的应用及其限制

开关电容电路的设计技术和MOS模拟设计技术的发展，使

得可以集成在一块硅片上的滤波器所具有的滤波函数不断增多。和普通的RC有源滤波器相比,开关电容滤波器的最大优点是,无需精确控制电容和电阻的绝对值。滤波器的特性取决于电容量的比值和所选择的时钟或采样频率 f_s 。通常,时钟信号是外部提供或者是同一晶片上的振荡器和分频器。在后一种情况,需要一块石英晶体来设置振荡频率。

对于单片开关电容滤波器,有两个实际上的限制,即高频容限和噪声特性。高频容限受可以实际用于MOS电路的最高时钟频率 f_s 的限制。实际上选择的时钟频率 f_s 不超过几百千赫。理论上,根据奈奎斯特准则,最高工作频率限制在时钟频率的一半。可是在实际上,为了降低或避免对连续时间反混淆和复原滤波器的要求, f_s 应选择得至少比滤波器的上限工作频率高一个数量级。单片开关电容滤波器的工作频率,限制在音频范围,从直流到接近20kHz。

单片开关电容滤波器的噪声特性比相应的RC有源滤波器要差一些。主要原因是MOS运算放大器和模拟开关的噪声。因此,为了得到良好的信噪比,对于采用常规MOS工艺的开关电容滤波器,动态范围限制在80~90dB。这对于高质量的信号处理和弱信号检测是不足够的。

一个必须提醒读者注意而且必须牢记的问题是:开关电容滤波器是一个离散时间或采样电路。它只是当 f_s 远比信号频率高时,其频响才和连续时间滤波器十分接近。这一点可以用图9-17来说明。图中示出一个截止频率为1kHz的低通滤波器在不同时钟频率时的响应。可以看到当信号频率到达通带以外时,开关电容滤波器的混淆响应随 f_s 的减小而变得明显起来。

开关电容积分器的采样-数据固有延时性质给滤波器的响应引入附加的相移,它将造成不稳定或过高的升峰。对于简单的积分环路,可以用给取样开关施加适当的相位来避免。但是对于一阶低通滤波器基本单元级,就不能通过安排时钟相位来避免。此

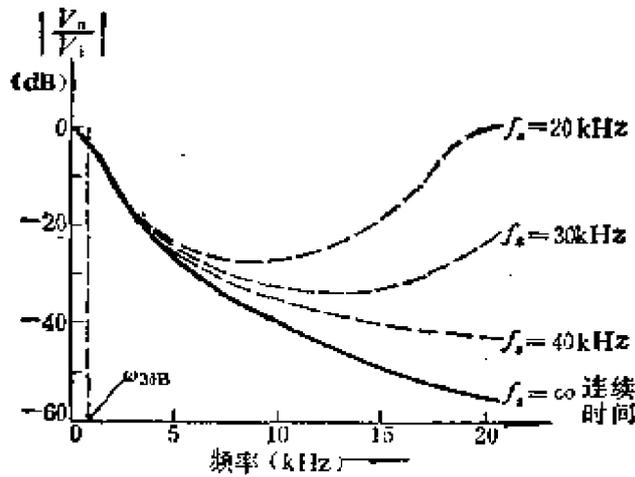


图9-17 图9-16电路当时钟频率不同时
1kHz低通滤波器的幅频响应

时，必须在计算响应时将开关延时预先考虑进去。

由以上所述限制，特别是关于频率范围与噪声的限制可以看出：开关电容滤波器只能适用于音频频带。当前它的主要应用领域是脉码调制与解调电路，语音编码与解码，回音消除，语音合成和语音识别等。

习题及思考题

1. 设计一个单极点低通开关电容滤波器，上截止频率为3kHz，确定所有元件和时钟信号频率 f_s 。
2. 分别用简化的电荷传送概念方法和z变换数学方法，分析图9-18所示开关电容电路输出电压 V_o 与输入电压 V_1 及 V_2 的关系。

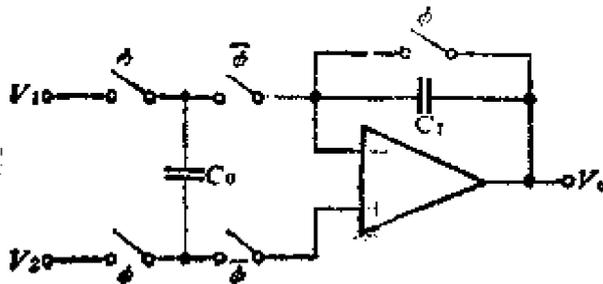


图9-18

3. 仿照上题, 画一个开关电容差动放大电路。
4. 画一个同相输入式开关电容积分电路。
5. 说明简单开关电容寄生电容的影响及双掷开关电容减小寄生电容影响的原理。
6. 画一个有损耗积分器电路, 要求采用对寄生电容不敏感的开关电容电路。
7. 设计一个二阶低通开关电容滤波器, 给定指标为: 响应具有1dB升峰, 下降3dB的信号频率为3300Hz, 采样频率为100kHz。画出电路, 确定电路元件值。
8. 设计一个二阶带通滤波器。给定指标为: 中心频率1.5kHz, 带宽150Hz, 采样频率为150kHz。画出电路, 确定电路元件。
9. 给定RCL无源网络如图9-19所示。导出一个等效开关电容滤波器。

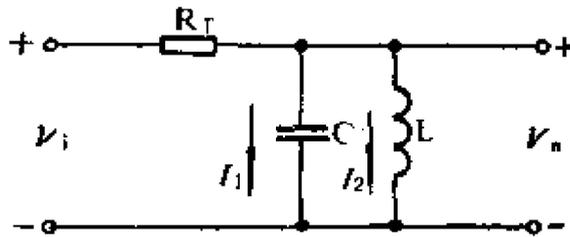


图9-19

10. 图9-14(c)所示开关电容电路, 若 $Q < 1$, 试求充分利用运放动态运用范围, 选择标度电阻 R_s 值的表示式。

第十章 数字-模拟、模拟-数字变换器

数字和模拟信号的处理是两类基本的、但明显不同的信号处理模式。在模拟模式,信号是在连续变化情况下处理的,而数字信号的处理是量化为二进位形式,即0和1进行的。在许多情况下,需要将两种基本信号处理连接起来,并将信号的形式从数字变成模拟或者反过来。这一任务是用数字至模拟(D/A)和模拟至数字(A/D)变换电路完成的。

自然界的各种变量(例如电流、电压、力、距离、时间),就基本状态来讲,都是以模拟形式出现的。然而,对于信号的传输和计算来讲,它们通常以数字形式处理。因此,A/D和D/A变换器可以分别看成是编码和解码器件。代表自然界各变量本来状态的模拟量,变换为数字信号,该数字信号便是一种代表不同模拟量的“码”。A/D变换器的输出是一个具有规定位数的数码,每一数码与其输入的模拟电压一一对应。D/A变换器则与之相反。

变换电路的性能指标与电路元件的匹配以及热跟踪有很大的关系。集成电路在这些方面大大优于分离元件。这一点使得D/A和A/D变换电路非常适宜采用单片集成电路。我们从讨论D/A变换电路入手,因为在有些A/D变换器中,D/A变换器是其中的一个子电路。

§ 10-1 D/A变换器的变换原理

数字-模拟变换器或D/A变换器(简称为DAC)可以当作一个解码器件。它接收数字编码信号,以电流或电压的形式提供模拟信号输出。它是计算机系统和数字信号与各种模拟量的接口。

图10-1(a)示出一基本的D/A变换器的功能示意图。输入

到D/A变换器的信号是一串由“1”和“0”组成的数字码 D 。输出的是一个模拟量 A ，它可以是电压，也可以是电流，输出与输入的关系为

$$A = KV_R D \quad (10-1)$$

式中 K 为一比例因子， V_R 为参考电压， D 是给定位数的数字代码。 D 可以表示为

$$D = \frac{b_1}{2} + \frac{b_2}{2^2} + \frac{b_3}{2^3} + \dots + \frac{b_N}{2^N} \quad (10-2)$$

其中 N 是位的总数， b_1, b_2, \dots, b_N 是各位的系数，它们量化为1或0。因此，一个 N 位的D/A变换器的传输函数可以写作

$$A = KV_R (b_1 2^{-1} + b_2 2^{-2} + \dots + b_N 2^{-N}) \quad (10-3)$$

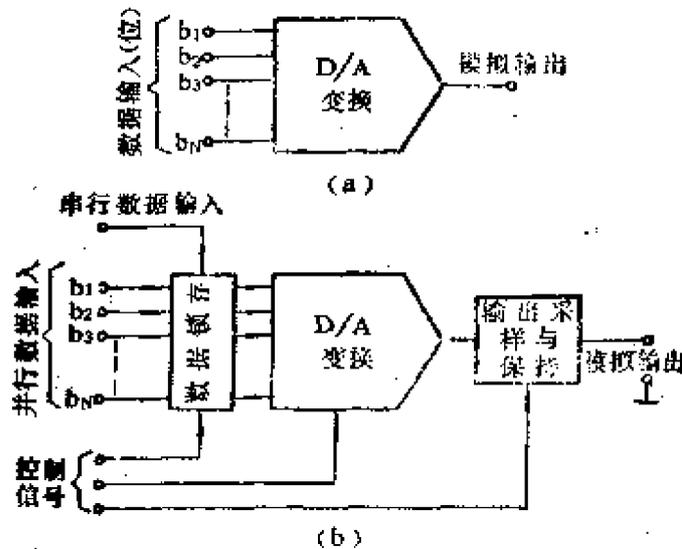


图10-1 D/A变换器的方框图

在许多实际应用中，特别是需要直接和数据总线或微处理器相连接时，还需在基本的D/A系统基础上增添某些附加电路，例如数据锁存和输出采样-保持电路，如图10-1(b)所示。输入数据锁存的功能是将输入的数据储存起来，防止在完成变换以前改变。与此类似，输出采样-保持电路是使输出电平在将上一次变换完成后保持不变，直到下次转换的新数据字送入D/A变换器。

在多数情况下，图10-1 (b) 所示基本的D/A变换系统采用图10-2包含的四个部分。一个产生基准电压 V_R 的电压源，一组设置二进位系数的双掷开关 (b_1 至 b_N)，一个电阻性电流定标电路和输出电流求和放大器，后者主要将电流输出变成电压输出。在某些情况下，电流输出也满足需要的话，则求和放大器可省去。

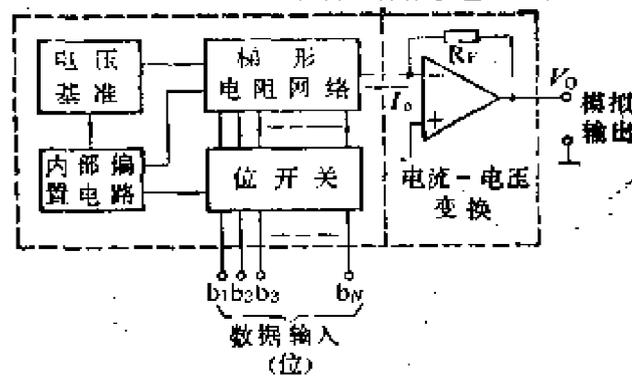


图10-2 D/A变换器内部方框图

电压基准电路可以集成在单片D/A变换器电路内部，也可以外接，由所需系统的精度、稳定度以及分辨率确定。式(10-3)指出，模拟输出是基准电压和数据字的乘积。因此，模拟电压将受基准电压变化的调制。D/A变换电路设计成工作于可变基准电压的情况下时，称作相乘D/A变换器。通常，所有工作于外接基准电压的D/A变换器均属于这一类。

假定变换器是电压输出，则一个 N 位的D/A变换器的输出可写成

$$V = V_{FS} (b_1 2^{-1} + b_2 2^{-2} + \dots + b_N 2^{-N}) \quad (10-4)$$

其中 V_{FS} 为满量程输出电压，它等于式(10-3)中的 KV_R 。可见， V_o 是输入二进制数字信号的函数，它有 N 个离散电压值。其值由零至最大值

$$(V_o)_{\max} = V_{FS} \frac{2^N - 1}{2^N} \quad (10-5)$$

最小的步进增量 ΔV_0 由下式给出

$$\Delta V_0 = \frac{V_{FS}}{2^N} \quad (10-6)$$

图10-3示出一个3位D/A变换器的变换特性。在实际电路中的工作情况是这样的，图10-2所示的方框图中的数字输入信号，依据由 b_1 至 b_N 各位的系数，驱动变换器中的双掷开关。系数 b_1 称为最高位(MSB)，因为它具有最高的数值权。1MSB的变化产生的模拟输出电平移动等于 $V_{FS}/2$ 。

在D/A变换的过程中，数字输入可以并行形式加入，也可以是以串行形式加入(如图10-1所示)。串行形式是从最高位开始，逐位输入。并行输入的变换速度高得多。

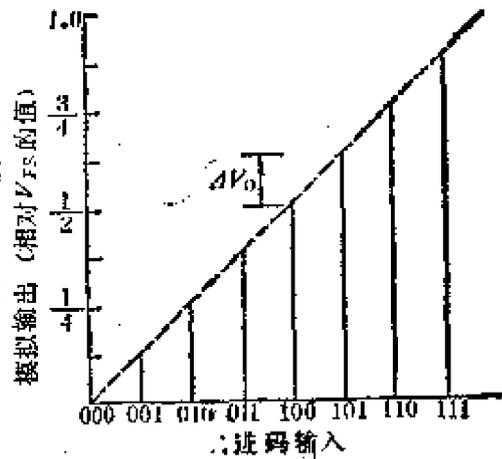


图10-3 3位D/A变换器的变换特性

§ 10-2 D/A变换器的基本类型

在文献中报导了大量的D/A变换电路。在这一节中，将介绍几种最基本的电路，以说明其工作原理。

适用于单片集成电路的基本变换器，根据其工作原理，可分为三类：①电流标度电路；②电压标度电路；③电荷标度电路。第一类电路是双极型D/A变换器设计中最常用的，电压和电荷标度型D/A变换器只适用于MOS电路。

10-2-1 电流标度D/A变换器

以电流标度原理工作的D/A变换器，在电路中产生一组二进制权电流，它们被有选择地取和，以产生模拟输出。图10-4示出

一个产生二进制权电流 I_1, I_2, \dots, I_N ，并将它们取和的基本电路。这个电路的电阻网络是D/A变换电路中常用的所谓 $R-2R$ 梯形网络。由图不难看出，自右至左，每一个节点向右看去的电阻都等于两个 $2R$ 值并联之值。因而每向左移动一个节点，随着电阻增大一倍，电压也递增一倍。每一个节点下面的 $2R$ 电阻支路的电流，则随着电压增大一倍，电流也递增一倍。各个电流之间的关系如下式所示：

$$I_1 = 2I_2 = 4I_3 = \dots = 2^{N-1}I_N \quad (10-7)$$

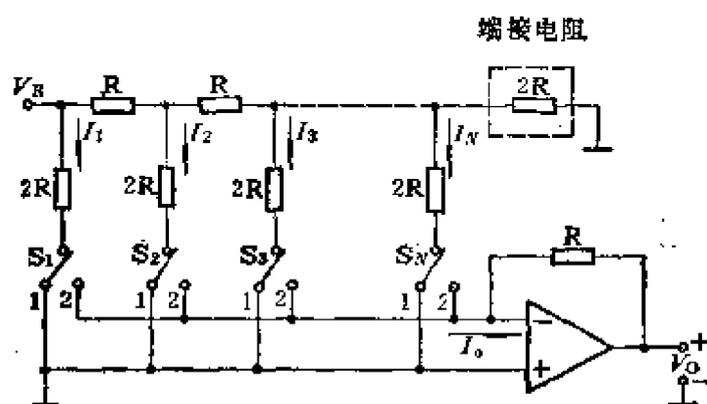


图10-4 采用 $R-2R$ 梯形网络的电流标度D/A变换器

$R-2R$ 梯形网络的构成规则是：由若干个 R 和 $2R$ 的电阻接成梳状，在终端配上一个 $2R$ 的端接电阻。这种网络还可以和等值电流源连接以完成D/A变换（参看图10-9）。 $R-2R$ 梯形网络的位数增多时，最高位和最低位的电流值的差别会越来越悬殊。从后面的分析中将会看到，它将导致变换精度的下降。因此，这种网络在多数情况下只用于4位变换器。对于高位变换器，可以用多个4位变换器级联。

10-2-2 电压标度D/A变换器

电压标度变换器是将一个电阻链连在基准电压和地之间，选择电阻链的抽头，获得模拟电压。对于一个 N 位的变换器电路，

电阻链由 2^N 个阻值相同的电阻串联连接而成。电压的选择由二进制开关完成。因此，这种变换器也称作电位器型D/A变换器。

图10-5给出一个工作于电压标度原理的D/A变换器的示意图。

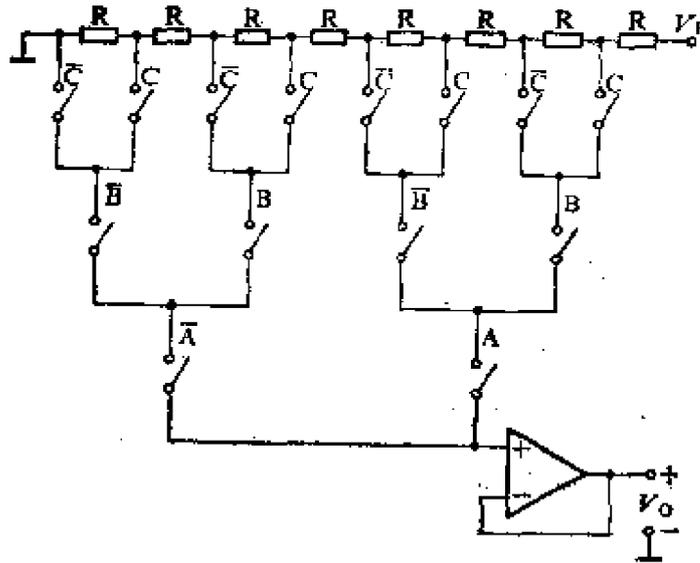


图10-5 采用电压标度原理的3位变换器示意图

电阻链由八个相同的电阻构成，接于 V_R 和地之间。每一个电阻上的电压等于输出电压变化的1LSB，或 $V_{FS}/2^N$ 。输出电压由解码开关矩阵产生，然后通过一个高阻抗缓冲放大器(或跟随器)输出。为了保证D/A变换器的精度，缓冲放大器所吸收的直流电流和电阻链上的电流相比，应可以忽略不计。

下面简要地说明输入逻辑信号解码成模拟电压的工作原理。在图10-5中，标注字母A、B与C的模拟开关，由对应于输入位 b_1 、 b_2 和 b_3 的逻辑信号所驱动， b_1 对应于MSB，而 b_3 对应于LSB。注字母 \bar{A} 、 \bar{B} 和 \bar{C} 的模拟开关，由输入逻辑的互补电平驱动。假定某一逻辑电平为1，则其所控制的开关闭合。例如输入码为000，则A、B和C打开， \bar{A} 、 \bar{B} 和 \bar{C} 闭合，其结果是输出

电压为 $0V$ 。若输入码为 100 ，则 A 、 \bar{B} 和 \bar{C} 闭合，其结果是输出电压为 $V_R/2$ ，正好等于 $1MSB$ 。

图10-5所示分压式D/A变换器适用于MOS工艺，在MOS工艺中，模拟开关很好做，缓冲放大器的直流偏流很小。

这种电路的一个重要的缺点是位数较多的D/A变换器所需的元件太多。对一个 N 位的变换器，需要 2^N 个电阻和差不多 2^{N+1} 个模拟开关和 $2N$ 条逻辑驱动线。然而，由于提出了倍乘技术，通过级联可以减小电路的复杂性，使变换能力达到12位。

电压标度D/A变换器，作为MOS A/D变换器系统中的一个部件，得到广泛的应用。在那里，它作为逐次逼近型A/D变换器的D/A变换子电路。

10-2-3 电荷标度D/A变换器

电荷标度变换器是将加到电容矩阵上的总电荷进行定标，以产生模拟电压的。其基本工作原理可通过图10-6所示简单电路说明如下：图中电容 C_A 接地， C_B 则周期性地在地和内部基准电压 V_R 之间转换。在开始时，假定开关 S_0 和 S_1 都接地。这种情况称为“复位”模式，两个电容都放电，输出电压 V_x 等于零。然后， S_0 打开， S_1 接至基准电压 V_R 。在这称为“采样”模式的期间，如果对输出电压进行测量，可得输出电压 V_x 为

$$V_x = V_R \frac{C_B}{C_A + C_B} \quad (10-8)$$

这就是说，采样电压正比于和基准电压 V_R 相连的电容器的容量，反比于总电容的容量。

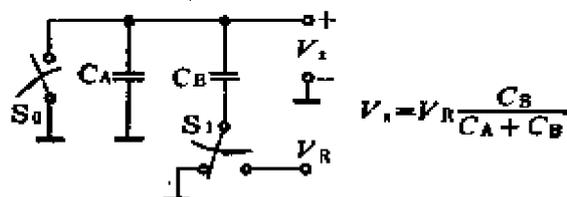


图10-6 电荷标度原理说明

上面是电路只有两个电容的简单例子，下面用具有多个电容的电容矩阵来说明是怎样对输入数码采样的。参看图10-7。在复位模式，包括 S_0 在内的所有开关都接地。所有电容放电，储存的电荷为零。在采样模式： S_0 打开， S_1 至 S_N 受输入数码电平的控制，每个开关对应 N 位输入数字信号的一位。如某一位数字信号的逻辑电平为1，则将所对应的开关和 V_R 接通。若为0，则对应的开关保持接地。根据上述原理，可以得输出电压为

$$V_o = V_R \frac{C_{o,1}}{C_{t,1}} \quad (10-9)$$

式中 $C_{o,1}$ 是连接至 V_R 的电容容量和， $C_{t,1}$ 是电容矩阵的总电容容量。

$C_{o,1}$ 取决于各个位系数 b_1, b_2, \dots, b_N ，由它们来确定图10-7中开关的位置。

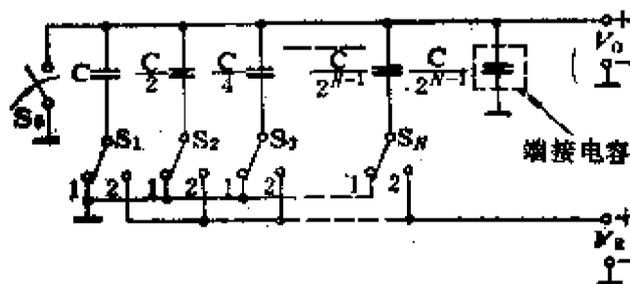


图10-7 电荷标度D/A变换器简化图

因此， $C_{o,1}$ 可表示为

$$C_{o,1} = b_1 C + \frac{b_2 C}{2} + \frac{b_3 C}{2^2} + \dots + \frac{b_N C}{2^{N-1}} \quad (10-10)$$

式中 C 是二进制权矩阵中的最大电容，它对应于输入数据的最高位。矩阵中的总电容容量 $C_{t,1}$ 为

$$C_{t,1} = C + \frac{C}{2} + \frac{C}{2^2} + \dots + \frac{C}{2^{N-1}} + \frac{C}{2^{N-1}} = 2C \quad (10-11)$$

注意，式(10-11)得到总电容量为 $2C$ ，是因为在电容矩阵之外，还接了一个其容量等于最低位电容的端接电容，该电容示于

图右边虚线框内。

由式(10-9)至式(10-10), 可得采样期的输出电压为

$$V_o = V_R (b_1 2^{-1} + b_2 2^{-2} + \dots + b_N 2^{-N}) \quad (10-12)$$

这个电压对应于 N 位二进制输入字。

电荷标度D/A变换器要求具有高精度电容比的电容矩阵和具有高阻抗采样与保持电路的理想开关。

由于MOS电容的比值可以制作得十分精确, 而且稳定, 特别是MOS电容底片的寄生电容, 可以通过将底片连接至位开关 S_1 至 S_N 而将其作用消除(参看图10-7)。这样, 底片寄生电容就在低阻抗的基准电压和地之间倒换。顶片寄生电容接在输出端。而顶片电容通常较小, 其所造成的误差也较小。

这个电路的唯一缺点是对位数较多的变换器, 需要大的电容比。MSB和LSB之间的电容比为

$$\frac{C_{\text{MSB}}}{C_{\text{LSB}}} = 2^{N-1} \quad (10-13)$$

比如说, 对于一个8位变换器, 所需比值为128。假定最小的电容实际值约为1pF(考虑寄生电容的影响, 不能再小), 则一个8位变换器需要的MSB电容值为128pF, 而总的电容量为256pF。基于这一实际的考虑, 采用电荷标度原理并具有简单二进制梯形电容网络的变换器, 通常限于8位。

电荷标度D/A变换器本身十分有用, 它还作为以所谓电荷重新分配原理工作的MOS A/D变换器中的一个部件得到应用。

10-2-4 基本D/A变换器电路综述

虽然可供D/A变换的技术很多, 但本节所介绍的三类电路是单片集成电路设计中最常用的。实际上, 究竟选用哪一种变换技术, 通常取决于所采用的工艺。电流标度技术差不多总是用于双极型工艺中, 这是由于双极型工艺适合制作精密电阻和高速电流开关。而电压标度和电荷标度技术则特别适用于模拟MOS设计。

因为在MOS工艺中，MOS电容、MOS开关和电荷敏感电路容易制作。

当要求10位或10位以上的分辨率时，双极型数据变换器优于MOS型数据变换器。

§ 10-3 电流标度D/A变换器的电路

在上一节所介绍的三类基本D/A变换器中，电流标度型变换器由于它的变换速度快和精度高而用得最多。在这一节中，将介绍几种采用电流标度的单片D/A变换器电路。

10-3-1 采用二进制权电流源的电路

采用二进制权电流源的D/A变换器，是利用图10-4中 $R-2R$ 梯形电阻网络以产生权电流源，它和图10-4中所示仅仅用 $R-2R$ 梯形电阻电路相比，这种电路可以减少由于电流网络输出端负载（例如运放反相输入端）不为理想零所导致的误差。图10-8示出一个采用二进制权电流源和 $R-2R$ 梯形电阻网络的4位D/A变换器简化电路图。在这个单片电路中，必须保证所有二进制权电流源每一个晶体管发射极的电流密度相等，以避免由于 V_{BE} 失配造成的误差。实际上，这是通过将诸电流源晶体管发射极的面积设计得与电流成比例而实现的。然而，对于位数较多的变换器，要完全做到这一点是不可能的。例如，对一个10位变换器，MSB和LSB

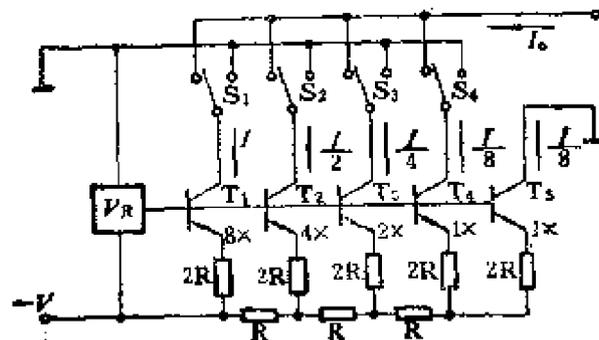


图10-8 采用 $R-2R$ 梯形网络和权电流源的4位D/A变换器

晶体管发射极面积的比将达512:1。这样的版图结构将导致芯片面积过大。要使芯片面积的大小实际上可以接受,变换器的位数只能是4,至多是6位。如欲减小发射极电阻上欧姆压降造成 V_{BE} 失配引起的误差,可以将梯形网络的电阻值选得足够大。

采用二进制权电流源有两个固有的缺点。第一,二进制权电流的瞬态响应由于电流的不等而不相同。当一个高位电流源导通,较低的其他位电流源截止,例如输入码011...111变化到100...000。若高低位电流的建立时间不等,则输出模拟信号就可能不是单调地增加一个最小电压增量,而有可能发生过冲或下陷,通常称之为抖动。其次,由于每一位的电流不等,发热情况不同,各个位的温漂也就不一样,从而可能造成局部失配误差。对于供电电压较高,功率较大的情况尤为如此。如果对电路和版图作精心设计,可以在一定程度上减小其影响。

10-3-2 采用等值电流源的电路

上述二进制权电流源的某些固有缺点,可以采用等值电流源电路与 $R-2R$ 梯形网络连接来避免。这里的 $R-2R$ 网络起到将电流

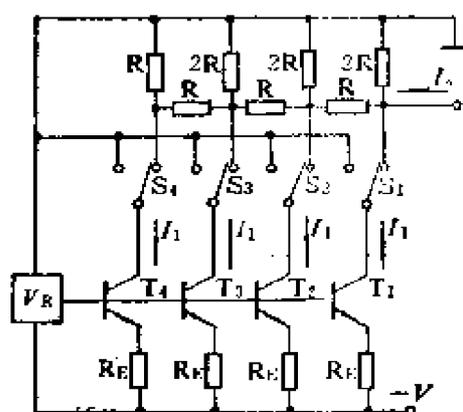


图10-9 采用等值电流源的4位D/A变换器

进行二进制标度的衰减作用。图10-9示出一个应用此原理工作的4位D/A变换器电路图。晶体管 T_1 至 T_4 为等值电流源,每个管子流过相等的电流 I_1 ,这样,可以将各个管子的发射极面积做到相同。只须将发射极电阻 R_E 之值选得足够大,便可使 V_{BE} 失配造成的误差小到可以忽略不计。 $R-2R$ 梯形网络的作用是将各个电流进行适量的衰减,使得它们到达

输出端形成输出电流 I 时,符合二进制规律。即

$$I_0 = 2 I_1 \left(\frac{b_1}{2} + \frac{b_2}{4} + \frac{b_3}{8} + \frac{b_4}{16} \right) \quad (10-14)$$

这个电路可以通过添加电流源和扩展 $R-2R$ 梯形网络，将其扩展为位数较多的变换器。其一般变换函数式为

$$I_0 = 2 I_1 \left(\frac{b_1}{2} + \frac{b_2}{2^2} + \dots + \frac{b_N}{2^N} \right) \quad (10-15)$$

图10-9所示等值电流源电路，不象图10-8电路中要求各个电流值相差很大，这样，就无需为了减小功耗而不得不将LSB的电流选得很小，可以适当将所有电流选为某一适中的值，从而避免电流过小时，管子的 f_T 很小造成的响应速度低的问题。故这个电路的变换速度比图10-8所示二进制权电流源电路的高。除此之外，由于 $R-2R$ 梯形网络接在晶体管的集电极而不是接在发射极，因而不需要将电阻值选得足够大，以使其上面的电压降大于 V_{BE} ，起均衡电流密度的作用。这样，可以将 $R-2R$ 网络的阻值选得小一些，以利于提高变换速度。均衡电流密度的作用，由接于发射极电路中的 R_E 来承担。由于 R_E 上的电流不变化，故可以将 R_E 的阻值适当选得大一些，既有利于均衡电流密度，而又不影响变换速度。

采用等值电流源的D/A变换器电路的另一个优点是：由于流过各电阻的电流差别小，发热情况接近，因而减小了电阻的电压系数的敏感度，它所达到的精度可适用于10位或位数更多的变换器。

10-3-3 主-从梯形网络

二进制权电流源电路的发射极面积相差悬殊这一问题，可以采用所谓主-从梯形网络电路来减小其影响，如图10-10所示。在这个电路中，主梯形网络用于高位，从梯形网络用于低位。

该电路的工作原理简述如下：参看图10-10，主梯形网络最右边一个管 $T_{4,3}$ 的电流，等于第四位的电流 I 。这个电流用来驱

动从梯形网络，分给从梯形网络的各个位，从梯形网络的最高位的电流等于 $I/2$ ，刚好是主梯形网络最高位的 $1/16$ 。

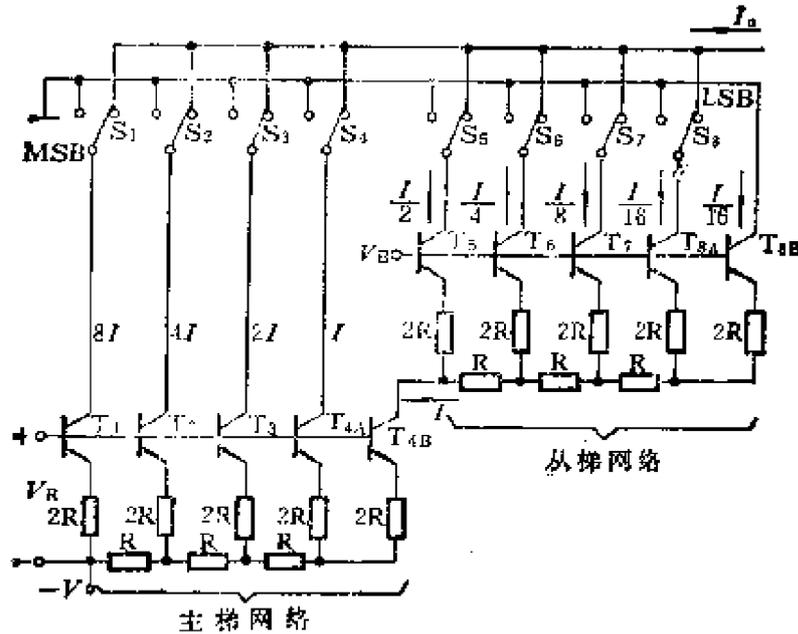


图10-10 采用主-从结构由两个4位梯形网络组成的8位D/A变换器

主-从梯形网络电路常用于8位或8位以上分辨率的D/A变换器，因为采用这种电路可以大大降低对发射极尺寸比例相差悬殊的要求，从而能有效地利用硅片的面积。

§ 10-4 电流开关

电流标度D/A变换器的性能和响应速度，在很大程度上取决于电路中所用电流开关的性能。已经开发出了许多适用于双极型或MOS工艺集成电路的电流开关。本节将介绍其中的某几种。

为了适宜于D/A变换器的应用，作为一个电流开关应具有下述性能：

(1) 高速。转换时希望有最小的建立时间。为了减小寄生电容的影响，在开关接点处的电压变化应保持最小。

(2) 良好的缓冲。在电路的数字开关信号与模拟部分之间，应有良好的隔离。

(3) 低的反向漏电电流。在开关断开状态，流过的漏电电流应该可以忽略不计。

(4) 逻辑相容。开关所需的逻辑控制电平，应该和通常逻辑电平相容。

在双极型电路中，电流开关的动作，是通过给二极管或三极管的发射结加一个正向或反向电压来完成的。因为硅PN结的反向漏电流在正常工作情况下远比位电流小。在设计中：除非在高温情况下，微小的漏电流一般不会成什么问题。

为了解决逻辑电平相容的问题，往往要求开关兼有电平移动的功能。这一点通常是通过在开关电路中采用横向PNP管来实现，电路设计得能同时完成电平移动和缓冲的功能。

用于D/A变换器设计中的电流开关可以是单端形式，也可以是差动形式。一般来说，差动式比单端式好，因为差动式电路的开关接点上没有大幅度的电压摆动，开关速度快。下面介绍差动式电路。

图10-11示出一差动电流开关的简化图。位电流 I_m 究竟是流入地还是流入输出总线，由加到 T_1 基极的输入数字信号电平决

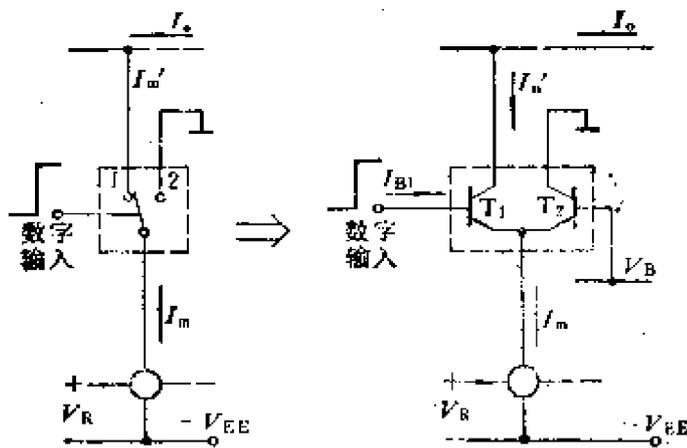


图10-11 差动电流开关简化图

定。开关门限电平由内部偏置电压 V_B 确定。输入数字信号的电平限制在 V_B 附近的几百毫伏，以保证 T_1 和 T_2 的发射极电位在开关期间相对恒定。这样寄生电容的影响比较小，开关时间可以缩短。

差动式开关除了速度快以外，还有一个重要的优点，就是在开关倒换期间，由电阻梯形网络输出的电流基本上保持不变。这样就避免了梯形网络中由于电流变化产生瞬态过程，以致造成变换误差。

差动电流开关中唯一的问题是由于开关晶体管 β 为有限值引起的误差。例如，在图10-11中，流入输出总线的电流 I'_m 和位电流 I_m 之差等于 T_1 的基极电流 I_{B1} ，

$$I'_m = I_m - I_{B1} = \frac{\beta}{\beta + 1} I_m \quad (10-16)$$

式中 β 为 T_1 的正向电流放大倍数。减小这一误差的一个简单的办法是将 T_1 和 T_2 用复合管。但是采用这个办法将显著降低开关速度。避免基极电流误差的一个更为有效的办法是采用负反馈来自动校正其误差，读者可参看有关资料。

在实际的差动式开关电路中，必须考虑下述两个问题：①在输入逻辑信号和开关晶体管之间提供适当的直流电平移动与缓冲；②限制加到开关晶体管基极的信号摆幅为1V以下，以加快开关速度，减小开关瞬态过程。图10-12所示电路可以解决这个问题。

图10-12所示为一个两级差动电流开关电路，在输入端采用横向PNP管进行电平移动。逻辑门限由内部偏置 V_{B1} 确定，开关偏置 V_{B2} 由内部产生，并跟踪基准电压 V_R ，采用肖特基二极管 D_1 和 D_2 进行钳位， T_2 输入电压的摆幅为 $\pm 500\text{mV}$ ，而与输入逻辑摆幅无关。

上述电路的传输延迟约为100ns或更小。采用这种开关电流输出D/A变换器，其建立时间很短，输入一个全1数字信号，输出模拟电压达到满刻度值 I_{FS} 的95%，所需建立时间在300~500ns

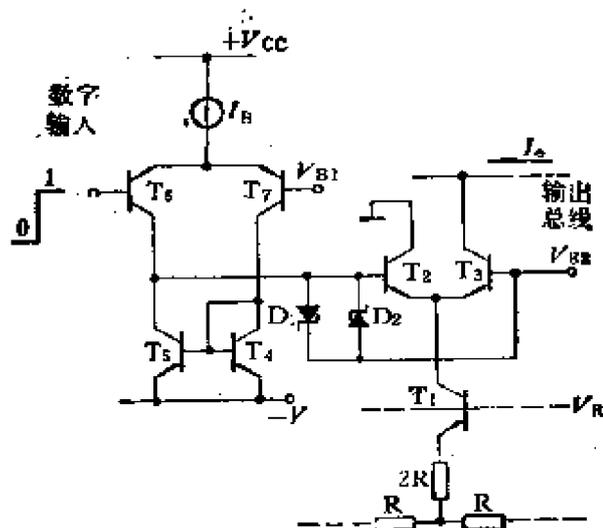


图10-12 采用PNP电平移动级的差动电流开关

的范围。

§ 10-5 A/D变换器的变换原理

模拟-数字变换器或A/D变换器（简称为ADC）可以当作一个编码器件。它将任意的模拟量，如电压或电流按规定的位数变换成数字码。A/D变换器的输出，可以是串行形式，也可以是并行形式。当为串行形式时，数据的传送从最高位开始，一次传送一位，逐位传送。当为并行形式时，数据作为一个二进制码，同时出现在 N 个并联的端子上，每一个端子对应于输出数字码的一位。在绝大多数情况下，总是采用并行输出形式，因为它处理数据的速度和效率比串行形式的高。

10-5-1 基本工作原理

图10-13 (a) 示出一个最简单的A/D变换器方框图。但在许多数据变换的实际应用中，A/D变换器经常和一些附加的接口电路连接，以增强其工作能力。图10-13 (b) 示出这样一个系统的方框图。输入端所接的模拟多路选择器，可以使多个相互独立的模拟通道，公用一个变换器。为了避免在变换期间输入信号

变化造成变换输出信号的不确定，通常在A/D变换器的输入端串接一个采样-保持或跟踪-保持电路。输出锁存器的作用是用作输出缓冲，同时当变换正在进行时，将前一步的变换结果储存起来。一个完整的A/D变换系统，还须包含一些控制逻辑电路。当它接收到变换周期结束的信息时，就发出信号，驱动输出锁存器、采样与保持电路以及输入多路选择器。

目前已为不同的应用领域开发出了许多种A/D变换器。究竟选用哪一种变换器，和使用场合及用途有很大的关系。在某些情况下，主要的要求是变换的精度和稳定度，而在另一些情况下，则要求高的变换速度。这些要求往往相互之间有矛盾。一般来说，要想获得高的变换精度，必然要付出牺牲变换速度的代价。

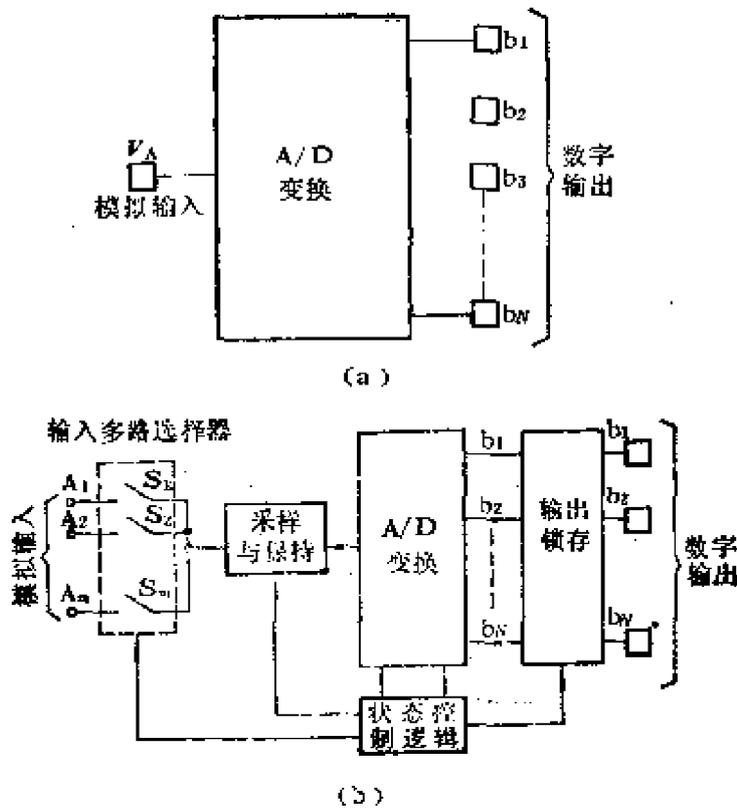


图10-13 A/D变换器的方框图

虽然A/D变换器的类型和电路很多，但单片集成A/D变换

器主要可归入以下几类：

(1) 积分型A/D变换器。它的工作原理是将一个基准电压和待变换电压，分别对一个定时电容进行充放电，比较充放电时期的计数脉冲。

(2) 数字斜坡或伺服变换器。这种变换器有一个反馈环，在反馈环中采用一个二进制计数器和D/A变换器。从计数器读取信号作为输出数字信号。

(3) 逐次逼近型A/D变换器。通过逐次试探误差产生数字信号。

(4) 并行比较器型或“一次完成”变换器。这种变换器在一个单一的步骤内，完成所有各位的变换。

无论哪一种A/D变换器，都有一个设定的满量程电压 V_{FS} ，被变换的电压 V_A 应小于 V_{FS} 。故当变换后的数字位数为 N 时，变换器输出的数字码由下式给出：

$$D = \frac{V_A}{V_{FS}} = \frac{b_1}{2^1} + \frac{b_2}{2^2} + \dots + \frac{b_N}{2^N} \quad (10-17)$$

其中 b_1, b_2, \dots, b_N 为二进制位的系数，其值为1或0。

10-5-2 主要变换误差

模拟信号是连续变化的，数字信号是离散的，因而二者之间不可能完全对应，而会存在一定的误差，这种误差习惯称为量化误差。另外，完成一次变换需要一定的时间，待到变换完成时，模拟信号的值已经不是刚开始时的值了，因此造成一定的误差，这种误差称为孔阑误差。当然还有电路其他特性不理想造成的误差。下面限于讨论上述两种主要误差，其他误差的分析讨论，请读者参看有关资料。

1. 量化误差

图10-14示出一个A/D变换器的理想变换特性。为了说明问题方便，图中画的变换特性相应于一个3位变换器。由图可见，

变换特性是离散的。在模拟输入和数字输出之间，没有一一对应的关系。换句话说，输出是模拟输入连续变量的量化形式。因此，每一个输出码对应于模拟输入值的一个小的范围 ΔV_0 。对于图10-14所示的3位变换器，当模拟输入由零变至满量程读数时，具有 $2^3 = 8$ 个输出状态，其间有 $2^3 - 1 = 7$ 个转换状态。两个离散输出电平之间最小的量化阶梯 ΔV_0 ，相应于1LSB。

$$\Delta V_0 = 1\text{LSB} = \frac{V_{FS}}{2^3} \quad (10-18)$$

对于图10-14所示的理想的A/D变换特性，编码的中心点位于模拟电平的一个特定值，该码所对应的模拟电平可在该特定值上下偏移 $\pm(1/2)\text{LSB}$ 。

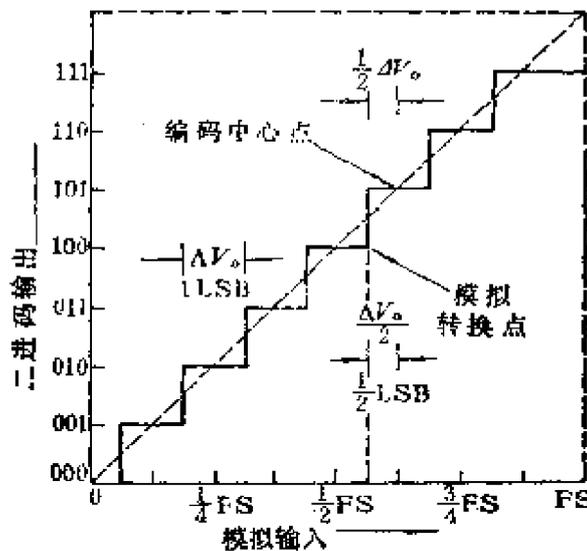


图10-14 3位A/D变换器理想变换特性

以上分析虽然是以一个3位变换器为例进行，然而其所得结论对于其他任何位数的变换器都是适用的。对一个N位A/D变换器，量化误差的最大值为

$$\frac{1}{2}\text{LSB} = \frac{V_{FS}}{2^{N+1}}$$

2. 孔阑误差

由于开关延时、积分型变换器完成一次充放电需要一定的时间等因素，A/D变换器完成一次变换需要一定的时间，也就是变换速度是有限的。实际的变换器的变换速度可以在很大范围内变化，从每秒几次到每秒完成 10^7 次。应用时究竟选择多快的变换速度，在很大程度上取决于用途。通常，所需的变换精度和分辨率愈高，则系统暂态响应消失以达到指定精度所需的时间愈长，因而变换速度就越低。

完成一次变换所需的变换时间 T_x ，称为变换器的孔阑时间。例如，一个A/D变换器每秒钟可以完成2000次变换，则孔阑时间为 $500\mu\text{s}$ 。如果输入信号是时间的函数，则由于孔阑时间为有限值，将导致解码信号产生附加的不确定性。这一不确定性称为孔阑误差。

下面举例来说明这一点，设输入信号是一个线性的函数，则孔阑误差 ΔV_x 和模拟输入的关系为

$$\Delta V_x = \frac{dV}{dt} \Delta T_x \quad (10-19)$$

式中 T_x 为孔阑时间。因此，当输入信号的频率增高时，则由于变换时间为有限值所造成的孔阑误差随之急剧增大。

图10-15说明由于孔阑误差，模拟输入信号幅度不确定所产生的影响。作为一个例子，让我们来说明将频率为 f 、幅度为 E_A

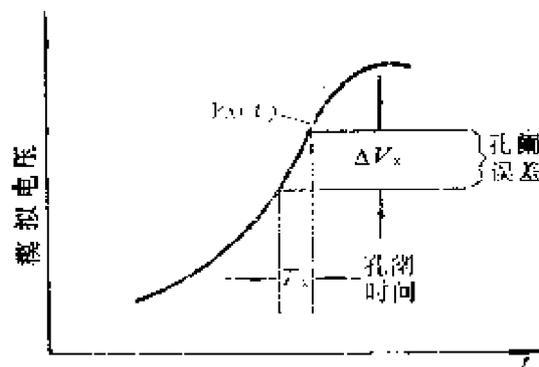


图10-15 由于孔阑误差造成幅度不确定

的正弦输入信号进行变换可能产生的孔阑误差。设输入模拟信号为

$$V_A(t) = E_A \sin 2\pi ft$$

其最大变化率发生在过零点，此时

$$\left. \frac{dV_A(t)}{dt} \right|_{\max} = 2\pi E_A f$$

将上式代入(10-19)式，可得孔阑误差为

$$\Delta V_x = 2\pi f E_A T_x \quad (10-20)$$

如果A/D变换器的分辨率要求是 N 位，最大的孔阑误差不得超过1LSB（或最大摆幅的 2^{-N} 分之一）。正弦波的最大摆幅，即峰-峰值为 $V_{FS} = 2E_A$ ，则容许的最大孔阑时间 T_x 可由(10-20)式求得

$$T_x = \frac{\Delta V_x}{2\pi f E_A} = \frac{1}{2^N} \frac{1}{\pi f} \quad (10-21)$$

例如对一个1kHz的正弦信号进行数字化，若要求分辨率为10位，则允许的孔阑时间 $\approx 320\text{ns}$ 。显然1kHz是一个不算高的频率，但320ns能完成一次变换的10位A/D变换器，已超出了目前A/D变换器工艺所能达到的水平。为了避免输入信号在完成一次变换期间变化超过1LSB。造成变换器变换结果的不确定，通常在变换器的输入端用一个采样-保持电路。

在A/D变换器输入端加有采样-保持电路后，可以适当降低变换速率，但并不是说变换速率就不受输入信号频率限制，可以无限制降低。根据奈奎斯特采样定理，采样频率至少应为信号中最高频率的两倍。最小的采样速率，称为奈奎斯特速率。因此，当一个A/D变换器用来将一个频带宽度达1kHz的信号进行数字化时，最低限度每秒应采样2000次。

§ 10-6 A/D变换器的基本类型

10-6-1 积分型A/D变换器

积分型A/D变换器是间接完成A/D变换的。模拟输入电压首先变换成持续期与模拟电压 V_A 成正比的定时脉冲，然后用一个周期稳定的基准频率（即时钟信号），通过计数方式测量定时脉冲的持续期，即测定从定时脉冲开始至结束期间时钟信号的数目。

图10-16示出一个简单的积分型A/D变换系统，用以说明其工作原理。在变换周期开始前，计数器复零，开关 S_1 闭合。当变换一开始，开关 S_1 断开，电流源 I_1 对电容 C_1 充电，在其两端产生一个线性上升的斜坡电压。在这期间，计数器开始对输入时钟信号计数。当斜坡电压到达模拟输入电压 V_A 值时，比较器翻转，计数器停止计数，变换周期便宣告结束。计数器最终所计的数目，即是输入模拟信号 V_A 的数字等效值。比如说，如果计得的总数为 N_T 时相当于满量程输出电压 V_{FS} ，那么，当斜坡电压

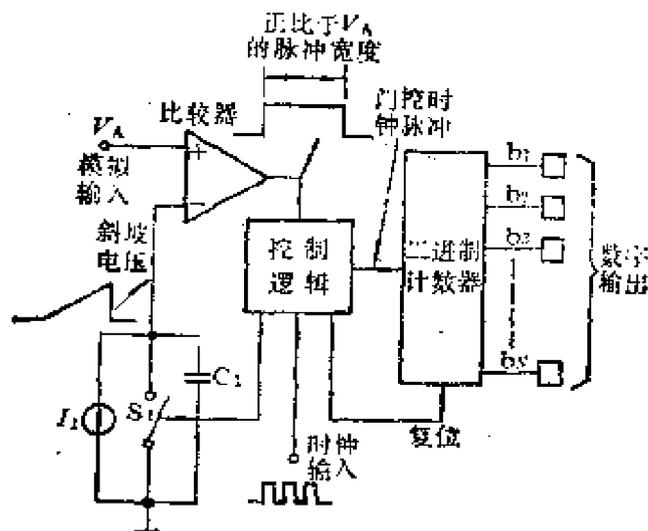


图10-16 简单的积分式A/D变换器方框图

达到 V_A 时，计数器计得的数 n 可表示为

$$n = N_T \frac{V_A}{V_{FS}} \quad (10-22)$$

若变换后的数字为 N 位，则 $N_T = 2^N$ 。将其代入式(10-22)，则

$$n = 2^N \frac{V_A}{V_{FS}} \quad (10-23)$$

计数器中累计数 n 的每一个量化增量为一个时钟周期。因此，每增加一个时钟周期相当于 V_A 增加1LSB。累计数通常以 N 级二进制计数器的数字状态显示。每输入一个时钟脉冲，计数器的第一级就改变一次状态，相应于LSB改变状态。每输入 2^{N-1} 个时钟脉冲时，最后一级就改变一次状态，相应于MSB改变状态。

图10-16所示简单电路可以用于说明积分型A/D变换器的工作原理，但很少用于实际，因为如果斜坡电压的起始点及 I_1 和 C_1 的绝对值不精确，都将给变换结果带来误差。其中某些误差可以通过在电路上采取一些措施予以减小，下面介绍两种减小误差的电路。

1. 单斜率积分式A/D变换器

单斜率积分式A/D变换器除了斜坡电压不是正好从零开始外，其他电路和图10-16所示电路基本相同。斜坡电压不从零开始，而是从某一负值开始，当其经过零值时，触发一个过零检测器，产生一个开始计数的门控信号，以提高变换精度。

图10-17示出单斜率积分式A/D变换器的方框图与时间波形。其变换工作过程如下：在变换开始前，跨于积分运算放大器两端的开关 S_1 闭合，积分器成为跟随器，它的输出钳至比零稍低一些的负电压 $-V_1$ ，变换一开始，开关 S_1 打开，积分器输出的斜坡电压以等于 $1/R_1C_1$ 的斜率朝正向增长。当此斜坡电压到达零时，比较器1改变状态，使时钟脉冲可以进入计数器。计数器对时钟脉冲计数，一直到斜坡电压值等于模拟输入电压 V_A 。至此，比较器2改变状态，将门关闭，计数器累计的数 n 即为式(10-23)

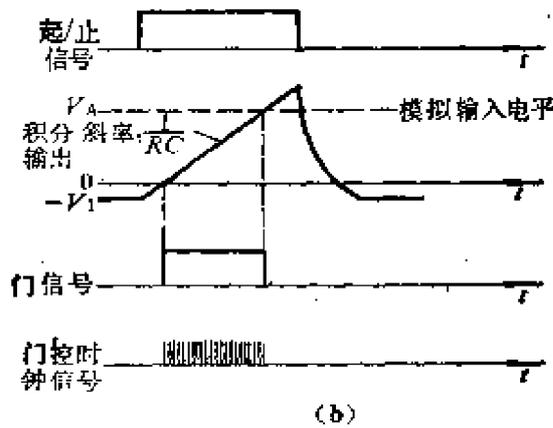
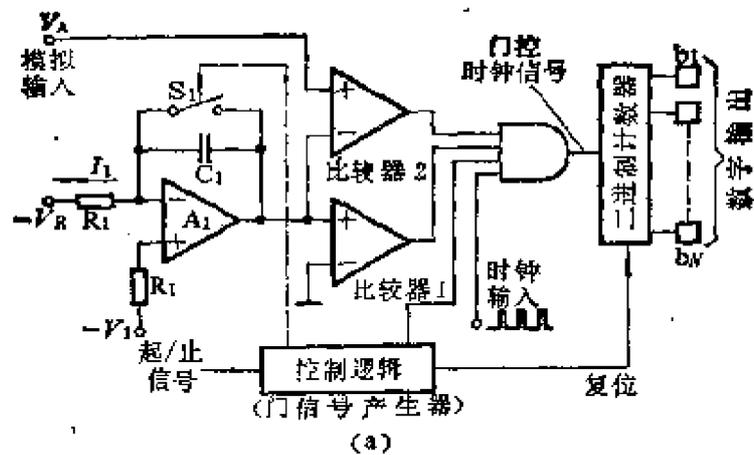


图10-17 单斜率积分型A/D变换器的方框图与工作波形

所示的模拟信号的等效数字值。

单斜率积分型A/D变换器有一个根本的缺点。这就是变换精度与 R_1C_1 值的稳定性和精确性有很大关系。采用双斜率积分型电路可以避免这个缺点。

2. 双斜率积分型A/D变换器

双斜率变换器是积分型A/D变换器中用得最多的一种电路形式。单斜率变换器中的许多误差源，用双斜率变换器可以予以消除。图10-18示出一个双斜率变换器的方框图。该系统的工作是对一个幅度已知的极性相反的电压积分，使积分器的输出返回零所需的时间内，通过一个门控制时钟脉冲进入计数器计数。所累计的时钟脉冲数目，正比于输入信号之值。

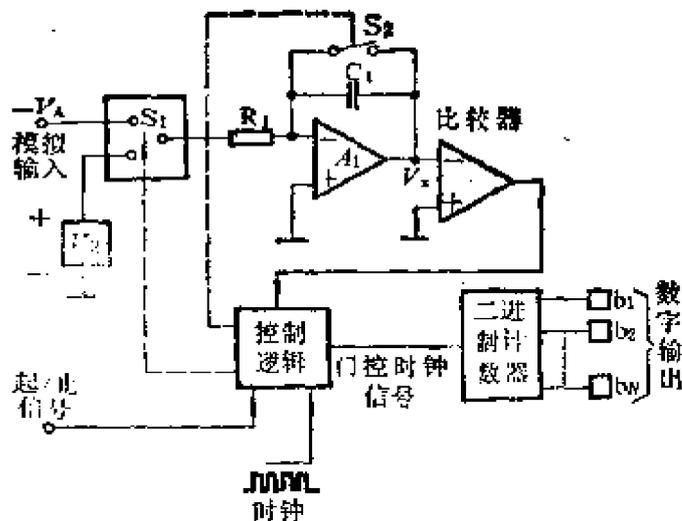


图10-18 双斜率A/D变换器方框图

参看图10-18，其工作原理说明如下。在开始变换之前，开关 S_2 闭合，积分器的输出电压 V_x 钳至地， S_1 连至模拟电压 $-V_A$ 。为了说明问题的方便，假定模拟输入电压为负，且在0至 $-V_{FS}$ 之间变化。在变换周期开始的第一节拍，开关 S_2 打开，输入信号进行指定时间的积分，计至等于 2^N 个时钟周期。在此期间，积分器的输出电压 V_x 的上升斜率为

$$\left(\frac{dV_x}{dt}\right)_{\text{节拍 I}} = \frac{+V_A}{R_1 C_1} \quad (10-24)$$

在计至 2^N 个时钟周期时，计数器复零。开关 S_1 接至 V_R ，积分器的输出电压下降的斜率为

$$\left(\frac{dV_x}{dt}\right)_{\text{节拍 II}} = \frac{-V_R}{R_1 C_1} \quad (10-25)$$

在这一节拍，计数器对时钟脉冲进行计数，当积分器输出电压返回零时，比较器改变状态，计数器停止计数，变换停止。

图10-19示出对不同的模拟输入电压进行变换时，两个节拍期间积分器的输出电压波形。请注意，在对信号的积分节拍中，

积分时间和时钟脉冲数固定，斜坡电压的斜率取决于模拟输入信号。而对基准电压进行积分的节拍中，斜坡电压下降的斜率固定，时钟脉冲数是一个变数 n 。由于在第二节拍所有斜坡下降的斜率相同，故模拟输入电压大时，积分器输出电压最大值大，返回零所需时间长，计数器累计数也多，并且与模拟输入电压成正比，于是有

$$n = \frac{V_A}{V_R} \cdot 2^N \quad (10-26)$$

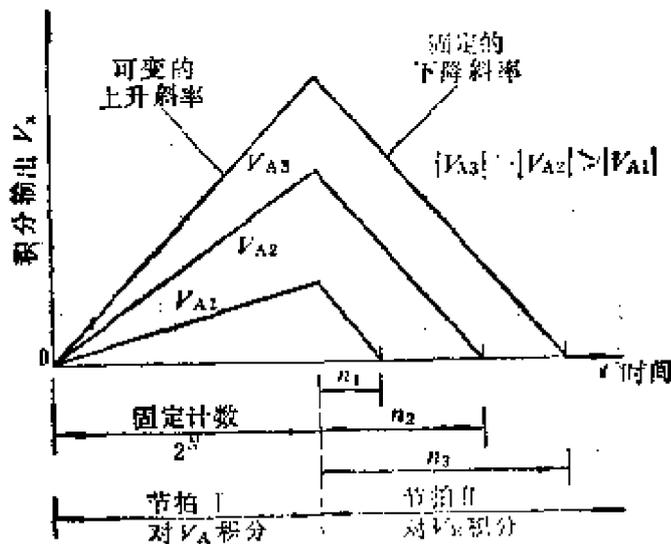


图10-19 双斜率积分器输出波形

双斜率变换技术对高分辨率变换器设计有下述优点：

(1) 变换精度与积分时间常数（即 RC 乘积）及时钟频率无关。因为它们对斜坡电压的上升和下降的影响相等。无论是 R 和 C 取值的不精确，或是随时间与温度产生的漂移引起的误差均可对消。

(2) 变换特性的线性度很好，它主要取决于积分器斜坡电压的质量。

(3) 对电源噪声的抑制性能很好。高分辨率的限制之一是以市电供电的仪器中出现电源频率或其整数倍频率的噪声。这些

噪声通常迭加在输入信号上，其平均值为零。特别是当积分周期等于电源频率的周期（20ms）或其整数倍时，电源噪声将受到很大的衰减。在一般情况下，可以抑制70dB。

由于上述优点，双斜率变换器是高分辨率低速 A/D 变换应用得最多的方法之一。应用自稳零技术减小运算放大器和比较器的失调至1mV以下时，可以制作出12至14位分辨率、而且线性很好的单片A/D变换器。现在已生产出若干种CMOS工艺的双斜率A/D变换器。

10-6-2 数字斜坡型A/D变换器

数字斜坡型A/D变换器在电压比较器的反馈电路中，采用一个二进制计数器和一个D/A变换器。二进制计数器和D/A变换器组合起来用以产生一个数字斜坡（或阶梯波）输出，和模拟输入电平相比较。数字斜坡型A/D变换器有两类：①跟踪或伺服型变换器；②阶梯波变换器。这两种变换器的工作原理非常相似，只是电路的复杂性不同。

1. 跟踪变换器

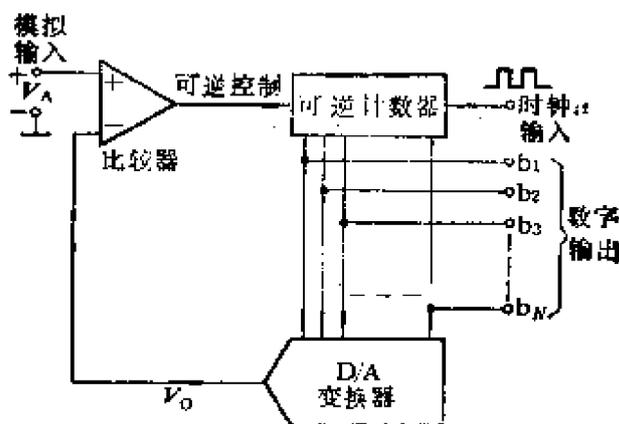


图10-20 跟踪型A/D变换器方框图

图10-20示出一跟踪或伺服型A/D变换器方框图。它将一个时钟信号用二进制可逆计数器进行计数。计数器究竟是加法计数还是减法计数，由比较器输出的控制信号确定。计数器的二进制

输出驱动一个D/A变换器，D/A变换的模拟输出和比较器的输入端连接。在变换周期开始时，系统对时钟脉冲计数。在D/A变换器的输出端，二进制输出变换成阶梯波输出，阶梯对应二进制的增量。D/A变换器的模拟输出 V_i 和模拟输入 V_A 进行连续比较。当其达到模拟输入电压 V_A 时，比较器改变状态，使计数停止。下一次变换开始时，计数并不从零开始，而是接着从上一次变换所到达的数开始。究竟执行加法计数，还是进行减法计数，视比较器送来的误差信号而定。变换一直进行到 V_i 达到 V_A ，并使比较器改变状态为止。由以上分析可见，这种变换器的变换速度与相邻两次变换的模拟输入电压差有关。当相邻两次变换的电压差等于满量程电压时，变换耗时最多，需要 $2^N - 1$ 个时钟周期的时间。

2. 阶梯波变换器

这种变换器是在上述跟踪型变换器的基础上加以简化而成。简化在于将一个单向二进制计数器代替可逆双向计数器。每一次变换，计数都先复零，然后开始对时钟脉冲计数。在D/A变换器的输出等于模拟输入信号时，计数便停止。计数器最后计得的数便相应于模拟输入的数字代码。和跟踪型变换器不同之处，在于阶梯波A/D变换器每完成一次变换，计数器都复零。它没有跟踪型变换器那样的当相邻两次变换的模拟信号差别小时变换速度快的优点。但是由于计数器是单向的，故电路简单一些。

10-6-3 逐次逼近A/D变换器

逐次逼近变换器是一个反馈系统，它应用试探误差技术，借助一个数字代码去逼近与之相应的模拟输入。这个系统由一个逐次逼近寄存器、一个D/A变换器和一个比较器组成一个反馈环，其方框图示于10-21。其工作原理简述如下：在开始变换之前，由 N 位移位寄存器和保持寄存器构成的逐位逼近寄存器清零。变换的第一个节拍，一个1作为试探位加到保持寄存器的MSB，其

他位均保持为0。如果D/A变换器的输出 $V \leq V$ ，则比较器的输出保持不变，于是1就保留在MSB中；否则就用0取代1存于MSB中。然后在下一个节拍，将1送入次高位进行试探。如果比较器的输出状态不变，则将1保留下来，否则也是用0来代替1。照此办理，逼近继续进行，一直到 N 个周期完成所有位的试探为止。

究竟试探的1是留下还是用0替代1的判断逻辑，由比较器和逐次逼近寄存器逻辑完成。试探位借助于 N 位序列发生器从MSB顺次移向LSB。每次逼近的结果，存留在保持寄存器中。控制逻辑对每一次逼近都执行一个开始/停止功能，各次逼近动作由时钟信号同步。储存在保持寄存器中的数据形成数字输出，从MSB至LSB各位的变换完成以后，控制逻辑发出一个状态信号，容许数字输出。

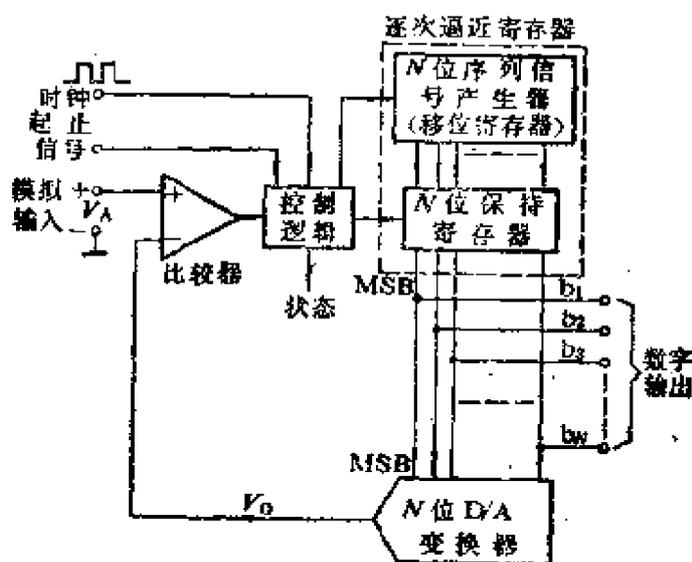


图10-21 逐次逼近A/D变换器方框图

图10-22说明一个3位逐次逼近A/D变换器的依次判断。虚线表示101输出码的判断步骤。容易看出，当需要 N 位分辨率时，只需 N 步逐次逼近。由于每一次逼近占用一个时钟周期，全部变换过程需要 N 个时钟周期。和积分型或数字斜坡型变换器相

比，这种方案的速度大大提高了。

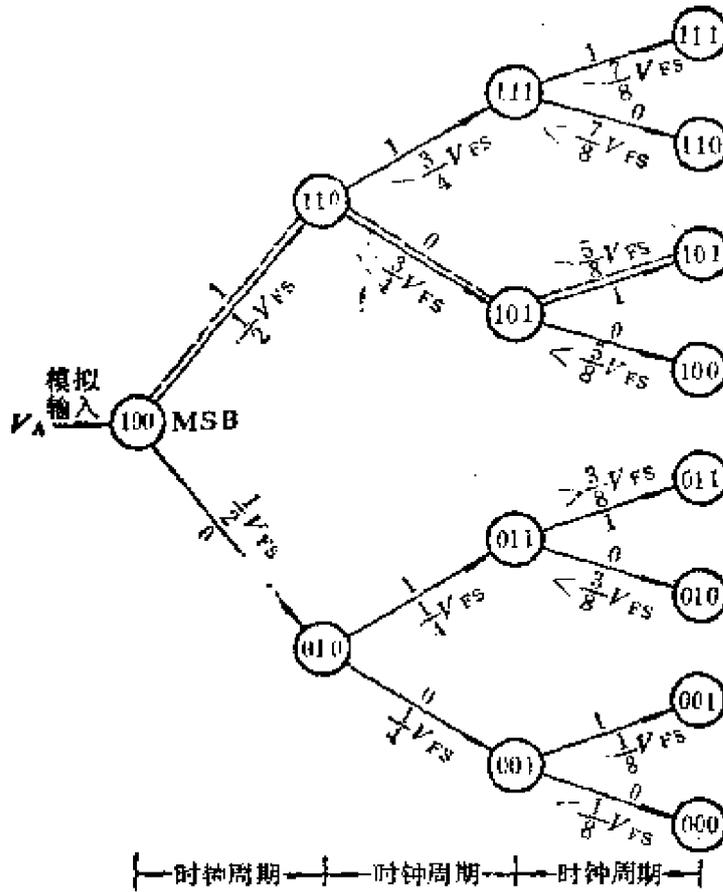


图10-22 3位逐次逼近变换器判断图

逐次逼近电路是所有各种A/D变换器中用得最多的。大部分单片变换器也都采用这种技术。逐次逼近变换器之所以广为流行，是由于它的高速度和较高的分辨率。逐次逼近变换器的速度和分辨率，主要受反馈通路中D/A变换器的速度、分辨率和线性的限制。采用高速双极型逻辑电路和电流输出D/A变换器子电路，逐次逼近变换器可以工作于大约1MHz的时钟速度，对于8至12位分辨率的变换器，其变换时间在8~40μs的范围。

对逐次逼近变换器设计的主要要求之一是D/A变换器子电路的单调性。任何非单调性都造成数字输出的误码。

逐次逼近技术需要在同一块芯片上集成高速逻辑和低电平线

性电路。因此，这是一个需要将模拟与数字功能合在一起同时制作的复杂系统的很好例子。目前，有许多商品化逐次逼近型单片变换器可供选用。分辨率为10位，变换速度为 $20\mu\text{s}$ 或小于 $20\mu\text{s}$ 的高速高分辨率变换器，通常采用双极型或者双极型 1^2L 混合工艺。低速和低分辨率电路则采用MOS技术。

在前一章所介绍的任何D/A变换器，都可以用于逐次逼近型A/D变换器中作为一个子电路。究竟选哪一种，主要决定于可供采用的制造工艺。当所采用的工艺为双极型工艺时，通常采用具有电流源的电流输出型D/A变换器。

图10-23示出一商品化单片双极型10位A/D变换器（模拟器件AD571）。单片集成电路将逐次逼近A/D变换系统的主要功能块都集成在一块硅片上。

电路的模拟部分在硅片上所占面积为 $3 \times 3.8\text{mm}^2$ 。D/A变

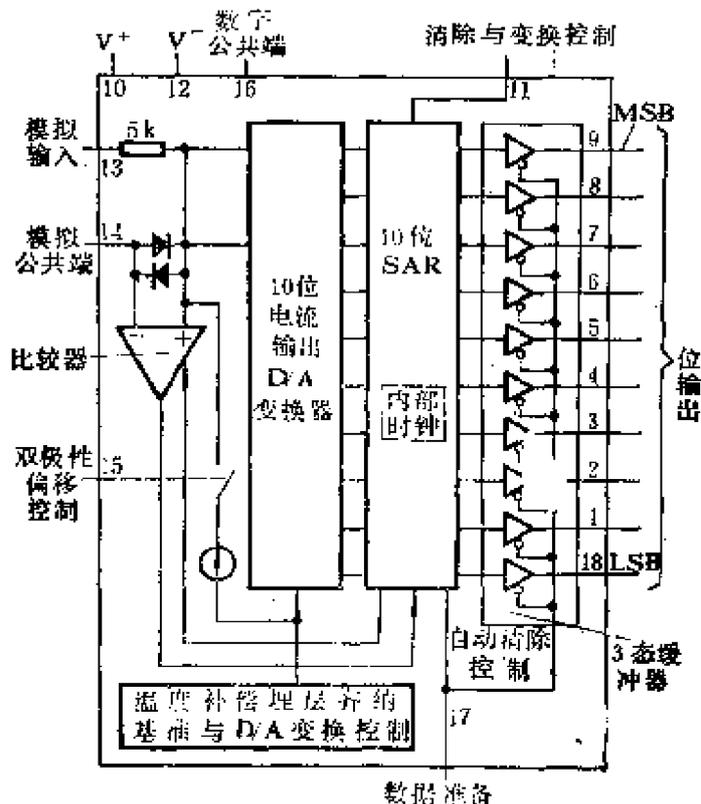


图10-23 单片双极型10位逐次逼近A/D变换器模拟器件AD571

换器、电压比较器和基准电压这一部分采用通常的双极型线性器

件。构成逐次逼近寄存器的数字逻辑部分则采用双极型和 I^2L 逻辑兼容工艺制作，以使得硅片面积不致过大并减小功耗。10位电流输出部分的设计，采用的是一个10级二进制权电流阵列和硅铬(SiCr) $R-2R$ 梯形电阻网络。采用激光微调以获得高的线性和单调性。电压基准部分也采用激光微调技术和温度补偿。时钟信号由一个简单的 I^2L 倒相级构成的9级振铃振荡器产生，振荡器的输出通过一个双稳态触发器整形，形成对称方波。

10-6-4 采用MOS工艺的逐次逼近A/D变换器

由于A/D变换技术要求在同一块硅片上进行模拟和数字信号处理，因此很适宜采用MOS工艺。如果A/D变换器作为某一更复杂的数字信号处理系统，例如编码/解码(CODEC)或微处理器的子系统，则更适宜采用MOS工艺。为了这种应用的需要，开发出了一系列采用MOS器件的逐次逼近型变换器。其中最重要的是电荷重新分配和电位器型A/D变换技术，本节只限于介绍前者。

1. 电荷重新分配型A/D变换器

电荷重新分配型A/D变换器是根据前面所介绍的电荷标度D/A变换器原理导出的。它采用了一个电荷标度D/A变换器和逐次逼近寄存器接在比较器的反馈环中，完成A/D变换。

电荷重新分配型A/D变换器采用基本的二进制权电容梯形网络。梯形网络中包含一个附加的电容，其值等于LSB电容的容量。变换过程分为三个节拍。第一个节拍称为采样模式，电容阵列的顶片接地，所有底片连至模拟输入 V_A ，如图10-24(a)所示。在电容阵列的顶片上，储存了正比于 V_A 的电荷 Q_x ，由下式确定：

$$Q_x = V_A C_{t.o.} = 2CV_A \quad (10-27)$$

式中 $C_{t.o.} = 2C$ 为阵列的总电容。

下一个节拍称为保持模式，顶部接地开关 S_A 打开，所有底

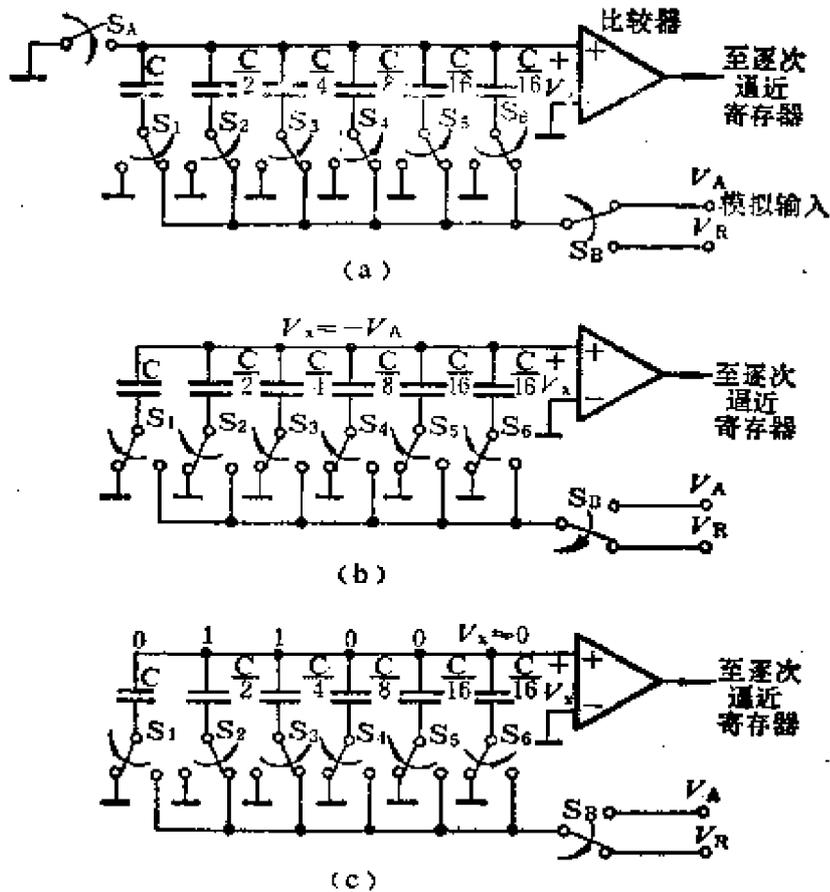


图10-24 5位电荷重新分配A/D变换器不同节拍时的开关位置图

片分别接地，如图10-24(b)所示。由于电容上的电荷保持不变，电容顶片的电位 V_x 变为 $-V_A$ 。

第三节拍称为重新分配模式，逐次逼近过程开始。首先，对应于MSB的开关 S_1 接至 V_R ，其他开关接地。由于 $C = C_{t,0.1}/2$ ，电压 V_x 有一个增量，其值为 $V_R/2$

$$V_x = -V_A + \frac{V_R}{2} \quad (10-28)$$

如果此电压变化使比较器输出改变状态，则说明MSB为0， S_1 打回它原来的位置。如果比较器不改变状态，则MSB应为1， S_1 保留和 V_R 相连接。与此类似，其后的每一位都依次进行试探，决定数字输出码。相应于端接电容的开关 S_i 在这一节拍期间总是和地连接。图10-24(c)示出在重新分配模式结束时的开关

位置，其相应的二进制码为01100。注意，所有相应于0位的电容全部放电，电荷 Q_x 在各个相应于1位的电容之间重新分配。

图10-24所示的电荷重新分配过程的一个重要优点是，它对MOS电容底片的寄生电容不敏感。在全部开关过程中，底片是在电压源和地之间倒换。顶片的寄生电容很小，引起的误差十分微小。例如，顶片寄生电容是梯形网络中最小电容的100倍，对一个10位变换器，也只不过造成0.1位的失调误差。这就容许梯形网络的最小电容即使做得很小（典型值为1pF）也对寄生电容的影响不敏感。

在变换期间，比较器的失调电压 ΔV_{cs} ，是造成误差的一个潜在来源。这一有害的影响，可以采用自稳零技术予以大大减小。对比较器的其他要求是电压增益和开关速度。比较器的增益必须足够高，在1LSB输入电压时，可在其输出端给出必需的逻辑摆幅。故所需最小增益值 A_{min} 为

$$A_{min} \geq \frac{V_L}{V_R} 2^N \quad (10-29)$$

式中 V_L 是比较器输出端必需的逻辑摆幅。比较器的响应时间是一个间接的必需指标，它影响变换速度。因为比较器的响应时间在小信号输入时是输入驱动电压的函数，故必须在输入电平为 $\pm 1\text{LSB}$ 的条件下测量，以保证最大的转换速度。

电荷重新分配型变换器的主要误差来源是电容阵列中电容比值的匹配和跟踪特性。如同所有的逐次逼近变换器一样，如果全部输出码都出现，梯形网络特性的单调性是十分必要的。

由于MOS电容具有很低的温度系数，电荷重新分配技术用于直至10位分辨率的变换器，仍有很好的温度稳定性。变换速度要比双极型的低一些。对于8~10位的变换器，其典型变换速度为100~200 μs 。由于MOS器件体积小，可以高密度集成，和双极型的逐次逼近型变换器相比，电荷重新分配型可以制成小得多的A/D变换器。

2. 自稳零比较器

电压比较器是A/D变换器的主要部件之一。在MOS工艺中，MOS门限电压的匹配程度很差，导致比较器输入出现大的失调电压。这一失调电压往往达几百毫伏。除非将失调电压检测出来予以对消或进行补偿，否则比较器的使用将受到限制。所幸的是，MOS器件由于其可以利用模拟开关和对电荷敏感，使得可以用采样-数据技术来对消失调电压。其作法是在一个采样电容上对失调电压进行采样与保持，然后在测试周期内将其从实际的输入中减去这一电压。由于是自己进行校正，这一过程称为“自稳零”技术。

自稳零比较器的工作原理可通过图10-25予以说明。电路的工作分两个节拍。在所谓采样模式期间，开关 S_{11} 闭合， S_{12} 接输入。此时，放大器反相输入端和输出端短接，对输入失调电压来说，电路是一个电压跟随器，此时输入电压 V_i 和失调电压 ΔV_{os} 同时被采样，并储存在电容 C_1 上。在工作模式期间， S_{11} 断开， S_{12} 接地，储存在 C_1 上的电压被放大输出，电路中的电压为

$$V_x = - (V_i + \Delta V_{os}) \quad (10-30)$$

$$V_o = -A (V_x + \Delta V_{os}) = AV_i \quad (10-31)$$

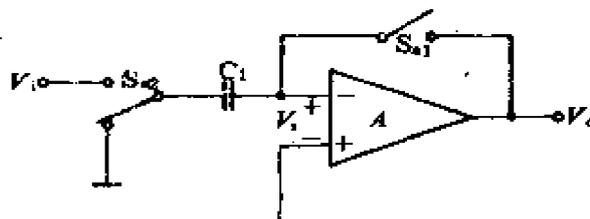


图10-25 自稳零比较器工作原理图

10-6-5 并行A/D变换器

并行A/D变换器是速度最快而工作原理又十分简单的变换器。这种变换器采用若干个分别加有固定基准电压的比较器。这些

固定的基准电压从零至满量程值，分别对应于数字码中各量化电平。所有比较器的输出和编码逻辑电路连接，以产生并行数字输出。

图10-26 示出一并行A/D变换系统的方框图。对于 N 位变换器，需要 $2^N - 1$ 个比较器和相应的基准电压。因此，当并行的位数增加，系统所需的元器件急剧增多。这种变换器的各个位是同时处理的，因此，全部编码工作只需一个时钟周期便可完成。

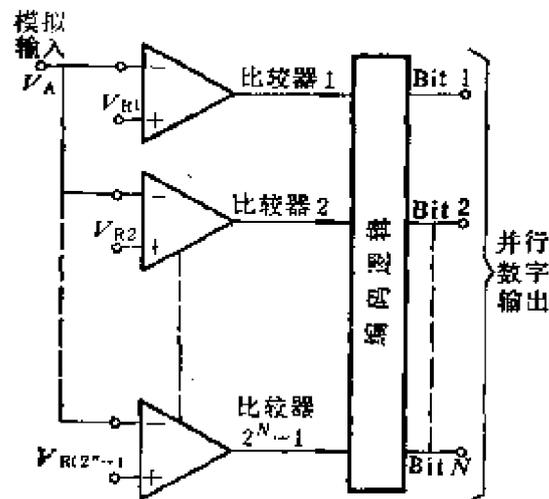


图10-26 并行变换器示意方框图

并行A/D变换器广泛应用于视频信号处理领域。如用于电视频带压缩、数字电视传输、接收与解码、雷达信号分析、噪声削减和数字影象增强等。在这些应用领域中所要求的变换速度高达5MHz（即每秒变换 5×10^6 次）至50MHz，无法应用其他变换技术。

图10-27示出 N 位并行A/D变换器的基本结构。相应于 $2^N - 1$ 个量化电平的基准电压，由电阻串组成的分压器产生，作为 $2^N - 1$ 个锁存比较器的偏置。所有比较器的输入端并联在一起，接至公共的模拟输入总线，由模拟输入电压 V_A 同时驱动。因此，对任意一个模拟输入电压 V_A ，如果大于某比较器的偏置电压，则该比较器输出1状态，反之则输出0状态。输入电压 V_A 究竟处于分压电阻串分取电压的哪一段，可以由图10-27中的与门阵列

检测出来。例如若 V_A 略大于比较器3的偏置电压,而小于比较器2的偏置电压,则自3以下的比较器均输出1状态,比较器1和2输出0状态。此时只有与门3输出为1,其他门输出为0。这一结果可以由一组合逻辑电路或可编程逻辑阵列(PLA)进行编码,形成 N 位并行码。

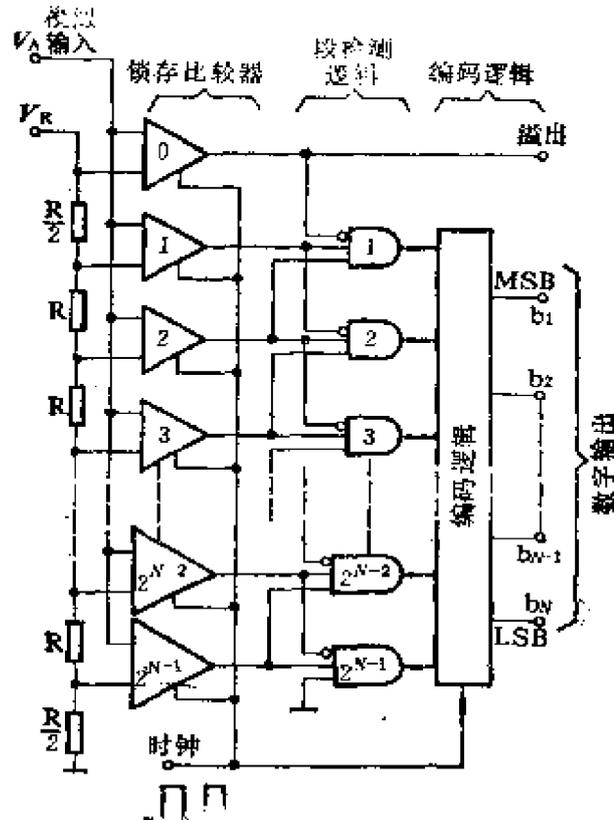


图10-27 N 位并行变换器结构

通常给比较器阵列还添上一个附加比较器,以接受当 V_A 大于模拟基准电压 V_R 所发生的溢出信号。虽然在理论上整个变换过程只需一个时钟周期就可以完成,然而在实际上需要两个周期,一个周期用来对输入信号采样,并将比较器开锁,另一个周期则完成编码工作。

虽然并行A/D变换器的工作原理在概念上十分清晰和直观,然而对于多位变换器,电路的元器件是很多的。例如一个8位并行A/D变换器需要的电阻和比较器超过250个,因此,所需的硅片面积随分辨率的增加而急剧增大。

并行A/D变换器可以采用MOS或双极型工艺制作。因为变

换速度是并行A/D变换器的主要特征，故常常采用能获得最高速度的各种特殊工艺。如为双极型工艺设计，通常将射极耦合逻辑（ECL）电路用于编码环节。在MOS工艺设计中，采用硅栅工艺，有时用硅蓝宝石（SOS）制造技术，以提高变换速度。

并行变换器的电路与版图设计，当位数等于 b 或更多时，无论是双极型或MOS工艺，都要当作一个问题认真加以对待。长串电阻和 $2^N - 1$ 个比较器必须合理地对称排列在硅片上，以避免信号传输途径不同造成传输延时不一致和减小由于温度不同造成的非线性误差。比较器阵列通常分组以行或列的形式贯穿于整个硅片排列。为了将分布电容在信号传输途径中造成的信号延时减至最小，在沿信号总线的若干点，将输入端并联起来。

在MOS设计中，各个比较器都要有各自的失调校正反馈环，以保证各个比较器的失调都低于 $(1/2)$ LSB。这就需要增添模拟开关以及采样电容的时钟连线。这些将会降低变换速度。

在双极型设计中，各比较器的基极电流将在电阻串上造成附加的电压降。为了减小这一影响，电阻串上的直流偏流应选得至少大于比较器偏流3个数量级。

由于模拟输入端并联着大量的比较器，每一个比较器都有一定的输入电容，故通常将输入信号经过一个电压跟随级缓冲之后再加到各比较器输入端。为了保持所需输入激励最小，电压的满摆幅值 V_{FS} 限制为1或2V。

§ 10-7 A/D变换技术综述

从本章前几节的讨论可以看出，可供单片A/D变换器设计的技术是很多的，既可用双极型工艺，也可以用MOS工艺。特殊变换技术和制造工艺的采用，根据下述两个性能要求来确定：①分辨率和精确度；②变换速度。这两个参数归根结底由用途确定。在多数情况下，这两个要求，以分辨率和精确度为一方，以

变换速度为另一方，二者之间是矛盾的。在电路的复杂性和器件制造的经济性范围内，要求这两个相互矛盾的参数之间进行良好的折衷。

几乎所有目前出现的单片A/D变换器产品可以归入以下几类：

(1) 积分变换器。这类变换器属于高分辨率、高精度的一类。其变换时间从几个毫秒至几百毫秒。这类变换器通常采用MOS工艺制作。其工作原理大部分是双斜率型。其主要用途是直流或低频高分辨率的仪器或测量设备。采用这类变换器的典型产品有数字万用表、面板指示器、遥测与遥感设备等。

(2) 逐次逼近变换器。逐次逼近变换器是满足对分辨率和速度的要求适中的一种变换器。大部分产品用于电信、数据处理和微处理器接口电路。逐次逼近变换器的变换速率在若干微秒至几百微秒的范围。其分辨率和精度主要取决于系统中的D/A变换器部件。

这种变换器的制造工艺既有双极型（与I²L）的，也有MOS型的，视对速度的要求而定。通常单独用时在一般情况下用的是双极型工艺。但作为大规模数字系统中的部件，例如微处理器、微控制器或脉冲编码解码，则采用MOS工艺和电荷重新分配技术。

(3) 并行变换器。并行A/D变换器是变换器中速度最高的。虽然其变换过程是所有变换技术中最简单的，但其分辨率限于8位以下，因为随位数的增多，电路的复杂性急剧增加。这种变换器原则上只应用于要求变换时间在0.5 μ s以下的场合，如电视或雷达信号的数字处理、甚高速数据链与多路数据设备中。并行变换器可以用双极型或CMOS工艺制作。在特殊情况下，可增添一些工序，如硅蓝宝石（SOS）工艺。在一般情况下，采用高速双极型工艺。

表10-1列出三种主要的单片A/D变换器的分辨率与速度性

表 10-1 不同的单片 A/D 变换技术相对性能比较

A/D 变换器类型	相对速度	典型变换时间					通常采用的工艺	一般应用场合
		6位	8位	10位	12位	14位		
积分型	低	—	20 ms	30 ms	100 ms	250 ms	MOS	数字面板表
	中等	—	1 ms	5 ms	20 ms	100 ms	MOS	低频仪表
	高	—	0.3 ms	1 ms	5 ms	30 ms	MOS	遥控遥测设备
逐次逼近型	低	6) μ s	10) μ s	120 μ s	150 μ s	—	MOS	仪表
	中等	30 μ s	5) μ s	60 μ s	80 μ s	—	MOS或双极型	数据处理或微处理器接口
	高	5 μ s	10 μ s	15 μ s	20 μ s	—	双极型或MOS	电信(编码)数字控制
并行型	中等	1) ns	20) ns	—	—	—	MOS或双极型	数字或雷达信号处理
	高	2) ns	50 ns	—	—	—	双极型	图像增强高速数据链, 多路传输应用

能。在每一种情况下，还指出了用得最多的集成工艺。

在数据变换领域中，A/D和D/A变换都是十分活跃和发展很快的技术之一。由于集成工艺的容量一直在发展，更多的变换应用会变得越来越经济，一些新的集成电路产品将为这些应用服务。新近开发的数据变换应用领域是语音信号处理，它要求14~16位线性变换，变换时间在50 μ s以下。当这种变换电路成为可以廉价地批量生产的单片集成电路时，将导致高质量语音广播、录音工业的革命性变革。

由于数字语音信号处理应用的广阔前景，迫切要求开发超精密A/D变换器电路，特别是采用逐次逼近技术的高速变换器。在这方面的一个有意义的开发是单片集成电路自稳零技术的出现和完善，它使得制作超精密电路可以不需要造价昂贵的微调工序。

习题及思考题

1. 说明电流标度变换器适用于双极型电路，电压和电荷标度变换器适用于MOS型电路的主要原因。

2. 设计一个类似于 $R-2R$ 梯形网络的电荷标度的电容网络。

3. 用两个相同的电流标度4位A/D变换器级联成一个8位A/D变换器（提示：将其中作为低位变换器的输出经一电阻分流器衰减后再与高位变换器电流相加）。

4. 图10-28是一个6位A/D变换器，段检测器实际上是一个译码器。开关 S_A 、 S_B 、 S_C 、 S_D 受段检测器输出的控制。简要说明电路工作原理。包括 b_1 、 b_2 如何控制 S_A 至 S_D 的位置，在输入数字信号为010101，101010，100111三种情况下，分别画出所有开关的位置。

5. D/A变换器中所用电流开关应具备哪些基本特性？

6. 单斜率A/D变换器的变换精度和速度与哪些因素有关？请予以分析，并说明所受的限制。

7. 说明双斜率A/D变换器在提高变换稳定度，减小误差方面优于单斜率A/D变换器的原理。

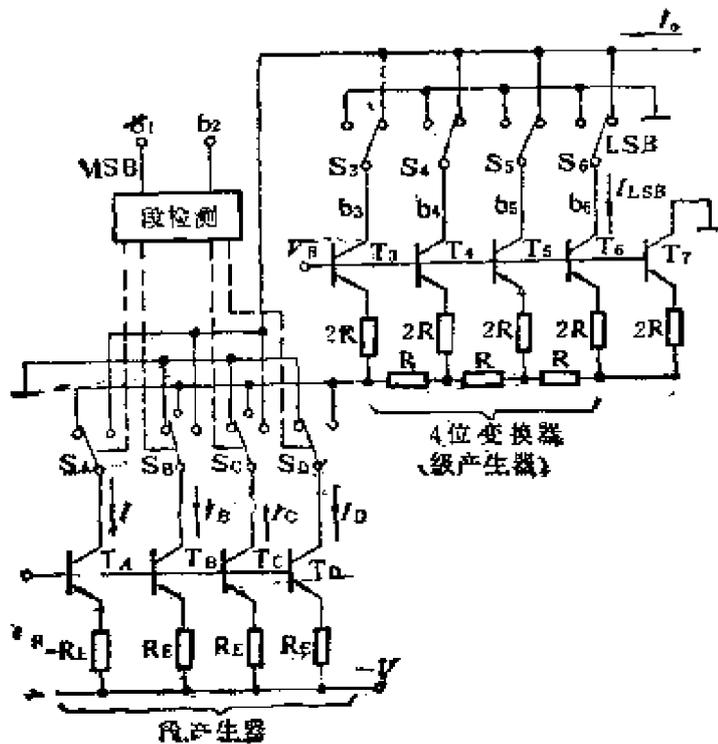


图10-28

8. 数字斜坡型A/D变换器的变换精度和速度受什么因素限制?
9. 一个4位逐次逼近型A/D变换器, 若满量程电压为5V, 请画出输入电压为2.8V时的判决图。
10. 上题, 若变换器为电荷重新分配型, 请画出电容阵列各开关在变换完成时的位置。
11. 要求设计一个8位A/D变换器, 由两个4位并行A/D变换器级联, 请拟定方框图。

参 考 文 献

[1] Grebene Alan B. Bipolar and MOS analog integrated circuit design. New York, John Wiley & Sons Inc., 1984.

[2] 复旦大学微电子教研组. 模拟集成电路. 北京: 高等教育出版社, 1983.

[3] 格雷, 迈耶著, 周宁华, 陈幼松译. 模拟集成电路的分析与设计. 北京: 科学出版社, 1981.

[4] 易明铄. 集成运算放大器分析与设计. 北京: 科学出版社, 1983.

[5] 刘明. 高速集成电压比较器的计算机辅助设计: [学位论文]. 北京: 北京邮电学院, 1985.

[6] 谢沅清. 555定时电路的一个新逻辑图. 电子科学技术, 1985(9).