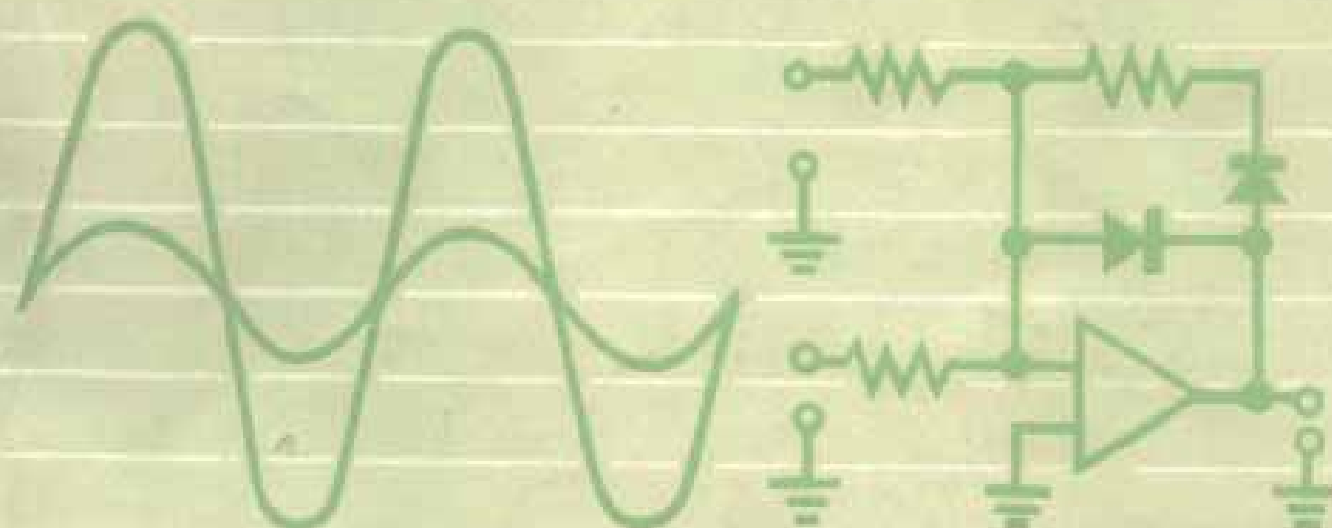
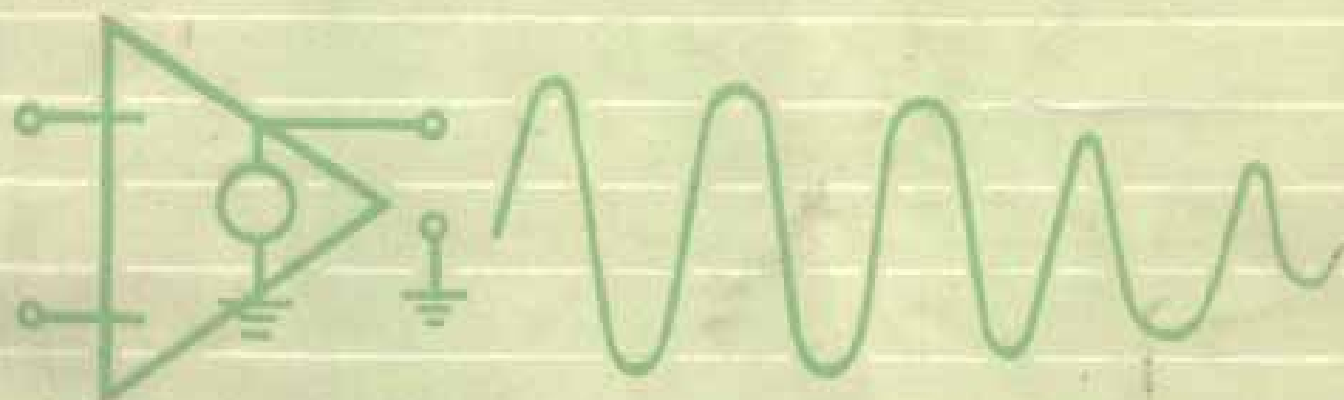


[英] P. R. 格雷 R. G. 迈耶 著



模拟集成电路的 分析与设计



科学出版社

73.755
4.03
23

模拟集成电路的分析与设计

〔美〕 P. R. 格雷 R. G. 迈耶 著

周宁华 陈幼松 译



科学出版社

1981

11.0641

第一章 集成电路有源器件的模型

1.1 引言

集成电路的分析与设计在很大程度上取决于所用的集成电路的模型是否恰当。使用人工分析和计算机分析时都是这样,前者往往采用比较简单的模型,后者则采用更为复杂的模型。因为任何分析的精度都不可能超过所用模型的精度,所以电路设计者必须对各种常用模型的导出以及各种模型所达到的近似程度有深入的了解。

本章讨论集成电路器件的大信号及小信号模型的导出情况。讨论从考虑 pn 结特性开始,因为它是大多数集成电路元件的最基本部分。由于本书主要讨论电路的分析与设计,因此不把重点放在半导体物理的详细讨论上,而是把重点放在总结半导体器件特性的基本方面以及介绍如何运用等效电路来将这些基本特性模型化。

1.2 pn 结的耗尽区

反偏 pn 结的特性对许多集成电路元件的特性起重大影响。例如,在普通集成电路制造方法中,所有元件都采用反偏 pn 结进行隔离,而这些结对每一元件将贡献一个同电压相关的寄生电容。此外,双极型晶体管的若干重要特性,诸如击穿电压与输出电阻,均直接取决于反偏 pn 结的耗尽区特性。最后,结型场效应管的基本工作也受 pn 结的耗尽区宽度所控制。由于反偏 pn 结耗尽区的重要性以及它可应用于许多其他问题,故本节先分析反偏 pn 结的耗尽区,而把正偏 pn 结的特性放在 1.3 节中介绍双极型晶体管工作时再给以分析。

今讨论图 1.1 所示的处于反偏的 pn 结。假定材料具有恒定掺杂浓度,其中 n 型材料的掺杂浓度为 N_D 原子/ cm^3 ,而 p 型材料的为 N_A 原子/ cm^3 (材料具有非恒定掺杂浓度时,结的特性将在后面讨论)。由于 p 型区和 n 型区中的载流子浓度不一样,因而在结中存在一个可动的空穴与电子均已走光而只留下不动的受主与施主离子的这样区域。每一个受主原子

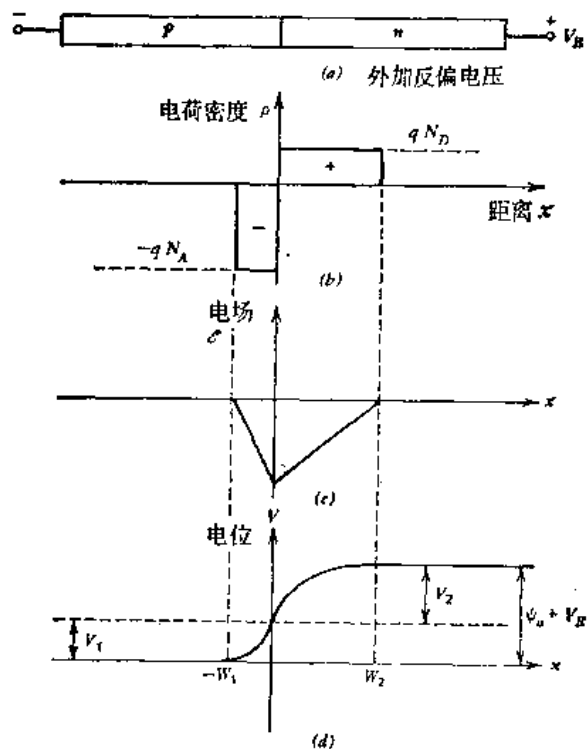


图 1.1 在反偏 V_R 作用下的突变结。(a) 简图; (b) 电荷密度; (c) 电场; (d) 静电电位

携带一个负电荷,而每一个施主原子携带一个正电荷,因而使紧挨着结的这一区域呈现明显的空间电荷并造成强大的电场。这一区域就称为耗尽区,又称为空间电荷区。假定耗尽区的边界截然分明如图1.1所示,这同大多数的实际情况是很接近的。

当外加偏置为零时,有一个称为内建电位的电压 ϕ_0 跨接于结上。在平衡状态时,这一电位阻止可动的空穴和电子跨越结而扩散,它的大小可表示为^[1]

$$\phi_0 = V_T \ln \frac{N_A N_D}{n_i^2} \quad (1.1)$$

式中

$$V_T = \frac{kT}{q} \approx 26\text{mV} \quad (\text{在 } 300\text{K 下})$$

n_i 是纯半导体样品中的本征载流子浓度,对硅材料在 300K 下 $n_i \approx 1.5 \times 10^{10}\text{cm}^{-3}$ 。

在图 1.1 中,通过外加反偏电压 V_R 使内部电位增大,跨接于结上的总电压为 $(\phi_0 + V_R)$ 。由于每单位面积结的任一侧的总电荷必定与另一侧大小相等、符号相反,所以如果耗尽区在 p 型区中透入距离为 W_1 、在 n 型区中透入距离为 W_2 , 则可得

$$W_1 N_A = W_2 N_D \quad (1.2)$$

根据一维泊松 (Poisson) 方程,可得

$$\frac{d^2 V}{dx^2} = -\frac{\rho}{\epsilon} = \frac{q N_A}{\epsilon} \quad (\text{当 } -W_1 < x < 0 \text{ 时}) \quad (1.3)$$

式中 ρ 为电荷密度, q 为电子电荷 ($1.6 \times 10^{-19}\text{C}$), 而 ϵ 为硅材料的电容率 ($1.04 \times 10^{-12}\text{F/cm}$)。电容率通常可表示成

$$\epsilon = K_s \epsilon_0 \quad (1.4)$$

式中 K_s 为硅的介质常数而 ϵ_0 为真空的电容率 ($8.86 \times 10^{-14}\text{F/cm}$)。对式(1.3)积分,可得

$$\frac{dV}{dx} = \frac{q N_A}{\epsilon} x + C_1 \quad (1.5)$$

式中 C_1 是一个常数。至于电场强度 $\mathcal{E}$ 则为

$$\mathcal{E} = -\frac{dV}{dx} = -\left(\frac{q N_A}{\epsilon} x + C_1\right) \quad (1.6)$$

由于耗尽区之外的电场为零,故边界条件为

$$\mathcal{E} = 0 \quad (\text{当 } x = -W_1 \text{ 时})$$

将这一条件代入式(1.6),可得

$$\mathcal{E} = -\frac{q N_A}{\epsilon} (x + W_1) = -\frac{dV}{dx} \quad (\text{当 } -W_1 < x < 0 \text{ 时}) \quad (1.7)$$

由此可见,结上的电荷偶极子产生一个随距离作线性变化的电场。

对式(1.7)进行积分,可得

$$V = \frac{q N_A}{\epsilon} \left(\frac{x^2}{2} + W_1 x \right) + C_2 \quad (1.8)$$

如果任意地选取中性的 p 型区电位作为零电位,则第二个边界条件为

$$V = 0 \quad (\text{当 } x = -W_1 \text{ 时})$$

将它代入式(1.8),可得

$$V = \frac{qN_A}{\epsilon} \left(\frac{x^2}{2} + W_1 x + \frac{W_1^2}{2} \right) \quad (\text{当 } -W_1 < x < 0 \text{ 时}) \quad (1.9)$$

在 $x = 0$ 时, 令 $V = V_1$, 则由式(1.9)可得

$$V_1 = \frac{qN_A}{\epsilon} \frac{W_1^2}{2} \quad (1.10)$$

如果在 $0 \leq x \leq W_2$ 范围内, 电位差为 V_2 , 则

$$V_2 = \frac{qN_D}{\epsilon} \frac{W_2^2}{2} \quad (1.11)$$

因此, 跨接在结上的总电压为

$$\phi_0 + V_R = V_1 + V_2 = \frac{q}{2\epsilon} (N_A W_1^2 + N_D W_2^2) \quad (1.12)$$

将式(1.2)代入式(1.12), 可得

$$\phi_0 + V_R = \frac{qW_1^2 N_A}{2\epsilon} \left(1 + \frac{N_A}{N_D} \right) \quad (1.13)$$

由式(1.13), 可得耗尽层透入 p 型区的深度为

$$W_1 = \left[\frac{2\epsilon(\phi_0 + V_R)}{qN_A \left(1 + \frac{N_A}{N_D} \right)} \right]^{\frac{1}{2}} \quad (1.14)$$

同样可得

$$W_2 = \left[\frac{2\epsilon(\phi_0 + V_R)}{qN_D \left(1 + \frac{N_D}{N_A} \right)} \right]^{\frac{1}{2}} \quad (1.15)$$

式(1.14)与(1.15)说明, 耗尽区透入 p 型区与 n 型区的深度同杂质浓度成反比而同 $\sqrt{\phi_0 + V_R}$ 成正比。如果 N_D 和 N_A 之中, 有一个远大于另一个, 则耗尽区几乎完全存在于低掺杂区。

例题 设硅材料突变结的掺杂浓度为 $N_A = 10^{15}$ 原子/cm³ 及 $N_D = 10^{16}$ 原子/cm³。试求在 10V 反偏下结的内建电位、耗尽层深度以及最大的电场强度。

解 由式(1.1), 可得 300K 时

$$\phi_0 = 26 \ln \frac{10^{15} \times 10^{16}}{2.25 \times 10^{10}} = 638 \text{ mV}$$

由式(1.14), 可得 p 型区的耗尽层深度为

$$W_1 = \left(\frac{2 \times 1.04 \times 10^{-12} \times 10.64}{1.6 \times 10^{-19} \times 10^{15} \times 1.1} \right)^{1/2} = 3.5 \times 10^{-4} \text{ cm} = 3.5 \text{ } \mu\text{m}$$

在重掺杂的 n 型区, 耗尽层的深度则为

$$W_2 = \left(\frac{2 \times 1.04 \times 10^{-12} \times 10.64}{1.6 \times 10^{-19} \times 10^{16} \times 11} \right)^{1/2} = 0.35 \times 10^{-4} \text{ cm} = 0.35 \text{ } \mu\text{m}$$

最后, 由式(1.7)可得在 $x = 0$ 处出现最大电场强度:

$$\mathcal{E}_{\max} = -\frac{qN_A}{\epsilon} W_1 = -1.6 \times 10^{-19} \times \frac{10^{15} \times 3.5 \times 10^{-4}}{1.04 \times 10^{-12}} = -5.4 \times 10^4 \text{ V/cm}$$

请注意, 电场强度可以达到如此之大。

1.2.1 耗尽区电容

由于耗尽区上存在一个与电压相关的电荷,所以它的小信号电容 C_j 可表示为

$$C_j = \frac{dQ}{dV_R} = \frac{dQ}{dW_1} \frac{dW_1}{dV_R} \quad (1.16)$$

这里

$$dQ = AqN_A dW_1 \quad (1.17)$$

式中 A 为结的截面积。

对式(1.14)微分,可得

$$\frac{dW_1}{dV_R} = \left[\frac{e}{2qN_A \left(1 + \frac{N_A}{N_D}\right) (\phi_0 + V_R)} \right]^{\frac{1}{2}} \quad (1.18)$$

将式(1.17)与(1.18)代入式(1.16),可得

$$C_j = A \left[\frac{q e N_A N_D}{2(N_A + N_D)} \right]^{\frac{1}{2}} \frac{1}{\sqrt{\phi_0 + V_R}} \quad (1.19)$$

上式是根据反偏电压 V_R 加在二极管上的情况而导出的。但是,只要流过的正向电流很小,对正偏电压的情况一样适用。因此,如果以 V_D 表示加在结上的偏置电压(正向偏置时为正,反向偏置时为负),则式(1.19)可以改写成

$$C_j = A \left[\frac{q e N_A N_D}{2(N_A + N_D)} \right]^{\frac{1}{2}} \frac{1}{\sqrt{\phi_0 - V_D}} \quad (1.20)$$

$$= \frac{C_{j0}}{\sqrt{1 - \frac{V_D}{\phi_0}}} \quad (1.21)$$

式中 C_{j0} 是 $V_D = 0$ 时的 C_j 值。

式(1.20)与(1.21)是在假定 p 型区与 n 型区均为恒定掺杂的条件下导出的。然而,许多扩散结的实际情况同图 1.2 所示的缓变掺杂浓度的变化曲线更为接近。在这种情况下

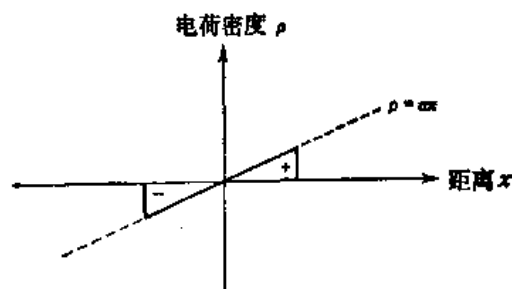


图 1.2 在缓变结中电荷密度随距离的变化

$$C_j = \frac{C_{j0}}{\sqrt[3]{1 - \frac{V_D}{\phi_0}}} \quad (1.22)$$

需要指出,单从式(1.21)或式(1.22)来看,可以认为当 V_D 趋近于 ϕ_0 时 C_j 将趋近于无穷大;但是,必须注意,这时流过二极管的电流已经比较大,因而上述两式均已不再成立。对于作为 V_D 函数的 C_j 性能进行更精确的分析

[12,13],给出图 1.3 所示的结果。当正偏电压快接近于 $\phi_0/2$ 之前,用式(1.21)求出的 C_j 值同精确分析得出的结果非常接近。作为一种近似求法,某些计算机程序通过对式(1.21)或(1.22)进行线性外插的方法来逼近 $V_D > \phi_0/2$ 时的 C_j 值。

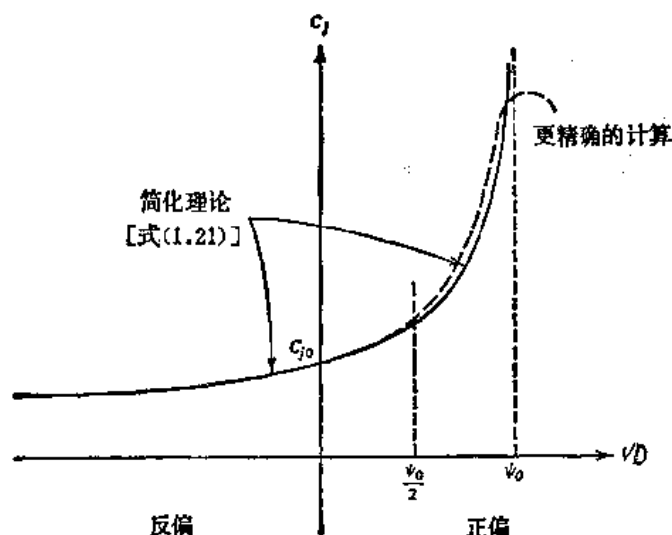


图 1.3 pn 结耗尽层电容 C_j 随偏置电压 V_D 而变化的特性

例题 今有一个扩散结, 它的零偏置电容为 3pF 而且 $\phi_0 = 0.5\text{V}$, 试求在 10V 反偏时的电容. 假定掺杂浓度变化近似于突变结.

解 由式(1.21), 可得

$$C_j = \frac{3}{\sqrt{1 + \frac{10}{0.5}}} \text{ pF} = 0.65 \text{ pF}$$

1.2.2 结的击穿

由图 1.1c 可以看出, 耗尽区中的最大电场强度就出现在结处, 对于突变结可由式(1.7)得出

$$\mathcal{E}_{\max} = -\frac{qN_A}{\epsilon} W_t \quad (1.23)$$

将式(1.14)代入式(1.23), 可得

$$|\mathcal{E}_{\max}| = \left[\frac{2qN_A N_D V_R}{\epsilon(N_A + N_D)} \right]^{\frac{1}{2}} \quad (1.24)$$

式中略去 ϕ_0 不计. 式(1.24)说明, 当掺杂浓度增大以及反偏电压增大时, 最大电场强度都将随之增大. 尽管式(1.24)可以用来表示 $\mathcal{E}_{\max}$ 作为其他变数的函数, 但是严格地说, 该式仅在理想平面结时才成立. 实际的结总有边缘效应, 由于在结的弯曲边缘上电场集中的缘故, 边缘效应将使 $\mathcal{E}_{\max}$ 值有些增大.

任何反偏 pn 结由于耗尽区附近存在少数载流子的空穴和电子, 所以总有微弱的反流. 在电场的作用下它们扫越耗尽区并贡献为结的漏电流. 如果增大结的反偏电压, 最大的场强增大, 则载流子在耗尽区中的晶格两次碰撞之间所能获得的能量增加. 在临界电场 $\mathcal{E}_{\text{crit}}$ 作用下, 渡越耗尽区的载流子将获得足够的能量, 得以在碰撞中与硅原子一起产生新的空穴-电子对. 这一过程称为雪崩过程, 由于新产生的载流子又会引起雪崩, 所以雪崩过程将导致反偏漏电流突然增大. 对于掺杂密度在 $10^{15} - 10^{16}$ 原子/ cm^3 范围内的结 $\mathcal{E}_{\text{crit}}$ 值约为 $3 \times 10^5 \text{V/cm}$, 但是当掺杂浓度进一步增加时 $\mathcal{E}_{\text{crit}}$ 增加缓慢, 如掺杂

浓度为 10^{18} 原子/cm³ 时 $\mathcal{E}_{\text{crit}}$ 约为 10^6 V/cm.

图 1.4 表示一个结型二极管的典型 I-V 特性, 其中反向电流的巨大增加就是雪崩击穿效应的反映, 当反向偏置接近于击穿电压 BV 时便发生雪崩击穿. 这相当于最大电场强度 $\mathcal{E}_{\text{max}}$ 接近于 $\mathcal{E}_{\text{crit}}$. 经验表明^[4], 如果二极管的正常反偏电流为 I_R 而且没有雪崩效应, 则接近击穿电压时的实际反偏电流

$$I_{RA} = M I_R \quad (1.25)$$

式中 M 为扩增因子, 被定义为

$$M = \frac{1}{1 - \left(\frac{V_R}{BV}\right)^n} \quad (1.26)$$

式中, V_R 为二极管上的反向偏置, 而 n 的值介于 3—6.

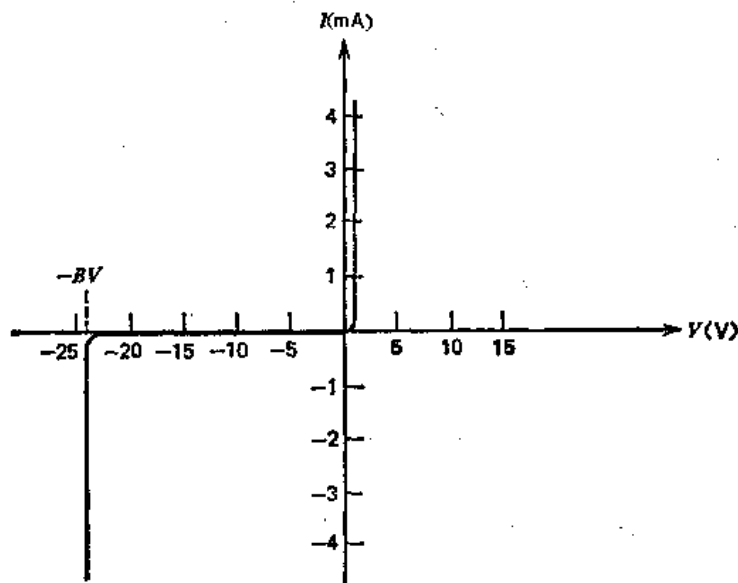


图 1.4 结型二极管的典型 I-V 特性, 它可以说明雪崩击穿

pn 结工作在击穿区不见得一定会损坏. 然而, 为了防止在结上出现过大的功耗因而造成器件损坏, 必须通过外加电阻来限制雪崩电流. 工作在雪崩区的二极管广泛地被用以取得参考电压, 并被称为齐纳 (Zener) 二极管. 与此有关的另一种过程称为齐纳击穿^[5], 它同上述的雪崩击穿不一样. 只有在非常重掺杂的结中才会出现齐纳击穿, 在重掺杂时电场变得足够大 (即使在小的反偏电压下), 从而可以从价键中夺走电子. 这个过程称为隧道效应, 这时没有象雪崩击穿中存在的那种扩增效应. 虽然齐纳击穿机理仅在击穿电压低于 6V 时才有重要意义, 但通常把所有击穿型二极管都称为齐纳二极管.

以上的计算方法全是针对平面突变结的击穿特性而言的. 实际存在的扩散结在某些方面同这些结论有差别, 因而对这类结的特性也作了计算并列表以供设计者使用^[5]. 在实际中, 真实的扩散结中的边缘效应会使击穿电压比平面结的计算值小 50%.

例题 今有一个突变的平面 pn 结, 其掺杂浓度 $N_A = 5 \times 10^{15}$ 原子/cm³、 $N_D = 10^{16}$ 原子/cm³, 试求 $\mathcal{E}_{\text{crit}} = 3 \times 10^5$ V/cm 时的击穿电压.

解 令式(1.24)中 $\mathcal{E}_{\text{max}} = \mathcal{E}_{\text{crit}}$, 便可求出击穿电压:

$$BV = \frac{\epsilon(N_A + N_D)}{2qN_A N_D} \mathcal{E}_{\text{crit}}^2 = \frac{1.04 \times 10^{-12} \times 15 \times 10^{15}}{2 \times 1.6 \times 10^{-19} \times 5 \times 10^{15} \times 10^{16}} \times 9 \times 10^{10} \text{ V} = 88 \text{ V}$$

1.3 双极型晶体管的大信号特性

本节讨论双极型晶体管的大信号或直流特性，导出了计算晶体管电路中总电流和总电压所使用的大信号模型，还要讨论通常没有包括在模型中的诸如击穿电压限制这样一类效应。最后，详细讨论在许多电路中起重要作用的二阶效应，诸如电流增益随集流与 Early 电压而变化等效应。

双极型晶体管各种电流与电压习惯使用的符号如图 1.5 所示，无论是 *npn* 管还是 *pnp* 管，均假定所有流进器件的偏置电流为正。

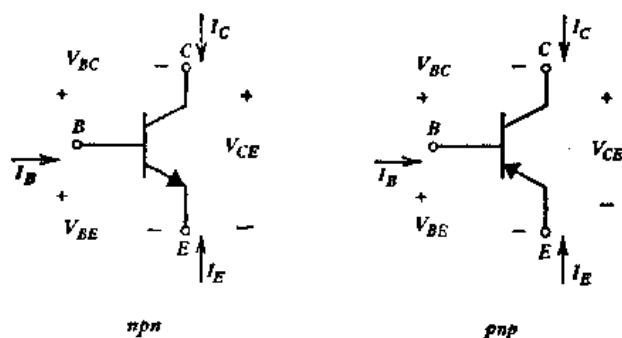


图 1.5 双极型晶体管符号的习惯用法

1.3.1 在正向作用区中的大信号模型

图 1.6a 示出了一个典型的 *npn* 平面双极型晶体管的结构，图中集电极、基极及发射极分别用 *C*、*B* 及 *E* 表示。制造这类晶体管结构的方法将在第二章中介绍。可以指出，这种晶体管的基极和发射极中杂质掺杂浓度并不恒定，而是随着离端面距离的不同而发生变化。然而，通过对图 1.6b 所示的理想晶体管结构进行分析，仍可以估算出这种器件的许多特性。在这种理想结构中，假定基区和发射区的掺杂浓度均为恒定的，因此有时称这种晶体管为“均匀基区”晶体管。在后面的分析中只要有可能，都将把分析均匀基区晶体管用的各种公式表示成也适用于非均匀基区晶体管的形式。

在图 1.6b 的器件上取剖面 *AA'*，并在图 1.6c 中绘出沿该剖面的载流子浓度变化曲线，用 *p* 表示空穴浓度、*n* 表示电子浓度，而下角标 *p* 和 *n* 则相应地表示 *p* 型区和 *n* 型区。*n* 型的发射区和集电区则分别使用下角标 *E* 和 *C* 加以区别。图 1.6c 系表示器件在正向作用区的载流子浓度，这时基-射结为正偏而基-集结为反偏。按照费密-狄喇克 (Fermi-Dirac) 分布函数的玻尔兹曼 (Boltzmann) 近似法，可求出耗尽区边缘的基区中少数载流子浓度为^[6]

$$n_p(0) \Rightarrow n_{p0} \exp \frac{V_{BE}}{V_T} \quad (1.27)$$

$$n_p(W_B) = n_{p0} \exp \frac{V_{BE}}{V_T} \approx 0 \quad (1.28)$$

式中 W_B 为从基-射耗尽层边缘至基-集耗尽层边缘的基区宽度，而 n_{p0} 则是基区中电子

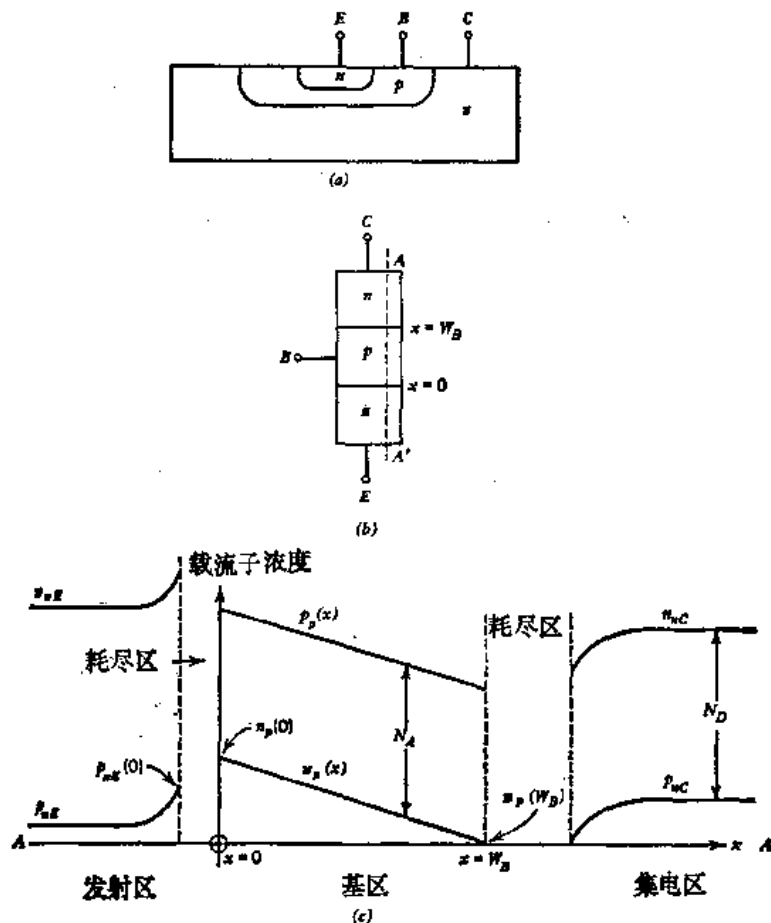


图 1.6 (a) 典型的 npn 平面双极型晶体管结构的剖面图; (b) 理想化的晶体管结构; (c) 沿着图(b)晶体管剖面 AA' 的载流子浓度, 假定掺杂浓度为均匀的(图中曲线未按比例)

平衡的浓度。需要指出, 在 npn 管的正向作用区中 V_{BC} 是负的, 因此 $n_p(W_B)$ 非常小。式(1.27)和(1.28)是在假定杂质注入为低水准的条件下推导出来的, 这就意味着少数载流子的浓度经常被假定为远小于多数载流子的浓度。

如果基区中空穴同电子的复合微弱, 则可证明^[7]基区中少数载流子浓度随距离成线性变化。因此, 在图 1.6c 中可用一条直线将 $x=0$ 和 $x=W_B$ 处的浓度连接起来。

为了使基区中电荷呈中性, 要求

$$N_A + n_p(x) = p_p(x) \quad (1.29)$$

因此

$$p_p(x) - n_p(x) = N_A \quad (1.30)$$

式中 $p_p(x)$ 为基区中的空穴浓度而 N_A 为恒定的基区掺杂密度。式(1.30)说明, 空穴与电子的浓度相差一个常量, 因此 $p_p(x)$ 也随距离成线性变化。

基区中少数载流子电子向浓度梯度的方向扩散, 并在存在于集-基耗尽区的电场作用下渡越耗尽区, 因而产生了集流。由基区中的电子所形成的扩散电流密度为

$$J_n = qD_n \frac{dn_p(x)}{dx} \quad (1.31)$$

式中 D_n 为电子扩散常数。根据图 1.6c, 可得

$$J_n = -qD_n \frac{n_p(0)}{W_B} \quad (1.32)$$

如果 I_C 为集电极电流而且以流入集电极的取正值, 则根据式(1.32)可得

$$I_C = qAD_n \frac{n_p(0)}{W_B} \quad (1.33)$$

式中 A 为发射区横截面面积。将式(1.27)代入式(1.33)可得

$$I_C = \frac{qAD_n n_{p0}}{W_B} \exp \frac{V_{BE}}{V_T} \quad (1.34)$$

$$= I_S \exp \frac{V_{BE}}{V_T} \quad (1.35)$$

式中

$$I_S = \frac{qAD_n n_{p0}}{W_B} \quad (1.36)$$

而 I_S 是一个用来描述正向作用区中晶体管转移特性的常数。应该指出(参见第二章)^[6],

$$n_{p0} = \frac{n_i^2}{N_A} \quad (1.37)$$

将式(1.37)代入(1.36), 便可把式(1.36)用基区掺杂浓度表示为

$$I_S = \frac{qAD_n n_i^2}{W_B N_A} = \frac{qA \bar{D}_n n_i^2}{Q_B} \quad (1.38)$$

式中 $Q_B = W_B N_A$ 为单位面积发射区在基区中的掺杂原子数, 而 n_i 则为硅材料中的本征载流子浓度。式(1.38)中用 $\bar{D}_n$ 来取代 D_n 的表示方式对均匀基区及非均匀基区的晶体管都适用, $\bar{D}_n$ 为基区中电子扩散常数的平均有效值。因为扩散常数是杂质浓度的函数, 所以对于非均匀基区的器件必须使用 $\bar{D}_n$ 。由式(1.38)得出的 I_S 典型值为 10^{-14} — 10^{-15} A。

式(1.35)说明, 集流是基-射电压的函数。基流 I_B 也是一个重要的参数, 当它为中等水准时, 系由两个主要分量组成。其中之一 I_{B1} 表示基区中空穴同电子的复合, 它与基区中少数载流子电荷 Q_c 成正比。根据图 1.6c, 基区中少数载流子电荷为

$$Q_c = \frac{1}{2} n_p(0) W_B q A \quad (1.39)$$

因而

$$I_{B1} = \frac{Q_c}{\tau_b} = \frac{1}{2} \frac{n_p(0) W_B q A}{\tau_b} \quad (1.40)$$

式中 τ_b 为基区中少数载流子的寿命。 I_{B1} 表示了从基极引线进入基区的多数载流子空穴的流动。将式(1.27)代入式(1.40), 可得

$$I_{B1} = \frac{1}{2} \frac{n_{p0} W_B q A}{\tau_b} \exp \frac{V_{BE}}{V_T} \quad (1.41)$$

从基区往发射区的空穴注入是基流的第二种主要分量, 在集成 *npn* 器件中它往往起主导作用。这一电流分量取决于发射区中少数载流子空穴的浓度梯度, 并可表示为^[9]

$$I_{B2} = \frac{qAD_p}{L_p} p_{nE}(0) \quad (1.42)$$

式中 D_p 为空穴在发射区中的扩散常数, 而 L_p 则为空穴的扩散长度(假定 L_p 很小)。 $p_{nE}(0)$ 为耗尽区边缘上发射区的空穴浓度, 可表示为

$$p_{nE}(0) = p_{nE0} \exp \frac{V_{BE}}{V_T} \quad (1.43)$$

如果 N_D 为发射区中施主原子浓度(假定为恒定的), 则

$$p_{nE0} \approx \frac{n_i^2}{N_D} \quad (1.44)$$

故意使发射区掺杂远超过基区, 从而使 N_D 很大而 p_{nE0} 很小, 因此把基流分量 I_{B2} 尽可能压低。将式(1.43)和(1.44)代入式(1.42), 可得

$$I_{B2} = \frac{qAD_p}{L_p} \frac{n_i^2}{N_D} \exp \frac{V_{BE}}{V_T} \quad (1.45)$$

总基流 I_B 是 I_{B1} 与 I_{B2} 之和:

$$I_B = I_{B1} + I_{B2} = \left(\frac{1}{2} \frac{n_{p0} W_B q A}{\tau_b} + \frac{qAD_p}{L_p} \frac{n_i^2}{N_D} \right) \exp \frac{V_{BE}}{V_T} \quad (1.46)$$

尽管这一公式是在假定基区及发射区的掺杂均为均匀的条件下推导出来的, 但是它仍可表示实际的双扩散非均匀基区器件时的基流 I_B 同器件各种参数间的正确函数关系。后面将讨论在低基流水准时起重要作用的 I_B 二阶分量。

在上面的分析中, 式(1.35)的 I_C 和式(1.46)的 I_B 均与 $\exp(V_{BE}/V_T)$ 成正比, 所以基流可用集流表示为

$$I_B = \frac{I_C}{\beta_F} \quad (1.47)$$

式中 β_F 为正向电流增益。将式(1.34)与(1.46)代入式(1.47), 可得 β_F 的表示式

$$\beta_F = \frac{\frac{qAD_n n_{p0}}{W_B}}{\frac{1}{2} \frac{n_{p0} W_B q A}{\tau_b} + \frac{qAD_p n_i^2}{L_p N_D}} = \frac{1}{\frac{W_B^2}{2\tau_b D_n} + \frac{D_p}{D_n} \frac{W_B N_A}{L_p N_D}} \quad (1.48)$$

式中使用了式(1.37)代替 n_{p0} 。式(1.48)说明, 使基区宽度 W_B 尽可能减小以及使发射区对基区的掺杂密度比 N_D/N_A 尽可能加大, 就能使 β_F 达到最大值。在集成电路中, $n-p-n$ 管的典型 β_F 值为 50—500, 而横向 $p-n-p$ 管(将在第二章中介绍)则只有 10—100。最后, 射流可表示为

$$I_E = -(I_C + I_B) = -\left(I_C + \frac{I_C}{\beta_F}\right) = -\frac{I_C}{\alpha_F} \quad (1.49)$$

式中

$$\alpha_F = \frac{\beta_F}{1 + \beta_F} \quad (1.50)$$

将式(1.48)代入式(1.50), 便可用器件参数来表示 α_F :

$$\alpha_F = \frac{1}{1 + \frac{1}{\beta_F}} = \frac{1}{1 + \frac{W_B^2}{2\tau_b D_n} + \frac{D_p}{D_n} \frac{W_B N_A}{L_p N_D}} \approx \alpha_{T\gamma} \quad (1.51)$$

式中

$$\alpha_T = \frac{1}{1 + \frac{W_B^2}{2\tau_b D_n}} \quad (1.51a)$$

$$\gamma = \frac{1}{1 + \frac{D_p}{D_n} \frac{W_B}{L_p} \frac{N_A}{N_D}} \quad (1.51b)$$

只有在 $W_B^2/2\tau_b D_n \ll 1$ 而且 $(D_p/D_n)(W_B/L_p)(N_A/N_D) \ll 1$ 的条件下式(1.51)才能成立, 当 β_F 很大时, 这些不等式总是能够满足的[见式(1.48)]. 式(1.51)中的 γ 项称为发射区注入效率, 它等于从发射区注入到基区的电子流 (npn 管时) 对渡越基-射结的空穴流与电子流总和之比. 在理想的情况下 $\gamma \rightarrow 1$, 设法使 N_D/N_A 很大和 W_B 很小便可达到. 在这种情况下, 从基区到发射区只出现非常小的反向注入.

式(1.51)中的 α_T 项称为基区传递系数, 它表示被注入到基区(来自发射区)并达到集电区的这部分载流子. 在理想的情况下 $\alpha_T \rightarrow 1$, 设法使 W_B 很小便可达到. 从以上的讨论中可以明显地看出, 凡能使 α_T 与 γ 趋近于一的工艺方法也都能使管子的 β_F 值达到最大.

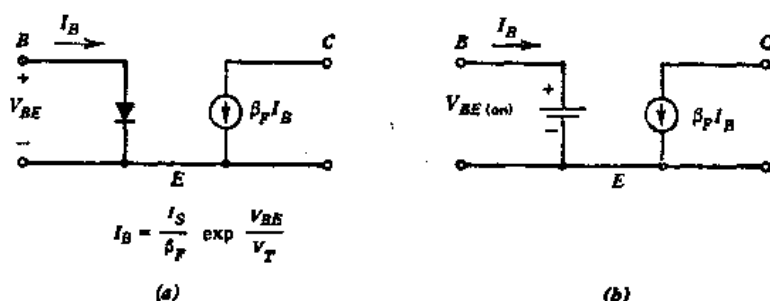


图 1.7 用于偏置计算的 npn 管大信号模型. (a) 有一个输入二极管的电路; (b) 用一个输入电压源进行简化的电路

根据上面得到的结果, 可以建立晶体管的大信号模型, 供工作于正向作用区的器件进行偏置电路计算时使用. 图 1.7 就是这样的一个电路, 它由模拟式(1.46)的一个基-射二极管以及模拟式(1.47)的一个可控集流发生器所组成. 应当指出, 在理想的情况下集电极电压对集流不起影响, 因而集电极节点起高阻抗的电流源作用. 图 1.7b 所表示的这一等效电路更为简化的形式经常得到使用, 这时用一个电压为 $V_{BE(on)}$ 的电池来取代输入二极管, $V_{BE(on)}$ 通常为 0.6—0.7V. 使用这样简化方法说明在正向作用区中基-射电压变化非常小, 因为在指数曲线的特性中电流对电压变化的斜率陡峭. 对某些电路来说, $V_{BE(on)}$ 的温度系数是重要的, 它的典型值为 $-2\text{mV}/^\circ\text{C}$. 图 1.7 的等效电路适用于 npn 管; 图 1.8 的等效电路则适用于 pnp 管.

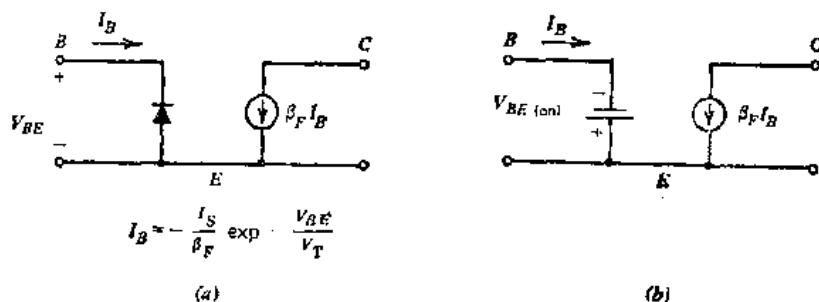


图 1.8 同图 1.7 电路相当的 pnp 管的大信号模型

1.3.2 集电极电压对正向作用区中大信号特性的影响

在上一节的分析中,假定集-基结为反偏而且理想地认为集-基反偏对集流不起影响,对于一阶的近似计算这种假定是有用的,但同实际情况并不严格符合。有时集电极电压对集流起重大影响,下面将对此进行研究。

在器件的两种工作区域中,集电极电压对集流起巨大影响。一是饱和区 (V_{CE} 接近于零)另一是击穿区 (V_{CE} 非常大),这些正是后面要讨论的。当集-基电压 V_{CE} 介于这两种极端情况之间时,集流将随 V_{CE} 的增加而缓慢增加。这种现象可由图 1.9 得到解释,该图表示晶体管基区中少数载流子浓度的分布概况。今讨论在恒定的 V_{BE} 下 V_{CE} 的变化对载流子浓度的影响。由于 V_{BE} 是常数,所以 V_{CB} 的变化等于 V_{CE} 的变化,这种变化引起集-基耗尽层宽度的增加如图 1.9 所示。晶体管基区宽度的增量 ΔW_B 等于耗尽层的宽度变化,并使集流产生一增量 ΔI_C 。

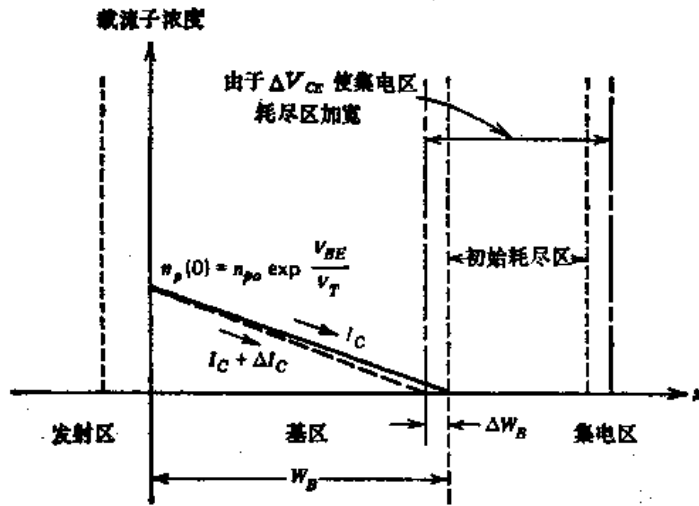


图 1.9 双极型晶体管中 V_{CE} 的增大对集电区的耗尽区宽度及基区宽度的影响

根据式(1.35)与(1.38),可得

$$I_C = \frac{qAD_n n_i^2}{Q_B} \exp \frac{V_{BE}}{V_T} \quad (1.52)$$

对式(1.52)微分,可得

$$\frac{\partial I_C}{\partial V_{CE}} = - \frac{qAD_n n_i^2}{Q_B^2} \left(\exp \frac{V_{BE}}{V_T} \right) \frac{dQ_B}{dV_{CE}} \quad (1.53)$$

将式(1.52)代入式(1.53),可得

$$\frac{\partial I_C}{\partial V_{CE}} = - \frac{I_C}{Q_B} \frac{dQ_B}{dV_{CE}} \quad (1.54)$$

对于均匀基区的晶体管 $Q_B = W_B N_A$, 故式(1.54)可改写成

$$\frac{\partial I_C}{\partial V_{CE}} = - \frac{I_C}{W_B} \frac{dW_B}{dV_{CE}} \quad (1.55)$$

需要指出,由于基区宽度随 V_{CE} 的增大而减小,所以式(1.55)中 dW_B/dV_{CE} 为负的,因而

$\partial I_C / \partial V_{CE}$ 也就为正的。对于均匀基区的晶体管, dW_B / dV_{CE} 的大小可按式(1.18)计算。该式表明 dW_B / dV_{CE} 是 V_{CE} 偏置值的函数, 但对于一个反偏结来说在多数情况下 W_B 随 V_{CE} 的变化很小, 因而可以假定 dW_B / dV_{CE} 为常数。这种假定与实验的结果相当一致。

式(1.55)说明, $\partial I_C / \partial V_{CE}$ 与集电极偏置电流成正比而与晶体管基区宽度成反比。因此, 窄基区的晶体管在正向作用区中, I_C 随 V_{CE} 的变化更为明显。 $\partial I_C / \partial V_{CE}$ 取决于 I_C , 将使晶体管的典型输出特性如图 1.10 所示。根据以上分析中所作的假定, 这些特性曲线均按恒定的 V_{BE} 值示出。然而在大多数集成电路中, 晶体管的基流仅与 V_{BE} 有关而与 V_{CE} 无关, 所以在后面的计算中通常可以使用恒基流的特性曲线。这是因为式(1.45)的 I_{B2} 往往是基流的主要分量; 而 I_{B2} 与 V_{CE} 无关的缘故。将图 1.10 的所有特性曲线往外延伸, 将同 V_{CE} 轴交于同一点 V_A , V_A 称为 Early 电压;

$$V_A = - \frac{I_C}{\frac{\partial I_C}{\partial V_{CE}}} \quad (1.56)^*$$

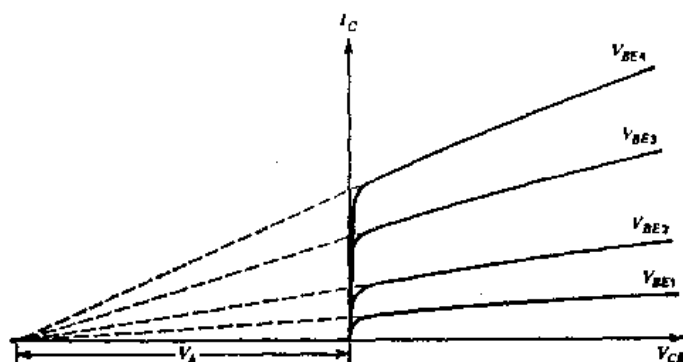


图 1.10 说明 Early 电压 V_A 的双极型晶体管输出特性

将式(1.55)代入式(1.56), 可得

$$V_A = - W_B \frac{dV_{CE}}{dW_B} \quad (1.57)$$

它是一个常数, 与 I_C 无关。因此, 所有特性曲线往外延伸同 V_{CE} 轴交于同一点。 I_C 随 V_{CE} 的变化称为 Early 效应, 而 V_A 则是电路分析用的计算机程序中的常用模型参数。对集成电路晶体管来说, 典型的 V_A 值为 50—100V。由于考虑 Early 效应会使计算复杂化, 所以通常只限于用计算机作直流偏置计算时才考虑这种效应。然而, 对高增益电路进行小信号计算时 Early 效应的影响往往是重要的, 后面将讨论这一点。

最后, Early 效应对正向作用区中晶体管大信号特性的影响, 可以通过把式(1.35)修改成

$$I_C = I_S \left(1 + \frac{V_{CE}}{V_A} \right) \exp \frac{V_{BE}}{V_T} \quad (1.58)$$

来进行近似的表示。

* 本式仅在 $V_A \gg V_{CE}$ 的条件下才成立。由式(1.58)可导出正确的关系式

$$V_A = - \frac{I_C}{\frac{\partial I_C}{\partial V_{CE}}} - V_{CE}$$

读者在阅读后面有关的公式(1.57)、(1.112)、(1.114)以及(4.57)等时应注意这一点。——译者注

式(1.58)是用于计算机模拟时表征器件输出特性的通用方法。

1.3.3 饱和区与反常作用区

饱和是器件的一种工作区,但模拟电路应当避免工作于饱和区,因为饱和时晶体管的增益非常小;可是在数字电路中却经常工作于饱和区,因为它可以提供一个非常确定的电压,用以表示一种逻辑状态。

工作于饱和区时,射-基结与集-基结均为正偏。因此,集-射电压 V_{CE} 非常小,通常处于 0.05—0.3V 范围内。饱和时基区均匀掺杂的 npn 管中的载流子浓度分布,如图 1.11 所示。在耗尽区边缘上的基区少数载流子浓度,仍可用式(1.28)给出

$$n_p(W_B) = n_{p0} \exp \frac{V_{BC}}{V_T} \quad (1.59)$$

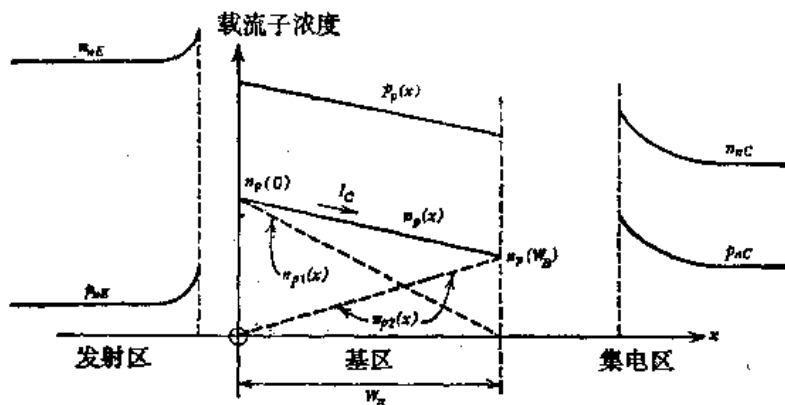


图 1.11 饱和的 npn 管中的载流子浓度(图中曲线未按比例)

但是由于现在 V_{BC} 为正值,故 $n_p(W_B)$ 值再也不可忽略。因此,在 V_{BE} 保持恒定时 V_{CE} 的改变 (V_{BC} 将随之作同样的改变)会直接影响 $n_p(W_B)$ 。由于集流同基区中少数载流子浓度成正比[参见式(1.31)],因而它也同图 1.11 中的 $[n_p(0) - n_p(W_B)]$ 成正比。因此, $n_p(W_B)$ 的变化直接影响集流,而晶体管的集电极节点呈现为低阻抗。当 V_{BE} 保持恒定时,由于饱和时 V_{CE} 减小故 V_{BC} 将如式(1.59)所示同 $n_p(W_B)$ 作同样的增大。因此由图 1.11 可以看出,由于载流子浓度斜率的减小将使集流减小。由此而在 I_C - V_{CE} 特性曲线中造成的饱和区,如图 1.12 所示。由于 n 型集电区材料的电阻率有限,所以 I_C - V_{CE} 特性曲线在饱和区中的斜率在很大程度上取决于同集电极引线串联的电阻。晶体管在饱和区工作时使用的模型如图 1.13 所示,它由一个表示 $V_{BE(on)}$ 的固定电压源和一个表示集-射电压 $V_{CE(sat)}$ 的固定电压源所组成。一种更精确但是更复杂的模型将包括一个与集电极相串联的电阻,根据器件结构的不同,这个电阻阻值落在 20—500Ω 的范围之内。

从图 1.11 还可看到晶体管在饱和区的另一个特性,在给定的集流下,饱和时基区中储存的电荷量远比在正向作用区工作时为多。因此,由式(1.41)所表示的基极电流贡献在饱和时将变得更大些。此外,由于集-基结饱和时为正偏,从基区往集电区将有载流子注入,因而出现一个新的基极电流分量。这两种效应使得在给定的集流 I_C 下,饱和时的基极电流 I_B 将比工作于正向作用区时大。饱和时的比值 I_C/I_B 通常称为强制的 β ,它总

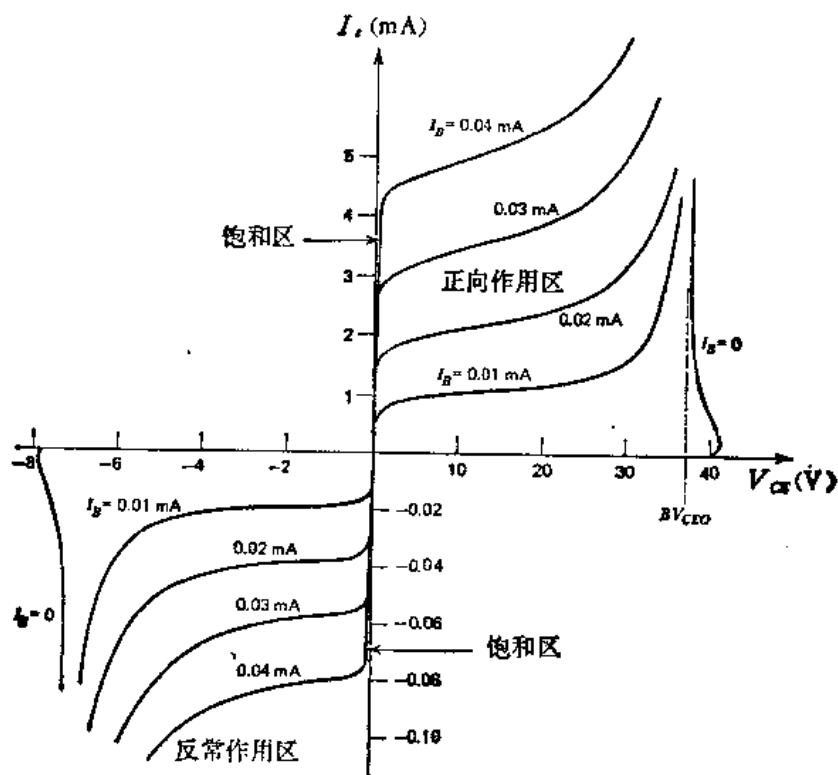


图 1.12 npn 双极型晶体管的典型 I_C - V_{CE} 特性。注意，正的和负的电离与电压曲线使用不同的比例

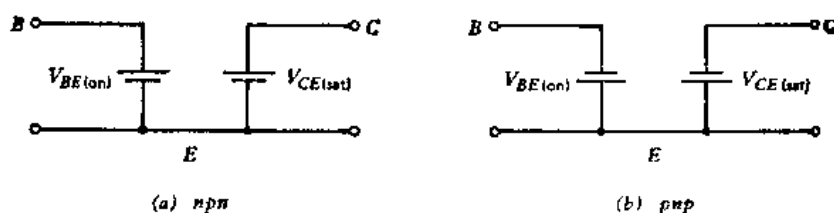


图 1.13 工作在饱和区时双极晶体管的大信号模型

是小于 β_F 。如果强制的 β 越比 β_F 小，则称器件更为深度饱和。

图 1.11 所示的饱和时少数载流子浓度分布，系在假设复合微弱下得到的，它是连接两个端点的直线。如图所示，这一直线是由两根表示浓度分布的虚线线性叠加而成。端子电流同浓度 $n_p(0)$ 与 $n_p(W_B)$ 成线性的关系，证明了上述结论的正确。器件载流子浓度的这种分布规律，可以用来推导描述晶体管特性的某些普遍式子。在图 1.11 中，每一种浓度分布分开表示而二者所作的贡献则合在一起表示。由上述的 $n_{p1}(x)$ 所产生的射极电流可由经典的二极管方程给出：

$$I_{EF} = -I_{ES} \left(\exp \frac{V_{BE}}{V_T} - 1 \right) \quad (1.60)$$

式中 I_{ES} 为常数，通常称为结的“饱和电流”（不要同上述的晶体管饱和相混淆）。式(1.60)说明，当施加反偏电压时结电流 $I_{EF} \approx I_{ES}$ 。然而在实际中，式(1.60)只适用于正偏区，因为在反偏状态下二阶效应起主要作用，因而在多数情况下将使结电流比 I_{ES} 大几个数量级。在反偏状态下流动的结电流通常称为结的“漏电流”。

现回到图 1.11，可以将 $n_{p2}(x)$ 所单独产生的集流表示为

$$I_{CR} = -I_{CS} \left(\exp \frac{V_{BC}}{V_T} - 1 \right) \quad (1.61)$$

式中 I_{CS} 为常数。总的集流 I_C 由 I_{CR} 加上 I_{EF} 中到达集电极的那一部分所构成（考虑到复合作用及反向射极注入效应），因此

$$I_C = \alpha_F I_{ES} \left(\exp \frac{V_{BE}}{V_T} - 1 \right) - I_{CS} \left(\exp \frac{V_{BC}}{V_T} - 1 \right) \quad (1.62)$$

式中 α_F 已在前面由式(1.51)给以定义。与此类似，总的射极电流系由 I_{EF} 加上晶体管按反常状态工作时 I_{CR} 中到达发射极的那一部分所构成，因此

$$I_E = -I_{ES} \left(\exp \frac{V_{BE}}{V_T} - 1 \right) + \alpha_R I_{CS} \left(\exp \frac{V_{BC}}{V_T} - 1 \right) \quad (1.63)$$

式中 α_R 是晶体管按反常状态工作时（即集-基结正偏而且发射载流子到基极，而射-基结反偏并且收集载流子）射极电流对集极电流的比值， α_R 的典型值为 0.5—0.8。同样，可定义反常电流增益 β_R 为

$$\beta_R = \frac{\alpha_R}{1 - \alpha_R} \quad (1.64)$$

β_R 的典型值为 1—5。这就是晶体管在反常状态下工作时的电流增益，因为器件的几何尺寸以及掺杂浓度都是按使 β_F 最大的原则设计的，所以 β_R 远小于 β_F 。对于 npn 管当 V_{CB} 为负时管子便工作于反常作用区，如图 1.12 所示。为了使绘制出来的特性曲线能同正向作用区的一样清楚，负电压和负电流所用的比例给以放大。在模拟电路中，很少在反常状态下工作。

当 V_{BE} 与 V_{BC} 均为正时，式(1.62)及式(1.63)描述了 npn 管在饱和区的工作特性，这对正向作用区及反常作用区都是一样，这些方程称为 Ebers-Moll 方程。在正向作用区时，它们可简化成先前导出的式(1.35)、(1.48)、(1.50)。令 V_{BE} 为正及 V_{BC} 为负并将其代入式(1.62)和(1.63)，便可证明这一点，这时可得

$$I_C = \alpha_F I_{ES} \left(\exp \frac{V_{BE}}{V_T} - 1 \right) + I_{CS} \quad (1.65)$$

$$I_E = -I_{ES} \left(\exp \frac{V_{BE}}{V_T} - 1 \right) - \alpha_R I_{CS} \quad (1.66)$$

除了现在包括有先前被略去的漏电流之外，式(1.65)同式(1.35)的形式一样。只有在高温或工作电流极小时，这一点微小的差别才是重要的。比较式(1.65)和(1.35)可以得出 $I_S = \alpha_F I_{ES}$ ，可以证明^[10]在通常的情况下，

$$\alpha_F I_{ES} = \alpha_R I_{CS} = I_S \quad (1.67)$$

这一式子说明了进行可逆变换的条件。将式(1.67)代入式(1.62)及(1.63)，可以使 Ebers-Moll 方程表示成普遍的形式，如

$$I_C = I_S \left(\exp \frac{V_{BE}}{V_T} - 1 \right) - \frac{I_S}{\alpha_R} \left(\exp \frac{V_{BC}}{V_T} - 1 \right) \quad (1.62a)$$

$$I_E = -\frac{I_S}{\alpha_F} \left(\exp \frac{V_{BE}}{V_T} - 1 \right) + I_S \left(\exp \frac{V_{BC}}{V_T} - 1 \right) \quad (1.63a)$$

这种的表示形式在晶体管大信号特性的计算机表示法中经常用到。

上面提到的漏电流效应可以进一步说明如下。在正向作用区时根据式(1.66)，可得

$$I_{ES} = \left(\exp \frac{V_{BE}}{V_T} - 1 \right) = -I_E - \alpha_R I_{CS} \quad (1.68)$$

将式(1.68)代入式(1.65),可得

$$I_C = -\alpha_F I_E + I_{CO} \quad (1.69)$$

式中

$$I_{CO} = I_{CS}(1 - \alpha_R \alpha_F) \quad (1.69a)$$

I_{CO} 是在发射极开路时的集-基漏电流。虽然式(1.69a)从理论上给出了 I_{CO} , 但在实际中当集-基结反偏时表面漏电效应将起主要作用, 因而在多数情况下 I_{CO} 将比式(1.69a)给出的值大若干数量级。然而, 在日常估算 I_{CO} 大小时式(1.69a)仍是有用的。25°C 时 I_{CO} 的典型值为 10^{-14} — 10^{-12} A, 温度每增加 8°C, I_{CO} 便加大一倍。因此, 高温时漏电流这一项将变得非常重要。今以基流 I_B 为例加以说明。根据图 1.5,

$$I_B = -(I_C + I_E) \quad (1.70)$$

如果由式(1.69)算出 I_E 并代入式(1.70), 则得

$$I_B = \frac{1 - \alpha_F}{\alpha_F} I_C - \frac{I_{CO}}{\alpha_F} \quad (1.71)$$

但由式(1.50),

$$\beta_F = \frac{\alpha_F}{1 - \alpha_F} \quad (1.72)$$

将式(1.72)代入式(1.71), 可得

$$I_B = \frac{I_C}{\beta_F} - \frac{I_{CO}}{\alpha_F} \quad (1.73)$$

由于式(1.73)中两项符号相反, 所以 I_{CO} 的作用是在给定的集流下使外部基流值减小

例题 如果 24°C 时 I_{CO} 为 10^{-14} A, 试估算 120°C 时的 I_{CO} 值。

解 假定 I_{CO} 每 8°C 增大一倍, 则得

$$I_{CO}(120^\circ\text{C}) = 10^{-14} \times 2^{11} = 0.4 \mu\text{A}$$

1.3.4 晶体管击穿电压

在 1.2.2 节中已经介绍了 pn 结雪崩击穿机理。在晶体管的基-射结和基-集结上也会出现类似的效应, 这些效应限制了可以加在器件上的最大电压。

首先讨论图 1.14a 所示的共基组态的晶体管, 它使用恒定的射极电流进行偏置。图 1.14b 示出了 npn 管在这种接法下的典型 I_C - V_{CB} 特性。在 $I_E = 0$ 时, 集-基结在电压 BV_{CBO} 下击穿, 这相当于射极开路时的集-基击穿。对于任何有限的 I_E 值, 出现雪崩扩增效应时的 V_{CB} 值总是低于 BV_{CBO} 的。在图示的例子中可以看到, 当 V_{CB} 大于 60V 左右时有效的共基电流增益 $\alpha_F = I_C/I_E$ 变成大于一。如果器件功耗未超过规定, 工作在这一区域 (但 $V_{CB} < BV_{CBO}$) 仍然是安全的。把 1.2.2 节的分析方法应用于这种情况下并略去漏电流, 便可求出图 1.14a 中的集流:

$$I_C = -\alpha_F I_E M \quad (1.74)$$

式中 M 可由式(1.26)确定, 将式(1.26)代入式(1.74), 可得

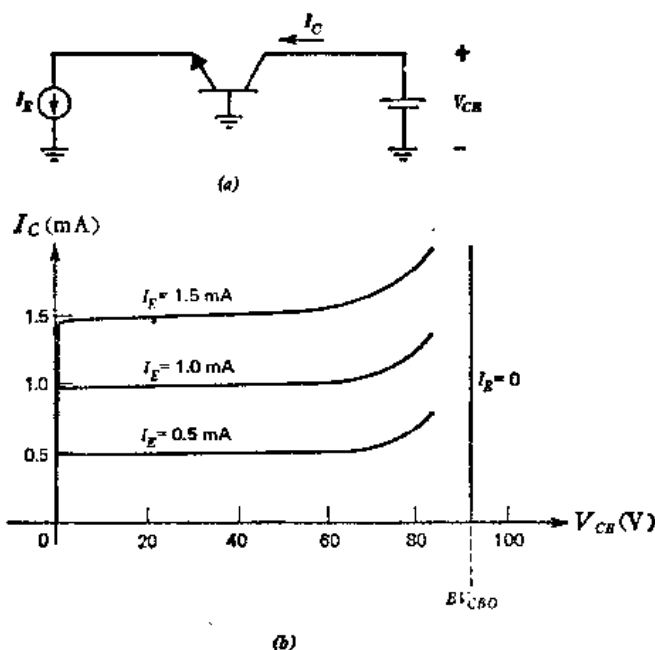


图 1.14 晶体管共基组态。(a) 测试电路；(b) I_C - V_{CB} 特性

$$I_C = -\alpha_F I_E \frac{1}{1 - \left(\frac{V_{CB}}{BV_{CBO}} \right)^n} \quad (1.75)$$

关于图 1.14b 的共基特性, 还需要指出一点, 那就是在雪崩效应可以忽略的低 V_{CB} 时, 其特性曲线表明共射特性中存在的 Early 效应在共基特性中极其微弱。当 V_{CB} 增大时共基组态仍会出现基区变宽现象, 但与共射组态不同这种变宽只使 I_C 作很小变化。这是因为这时被固定的是 I_E 而不是 V_{BE} 或 I_B , 这相当于图 1.9 中在基区中靠近发射区边缘处少数载流子浓度的斜率保持不变, 因此集流便几乎保持一定。

现在开始讨论器件共射特性上的雪崩击穿效应。典型的共射特性示于图 1.12, 它在 BV_{CEO} 下出现击穿, 这一电压有时称为维持电压 LV_{CEO} 。和共基组态时一样, 只有在电流(亦即功耗)超限时, 才会由于在靠近击穿电压处工作而使器件损坏。

在共射特性上的雪崩击穿效应要比共基组态时复杂得多。这是因为雪崩过程将产生空穴-电子对, 而空穴将渡越进入基区并在该处有效地贡献为基流。在一定意义上, 可以说雪崩电流将被晶体管所放大。基极电流仍为

$$I_B = -(I_C + I_E) \quad (1.76)$$

式(1.74)仍然成立, 将其代入式(1.76), 可得

$$I_C = \frac{M\alpha_F}{1 - M\alpha_F} I_B \quad (1.77)$$

式中

$$M = \frac{1}{1 - \left(\frac{V_{CB}}{BV_{CBO}} \right)^n} \quad (1.78)$$

式(1.77)说明, 当 $M\alpha_F \rightarrow 1$ 时 $I_C \rightarrow \infty$ 。就是说, 由于雪崩过程本身所产生的附加基流贡献, 使有效的 β 趋近于无穷大。对下式求解便可确定 BV_{CEO} 值:

$$M\alpha_F = 1 \quad (1.79)$$

如假定 $V_{CB} \approx V_{CE}$, 则得

$$\frac{\alpha_F}{1 - \left(\frac{BV_{CEO}}{BV_{CBO}}\right)^n} = 1 \quad (1.80)$$

由此可得

$$\frac{BV_{CEO}}{BV_{CBO}} = \sqrt[n]{1 - \alpha_F}$$

因而

$$BV_{CEO} \approx \frac{BV_{CBO}}{\sqrt[n]{\beta_F}} \quad (1.81)$$

式(1.81)说明 BV_{CEO} 等于 BV_{CBO} 乘上小于 1 的实系数。然而, 式(1.81)中必须使用的 BV_{CBO} 值是略去任何边缘效应时的集-基结的平面结击穿电压。这是因为只有真正流经发射区的集-基雪崩电流, 才能象上述所介绍的那样得到放大。然而, 正如 1.2.2 节所说明的那样, BV_{CBO} 的测量值通常由集电极弯曲区的雪崩所决定, 该区与作用基区相距较远。因而, 在典型值 $\beta_F = 100$ 及 $n = 4$ 时, BV_{CEO} 值约为 BV_{CBO} 测量值的一半而不是式(1.81)所求出的 30%。

式(1.81)可以解释考虑集流对 β_F 的影响时图 1.12 上击穿特性的形状。当 $I_B = 0$ 时, 如果 V_{CE} 从零开始增大则根据式(1.73)初始集流约为 $\beta_F I_{CO}$, 由于 I_{CO} 的典型值只有几微微安所以集流非常小。正如下一节所要说明的那样, 在小集流时 β_F 很小, 因而由式(1.81)所求出击穿电压很高。然而, 只要器件中雪崩击穿一开始, I_C 值立即增大, β_F 也随之增大。根据式(1.81), 这将使击穿电压降低, 因而如图 1.12 所示特性曲线又弯回来并出现负的斜率。在较大的集流时, β_F 趋近于一个恒定值, 同时 $I_B = 0$ 的击穿曲线趋近于和 V_{CE} 轴相垂直。在击穿曲线中这一段的 V_{CE} 值, 通常便规定作为 BV_{CEO} , 因为它是器件所能承受的最大电压。因此, 在式(1.81)中用以计算 BV_{CEO} 的 β_F 值, 应该是 β_F 的峰值。应该指出, 根据式(1.81), 高 β 的晶体管 BV_{CEO} 值也就较低。

晶体管的基-射结也服从雪崩击穿规律。可是为保证取得高 β_F 值发射区的掺杂浓度非常大[根据式(1.45)加大 N_D 可减小 I_{B2}]。因此, 基区就是结的掺杂浓度较低的一侧并由它决定击穿特性。这跟集-基结的正好相反, 在集-基结中集电区是掺杂浓度较低的一侧, 因而使 BV_{CBO} 的典型值达 80V 以上。在一般情况下, 基区的掺杂浓度比集电区要高出一个数量级, 因而基-射击穿电压远小于 BV_{CBO} , 其典型值为 6—8V, 并用 BV_{EBO} 表示之。图 1.12 所示的反常作用区的击穿电压几乎也等于 6—8V, 因为在反常状态工作时基-射结为反偏。

6—8V 的基-射击穿电压给集成电路的设计提供一个方便的参考电压, 经常利用它构成一个齐纳二极管。但是必须小心谨慎, 以保证电路中所有其他晶体管都得到保护, 以免被加上足以引起击穿的反向基-射电压。因为同集-基击穿不同, 基-射击穿对器件是危险的。基-射击穿会引起 β_F 明显的劣化, 劣化的程度取决于击穿电流的持续时间及其大小^[11]。如果器件纯粹作为齐纳二极管使用, 这一点不成问题, 但是如果器件作为放大管使用, 则 β_F 的劣化就是严重的问题。

例题 设晶体管的集电区掺杂浓度为 2×10^{15} 原子/cm³ 而且远低于基区的掺杂, 试求 $\beta = 100$ 及 $m = 4$ 时的 BV_{CBO} , 假定 $\mathcal{E}_{crit} = 3 \times 10^5 \text{ V/cm}$ 。

解 利用 $\mathcal{E}_{max} = \mathcal{E}_{crit}$, 根据式(1.24)可求出集电区中的平面击穿电压

$$BV_{CBO} = \frac{\epsilon(N_A + N_D)}{2qN_A N_D} \mathcal{E}_{crit}^2$$

由于 $N_D \ll N_A$, 故得

$$BV_{CBO}|_{\text{平面}} = \frac{\epsilon}{2qN_D} \mathcal{E}_{crit}^2 = \frac{1.04 \times 10^{-12}}{2 \times 1.6 \times 10^{-19} \times 2 \times 10^{15}} \times 9 \times 10^{10} \text{ V} = 146 \text{ V}$$

根据式(1.81), 可得

$$BV_{CBO} = \frac{146}{\sqrt{100}} \text{ V} = 46 \text{ V}$$

1.3.5 晶体管电流增益 β_F 同工作状态的关系

虽然集成电路的大多数一阶分析均假定 β_F 为常数, 但实际上这一参数取决于晶体管的工作状态。例如, 1.3.2 节中就已指出, 增大 V_{CE} 值时可在 I_B 变化很小的情况下使 I_C 增大, 因而也就是使晶体管的 β_F 增大。1.3.4 节中还指出, 当 V_{CE} 接近于击穿电压 BV_{CEO} 时由于集电区中的雪崩扩增效应将使集流增大。式(1.77)说明, 当 V_{CE} 趋近于 BV_{CEO} 时有效电流增益 β_F 趋近于无穷大。

除了刚才所谈的效应之外, β_F 还将随着温度以及晶体管的集流而变化。图 1.15 表征了这种关系, 它示出一个 *npn* 集成电路晶体管在三种不同温度下 β_F 随 I_C 而变化的典型曲线。显然, β_F 随温度的增高而增大, β_F 的典型温度系数等于 $+7000 \text{ ppm/}^\circ\text{C}$ (式中 ppm 表示 10^{-6})。 β_F 所以同温度有关, 是由于发射区中极高掺杂浓度的效应而造成的^[22], 它使发射区注入效率 γ 随温度而增大。

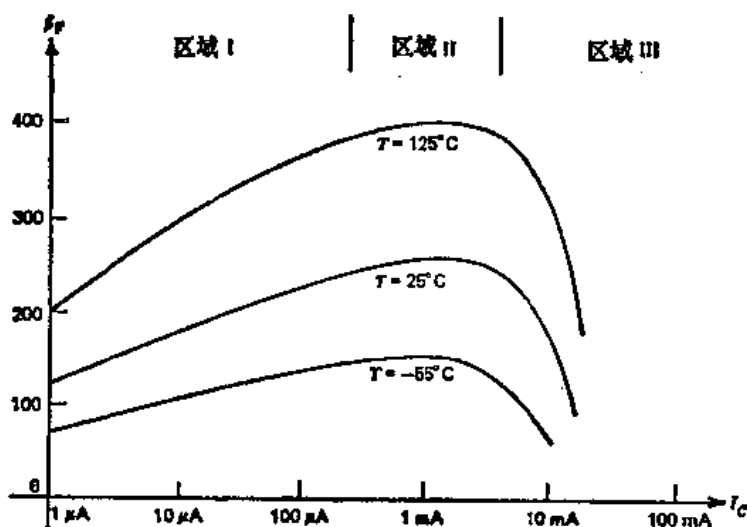


图 1.15 一个 *npn* 集成电路晶体管, 其 β_F 随 I_C 而变化的典型曲线

图 1.15 所示的 β_F 随集流而变化的曲线可以分成三个区域。区域 I 为小电流区, 这时 β_F 随着 I_C 的减小而减小。区域 II 为中电流区, 这时 β_F 基本上不随 I_C 而变化。区域 III 为大电流区, 这时 β_F 随着 I_C 的增大而减小。造成 β_F 随 I_C 变化的这种特性, 通过用对

数刻度的坐标绘出基流 I_B 与集流 I_C 作为 V_{BE} 函数的曲线,就可得到解释。图 1.16 示出这种曲线,由于垂直轴使用对数刻度的坐标,所以可以直接从 I_C 与 I_B 曲线之间的距离直接得出 $\ln \beta_F$ 。

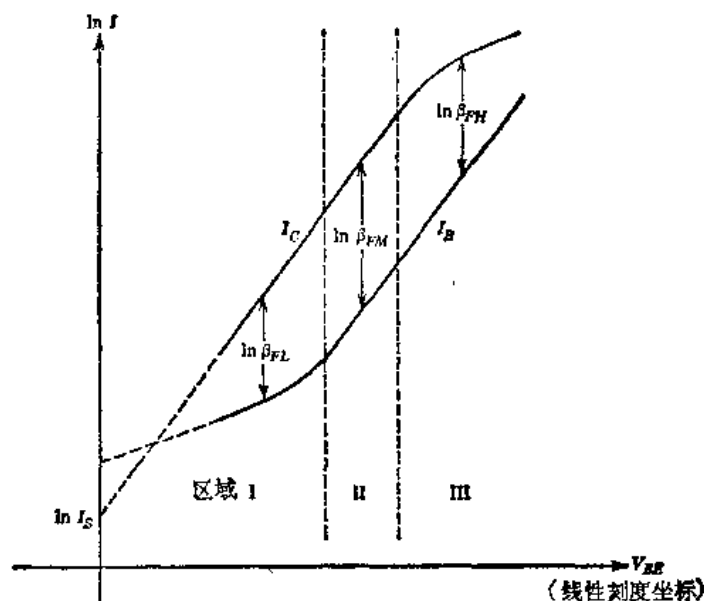


图 1.16 双极型晶体管的基流及集流随 V_{BE} 变化的曲线,电流使用对数刻度 V_{BE} 使用线性刻度,量出两条曲线的距离可直接求出 $\ln \beta_F$

在图 1.15 与图 1.16 区域 II 所表示的中等电流水准下, I_C 与 I_B 均符合理想特性并等于

$$I_C \approx I_S \exp \frac{V_{BE}}{V_T} \quad (1.82)$$

$$I_B \approx \frac{I_S}{\beta_{FM}} \exp \frac{V_{BE}}{V_T} \quad (1.83)$$

式中 β_{FM} 是由式(1.48)求出的 β_F 的最大值。

在小电流水准下, I_C 仍然符合式(1.82)的理想关系,但 β_F 却因 I_B 中附加一个分量而减小, I_B 的这一分量主要由基-射耗尽区的载流子复合所形成,它在任何电流水准下均要出现。然而,在较高的电流水准下,根据式(1.83)所得到的基流将起主要作用因而这一附加分量只起很小影响。由于耗尽区内的复合所形成的基极电流为^[5]

$$I_{BX} \approx I_{SX} \exp \frac{V_{BE}}{mV_T} \quad (1.84)$$

式中

$$m \approx 2$$

在集流非常小时,基流主要由式(1.84)决定,故电流增益可以由式(1.82)和(1.84)求得如下:

$$\beta_{FL} \approx \frac{I_C}{I_{BX}} \approx \frac{I_S}{I_{SX}} \exp \frac{V_{BE}}{V_T} \left(1 - \frac{1}{m}\right) \quad (1.85)$$

将式(1.82)代入式(1.85),可得

$$\beta_{FL} \approx \frac{I_S}{I_{SX}} \left(\frac{I_C}{I_S}\right)^{1-(1/m)} \quad (1.86)$$

如果 $m \approx 2$, 则式(1.86)说明, 在非常小的集流时 β_F 同 $\sqrt{I_C}$ 成正比。

在高电流水准下, 基流 I_B 趋于遵循式(1.83)的关系, 但区域 III 的 β_F 却主要由于 I_C 减小到低于式(1.82)所给出的值因而降低(实际上, 在图 1.16 所示的 I_B 随 V_{BE} 而变化的测量曲线, 在大电流时也会由于跨接于基极电阻上的电压降影响而偏离于直线)。 I_C 的减小, 部分是由于高电平注入的结果, 在高电流水准下集流趋近于^[7]

$$I_C \approx I_{SH} \exp \frac{V_{BE}}{2V_T} \quad (1.87)$$

区域 III 的电流增益可由式(1.87)与(1.83)求得

$$\beta_{FH} \approx \frac{I_{SH}}{I_S} \beta_{FM} \exp \left(-\frac{V_{BE}}{2V_T} \right) \quad (1.88)$$

将式(1.87)代入式(1.88)可得

$$\beta_{FH} \approx \frac{I_{SH}^2}{I_S} \beta_{FM} \frac{1}{I_C}$$

因此, 在大集流时 β_{FH} 迅速下降。

除了高电平注入的影响外, 还由于开始出现 Kirk 效应^[3]而使大集流时的 β_F 值降低, 当集电区内少数载流子浓度增加到同受主原子掺杂密度差不多时便出现 Kirk 效应。 因而使晶体管的基区延伸进入集电区并明显地扩大。

1.4 双极型晶体管的小信号模型

模拟电路经常工作于小信号, 信号的电平远小于电路中的偏置电流和电压。 在这种情况下, 可以推导出增量或小信号的模型, 并允许在不考虑偏置量的情况下计算电路的增益和端子阻抗。 可以导出更为完整的模型体系, 其中较复杂的一种通常供计算机分析时使用。 针对特定电路进行人工计算时依靠设计者的技巧可以略去模型的一些元件, 虽然这些技巧的要点为人们所熟知, 但后面仍将扼要介绍。

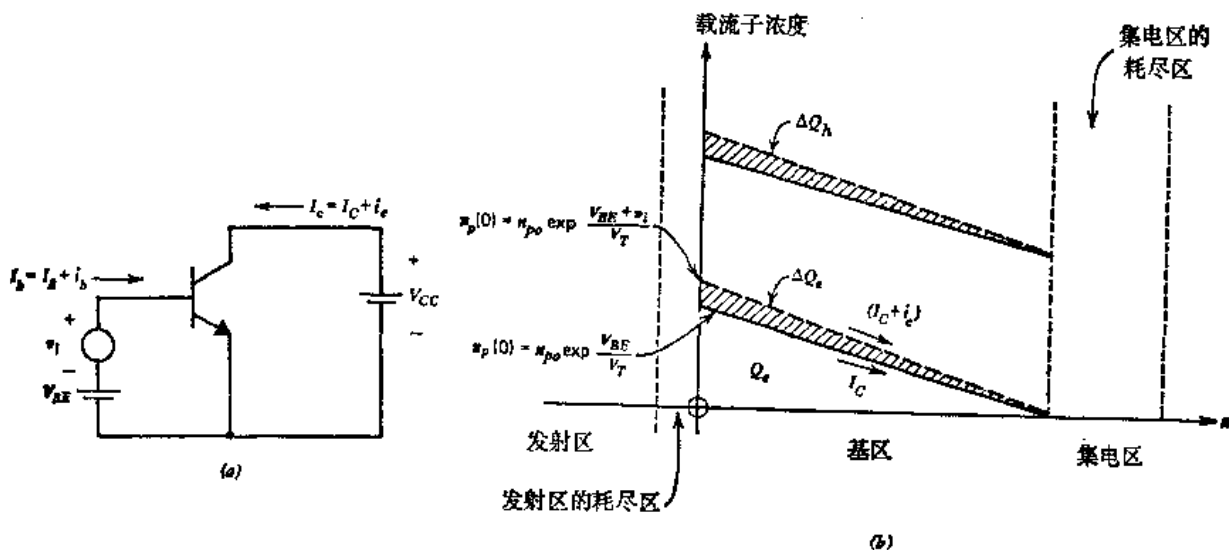


图 1.17 小信号输入电压加到双极晶体管上的效果。

(a) 电路图; (b) 器件工作于正向作用区时, 基区中载流子浓度的相应变化

今讨论图 1.17a 所示的双极型晶体管, 它的偏置电压为 V_{BE} 和 V_{CC} , 静态集流为 I_C 静态基流为 I_B , 器件工作于正向作用区。在电压 V_{BE} 上串接一个“小信号”的输入电压 v_i , 并因而产生很小的基流变化 i_b 和很小的集流变化 i_c 。总的基流和射流值分别为 I_b 与 I_c , 所以 $I_b = (I_B + i_b)$ 而 $I_c = (I_C + i_c)$ 。在图 1.17a 所示的情况下, 晶体管基区载流子浓度的相应变化见图 1.17b。当只加偏置电压时, 载流子浓度如实线所示。应用小信号电压 v_i , 会使基区在靠近发射区边缘处的 $n_p(0)$ 增大, 因而使载流子浓度如虚线所示。现在可以利用这些浓度曲线, 建立双极型晶体管小信号等效电路中的各个元件。

1.4.1 跨 导

跨导定义为

$$g_m = \frac{dI_C}{dV_{BE}} \quad (1.89)$$

由于

$$\Delta I_C = \frac{dI_C}{dV_{BE}} \Delta V_{BE}$$

故得

$$\Delta I_C = g_m \Delta V_{BE}$$

因此

$$i_c = g_m v_i \quad (1.90)$$

把式(1.35)代入式(1.89), 可得

$$g_m = \frac{d}{dV_{BE}} I_S \exp \frac{V_{BE}}{V_T} = \frac{I_S}{V_T} \exp \frac{V_{BE}}{V_T} = \frac{I_C}{V_T} = \frac{qI_C}{kT} \quad (1.91)$$

因此, 跨导与偏置电流 I_C 成线性关系, 在 25°C 及 $I_C = 1\text{mA}$ 时, 跨导为 38mA/V 。

为了说明使用小信号分析的限制, 将用其他方法推导出以上关系。使用式(1.35)可以求出图 1.17a 中的总集流:

$$I_c = I_S \exp \frac{V_{BE} + v_i}{V_T} = I_S \exp \frac{V_{BE}}{V_T} \exp \frac{v_i}{V_T} \quad (1.92)$$

但是, 集电极偏置电流为

$$I_C = I_S \exp \frac{V_{BE}}{V_T} \quad (1.93)$$

将式(1.93)代入式(1.92), 可得

$$I_c = I_C \exp \frac{v_i}{V_T} \quad (1.94)$$

如果 $v_i < V_T$, 则式(1.94)中的指数项可展开为幂级数

$$I_c = I_C \left[1 + \frac{v_i}{V_T} + \frac{1}{2} \left(\frac{v_i}{V_T} \right)^2 + \frac{1}{6} \left(\frac{v_i}{V_T} \right)^3 + \dots \right] \quad (1.95)$$

现在, 集流的增量

$$i_c = I_c - I_C \quad (1.96)$$

将式(1.96)代入式(1.95), 可得

$$i_c = \frac{I_c}{V_T} v_i + \frac{1}{2} \frac{I_c}{V_T^2} v_i^2 + \frac{1}{6} \frac{I_c}{V_T^3} v_i^3 + \dots \quad (1.97)$$

如果 $v_i \ll V_T$, 则式(1.97)可以简化成式(1.90), 所以可以使用小信号分析. 因此, 可否使用小信号分析, 其判据为在 25°C 下 $v_i = \Delta V_{BE} \ll 26\text{mV}$. 实际上, 如果 ΔV_{BE} 小于 10mV 则小信号分析将具有误差不超过 10% 的精度.

1.4.2 基区充电电容

图 1.17b 说明, 基-射电压变化 $\Delta V_{BE} = v_i$ 会使基区中少数载流子电荷变化 $\Delta Q_c = q_c$. 根据电荷保持中性的要求, 基区中多数载流子电荷也要产生相等的变化 $\Delta Q_h = q_h$. 由于多数载流子系由基极引线提供, 所以需要电压 v_i 提供电荷 q_h 到基区, 于是器件便具有视在输入电容:

$$C_b = \frac{q_h}{v_i} \quad (1.98)$$

通过以下方法可把 C_b 同基本的器件参数联系起来. 如把式(1.39)除以式(1.33), 则得

$$\frac{Q_c}{I_c} = \frac{W_b^2}{2D_n} = \tau_F \quad (1.99)$$

量 τ_F 具有时间量纲, 故被称为正向的基区渡越时间. 因为 τ_F 是渡越电荷 Q_c 对电流 I_c 的比值, 所以它又等于每一载流子渡越基区时所耗费的平均时间. 作为一阶近似, τ_F 与工作条件无关, 对集成 npn 管其典型值为 $0.1\text{--}1\text{ns}$, 而对横向 pnp 管则为 $20\text{--}40\text{ns}$. 对于非均匀基区掺杂的扩散晶体管, 实际的 τ_F 值比由式(1.99)估算的略低一些^[11]. 但它同基区宽度 W_b 及扩散常数 D_n 之间的关系, 则符合式(1.99)所表示的函数形式.

根据式(1.99), 可得

$$\Delta Q_c = \tau_F \Delta I_c \quad (1.100)$$

但是, 由于 $\Delta Q_c = \Delta Q_h$, 故得

$$\Delta Q_h = \tau_F \Delta I_c \quad (1.101)$$

上式可改写成

$$q_h = \tau_F i_c \quad (1.102)$$

将式(1.102)代入式(1.98), 可得

$$C_b = \tau_F \frac{i_c}{v_i} \quad (1.103)$$

再把式(1.90)代入式(1.103), 可得

$$C_b = \tau_F g_m \quad (1.104)$$

$$= \tau_F \frac{q I_c}{kT} \quad (1.105)$$

可见, 小信号时基区充电电容同集电极偏置电流成正比.

1.4.3 输入电阻

在正向作用区, 基流同集流的关系如式(1.47)所示:

$$I_B = \frac{I_C}{\beta_F} \quad (1.47)$$

用式(1.47)还可表示 I_B 与 I_C 细小变化之间关系

$$\Delta I_B = \frac{d}{dI_C} \left(\frac{I_C}{\beta_F} \right) \Delta I_C \quad (1.106)$$

因此

$$\beta_0 = \frac{\Delta I_C}{\Delta I_B} = \frac{i_c}{i_b} = \left[\frac{d}{dI_C} \left(\frac{I_C}{\beta_F} \right) \right]^{-1} \quad (1.107)$$

式中 β_0 为晶体管的小信号电流增益。需要指出,如 β_F 为常量,则 $\beta_F = \beta_0$ 。典型的 β_0 与 β_F 很相近,在后面的一些章节中将指出它们之间的细小差别。通常假定一个晶体管的 β 为单一值,故既可用于交流又可用于直流的计算。

式(1.107)表示基流的变化 i_b 同相应的集流变化 i_c 之间的关系,至于器件的小信号输入电阻则为

$$r_x = \frac{v_i}{i_b} \quad (1.108)$$

将式(1.107)代入式(1.108),可得

$$r_x = \frac{v_i}{i_c} \beta_0 \quad (1.109)$$

将式(1.90)代入式(1.109),可得

$$r_x = \frac{\beta_0}{g_m} \quad (1.110)$$

可见,双极型晶体管的小信号输入分路电阻取决于电流增益并同 I_C 成反比。

1.4.4 输出电阻

在 1.3.2 节中介绍了集-射电压 V_{CE} 变化对晶体管大信号特性的影响。按照类似方法,可以求出 V_{CE} 作细小变化 ΔV_{CE} 时所引起 I_C 的相应变化 ΔI_C 为

$$\Delta I_C = \frac{\partial I_C}{\partial V_{CE}} \Delta V_{CE} \quad (1.111)$$

将式(1.55)和(1.57)代入式(1.111),可得

$$\frac{\Delta V_{CE}}{\Delta I_C} = \frac{V_A}{I_C} = r_o \quad (1.112)$$

式中 V_A 为 Early 电压而 r_o 为晶体管的小信号输出电阻。由于 V_A 的典型值为 50—100V, 所以在 $I_C = 1\text{mA}$ 时相应的 r_o 值为 50—100k Ω 。需要指出, r_o 同 I_C 成反比, 因此和其他小信号参数一样, 能够建立 r_o 同 g_m 之间的关系:

$$r_o = \frac{1}{\eta g_m} \quad (1.113)$$

式中

$$\eta = \frac{kT}{qV_A} \quad (1.114)$$

如果 $V_A = 100\text{V}$, 则在 25°C 时 $\eta = 2.6 \times 10^{-4}$. 需要指出, $1/r_o$ 就是图 1.10 输出特性曲线的斜率.

1.4.5 双极型晶体管的基本小信号模型

将上述的各种小信号电路元件结合起来, 便可得到图 1.18 所示的双极型晶体管小信号模型. 它对工作于正向作用区的 npn 及 $pn p$ 器件均可适用, 并被称为混合 π 模型. 集电极、基极与发射极的节点分别标以 C 、 B 与 E . 这一电路中的各个元件在任何双极型晶体管的等效电路中均存在, 并可用不多的几个参数 (β 、 τ_F 、 η 、 I_C) 加以确定. 需要指出, 在估算 npn 管各种小信号参数时, 只需要使用 I_C 值. 在以后各节中, 为了考虑寄生及二阶效应, 在这一模型中还要添加一些其他元件.

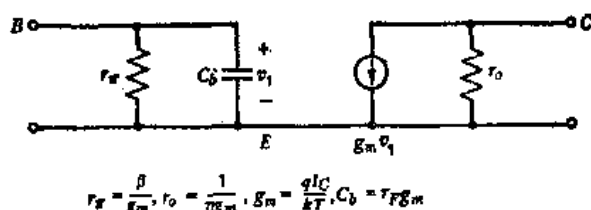


图 1.18 双极型晶体管的基本小信号等效电路

1.4.6 集-基电阻

今讨论图 1.9 所阐明的 V_{CE} 的变化对基区中少数载流子电荷的影响. 增加 V_{CE} 将引起集电区耗尽层宽度的增加并因而使基区宽度减小. 这将造成储存在基区中的少数载流子总电荷的减少, 并由于式(1.40)所决定的 I_{B1} 的减小因而使基流 I_B 减小. 因为 V_{CE} 增加 ΔV_{CE} 就会使 I_B 减小 ΔI_B , 所以这一效应可以通过在图 1.18 的模型中增加一个从集电极接到基极的电阻 r_μ 加以模拟. 如果假定 V_{BE} 保持恒定, 则 r_μ 阻值可由下式决定:

$$r_\mu = \frac{\Delta V_{CE}}{\Delta I_{B1}} = \frac{\Delta V_{CE}}{\Delta I_C} \frac{\Delta I_C}{\Delta I_{B1}} \quad (1.115)$$

将式(1.112)代入式(1.115), 可得

$$r_\mu = r_o \frac{\Delta I_C}{\Delta I_{B1}} \quad (1.116)$$

如果基流 I_B 只含有分量 I_{B1} , 则式(1.107)可代入式(1.116)而得

$$r_\mu = \beta_0 r_o \quad (1.117)$$

这就是 r_μ 的下限. 实际上, 在集成的 npn 管中一般说来 I_{B1} 不到 I_B 的 10% [由式(1.42)决定的 I_{B1} 起主要作用], 而且由于 I_{B1} 非常小所以在给定的 ΔV_{CE} 和 ΔI_C 下 I_{B1} 的变化 ΔI_{B1} 也是非常小的. 因此, 典型的 r_μ 值大于 $10\beta_0 r_o$. 对于横向 $pn p$ 管, 基区中的复合作用更为明显, 因而 r_μ 处于 $2\beta_0 r_o$ 至 $5\beta_0 r_o$ 之间.

1.4.7 小信号模型中的寄生元件

前面所讨论的双极型晶体管小信号等效电路中的元件,在一定意义上,只是器件主要过程所直接反映出来的基本元件。然而,由于晶体管生产的工艺局限性,因此在大多数集成电路晶体管的等效电路上还必须附加若干寄生元件。图 1.19 示出集成电路中典型的 *npn* 管的剖面图。这类器件的生产方法将在第二章中介绍。

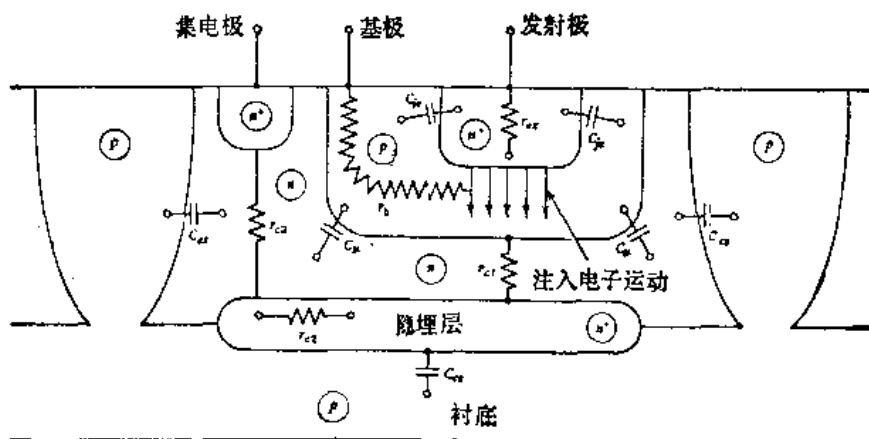


图 1.19 表示出寄生元件的集成电路 $n-p-n$ 双极型晶体管的结构(图中未按比例)

正如 1.2 节所介绍, 所有 pn 结耗尽区上都有与电压有关的电容。在图 1.19 的剖面图中, 有三种耗尽区电容。基-射结的耗尽区电容为 C_{je} , 基-集结及集-衬底结的耗尽区电容分别为 C_{μ} 及 C_{cs} 。在这三种结之中, 基-射结最接近于缓变结, 因而 C_{je} 随偏置电压的变化同式(1.22)得出的结果很接近。在小的偏置电压下, 集-基结也接近于缓变结, 因为它由扩散形成而且掺杂浓度是离开结的距离的函数。然而, 在较大反偏电压时 (超过 1V 左右) 结的耗尽区扩展到集电区, 而集电区是均匀掺杂的, 因而集-基结变成接近于均匀掺杂的突变结。所以, 集-基电容 C_{μ} 在非常小的偏置电压时遵循式(1.22)而在大的偏置电压时则遵循式(1.21)。通过实际测量说明, C_{μ} 随偏置电压的变化可近似地表示为

$$C_{\mu} = \frac{C_{\mu 0}}{\left(1 - \frac{V}{\phi_0}\right)^n}$$

式中 V 是结的正偏电压, 而 n 是介于 0.33—0.5 的指数. 本书中对于集-基结使用 $n = 0.5$. 在单片集成的 $n p n$ 管中, 第三种寄生电容是集-衬底电容 C_{cs} , 在大的反偏电压下它遵循突变结所用的式 (1.21).

第二章将指出,横向 *pnp* 管具有基-衬底的寄生电容 C_{bs} , 而不是具有 C_{cs} . 应该指出, 在电路中衬底通常同最负电源电压连接, 以保证所有隔离区均由各个反偏结所分隔. 因此衬底是交流地, 所以在等效电路中所有对衬底的寄生电容都是接地的. 对一个 *npn* 管这些寄生电容的典型零偏置值分别为 $C_{ie0} = 0.2-1 \text{ pF}$ 、 $C_{u0} = 0.2-1 \text{ pF}$ 、 $C_{cs0} = 1-3 \text{ pF}$. 其他器件的有关值将在第二章中进行归纳.

对晶体管小信号模型需要附加的最后一类元件是电阻性寄生元件，它们是由晶体管

顶部接点与位于发射区下面的有效基区之间硅材料的有限电阻所引起的。如图 1.19 所示,在基极与集电极接点上分别串接有相当大的电阻 r_b 与 r_c , 同时还有一个几欧的电阻 r_{ex} 与射极引线相串联,它在高偏置电流下将起重要作用(注意集电极电阻 r_c 实际上是由 r_{c1} 、 r_{c2} 与 r_{c3} 这三部分组成的)。这些参数的典型值分别为 $r_b = 50-100\Omega$ 、 $r_{ex} = 1-3\Omega$ 以及 $r_c = 20-500\Omega$ 。由于电流拥挤作用 (current crowding)^[15], 使 r_b 值随集流有重大的变化。这种现象将在大集流下产生,这时直流偏置电流将在基区产生一个横向电压降,这一电压降首先力图使发射区边缘周围的基-射结成为正偏置。因此,晶体管将沿着发射区的周围而不是在发射区本身下面发挥其功能作用,这样由基极接点到有效基区之间的距离将缩短。因而 r_b 值减小,在一个典型的 npn 管中,当 I_c 由 0.1mA 增加到 10mA 时 r_b 将减小 50% 。

通过改变器件的结构,可以减小这些寄生电阻的阻值。例如,基区及发射区为多条片的大面积晶体管, r_b 值就比较小。通过在集电区下面隐埋低电阻的 n^+ 层可以减小 r_c 值。

在图 1.18 的基本小信号电路上添加电阻性及电容性寄生元件,便可得到图 1.20 所示的完整的小信号等效电路。它用 B' 表示内部基区节点以便与外部基极接点 B 相区别。电容 C_π 由基区充电电容 C_b 和射-基耗尽层电容 C_{je} 所组成:

$$C_\pi = C_b + C_{je} \quad (1.118)$$

需要指出,由于图 1.20 采用了集总元件所以对寄生元件的表示方法是近似的。实际上,正如图 1.19 所指出的, C_π 系跨布于 r_b 上而 C_{cs} 则跨布于 r_c 上。这样的集总表示方法对大多数实际应用是可行的,但在极高频率下会引入误差。还必须指出,虽然图 1.20 上的寄生电阻在高偏置电流下或在高频工作时会变得非常重要,但是在低频计算时、特别在集电极偏置电流小于 1mA 时,通常可以从等效电路中略去。

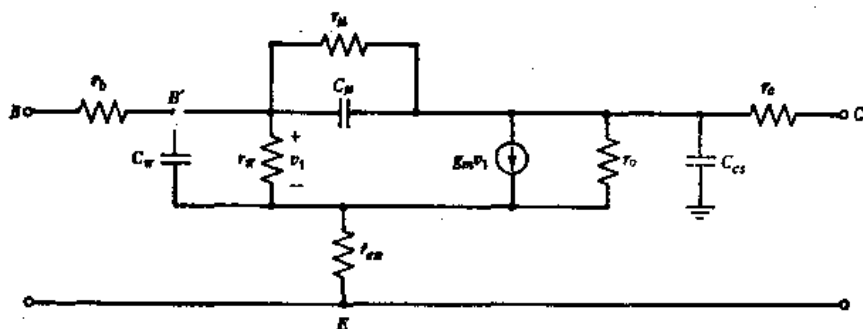


图 1.20 双极型晶体管完整的小信号等效电路

例题 试推导出一个双极型晶体管在 $I_c = 1\text{mA}$ 、 $V_{CB} = 5\text{V}$ 及 $V_{ce} = 10\text{V}$ 下的完整小信号等效电路。器件的参数为 $C_{je0} = 0.5\text{pF}$ 、 $C_{\mu0} = 0.5\text{pF}$ 、 $C_{cs0} = 2\text{pF}$ 、 $\beta_0 = 200$ 、 $\tau_F = 0.38\text{ns}$ 、 $V_A = 100\text{V}$ 、 $r_b = 300\Omega$ 、 $r_c = 50\Omega$ 、 $r_{ex} = 2\Omega$ 、 $r_\mu = 10\beta_0 r_o$ 。

解 由于基-射结为正偏,所以根据 1.2.1 节所述的理由 C_{je} 值很难确定。 C_{je} 值或者可用计算机求出,或者可用合理的估算法求出即把 C_{je0} 加倍。今用后一种方法,可得

$$C_{je} = 1\text{pF}$$

利用式(1.21),可求出集-基电容为

$$C_{\mu} = \frac{C_{\mu 0}}{\sqrt{1 + \frac{V_{CB}}{\phi_0}}} = \frac{0.5}{\sqrt{1 + \frac{5}{0.55}}} = 0.16 \text{ pF}$$

式中 ϕ_0 值系根据第二章的数据, 对集-基结采用典型值 $\phi_0 = 0.55 \text{ V}$ 。集-衬底电容也可以用式(1.21)求得

$$C_{cs} = \frac{C_{cs0}}{\sqrt{1 + \frac{V_{CS}}{\phi_0}}} = \frac{2}{\sqrt{1 + \frac{10}{0.52}}} = 0.44 \text{ pF}$$

式中 ϕ_0 值系根据第二章的数据, 对集-衬底结采用 $\phi_0 = 0.52 \text{ V}$ 。根据式(1.19)可求出跨导为

$$g_m = \frac{qI_C}{kT} = \frac{10^{-3}}{26 \times 10^{-3}} \text{ A/V} = 38 \text{ mA/V}$$

根据式(1.104)可求出基区-充电电容为

$$C_b = \tau_F g_m = 0.38 \times 10^{-9} \times 38 \times 10^{-3} \text{ F} = 14.6 \text{ pF}$$

根据式(1.118)可求出 C_{π} 为

$$C_{\pi} = (14.6 + 1) \text{ pF} = 15.6 \text{ pF}$$

根据式(1.110)可求出输入电阻为

$$r_{\pi} = \frac{\beta_0}{g_m} = 200 \times 26 \Omega = 5.2 \text{ k}\Omega$$

根据式(1.112)可求出输出电阻为

$$r_o = \frac{100}{10^{-3}} \Omega = 100 \text{ k}\Omega$$

由此可得集-基电阻为

$$r_{\mu} = 10\beta_0 r_o = 10 \times 200 \times 10^5 \Omega = 200 \text{ M}\Omega$$

使用以上求出的各种参数, 便可绘出等效电路如图 1.21 所示。

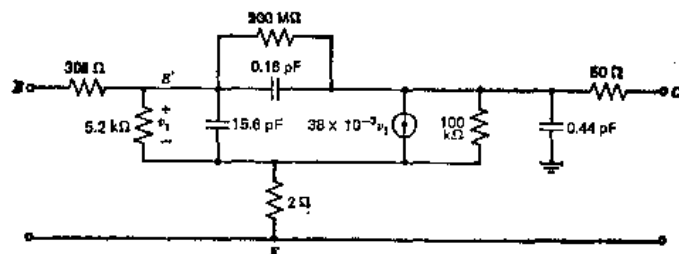


图 1.21 双极型晶体管在 $I_C = 1 \text{ mA}$ 、 $V_{CB} = 5 \text{ V}$ 及 $V_{CS} = 10 \text{ V}$ 下的完整小信号等效电路。器件的参数为 $C_{je0} = 0.5 \text{ pF}$ 、 $C_{\mu 0} = 0.5 \text{ pF}$ 、 $C_{cs0} = 2 \text{ pF}$ 、 $\beta_0 = 200$ 、 $\tau_F = 0.38 \text{ ns}$ 、 $V_A = 100 \text{ V}$ 、 $r_b = 300 \Omega$ 、 $r_c = 50 \Omega$ 、 $r_{ex} = 2 \Omega$ 、 $r = 10\beta_0 r_o$ 。

1.4.8 晶体管频率响应的指标

晶体管的高频增益受图 1.20 等效电路中的容性元件所控制。在实际中, 最常采用短路时共射电流增益跌落到 1 时的频率作为晶体管频率能力的指标, 这一频率称为交界频率 (transition frequency) f_T , 它是晶体管用作放大器时所能使用的最高频率。利用图 1.22 的交流电路, 可以测定及计算 f_T 值。在集电极对交流信号短路的条件下, 在基极上施加小信号电流 i_i , 然后测出输出电流 i_o 。利用图 1.20 所示的等效电路, 可以建立针对这种情况的小信号等效电路如图 1.23 所示, 图中略去了 r_{ex} 与 r_{μ} 。如果假设 r_c 很小, 则 r_o 与

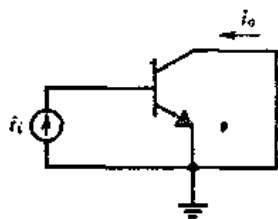


图 1.22 用以测量 f_T 的交流电路

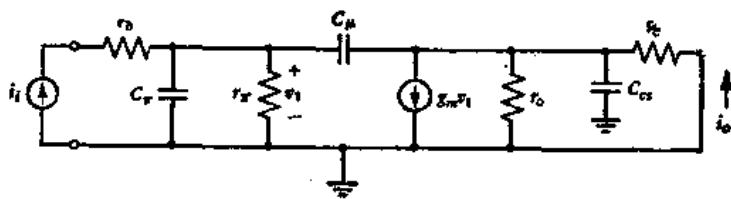


图 1.23 用以计算 f_T 的小信号等效电路

C_{cs} 也不起影响,因而可得

$$v_1 \approx \frac{r_\pi}{1 + r_\pi(C_\pi + C_\mu)s} i_i \quad (1.119)$$

如果通过 C_μ 正向馈送的电流可以忽略,则

$$i_o \approx g_m v_1 \quad (1.120)$$

将式(1.119)代入式(1.120),可得

$$i_o \approx i_i \frac{g_m r_\pi}{1 + r_\pi(C_\pi + C_\mu)s}$$

因此,将式(1.110)代入便得

$$\frac{i_o}{i_i}(j\omega) = \frac{\beta_0}{1 + \beta_0 \frac{C_\pi + C_\mu}{g_m} j\omega} \quad (1.121)$$

现在,如果把 $i_o/i_i(j\omega)$ 写成 $\beta(j\omega)$ (高频小信号电流增益)则

$$\beta(j\omega) = \frac{\beta_0}{1 + \beta_0 \frac{C_\pi + C_\mu}{g_m} j\omega} \quad (1.122)$$

高频时式(1.122)的分母中虚部是主要的,故可简化成

$$\beta(j\omega) \approx \frac{g_m}{j\omega(C_\pi + C_\mu)} \quad (1.123)$$

根据式(1.123),在下式成立时 $|\beta(j\omega)| = 1$:

$$\omega = \omega_T = \frac{g_m}{C_\pi + C_\mu} \quad (1.124)$$

因此可得

$$f_T = \frac{1}{2\pi} \frac{g_m}{C_\pi + C_\mu} \quad (1.125)$$

利用式(1.122)绘出 $|\beta(j\omega)|$ 随 ω 变化的曲线如图 1.24 所示,它可用以说明晶体管的性能。频率 ω_β 定义为当 $|\beta(j\omega)|$ 等于 $\beta_0/\sqrt{2}$ (比低频值小 3dB) 时的频率。根据式(1.122),可得

$$\omega_\beta = \frac{1}{\beta_0} \frac{g_m}{C_\pi + C_\mu} = \frac{\omega_T}{\beta_0} \quad (1.126)$$

从图 1.24 可以看出,在 $|\beta(j\omega)|$ 按 6 dB/倍频跌落的范围内测出某一频率 ω_x 时的 $|\beta(j\omega)|$ 值,并利用

$$\omega_T = \omega_x |\beta(j\omega_x)| \quad (1.127)$$

便可求出 ω_T 。因为当 $|\beta(j\omega)|$ 趋近于 1 时 $|\beta(j\omega)|$ 将偏离于理想特性故难以直接测

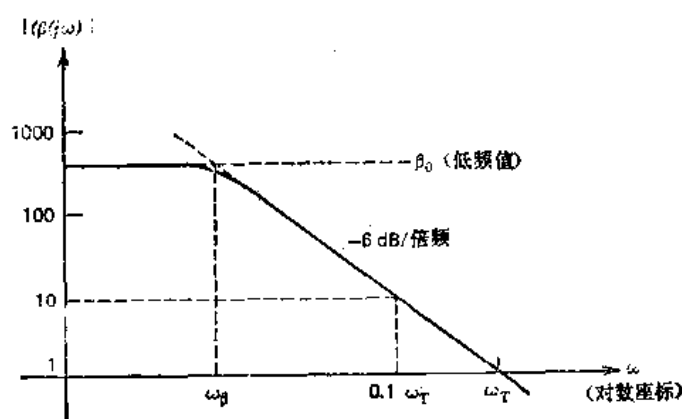


图 1.24 典型双极型管小信号交流电流增益 $|\beta(j\omega)|$ 随频率的变化

出 ω_T , 因此在实际中使用以上方法求 ω_T . 通常在 $|\beta(j\omega)|$ 约为 5 或 10 的频率下测出 $|\beta(j\omega)|$ 值, 然而再用式(1.127)求出 ω_T .

估算与 ω_T 有关的时间常数 τ_T 颇为重要, τ_T 定义为

$$\tau_T = \frac{1}{\omega_T} \quad (1.128)$$

将式(1.124)代入式(1.128), 可得

$$\tau_T = \frac{C_\pi}{g_m} + \frac{C_\mu}{g_m} \quad (1.129)$$

将式(1.118)及(1.104)代入式(1.129), 可得

$$\tau_T = \frac{C_b}{g_m} + \frac{C_{je}}{g_m} + \frac{C_\mu}{g_m} = \tau_F + \frac{C_{je}}{g_m} + \frac{C_\mu}{g_m} \quad (1.130)$$

式(1.130)说明, τ_T 取决于 I_C (通过 g_m) 而且在高偏置集流下趋于恒定值 τ_F . 在 I_C 小时, 含有 C_{je} 及 C_μ 的这两项是主要的, 故使 I_C 减小时 τ_T 增大而 f_T 跌落. 这种特性示于图 1.25, 它是集成电路 npn 管的 f_T 随 I_C 变化的典型曲线. 在大集流时 f_T 跌落无法用上述简单的理论解释, 它是由于大电流时的高水准注入以及 Kirk 效应使 τ_F 增大而造成的. 这同 1.3.5 节中所介绍的大电流时使 β_F 下降的机理一样.

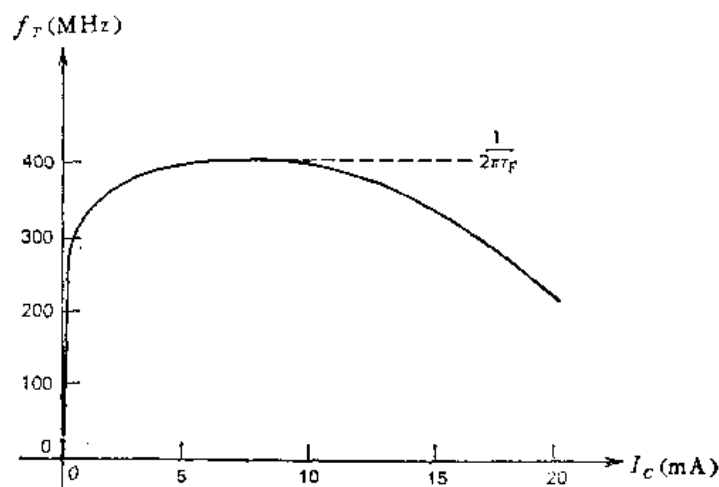


图 1.25 npn 双极型管的 f_T 随 I_C 变化的典型曲线

例题 在 100MHz 下一个双极型晶体管的短路共射电流增益, 当 $I_C = 1\text{mA}$ 时为 4, 当 $I_C = 4\text{mA}$ 时为 4.5. 假定高水准注入效应可忽略不计, 试求 C_{je} 和 τ_F , 设 C_{je} 和 τ_F 均为常量同时 C_μ 的测量值为 0.3pF .

解 根据所给数据, 可求出 f_T :

$$f_{T1} = 4 \times 100 = 400\text{MHz} \quad (\text{在 } I_C = 1\text{mA} \text{ 时})$$

$$f_{T2} = 4.5 \times 100 = 450\text{MHz} \quad (\text{在 } I_C = 4\text{mA} \text{ 时})$$

相应的 τ_T 值为

$$\tau_{T1} = \frac{1}{2\pi f_{T1}} = 398\text{ps}$$

$$\tau_{T2} = \frac{1}{2\pi f_{T2}} = 354\text{ps}$$

将这些数据代入式(1.130), 可得

$$398 \times 10^{-11} = \tau_F + 26(C_\mu + C_{je}) \quad (I_C = 1\text{mA} \text{ 时}) \quad (1.131)$$

$$354 \times 10^{-11} = \tau_F + 6.5(C_\mu + C_{je}) \quad (I_C = 4\text{mA} \text{ 时}) \quad (1.132)$$

将式(1.131)减去式(1.132), 可得

$$C_\mu + C_{je} = 2.26\text{pF}$$

由于 $C_\mu = 0.3\text{pF}$, 故得

$$C_{je} \approx 2.0\text{pF}$$

将它代入式(1.131), 可得

$$\tau_F = 339\text{ps}$$

这是一个怎样根据高频电流增益的测定数据来决定器件的基本参数的例子. 必须指出, 在实际中假定 C_{je} 为常量是一种有用的近似方法, 因为当 I_C 从 1mA 增大到 4mA 时 V_{BE} 只改变 36mV .

1.5 场效应晶体管的大信号特性

在模拟集成电路中最常用的场效应管 (FET) 是结型场效应管 (JFET), 现在我们准备详细讨论它. 第二章中将说明, 如果在同一硅片上与双极型器件同时制造, 则 JFET 结构要求另加制造工序. 因此, 使用 JEFT 作为有源元件的电路要比只有双极型器件的标准电路价格更高. 然而在某些用途中, JEFT 比起双极型器件能使性能显著提高, 因此尽管费工也是值得. 例如, 在线性集成放大器中使用 JEFT 作为输入器件, 则输入阻抗将比使用双极型晶体管时大得多.

1.5.1 JFET 的转移特性

用集成电路方法生产的典型的扩散式 JFET 结构的剖面图如图 1.26a 所示, 它们可以与双极型管同时制造, 或采取同样的扩散步骤或另加离子注入工序. 使用前一种方法时, 通常另加 n^+ 扩散来制造顶部栅极结构, 以便使连接源极与漏极的 p 型区变窄, 其必要性将在以后说明. 栅极是控制电极, 栅极电压将调制流经源极与漏极之间的电流. 必须指出, 栅极遍布于 p 型沟道两侧, 而沟道则是连接源极与漏极的传导区. 具有这种结构的称为 p 沟道 JFET, 它的电路符号以及电流和电压方向的习惯表示法均示于图 1.26b 中.

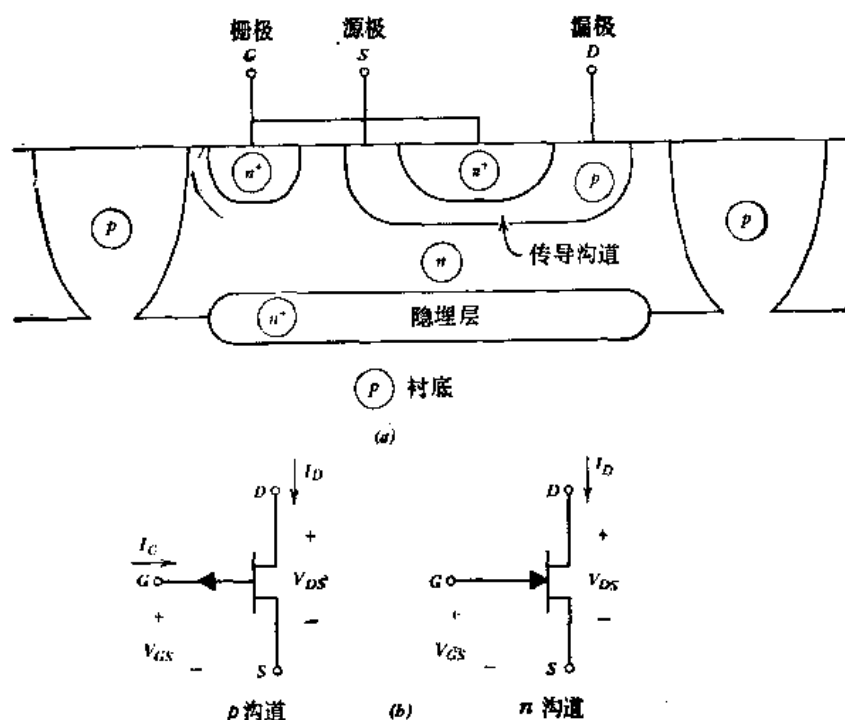


图 1.26 (a) 典型的集成 p 沟道 JFET 结构(图中未按比例);
(b) JFET 的符号与极性的习惯表示法

图 1.27 表示理想化的 JFET 结构, 假定它具有一个均匀掺杂的 p 型沟道、n 型栅极对称地分布在它的两侧, 由这种理想化的结构可以推导出 JFET 的转移特性。如将图 1.27a 上的所有端子接地, 则如 1.2 节中所介绍的, 在各个结中均存在耗尽区, 跨接在每个结上的电压就是内建电位 ϕ_0 而且在 p 型区及 n 型区中的耗尽区宽度都是一样的。现在, 如果在漏极上加上负电压 V_{DS} 如图 1.27a 所示, 则电流将从源极流向漏极。这将在沟道中产生一个电压梯度, 而在漏极一端的栅-沟道结将得到更大的反偏。现在, 由于结上的反偏程度沿着沟道发生变化, 故耗尽区的宽度也沿着沟道发生变化并在漏极端变得最窄。因为加 V_{DS} 后沟道宽度发生这样的减小, 故沟道的电阻加大。如 V_{DS} 增加到极

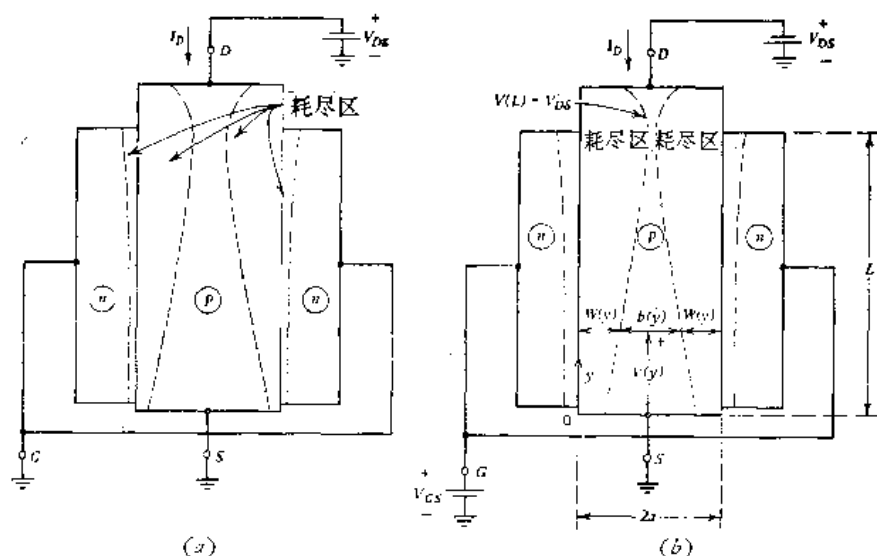


图 1.27 理想化的 p 沟道 JFET 结构, (a) 源极与栅极接地而且 $|V_{DS}|$ 很小; (b) $|V_{DS}|$ 很大而且施加正的 V_{GS}

限值,则漏极一端的沟道宽度将趋近于零,如图 1.27b 所示;这种现象称为“夹断”。为了造成夹断所需要的栅极和沟道之间的电压定义为夹断电压 V_p ,对于 p 沟道 JFET 这一电压是正的。

现在讨论图 1.27b 的情况,这时栅极上加有正电压 V_{GS} 、漏极上加有负电压 V_{DS} 而源极接地。外加的栅极电压将使耗尽区沿着整个沟道的长度进一步渗入到沟道中。当 V_{GS} 等于夹断电压 V_p 时,整个沟道均为耗尽区所占据因而在源极和漏极之间流过的电流为理想的零。这时称器件被截止。

考虑图 1.27b 所示的普遍情况,可以计算沟道中距源极接点距离为 y 的耗尽区宽度 $W(y)$ 。根据式(1.14),可得

$$W(y) = K_1 \sqrt{\phi_0 + V_R(y)} \quad (1.133)$$

式中

$$K_1 = \sqrt{\frac{2\epsilon}{qN_A \left(1 + \frac{N_A}{N_D}\right)}} \quad (1.134)$$

以上各式中, N_A 与 N_D 分别为沟道与栅极中的掺杂浓度,而 $V_R(y)$ 为沟道中距源极接点 y 处的跨接于栅-沟道结上的反偏电压。电压 $V_R(y)$ 可表示为

$$V_R(y) = V_{GS} - V(y) \quad (1.135)$$

式中 $V(y)$ 为沟道中所讨论的点同源极之间的电压。对于 p 沟道 JFET, $V(y)$ 为负值故式(1.135)中这两项实为相加。将式(1.135)代入式(1.133),可得

$$W(y) = K_1 \sqrt{\phi_0 + V_{GS} - V(y)} \quad (1.136)$$

根据图 1.27b 可以计算沟道中距离为 y 处的沟道宽度 $b(y)$:

$$b(y) = 2a - 2W(y) \quad (1.137)$$

将式(1.136)代入式(1.137),可得

$$b(y) = 2a - 2K_1 \sqrt{\phi_0 + V_{GS} - V(y)} \quad (1.138)$$

式中 $2a$ 为沟道深度。沟道中导电的欧姆定律为

$$J_y = \sigma \mathcal{E}_y \quad (1.139)$$

式中 J_y 为 y 方向的电流密度, $\mathcal{E}_y$ 为 y 方向的电场,而 σ 为 p 型沟道区的导电率。式(1.139)可以改写成

$$\frac{-I_D}{Zb(y)} = -\sigma \frac{dV(y)}{dy} \quad (1.140)$$

式中 Z 为垂直于图 1.27 平面方向的器件宽度。

由于沟道中的 I_D 是常量,将式(1.140)沿着沟道积分,可得

$$I_D \int_0^L dy = \sigma Z \int_0^{V(L)} b dV \quad (1.141)$$

式中 $V(L)$ 为沟道中距源极为 L 处的电压。当沟道中某点发生夹断时,可把该点视为内部漏节点。由于从夹断点至漏极接点之间存在额外电压降,故外部漏源电压 V_{DS} 比起内部的要稍大些。如果令 $V(L) = V'_{DS}$, 将式(1.138)代入式(1.141)并进行积分,可得

$$I_D = G_0 \left[V'_{DS} + \frac{2}{3} \frac{K_1}{a} (\phi_0 + V_{GS} - V'_{DS})^{\frac{3}{2}} - \frac{2}{3} \frac{K_1}{a} (\phi_0 + V_{GS})^{\frac{3}{2}} \right] \quad (1.142)$$

式中

$$G_0 = \frac{2 q \sigma Z}{L_s} \quad (1.143)$$

注意到当反偏电压 V_R 等于夹断电压 V_P 时耗尽层宽度 $W(y)$ 便等于沟道深度的一半, 于是利用式(1.133)便可求出式(1.142)中的量 K_1/a , 因此

$$a = K_1 \sqrt{\phi_0 + V_P}$$

故可得

$$\frac{K_1}{a} = \frac{1}{\sqrt{\phi_0 + V_P}} \quad (1.144)$$

将式(1.144)代入式(1.142), 可得

$$I_D = G_0 \left[V'_{DS} + \frac{2}{3} \frac{(\phi_0 + V_{GS} - V'_{DS})^{\frac{3}{2}} - (\phi_0 + V_{GS})^{\frac{3}{2}}}{(\phi_0 + V_P)^{\frac{1}{2}}} \right] \quad (1.145)$$

利用式(1.145)可以绘出 JFET 的转移特性, 如图 1.28a 所示. 器件系在负电压 V'_{DS} 下工作, 漏极电流 I_D 系从漏极端子流出因而也是负的. 在 V_{DS} 小时, 器件相当于非线性电阻, 其阻值受 V_{GS} 控制. 在 V_{DS} 大时, 耗尽区使靠近漏极的沟道变窄引起沟道电阻增加因而特性曲线向上弯曲. 在 $V_{GS} = 0$ 时, 如果 $V'_{DS} \rightarrow -V_P$ 则特性曲线斜率趋近于零. 在实际器件中, 进一步增加外加的 V_{DS} 、 I_D 将低于这点, 但对理想器件由于沟道被夹断 V'_{DS} 不能进一步变化. 外加漏极电压的任何增加, 都将被靠近漏极接点处的这一部分沟道进一步收缩所抵消, 因而漏极电流几乎保持不变. 必须指出, 在夹断区漏极端点处的沟道厚度实际上不等于零, 而是趋近于某一比较小的极限值, 因而漏极电流 I_D 将通过这一窄小颈部流过.

现在讨论 V_{GS} 非零时的情况. 如果 V_{GS} 为正, 则图 1.27 上的耗尽区将沿着栅极的长度方向展宽因而使沟道收缩. 当 $V_{GS} = V_P$ 时耗尽区将完全占据沟道因而不能流过漏极电流. 当 V_{GS} 小于 V_P 时则存在被收缩了的沟道, 因而除了因为存在 V_{GS} 使为了形成夹断所需要的电压 V_{DS} 值有所减小外, 器件的功能仍如以上所述. 为了在漏极形成夹断, 需要栅极和漏极之间的电压为 V_P , 因此

$$V_{GS} - V'_{DS} = V_P \quad (1.146)$$

根据式(1.146), 在夹断点处

$$V'_{DS} = -V_P + V_{GS} \quad (1.147)$$

此外, 当 V_{GS} 为正时因为沟道一开始就受到收缩, 所以在夹断点处的漏极电流有所减小, 如图 1.28a 所示.

图 1.28a 的特性是作为内部漏-源电压 V'_{DS} 的函数而绘出的, 但典型的特性曲线应该是外加漏-源电压 V_{DS} 的函数, 如图 1.28b 所示. 在漏-源电压值低于夹断电压时, 这两种特性曲线非常相似. 但是, V_{DS} 可以增大到超过夹断电压而 I_D 却几乎保持不变, 在此区域内特性曲线的斜率不大. 实验说明同双极型晶体管类似, JFET 的各个特性曲线也可以向外延伸, 同 V_{DS} 轴交于同一点, 如图 1.28b 虚线所示.

在夹断区 I_D 可以近似地看作与 V_{DS} 无关, 它的大小可通过把式(1.147)的 V'_{DS} 代入式(1.145)求出:

$$I_D = G_0 \left[-V_P + V_{GS} + \frac{2}{3} \frac{(\phi_0 + V_P)^{\frac{3}{2}} - (\phi_0 + V_{GS})^{\frac{3}{2}}}{(\phi_0 + V_P)^{\frac{1}{2}}} \right] \quad (1.148)$$

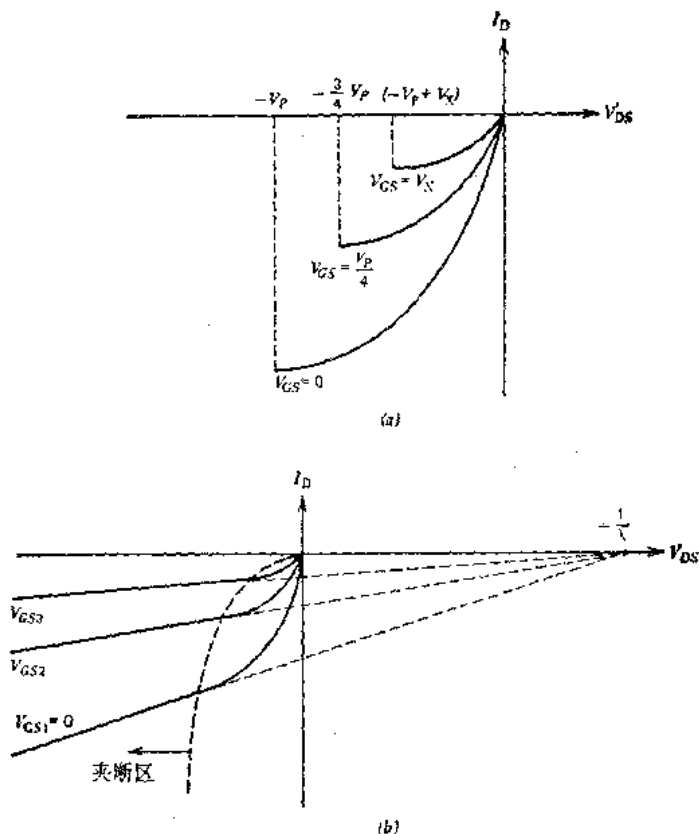


图 1.28 p 沟道 JFET 的特性。(a) 发生夹断之前的特性；(b) 完整的特性

I_D 的最大值(用 I_{DSS} 表示)发生在 $V_{GS} = 0$ 时,并可由式(1.148)求出

$$I_{DSS} = G_0 \left[-V_P + \frac{2}{3} \frac{(\phi_0 + V_P)^{3/2} - \phi_0^{3/2}}{(\phi_0 + V_P)^{1/2}} \right] \quad (1.149)$$

如果将 I_D 归一化为 I_{DSS} 而且利用式(1.148)及(1.149)将它绘成 V_{GS}/V_P 的函数, 则可得图 1.29 所示的特性曲线(图中设 ϕ_0 的典型值为 $\phi_0 \approx \frac{1}{3} V_P$)。在图 1.29 中还根据式(1.150)绘出了平方律的转移特性曲线。

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \quad (1.150)$$

可以看出这两条曲线非常接近, 因此常常用式(1.150)近似地表示 JFET 在夹断区的特性, 而器件经常被偏置到工作于夹断区以便作为放大器使用, 已经证实式(1.150)的平方律特性, 与掺杂浓度沿横跨沟道而改变的 JFET 的特性更为接近。图 1.26a 所示的这类器件就是这种情况。

如上所述, 在用于模拟电路时, JFET 经常工作于特性曲线的夹断区。应该强调指出, JFET 特性曲线上的夹断区往往被称为“饱和区”, 在这里“饱和”这个词的含义同用在双极型晶体管时截然不同。为了防止混淆, 在谈到 JFET 特性曲线的平直区时本书将使用“夹断区”这一名词。

现在回过来分析 JFET 的特性并讨论应用于夹断区的式(1.150)。参数 I_{DSS} 是在栅-源电压为零时的漏极电流, 对 p 沟道器件此值为负。该参数同器件的许多特性包括

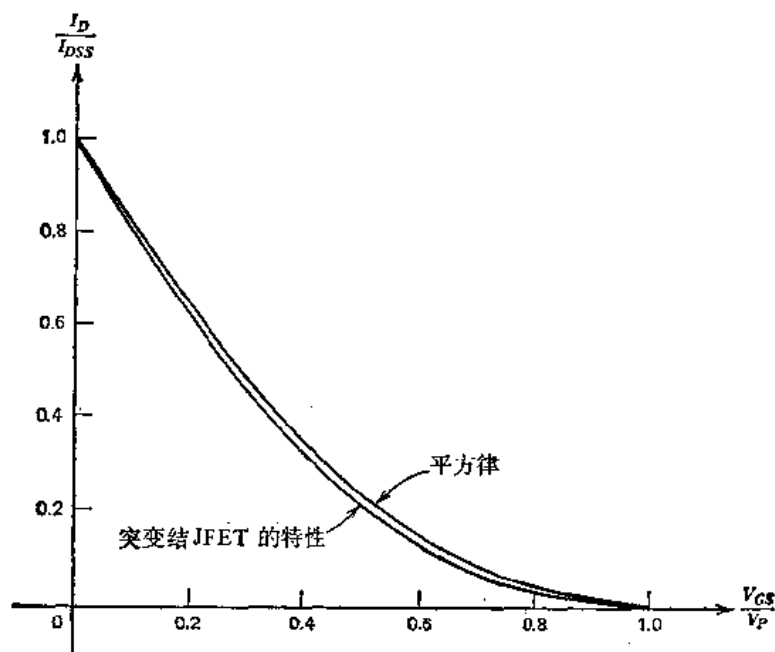


图 1.29 突变结 JFET 的归一化特性同平方律特性的比较

器件尺寸在内都有关系,但是其典型值只有几个毫安。夹断电压 V_P 是器件的另一个重要参数,利用式(1.134)及(1.144)便可把它同器件的基本参数联系起来,由此可得

$$V_P = a^2 \frac{qN_A \left(1 + \frac{N_A}{N_D}\right)}{2e} - \phi_0 \quad (1.151)$$

可见,夹断电压取决于沟道厚度的平方,对 p 沟道 JFET 此值为正。为了使 JFET 能够在合理的小 V_{DS} 下工作于夹断区,要求 V_P 很小。对于图 1.26a 所示的器件结构,典型的 V_P 值为 1—3V。这就要求沟道厚度很小,因而也就是需要在图 1.26a 的结构中另外采用 n^+ 扩散的原因。

在图 1.28 和 1.29 中,只表示出 V_{GS} 为正时的特性曲线。在这种条件下,栅-源结为反偏置而栅极电流则是 pn 结的反向漏电流。栅-源漏电流用 I_{GSS} 表示并在 $V_{DS} = 0$ 下测定之。由于它的典型值只有 10^{-12} — 10^{-10} A,故栅电极呈现极大的阻抗。只要栅极上不出现明显的少数载流子注入,器件可以在很小的栅极正偏置下工作(对于 p 沟道器件就是负的栅-源电压很小),因为这样将使器件只能在零点零几伏的正偏置电压工作,所以通常不以这种方式工作。

以上的分析是针对 p 沟道 JFET 的。但是只要把电流和电压的符号改成相反的,则所有结论都适用于 n 沟道 JFET。因此,用图 1.26b 的习惯表示法时, n 沟道 JFET 的 V_{DS} 和 I_D 通常为正面 V_{GS} 通常为负,至于参数 I_{DSS} 则为正面 V_P 则为负。

例题 试求某一 p 沟道 JFET 的夹断电压,其参数为 $N_A = 10^{19}\text{cm}^{-3}$ 、 $N_D = 10^{16}\text{cm}^{-3}$ 、 $a = 2\mu$ ($2 \times 10^{-4}\text{cm}$)。

解 根据式(1.151),可得

$$V_P = 4 \times 10^{-3} \frac{1.6 \times 10^{-19} \times 10^{19} \times 1.1}{2 \times 1.04 \times 10^{-12}} - \phi_0 = 3.38 - \phi_0$$

根据式(1.1),可得

$$\psi_0 = 26 \ln \frac{10^{13} \times 10^{14}}{2.25 \times 10^{20}} \text{ mV} = 0.638 \text{ V}$$

所以

$$V_P = 2.74 \text{ V}$$

1.5.2 JFET 的大信号模型

以上推导的结果可以用来建立工作于夹断区的 JFET 的大信号模型, 并用以进行偏置计算. 图 1.30 示出了 JFET 的信号模型, 这时假定器件具有无限大的输出电阻.

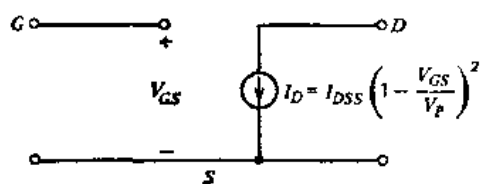


图 1.30 JFET 的大信号模型, 各个变量的符号如下:

	V_P	I_{DSS}	V_{GS}
p 沟道	正	负	正常时为正
n 沟道	负	正	正常时为负

图 1.28b 的特性曲线说明, JFET 在夹断区中具有有限的输出电阻而且所有特性曲线往外延伸将同 V_{DS} 轴相交于同一点. 这种特性可以通过在式(1.150)增加一项来进行模拟, 它可表示成

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2 (1 + \lambda V_{DS}) \quad (1.152)$$

式中 $-(1/\lambda)$ 为在 V_{DS} 轴上的交点. 参数 λ 对 p 沟道器件为正值而对 n 沟道器件则为负值, 其典型值为 10^{-2} V^{-1} . 需要指出, λ 相当于双极型晶体管的 Early 电压 V_A 的倒数.

1.5.3 JFET 的击穿电压

JFET 的栅极与沟道之间的 pn 结击穿也是属于 1.2.2 节所介绍的雪崩击穿. 因为 JFET 是一种多数载流子器件, 它的工作同少数载流子浓度无关, 所以它的击穿过程是

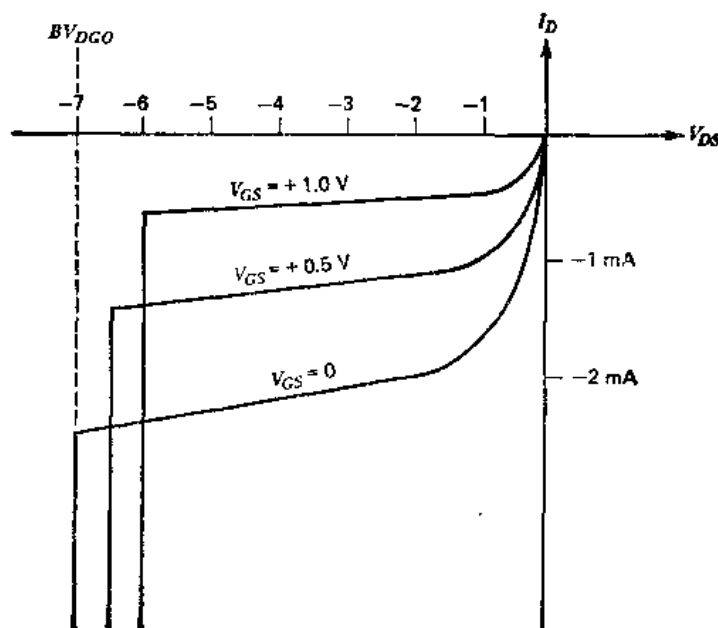


图 1.31 扩散集成 JFET 的典型击穿特性

十分直观的。当栅极与沟道之间的电压超过某一临界值时便发生击穿，击穿特性是陡峭的，如同齐纳二极管那样。和共射接法的双极型晶体管时一样，雪崩过程不发生连锁反应。

图 1.26a 结构类型的 JFET，其典型击穿特性见图 1.31。在 $V_{GS} = 0$ 时，在 $V_{DS} \approx -7V$ 下出现击穿，这时在漏极与栅极之间发生击穿。这种击穿同 npn 管在基-射结反偏置时所发生的击穿一样。当 V_{GS} 为正时，虽然仍在同样的栅-漏电压下发生击穿，但由于有一定的 V_{GS} 故需要的 V_{DS} 值较低。可以用 BV_{DS0} 表示 JFET 的击穿特性，它是在源极开路时漏极与栅极之间的击穿电压。

上述器件较低的击穿电压，限制了它们的用途。但是，如第二章将要介绍的，制造离子注入式 p 沟道 JFET 便可得到高得多的击穿电压。

1.6 JFET 的小信号模型

使用与双极型晶体管时所用的类似方法，可以建立 JFET 的小信号模型。由于 JFET 在小信号应用时几乎都是工作在夹断区，所以只推导在夹断区工作时的等效电路。根据式(1.150)，可以求出小信号的跨导 g_m 为

$$g_m = \frac{dI_D}{dV_{GS}} = -\frac{2I_{DSS}}{V_P} \left(1 - \frac{V_{GS}}{V_P}\right) \quad (1.153)$$

$$= g_{m0} \left(1 - \frac{V_{GS}}{V_P}\right) \quad (1.154)$$

式中

$$g_{m0} = \frac{-2I_{DSS}}{V_P} \quad (1.155)$$

量 g_{m0} 总是正的，在典型值 $I_{DSS} = -1mA$ 及 $V_P = -2V$ 下 g_{m0} 值为 $1mA/V$ 。式(1.154)说明 g_m 随 V_{GS} 成线性变化，如图 1.32 所示。同 I_D 随 V_{GS} 变化的曲线相比， g_m 随 V_{GS} 变化的曲线同 V_{GS} 轴有更明确的交点，所以用实验求 V_P 的方法通常系先绘出图 1.32 的曲线，求出它同 V_{GS} 轴的交点便可得到 V_P 。

根据式(1.152)可以求出 JFET 的小信号输出电阻

$$\frac{1}{r_o} = \frac{\partial I_D}{\partial V_{DS}} = \lambda I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2 \quad (1.156)$$

将式(1.152)代入式(1.156)，可得

$$r_o \approx \frac{1}{\lambda I_D} \quad (1.157)$$

在式(1.152)中假定 $\lambda V_{DS} \ll 1$ 。在 $I_D = 1mA$ 时， r_o 的典型值为 $100k\Omega$ 。

从图 1.26a 及 1.27 中可以看到，JFET 的小信号等效电路也将包括栅-源、栅-漏及栅-衬底的耗尽层电容。由于栅-沟道结的掺杂浓度通常是缓变的，所以栅-源电容 C_{gs} 和栅-漏电容 C_{gd} 可以利用在夹断区工作的 p 沟道 JFET 所适用的式(1.22)，表示成

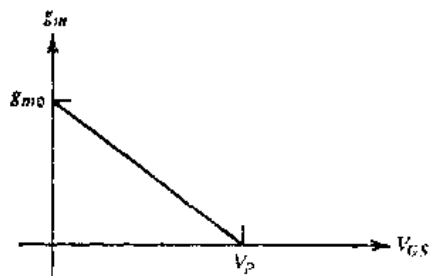


图 1.32 假定转移特性符合平方律时，工作于夹断区的 JFET 的 g_m 随 V_{GS} 变化的曲线

$$C_{gs} = \frac{C_{gs0}}{\left(1 + \frac{V_{GS}}{\phi_0}\right)^{1/3}} \quad (1.158)$$

$$C_{gd} = \frac{C_{gd0}}{\left(1 + \frac{V_{GD}}{\phi_0}\right)^{1/3}} \quad (1.159)$$

栅-衬底的电容 C_{gs} 相当于 $n-p-n$ 管中的集-衬底电容,故可利用式(1.21)表示成

$$C_{gs} = \frac{C_{gs0}}{\left(1 + \frac{V_{GSS}}{\phi_0}\right)^{1/3}} \quad (1.160)$$

式中 V_{GSS} 为栅极至衬底的电压。

最后,在源极与漏极接点同有效沟道区之间存在有寄生电阻。与源极相串联的电阻将影响器件的实测转移特性,所测得的 I_{DSS} 和 g_{m0} 将比没有寄生电阻时的低。然而,由于测得的数据通常已通过 I_{DSS} 、 V_p 以及 g_{m0} 表现出来,所以串联于源极的电阻的影响通常已包括在这些参数之中,因而无须在等效电路中包含寄生电阻。在大多数情况下,源极串接电阻并不影响利用式(1.150)的平方律近似关系。

图 1.33 表示集成 JFET 的完整的小信号等效电路。这一等效电路对 p 沟道及 n 沟道的 JFET 都适用,但是这两种不同结构的 JFET 的 C_{gs} 在图中的位置有所不同。同漏极接点串联的寄生漏极电阻 r_d , 其典型值为 $50-100\Omega$ 。零偏置时各种电容的典型值为 $C_{gs0} = 1-4\text{pF}$ 、 $C_{gd0} = 0.3-1\text{pF}$ 、 $C_{gs0} = 4-8\text{pF}$ 。不同集成结构的 JFET 各种典型参数将在第二章中列举。

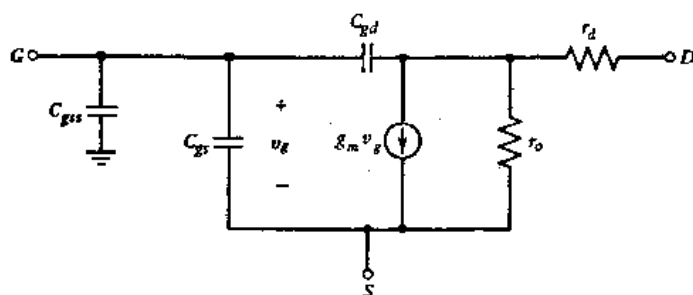


图 1.33 JFET 的小信号等效电路

图 1.33 所示的 JFET 的小信号等效电路同图 1.20 所示的双极型管的小信号等效电路非常相似,因此只要采用的参数合适,针对双极型晶体管而推导出来的理论,大部分都完全适用于 JFET 的电路。一个主要的差别在于 JFET 中没有任何输入分路电阻,因为它的栅极电极上串有反偏的 $p-n$ 结。这就使 JFET 非常适合于要求高输入阻抗的电路。JFET 与双极型管的另一个差别在于 JFET 中没有任何可以与双极型管基极电阻 r_b 相等效的电阻。还需要指出, JFET 在偏置电流 $I_D = 1\text{mA}$ 时 g_m 的典型值为 1mA/V , 可是双极型管在 $I_c = 1\text{mA}$ 时 g_m 的典型值为 38mA/V 。因此,在大多数电路中,双极型管将比 JFET 能造成更高的增益,而 JFET 只有在它的特长能够得到发挥的情况下才被使用。

JFET 的频率响应可以用与双极型管相类似的方法来确定。如将 1.4.8 节的分析方

法用于 JFET, 则可求出单位电流增益时的频率为

$$f_c = \frac{1}{2\pi} \frac{g_m}{C_{gs} + C_{gd} + C_{gss}} \quad (1.161)$$

这与双极型管时的式(1.125)很相似。一个 $g_m = 1\text{mA/V}$ 而且 $(C_{gs} + C_{gd} + C_{gss}) = 5\text{pF}$ 的 JFET, 其频率 f_c 约为 30MHz 。

例题 试求 $I_D = -0.5\text{mA}$ 、 $V_{DS} = -5\text{V}$ 及 $V_{GSS} = 10\text{V}$ 时的 p 沟道 JFET 完整的小信号等效电路。器件的参数 $C_{gso} = 2\text{pF}$ 、 $C_{gdo} = 0.5\text{pF}$ 、 $C_{gss0} = 4\text{pF}$ 、 $I_{DSS} = -1\text{mA}$ 、 $V_P = 2\text{V}$ 、 $\lambda = -10^{-4}\text{V}^{-1}$ 、 $r_d = 50\Omega$ 。

对 C_{gs} 和 C_{gd} 、 $\phi_0 = 0.7\text{V}$, 而对 C_{gss} 、 $\phi_0 = 0.52\text{V}$ 。

解 根据式(1.150), 栅极偏置电压为

$$V_{GS} = V_P \left(1 - \sqrt{\frac{I_D}{I_{DSS}}} \right) = 2 \left(1 - \sqrt{\frac{0.5}{1}} \right) \text{V} = 0.586\text{V}$$

根据式(1.153), 小信号跨导为

$$g_m = -\frac{2(-1)}{2} \left(1 - \frac{0.586}{2} \right) \text{mA/V} = 0.707\text{mA/V}$$

根据式(1.157), 求出小信号输出电阻为

$$r_o = \frac{1}{10^{-4} \times 0.5} \text{k}\Omega = 200\text{k}\Omega$$

最后, 可按以下方法求出器件的电容。将 $V_{GS} = 0.586\text{V}$ 代入式(1.158), 可得

$$C_{gs} = \frac{2}{\left(1 + \frac{0.586}{0.7} \right)^{1/4}} \text{pF} = 1.63\text{pF}$$

栅极至漏极的电压

$$V_{GD} = V_{GS} - V_{DS} = 5.586\text{V}$$

将它代入式(1.159), 可得

$$C_{gd} = \frac{0.5}{\left(1 + \frac{5.586}{0.7} \right)^{1/4}} \text{pF} = 0.24\text{pF}$$

根据式(1.160), 栅-衬底的电容

$$C_{gss} = \frac{4}{\left(1 + \frac{10}{0.52} \right)^{1/4}} \text{pF} = 0.89\text{pF}$$

根据以上求出的数据, 可绘出完整的小信号等效电路, 如图 1.34 所示。

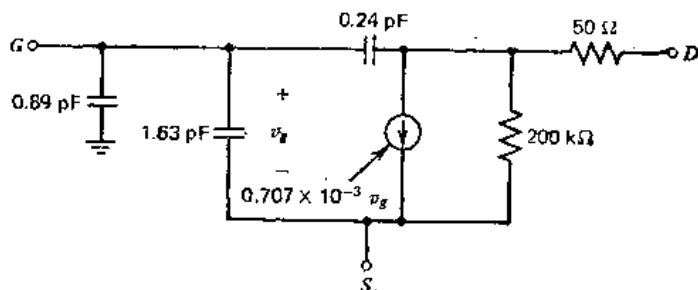


图 1.34 在 $I_D = -0.5\text{mA}$ 、 $V_{DS} = -5\text{V}$ 及 $V_{GSS} = 10\text{V}$ 时扩散式集成 p 沟道 JFET 的完整小信号等效电路。器件参数为 $C_{gso} = 2\text{pF}$ 、 $C_{gdo} = 0.5\text{pF}$ 、 $C_{gss0} = 4\text{pF}$ 、 $I_{DSS} = -1\text{mA}$ 、 $V_P = 2\text{V}$ 、 $\lambda = -10^{-4}\text{V}^{-1}$ 、 $r_d = 50\Omega$

习 题

1.1 (a) 设掺杂浓度 $N_A = 8 \times 10^{15}$ 原子/cm³、 $N_D = 10^{17}$ 原子/cm³、反偏电压为 5V, 试求硅材料上一个平面突变 pn 结的内建电位、耗尽层深度以及最大电场强度。

(b) 试分别重新计算外偏置为零时以及正偏电压为 0.3V 时习题(a)中各项问题。

1.2 试在习题 1.1 的条件下, 计算零偏置时以及反偏电压 5V 及正偏电压 0.3V 时的结电容, 设结的面积为 2×10^{-3} cm²。

1.3 试求习题 1.1 条件下的结的击穿电压, 设临界电场强度 $\mathcal{E}_{crit} = 4 \times 10^5$ V/cm。

1.4 如果结的弯曲使实际结的最大电场为理想结的 1.5 倍, 试求为了使硅材料突变 pn 结的击穿电压达到 150V 所需要的掺杂浓度。设结的一侧掺杂远重于另一侧, 而且 $\mathcal{E}_{crit} = 3 \times 10^5$ V/cm。

1.5 如果晶体管集电区掺杂浓度为 6×10^{15} 原子/cm³ 而且远低于基区的掺杂, 试求 $\beta = 200$ 及 $n = 4$ 时的 BV_{CEO} 。计算时可采用 $\mathcal{E}_{crit} = 3 \times 10^5$ V/cm。

1.6 设掺杂浓度为 10^{17} 原子/cm³ 而且 $\beta \approx 400$, 试重新计算习题 1.5。

1.7 (a) 如一个 $nnpn$ 的晶体管 $\beta_F = 100$ (在低的 V_{CB} 下测得)、 $V_A = 50$ V、 $BV_{CSO} = 120$ V 及 $n = 4$, 试绘制其正向作用区不同 I_B 时的 I_C - V_{CB} 特性曲线。绘制的范围为 $I_C = 0$ —10 mA, $V_{CB} = 0$ —50 V, 所用的 $I_B = 1 \mu$ A、 10μ A、 30μ A、 60μ A。

提示: 可使用

$$I_C = \left(1 + \frac{V_{CB}}{V_A}\right) \frac{M_{CF}}{1 - M_{CF}} I_B$$

式中 M 可由式(1.78)求出。

(b) 只改变绘制范围 $V_{CB} = 0$ —50 V, 重绘习题(a)的曲线。

1.8 设 $I_C = 0.2$ mA、 $V_{CB} = 10$ V、 $V_{CS} = 15$ V, 试求双极型晶体管的完整小信号等效电路并绘图表示之。器件的参数为 $C_{je0} = 0.6$ pF、 $C_{\mu0} = 0.25$ pF、 $C_{cs0} = 1.5$ pF、 $\beta_0 = 200$ 、 $r_F = 0.3$ ns、 $\eta = 2 \times 10^{-4}$ 、 $r_b = 200 \Omega$ 、 $r_e = 100 \Omega$ 、 $r_{ck} = 1 \Omega$ 以及 $r_{\mu} = 5\beta_0 r_{e0}$ 。对所有的结均可采用 $\phi_0 = 0.55$ V。

1.9 设 $I_C = 5$ mA、 $V_{CB} = 5$ V、 $V_{CS} = 10$ V, 试重新回答习题 1.8。

1.10 以习题 1.8 及 1.9 为例, 用对数刻度坐标绘制 0.1—1000 MHz 范围内小信号共射电流增益随频率的变化曲线, 并由之求出每一情况下器件的 f_T 。

1.11 如一个集成电路 $nnpn$ 管具有以下测得的特性: 在 $I_C = 1$ mA 时 $r_b = 100 \Omega$ 、 $r_e = 100 \Omega$ 、 $\beta_0 = 100$ 、 $r_{e0} = 50$ k Ω ; 在 $I_C = 1$ mA 及 $V_{CB} = 10$ V 下, $f_T = 600$ MHz; 在 $I_C = 10$ mA 及 $V_{CB} = 10$ V 下, $f_T = 1$ GHz; 在 $V_{CB} = 10$ V 下, $C_{\mu} = 0.15$ pF; 在 $V_{CS} = 10$ V 下, $C_{cs} = 1$ pF。设对所有的结 $\phi_0 = 0.5$ V 并假定 C_{je} 在正偏置区为常量。计算时使用 $r_{\mu} = 5\beta_0 r_{e0}$ 。

(a) 在 $V_{CB} = 2$ V 及 $V_{CS} = 15$ V 下, 试分别建立 $I_C = 0.1$ 、1 及 5 mA 时的晶体管完整小信号等效电路。

(b) 在 $V_{CB} = 2$ V 下, 试以对数刻度坐标绘制 1μ A 至 10 mA 范围内该晶体管的 f_T 随 I_C 变化的曲线。

1.12 如一个横向 pnp 晶体管有效基区宽度为 10μ ($1 \mu = 10^{-4}$ cm)

(a) 设在正向偏置区射-基耗尽区电容为 2 pF 而且为常量, 试求 $I_C = -0.5$ mA 时的 f_T (C_{μ} 忽略不计)。再求在这种电流水准下晶体管基区储存的少数载流子电荷。

有关数据: 硅材料中 $D_p = 13$ cm²/s。

(b) 如果 V_{CB} 每变化 1 V 集-基耗尽层宽度改变 0.1μ , 试求 $I_C = -0.5$ mA 时该晶体管的 r_{e0} 。

1.13 如果将习题 1.11 中的两个晶体管并联使管子作用面积扩大一倍, 并假定总集电极电流保持不变, 试问复合管小信号等效电路的模型参数同原有管的是否一定不同? 复合管及原有管的各种参数之间的关系如何?

1.14 一个集成 npn 管具有以下特性: $\tau_F = 0.25\text{ns}$, 在 $f = 50\text{MHz}$ 而且 $I_C = 1\text{mA}$ 时小信号短路电流增益为 9, $V_A = 40\text{V}$, $\beta_0 = 100$, $r_b = 150\Omega$, $r_c = 150\Omega$, 而且在所用的偏置电压下 $C_\mu = 0.6\text{pF}$, $C_{ce} = 2\text{pF}$. 试求 $I_C = 2\text{mA}$ 时小信号等效电路中所有元件, 并绘出等效电路图。

1.15 一个 p 沟道 JFET 具有以下参数: $N_A = 5 \times 10^{19}$ 原子/ cm^3 , $N_D = 10^{17}$ 原子/ cm^3 , $a = 1.2\mu$, 试求其夹断电压。

1.16 如果习题 1.15 中的 JFET 要得到 $I_{DSS} = -2\text{mA}$, 试求所需的沟道宽度同沟道长度之比 Z/L . 设沟道的电阻率为 $\rho = 3\Omega\text{-cm}$.

1.17 如一个 p 沟道 JFET 具有 $I_{DSS} = -5\text{mA}$, $V_P = 3\text{V}$, $\lambda = -10^{-2}\text{V}^{-1}$ 而且 $BV_{DGO} = -40\text{V}$, 试利用式(1.152)绘制 $I_D = 0 \sim -10\text{mA}$, $V_{DS} = 0 \sim -10\text{V}$ 范围内的 I_D - V_{DS} 特性曲线。绘制时分别使用 $V_{GS} = 0, +0.5\text{V}, +1\text{V}, +2\text{V}, +3\text{V}$.

1.18 试求出 $I_D = -1\text{mA}$, $V_{DS} = -10\text{V}$ 及 $V_{GS} = 15\text{V}$ 时 p 沟道 JFET 的完整小信号等效电路。器件的参数为: $C_{gs0} = 3\text{pF}$, $C_{gd0} = 0.4\text{pF}$, $C_{gso} = 6\text{pF}$, $I_{DSS} = -5\text{mA}$, $V_P = 3\text{V}$, $\lambda = -2 \times 10^{-2}\text{V}^{-1}$ 以及 $r_d = 40\Omega$. 设对所有的结均为 $\psi_0 = 0.6\text{V}$.

1.19 试分别求出 $I_D = -0.1\text{mA}$, -1mA , -5mA 时习题 1.18 的 JFET 单位电流增益时的频率 f_c . 设 C_{gd} 及 C_{gso} 与偏置点无关。

参 考 文 献

- [1] P. E. Gray, D. DeWitt, A. R. Boothroyd, and J. F. Gibbons. *Physical Electronics and Circuit Models of Transistors*. Wiley, New York, 1964, p. 20.
- [2] H. C. Poon and H. K. Gummel. "Modeling of Emitter Capacitance," *Proc. IEEE*, Vol. 57, pp. 2181—2182, December 1969.
- [3] B. R. Chawla and H. K. Gummel. "Transition Region Capacitance of Diffused pn Junctions," *IEEE Trans. Electron Devices*, Vol. ED-18, pp. 178—195, March 1971.
- [4] S. L. Miller. "Avalanche Breakdown in Germanium," *Phys. Rev.*, Vol. 99, p. 1234, 1955.
- [5] A. S. Grove. *Physics and Technology of Semiconductor Devices*. Wiley, New York, 1967, Ch. 6.
- [6] A. S. Grove. Op. cit., Ch. 4.
- [7] A. S. Grove. Op. cit., Ch. 7.
- [8] P. E. Gray et al. Op. cit., p. 10.
- [9] P. E. Gray et al. Op. cit., p. 129.
- [10] P. E. Gray et al. Op. cit., p. 180.
- [11] B. A. McDonald. "Avalanche degradation of h_{FE} ," *IEEE Trans. Electron Devices*, Vol. ED-17, pp. 871—878, October 1970.
- [12] H. DeMan. "The influence of Heavy Doping on the Emitter Efficiency of a Bipolar Transistor," Vol. ED-18, *IEEE Trans. Electron Devices*, pp. 833—835, October 1971.
- [13] R. J. Whittier and D. A. Tremere. "Current Gain and Cutoff Frequency Falloff at High Currents," *IEEE Trans. Electron Devices*, Vol. ED-16, pp. 39—57, January 1969.
- [14] J. L. Moll and I. M. Ross. "The Dependence of Transistor Parameters on the Distribution of Base Layer Resistivity," *Proc. IRE*, Vol. 44, p. 72, 1956.
- [15] P. E. Gray et al. Op. cit., Ch. 8.
- [16] R. D. Middlebrook and I. Riche. "Limits on the Power-Law Exponent for Field-Effect Transistor Transfer Characteristics," *Solid-State Electronics*, Vol. 6, pp. 542—544, September-October 1963.

一 般 参 考 文 献

- [a] P. E. Gray and C. L. Searle. *Electronic Principles*. Wiley, New York, 1969.
- [b] T. Kamins and R. S. Muller. *Semiconductor Devices*. Wiley, New York, 1977.
- [c] I. Gerreux. *Modelling the Bipolar Transistor*. Tektronix Inc., 1976.

第二章 模拟集成电路工艺

2.1 引言

由于以下两种理由,集成电路的设计者与使用者需要详细了解其制造过程。首先,只有通过大批生产以低成本制造复杂电路,硅平面工艺才有其经济优点使集成电路(IC)工艺得到推广。因此,无论对于设计者为了解决给定的设计问题而选定一种电路,还是对于使用者选用一种特定用途的电路使它适于作为定型的集成电路来生产,了解这些影响集成电路制造成本的各种因素都是重要的。其次,双极型集成电路工艺的成本构成同分立元件的完全不同,迫使电路设计者必须放弃分立元件时所遵循的一些原则。为了最优选择电路以实现指定的电路功能,需要了解集成电路工艺有多大的技术潜力和最容易在集成电路硅片上制成的那些器件的性质。

本章首先介绍硅平面工艺的基本过程:固态扩散、光刻和外延生长。其次介绍制造双极型集成电路所用工序的顺序,并讨论电路中制成的各种无源及有源器件的性能。最后第二节讨论集成电路制造中的经济因素。上述基本过程可作不少改进,它们可改善制成电路的性能但增加制造成本。最后,讨论电路的封装问题。

2.2 集成电路制造的基本工艺过程

集成电路和最现代的分立元件晶体管一样,都是在称为晶片的原始硅切片上依次进行光掩模、扩散及外延生长等工序而制成的。在介绍这些基本制造工序之前,先回顾一下掺进杂质原子对半导体导电性能所起的影响。

2.2.1 硅的电阻率

在晶体硅试样中掺进低浓度的 n 型或 p 型杂质,将使多数载流子(n 型时为电子, p 型时为空穴)数量增加并使少数载流子数量减少。掺进杂质被称为对试样的“掺杂”。实际上,杂质的浓度,即多数载流子的浓度几乎等于晶体中杂质原子的浓度。所以,对于 n 型材料,

$$n_n \approx N_D \quad (2.1)$$

式中 $n_n(\text{cm}^{-3})$ 为电子平衡浓度而 $N_D(\text{cm}^{-3})$ 为 n 型施主杂质原子浓度。对于 p 型材料,

$$p_p \approx N_A \quad (2.2)$$

式中 $p_p(\text{cm}^{-3})$ 为空穴平衡浓度而 $N_A(\text{cm}^{-3})$ 为 p 型受主杂质原子浓度。在晶体中,任何一种载流子平衡浓度的增加必然导致另一种载流子平衡浓度的减小。这是因为空穴同电子相互复合的比率系与空穴浓度同电子浓度的乘积成正比。因此,每秒复合的数目 R 可表示为

$$R = \gamma np \quad (2.3)$$

式中 γ 为常数而 n 和 p 分别为硅试样中电子及空穴的浓度。空穴-电子对的产生是一种热过程,它仅与温度有关;所以其产生率 G 与杂质浓度无关。平衡时, R 和 G 必须相等,因此

$$G = \text{常数} = R = \gamma np \quad (2.4)$$

如果不存在杂质,则

$$n = p = n_i(T) \quad (2.5)$$

式中 n_i 为纯硅试样中载流子的本征浓度。式(2.4)和(2.5)确定了,无论杂质浓度多大,都必须满足 $\gamma np = \text{常数} = \gamma n_i^2$, 因此

$$np = n_i^2(T) \quad (2.6)$$

式(2.6)表明,当通过掺杂使多数载流子浓度增加时,少数载流子浓度将与其成反比而减小,因而使平衡时乘积 np 为常数。当掺杂时,关心的是实际浓度,这时多数载流子浓度超过少数载流子浓度好几个数量级。

少数及多数载流子浓度的重要性,已在第一章介绍晶体管的工作时给以讨论。掺进杂质的另一重要影响在于增加材料本身的欧姆电导率。电导率可表示为

$$\sigma = q(\mu_n n + \mu_p p) \quad (2.7)$$

式中 μ_n ($\text{cm}^2/\text{V}\cdot\text{s}$) 为电子迁移率, μ_p ($\text{cm}^2/\text{V}\cdot\text{s}$) 为空穴迁移率,而 σ ($\Omega\text{-cm}$)⁻¹ 则为电导率。对于 n 型试样,将式(2.1)及(2.6)代入式(2.7)可得

$$\sigma = q\left(\mu_n N_D + \mu_p \frac{n_i^2}{N_D}\right) \approx q\mu_n N_D \quad (2.8)$$

对于 p 型试样,将式(2.2)及(2.6)代入式(2.7)可得

$$\sigma = q\left(\mu_n \frac{n_i^2}{N_A} + \mu_p N_A\right) \approx q\mu_p N_A \quad (2.9)$$

空穴和电子的迁移率 μ 并不相等,而且在高掺杂浓度时还是晶体中杂质浓度的函数。硅中迁移率的测量值作为杂质浓度的函数如图 2.1 所示。通常,更多地使用电阻率 ρ ($\Omega\text{-cm}$) 而不用电导率, n 型及 p 型硅的电阻率作为杂质浓度的函数如图 2.2 所示。电导率同电阻率之间的关系,可用简单的式子 $\rho = 1/\sigma$ 来表示。

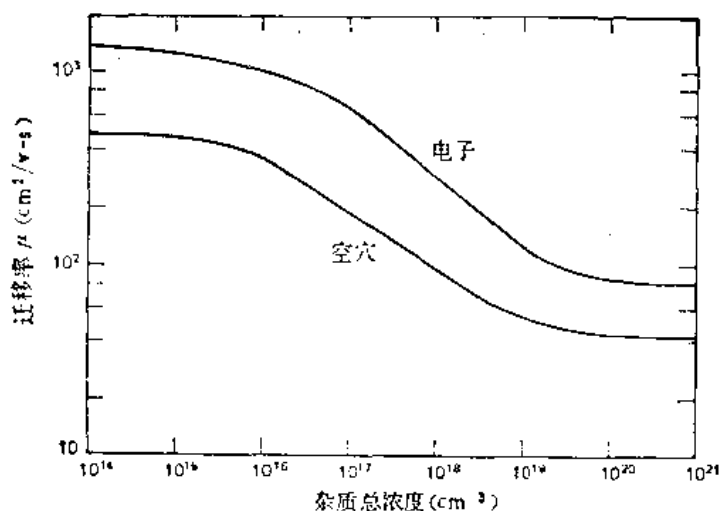


图 2.1 作为硅中掺杂函数的空穴及电子迁移率^[12]

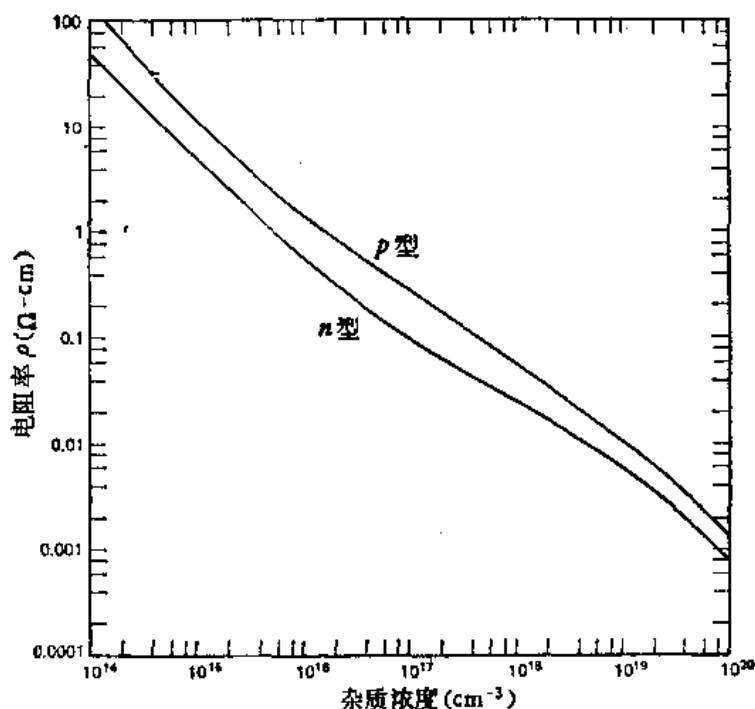


图 2.2 作为杂质浓度函数的 p 型及 n 型硅电阻率^[13]

2.2.2 固 态 扩 散

硅中的杂质固态扩散就是杂质原子从硅试样表面往材料体内的运动，它通常在高温下进行。通过这一高温过程，杂质原子取代晶格中的硅原子，并称这类杂质为置换型杂质。由于掺杂后的硅就其电气性能来说成为 p 型还是 n 型材料取决于存在的杂质类型，

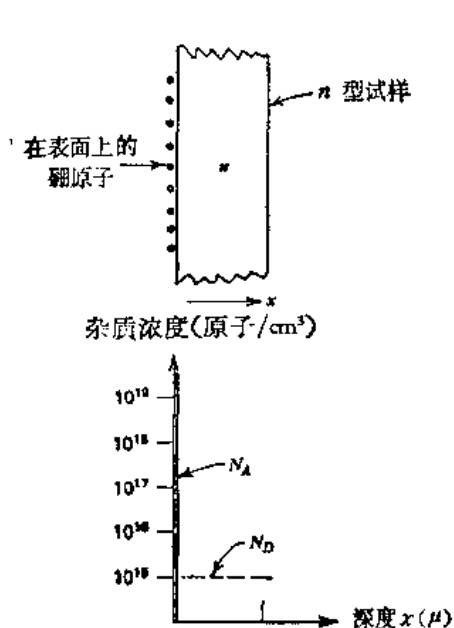


图 2.3 表面上淀积有硼的 n 型硅试样

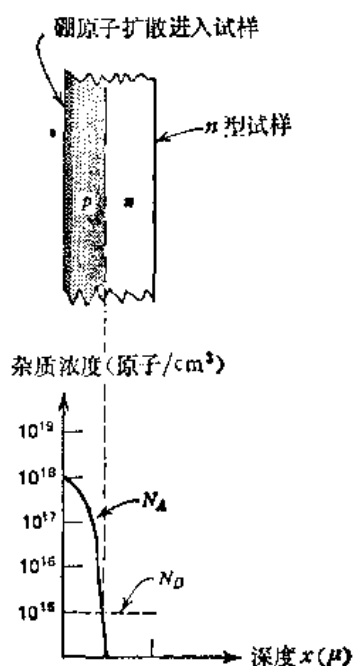


图 2.4 扩散后杂质的分布

所以通过固态扩散可以形成 p 型材料区及 n 型材料区。

通过图 2.3 及 2.4 所示例子说明的概念,可以解释扩散过程的本质。今假定硅试样原先含有均匀的每立方厘米 10^{15} 原子的 n 型杂质浓度。通常,用磷、砷和锑作为硅中的 n 型杂质。然后,通过某些方法在硅试样的上表面淀积 p 型杂质原子。在制造硅器件中,最常用的 p 型杂质就是硼。在扩散开始前,杂质的分布如图 2.3 所示。获得硅表面上杂质原子的最初分布情况称为预淀积工序,它可以通过各种不同的方法来达到。

如果现在使试样在摄氏 1100 度左右的高温下停留约一小时,则杂质便扩散进入试样如图 2.4 所示。在硅内,如某一区域 p 型杂质数量上超过原始的 n 型杂质,则将表现为 p 型的电气性能,而那些 n 型杂质仍占多数的区域则表现为 n 型的电气性能。扩散过程可以在硅材料的连续晶体中形成 pn 结。对于硅集成电路所用的扩散工艺,这种结离开表面的深度变化于 0.1μ 至 20μ 之间 ($1\mu = 1$ 微米 $= 10^{-6}\text{m}$)。

2.2.3 扩散层的电气性能

扩散过程的结果通常在硅试样表面附近的一层薄层中使杂质从一种类型改变为另一类型。硅器件和集成电路主要通过这些扩散层而构成。从电气角度看,如果用扩散形成的 pn 结受到反偏置,则反偏置的结将使扩散层同其底层材料电绝缘,因而便可测量扩散层本身的电气性能。最常用的表示这些扩散层特性的电气参数便是薄层电阻。使用图 2.5 所示的长为 L 、宽为 W 、厚为 T 而且 n 型掺杂浓度为 N_D 的均匀掺杂试样的电阻,来定义薄层电阻的大小。该电阻可表示为

$$R = \frac{\rho L}{WT} = \frac{1}{\sigma} \frac{L}{WT}$$

将式(2.8)表示的 σ 代入,可得

$$R = \left(\frac{1}{q\mu_n N_D} \right) \frac{L}{WT} = \frac{L}{W} \left(\frac{1}{q\mu_n N_D T} \right) = \frac{L}{W} R_{\square} \quad (2.10)$$

量 $R_{\square}$ 就是扩散层的薄层电阻,它的单位为欧姆。由于薄层电阻是厚度为 T 的任一方形材料的电阻,所以通常使用每一方形的欧姆数 ($\Omega/\square$) 作为它的单位,而不简单地用欧姆作为单位。利用式

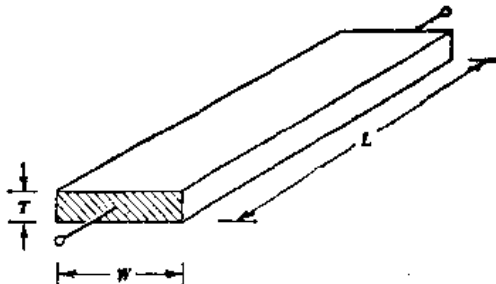


图 2.5 计算薄层电阻所采用的矩形试样

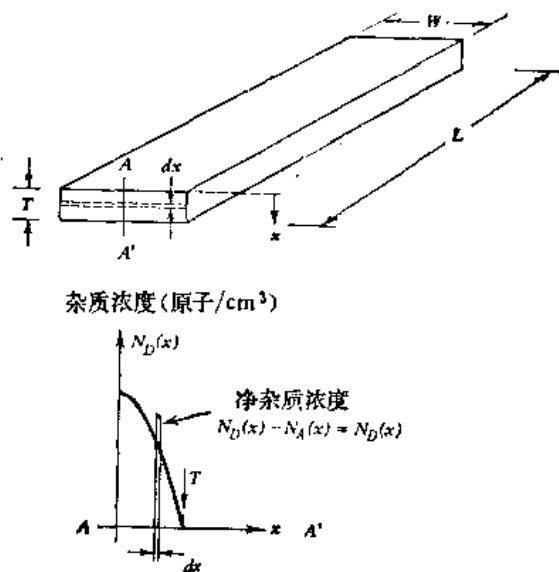


图 2.6 扩散层电阻的计算

(2.8), 可把薄层电阻用材料的电阻率表示, 如

$$R_{\square} = \frac{1}{q\mu_n N_D T} = \frac{\rho}{T} \quad (2.11)$$

图 2.6 所示的扩散层, 除了杂质浓度不是均匀的之外, 同前面所讨论的类似。但是, 可以把它看成由许多薄的导电薄层并联而成。在深度 x 处, 厚度为 dx 的导电薄层, 其电导

$$dG = q \left(\frac{W}{L} \right) \mu_n N_D(x) dx \quad (2.12)$$

把全部贡献总和起来, 便可求出总电导

$$G = \int_0^{x_j} q \frac{W}{L} \mu_n N_D(x) dx = \frac{W}{L} \int_0^{x_j} q \mu_n N_D(x) dx \quad (2.13)$$

取式(2.13)的倒数, 可得

$$R = \frac{L}{W} \left[\frac{1}{\int_0^{x_j} q \mu_n N_D(x) dx} \right] \quad (2.14)$$

将式(2.10)同(2.14)联立, 整理后得

$$R_{\square} = \left[\int_0^{x_j} q \mu_n N_D(x) dx \right]^{-1} \approx \left[q \bar{\mu}_n \int_0^{x_j} N_D(x) dx \right]^{-1} \quad (2.15)$$

式中 $\bar{\mu}_n$ 为平均迁移率。因此, 只要使用适当的 $R_{\square}$ 值, 式(2.10)也可适用于不均匀的扩散层中。式(2.15)表明, 不均匀扩散层的薄层电阻取决于扩散层中单位截面上杂质原子的总数目。由于在耗尽层内施主原子对导电不起作用, 所以式(2.13)、(2.14)及(2.15)中的深度 x_j 实际上是从表面至结的耗尽层边缘的距离。薄层电阻对于评定扩散过程的电气性能是非常有用的参数, 而且也是设计集成电阻时的关键参数。扩散层的薄层电阻很容易在实验室中测得; 一般不需要用式(2.15)求得。

例题 试计算薄层电阻为 $200 \Omega/\square$ 的材料上长 50μ 宽 5μ 的扩散层的电阻。

解 根据式(2.10),

$$R = \frac{50}{5} \times 200 \Omega = 2k\Omega$$

因为该区由 10 个方块串联而成, 故 R 为薄层电阻的 10 倍。

为了多次利用上述扩散过程的工序以制造有用的器件, 扩散必须限制在试样表面的小范围内而不是沿着整个平面的表面。这可通过光刻法实现。

2.2.4 光 刻

如果把硅晶片的试样置于氧化气氛中, 则在表面将形成一层二氧化硅。这种氧化层起阻挡杂质扩散的作用, 所以从硅表面上分离出来的杂质在高温过程中, 由于氧化层而无法扩散进入硅内。通过第一次在试样上覆盖氧化层 (即氧化工序), 然后在选定的区域去除氧化层, 再进行预淀积和扩散的工序, 便可在选定的位置形成 pn 结。使用光刻法便可以在所要求的面积上有选择地去除氧化层。光刻法的基本概念通过图 2.7 的举例给以说明。再次假定原始的材料为 n 型硅试样。对它进行第一次氧化工序, 使上表面在高温下生成二氧化硅 (SiO_2) 层, 它的厚度通常为 0.2 至 1μ 。进行该工序后的硅片如图 2.7a 所示。然

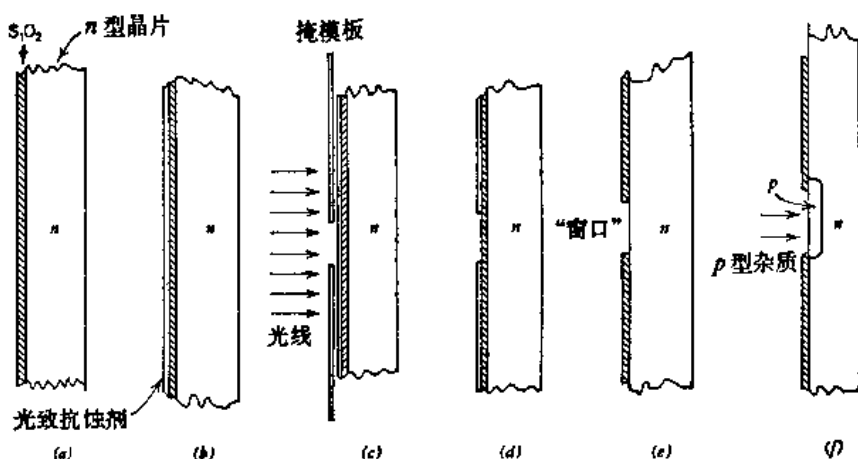


图 2.7 说明使用光刻法形成二极管 pn 结的基本概念的举例。
 (a) 生成 SiO_2 ; (b) 涂光致抗蚀剂; (c) 通过掩模板曝光;
 (d) 光致抗蚀剂显影、定影、冲洗; (e) 腐蚀掉 SiO_2 并去除光致抗蚀剂; (f) 杂质的预淀积和扩散

后在试样上涂上很薄一层的所谓光致抗蚀剂的感光材料。当这种材料在特定波长的光线照射下曝光时就要发生化学变化,如果为正作用的光致抗蚀剂,则变成可溶解于一定的化学溶液之中,而未曝光的光致抗蚀剂则是不可溶解的。处于这一阶段的试样如图 2.7b 所示。为了限定硅试样上所要求的扩散面积,在试样的表面上放上掩模板,这种掩模板除了在进行扩散之处留有透光孔外都是不透明的。用特定波长的光线直接照射试样如图 2.7c 所示,只有在掩模板的透光孔处光线才能落在光致抗蚀剂上。然后将受到照射的抗蚀剂面积用化学方法溶解掉,如图 2.7d 所示。这就是显影工序。光致抗蚀剂上未经曝光的部分在冲洗后保持下来。

由于已把需要去除 SiO_2 的区域暴露出来,下一道工序就是腐蚀氧化层。将试样浸入腐蚀液中,它通常含有氢氟酸,因而在光致抗蚀剂已经去除的区域氧化层便被腐蚀掉而裸露出硅表面。

下一步通过化学剥落处理把保留下来的光致抗蚀剂去掉,使试样在要求的地方于氧化层上留下孔亦即“窗口”,如图 2.7e 所示。然后试样进行预淀积及扩散工序,结果在去掉氧化层之处形成 p 型区,如图 2.7f 所示。在器件生产中使用这种工艺通常所能制成的扩散区最小面积,将随着时间的推移而减小,目前大概可以达到 $4\mu \times 4\mu$ 。在生产集成电路时所用的硅试样为圆形切片,其典型尺寸为直径 3 至 5 英寸而厚度为 250μ ,由此可以估算出能够同时制成的这种扩散区的数目。对于电气上彼此无关的尺寸为 $4 \times 4\mu$ 的 pn 结,如相互距离为 4μ (这些都是这样一个晶片上所能做到的),则同时制成 pn 结可达 10^8 个。当然,在实际集成电路中,许多掩模和扩散的工序乃是为了制造更复杂的结构诸如晶体管等;但是,关键的一点仍是光刻法能够在试样的表面上划分出大量的器件,而所有这些器件均系在同一时间内成批制成。因此,在制造过程中对晶片所用的光掩模及扩散工序的成本要由晶片上所有的器件或电路来分摊。能够同时制造成千上万个器件是 IC 工艺经济优点的关键。

2.2.5 外延生长

Early 平面晶体管以及最初的集成电路在制造过程中仅使用光掩模及扩散工序。可是，这明显地使得所有扩散制成的集成电路较之分立元件的电路，具有严重的缺点。图 2.8 表示一个经过三次扩散的晶体管，它的集电区系通过进入 p 型晶片的 n 型扩散而形成。这种结构的缺点在于串联的集电极电阻高，同时集-射的击穿电压低。前者的出现是因为在集基结下面的集电区扩散部分的杂质浓度低，致使该区具有高的电阻率，因此串联的集电极电阻高。后者的出现是因为靠近集电区表面的杂质浓度比较高，因而将如第一章所介绍的那样，使表面处集电区与基区扩散层之间具有低的击穿电压。所以，通过扩散得到的集电区，所获得的沿截面的浓度分布是很不利的；而合乎需要的应该是，在集-基结处杂质浓度低以便获得高的击穿电压，同时在集-基结下面的杂质浓度高以便获得低的集电极电阻。这样的浓度分布单用扩散方法是无法实现的，所以需要采用外延生长工艺。

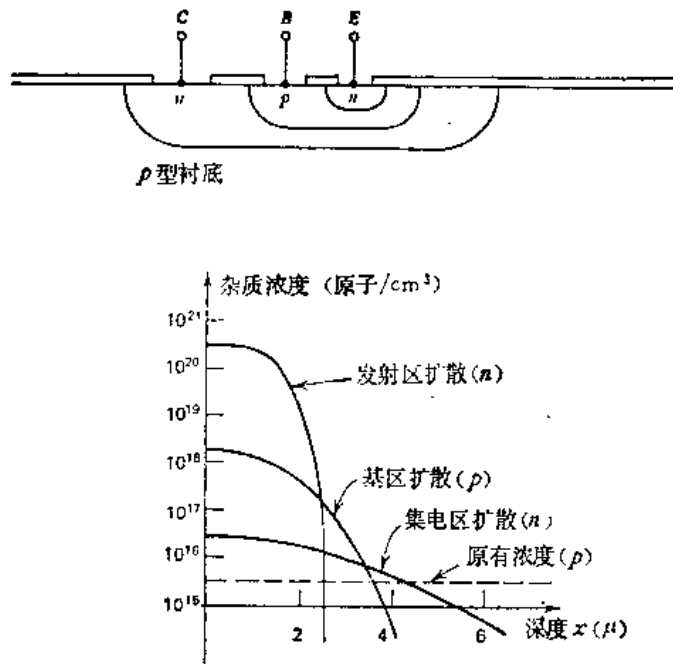


图 2.8 三次扩散的晶体管及所获得的杂质分布图

外延生长就是在硅试样的表面上再生长一层单晶硅层，因而硅晶体结构在界面处也是连续的。外延层中的杂质浓度可以单独控制，因而可以较衬底中的大或者小。此外，外延层的杂质类型往往同它所由之生长的衬底中的相反。在集成电路制造中所采用的外延层厚度落在 1 至 20 μ 范围内。把晶片放在含有四氯化硅 (SiCl_4) 或硅烷 (SiH_4) 的气氛环境中，在高温下便可获得外延层的生长。这时发生化学反应使硅元素淀积在晶片表面，如果小心地控制外延的条件，则所得到的硅表面外延层就是结构上没有多少缺陷的晶体。这样的外延层就成为适于制造双极型晶体管的原始材料。

2.2.6 离子注入

离子注入是一种直接把杂质原子嵌入硅晶片的工艺方法^[3,4]。这时,把晶片置于真空中,同时使所需要的杂质元素的离子以高速直接射入晶片。这些离子渗透进硅晶片表面的平均深度范围,从不到 0.1μ 至约 0.6μ , 并与离子撞击晶片试样的速度有关。然后把晶片放在适当的温度下保持一定时间(例如,在 800°C 下保持 10 分钟),以便使离子变成更容易运动的因而得以进入晶体的晶格。这一工序称为退火工序,它对于修复注入时所引起的任何晶体缺陷都是重要的。离子注入较之普通扩散在原理上有以下优点:(1) 能够重复淀积少量的杂质,(2) 单位面积上淀积的杂质数量可以非常精确地控制。此外,可以在晶片的整个横截面上非常均匀地淀积。离子注入层的另一个有用性能,就是同扩散层不一样能使杂质浓度分布曲线的峰值出现在硅表面的紧底下,这样就可以制造出性能远超过扩散器件的注入式双极型器件和 JFET 的结构。

2.3 双极型集成电路的制造

一个完整的双极型集成电路的制造包含一系列刚介绍过的五至八次掩模和扩散的工序。原始材料为 p 型硅晶片,通常厚 250μ 而杂质浓度大约为 10^{16} 原子/ cm^3 。现在讨论一下为了制成 npn 集成电路晶体管所需要的各次扩散工序的安排。第一次的掩模和扩散工序如图 2.9 所示,它形成一个低电阻的 n 型层,并在最后成为通过晶体管集电极电流的低电阻通路。这一工序称为隐埋层扩散,而且该层本身称为隐埋层。隐埋层的薄层电阻位于 20 至 $50\Omega/\square$ 范围内,而且通常使用砷或锑作为杂质,因为这些杂质扩散慢,因而在以后的制造过程中不会发生明显的浓度再分布。

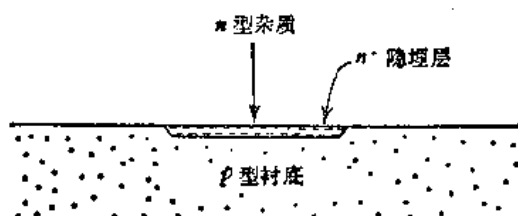


图 2.9 隐埋层扩散

在隐埋层扩散后,晶片去除全部氧化层并进行外延层生长,如图 2.10 所示。外延层的厚度及其 n 型杂质浓度大小决定了电路中晶体管的集-基击穿电压,因为晶体管中集电区便是由外延层材料构成。例如,如果电路在 36V 电源电压下工作,则通常要求器件的



图 2.10 外延生长后的双极型集成电路的晶片

击穿电压 BV_{CEO} 高于 36V。正如第一章中介绍的,这意味着集-基结中平面击穿电压必须大于该值好几倍,因为存在有集电极雪崩的扩增效应。对于 $BV_{CEO} = 36V$, 大约需要 90V 的集-基平面击穿电压,这意味着集电区中的杂质浓度约为 10^{15} 原子/cm³, 同时电阻率为 $5\Omega\cdot\text{cm}$ 。此外,外延层的厚度必须大得足以容纳耗尽层和与之相连的集-基结。根据第一章的结果,36V 时的耗尽层厚度约为 6μ 。由于在后续的工序中,隐埋层将推移约 8μ , 而且基区扩散深度约为 3μ , 所以对于 36V 的电路需要的外延层总厚度约为 17μ 。对于工作电压低的电路,可用较薄而且掺杂更重的外延层,因为正如下面要介绍的,这样可减小晶体管集电区串联电阻。

经过外延生长后,在外延层的上表面造成一层氧化层。接着进行掩模、光刻工序,并完成硼 (p 型杂质) 的预淀积和扩散,造成的结构如图 2.11 所示。这次扩散的作用,在于使所有晶体管的集电区通过反偏置 pn 结彼此隔离起来,所以称它为隔离扩散。由于这次扩散必须穿透外延层直达衬底,因此需要在约 1200°C 高温的扩散炉中扩散几个小时。隔离扩散层的薄层电阻为 20 至 $40\Omega/\square$ 。

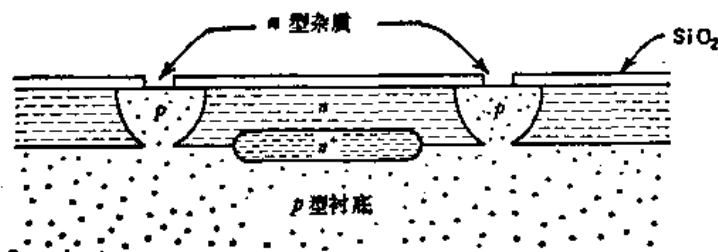


图 2.11 隔离扩散后的结构

下一工序就是基区掩模、光刻,基区预淀积和基区扩散,如图 2.12 所示。基区扩散通常为硼扩散,所形成的扩散层具有 100 至 $300\Omega/\square$ 的薄层电阻,而且在过程结束时的深度为 1 至 3μ 。这次扩散不仅制成所有晶体管的基区,而且还制成电路中许多电阻,因此控制薄层电阻的大小是重要的。

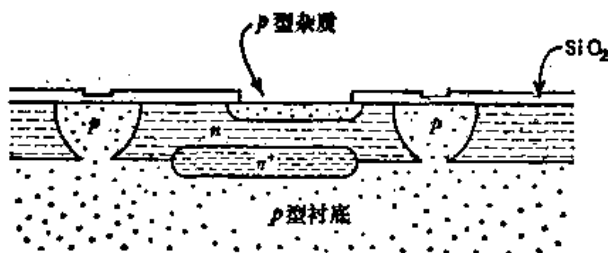


图 2.12 基区扩散后的结构

经过基区扩散后,再进行一次掩模、光刻、 n 型预淀积和扩散的工序,便可制成所有晶体管的发射区,如图 2.13 所示。其薄层电阻落在 2 至 $10\Omega/\square$ 之间,而扩散达到的深度为 0.5 至 2.5μ 。这次扩散还用以制成低阻区,它用于同集电区接触。所以需要这样做,是因为直接在铝镀膜和高阻外延材料之间完成欧姆接触很困难。接着的掩模、光刻工序是接点光刻,通过它在所有晶体管的发射区、基区和集电区上面的氧化层中开孔,以便在它们上面制成电气接点。硅片上的其他无源元件也要开接点窗口。然后,整个晶片通过真空镀膜用一薄层(约 1μ) 铝覆盖起来,通过铝镀膜进行电路各种元件的内部连接。实际的

内部连接图样系在最后一次掩模、光刻工序中确定,在图中被去掉处的铝镀膜被腐蚀掉。最终的结构如图 2.14 微照片,见图 2.15。由于每次扩散过程中都要额外地生级的效果,所以在外延区不去除氧化层部分的上部氧化刻工序中都要进行开孔故氧化层厚度较薄,而射区扩散成电路典型的杂质扩散浓度分布曲线,示于图 2.16。

图 2.14 经过接点光刻与镀膜后的

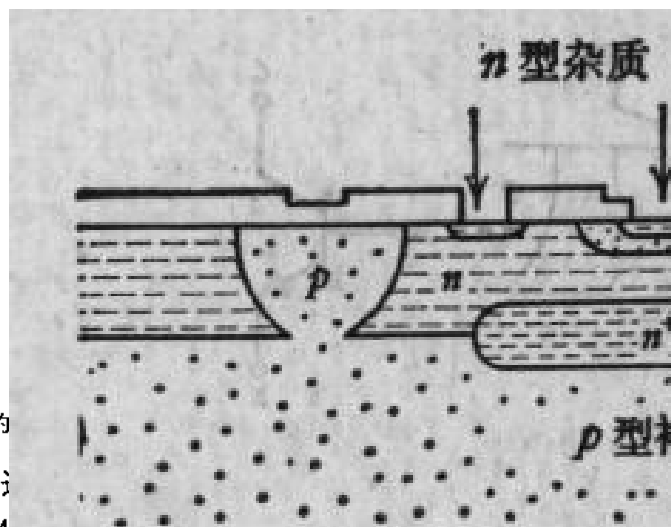


图 2.13 发射区

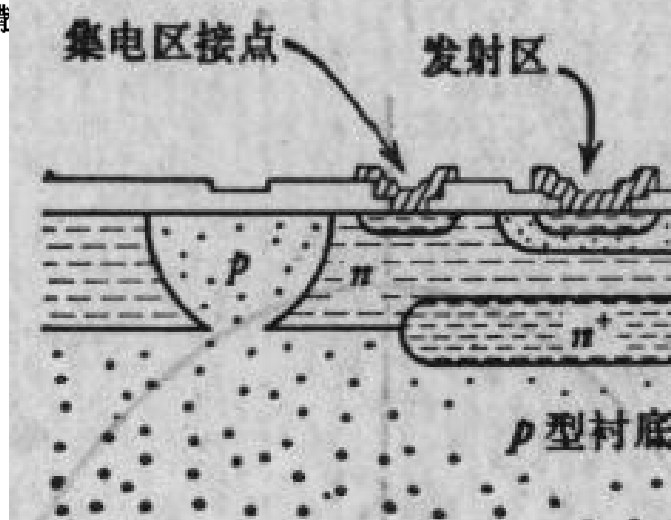


图 2.15 npn 晶体管结构的扫描电子显微镜照片

上述这一套的工艺过程,可以在一块晶片上同时生产大量(通常为好几千)的复杂电路。然后把晶片放进自动测试设备中,对晶片上每一个电路的电气性能进行检查,并在不合格的电路上用墨水做出标记。再用锯或者划片以及切割的方法把晶片切成一个个单独的电路。切下的小硅片便称为芯片。把每一个合格的芯片封装在外壳中,并送往最后检验。

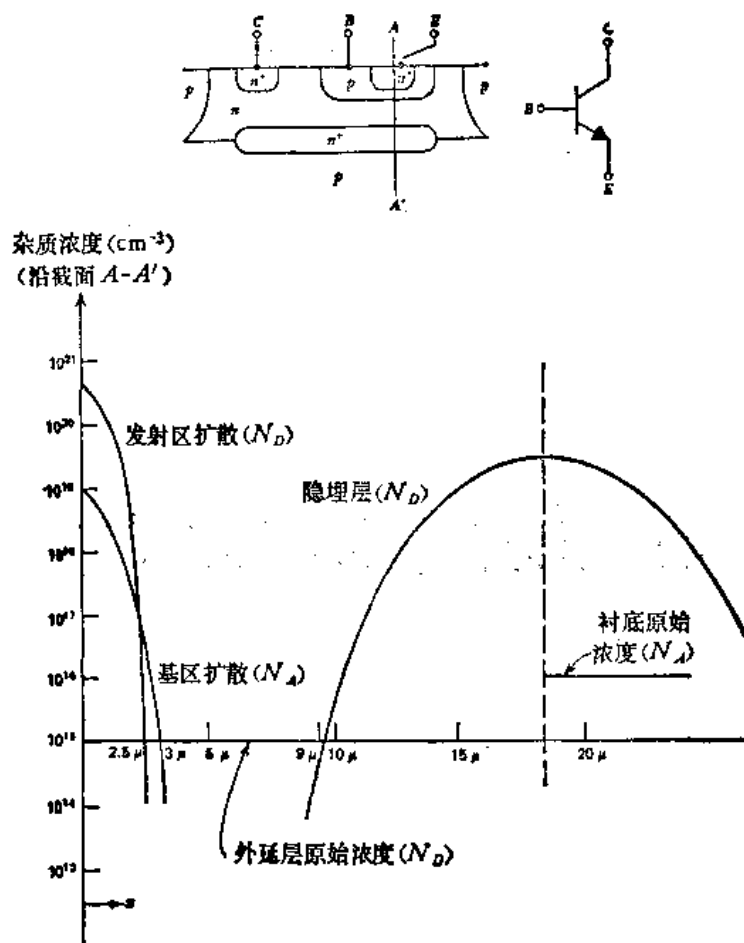


图 2.16 集成电路的 npn 管上典型的杂质浓度分布曲线

2.4 模拟集成电路中的有源器件

上一节所介绍的 IC 制造过程,是用以制造 npn 外延双扩散分立晶体管方法发展的结果,因此,这样过程当然能制出较高性能的双扩散 npn 晶体管。但是,在许多模拟电路中还需要 pnp 晶体管,这些 pnp 管也可以用标准的方法来制造,尽管这些器件的频率响应和电流增益性能比较差。在本节中,将探讨 npn、横向 pnp 以及衬底 pnp 管的结构及性能。

2.4.1 集成电路的 npn 晶体管

上一节介绍的集成电路 npn 管的结构,用平面图及剖面图示于图 2.17。在工作于正向作用区时,结构的唯一电气作用部分是直接位于发射区扩散层底下的基区部分,电流增益由它提供。结构的其余部分为晶体管的三个引线端提供顶部接点,并使该管与同一芯片上的其余器件进行电气隔离。从电的角度看,这些区域的主要影响在于贡献寄生电阻及寄生电容,它们必须包含在完整器件的小信号模型中,以便精确地表示其高频性能。

集成电路的设计同分立元件电路的设计之间重大的差别,在于 IC 设计者能够利用

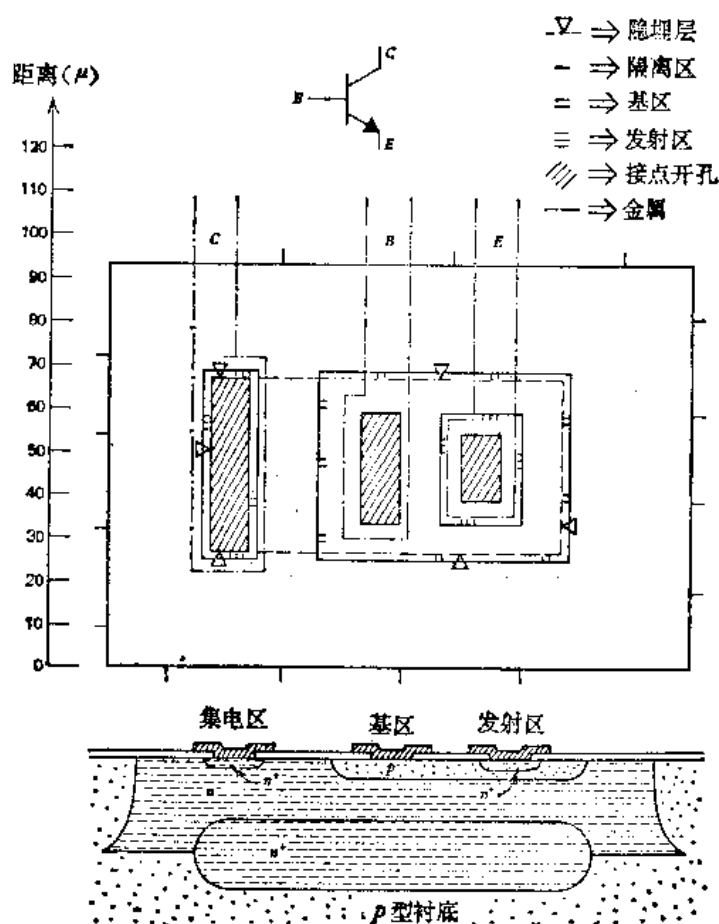


图 2.17 集成电路的 npn 管，各个掩模层的标记如图所示

器件的几何尺寸使它在具体电路条件的特定组合下成为最优的。因此，在一定程度上电路设计问题同器件设计问题已融为一体。例如，对于作为放大器输出级的晶体管，通常要求具有大的电流通过容量。采用较大几何尺寸的器件而不是使用标准尺寸就能得到这样的器件，这样的管子相当于许多标准的管子并联。但是，大的几何尺寸使它较之标准器件，具有更大的基-射、集-基及集-衬底电容，这在分析电路的频率响应时必须给以考虑。因此，电路设计者必须能够求出器件几何尺寸的变化对其性能的影响，并在器件的结构及掺杂水准已知的条件下计算重要的器件参数。以下通过计算图 2.17 所示的 npn 器件的模型参数，来说明这种方法。这种结构是外延层为 $5\Omega\text{-cm}$ 、 17μ 的电路上所采用的的典型的最小几何尺寸的器件。它的发射区扩散层为 $20\mu \times 25\mu$ 、基区扩散层为 $45\mu \times 60\mu$ 同时基区隔离距离为 25μ 。整个器件的尺寸为 $140\mu \times 95\mu$ ，为了减小外延层的电阻率和厚度，器件的几何尺寸可以更小些；基区隔离距离由隔离区的侧面扩散深度以及与基-集结、集-隔离区结有关的耗尽层深度所决定。

饱和电流 I_s 在第一章中，已把缓变结基区的晶体管饱和电流表示为

$$I_s = \frac{qA\bar{D}_n n_i^2}{Q_B} \quad (2.16)$$

式中 A 为射-基结面积， Q_B 为单位面积基区中杂质原子的总数， n_i 为本征载流子浓度， $\bar{D}_n$ 为晶体管基区中电子的有效扩散常数。 Q_B 的大小等于图 2.16 上基区范围内浓度曲线下面的面积。 Q_B 可以用图解法求出，但是，用实验方法在某一恒定集流下测出基-射电压

将最容易求出 Q_B 。将式(2.16)代入式(1.35),可得

$$\frac{Q_B}{D_n} = A \frac{qn_i^2}{I_C} \exp \frac{V_{BE}}{V_T} \quad (2.17)$$

因而可由该式求出 Q_B 。

例题 设某一试验晶体管的发射区面积为 $4\text{mil} \times 4\text{mil}$, 在集流为 $10\mu\text{A}$ 下测得基-射电压为 550mV 。如 $T = 300\text{K}$, 试求 Q_B 。

解 首先应该指出,器件的表面尺寸经常用 mil (密耳)表示,1 密耳等于千分之一英寸,所以 $1\text{mil} = 25.4\mu$ 。再从第一章中得出 $n_i = 1.5 \times 10^{10}\text{cm}^{-3}$ 。将它代入式(2.17),可得

$$\frac{Q_B}{D_n} = (4 \times 25.4 \times 10^{-4})^2 \frac{1.6 \times 10^{-19} \times 2.25 \times 10^{10}}{10^{-5}} e^{550/26} = 5.72 \times 10^{11}\text{cm}^{-2}$$

在基区常见的掺杂水准下,电子扩散常数 $\bar{D}_n$ 的近似值为

$$D_n = 13\text{cm}^2\text{s}^{-1}$$

所以,在本例题中

$$Q_B = 5.72 \times 10^{11} \times 13\text{cm}^{-1} = 7.4 \times 10^{12} \text{ 原子}/\text{cm}^2$$

应该指出, Q_B 同扩散后的浓度分布有关,不同类型的扩散过程 Q_B 值也不相等。一般说来,为了降低工作电压而采用的制造过程通常使用较薄的基区,因而 Q_B 值也较小。在使用正常的同一制造方法时,由于扩散过程的变动, Q 值可以相差一倍至二倍。 Q_B 值的大小具有重大意义,因为当射-基结面积已知时,通过 Q_B 便可求出任何器件结构的饱和电流 I_S 。

串联的基区电阻 r_{b1} 由于基区接点实际上同有效作用基区有一定距离,所以在接点同有效基区之间存在相当可观的串联欧姆电阻。这一电阻对器件的高频增益和噪声性能起重大影响。正如图 2.18a 所示,这一电阻包含两个部分。第一部分电阻 r_{b1} , 是基区接点至发射区扩散层边缘之间通路的电阻。第二部分电阻 r_{b2} , 是从发射区扩散层边缘算起,实际流过电流的这一部分基区的电阻。分量 r_{b1} 可在忽略边缘效应,并假定它就是图 2.18b 所示的矩形材料的电阻下求出。当基区薄层电阻为 $100\Omega/\square$, 而且典型尺寸如图 2.18b 所示时,可得电阻

$$r_{b1} = \frac{10\mu}{25\mu} 100\Omega = 40\Omega$$

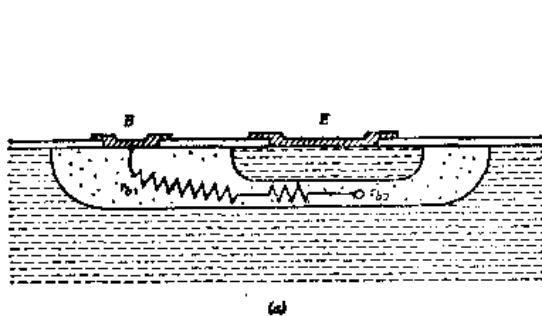


图 2.18 a npn 管的基区电阻分量

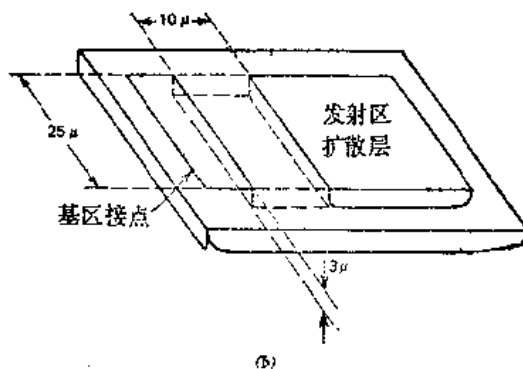


图 2.18 b 计算 r_{b1} 。通过计算图上矩形块的电阻便可求出电阻分量 r_{b1}

* 目前关于“基区电阻”、“基极电阻”，国内用法不尽一致，本书在涉及器件结构时使用“基区电阻”，在涉及电路时使用“基极电阻”。——译者注

r_{b2} 的计算由于以下因素而变得复杂。首先,因为基区电阻系沿着整个基区分布所以二维效应便是重要的,这样便无法用一个单独的电阻来模拟该区中的电流流动。其次,甚至在中等电流水准时,基区中的电流拥挤效应^[5]就已使从发射区往基区的载流子注入,大多数发生在发射区扩散层的边缘附近。在高电流水准时,基本上全部载流子注入都发生在边缘,因而 r_b 的有效值接近于 r_{b1} 。在这种情况下,直接位于发射区下面的这部分基区不参与晶体管的作用。对于几何尺寸如图 2.17 所示的 *npn* 管,在不同集流下 r_b 的变化曲线如图 2.19 所示。在设计低噪声以及(或者)高频晶体管时,低 r_b 是重要的,因而往往力图使靠近基区接点的发射区的周界变成最大。与此同时,必须使射-基结和集-基结保持小的结面积,以便使电容最小。因此在高频晶体管中,经常由许多窄条头组成发射区,而在这些窄条之间安排相应的基区接点。设计者能够容易地对这样器件的几何形状进行调整,足以作为例子说明半导体 IC 的结构具有很大灵活性。

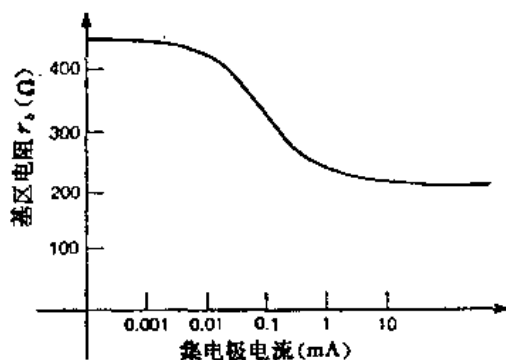


图 2.19 集成电路 *npn* 管,在不同集流下小信号基区有效电阻的变化曲线

串联的集电区电阻 r_c 。 无论用于高频电路还是用于低频电路,串联的集电区电阻都起重要作用,在这些场合下要求低的集-射饱和电压。由于集电区本身复杂的三维形状,使用手工分析只能获得集电区电阻的近似值。从图 2.20 可以看到该电阻系由三部分组成: 从发射区底下的集-基结往下至隐埋层之间的电阻 r_{c1} ; 从发射区底下到集电区接点底下之间的隐埋层电阻 r_{c2} ; 以及从隐埋层往上至集电区接点之间的电阻 r_{c3} 。把这三部分电阻相加,便可求出正向作用区中小信号串联集电区电阻。

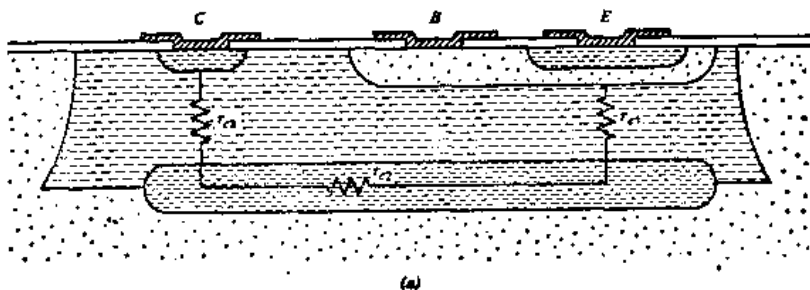


图 2.20a 集电区电阻 r_c 的组成

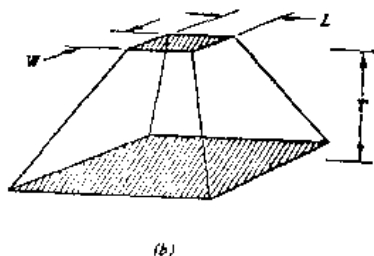


图 2.20b 用以计算集电区电阻的模型

例题 试求图 2.17 上晶体管的集电区电阻,设掺杂浓度分布如图 2.16 所示。

解 首先求 r_{c1} 。根据图 2.16, 在集-基结至隐埋层之间轻掺杂的外延层厚度为 6μ 。设集-基结为

零偏置,根据第一章讨论的结果,可知耗尽层约 1μ 厚。因此,基区下面不为耗尽层所占的外延层为 5μ 厚。

电阻 r_{ci} 的有效横截面面积,在隐埋层中的要比在集-基结上的大。在掩模板上,发射区的面积为 $20\mu \times 25\mu$,而隐埋层的面积为 $41\mu \times 85\mu$ 。由于隐埋层侧向扩散距离大约等于它往外扩散的距离,即约为 8μ ,故必须把这一距离加到每一边上,因而隐埋层的有效面积为 $57\mu \times 101\mu$ 。精确地计算三维区域的欧姆电阻,需要在较复杂的边界条件组下解该区域的拉普拉斯 (Laplace) 方程。因此,我们以图 2.20b 所示的上下底为平行矩形的截锥体作为该区域的模型,来近似地求该区域的电阻。在这些假设下,该区域的顶面和底面都是等位面,因此该区域的电流只能在垂直方向流动,这种结构的电阻可表示为

$$R = \frac{\rho T}{WL} \frac{\ln \frac{a}{b}}{a - b} \quad (2.18)$$

式中 T 为该区域的厚度;

ρ 为材料的电阻率;

W 、 L 分别为顶面矩形的宽度、长度;

a 为底面矩形同顶面矩形的宽度比;

b 为底面矩形同顶面矩形的长度比。

手算时直接应用该式,将得出不符合实际的低的电阻值,因为当底面矩形的面积远超过顶面矩形时,假定电流只作一维流动与实际情形严重不符。只有在锥形区的侧面同垂直面的夹角约在 60° 以下时,式 2.18 的结果才成立。当夹角超过 60° 时,由于顶面电极至底面电极边缘区域的电流通路长,所以电阻不能增大很多。因此,底部电极的尺寸必须或者按照隐埋层的边缘、或者按照发射区尺寸加上大约等于锥形区垂直方向厚度 T 的两倍左右的距离来确定,究竟按哪一种确定应视何者为小而定。在求 r_{ci} 时,

$$T = 5\mu = 5 \times 10^{-4} \text{cm}$$

$$\rho = 5\Omega \cdot \text{cm}$$

今假定发射区有效尺寸等于掩模板规定的尺寸加上每边约 2μ 的侧向扩散距离。因此

$$W = 20\mu + 4\mu = 24 \times 10^{-4} \text{cm}$$

$$L = 25\mu + 4\mu = 29 \times 10^{-4} \text{cm}$$

在这种情况下,隐埋层的各边比发射区边长还要多出距离 T 的两倍。以便把所有四侧的侧向扩散都考虑在内。这样,用于式(2.18)中的隐埋层实际尺寸为

$$W_{BL} = W + 2T = 24\mu + 10\mu = 34\mu$$

$$L_{BL} = L + 2T = 29\mu + 10\mu = 39\mu$$

而且

$$a = \frac{34\mu}{24\mu} = 1.42$$

$$b = \frac{39\mu}{29\mu} = 1.34$$

因此,根据式(2.18)可得

$$r_{ci} = \frac{(5)(5 \times 10^{-4})}{(24 \times 10^{-4})(29 \times 10^{-4})} (0.72) \Omega = 258 \Omega$$

其次求 r_{cs} , 并设隐埋层的薄层电阻为 $20\Omega/\square$ 。从发射区中心至集电区接点中心的扩散层距离为 62μ ,而隐埋层的宽度为 41μ 。故

$$r_{cs} = (20\Omega/\square) \left(\frac{L}{W} \right) = 20\Omega/\square \left(\frac{62\mu}{41\mu} \right) = 30\Omega$$

在这里没有考虑隐埋层的侧向扩散,因为隐埋层的欧姆电阻完全由实际扩散进入硅的杂质原子数目来

决定[见式(2.15)],故 r_{c1} 只由掩模板的尺寸和隐埋层的薄层电阻来决定。

最后求 r_{c3} 。集电区触点 n^+ 扩散层的尺寸,包含侧向扩散在内,等于 $18\mu \times 49\mu$ 。在图 2.16 上可看出,从隐埋层至 n^+ 扩散层的底面距离为 6.5μ ,所以在这种情况下 $T = 6.5\mu$ 。集电区 n^+ 扩散层的三个侧面都不面直基区,而往外扩散后的隐埋层延伸范围也仅超出 n^+ 扩散层 1μ ,因此,隐埋层的有效尺寸可按照隐埋层在这些侧向的实际边缘来确定。在面向基区的这一侧,隐埋层的有效边缘应按 n^+ 扩散层边缘加上 $2T$ 即 13μ 。所以,在求 r_{c3} 时隐埋层的有效尺寸为 $35\mu \times 57\mu$ 。利用式(2.18),可得

$$r_{c3} = \frac{(5)(6.5 \times 10^{-4})}{(18 \times 10^{-4})(49 \times 10^{-4})} 0.66 = 243\Omega$$

因此,集电区总电阻为

$$r_c = r_{c1} + r_{c2} + r_{c3} = 531\Omega$$

由于三种原因,这样器件的实测电阻值比以上求出的低些。第一,实际的电流流动是三维的,而我们把它近似地当作一维的。第二,在较大的集-基电压下,集-基耗尽层将进一步延伸入外延层,使 r_{c1} 减小。第三, r_c 值往往只对饱和器件才是重要的。饱和时,通过正偏置的集-基结使空穴注入到发射区下面的外延层,因而甚至在中等的电流水准下也可调制该区的电导率^[6]。因此,在饱和时测得的集电区电阻接近于 $(r_{c1} + r_{c2})$,大约等于 250 至 300 Ω 。所以,饱和时的 r_c 比正向作用区时的 r_c 小。

集-基电容 集-基电容就是包含结的平底部分和四周侧面在内的集-基结的电容。集-基结系通过把硼扩散进 n 型外延层而形成,今假定其杂质浓度为 10^{15} 原子/ cm^3 ^[3],故外延层的电阻率为 5 $\Omega\text{-cm}$ 。均匀掺杂的外延层意味着掺杂较 p 型扩散区轻,因此,可近似地把该结当作阶跃结,在阶跃结中耗尽层几乎占据整个外延层。在这种假设下,可以利用第一章中关于阶跃结(突变结)的讨论结果,为了使用方便把这样的关系绘成图 2.21 的列线图。这一列线图用曲线表示以下关系:

$$C_j = \sqrt{\frac{q\epsilon N_B}{2(\phi_0 + V_R)}} \quad (2.19)$$

式中 N_B 为外延层中掺杂浓度, V_R 为结上反偏置电压。

需要指出,图 2.21 的水平轴系表示结的总电压,它等于外加电压加上内建电压 ϕ_0 。

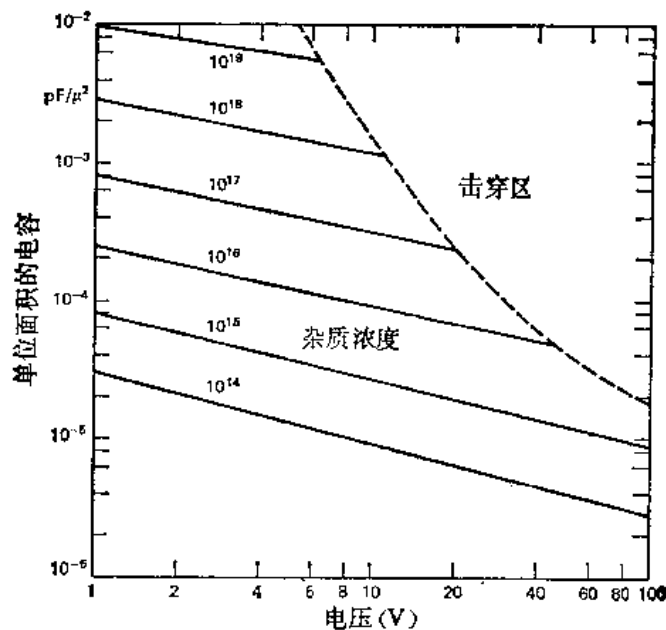


图 2.21 一个突变 pn 结的电容随所加电压和结的轻掺杂侧的掺杂浓度而变化的曲线^[14]

因此,在使用该曲线时必须计入内建电压. 在计算扩散结时也要考虑内建电压,但这时的内建电压实际上同扩散的浓度分布情况关系不大,故可假定对集-基结约为 0.55V, 对集-衬底结约为 0.52V, 对射-基结约为 0.7V.

例题 试求图 2.17 上器件的集-基电容.

解 从图 2.21 可求出零偏置时集-基结单位面积的电容,约等于 $10^{-4}\text{pF}/\mu^2$. 集-基结的总面积等于基区扩散层的底面积加上基区的侧面积. 根据图 2.17, 可得底面积

$$A_{\text{bottom}} = 60\mu \times 45\mu = 2700\mu^2$$

从图 2.16 可以看到,基区的边缘的形状接近于圆柱体的一角. 假定边缘区就是圆柱形,便可求出侧面积

$$A_{\text{sidewall}} = P \times d \times \frac{\pi}{2}$$

式中 P 为基区的周长;

d 为基区扩散层的深度.

因此,可得

$$A_{\text{sidewall}} = 3\mu \times (60 + 60 + 45 + 45) \times \frac{\pi}{2} = 989\mu^2$$

所以,总电容

$$C_{\mu 0} = (A_{\text{bottom}} + A_{\text{sidewall}})(10^{-4}\text{pF}/\mu^2) = 0.36\text{pF}$$

集-衬底电容 集-衬底电容由三部分组成: 隐埋层同衬底之间的结电容; 隔离区扩散层侧面的电容; 以及外延层同衬底之间的结电容. 由于衬底的杂质浓度约为 10^{16}cm^{-3} , 故比外延层掺杂重, 因此在计算侧面电容及外延层-衬底电容时, 可假定该结为单侧阶跃结而外延层就是轻掺杂侧. 在这种假定下, 这些区域的单位面积电容同集-基结上的一样.

例题 试求图 2.17 上标准器件的集-衬底电容.

解 集-衬底侧面面积为

$$A_{\text{sidewall}} = (17\mu)(140\mu + 140\mu + 95\mu + 95\mu) \left(\frac{\pi}{2}\right) = 12550\mu^2$$

假定隐埋层的实际面积包括由掩模板确定的如图 2.17 所示的面积 $41\mu \times 85\mu$, 再加上每边侧扩散 8μ . 这样, 总面积便等于 $57\mu \times 101\mu$. 外延层同衬底之间的结面积, 等于隔离区的总面积减去隐埋层的总面积

$$A_{\text{epi-substrate}} = (140\mu \times 95\mu) - (57\mu \times 101\mu) = 7543\mu^2$$

采用单位面积的电容为 $10^{-4}\text{pF}/\mu^2$, 便可求出侧面电容和外延层-衬底结电容分别为

$$C_{\text{cs}}(\text{侧面}) = (12550\mu^2)(10^{-4}\text{pF}/\mu^2) = 1.2\text{pF}$$

$$C_{\text{cs}}(\text{外延层-衬底}) = (7543\mu^2)(10^{-4}\text{pF}/\mu^2) = 0.75\text{pF}$$

对于隐埋层和衬底之间的结, 衬底是结的轻掺杂侧. 假定衬底的掺杂水准为 10^{16} 原子/ cm^3 , 而且内建电压为 0.52V, 由此可查得零偏置时单位面积电容为 $3.3 \times 10^{-4}\text{pF}/\mu^2$. 隐埋层的面积为

$$A_{\text{BL}} = 57\mu \times 101\mu = 5757\mu^2$$

因此, 零偏置时隐埋层同衬底之间的结电容为

$$C_{\text{cs}}(\text{BL}) = (5757\mu^2)(3.3 \times 10^{-4}\text{pF}/\mu^2) = 1.89\text{pF}$$

故零偏置时集-衬底总电容

$$C_{\text{cs}} = 1.2\text{pF} + 0.75\text{pF} + 1.89\text{pF} = 3.84\text{pF}$$

射-基电容 晶体管射-基结的掺杂浓度分布使它不能近似地看作阶跃结, 因为结的

参 数	典型值, 5 Ω -cm, 17 μ 外延层, 44V 器件	典型值, 1 Ω -cm, 10 μ 外延层, 20V 器件
β_F	200	200
β_R	2	2
V_A	130V	90V
η	2×10^{-4}	2.8×10^{-4}
I_S	5×10^{-15} A	1.5×10^{-15} A
I_{CO}	10^{-10} A	10^{-10} A
BV_{CEO}	50V	25V
BV_{CBO}	90V	50V
BV_{EBO}	7V	7V
τ_F	0.35ns	0.25ns
β_0	200	150
r_b	200 Ω	200 Ω
r_c (饱和时)	200 Ω	75 Ω
r_{ex}	2 Ω	2 Ω
基-射结 $\left\{ \begin{array}{l} C_{jso} \\ \phi_0 \\ n \end{array} \right.$	$\left\{ \begin{array}{l} 1\text{pF} \\ 0.7\text{V} \\ 0.33 \end{array} \right.$	$\left\{ \begin{array}{l} 1.3\text{pF} \\ 0.7\text{V} \\ 0.33 \end{array} \right.$
基-集结 $\left\{ \begin{array}{l} C_{\mu 0} \\ \phi_0 \\ n \end{array} \right.$	$\left\{ \begin{array}{l} 0.3\text{pF} \\ 0.55\text{V} \\ 0.5 \end{array} \right.$	$\left\{ \begin{array}{l} 0.6\text{pF} \\ 0.6\text{V} \\ 0.5 \end{array} \right.$
集-衬底结 $\left\{ \begin{array}{l} C_{cs0} \\ \phi_0 \\ n \end{array} \right.$	$\left\{ \begin{array}{l} 3\text{pF} \\ 0.52\text{V} \\ 0.5 \end{array} \right.$	$\left\{ \begin{array}{l} 3\text{pF} \\ 0.58\text{V} \\ 0.5 \end{array} \right.$

图 2.22 集成电路 npn 管的典型参数。厚外延层的器件是在 44V 电源电压下工作的电路中所使用的典型器件,而薄外延层的器件约可在 20V 以下工作。虽然薄外延层器件的几何尺寸较小,但由于外延层掺杂较重,故集-基电容反而较大。由于基区较浅,因而在射-基结处的基区掺杂水准较高,所以射-基电容也较大

两侧浓度分布都以较复杂的方式随距离而变化。而且,单位面积的侧面电容不是常量,而是随着离开表面的距离不同而改变,因为基区掺杂浓度随距离而改变。通过数值解法可以精确地求出这一电容;但是,把该结当作突变结并把基区在结边缘的杂质浓度当作掺杂较轻侧的杂质浓度,按照突变结的电容计算方法便能以一阶近似求出该电容。侧面电容予以忽略。

例题 试求图 2.17 上标准器件的零偏置时射-基结电容。

解 首先,求基区上靠近发射区边缘处的杂质浓度。从图 2.16 可以看出,该浓度约等于 10^{17} 原子/ cm^3 。再根据图 2.17 的列线图,按突变结求出零偏置时单位面积电容为 $10^{-3}\text{pF}/\mu^2$ 。由于射-基结底面部分的面积等于 $25 \times 20\mu^2$,故底面的电容

$$C_{\text{bottom}} = (500\mu^2)(10^{-3}\text{pF}/\mu^2) = 0.5\text{pF}$$

再假定边缘区为圆柱形的横截面,则可求得侧面积

$$A_{\text{sidewall}} = 2(25\mu + 20\mu)(\pi/2)(2.5\mu) = 353\mu^2$$

假定侧面的单位面积电容近似地与底面的一样,则侧面电容

$$C_{\text{sidewall}} = (353\mu^2)(10^{-3}\text{pF}/\mu^2) = 0.35\text{pF}$$

故得射-基结的总电容

$$C_{jso} = 0.85\text{pF}$$

电流增益 正如第一章中所介绍的,晶体管的电流增益取决于基区中少数载流子的

寿命,它将影响基区的传送系数,此外还取决于发射区中载流子的扩散长度,它将影响发射区效率。在模拟 IC 工作过程中,基区少数载流子的寿命足够长,所以基区传递系数不是 npn 晶体管正向电流增益的限制因素。由于发射区用磷重掺杂,该区中少数载流子的寿命被缩短,而且电流增益主要受发射区效率限制^[7]。由于掺杂的水准、因而载流子寿命,在发射区不同距离处不一样,因此计算 npn 管的发射区效率是困难的,所以必须使用实测的参数。这类器件室温时的电流增益典型值位于 200 至 1000 范围。电流增益将随着温度降低而减小,在摄氏 -55 度时通常为室温时的 0.5 至 0.75。

npn 器件各种参数的小结 图 2.17 上器件的各种参数的典型组合见图 2.22。这种晶体管的几何尺寸是可以在 40V 电源电压下工作的电路中使用的典型尺寸。在工作电压较低时,可用较薄的外延层,所以可用较小的器件几何尺寸。图 2.22 中还列举了,由 $1\Omega\text{-cm}$ 而且厚 10μ 的外延层制成的器件所具有的各种典型参数值。这样的器件要小得多,所以集-射击穿电压大约为 25V。

2.4.2 集成电路的 pnp 晶体管

如前所述,集成电路双极型器件的制造过程,是制造双扩散外延 npn 管方法的自然发展,因此,这一套工艺当然可以生产高性能的 npn 管。但是,用同样方法就难以生产类似性能的 pnp 管,所以在最初的模拟集成电路中不使用 pnp 管。由于缺乏互补器件用于偏置、电平移动以及作为放大器各级中的负载器件,给模拟电路所能达到的性能造成严重的限制,因而促使开发某些能用标准 IC 制造工艺同时生产的 pnp 晶体管结构。由于这类器件利用轻掺杂的 n 型外延层作为管子的基区,所以在频率响应以及大电流性能方面通常不及 npn 器件,但是它们仍是非常有用的。本节将讨论横向 pnp 管和衬底 pnp 管的结构

横向 pnp 晶体管 典型的横向 pnp 管结构见图 2.23a^[8]。它的发射区和集电区是在形成 npn 管基区的同一次扩散中形成的。集电区是一个围绕发射区的 p 型环,而基区接点则置于环形集电区外面的 n 型外延层中。跨越基区的少数载流子流动情况见图 2.23b。空穴从发射区注入,以平行于表面的流动方向跨越 n 型基区,理想地认为在抵达基区接点前便为 p 型集电区所收集。因此,管子的作用是横向的而不象 npn 管时那样是纵向的。结构上的重大缺点就是基区的掺杂比集电区轻。结果,集-基耗尽层几乎延伸进整个基区。因而必须加宽基区,以便在使用最大集-射电压时耗尽层仍不会抵达发射区。在典型的模拟 IC 工作过程中,当集-射电压在 40V 左右时耗尽层的宽度为 6 至 8μ 。因此,这类器件的最小基区宽度约为 8μ ,根据式(1.99)可求出最小基区渡越时间

$$\tau_F = \frac{W_B^2}{2D_p} \quad (2.20)$$

在式(2.20)中采用 $W_B = 8\mu$ 及 $D_p = 10\text{cm}^2/\text{s}$ (对于空穴),可得

$$\tau_F = 32\text{ns}$$

它相当于最高 f_T 为 5MHz,这一指标只达到典型 npn 管的百分之一。

横向 pnp 管的电流增益由于一些原因因而较小。首先,从发射区注入的少数载流子(空穴)在作横向流动的同时还往下流动,其中一些被衬底所收集,因为衬底起寄生的纵向

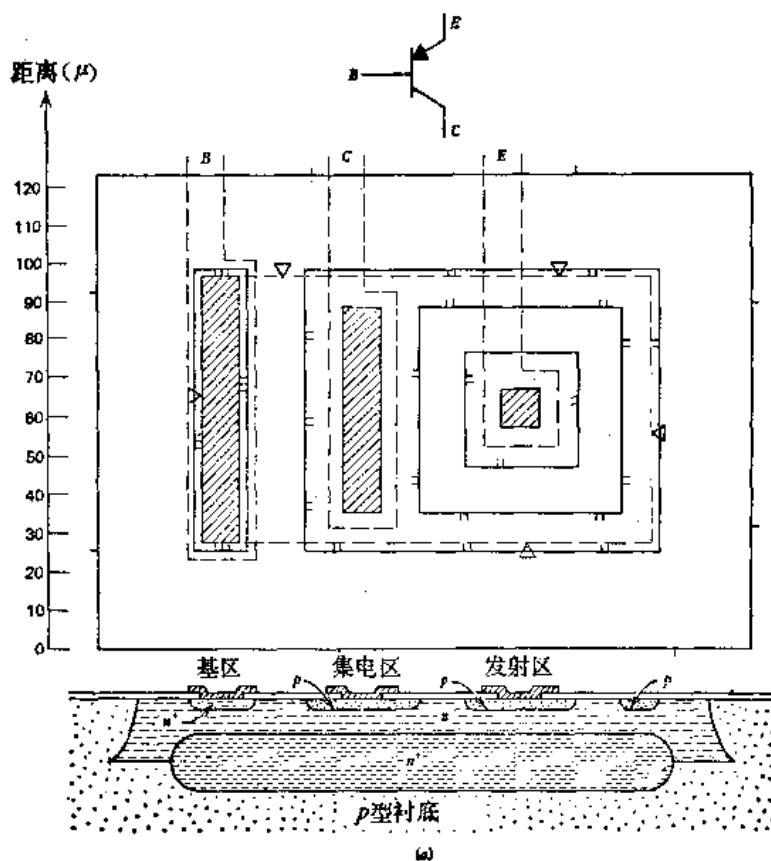


图 2.23a 横向 pnp 管结构

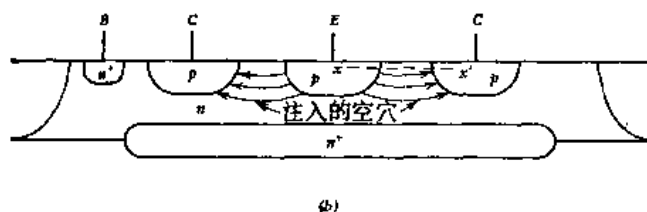


图 2.23b 在横向 pnp 管中的少数载流子的流动

pnp 管的集电区作用。尽管隐埋层削弱这一方向的电场、抑制了这一过程,但寄生纵向管的作用仍然在一定程度上使 β_F 减小。其次, pnp 管的发射区掺杂不象 npn 管那样重,所以根据式 (1.51b) 所得出的发射区注入效率,对 pnp 管来说不是最佳的。最后,横向 pnp 管宽的基区既降低了发射区注入效率,又使式 (1.51a) 所给出的传送系数减小。

由于使用轻掺杂的基区所造成的另一个缺点,就是在增大集流时由于高水准的注入,使器件的电流增益非常迅速地跌落。在正向作用区中,横向 pnp 管基区内少数载流子的分布,见图 2.24。根据式(1.32),可以求得单位横截面面积上的集流

$$J_p = qD_p \frac{p_s(0)}{W_B} \quad (2.21)$$

转换该式,便可求出靠近发射区边缘的基区处少数载流子浓度

$$p_s(0) = \frac{J_p W_B}{qD_p} \quad (2.22)$$

只要该浓度比基区中多数载流子浓度小得多,就一直存在低水准的注入条件,而且基区少

数载流子的寿命保持不变。可是,当少数载流子浓度变得同多数载流子浓度差不多时,多数载流子浓度必须增加以便使基区中电荷保持中性,在这种情况下由于两种原因使 β_F 减小。

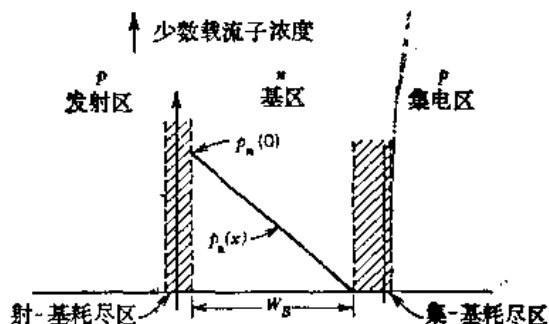


图2.24 在正向作用区中,横向 pnp 管基区内少数载流子的分布,它是沿图2.23b上截面 $x-x'$ 的分布

首先,因为多数载流子数目的增加将引起复合,所以基区中的少数载流子有效寿命减小。这样,由式(1.51a)所给出的基区传送系数随之减小。其次,增加多数载流子的浓度意味着基区中掺杂浓度的明显增加。这使式(1.51b)所给出的发射区注入效率因而降低。这两种机理虽然在 npn 管中也存在,但由于 npn 管的基区掺杂浓度较高,所以只有在更高的电流水准下才发生。

通过使式(2.22)所求出的少数载流子浓度,等于与其平衡的多数载流子浓度,即

$$\frac{I_F W_B}{q D_F} = n_n \approx N_D \quad (2.23)$$

便可求出一个横向 pnp 管中开始起重大影响的集电极电流。

在式(2.1)中已经用 N_D 代替 n_n , 而 N_D 则是 pnp 基区 (npn 集电区) 的掺杂浓度。根据式(2.23),便可求出 pnp 管开始高水准注入时的集电极电流

$$I_C = \frac{q A N_D D_F}{W_B} \quad (2.24)$$

式中 A 为射-基结的有效面积,必须指出,这一电流直接同晶体管中基区的掺杂浓度有关,而横向 pnp 管中这一浓度又是非常低的,因此开始使 β_F 跌落的集电极电流密度也是很小的。

例题 试求图2.23a上 pnp 管,开始使电流增益跌落的集电极电流。

解 发射区的有效横截面面积 A 就是发射区的侧面面积,它等于 p 型扩散层深度乘以发射区的周长,再乘以 $\pi/2$,

$$A = (3\mu)(30\mu + 30\mu + 30\mu + 30\mu) \left(\frac{\pi}{2}\right) = 565\mu^2 = 5.6 \times 10^{-4} \text{cm}^2$$

对于电阻率为 $5\Omega\text{-cm}$ 的外延层,多数载流子的浓度为 10^{18} 原子/ cm^3 。此外,假定 $W_B = 8\mu$ 、 $D_F = 10\text{cm}^2/\text{s}$ 。将上述数据代入式(2.24),使得

$$I_C = 5.6 \times 10^{-4} \times 1.6 \times 10^{-19} \times 10^{18} \times 10 \frac{1}{8 \times 10^{-4}} A = 11.2\mu A$$

对于图2.23a所示的典型的横向 pnp 管,在低电流时 β 大约为30至50,而当集电极电流为几十微安时电流增益便开始减小,当集电极电流为 1mA 时它已经跌落到比10还小。横向 pnp 管的各参数的典型组合,见图2.25。需要指出,在横向 pnp 管中,衬底结电容系出现于基区和衬底之间。

衬底 pnp 晶体管 横向 pnp 管大电流的性能差,原因之一在于发射区的有效横截面面积较小,这是由于注入的横向性质所造成的。 pnp 管的通常用途是作为B类的输出级,这时,器件在集电极电流为 10mA 左右的条件下工作。设计一个这样用途的横向 pnp 管,需要很大的芯片面积,所以在这种用途中经常使用另一种结构,用衬底本身代替扩散

参 数	典型值, $5\Omega\text{-cm}$, 17μ 外延层, 44V 器件	典型值, $1\Omega\text{-cm}$, 10μ 外延层, 20V 器件
β_F	50	20
β_R	4	2
V_A	50V	50V
η	5×10^{-4}	5×10^{-4}
I_S	$2 \times 10^{-15}\text{A}$	$2 \times 10^{-15}\text{A}$
I_{CO}	10^{-10}A	$5 \times 10^{-9}\text{A}$
BV_{CEO}	60V	30V
BV_{CBO}	90V	50V
BV_{EBO}	90V	50V
τ_F	30ns	20ns
β_0	50	20
r_b	300 Ω	150 Ω
r_c	100 Ω	75 Ω
r_{ex}	10 Ω	10 Ω
基-射结	C_{je0}	0.3pF
	ϕ_0	0.55V
	n	0.5
基-集结	$C_{\mu 0}$	1pF
	ϕ_0	0.55V
	n	0.5
基-衬底结	C_{b10}	3pF
	ϕ_0	0.52V
	n	0.5

图 2.25 横向 pnp 晶体管的典型参数

形成的 p 型区作为集电区。这样的衬底 pnp 晶体管见图 2.26a。这种衬底 pnp 管具有特殊的几何形状,它的 p 型发射区扩散层是一个中间有矩形孔的矩形。在进行 npn 管的发射区扩散同时,在矩形孔内形成 n^+ 区作为 n 型基区的接点。由于基区材料是轻掺杂的,所以如果基区接点离开基区有效作用区域较远,则串联基区电阻可以变得很大。在这种特殊结构中,可以把 n^+ 基区接点扩散层制成同 p 型发射区扩散层相接触,以便使低电阻的基区接点扩散层尽可能靠近有效作用基区。在衬底 pnp 管的结构中,这样做法的唯一缺点就是射-基击穿电压降低到 7V 左右。如果需要较高的射-基击穿电压,则 p 型发射区扩散层必须离开 n^+ 基区触点扩散层约 10—15 μ 。衬底 pnp 管几何形状的许多特点,见图 2.26a。

在正向作用区中少数载流子的流动,示于图 2.26b。这种器件的主要优点在于电流的流动是纵向的,此外在器件的整体尺寸相同时,发射区的有效横截面面积远大于横向 pnp 管的相应面积。但是,这种器件只能用于射极跟随器组态,因为从电的角度看,集电区就是衬底,它必须同电路中最负的电位相连接。除了较好的电流处理能力外,衬底 pnp 管的各种性能同横向 pnp 管类似,因为这两种管子的基区宽度类似。在设计衬底 pnp 管结构时,一个重要的问题就是集电极电流要在 p 型衬底区流过,而该处通常具有较高的电阻率。因此,除非精心地提供一个电阻足够低的集电极电流通路外,就会造成一个大的串联集电区电阻。这种大电阻会在两个方面降低器件的性能。首先,在 pnp 管中的大集

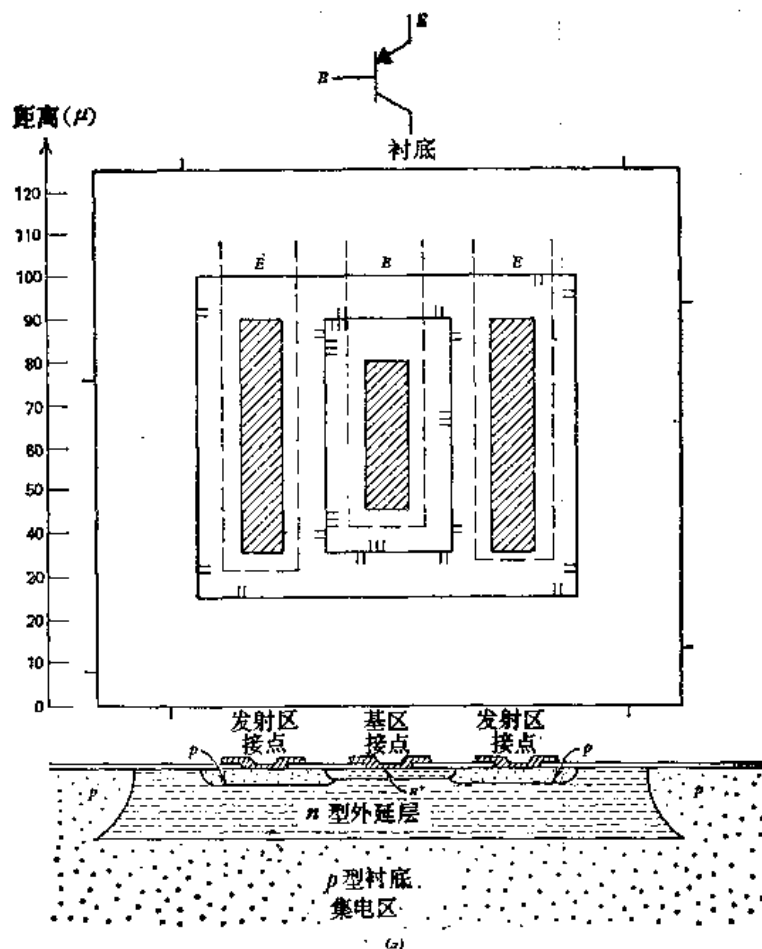


图 2.26a 衬底 pnp 管结构

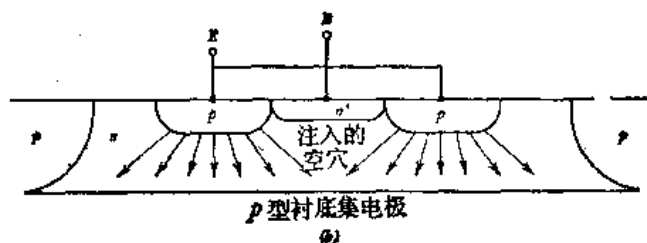


图 2.26b 衬底 pnp 管中的少数载流子的流动

电极电流会在衬底区本身造成足够大的电压降,使得电路内另一个衬底-外延层结能够变成正偏置。这通常会给电路的性能造成灾难性的影响。其次,正如第七章将要介绍的,大的串联集电区电阻会通过 Miller 效应,使 pnp 管中集-基结电容的影响得到倍增。为了尽可能减轻这些影响,通常通过镀膜使集电区接点置于隔离区扩散层上,而隔离区则同衬底 pnp 管的衬底本身紧挨着。对于大电流的器件,围绕着器件一圈,制成这种隔离区扩散层接点,以便尽可能地扩大它。图 2.27 总结了典型的衬底 pnp 管的各种性能。对于典型的 npn 管、横向 pnp 管以及衬底 pnp 管,电流增益同集电极电流的关系,见图 2.28。在所有三种器件中,都可看到低电流时 β 减小,这是由于基-射耗尽区中复合所造成的,并已在 1.3.5 节中介绍过。

参 数	典型值, 5Ω-cm, 17μ 外延层, 44V 器件 5100μ ² 发射区面积	典型值, 1Ω-cm, 10μ 外延层, 20V 器件 5100μ ² 发射区面积
β_F	50	30
β_R	4	2
V_A	50V	30V
η	5×10^{-4}	9×10^{-4}
I_S	10^{-14} A	10^{-14} A
I_{CO}	2×10^{-10} A	2×10^{-10} A
BV_{CEO}	60V	30V
BV_{CBO}	90V	50V
BV_{ERO}	7V 或 90V	7V 或 50V
τ_F	20ns	14ns
β_0	50	30
r_b	150Ω	50Ω
r_c	50Ω	50Ω
r_{ex}	2Ω	2Ω
基-射结 $\left\{ \begin{array}{l} C_{je0} \\ \phi_0 \\ n \end{array} \right.$	$\left\{ \begin{array}{l} 0.5\text{pF} \\ 0.55\text{V} \\ 0.5 \end{array} \right.$	$\left\{ \begin{array}{l} 1\text{pF} \\ 0.58\text{V} \\ 0.5 \end{array} \right.$
基-集结 $\left\{ \begin{array}{l} C_{\mu 0} \\ \phi_0 \\ n \end{array} \right.$	$\left\{ \begin{array}{l} 2\text{pF} \\ 0.52\text{V} \\ 0.5 \end{array} \right.$	$\left\{ \begin{array}{l} 3\text{pF} \\ 0.5\text{V} \\ 0.5 \end{array} \right.$

图 2.27 发射区面积为 5100μ² 的衬底 pnp 管, 典型的器件参数

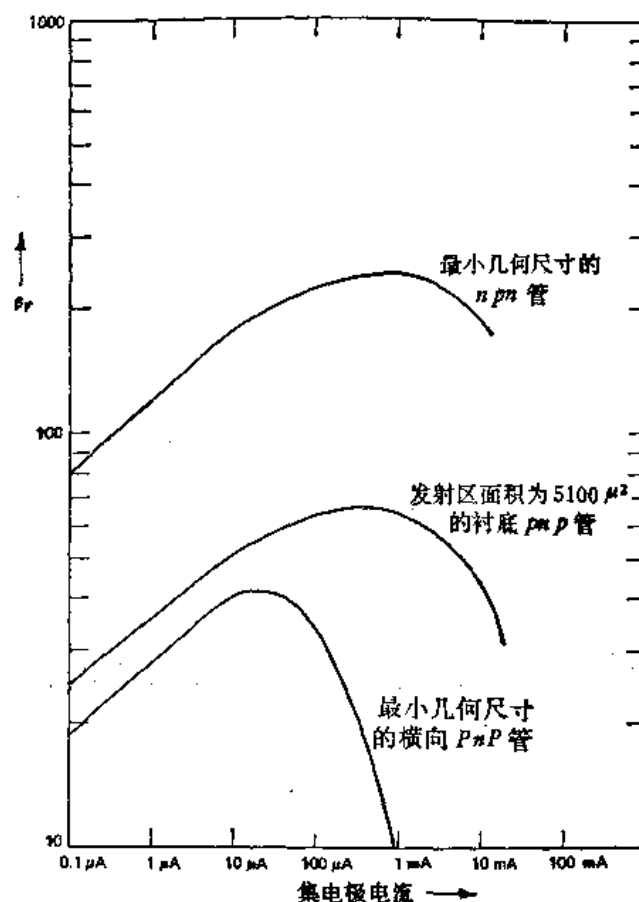


图 2.28 对于典型几何尺寸的横向 pnp 管、衬底 pnp 管以及 npn 管, 电流增益随集电极电流而变化的曲线

2.5 模拟集成电路中的无源元件

在本节中,将介绍对集成电路设计者有用的,用以实现电阻和电容的结构。电阻结构包括基区扩散的、发射区扩散的、夹断的、外延的、以及夹断外延的电阻。电容结构包括 MOS 和结电容器。在半导体集成电路工艺中,还不能制造电感。其他电阻的制造工艺,如制造薄膜电阻,将在下一节中介绍。

2.5.1 扩散的电阻

在本章的 2.2 节中,计算过扩散层的薄层电阻。集成电路的电阻,通常利用 IC 生产过程中形成的一层扩散层来构成,在某些情况下利用二层扩散层一起构成。可用作电阻的扩散层和外延层有:基区扩散层、发射区扩散层、外延层、晶体管的有效基区层、以及在基区扩散层同 p 型衬底之间夹断的外延层。选择哪一层来制造电阻,通常取决于所需要的电阻阻值、允许误差和温度系数。

基区和发射区扩散电阻 典型的基区扩散电阻的结构,见图 2.29。电阻是在进行 npn 管 p 型基区扩散的同时制成的,并安排在分开的隔离岛上。电阻所在的外延层偏置方式,必须使得电阻同外延层之间的 pn 结永远是反偏置。因此,在 n 型外延层的隔离岛上制成一个接点,如图 2.29 所示,这一接点或者同电位最正的电阻端点连接,或者接到比

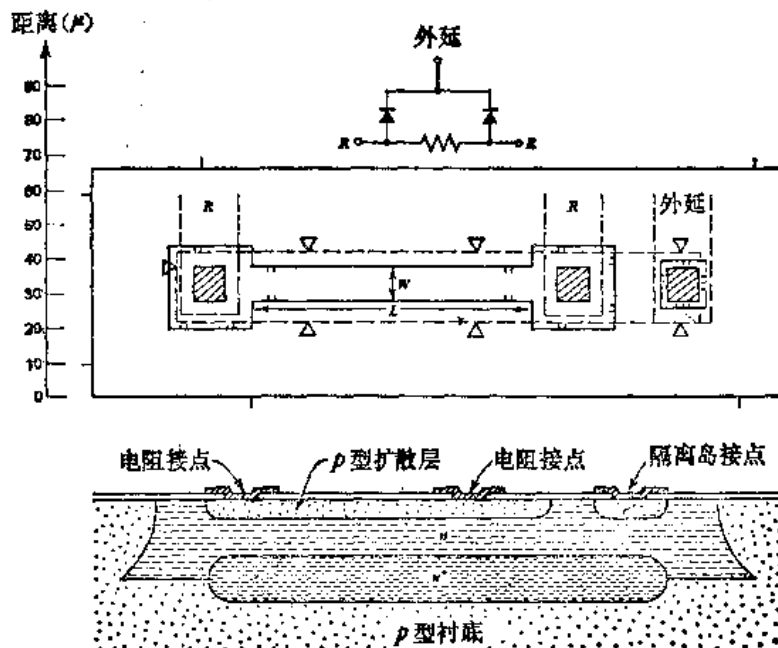


图 2.29 基区扩散电阻的结构

所有电阻端点都正的电位上。这一接点同电阻之间的结贡献一个寄生电容,该电容位于电阻同外延层之间并沿着电阻长度分布。在大多数的使用情况下,这一寄生电容可用两个分开的集总电容来等效,电阻的两端各放上一个,如图 2.30 所示。

图 2.29 所示的电阻结构的阻值为

$$R = \frac{L}{W} R_{\square} \quad (2.10)$$

式中 L 为电阻长度、 W 为电阻宽度。基区薄层电阻 $R_{\square}$ 位于 100 至 $200\Omega/\square$ 范围内,所以阻值在 50Ω 至 $50k\Omega$ 范围内的电阻,实际上采用基区扩散电阻。在电阻每一端由于“引线头”而贡献的阻值可占相当比重,特别在 L/W 值小时。为了使欧姆接点隔开,需要在电阻的端点上制成引线头。

尽可能缩小芯片面积是一个重要的目标,所以应当使电阻条宽尽量减小,但由于光刻水平的限制,实际最小宽度被限制在 5μ 左右。通过使用较宽的几何尺寸,可以减小阻值的误差,并使两个相等电阻的匹配精度得以提高。但是,在基区薄层电阻和电阻阻值一定的情况下,电阻占用的芯片面积随阻值的增加系与它的宽度的平方成比例。由于 L/W 的比值为常值,故从式(2.10)便可得出这样结论。

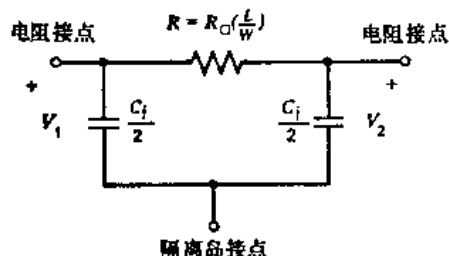


图 2.30 基区扩散电阻的集总模型

例题 试求基区扩散电阻的阻值和寄生电容,电阻的结构如图 2.29 所示。设基区薄层电阻为 $100\Omega/\square$, 外延层的电阻率为 $2.5\Omega\cdot\text{cm}$, 引线头的影响可以忽略不计。

解 阻值简单地为

$$R = 100\Omega/\square \left(\frac{100\mu}{10\mu} \right) = 1k\Omega$$

电容的大小等于电阻总面积乘上单位面积的电容。电阻本身的面积

$$A_1 = (10\mu)(100\mu) = 1000\mu^2$$

引线头的面积

$$A_2 = 2(30\mu \times 30\mu) = 1800\mu^2$$

根据图 2.21 数据,可得零偏置时的总电容

$$C_{j0} = (10^{-4}\text{pF}/\mu^2)(2800\mu^2) = 0.28\text{pF}$$

在一阶近似时,可以把它平分为二,电阻两端各放一个。应该指出,随着加在外延隔离岛上引线头的电压不同,这一电容是会改变的。

发射区扩散电阻制造时所用的几何尺寸,同基区扩散电阻类似,但发射区扩散用以制造精确的电阻。由于发射区扩散层的薄层电阻落在 2 至 $10\Omega/\square$ 范围,所以这类电阻最好用于需要非常低阻值的场合。实际上,它们被广泛地用在铝镀膜下面,简便地造成集成电路的交叉互连。寄生电容可按基区扩散时所用的类似方法来计算。但是,发射区扩散电阻及基区扩散电阻同温度的关系是不同的,所以这两种电阻是不随温度变化的。

基区沟道电阻 第三种可以作为电阻的扩散层,就是 $n\text{pn}$ 管中形成有效作用基区的扩散层。这一扩散层在 n^+ 发射区和 n 型集电区之间被“夹紧”而形成沟道,故称为沟道电阻。通常通过把电阻的最正端连到 n 型区,使射-基结和集-基结反偏置,可把该层作电的隔离。典型沟道电阻的结构见图 2.31; 将 n^+ 扩散层重叠在 p 扩散层上面,以便使 n^+ 区同 n 型外延区连接在一起。它的薄层电阻位于 5 至 $15k\Omega/\square$ 范围,所以这类电阻可制成非常大阻值的电阻。遗憾的是,同一过程制造出来的电阻,阻值的波动就象晶体管的 Q_{β} 那样,大约为 $\pm 50\%$ 。而且,由于制造电阻的材料本身掺杂较轻,所以阻值随温度的变化较大。另一重大的缺点,就是加在电阻两端的最大电压被限制在 6V 左右,因为它受

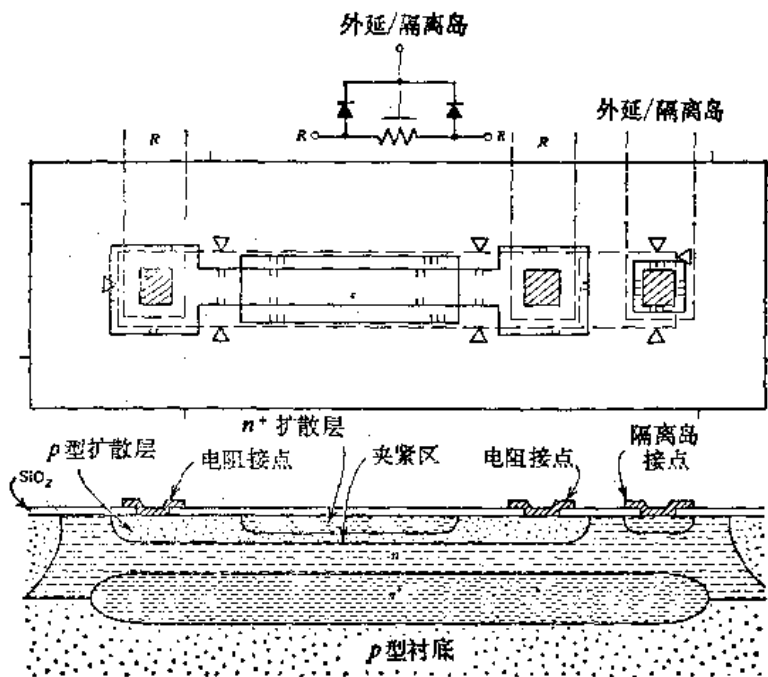


图 2.31 沟道电阻结构

发射区的顶部扩散层同基区扩散层之间的击穿电压所限制。但是，在大的阻值误差和低的击穿电压不成为重大缺点的场合，这类电阻仍可获得广泛的应用。

2.5.2 外延及外延沟道电阻

对于通过高值电阻直接从电源电压获得小偏置电流的电路，沟道电阻由于工作电压低而无法使用。外延层本身的薄层电阻比基区扩散层的大得多，所以对于这种用途，经常利用外延层作为电阻。例如，对于 17μ 厚、 $5\Omega\text{-cm}$ 的外延层，可按式 (2.11) 求出其薄层电阻

$$R_{\square} = \frac{\rho_{FP1}}{T} = \frac{5\Omega\text{-cm}}{(17\mu) \times (10^{-4}\text{cm}/\mu)} = 2.9\text{k}\Omega/\square \quad (2.25)$$

利用图 2.32 所示的结构型式，可用小的面积制成高值电阻。此外，由于电阻本身掺杂轻，所以电阻具有较大的温度系数。通过在外延电阻上面放置 p 型基区扩散层，如图 2.32 所示，可以获得更大一些的薄层电阻。这种结构实际上和 FET 结的作用一样，它的 p 型栅极系同衬底连接。而夹断电压则由外延层的厚度及掺杂浓度所决定。在外延层厚度为 17μ 、电阻率为 $5\Omega\text{-cm}$ 、且基区深度为 3μ 时，根据式 (1.151) 但把 N_D 和 N_A 对换，同时假定 $N_D \ll N_A$ ，则得夹断电压

$$V_p = \left(a^2 \frac{qN_D}{2e} - \phi_0 \right) = 38\text{V} \quad (2.26)$$

如果电源电压大于这一夹断电压，则把这种电阻作为偏置元件时，这种结构能够提供偏置电流与电源电流无关的量度。可是，JFET 的 I_{DSS} 对制造过程的波动是敏感的。

不同扩散及沟道电阻结构的各种性能，列举于图 2.33 中。

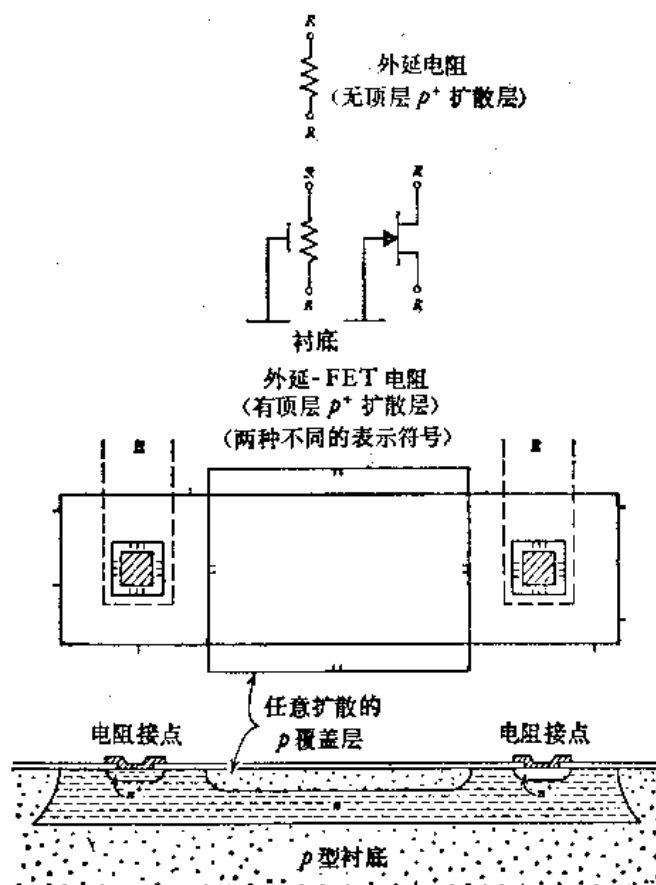


图 2.32 外延电阻结构, p 型覆盖层为任意扩散, 通过它形成外延沟道电阻

电阻类型	薄层电阻 ($\Omega/\square$)	绝对误差(%)	匹配后的误差(%)	温度系数
基区扩散	100—200	± 20	± 2 (5μ 宽) ± 0.2 (50μ 宽)	+ 1500 至 + 2000 ppm/ $^{\circ}\text{C}$
发射区扩散	2—10	± 20	± 2	+ 600 ppm/ $^{\circ}\text{C}$
离子注入	100—1000	± 3	± 2 (5μ 宽) ± 0.15 (50μ 宽)	可以控制 达 ± 100 ppm/ $^{\circ}\text{C}$
基区沟道	2k—10k	± 50	± 10	+ 2500 ppm/ $^{\circ}\text{C}$
外延	2k—5k	± 30	± 5	+ 3000 ppm/ $^{\circ}\text{C}$
外延沟道	4k—10k	± 50	± 7	+ 3000 ppm/ $^{\circ}\text{C}$
薄膜	0.1k—2k	± 5 — ± 20	± 0.2 — ± 2	± 10 至 ± 200 ppm/ $^{\circ}\text{C}$

图 2.33 不同类型的 IC 电阻的各种性能小结 ppm = 10^{-4}

2.5.3 集成电路的电容

在早期模拟集成电路设计中,认为在晶片上集成可资实用的电容容值是不现实的,因为它将占据过大面积,因而在需要时均使用外接电容。在芯片面积上制造容量大于几十微微法的单片电容至今仍是很昂贵的,但是一直都在努力改进单片集成电路的线路设计方法,以便能用小电容完成以前需要大电容才能完成的功能。运算放大器的补偿,也许就是这种趋势的最好例子,所以目前在所有类型的模拟集成电路中,都广泛地使用集成电容。这些电容分成两大类。第一类是反偏置的 pn 结,从本质上看它是一种耗尽层电容,

在一定的条件下这种电容可以得到有效地利用。结电容的缺点在于结必须永远保持反偏置,因而电容值将随着反偏电压而改变;此外,对于射-基结,其击穿电压只有 7V 左右。集-基结的击穿电压虽然较高,但单位面积的电容却很小。

更常用的集成电路电容是金属-氧化物-半导体 (MOS) 电容,如图 2.34 所示。在制造过程中,多加一道掩模、光刻工序,以便在发射区扩散结上划出一个区域,在其上生长一薄层二氧化硅。然后在薄的氧化层上镀上铝膜,于是在铝同发射区扩散层之间便造成一个电容,它的容值为 0.2 至 0.3pF/密耳,而击穿电压为 60—100V。这类电容具有严格的线性,而且温度系数低。在 n 型底层同衬底之间,由于外延层-衬底结的耗尽层电容,造成一个相当大的寄生电容,但是在许多用途中,这一寄生电容是无足轻重的。

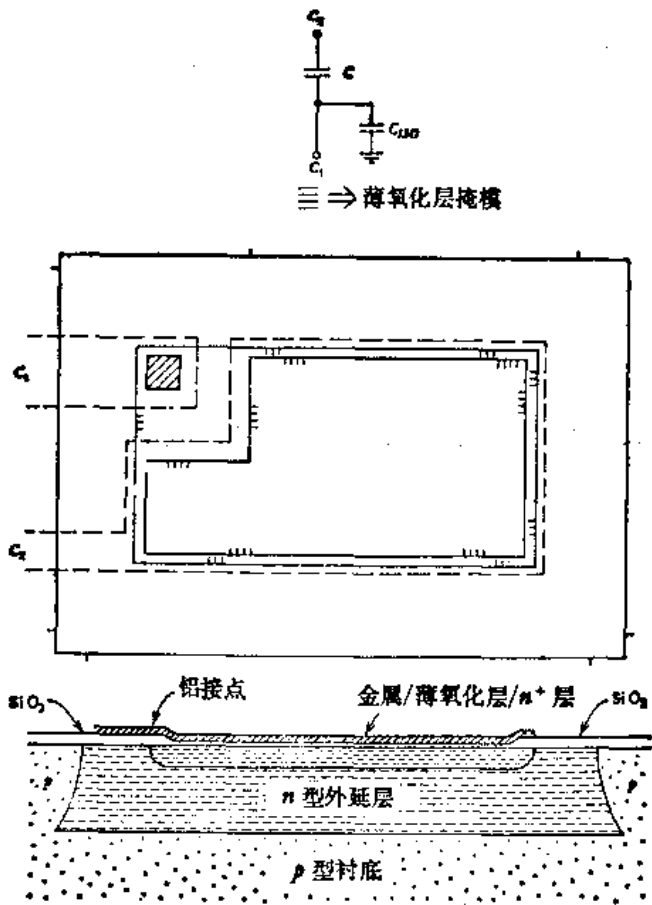


图 2.34 MOS 电容结构

2.5.4 齐纳 (Zener) 二极管

正如第一章所介绍, npn 管结构的射-基结的反向击穿电压落在 6 至 8V 之间,它与具体工艺有关。这一电压足够低,可以作为参考电压起稳定偏置参考电路的作用,以及起电平移动等作用。典型的射-基结反偏时 $I-V$ 特性曲线,示于图 2.23a。

这种器件的一个重要性能特点,就是击穿电压对温度的敏感性大。当击穿电压低于 6V 左右时,实际击穿机理以通过耗尽层的量子机械隧道效应为主,而在更大的击穿电压时,则以耗尽层中发生的雪崩扩增效应为主。由于这两种机理具有相反的反向电压温度

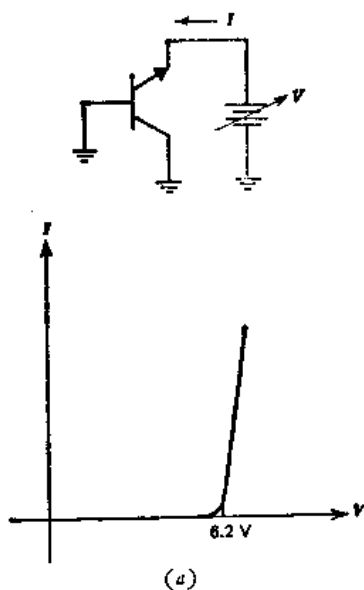


图 2.35a 典型的射-基齐纳二极管
电流-电压特性曲线

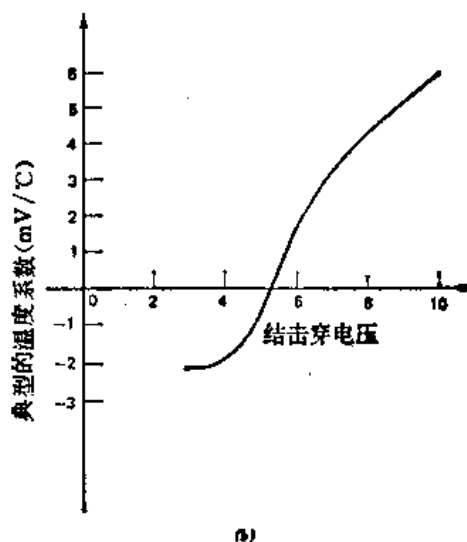


图 2.35b 结击穿电压的温度系数
随击穿电压而变化的曲线

系数,所以实际击穿电压的温度系数,将随击穿电压本身的大小而改变。这一变化曲线见图 2.35b。

2.5.5 结二极管

通过 npn 管和 pnp 管的不同连接方式,可以形成各种结二极管,如图 2.36 所示。在图 2.36 的 a 、 b 、 d 的接法时,如果二极管正偏置,则集-基结也是正偏置。在这种情况下,由集-基结注入外延层的空穴,可以被反偏置的外延层-隔离区结、或被同一隔离岛上其他器件所收集。这种现象同晶体管进入饱和时的现象一样。结果,流过的衬底电流能够在高电阻的衬底材料上产生电压降,因而使电路内其他的外延层-隔离区结可能变为不希望的正偏置。所以,通常更多地使用图 2.36c 的接法,因为它可以使基-集结保持零偏置。这种接法的另一个优点,就是在正偏置的条件下在二极管内少数载流子的电荷存储量最小。

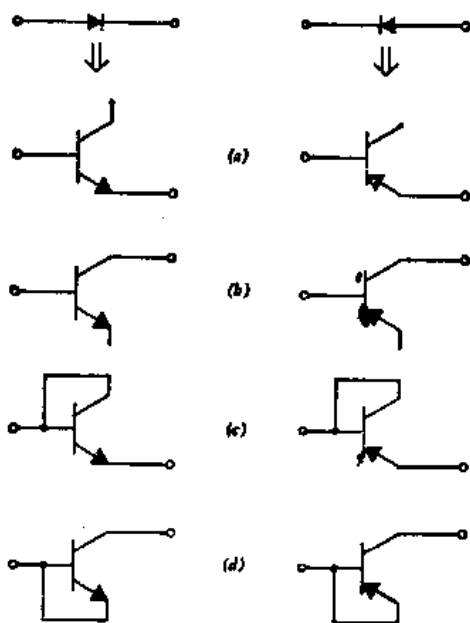


图 2.36 npn 管和 pnp 管的二极管接法

2.6 基本工艺的改进

在绝大多数的模拟集成电路生产中,使用的基本工艺包含六次或七次的掩模、光刻工序以及四次扩散工序。但是,在需要特殊性能时,如果在基本工艺之外再加一些工序以造成特殊的器件或性能,则电路的某些性能参

数可以得到明显的改善。

2.6.1 介质隔离

首先来讨论一种特殊的隔离方法——介质隔离。它已经用于必须以极高速工作以及(或者)必须在存在大量辐射的条件工作的各种数字和模拟集成电路。这种隔离方法的目的是,在于利用一层二氧化硅而不是依靠 pn 结,使各个器件的集电区在电气上互相隔离。这种二氧化硅层的单位面积电容比 pn 结的小得多,所以晶体管的集-衬底电容明显地降低。此外,在强烈辐射下,介质隔离的器件结内不会产生反向光电流。

用以制造介质隔离的工艺过程见图 2.37a 至 d。用 n 型硅片作为原始材料,它的电阻率应适于作为晶体管的集电区。第一道工序是在原始晶片的背面腐蚀出沟槽,在制好的电路上这些沟槽就成为隔离区。对典型的模拟电路,这些沟槽约深 20μ 。这一工序称为沟槽腐蚀,它可以用各种方法来完成,包括选择腐蚀在内,它可以获得精确的沟槽深度。其次在表面上生长氧化层并淀积一厚层多晶硅。这一多晶硅层将以机械方式承托制好的晶片,因而厚度必须在 200μ 左右。然后把原始晶片的顶面,整个地进行腐蚀或研磨,直到只剩下被各个沟槽隔开的许多隔离岛为止,如图 37c 所示。再生长一层氧化层后,晶片便可以开始进行剩下的标准工艺过程。必须指出,所有的器件都是用一层氧化层进行隔离。

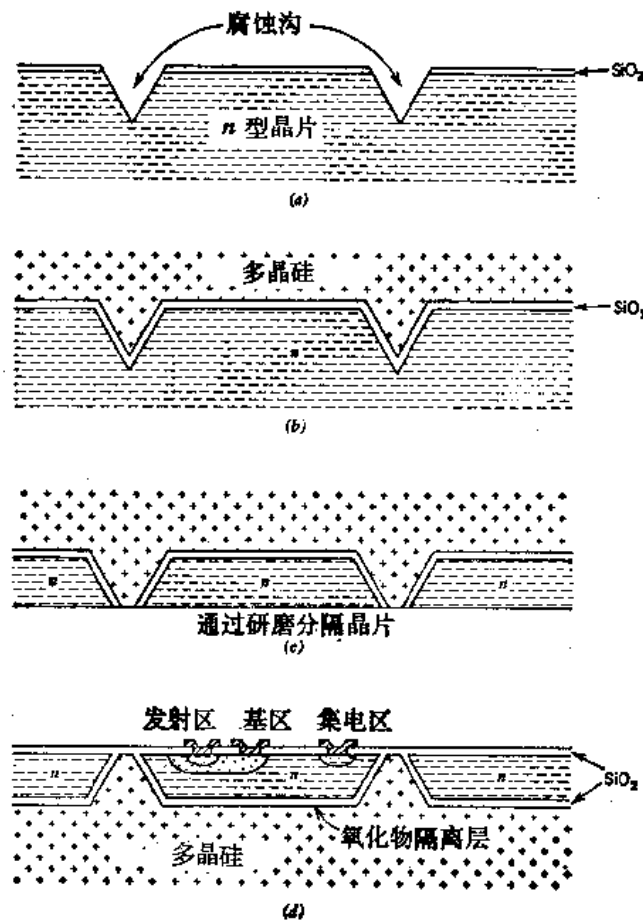


图 2.37 制造介质隔离的工艺过程。(a) 在原始晶片背面腐蚀出沟槽;(b) 淀积多晶硅底层;(c) 研磨原始晶片使隔离槽分隔开;(d) 从基区掩模开始,完成整个标准的工艺过程

2.6.2 高性能有源器件的兼容工艺

许多专门用途的电路，需要特殊类型的有源器件，它们不同于标准工艺生产出来的 $n\text{pn}$ 管和 $p\text{np}$ 管。这些器件包括模拟开关和低输入电流放大器用的 JFET、同样用途的 MOSFET、低输入电流放大器用的高 β (“超 β ”) $n\text{pn}$ 管、以及快速模拟电路中用的高速 $p\text{np}$ 管等等。制造这些器件通常要求在基本工艺过程中增加一次或多次掩模、光刻工序。以下介绍这些特殊结构中较重要的几种。

双扩散 JFET 通过增加若干工序，可以和双极型器件一起，在同一块芯片上制成结型 FET。如果把标准双极型集成电路晶体管的基区，作为 JFET 的沟道，象图 2.31 中沟道电阻那样，则由于这样结构的沟道宽度太宽，所以造成的夹断电压太高。但是，在图 2.38a 所表示的工艺中，插入一道另外的扩散工序，就可以制造窄沟道双扩散器件。使用这样单独的 n^+ 扩散，就可以制成 JFET 的顶部栅区。这次扩散的预淀积系在基区扩散后完成。接着进行短时间的扩散，使进入晶片的杂质在局部地区再分布，然后完成标准的发射区预淀积和扩散。由于更早地完成栅区预淀积，杂质得以进一步地扩散，所以在 JFET 中形成的夹断沟道，比 $n\text{pn}$ 管的基区窄。在实际结构中，JFET 同图 2.31 上的沟道电阻从概念上看是一样的，但它们具有不同的横向尺寸。通过使用两次分开的 p 型基区扩散以及一次 n^+ 扩散，也可以形成类似的结构。

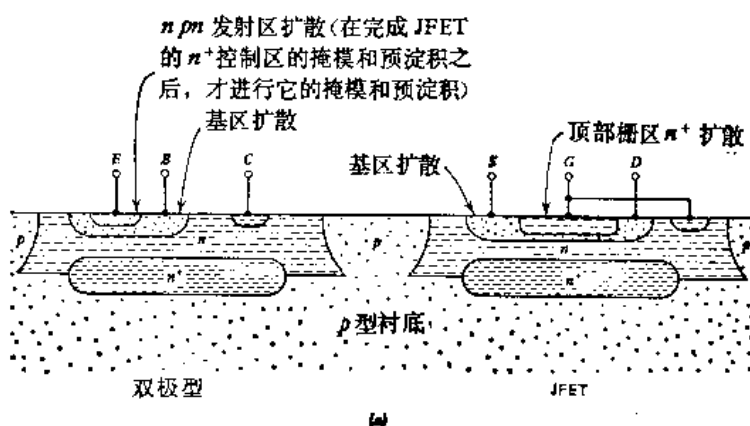


图 2.38a 兼容的双扩散 JFET 结构

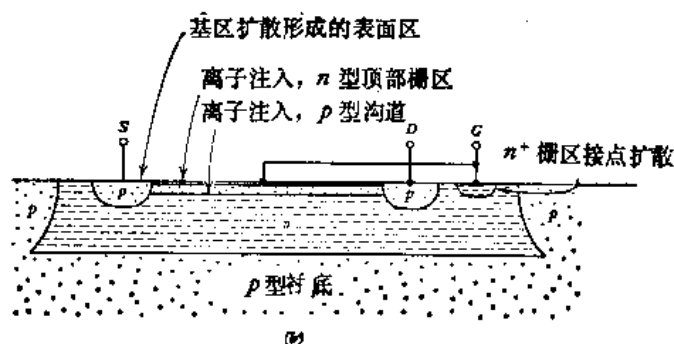


图 2.38b 离子注入的 JFET 结构

以上方法制成的 JFET 结构, 典型的夹断电压为 2 至 5V, 而栅极漏电流为 10 至 100pA 左右。这种方法已被广泛地用以制造 FET 输入的运算放大器。

作为这种用途的输入器件, 上述结构具有某些缺点。器件的沟道宽度太窄, 预淀积和扩散条件略有变化就会引起沟道宽度和夹断电压的巨大波动。此外, 由于底部栅区掺杂比沟道的轻, 所以有关结的耗尽层主要发生在轻掺杂材料即栅区的材料上。结果, 底部栅区对器件的跨导只有微小的贡献。另一个缺点, 就是从漏极到栅极的击穿电压受到双极型晶体管射-基结的限制, 只有 7V 左右。因此, 这些器件必须用于加在 JFET 上的源-漏电压受到限制的输入级中。这些器件在运算放大器电路中的应用, 将在第六章中介绍。

离子注入 JFET 使用 2.2.6 节中所介绍的一整套离子注入工序制造 JFET, 就能克服双扩散结构的缺点^[1]。典型的离子注入 JFET 结构, 见图 2.38b。使用一次 p 型注入以形成沟道, 由于注入工艺能够非常均匀而准确进行杂质置换, 所以沿沟道剖面的杂质原子数目, 可以精确地加以控制。它比双扩散的 JFET 更能精确地控制和匹配夹断电压。此外, 由于沟道区的最大掺杂浓度只有 10^{16} 原子/cm³ 左右, 所以可以保持高的漏-栅击穿电压。通过在表面附近注入一薄层 n 型杂质形成顶部栅区, 因为这一层不会伸入沟道区太远, 在这次注入所得到的精确深度和掺杂浓度, 对夹断电压或 I_{DSS} 没有强烈的影响。这样, 便可以得到一对特性非常精确匹配的器件。这一点对 FET 输入运算放大器设计的重大意义, 将在第六章中介绍。集成电路 JFET 的各种参数典型值见图 2.39。

参 数	扩散 p 沟道	离子注入 p 沟道
I_{DSS}	$-500 \mu A \left(\frac{Z}{L} = 25 \right)$	$-300 \mu A \left(\frac{Z}{L} = 25 \right)$
V_P	2V	1V
λ	$-10^{-2} V^{-1}$	$-10^{-2} V^{-1}$
I_{GSS}	$10^{-10} A$	$10^{-10} A$
BV_{GDO}	7V	60V
g_{m0}	1mA/V	0.6mA/V
r_d	100 Ω	50 Ω
栅-源结 $\begin{cases} C_{gs0} \\ \phi_0 \\ n \end{cases}$	2pF	2pF
	0.7V	0.5V
	0.33	0.33
栅-漏结 $\begin{cases} C_{gdo} \\ \phi_0 \\ n \end{cases}$	0.5pF	0.5pF
	0.7V	0.5V
	0.33	0.33
栅-源结 $\begin{cases} C_{gs10} \\ \phi_0 \\ n \end{cases}$	4pF	4pF
	0.52V	0.52V
	0.5	0.5

图 2.39 集成电路 JFET 的典型参数

超 β 晶体管 减小放大器中输入偏置电流的另一途径, 就是增大输入级晶体管的电流增益^[9]。由于减小晶体管的基区宽度, 既可提高基区的传送系数、又可改善发射区效率 (见 1.3.1 节), 所以把基区宽度做得小些就可以增大电流增益。因此在所制成的器件中, 简单地延长发射区扩散时间以及缩小基区宽度, 都可使电路中器件的电流增益增大。但是, 电流增益的任何增加, 都会引起晶体管击穿电压 BV_{CEO} 的降低, 正如 1.3.4 节中介绍过的

$$BV_{CEO} = \frac{BV_{CBO}}{\sqrt[n]{\beta}} \quad (2.27)$$

式中 BV_{CBO} 为集-基结的平面击穿电压。因此,在给定的外延层电阻率和相应的集-基击穿电压下,增加 β 就会降低 BV_{CEO} 。因此,不可能通过改变工艺,使运算放大器电路中所有晶体管的 β 简单地提高,因为这样的电路无法承受所需要的工作电压。

在同一芯片上制造两种不同类型的器件,就可以解决电流增益和击穿电压之间的矛盾问题。一个由标准方法制成的器件,在结构上同普通的晶体管一样。可是,通过加入第二次扩散形成的高 β 器件,可用作放大器的输入晶体管。这类器件的典型结构见图 2.40。和双扩散的 JFET 管一样,超 β 管可以同标准管一起用同一基区扩散以及单独的发射区扩散来制成,或者采用两次不同的基区扩散和同一次发射区扩散来制成。这两种方法都在使用。由于超 β 器件不需要大于 1V 左右的击穿电压,因此允许只扩散非常窄的基区宽度,这样就可获得高达 2000 至 5000 倍的电流增益。在这样的基区宽度下,实际的击穿机理完全不再是集电区的雪崩扩增效应,而是由于集-基结的耗尽层耗尽了整个基区宽度并抵达射-基耗尽层而引起击穿。这种击穿机理称为穿通。这些器件在运放中的应用,将在第六章中介绍。

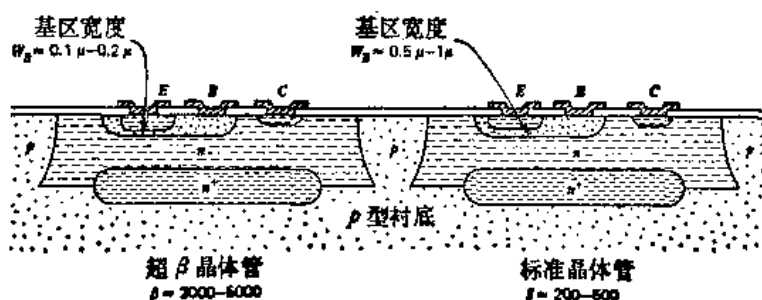


图 2.40 超 β 器件的结构

MOS 晶体管 在集成电路设计中 MOS 晶体管是很有用的,因为它们可以构成高性能的模拟开关、低输入电流的放大器,特别是利用 MOS 工艺可以在小面积上制成完整的数字逻辑电路。后面这一点是重要的,因为和每一小块晶片的复杂性变得更大一样,在模拟和数字小晶片中的子系统部分也变得越来越复杂了。

利用标准的模拟 IC 制造方法再加一次掩模、光刻工序,就可以制成金属栅 p 沟道 MOS 晶体管^[10]。如果在原有的方法中包含有制造电容的掩模、光刻工序,则就不需要另加这一工序。如图 2.41 所示,在外延层上利用基区扩散方法,便可以形成源区和漏区。电

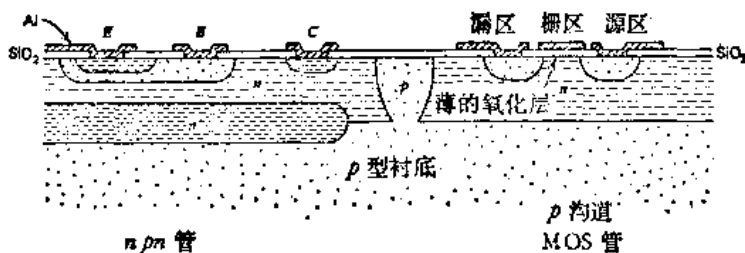


图 2.41 兼容的 p 沟道 MOS 晶体管

容掩模用以在沟道上确定氧化层范围,而铝镀膜则用以形成金属栅。

虽然这种制造方法不算太复杂,但是由于 MOS 管的性能同表面条件有关,所以同标准双极型 IC 制造方法中典型的要求相比较,需要更加小心地控制晶片上的表面条件。因此,制造这类器件比乍看起来的更困难些。

双扩散 pnp 管 横向 pnp 管频率响应差,使某些类型的模拟电路所能达到的高频性能受到限制。尽管在许多情况下,通过巧妙的电路设计能够解决这一问题,但是这种电路往往是十分复杂而昂贵。解决这一问题的另一种途径就是采用更复杂的制造方法,以生产性能同 npn 管差不多的高速双扩散 pnp 管^[1]。这种方法通常另外增加三次掩模、光刻和扩散的工序:第一次用以形成轻掺杂的 p 型区,它将成为 pnp 管的集电区;第二次为 n 型扩散,用以形成 pnp 的基区;第三次是 p 型扩散,用以形成 pnp 的发射区。所制成的典型结构,见图 2.42。这种方法需要十次掩模、光刻工序和二次外延生长工序。

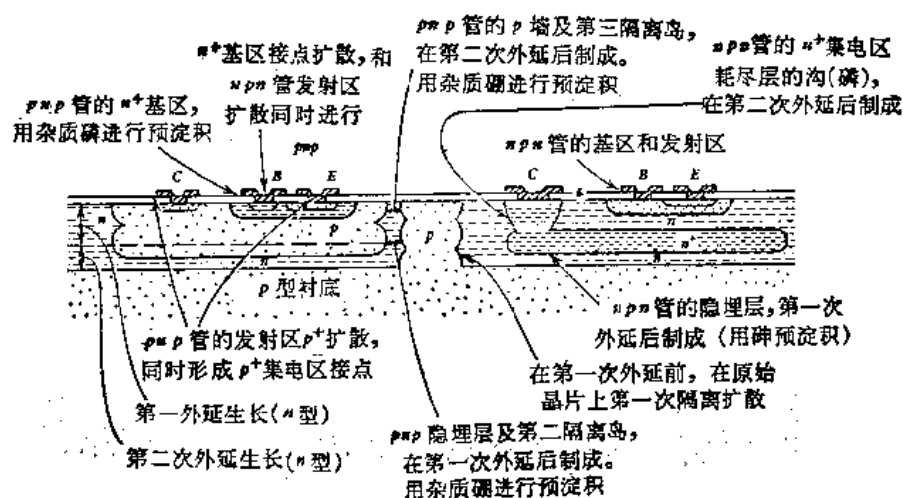


图 2.42 兼容的双扩散 pnp 管制造过程

2.6.3 高性能的无源元件

扩散电阻的缺点有:温度系数高、误差大、用 pn 结进行隔离。后一点意味着每一电阻都伴随有寄生电容,因而处在辐射下就会引起流过隔离结的光电流。在芯片顶面的隔离氧化层上,淀积薄膜电阻,就可以克服这些缺点。在淀积完电阻材料本身后,可用普通

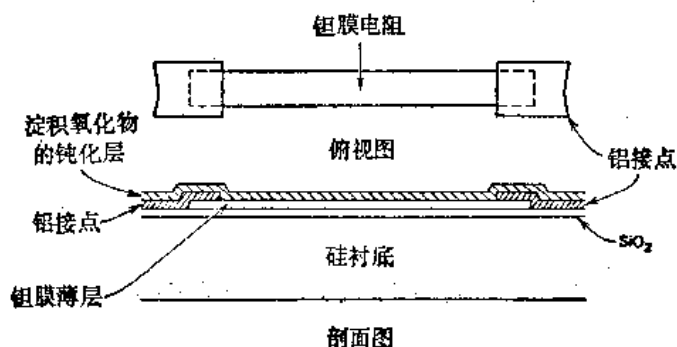


图 2.43 典型的薄膜电阻结构

的掩模、光刻工序划出每一个电阻。然后使用标准的铝镀膜内连方法,同电路的其余部分互相连接起来。最常用的电阻材料有镍铬合金和钼,薄膜电阻的典型结构见图 2.43。这些材料制成的电阻,其性能列举于图 2.44。

	镍铬合金	钼	金属陶瓷 (Cr-SiO)
薄层电阻范围 ($\Omega/\square$)	10--1000	10--1000	30--2500
温度系数 (ppm/ $^{\circ}\text{C}$)	± 10 至 ± 150	± 5 至 ± 200	± 50 至 ± 150

图 2.44 集成薄膜电阻的性能

2.7 集成电路制造的经济性

集成电路在所有系统中日益广泛地应用,其主要原因在于,通过制造集成电路可以降低成本。为了正确利用集成工艺以降低成本,需要了解影响完整的、封装好的集成电路成本的各种因素。本节就要讨论这些因素。

2.7.1 集成电路制造中的成品率

正如本章前面所介绍的,集成电路系在一块晶片上成批地制造出来,每一晶片上包含几千个分开的然而一样的电路。在制造过程结束后,晶片上各个电路都要经受测定和检验,然后从晶片上划分成各个芯片。具有电功能并符合技术指标的电路百分比,称为晶片品质成品率 $Y_{\text{晶}}$,通常位于 10 至 90% 的范围内。造成不合格芯片的因素很多,但废品的一个主要原因,就是在光刻和扩散工序中的各种缺陷。这些缺陷可能由于,掩模的缺陷、光致抗蚀剂的针孔、落到晶片表面上的空气中灰尘、外延层的晶体缺陷以及诸如此类的原因所造成。如果这类缺陷发生在构成电路的某一晶体管作用区上,或发生在某一电阻上时,就会造成不合格的芯片。单位晶片面积上发生这类缺陷的频率,通常主要取决于所使用的具体工艺,而与要制造的电路具体类型无关。一般说来,晶片所经受的掩模、光刻和扩散工序越多,则制成的晶片表面上越容易出现缺陷。

由于存在这类缺陷,使一块芯片内能够经济地制造的电路尺寸受到限制。今以图 2.45 所示的两种情况为例加以说明,它表示用以制造面积不同的电路的两块一样的晶片,产生缺陷的位置也是一样的。尽管产生缺陷的位置都一样,但大芯片时的晶片分类成品率等于零,而芯片的每边尺寸缩小到原有的四分之一时,则晶片分类合格率可达到 62%。这一例子说明了芯片尺寸对晶片分类成品率的影响,晶片品质成品率 $Y_{\text{晶}}$ 随芯片尺寸而变化的典型实测曲线,见图 2.46。这一特定曲线是根据典型的使用六次掩模的模拟集成电

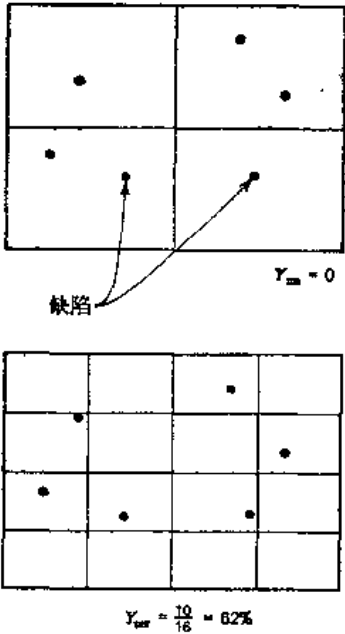


图 2.45 用以说明芯片尺寸对成品率影响的例子

路工艺的成品率数据而得出的,应该强调指出,在使用掩模次数较少的其他工艺时,通常在较大的芯片面积上可以取得更高的成品率。此外,较保守的设计原则、更精心的制造过程以及其他因素,都可能提高或降低这一曲线。测试问题、电路中的设计问题、以及诸如此类的各种不可控因素,会使某一具体的曲线偏离上述曲线甚远,但是这样的一种表示其特征的曲线仍是非常有用的。

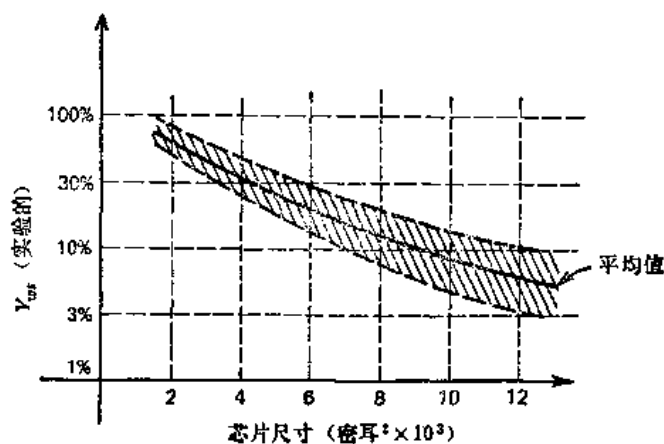


图 2.46 在六次掩模制造双极型器件的工艺中,测到的成品率随芯片尺寸变化的典型曲线

除了对成品率起影响外,在晶片尺寸一定时,芯片的尺寸还对每一晶片上能够制成的芯片数目起影响。以 3 英寸的晶片为例,晶片上可制成的芯片数目,即所谓每一晶片上的芯片总数 N , 随芯片尺寸而变化的曲线见图 2.47。每一晶片上的芯片总数同晶片品质成品率相乘,便可得出每一晶片上的合格芯片总数,对于图 2.46 的成品率曲线,可改画成图 2.48 的曲线。

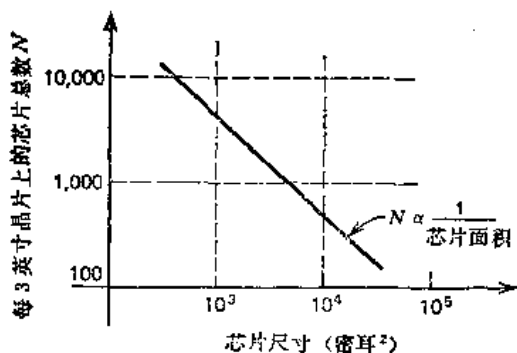


图 2.47 3 英寸晶片时,每一晶片上芯片总数随芯片尺寸而变化的曲线

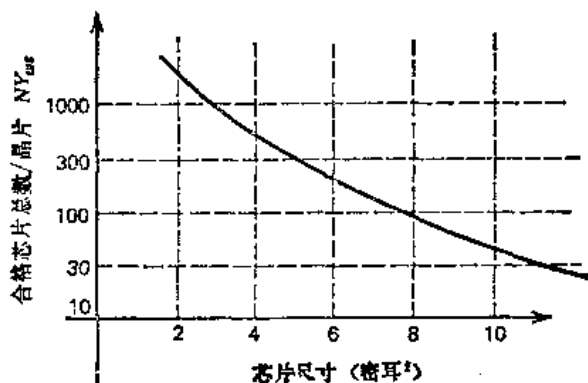


图 2.48 将图 2.46 的成品率曲线,表示成每一晶片上合格芯片总数随芯片尺寸而变化的曲线

当晶片经过测试检验后,通过锯开、划片或切割把晶片分成许多单独的芯片。这些芯片经过外观查看、分等、便可装入外壳中。这一工序称为芯片加工,在这一过程中要损坏一些合格的芯片。在晶片上原来电气性能合格的芯片,由于缺损及表面划伤,将在芯片加工中成为废品。在芯片加工后电气性能合格的芯片数,同芯片加工前合格数的比值,称为芯片加工成品率 Y_{df} 。然后,把合格芯片装进外壳中,通过引线连接使芯片同外壳上的管腿进行电的连接。最后,封装好的电路进行成品检验,由于连接及处理不当,通常还会有

一些电路成为废品。通过成品检验的合格件数,同进入装配的合格芯片数目之比,称为成品检验成品率 Y_{ft} 。

2.7.2 集成电路制造中的成本

制造的主要直接成本可分为两类:与晶片的生产和检验有关的,称为晶片生产成本 C_w ;与各个芯片的封装和成品检验有关的,称为封装成本 C_p 。在考虑一块晶片上所有芯片的全部生产成本时,首先要考虑晶片本身成本 C_w 。晶片上进入封装的电气性能合格的芯片数等于 $NY_{ws}Y_{df}$ 。由一块晶片制成的、封装并检验后的所有集成电路总成本为

$$C_t = C_w + C_p NY_{ws}Y_{df} \quad (2.28)$$

其中,合格成品总数为

$$N_g = NY_{ws}Y_{df}Y_{ft} \quad (2.29)$$

因此,每件成品的成本

$$C = \frac{C_t}{N_g} = \frac{C_w}{NY_{ws}Y_{df}Y_{ft}} + \frac{C_p}{Y_{ft}} \quad (2.30)$$

成本表示式中第一项为晶片生产成本,而第二项则是封装及成品检验的成本。这一表示式可以用于计算生产中制成品的直接成本,下面就是这样的例题。

例题 当成品率曲线如图 2.46 所示时,试绘制直接生产成本随芯片尺寸而变化的曲线。设一块晶片的生产成本为 20 美元,一件封装和检验成本为 0.06 美元,芯片加工的成品率为 0.9 而成品检验的成品率为 0.9。

解 根据式(2.30),可得

$$C = \frac{20 \text{ 美元}}{(NY_{ws})(0.81)} + \frac{0.06}{0.9} = \frac{24.69 \text{ 美元}}{NY_{ws}} + 0.066$$

采用图 2.48 的 NY_{ws} 值,可绘出成本曲线如图 2.49 所示。

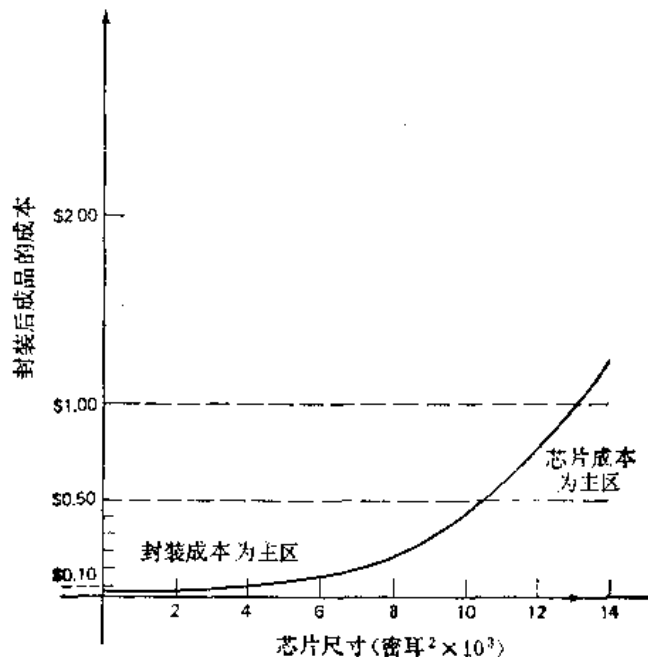


图 2.49 封装后成品的成本同芯片尺寸关系的举例

从以上例题中可明显地看到,当芯片尺寸小时直接成本中大部分是装配及封装成本,而当芯片尺寸大时成本中大部分则为晶片生产成本。使用图 2.50 的曲线,把集成电路的成本用单位面积的硅片成本表示,可以更清楚地看出这一关系。这一曲线表示,单位面积硅片上封装后的成品成本同芯片面积之间的关系。单位面积的最低成本,就是以封装成本为主区同以芯片成本为主区之间的分界点。所以,从单位面积硅片以最低成本生产的角度来看,制造过小或过大的芯片都是不经济的。这一曲线的意义在于,例如某一模拟子系统包含一定数目的电路,这些电路可以分配于若干单独的芯片中,则应使各部分所占据的芯片面积均位于最低成本范围内。例如,如果子系统需要 20000 密耳^2 的芯片面积,而成品

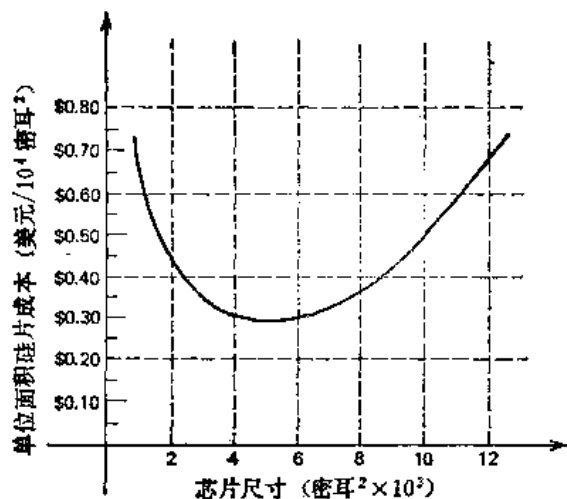


图 2.50 单位面积硅片成本同芯片尺寸关系的举例

及销售费用。可是,这些费用中的许多部分都是固定的,所以某一具体集成电路的销售价格,总是同厂商销售该电路的数量成反比。

品率曲线又如前面所示,则把整个子系统都放在一个芯片上,从成本效果看,不如把子系统分放在两个或三个芯片上。需要强调指出,最低成本的位置同成品率曲线有密切的关系,越简单的制造方法则最低成本便发生在越大的芯片尺寸上。当封装方法越昂贵时,则最低成本也越高。例如,假定封装成本为 0.06 美元,这便相当于塑料的双列直插式封装的成本。

以上讨论的仅是制成品生产制造中的直接成本;实际的销售价格要贵得多,因为它还要加上研制费用、管理费用以

2.8 集成电路的封装

正如上一节所介绍的,集成电路的制成品成本同对它进行封装的外壳成本有重大关系。除了对成本起影响外,封装还对两个重要参数有强烈影响。首先,影响电路的最大允许功耗;其次,影响电路的可靠性。以下分别讨论这两方面的问题。

2.8.1 最大功耗

当集成电路芯片表面的器件内产生功耗时,将发生两种不同的变化。第一,耗散的热量必须通过硅材料从各个器件上流散,这就使垂直于芯片顶面方向的温度梯度增大。这种温度梯度对电路的性能能起强烈的影响,这种影响将在第六章中介绍。第二,然后热必须从硅材料上流散进入外壳结构,再从外壳上流散入周围大气中。从外壳散入周围大气的热流主要通过辐射和传导来实现,如果外壳能起散热器的作用,则主要通过传导来实现。流散到周围环境中的热流使整个芯片的温度升高,在稳定状态下芯片的平均温度将较周围的温度高,而且同芯片上的功耗以及外壳的热阻成一定的比例。

稳态时芯片/外壳结构的热性能,可用图 2.51 所示的电模拟方法进行近似的分析。在这种模拟方法中,用电流模拟热流,用电压模拟温度,电流源代表集成电路芯片上的功耗,电阻 θ_{jc} 两端的电压降代表芯片表面同管壳外表面之间的温度差。最后,电阻 θ_{ca} 两端的电压降代表管壳外表面同周围大气之间的温度差。这种表示方法仅仅是近似的,因为实际的结构是分布性的,无论是芯片的顶面、还是管壳的外表面都不是绝热的。但是,对于近似分析,这种等效电路还是有用的。

热阻 θ_{jc} 称为外壳的结壳间热阻。这一热阻可从 TO-99 金属壳时的 $30^{\circ}\text{C}/\text{W}$ 左右,变化到 TO-3 大功率金属壳时的 $4^{\circ}\text{C}/\text{W}$ 左右。这类外壳同塑料的双列直插式外壳 (DIP) 一起,示于图 2.52。热阻 θ_{ca} 称为壳环境间热阻。在不使用散热器时,主要根据热从外壳的外表面传到周围空气中的速度,来求出这一热阻。它同外壳的尺寸有关,如果周围空气有些流动,则还同空气的流动速度有关。由于存在热辐射作用,所以传热速度不是外壳温度的线性函数,但是可以近似地把热阻看作是线性的,如果周围的空气为静止的而且不使用散热器,则热阻 θ_{ca} 可从 TO-99 时的 $100^{\circ}\text{C}/\text{W}$ 左右,变化到 TO-3 时的 $40^{\circ}\text{C}/\text{W}$ 左右。

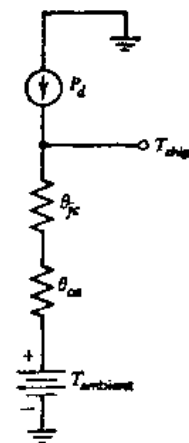


图 2.51 分析芯片-外壳结构热性能用的电气模拟电路

对于耗散大量功率的集成电路,通常需要采用散热器,以免芯片温度太高。在这种情况下,壳环境间的电阻系按散热器来求出。集成电路外壳所用的散热器多种多样,从热阻约为 $30^{\circ}\text{C}/\text{W}$ 的小型精致结构一直到热阻可达 $2^{\circ}\text{C}/\text{W}$ 的巨大结构。为了充分发挥低热阻的散热器的作用,要求外壳同散热器之间具有紧密的热接触,对于 TO-3 外壳,使用云母垫圈和散热器油以便使外壳同散热器紧密接触,而又保持电气绝缘。

具体电路的外壳和散热器的选择,同电路中耗散的功率、周围环境温度的范围、以及晶片最大许用温度有关。在稳态条件下,这三种因素之间的数量关系可用下式表示

$$T_{\text{chip}} = T_{\text{ambient}} + (\theta_{jc} + \theta_{ca})P_d$$

式中 T_{ambient} 为环境温度, T_{chip} 为芯片温度, P_d 为芯片上功耗。对于硅材料的集成电路,为了电路的可靠性需要使芯片温度保持在 150°C 以下,因此通常把这一温度作为芯片最大许用温度。因此,只要知道了最高的环境温度,就可以确定串联的 θ_{jc} 和 θ_{ca} 两端的温度差。当功耗已知时,便可求出外壳和散热器的最大允许热阻。

例题 当环境温度为 70°C 时,在静止的空气中使用 TO-99 外壳的电路,最大允许功耗多大? 如果环境温度为 125°C ,又是多大?

解 在静止空气中的 TO-99, $(\theta_{jc} + \theta_{ca}) = 30^{\circ}\text{C}/\text{W} + 100^{\circ}\text{C}/\text{W} = 130^{\circ}\text{C}/\text{W}$, 故

$$T_{\text{chip}} = T_{\text{ambient}} + (130^{\circ}\text{C}/\text{W})(P_d)$$

在 $T_{\text{ambient}} = 70^{\circ}\text{C}$ 时,可得

$$150^{\circ}\text{C} = 70^{\circ}\text{C} + (130^{\circ}\text{C}/\text{W})P_{d\text{max}}$$

因此

$$P_{d\text{max}} = 620\text{mW}$$

在 $T_{\text{ambient}} = 125^{\circ}\text{C}$ 时,可得

$$150^{\circ}\text{C} = 125^{\circ}\text{C} + (130^{\circ}\text{C}/\text{W})P_{d\text{max}}$$

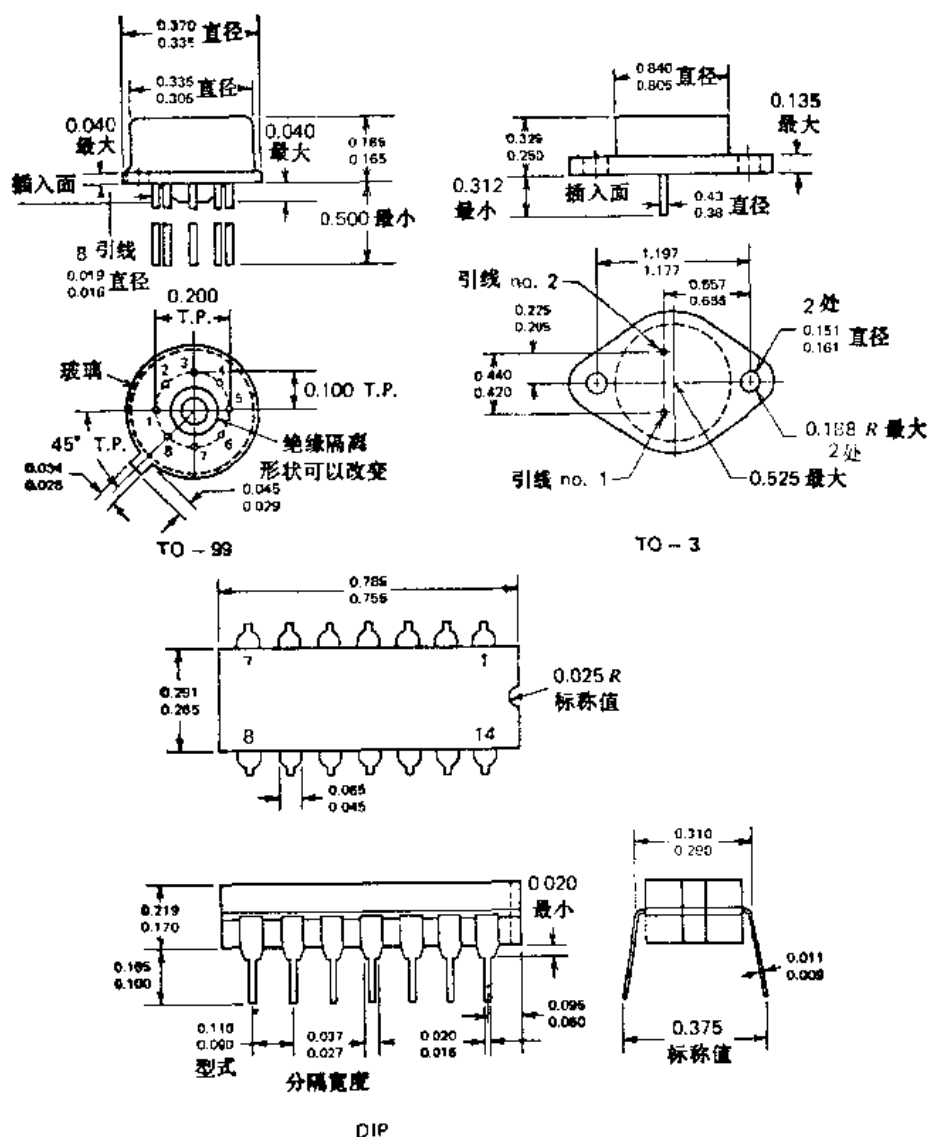


图 2.52 TO-99、TO-3、双列直插式 (DIP) 集成电路外壳。尺寸以英寸为单位。图中的 TO-3 用于三端 IC 如稳压器中,而在其他型式中如有必要,引线可多达 10 个。基本的 TO-99 型式有采用 3、4、6、8、10 以及 12 个引线的。DIP 外壳使用 8、14、16、18 以及 22 个引线。密封陶瓷和塑料模压的两种方法都得到使用

因此

$$P_{dmax} = 190\text{mW}$$

2.8.2 集成电路封装对可靠性的影响

在现场检修困难或者不可能的应用场合,以及在器件损坏会造成灾难性后果的场合,电路的可靠性就成为头等重要的问题。按规定的最坏环境条件组合下,取自许多集成电路中的样本平均寿命,被当作表示电路可靠性的主要参数。研究在这样条件下可能发生的集成电路的各种破坏方式,以及防止这些破坏的措施,已经发展成为独立的学科,它已经超出本书的范围。但是,从可靠性的观点看,集成电路的封装可以分成两类:一类是芯片放在密封的模槽中,另一类是芯片放在不密封的模槽中。第一类包括大多数的金属壳

封装、双列直插式封装、以及扁平外型封装；第二类包括塑料封装，塑料封装的生产成本较低，在一般的环境条件下其可靠性同密封封装的一样，密封封装的生产成本通常较高，但在恶劣的环境条件下，特别在高温高湿度的条件下，可靠性较好。

习 题

2.1 在 p 型硅材料中，相当于 $1\Omega\text{-cm}$ 电阻率的杂质浓度是多大？在 n 型硅材料中，又是多大？

2.2 一层厚 5μ 、电阻率为 $1\Omega\text{-cm}$ 的材料，试问其薄层电阻多大？

2.3 设有一假想的硅层，它的表面处具有 10^{17}cm^{-3} 的 n 型杂质浓度，而且随着进入硅层的距离增加，杂质浓度按指数规律降低，假定在深度为 0.5μ 处浓度降到表面处的 $1/e$ ，而且在掺入 n 型杂质前样本原含有 10^{15}cm^{-3} 的 p 型杂质，试求由此而造成的 pn 结表面下面的深度，并求 n 型层的薄层电阻。设电子运动常数为 $800\text{cm}^2/\text{V}\cdot\text{s}$ ，而且耗尽层宽度可忽略不计。

2.4 一个扩散电阻的长为 200μ 而宽为 5μ ，如果基区扩散的薄层电阻为 $100\Omega/\square$ ，而发射区扩散的为 $5\Omega/\square$ ，而基区沟道层的薄层电阻为 $5\text{k}\Omega/\square$ ，试求当电阻分别为发射区扩散电阻、基区扩散电阻或沟道电阻时的各自阻值。

2.5 今测得某一待试 npn 晶体管结构，在集流为 $10\mu\text{A}$ 时基-射电压为 520 至 580mV ，待试 npn 管的发射区尺寸为 $100\mu \times 100\mu$ ，试求与这些数据相对应的 Q_B 值范围，并应用其结果求电路中沟道电阻的薄层电阻值范围。设电子扩散常数 D_n 为 $13\text{cm}^2/\text{s}$ 、空穴运动常数为 $150\text{cm}^2/\text{V}\cdot\text{s}$ ，而且耗尽层的宽度可忽略不计。

2.6 图 2.53 表示大电流 npn 管结构，试求其串联基极电阻、串联集电区电阻、 I_s 、基-射电容、基-集电容以及集-衬底电容。这种结构是运算放大器输出晶体管用的典型结构，它必须经受约 20mA 的电流，设掺杂浓度分布曲线如图 2.16 所示。

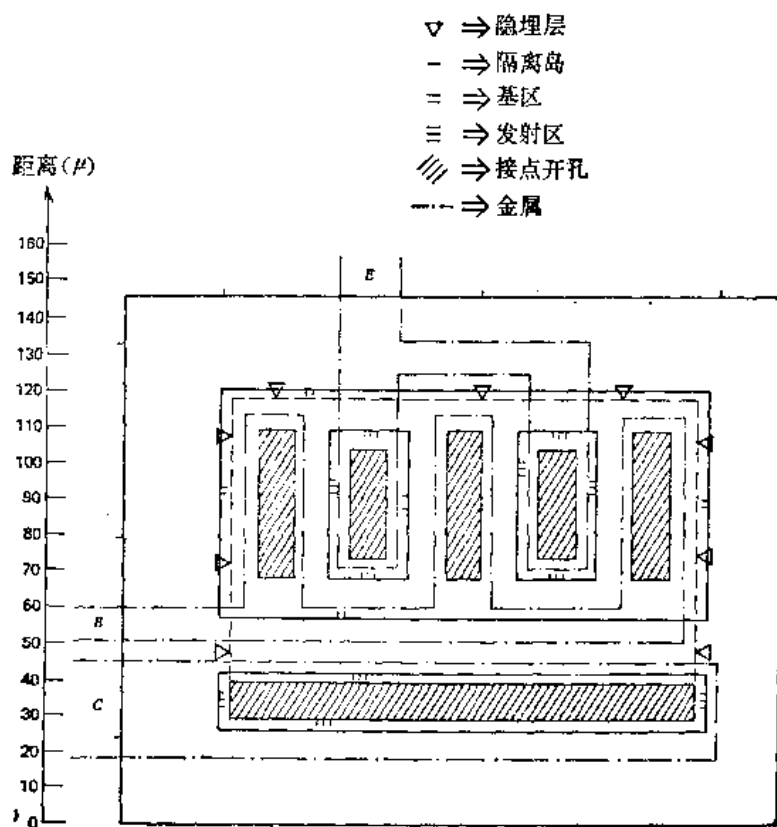


图 2.53 习题 2.6 中的器件结构

2.7 如制成的图 2.23a 上所示的横向 pnp 管, 其外延层的电阻率为 $0.5\Omega\text{-cm}$, 试求当电流增益开始跌落时的集电极电流大小。设空穴扩散速度 $\bar{D}_p = 10\text{cm}^2/\text{s}$, 且基区宽度为 8μ 。

2.8 今用图 2.26a 所示的衬底 pnp 管作为测试器件, 以监控外延层的厚度。假定渡越基区的少数载流子流动为纵向的, 而射-基以及集-基的耗尽层宽度都可以忽略不计。在集流为 $10\mu\text{A}$ 时, 在一些晶片上测得的基-射电压为 525 至 560mV。试问与此相应的外延层厚度范围为多大? 在外延沟道电阻上相应的薄层电阻范围又是多大? 设空穴扩散速度为 $10\text{cm}^2/\text{s}$, 电子运动常数为 $800\text{cm}^2/\text{V}\cdot\text{s}$, 耗尽层厚度可忽略不计, 并假定基区扩散所形成的结的深度为 3μ 。

2.9 如基区薄层电阻为 $100\Omega/\square$ 而且电阻宽度为 6μ , 试求一个 $10\text{k}\Omega$ 基区扩散电阻上总的寄生结电容值。如电阻宽度改为 12μ , 则该寄生电容又为多大? 设杂质浓度分布如图 2.16 所示, 引线头为 $26\mu \times 26\mu$, 结的深度为 3μ , 试计算其侧壁效应。

2.10 试求图 2.26a 上衬底 pnp 管的 I_s 、 C_{je} 、 C_{μ} 以及 τ_F 。假定杂质浓度分布如图 2.16 所示。

2.11 在一个发射区面积为 $100\mu \times 100\mu$ 的超 β 待试晶体管上, 测得集流为 $10\mu\text{A}$ 时的基-射电压为 480mV。试求 Q_B 值及基区薄层电阻。并根据下面提示求穿通电压。当基区的耗尽层囊括整个基区时, 为了使电荷中和, 基区耗尽层中受主游离的数目应当等于基区内靠集电区侧的耗尽层中施主游离的数目[式(1.2)]。因此, 当施加足够的电压时, 基区中的耗尽层将囊括整个基区, 而集电区的耗尽区将包含数量等于 Q_B 的游离原子。由于游离原子浓度已知(等于 N_D), 故可求出穿通时集电区内耗尽层的宽度。假定基区中掺杂 N_A 较集电区中掺杂 N_D 大得多, 则可用式(1.14)求出这样耗尽层宽度下的电压。

如果为标准的器件, 并设测得 V_{BE} 为 560mV, 试重新计算以上问题。

设电子扩散速度 $\bar{D}_n$ 为 $13\text{cm}^2/\text{s}$, 而空穴的运动常数 $\bar{\mu}_p$ 为 $150\text{cm}^2/\text{V}\cdot\text{s}$, 外延层的掺杂为 10^{14}cm^{-3} 。可采用 $\epsilon = 1.04 \times 10^{-12}\text{F/cm}$ 作为硅的介电常数, 并设集-基结的 ϕ_0 为 0.55V。

2.12 如一个集成的电子电路子系统, 需要 12000 平方密耳的硅片面积才能做成。试问这样的系统应当放在一块芯片上还是应当放在两块不同的芯片上? 设只考虑整个子系统的直接生产成本。假定晶片生产成本为 30 美元、封装及检验成本为 0.06 美元、芯片加工成品率为 0.9、而成品检验的成品率为 0.9。并假定可使用图 2.46 的成品率曲线。

2.13 试求尺寸为 80 密耳 $\times$ 80 密耳的集成电路的直接生产成本。设晶片生产成本为 40 美元、封装成本为 0.09 美元、成品检验成品率为 0.9、而芯片加工成品率为 0.9。假定可使用图 2.46 的成品率曲线。

2.14 图 2.50 系在典型的封装及晶片生产成本组成条件下, 表示单位面积硅片成本随芯片尺寸而变化的曲线。今要求绘制下述情况时的这种曲线。

(a) 器件必须用多引线的、密封的、大功率外壳封装, 封装成本由 0.06 美元提高到 0.50 美元。

(b) 从生产 3 英寸的晶片改为生产 4 英寸的晶片, 晶片生产成本仍保持不变, 但在任何芯片尺寸下 NY_{max} 均提高到 1.8 倍。试求上述两种情况下的最佳芯片尺寸。

2.15 一个使用散热器的 TO-99 外壳, 从壳体至周围空气的热阻为 $20^\circ\text{C}/\text{W}$, 而 TO-99 的结壳间热阻为 $30^\circ\text{C}/\text{W}$ 。试绘制该外壳最大许用功耗同周围环境温度的关系, 设芯片最大许用温度为 150°C 。

参 考 文 献

- [1] A. S. Grove. *Physics and Technology of Semiconductor Devices*. Wiley, New York, 1967.
- [2] T. Kamins and R. S. Muller. *Semiconductor Devices*. Wiley, New York, 1977.
- [3] R. W. Russell and D. D. Culmer, "Ion-Implanted JFET-Bipolar Monolithic Analog Circuits," Digest of Technical Papers, 1974 International Solid-State Circuits Conference, Philadelphia, Pennsylvania, pp. 140-141, February 1974.
- [4] D. J. Hamilton and W. G. Howard. *Basic Integrated Circuit Engineering*. McGraw-Hill, New

York, 1975.

- [5] R. M. Burger and R. P. Donovan. *Fundamentals of Silicon Integrated Device Technology*. Vol. 2, pp. 134—136. Prentice-Hall, New Jersey, 1968.
- [6] R. J. Whittier and D. A. Tremere. "Current Gain and Cutoff Frequency Falloff at High Currents," *IEEE Trans. Electron Devices*, Vol. ED-16, pp. 39—57, January 1969.
- [7] H. J. DeMan. "The influence of Heavy Doping on the Emitter Efficiency of a Bipolar Transistor," *IEEE Transactions on Electron Devices*, Vol. ED-18, pp. 833—835, October 1971.
- [8] H. C. Lin. *Integrated Electronics*. Holden-Day, San Francisco, 1967.
- [9] R. J. Widlar. "Design Techniques for Monolithic Operational Amplifiers," *IEEE Journal of Solid-State Circuits*, Vol. SC-4, pp. 184—191, August 1969.
- [10] K. R. Stafford, P. R. Gray, and R. A. Blanchard. "A Complete Monolithic Sample/Hold Amplifier," *IEEE Journal of Solid-State Circuits*, Vol. SC-9, pp. 381—387, December 1974.
- [11] P. C. Davis, S. F. Moyer, and V. R. Saari. "High Slew Rate Monolithic Operational Amplifier Using Compatible Complementary pnp's," *IEEE Journal of Solid State Circuits*, Vol. SC-9, pp. 340—346, December 1974.
- [12] E. M. Conwell. "Properties of Silicon and Germanium," *Proc. IRE*, Vol. 46, pp. 1281—1300, June 1958.
- [13] J. C. Irvin. "Resistivity of Bulk Silicon and of Diffused Layers in Silicon," *Bell System Tech. Journal*, Vol. 41, pp. 387—410, March 1962.
- [14] H. R. Camenzind. *Electronic Integrated Systems Design*. Van Nostrand Reinhold, New York, 1972. Copyright © 1972 Litton Educational Publishing, Inc. Reprinted by permission of Van Nostrand Reinhold Company.

第三章 单管及双管放大器

用以制造集成电路的工艺方法，对电路设计者进行元件组配时，唯一的限制就是成本。为完成一定功能所使用的最经济而且有效的电路，在从分立式晶体管及无源元件改为集成电路时，将是十分不同的^[1]。为了说明这一问题，以图 3.1 和 3.2 所示的三级声频放大器的两种方案为例进行讨论。第一种电路是采用分立式元件时经济而有效的方案，因为这时无源元件如电阻、电容等，较有源元件如晶体管等便宜。因此，电路中只有最少的晶体管，而使用电容作为级间耦合。可是，在使用集成电路时，决定成本的主要因素是所用芯片的面积。在分立元件电路中所用的大电容，在集成电路中是行不通的，故应在芯片之外加接这类电容。这将增加封装的引线数目，因而会提高成本；所以应对取消大电容给以高度重视。因而，直耦电路非常适合这样要求。第二种电路尽量使用晶体管，因为它是在集成电路中能在最小面积上制成的最便宜元件。所以这样电路最好使用尽可能小的总电阻，而使用更多的有源元件。图 3.2 的电路反映了这些要求^[2,3]。它使用许多晶体管，减小了总电阻值，同时不用耦合电容。利用射-耦对使级间直接耦合，而使用晶体管电流源可在无需使用大电阻的条件下提供偏流。

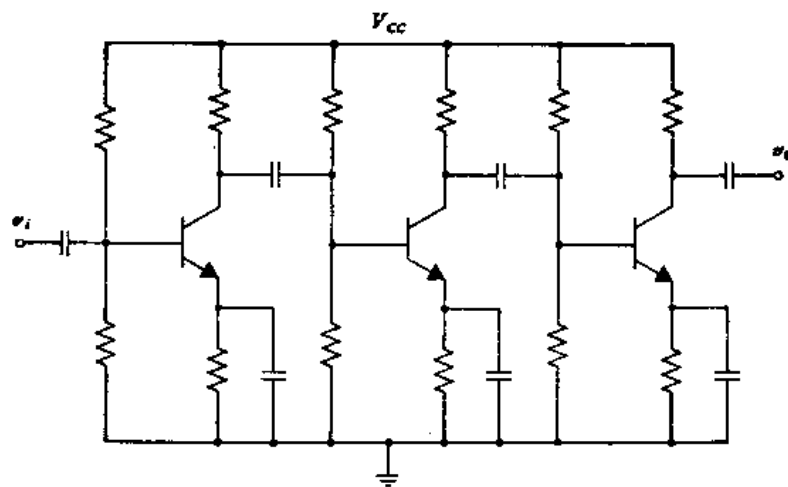


图 3.1 分立式元件的典型声频放大器电路

在第四至第六章中，将分析线性集成电路中所遇见的各种电路组态。在分立元件电路中，通常总是设法将所用的晶体管数目减到最少，而在分析这样电路时，往往最好把每一晶体管作为一“级”来处理，而把电路的分析看作各晶体管级的集合。可是，在典型集成电路中，使用大量的晶体管，完成无源和有源元件的许多功能。因此，把集成电路看成许多完成特定功能的“单元电路”的集合，比看成各晶体管级的集合更合适些。在本章中，我们将首先介绍最简单的单元电路，如共射、共基以及共集单管放大管的直流和低频性能。然后，介绍用作放大级的三种不同类型的双管单元电路。双管电路中应用最广的是射耦对，本章将对它进行深入的分析。

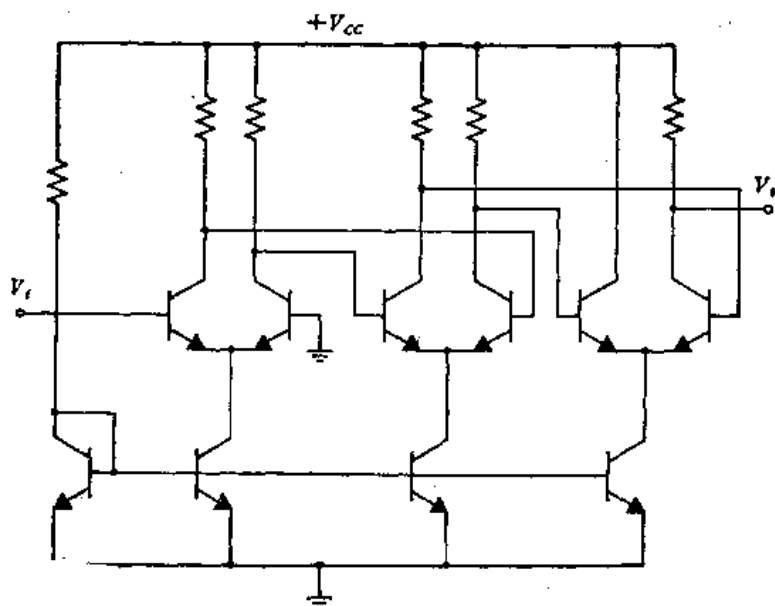


图 3.2 集成电路的典型音频放大器电路

3.1 供近似分析模拟电路的器件模型选择

本书大部分内容用以讨论模拟电路中常用的各种单元电路，以及由这些单元电路组成的完整的功能部件的主要性能特性。在这些性能中最有意义的是：电路中各处的直流电流和电压、器件特性的失调对这些电压及电流的影响、小信号低频的输入及输出电阻、电路的电压增益。至于电路的高频小信号特性，将在后面的章节中讨论。所研究的单元电路或电路通常是相当复杂的，而为了成功地对这类电路进行手工分析，最重要的唯一原则就是选择电路内各种器件可能的最简单模型，但要满足所需要的精确度。例如，在分析直流情况时如果略去晶体管特性的某些方面，例如输出电阻，就可以使复杂电路的手工分析大为简化，但将在直流电流计算中造成 10—20% 的误差。但是，手工分析的主要目的在于直观地了解各种因素对电路性能的影响，以使用迭代设计方法获得性能的改善。电路的性能当然可以用计算机模拟的方法精确地加以确定，但这样做无法得到设计所需的直观了解。

可惜，如何选择最简单的器件模型以供分析，还没有一定规则可资遵循。例如，在偏流电路的直流分析中，通常假定基-射电压恒定并忽略晶体管的输出电阻。但是，一些偏置电路系根据集流和基-射电压之间的非线性关系来控制偏置电流，因而在分析这些电路时，假定 V_{be} 恒定将在获得的结果中造成严重错误。在第四章中，在分析有源负载级直流转移特性时，必须考虑输出电阻以便获得有意义的结果。在小信号时也有类似情况。在每种分析中关键的一步，就是全面观察电路以确定哪些晶体管性能对电路的特性有强烈的影响，然后简化模型使它只包含这些晶体管性能。在后面各章中，将着重讨论这一步骤。

3.2 基本的单管放大级

双极型晶体管可通过三种不同组态对信号进行有用的放大。在共射组态时，信号加

在晶体管基极,而放大后的输出从集电极取出。在共基组态时,信号加在射极,而输出从集电极取走。在共集组态即射极跟随器时,信号加在基极,而输出从射极取走。每一种这样组态,都有一定的输入电阻、输出电阻、电压增益及电流增益的组合。在许多情况下,可把复杂的多级放大器,简化为上述组态的许多单管放大级的分析。在本节中,将首先介绍电阻性负载的共射放大器的直流及小信号交流性能,然后介绍共基和共集组态的小信号性能。

3.2.1 共射组态

电阻性负载的共射(CE)放大器组态,示于图 3.3。电阻 R_C 表示集电极负载电阻。在 R_C 顶端标有 V_{CC} 的短横线表示在该点与地之间接有数值为 V_{CC} 的电压源。这一符号将在全书中使用。今首先计算当输入电压从零往正方向增大时放大器的转移特性。假定晶体管的基极由数值为 V_i 的电压源所驱动。当 V_i 为零时晶体管处于截止状态,除了漏电流 I_{CO} 之外,将没有集电极电流流动。当输入电压增大时,晶体管进入正向作用区,这时集流

$$I_c = I_s \exp \frac{V_i}{V_T} \quad (3.1)$$

在第一章中,已经导出了当晶体管处于正向作用区时的放大器等效电路,今重新示于图 3.4。由于 I_c 与 V_{be} 之间为指数的关系,所以直到输入电压接近 0.5V 之前,集流都非常小。只要晶体管处于正向作用区,基流将等于集流被 β_F 除,亦即

$$I_b = \frac{I_c}{\beta_F} = \frac{I_s}{\beta_F} \exp \frac{V_i}{V_T} \quad (3.2)$$

输出电压将等于电源电压 V_{CC} 减去跨于集阻上的压降:

$$V_o = V_{CC} - I_c R_C = V_{CC} - R_C I_s \exp \frac{V_i}{V_T} \quad (3.3)$$

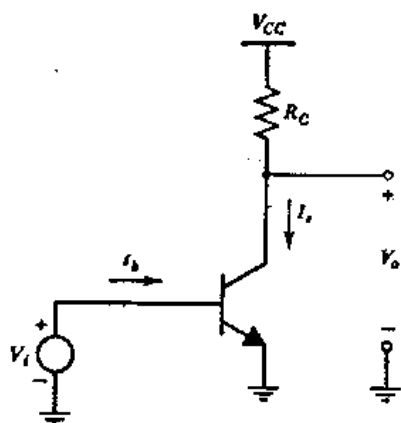


图 3.3 电阻性负载的共射放大器

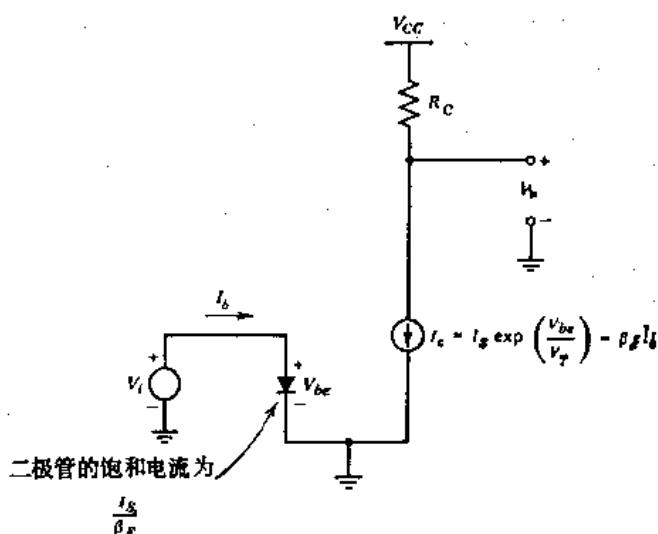


图 3.4 晶体管工作于正向作用区时,所用的小信号等效电路。等效基-射二极管的饱和电流等于 I_s/β_F

当输出电压趋于零时,晶体管的集-基结变成正向偏置,而器件进入饱和。一当出现这种情况,输出电压将近似地为某一恒定值而且将不再减小。然而,饱和后进一步增大 V_i , 基

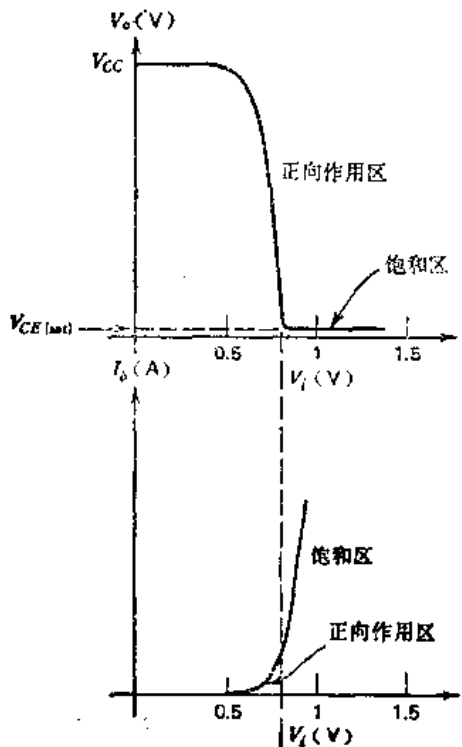


图 3.5 共射电路对,输出电压和基流随 V_i 而变化的曲线

流仍继续增大。在实际应用中,驱动放大器的信号源具有有限电流容量,故将阻止 V_i 的进一步增大,因为这将要求有大的基流。输出电压及基流作为输入电压函数的特性,绘于图 3.5。由图可见,当器件处于正向作用区时,输入电压的微小变化,都会使输出电压作很大变化。因此,电路在正向作用区,可以提供电压增益。以下便进行处于正向作用区时的电压增益计算。

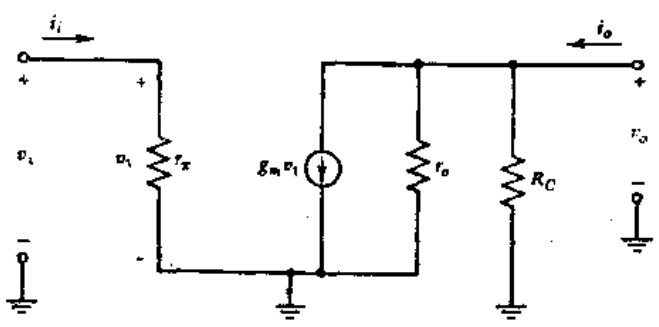


图 3.6 CE 放大器的小信号等效电路

在计算直流转移特性时,可以使用晶体管的大信号模型,而在计算具有增量性质的参数诸如电压增益时,使用第一章导出的晶体管小信号混合 π 模型最为有效。共射放大器的小信号等效电路,示于图 3.6。其中略去了 r_b , 因为假设它远小于 r_{π} 。此外,还略去了 r_{μ} 。这个等效电路并不包含与驱动放大器的信号源有关的电阻,也不包含与放大器输出端相接的电阻。但包含有集电极电阻 R_C , 因为它常常以偏置元件的形式而出现。我们的目的是求放大器本身的特性,因此可以在输入与输出负载为任意的条件下,计算电压增益。为了实现这一点,我们将要计算电路的小信号输入电阻、跨导以及输出电阻。如果电路正如共射放大器的情形那样为近似单向的,则利用图 3.7 所示的电路的导纳参数四端

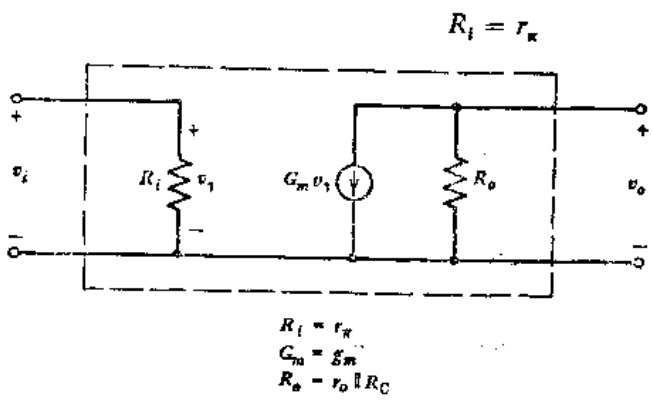


图 3.7 共射放大器小信号特性的四端网络表示法

网络,就可以对同负载电阻与源电阻作特定组合使用时的电路,计算其性能。

跨导 G_m 是指输入电压作单位变化时,所引起的短路输出电流的变化,对于 CE 放大器,

$$G_m = g_m \quad (3.4)$$

输入电阻则为从输入端视入的戴维南 (Thévenin) 等效电阻,即

$$R_i = r_x \quad (3.5)$$

输出电阻则为输入端短路时从输出端视入的戴维南等效电阻,即

$$R_o = R_C \parallel r_o \quad (3.6)$$

因此,放大器可用图 3.7 所示的四端网络来表示。如果输出端空载,则输出电压

$$v_o = -G_m v_i R_o = -g_m (r_o \parallel R_C) v_i \quad (3.7)$$

因此,开路的即空载的电压增益

$$a_v = \frac{v_o}{v_i} = -g_m (r_o \parallel R_C) \quad (3.8)$$

可以看出,如果集电极电阻 R_C 非常大,电压增益 a_v 将成为

$$\lim_{R_C \rightarrow \infty} a_v = -g_m r_o = -\frac{1}{\eta} \quad (3.9)$$

式中 η 由式(1.113)所定义。对于典型的 npn 器件,这一电压增益近似地为 5×10^3 , 它表示一个晶体管所能获得的最大低频电压增益。可以从放大器四端网络表示方法中,直接求出的第二个最有意义的参数,就是短路电流增益 a_i 。它是输出端短路时 i_o 对 i_i 的比值。对于共射放大器

$$a_i = \frac{i_o}{i_i} = \frac{G_m v_i}{\frac{v_i}{R_i}} = g_m r_x = \beta_0 \quad (3.10)$$

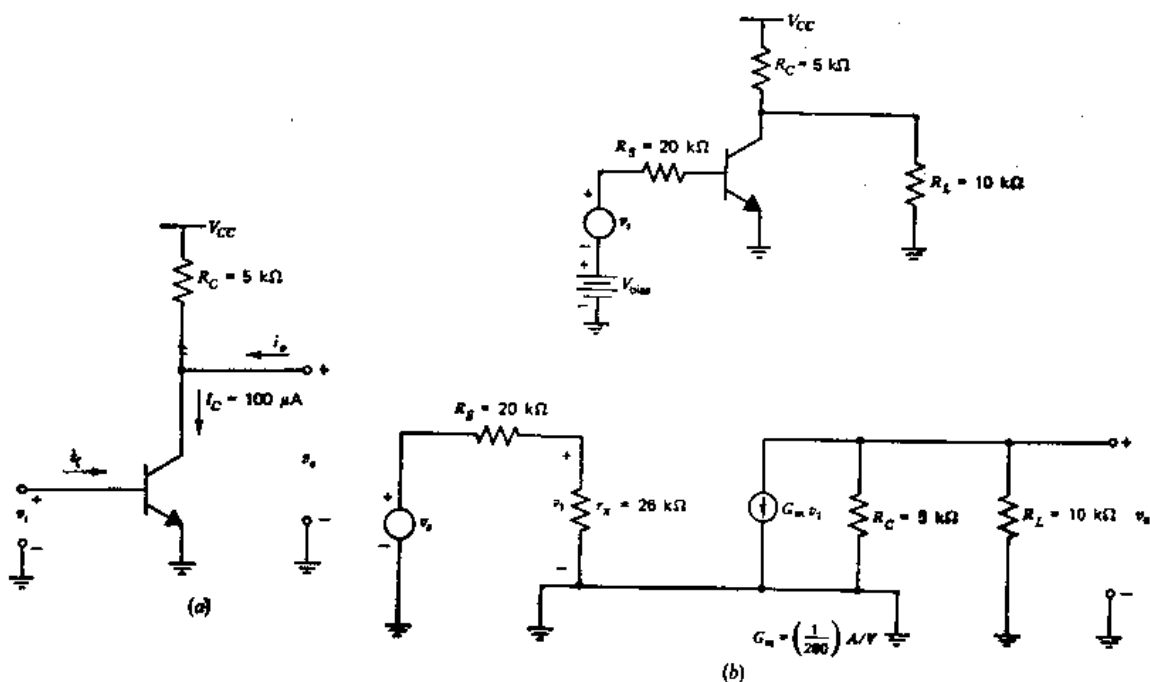


图 3.8a 放大器电路举例

图 3.8b 在典型的信号源电阻及负载电阻值下,计算电压增益的线路

例题 (a) 试求图 3.8a 共射放大器的输入电阻、输出电阻、电压增益及电流增益。设 $I_C = 100\mu\text{A}$, $\beta_o = 100$, $r_b = 0$ 和 $r_e = \infty$ 。

解

$$R_{i_e} = r_e + \frac{\beta_o}{g_m} = \frac{100}{100\mu\text{A}/26\text{mV}} = 26\text{k}\Omega$$

$$R_{o_{e1}} = R_C = 5\text{k}\Omega$$

$$a_v = -g_m R_C = -\left(\frac{100\mu\text{A}}{26\text{mV}}\right)(5\text{k}\Omega) = (-19.2)$$

$$a_i = \beta_o = 100$$

(b) 试求图 3.8b 电路的电压增益。设 $V_{B_{10}}$ 调整到使集电极电流保持在 $100\mu\text{A}$ 。

$$v_i = v_s \left(\frac{R_i}{R_s + R_i} \right)$$

$$v_o = -G_m v_i (R_o \parallel R_L) = -G_m \left(\frac{R_i}{R_s + R_i} \right) (R_o \parallel R_L) v_i$$

$$\frac{v_o}{v_i} = - \left(\frac{1}{260\Omega} \right) \left(\frac{26\text{k}\Omega}{26\text{k}\Omega + 20\text{k}\Omega} \right) \left[\frac{(10\text{k}\Omega)(5\text{k}\Omega)}{10\text{k}\Omega + 5\text{k}\Omega} \right] = -7.25$$

3.2.2 共基组态

在共基 (CB) 组态中^[4], 信号加到晶体管的发射极, 而输出从集电极取走, 而基极则接交流地。共基接法见图 3.9。虽然这种组态不如共射组态那样广泛应用, 但它所具有的特性在某些情况下很有用。在本节中, 将计算共基级的小信号增益、输入电阻以及输出电阻。

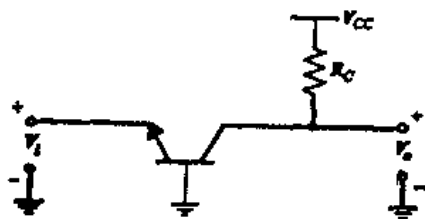


图 3.9 典型的共基放大器

混合 π 模型可以精确地表示任何电路组态中的晶体管小信号特性, 但在表示共基级时, 由于在输入与输出端之间接有与集流有关的发生器^[4], 因而存在一些麻烦。如将模型改成如图 3.10 所示, 则可更方便地进行共基级的分析。小信号的混合 π 模型, 示于图 3.10a。为了把这一模型变换成为一个射流可控的模型, 首先应看到, 可控电流源的方向系使电流从集电极端流到射极端。如果用两个大小一样的电流源代替单一的电流源, 电路的性能仍保持不变, 这两个电流源一个从集电极指向基极, 另一个从基极指向发射极, 如图 3.10b 所示。必须指出, 馈入基极的电流等于被电流源取走的电流, 所以这一电路便和原来的电路一样。还要指出, 接在基极与射极之间的可控电流源, 系受跨接于它两端的电压控制。因此, 可用阻值等于 $1/g_m$ 的电阻代替。这一电阻与 r_x 并联, 而且与 r_x 并联合并后称为射极电阻 r_e :

$$r_e = \frac{1}{g_m + \frac{1}{r_x}} = \frac{1}{g_m \left(1 + \frac{1}{\beta_o} \right)} = \frac{\alpha_o}{g_m} \quad (3.11)$$

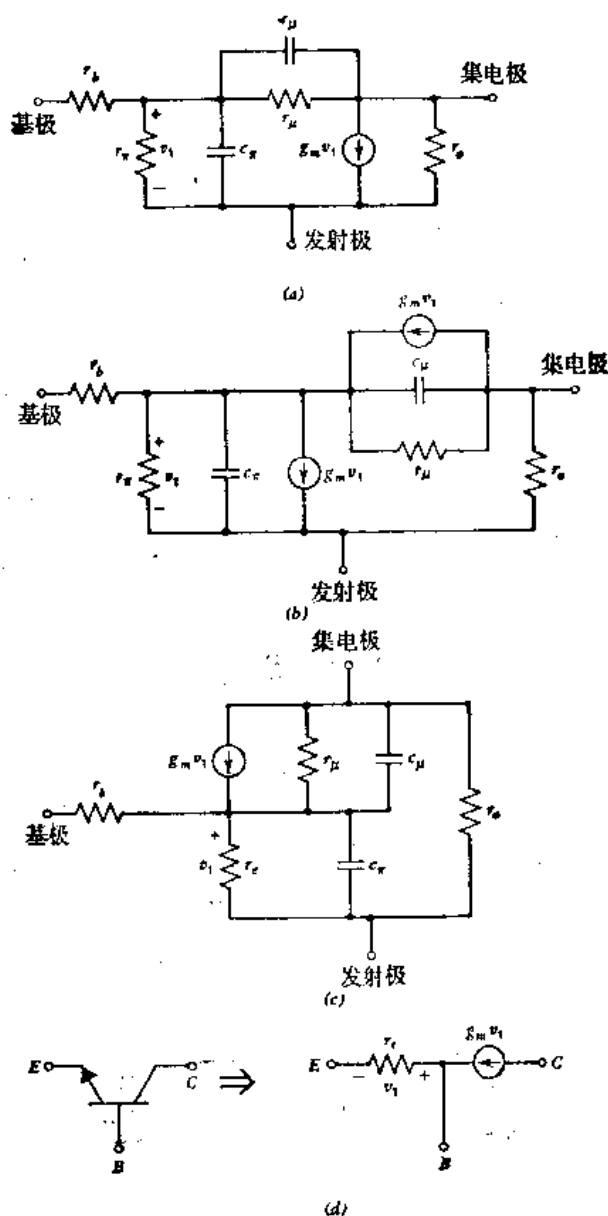


图 3.10 由混合 π 模型导出射流可控的 T 模型。(a) 混合 π 模型；(b) 把集电极电流源 $g_m v_i$ 变换为两个串联的电流源，它们之间的连接点与基极相接，这样做不会使基极中的电流流动发生变化；(c) 把基极与射极之间电流源变换成为阻值等于 $1/g_m$ 的电阻；(d) 忽略掉 r_o 、 r_{μ} 以及电荷存储元件后的低频 “T” 模型

这一新的等效电路称为 T 模型，并示于图 3.10c，它的外端点特性精确地等效于混合 π 模型，但用于共基计算中却更为方便，特别在 r_o 可以略去时尤其如此。当 r_o 、 r_{μ} 以及 r_b 都可以忽略时，更可以把模型简化为图 3.10d 所示的简单形式。这种模型不包含任何与频率有关的效应。应用 T 模型，可把共基级的小信号等效电路变换成为图 3.11 所示的电路。已经假定过输出电阻 r_o 大于 R_c ，现在再假定 r_b 很小。观察图 3.11 便可看出，短路跨导

$$G_m = g_m \quad (3.12)$$

输入电阻就是电阻 r_e ，故

$$R_i = r_e \quad (3.13)$$

输出电阻

$$R_o = R_C \quad (3.14)$$

利用这些参数,便可求出开路电压增益 a_v 和短路电流增益 a_i :

$$a_v = G_m R_o = g_m R_C \quad (3.15)$$

$$a_i = G_m R_i = g_m r_e = \alpha_0 \quad (3.16)$$

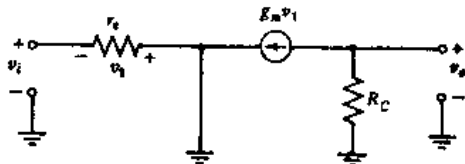


图 3.11 假定 r_o 、 r_b 、 r_π 均可忽略时,共基级的小信号等效电路

共基级的小信号四端网络等效电路,示于图 3.12a。迄今为止,一直假定 r_b 可以忽略;实际上,如共基级工作在足够高的电流电平下,基极电阻对跨导及输入电阻均有重大影响。如果考虑 r_b 的影响后,重新计算这些参数,则可得出以下经过修正后的 G_m 和 R_i 的表示式:

$$G = g_m \left(\frac{1}{1 + \frac{r_b}{r_\pi}} \right) \quad (3.17)$$

$$R_i = \frac{\alpha_0}{g_m} \left(1 + \frac{r_b}{r_\pi} \right) \quad (3.18)$$

因此,如果直流集流足够大使 r_π 同 r_b 差不多,则必须考虑基极电阻的影响。例如,当 $r_b = 100 \Omega$ 而 $\beta = 100$ 时,则 26mA 的集流就会使 r_b 和 r_π 相等。在导出以上表示 G_m 、 R_i 和 R_o 的式子时,都忽略了 r_o 的影响。可是,在 R_C 足够大并可与 r_o 相比较时,在小信号模型中必须包含 r_o ,才能精确地估算放大器的输出电阻。由于 r_o 从放大器的输出端接回到输入端,它将使电路变成非单向性的,而 r_o 所贡献的反馈将改变输入电阻和输出电阻。当 r_o 的各种影响起重要作用时,考虑这些影响的最方便方法,也许是应用图 3.12b 的四端网络等效电路,该电路加进了输出电阻。同共射组态相比较,共基组态的输入阻抗减小到 $1/\beta_0$,而输入对输出的电流增益则小于 1。后者使得,除非使用级间变换器,要将许多共基级串接起来是不实际的,因为这将使整个串级的电流增益小于 1。从另外角度也可以说明这一问题,因为在串接共基级时,一级的输出同下一级的输入之间存在着严重的阻抗失配。就是说,输入阻抗非常低而输出阻抗很高。使用共基级的吸引力有两点:第一,集-基电容不象共射放大器时那样,引起从输出端到输入端的高频反馈,正如第七章将要指出的,这一

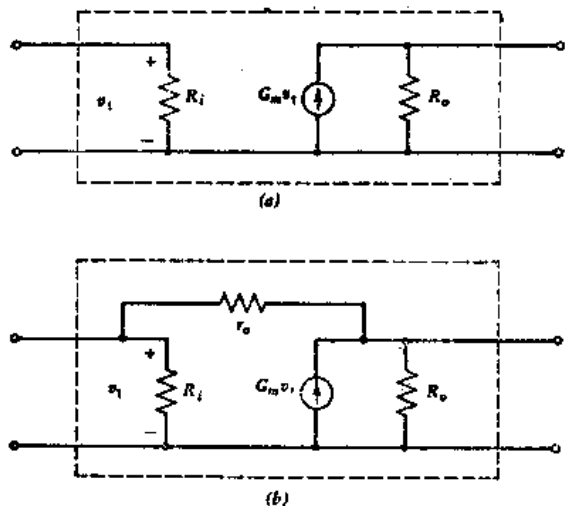


图 3.12 (a) 共基级的小信号四端网络等效电路, $R_i = r_e$ 、 $G_m = g_m$ 、 $R_o = R_C$, r_o 的影响可以忽略;
(b) 在共基等效电路中,含有晶体管输出电阻

点在设计高频放大器时非常重要;第二,如第四章将要指出的,在 $R_C \rightarrow \infty$ 的极端情况下,共基放大器比共射放大器将有大得多的输出电阻。所以,共基组态可以作为电流源,它的电流几乎同跨接于它的两端的电压无关。

例题 图 3.13 示出了一个共基放大器电路,试求其输入电阻、输出电阻和电压增益。设 $\beta_0 = 100$, $r_s = 0$, $r_e = \infty$ 而且 $I_C = 100 \mu A$ 。

解

$$R_{in} = \frac{a_v}{g_m} = \frac{\frac{\beta_0}{1 + \beta_0}}{g_m} = \frac{0.99}{100 \mu A / 26 mV} \approx 260 \Omega$$

$$R_{out} = R_C = 5 k\Omega$$

$$a_v = g_m R_C = 19.2$$

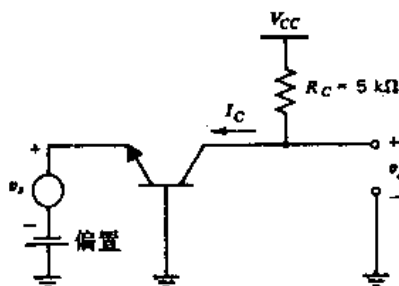


图 3.13 共基放大器举例

3.2.3 共集组态(射极跟随器)

图 3.14a 示出了共集接法。这种组态的特点在于信号从基极加入,而输出从射极取走^[4]。适用的小信号晶体管模型为混合 π 模型,它的小信号等效电路见图 3.14b。必须指出,在这种组态中晶体管为非单向的,结果,输入电阻同负载电阻 R_L 有关,而输出电阻则同源电阻 R_s 有关。因此,用相应的四端网络来表示射极跟随器特性,对于直观了解和一阶分析来说并不特别有用。所以,不能不考虑 R_L 和 R_s 的影响,今对包含有源电阻 R_s 以及负载电阻 R_L 的射极跟随器等效电路,如图 3.14b 所示,进行简单分析。在输出节点处把所有电流相加:

$$\frac{v_i - v_o}{R_s + r_\pi} + \beta_0 \left(\frac{v_i - v_o}{R_s + r_\pi} \right) - \frac{v_o}{R_L} = 0 \quad (3.19)$$

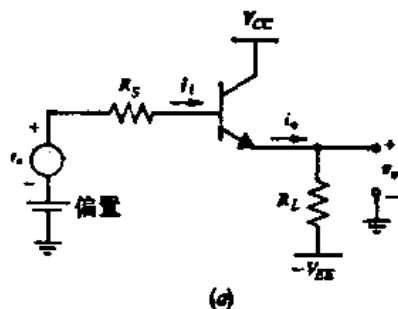


图 3.14a 共集组态

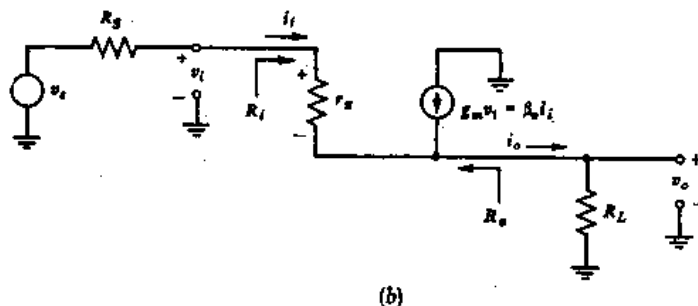


图 3.14b 包含 R_L 和 R_s 的射极跟随器的小信号等效电路

由此可得

$$\frac{v_o}{v_i} = \frac{1}{1 + \frac{R_s + r_\pi}{(\beta_0 + 1)R_L}} \quad (3.20)$$

如果基极电阻 r_b 不能忽略, 则可在这些表示式中, 将它简单地加在 R_s 内. 电压增益总是小于 1, 而在 $\beta_0 R_L \gg (R_s + r_\pi)$ 时趋近于 1. 在实际电路中, 电压增益通常趋近于 1. 必须指出, 现在所求的 v_o/v_i , 同 CE 和 CB 级时的 a_v 并无类似之处, 因为在计算中考虑了源电阻.

去掉信号源, 代之以跨接在输入端子间的试验电流源 i_x , 并求出在输入端子间所造成的电压 v_x , 便可求出 R_i . 进行这样计算时所使用的电路, 见图 3.15a. 在负载电阻 R_L 上流过的电流

$$i_o = i_x + \beta_0 i_x \quad (3.21)$$

所以电压 v_x 为

$$v_x = i_x r_\pi + R_L(i_x + \beta_0 i_x) \quad (3.22)$$

因此

$$R_i = \frac{v_x}{i_x} = r_\pi + R_L(\beta_0 + 1) \quad (3.23)$$

所以, 从基极视入的电阻等于 r_π 加上放大到 $(\beta_0 + 1)$ 倍的射极电阻, 是射极跟随器的一般特性.

现在, 通过去掉负载电阻 R_L 并求出从输出端视入的戴维南等效电阻, 进行输出电阻的计算. 在这样做时, 可以加进一个试验电流然后求出所造成的电压, 也可以加上一个试验电压然后求出其电流. 在这种情况下, 如果象图 3.15b 所示的那样加上试验电压 v_x , 则计算就比较简单, 由此可得

$$v_1 = -v_x \left(\frac{r_\pi}{r_\pi + R_s} \right) \quad (3.24)$$

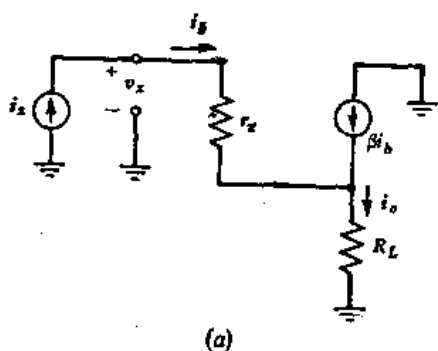


图 3.15a 计算射极跟随器输入电阻用的电路

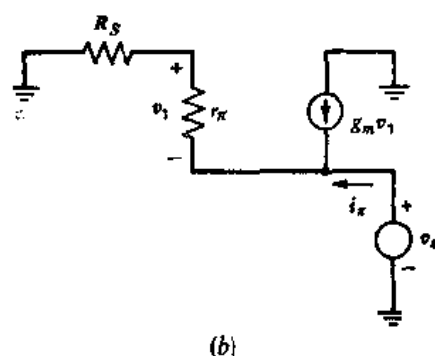


图 3.15b 计算射极跟随器输出电阻用的电路

因此, 总的输出电流 i_x 等于

$$i_x = \frac{v_x}{r_\pi + R_s} + g_m v_1 \left(\frac{r_\pi}{r_\pi + R_s} \right) \quad (3.25)$$

因而

$$R_o = \frac{v_x}{i_x} = \frac{r_\pi + R_s}{1 + \beta_0} \approx \left(\frac{1}{g_m} + \frac{R_s}{1 + \beta_0} \right) \quad (3.26)$$

所以,在输出端所见到的电阻等于基极引线上的电阻除以 $(\beta_0 + 1)$,再加上 $1/g_m$ 。可见,射极跟随器具有高的输入电阻、低的输出电阻以及接近于1的电压增益。它最广泛地用作阻抗变换器,以防止由于下一级输入阻抗低给前面的信号源造成负载。

例题 图3.15c示出了一个射极跟随器的电路,试求其输入电阻、输出电阻以及电压增益。设 $\beta_0 = 100$ 、 $r_b = \infty$ 而且 $I_C = 100\mu A$ 。

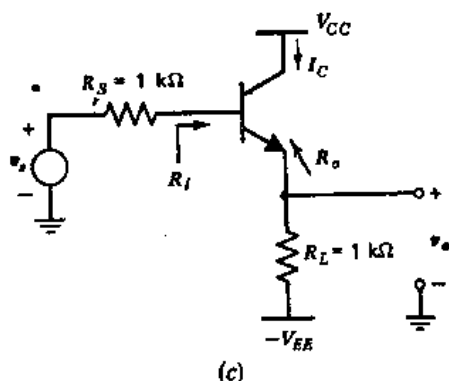


图 3.15c 射极跟随器举例

解

$$R_i = r_\pi + R_E(1 + \beta_0) = 26k\Omega + (1k\Omega)(101) = 127k\Omega$$

$$\frac{v_o}{v_i} = \frac{1}{1 + \frac{r_\pi + R_s}{(\beta_0 + 1)R_E}} = \frac{1}{1 + \left[\frac{26k\Omega + 1k\Omega}{(101)(1k\Omega)} \right]} = 0.79$$

$$R_o = \frac{R_s + r_\pi}{1 + \beta_0} = \frac{1k\Omega + 26k\Omega}{101} = 270\Omega$$

综上所述,可以看出三种晶体管组态中,共射组态应用最广,因为它可同时得到电流和电压增益,而且可以不用级间变换器进行多级串接。共基级可得到电压增益但无电流增益,射极跟随器可得到电流增益但无电压增益。

3.2.4 具有射极负反馈的共射放大器

前面讨论的共射放大器,信号系加在基极上而输出则从集电极取走,因而射极系接到交流地。可是,共射电路经常在射极上串联一个电阻,如图3.16a所示。这一电阻有几种作用,包括减小跨导、增加输出电阻以及增加输入电阻。既然增益被减小,所以存在射极电阻也就称为射极负反馈。由于跨接在射极电阻上的电压,系同输出电流成正比,而且要直接抵消掉同样大小的输入电压,所以这一电阻实际上起负反馈作用。从反馈的观点来衡量这一电路,将在第八章中进行。

在本节中,将要对具有射极负反馈的共射放大器,计算其输入电阻、输出电阻和跨导。它的小信号等效电路见图3.16b。输入电阻实际上同负载电阻等于 R_E 的射极跟随器的一样,即

$$R_i = r_\pi + R_E(\beta_0 + 1) \quad (3.27)$$

$$\approx r_\pi(1 + g_m R_E) \quad (3.28)$$

所以输入电阻较未加反馈者增加 $g_m R_E$ 倍。要计算跨导,首先要求出跨接于 r_π 上的小信

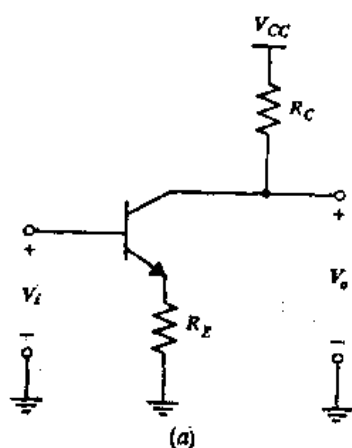


图 3.16a 具有射极负反馈的共射放大器

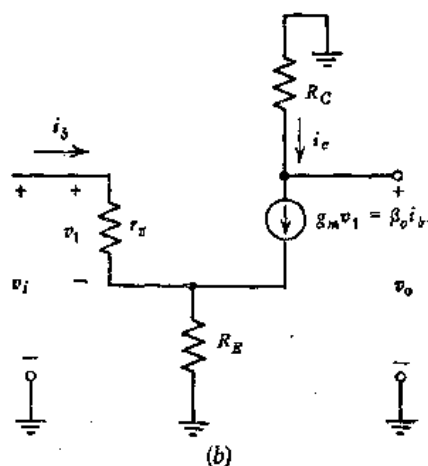


图 3.16b 具有射极负反馈时,共射放大器的小信号等效电路

号电压

$$v_i = i_b r_{\pi} + (i_b + i_c) R_E = \frac{i_c}{\beta_0} r_{\pi} + i_c \left(1 + \frac{1}{\beta_0}\right) R_E \quad (3.29)$$

因此

$$v_i = i_c \left[\frac{1}{g_m} + R_E \left(1 + \frac{1}{\beta_0}\right) \right] \quad (3.30)$$

由此可得

$$G_m = \frac{i_c}{v_i} \approx \frac{g_m}{1 + g_m R_E} \quad (3.31)$$

所以,较之 $R_E \rightarrow 0$ 时,跨导减小到 $1/(1 + g_m R_E)$.

利用图 3.16c 的等效电路,便可求出输出电阻。在我们假定的前提下, R_C 非常大因而可以忽略。用一试验电流 i_x 流过 r_{π} 和 R_E 并联组合的电阻,可得

$$v_1 = -i_x (r_{\pi} \parallel R_E) \quad (3.32)$$

因此

$$i_1 = i_x - g_m v_1 \quad (3.33)$$

$$= i_x + i_x g_m (r_{\pi} \parallel R_E) \quad (3.34)$$

而电压 v_x 为

$$v_x = -v_1 + i_1 r_o \quad (3.35)$$

$$= i_x \{ (r_{\pi} \parallel R_E) + r_o [1 + g_m (r_{\pi} \parallel R_E)] \} \quad (3.36)$$

利用式(3.32)及(3.34),可得

$$R_o = \frac{v_x}{i_x} = (r_{\pi} \parallel R_E) + r_o [1 + g_m (r_{\pi} \parallel R_E)] \quad (3.37)$$

上式中第一项远较第二项小,如果略掉第一项则可得

$$R_o \approx r_o \left(\frac{1 + g_m R_E}{1 + \frac{g_m R_E}{\beta_0}} \right) \quad (3.38)$$

如果 $g_m R_E \ll \beta_0$, 则

$$R_o \approx r_o (1 + g_m R_E) \quad (3.39)$$

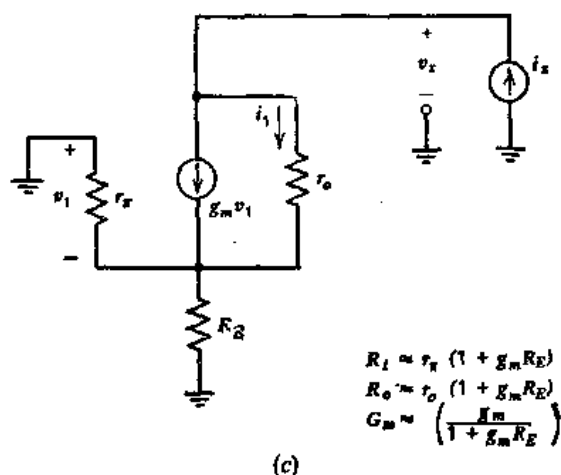


图 3.16c 计算输出电阻用的电路

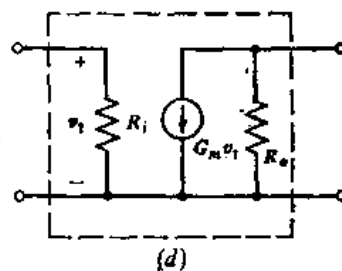


图 3.16d 具有射极负反馈时,共射放大器的小信号四端网络等效电路

因此,输入电阻增加到 \$(1 + g_m R_E)\$ 倍。这种情况使得射极负反馈很适合于在晶体管电流源中使用。忽略掉集电极负载电阻 \$R_C\$ 后的小信号等效电路,示于图 3.16d。

3.3 双管放大级

大多数集成电路放大器都包含许多级,其中每一级都要产生电压增益、电流增益以及(或者)从输入至输出的阻抗水准的变换。这种电路当然可把每一晶体管看成“级”进行分析,然后把整个电路当成各个晶体管的集合加以分析。但是,在这种电路中双管作一定的组合用得如此频繁,以致于把双管一起看作放大器中的一级并分析双管“单元电路”的特性,将显得更方便些^[5]。这些单元电路包括共集-共射(CC-CE)接法、共集-共集(CC-CC)接法、Darlington 接法、共射-共基(CE-CB)接法以及共集-共基(CC-CB)接法等等。最后一种是广泛应用的双管单元电路——射耦对,它将在本章的后面部分讨论。在本节中,将分析 CC-CE、CC-CC、Darlington 和 CE-CB 接法。

3.3.1 CC-CE、CC-CC 和 Darlington 组态

共集-共射组态见图 3.17a, 偏置电流源 \$I_{bias}\$ 用以建立射极跟随器管 \$Q_1\$ 的静态直

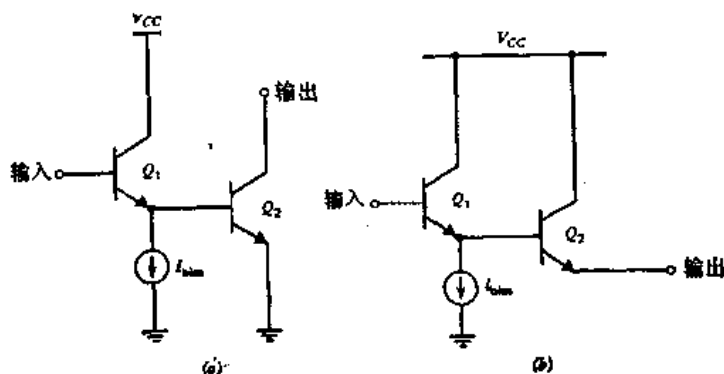


图 3.17 (a) CC-CE 串接; (b) CC-CC 串接

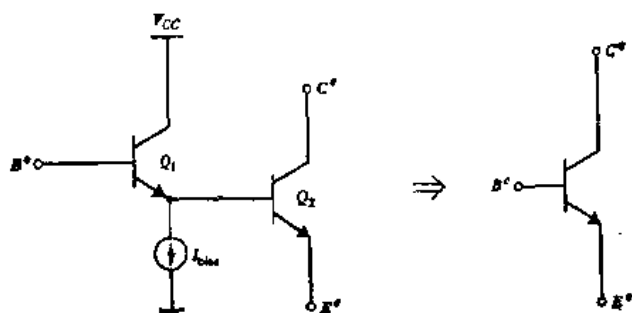


图 3.18 CC-CE 及 CC-CC 接法的复合管表示法

流工作电流;在某些情况下这一电流源可以去掉或者可用一个电阻代替。共集-共集组态见图 3.17b。在这两种组态中,管 Q_1 的作用在于通过该级增加电流增益并增大输入电阻。在低频使用时,可把两个晶体管 Q_1 和 Q_2 看成一个复合管,如图 3.18 所示,进行电路的小信号分析。如果 Q_1 的 r_o 作用可以忽略,则复合管的小信号等效电路见图 3.19。现在,进行复合管的 r_{π} 、 g_m 、 β_0 以及 r_o 的有效值计算,并用上角标 c 以区别这些复合管的参数。同样,对复合管的端电压和电流,也用上角标 c 加以注明。假定 β_0 仍保持不变。

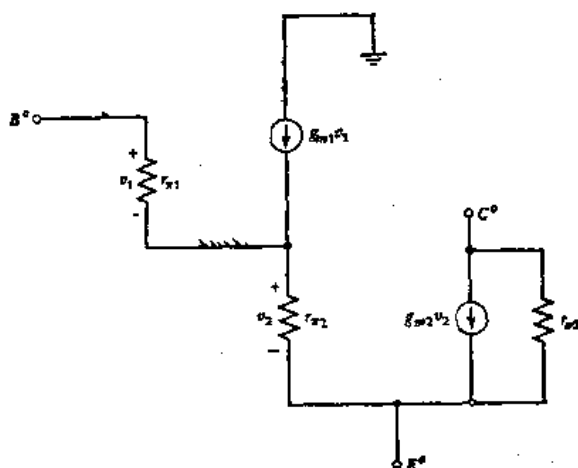


图 3.19 CC-CE 和 CC-CC 接法时晶体管的小信号等效电路

r_{π} 、 r_{π}^c 的有效值,是在射极接地时从基极视入的电阻。参看图 3.19,将看到 Q_1 射极同地之间的电阻就是 $r_{\pi 2}$ 。因此,可利用表示射极跟随器输入电阻的式(3.23),用 $r_{\pi 2}$ 代替 R_E ,可得

$$r_{\pi}^c = r_{\pi 1} + (\beta_0 + 1)r_{\pi 2} \quad (3.40)$$

组态的有效跨导 g_m^c , 就是 v_{be}^c 作单位变化时 Q_2 集流 i_c^c 的变化。为了计算跨导,必须先求 v_{be}^c 作单位变化时 v_2 的变化。可以直接利用式(3.20),得

$$\frac{v_2}{v_{be}^c} = \frac{1}{1 + \left[\frac{r_{\pi 1}}{(\beta_0 + 1)r_{\pi 2}} \right]} \quad (3.41)$$

以及

$$i_c^c = g_m^c v_{be}^c = g_{m2} v_2 \quad (3.42)$$

$$= \frac{g_{m2} v_{be}^c}{1 + \left[\frac{r_{\pi 1}}{(\beta_0 + 1) r_{\pi 2}} \right]} \quad (3.43)$$

因此

$$g_m^c = \left[\frac{g_{m2}}{1 + \frac{r_{\pi 1}}{(\beta_0 + 1) r_{\pi 2}}} \right] \quad (3.44)$$

在特定的情况下,偏置电流源 I_{bias} 等于零,所以 Q_1 的射极电流等于 Q_2 的基极电流。因此, $r_{\pi 1}$ 同 $r_{\pi 2}$ 的比值等于 β_0 , 式(3.44)可简化为

$$g_m^c = \frac{g_{m2}}{2} \quad (3.45)$$

有效电流增益 β^c 就是电流的比值,故

$$\beta^c = \frac{i_e^c}{i_b^c} = \frac{i_{c2}}{i_{b1}} \quad (3.46)$$

Q_1 的射极电流

$$i_{e1} = (\beta_0 + 1) i_{b1} \quad (3.47)$$

它等于 i_{b2} , 所以

$$i_{c2} = i_e^c = \beta_0 i_{b2} = \beta_0 (\beta_0 + 1) i_{b1} \quad (3.48)$$

$$= \beta_0 (\beta_0 + 1) i_b^c \quad (3.49)$$

因此

$$\beta^c = \beta_0 (\beta_0 + 1) \quad (3.50)$$

可见,复合管的电流增益几乎等于 β_0^2 。此外,观察一下图 3.19, 假定 r_u 可忽略不计

$$r_o^c = r_{o2} \quad (3.51)$$

CC-CE 接法的小信号四端网络等效电路,示于图 3.20。图中未包含集电极电阻,小信号等效电路可以用来表示复合管的性能,所以可以使含有复合管的电路分析简化。

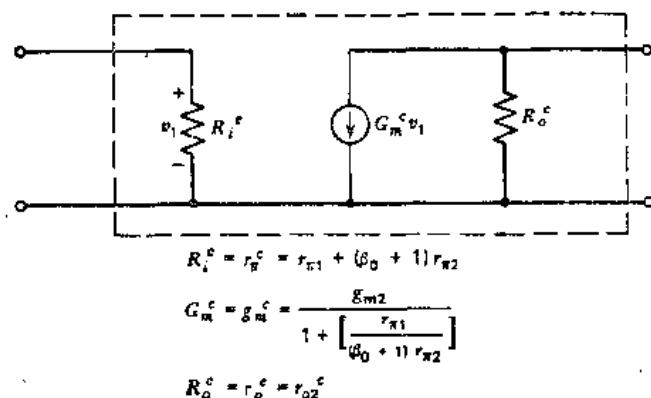


图 3.20 CC-CE 接法的四端网络表示法

Darlington 组态见图 3.21, 它是一种复合双管器件, 双管的集电极接在一起, 第一管的发射极接到第二管的基极。需要某些种类的偏置元件以控制 Q_1 的射极电流。这样便造成一个三端复合管, 从原则上说, 它可以用以取代共射、共基以及共集组态中的单管。当它用作射极跟随器时, 该器件同已介绍过的 CC-CC 接法的一样。当它用作共射放大

器时,除了 Q_1 的集电极接到输出端而不是接到电源之外,器件同 CC-CE 接法非常类似。这样改变所起的影响,一方面由于通过 Q_1 的 r_o 反馈作用使有效输出电阻减小,另一方面由于 Q_1 的集-基电容从输入端接到输出端使输入电容增大。因为存在以上缺点,通常在集成小信号放大器中,更多采用 CC-CE 接法。Darlington 这一术语,经常被用以表示 CC-CE 和 CC-CC 这两种接法。

例题 试求图 3.18 所示的复合管的有效 r_{π}^c 、 β^c 以及 g_m^c 。假定两单管均为 $\beta_o = 100$ 、 $r_b = 0$ 以及 $r_o = \infty$, 并假定 Q_2 的 $I_C = 100\mu A$ 而 $I_{bias} = 10\mu A$ 。

解 Q_2 的基极电流等于 $100\mu A/100 = 1\mu A$, 所以 Q_1 的射极电流等于 $11\mu A$

$$r_{\pi 1} = \frac{\beta_o}{g_m} = \frac{100}{11\mu A/26mV} = 236k\Omega$$

$$g_{m1} = (2.36k\Omega)^{-1}$$

$$r_{\pi 2} = 26k\Omega$$

$$g_{m2} = (260\Omega)^{-1}$$

$$r_{\pi}^c = 236k\Omega + (101)(26k\Omega) = 2.8M\Omega$$

$$\beta^c = (101)(100) = 10100$$

$$g_m^c = g_{m1}(0.916) = (283\Omega)^{-1}$$

可见,复合管较之单管,具有高得多的输入电阻和电流增益。

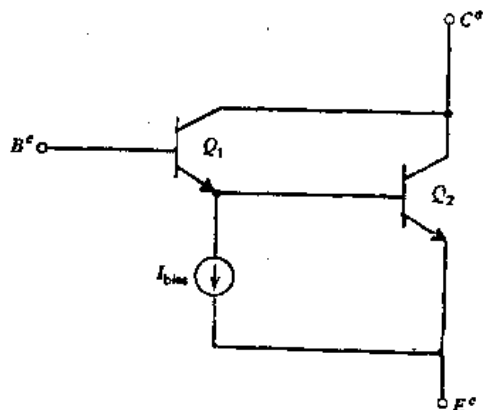


图 3.21 Darlington 组态

3.3.2 CE- $\bar{C}B$ 组态

双管 CE- $\bar{C}B$ 接法的单元电路见图 3.22。这种组态的主要特点在于,输出电阻非常高,此外,不象共射组态那样有经过 C_μ 从输出端接回输入端的高频反馈^[4]。在致力减小电源对偏置参考电源的敏感性时以及在使用 *pnp* 有源负载时为了取得单级放大器大的电压增益,能够获得高的输出阻抗是特别有价值的。这种用途将在第四章中进一步讨论。在本节中,将计算 CE- $\bar{C}B$ 接法的低频小信号性能。假定两个单管的 r_b 均等于零;而在考虑这样接法的高频性能时,则必须计入 r_b 对频率响应的影响,如第七章将要介绍的那样。至于基极电阻对低频性能的影响,则可以忽略。

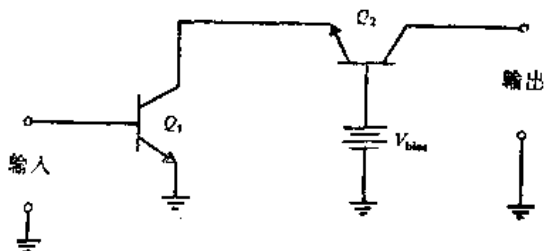


图 3.22 CE- $\bar{C}B$ 放大器

共射-共基接法的小信号等效电路,示于图 3.23。由于我们只考虑低频性能,所以可

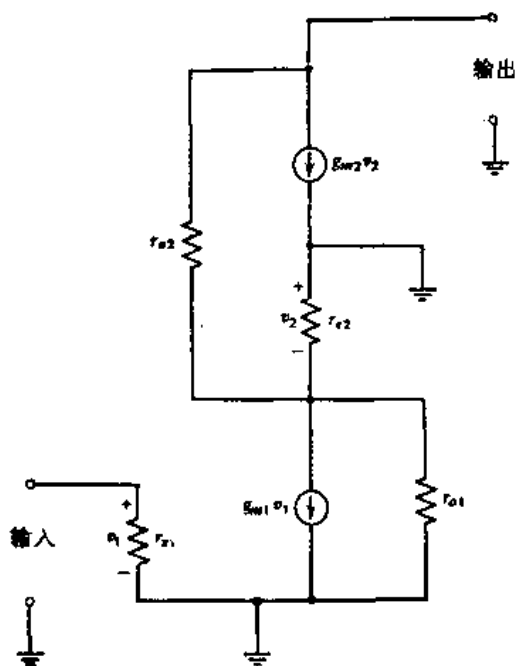


图 3.23 CE-CB 放大器的小信号等效电路

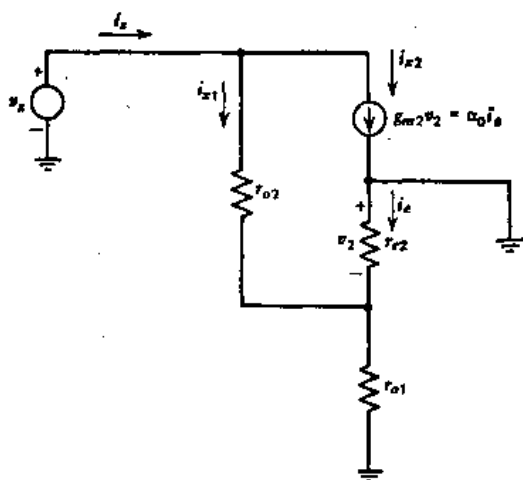


图 3.24 计算 CE-CB 放大器输出电阻用的等效电路

略去电容性储能元件。现在,求共射-共基放大器的输入电阻、输出电阻和跨导,从图 3.23 可看出,输入电阻就是 Q_1 的 r_{π} 。由于从 Q_2 的射极到集极的电流增益接近于 1,所以电路从输入端至输出端的跨导几乎等于 Q_1 的跨导。通过在 Q_2 的集电极上施加试验电压源 v_x ,并求出如图 3.24 所示的电流 i_x ,便可求出输出电阻。首先应该指出 r_{o1} 系同 r_{e2} 并联,但由于 r_{o1} 约比 r_{e2} 大 10^4 倍,故可忽略不计。于是,可得

$$i_{x1} = \frac{v_x}{r_{o2} + r_{e2}} \approx \frac{v_x}{r_{o2}} \quad (3.52)$$

该电流又等于 $-i_e$, 所以

$$i_{x1} = \alpha_0 i_e = -\alpha_0 \frac{v_x}{r_{o2}} \quad (3.53)$$

因此,总输出电流 i_x 为

$$i_x = i_{x1} + i_{x2} = \frac{v_x}{r_{o2}} (1 - \alpha_0) \approx \frac{v_x}{\beta_0 r_{o2}} \quad (3.54)$$

故

$$R_o = \beta_0 r_{o2} \quad (3.55)$$

所以,共射-共基串接级的输出电阻为只有 CE 级时的 β_0 倍。它的小信号四端网络等效电路,示于图 3.25。需要指出,如果这个电路与一个具有无限大增量电阻的假想集电极负载一起工作,则其电压增益为

$$A_v = G_m R_o = g_m r_{o2} \beta_0 = \frac{\beta_0}{\eta} \quad (3.56)$$

对于典型 npn 管,这一比值约为 2×10^5 。所以,最大有效电压增益为单管时的 β_0 倍。在以上分析中,忽略了 r_{μ} 。正如第一章所介绍,对于集成电路 npn 管, r_{μ} 值通常远大于 $\beta_0 r_{o2}$,故 r_{μ} 对 R_o 影响很小。可是,对横向 pnp 管, r_{μ} 同 $\beta_0 r_{o2}$ 差不多,所以 r_{μ} 将在一定程度上使 R_o 减小。

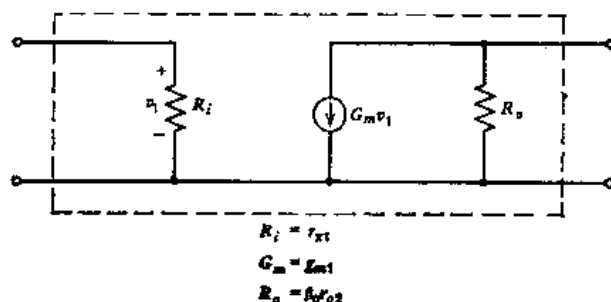


图 3.25 共射-共基放大器的小信号四端网络等效电路

例题 试求图 3.22 所示共射-共基放大器的输入电阻、跨导和输出电阻。设 $I_C = 100\mu\text{A}$ 、 $\beta_o = 100$ 、 $r_b = 0$ 而 $\eta = 2 \times 10^{-4}$ 。

解

$$R_i = r_{\pi 1} = \frac{\beta_o}{g_{m1}} = 26\text{k}\Omega$$

$$G_m = g_{m1} = \frac{1}{260\Omega}$$

$$R_o = \beta_o r_{o2} = \frac{\beta_{o2}}{\eta_2} \left(\frac{1}{g_{m1}} \right) = \left(\frac{100}{2 \times 10^{-4}} \right) (260) = 130\text{M}\Omega$$

3.4 射 耦 对

在模拟集成电路中，也许射耦对是使用最为广泛的双管单元电路。这种电路所以很有用是因为，射耦对不用级间耦合电容就可以同另一射耦对直接进行级联，此外，射耦对可以提供许多类型模拟电路所需要的差模输入特性^[6,7]。射耦对的最简单形式示于图 3.26。在公共射极引线端上的偏置电路，可以是一个简单的电阻，这样，等效电流源便为零；也可以是晶体管电流源，这样，电路就是晶体管的 Norton 等效电路。

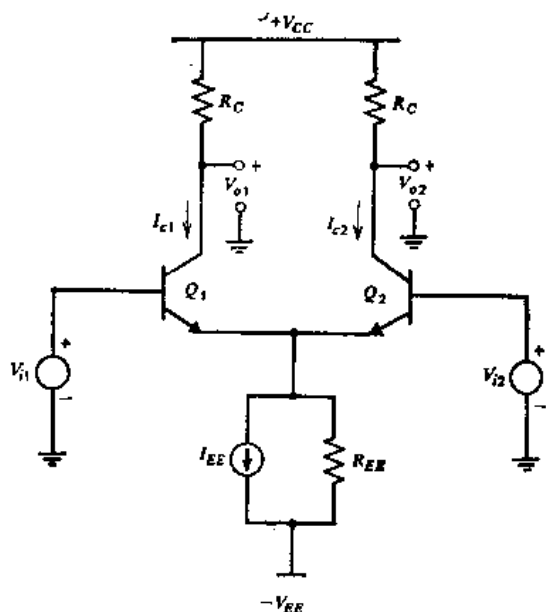


图 3.26 射耦对电路图

3.4.1 直流转移特性

射耦对的大信号性能由于两方面的原因而显得非常重要,第一、它说明了电路工作在
线性区内的输入电压允许的范围;第二、它说明了模拟信号波形不至于饱和的范围。为了
使分析简化,假定射极电流源的输出电阻 R_{EE} 为无限大,每一晶体管的基极电阻可以忽
略不计,以及每一晶体管的输出电阻为无限大。这种假定虽然对小信号性能有重要影响,
但对电路的低频大信号性能则没有多大影响。现在,首先把由两个电压源和两个基-射结
组成的回路上的所有电压加起来:

$$V_{i1} - V_{be1} + V_{be2} - V_{i2} = 0 \quad (3.57)$$

假定 V_{be1} 、 $V_{be2} \gg V_T$, 根据 Ebers-Moll 方程,可得

$$V_{be1} = V_T \ln \frac{I_{c1}}{I_{S1}} \quad (3.58)$$

$$V_{be2} = V_T \ln \frac{I_{c2}}{I_{S2}} \quad (3.59)$$

将式(3.57)、(3.58)、(3.59)联立,并假定 $I_{S1} = I_{S2}$, 可得

$$\frac{I_{c1}}{I_{c2}} = \exp\left(\frac{V_{i1} - V_{i2}}{V_T}\right) = \exp\left(\frac{V_{id}}{V_T}\right) \quad (3.60)$$

式中,已把 V_{id} 定义为 V_{i1} 与 V_{i2} 之间的差值,今再把两晶体管射极上的电流加起来:

$$-(I_{c1} + I_{c2}) = I_{EE} = \frac{1}{\alpha_0} (I_{c1} + I_{c2}) \quad (3.61)$$

将式(3.60)和(3.61)联立,可得

$$I_{c1} = \frac{\alpha_0 I_{EE}}{1 + \exp\left(-\frac{V_{id}}{V_T}\right)} \quad (3.62)$$

$$I_{c2} = \frac{\alpha_0 I_{EE}}{1 + \exp\left(\frac{V_{id}}{V_T}\right)} \quad (3.63)$$

这两种电流作为 V_{id} 的函数,示于图 3.27。需要指出,当输入电压差大于几百毫伏后,集

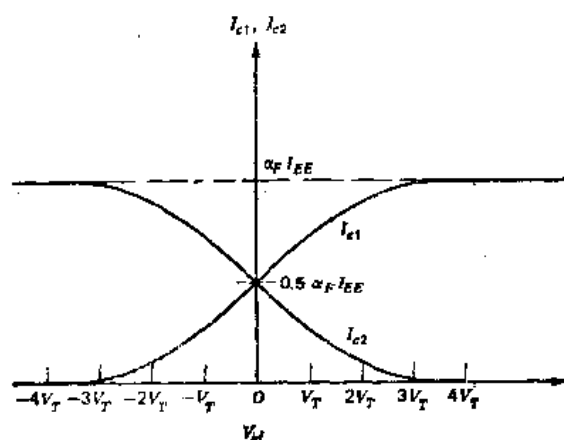


图 3.27 射耦对的集流随输入电压差值而变化的曲线

流变成与 V_{id} 无关, 因为这时全部集流都流经一个晶体管。只有在电压差小于 50mV 左右时, 电路才具有接近于线性的特性。现在, 便可计算输出电压, 由于

$$V_{o1} = V_{CC} - I_{c1}R_C \quad (3.64)$$

$$V_{o2} = V_{CC} - I_{c2}R_C \quad (3.65)$$

最有意义的输出信号, 通常是 V_{o1} 和 V_{o2} 之间的差值, 今称之为 V_{od} :

$$V_{od} = V_{o1} - V_{o2} = \alpha_0 I_{EE} R_C \tanh\left(\frac{-V_{id}}{2V_T}\right) \quad (3.66)$$

这一函数关系用曲线表示于图 3.28。由此可看到差分放大器的一个重大优点, 即: 当 V_{id} 为零时, V_{od} 也为零, 这就可以通过直接耦合进行级联而不会造成直流失调。

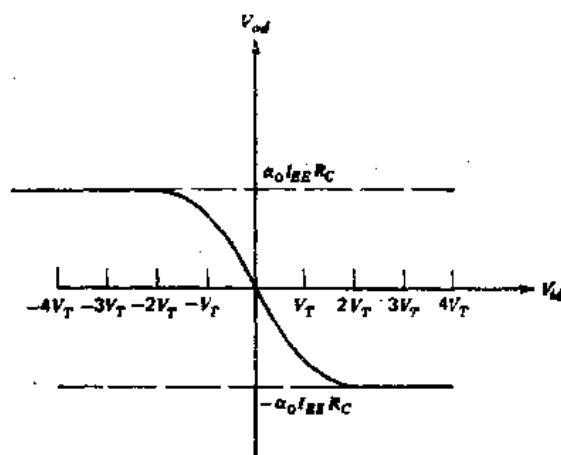


图 3.28 差耦对的差分输出电压随差分输入电压而变化的曲线

3.4.2 射极负反馈

为了扩大射耦对近似地起线性放大作用所对应的输入电压范围, 经常在两个晶体管的射极上串联一个射极负反馈电阻, 如图 3.29 所示。除了这些电阻上的电压降必须加进

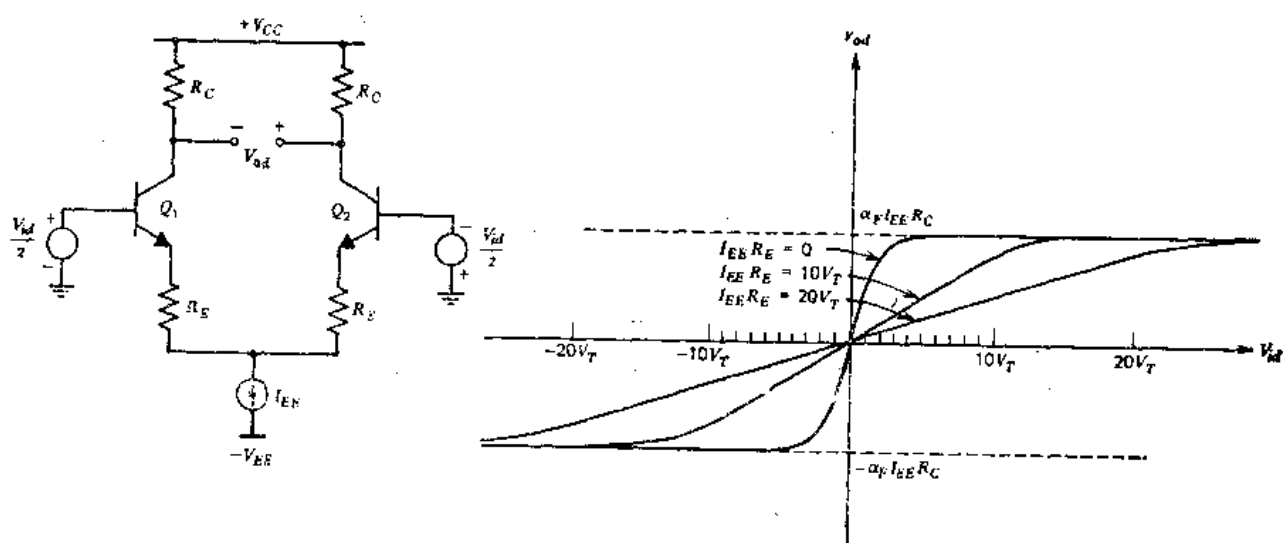


图 3.29 具有射极负反馈时, 射耦对的输出电压随输入电压而变化的曲线

相当于式(3.57)中的电压和之外, 这种电路的分析方法同前面的一样。这样的分析方法无法得到类似于式(3.66)那样的表示式, 但从图 3.29 曲线的举例中, 可以直观地看出电阻所起的作用。当射极负反馈加大时, 线性工作范围也随之扩大, 几乎就等于 $I_{EE}R_E$ 的量。而电压增益则几乎同输入范围的扩大作同样程度的降低。射极电阻在射耦对中引入了局部负反馈, 这将在第八章中进一步介绍。

3.4.3 小信号分析

在许多情况下, 射耦对令人感兴趣的性能特点, 就是直流差模输入电压接近零伏时电路所呈现的小信号特性。在以下的分析中, 假定直流差模输入电压为零, 然后在不违反线性工作这样假定的小信号下, 计算电路的小信号增益和输入电阻。还假定射极偏置元件的 Norton 等效电阻为有限值, 因为这一电阻对电路的小信号性能有明显的影响。同时假定晶体管的 $r_b = 0$ 、 $r_o = \infty$ 而且 $r_\mu = \infty$ 。在这些假定下的射耦对小信号等效电路, 见图 3.30。

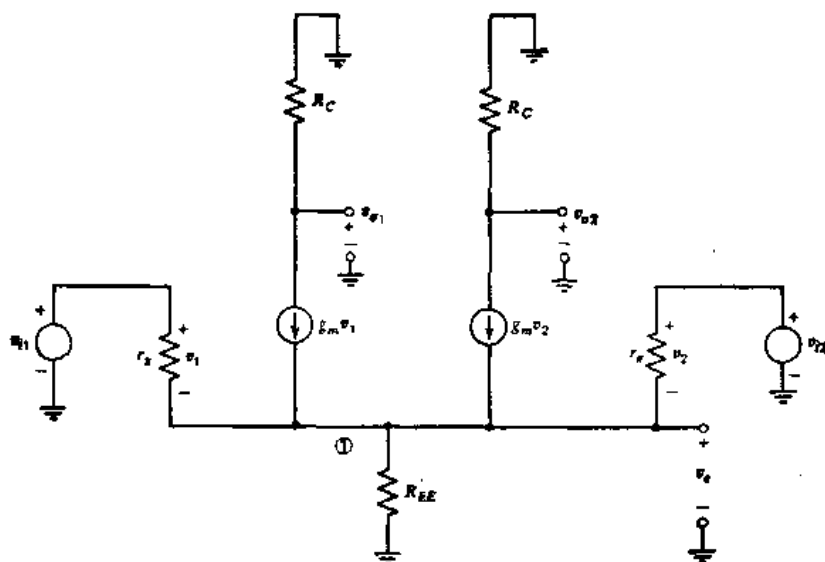


图 3.30 射耦对的小信号等效电路

射耦对同前面几节讨论的电路不一样, 它有两个输入端和两个输出端。因为小信号电路是线性的所以可采用叠加法, 因而可以获得四个用来描述电路性能的常数:

$$v_{o1} = A_{11}v_{i1} + A_{12}v_{i2} \quad (3.67)$$

$$v_{o2} = A_{21}v_{i1} + A_{22}v_{i2} \quad (3.68)$$

现在, 把射极节点处的电流加起来, 以求出 A_{11} 和 A_{21} 的值。

$$\frac{v_{i1} - v_e}{r_x} + g_m(v_{i1} - v_e) + g_m(v_{i2} - v_e) + \frac{v_{i2} - v_e}{r_x} - \frac{v_e}{R_{EE}} = 0 \quad (3.69)$$

然后解出 v_e , 得

$$v_e = \frac{v_{i1} + v_{i2}}{2 + \left[\frac{1}{g_m R_{EE} \left(1 + \frac{1}{\beta_0} \right)} \right]} \quad (3.70)$$

输出电压 v_{o1} 为

$$v_{o1} = -g_m(v_{i1} - v_c)R_C \quad (3.71)$$

将式(3.70)代入式(3.71),可得

$$v_{o1} = -\frac{g_m R_C}{2} \left\{ v_{i1} \left[\frac{1 + \frac{1}{g_m R_{EE} \left(1 + \frac{1}{\beta_0}\right)}}{1 + \frac{1}{2g_m R_{EE} \left(1 + \frac{1}{\beta_0}\right)}} \right] - v_{i2} \left[\frac{1}{1 + \frac{1}{2g_m R_{EE} \left(1 + \frac{1}{\beta_0}\right)}} \right] \right\} \quad (3.72)$$

比较式(3.67)和(3.72),便可直接求出 A_{11} 和 A_{12} 。由于电路的对称性,故 $A_{11} = A_{22}$ 而 $A_{21} = A_{12}$ 。因此可得

$$A_{22} = A_{11} = -\frac{g_m R_C}{2} \left[\frac{1 + \frac{1}{g_m R_{EE} \left(1 + \frac{1}{\beta_0}\right)}}{1 + \frac{1}{2g_m R_{EE} \left(1 + \frac{1}{\beta_0}\right)}} \right] \quad (3.73)$$

$$A_{21} = A_{12} = +\frac{g_m R_C}{2} \left[\frac{1}{1 + \frac{1}{2g_m R_{EE} \left(1 + \frac{1}{\beta_0}\right)}} \right] \quad (3.74)$$

可是,这些表示式对于洞察最常用电路的实际性能没有用处。射耦对通过放大两输入端的差模信号、并抑制其共模电压而取得平衡。如果把输入和输出电压重新定义如下,则电路这方面的性能将更加清晰明显。差模输入电压定义为

$$v_{id} = v_{i1} - v_{i2} \quad (3.75)$$

而共模输入电压定义为

$$v_{ic} = \frac{v_{i1} + v_{i2}}{2} \quad (3.76)$$

将上述二式联立并加以整理,可得用二个新的输入参数表示的实际输入电压 v_{i1} 和 v_{i2} :

$$v_{i1} = \frac{v_{id}}{2} + v_{ic} \quad (3.77)$$

$$v_{i2} = -\frac{v_{id}}{2} + v_{ic} \quad (3.78)$$

通过把等效电路改画成图 3.31 所示,便可看出这些新参数的实际意义。需要指出, v_{id} 为两个输入端之间的差值,而 v_{ic} 为两个输入端的平均值。新的输出参数也可以用同样方法定义:

$$v_{od} = v_{o1} - v_{o2} \quad (3.79)$$

$$v_{oc} = \frac{v_{o1} + v_{o2}}{2} \quad (3.80)$$

解以上方程求 v_{o1} 和 v_{o2} , 便可得到

$$v_{o1} = \frac{v_{od}}{2} + v_{oc} \quad (3.81)$$

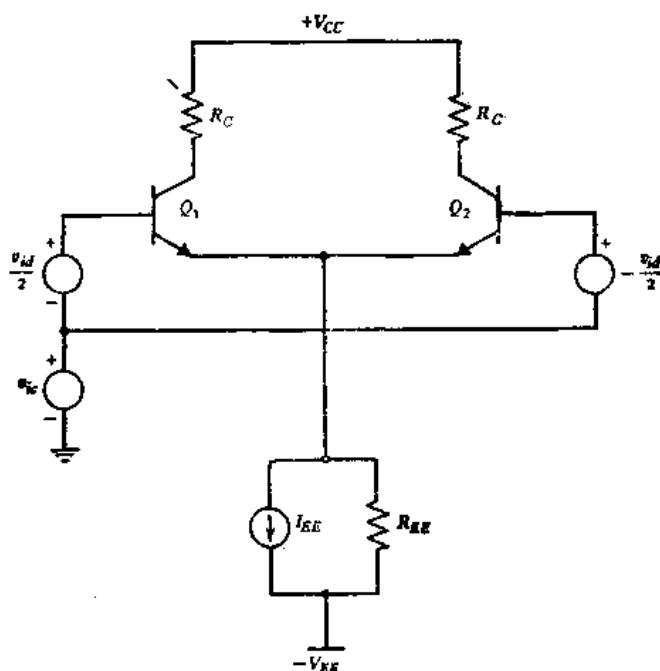


图 3.31 把信号源分解为差模和共模分量时的射耦对

$$v_{o2} = -\frac{v_{od}}{2} + v_{oc} \quad (3.82)$$

这样,我们便定义了两个新的输入参数和两个新的输出参数。把这些用新参数表示 v_{o1} 、 v_{o2} 、 v_{i1} 、 v_{i2} 的表示式代入式(3.67)、(3.68)中,可得以下新的关系:

$$v_{od} = \left(\frac{A_{11} - A_{12} - A_{21} + A_{22}}{2} \right) v_{id} + (A_{11} + A_{12} - A_{21} - A_{22}) v_{ic} \quad (3.83)$$

$$v_{oc} = \left(\frac{A_{11} - A_{12} + A_{21} - A_{22}}{4} \right) v_{id} + \left(\frac{A_{11} + A_{12} + A_{21} + A_{22}}{2} \right) v_{ic} \quad (3.84)$$

现在,定义四个新的增益因数,使它们分别等于以上方程中的系数。这样,式(3.83)和(3.84)便可写成以下形式:

$$v_{od} = A_{dm} v_{id} + A_{cm-dm} v_{ic} \quad (3.85)$$

$$v_{oc} = A_{dm-cm} v_{id} + A_{cm} v_{ic} \quad (3.86)$$

差模增益 A_{dm} 等于差模输入 $(v_{i1} - v_{i2})$ 作单位变化时,差模输出 $(v_{o1} - v_{o2})$ 的变化量。对于射耦对,利用式(3.73)和(3.74),可得

$$A_{dm} = \frac{A_{11} - A_{12} - A_{21} + A_{22}}{2} = (-g_m R_C) \quad (3.87)$$

差模增益的值通常比式(3.85)和(3.86)中其他三个系数的大。

共模增益 A_{cm} 等于共模输入作单位变化时,共模输出电压 $[(v_{o1} + v_{o2})/2]$ 的变化量。对于射耦对,利用式(3.73)和(3.74),可得

$$A_{cm} = \frac{A_{11} + A_{12} + A_{21} + A_{22}}{2} = \frac{-g_m R_C}{1 + 2g_m R_{EE} \left(1 + \frac{1}{\beta_0} \right)} \quad (3.88)$$

剩下的两个增益项,即差模-共模增益 A_{dm-cm} 以及共模-差模增益 A_{cm-dm} , 分别等于差模及共模输入作单位变化时共模及差模输出的变化量。其值如下:

$$A_{cm-dm} = A_{11} + A_{12} - A_{21} - A_{22} = 0 \quad (3.89)$$

$$A_{dm-cm} = \frac{A_{11} - A_{12} + A_{21} - A_{22}}{4} = 0 \quad (3.90)$$

由于电路的对称性,所以当晶体管及负载电阻一样时,这两种增益等于零。因此在这种情况下,电路的性能使用两个参数 A_{cm} 和 A_{dm} 便可完全确定,而不必象原来那样用四个参数确定。由于器件的失配,在实际电路中 A_{cm-dm} 和 A_{dm-cm} 严格地说不等于零;这种重要的二阶效应,将在第六章加以讨论。

例题 试求图 3.32 电路的电压增益 v_o/v_i 。假定偏置计算时可用 $V_{BE} = 0.7V$ 。

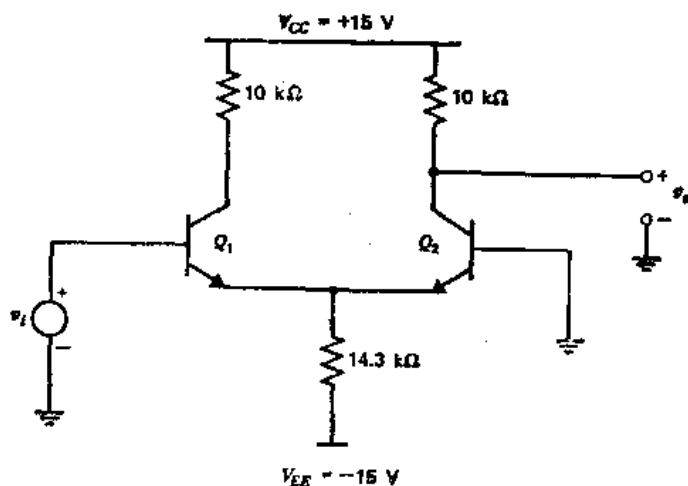


图 3.32 计算电压增益时所用的电路举例

解

1. 直流分析:

$$-(I_{E1} + I_{E2}) = \frac{15V - 0.7V}{14.3k\Omega} = 1mA$$

$$I_{C1} = I_{C2} \approx -I_{E1} = 0.5mA$$

2. A_{dm} 、 A_{cm} 计算:

$$A_{dm} = -g_m R_C = -\frac{I_C}{V_T} R_C = -\frac{10k\Omega}{52\Omega} = -192.3$$

$$A_{cm} = \frac{-g_m R_C}{1 + 2g_m R_E \left(1 + \frac{1}{\beta_o}\right)} = -0.35$$

3. 增益计算

$$\begin{aligned} v_o = v_{o2} &= -\frac{v_{id}}{2} + v_{oc} = -A_{dm} \frac{v_{id}}{2} + A_{cm} v_{ic} = \frac{-A_{dm}}{2} (v_i) + A_{cm} \left(\frac{v_i}{2}\right) \\ &= \left(\frac{+192.3}{2} - \frac{0.35}{2}\right) v_i = 95.98 v_i \end{aligned}$$

3.4.4 利用半电路概念求差模和共模增益

在上一节中,通过直接分析小信号电路,求出共模及差模增益。分别求电路对纯差模及纯共模输入的响应,然后叠加起来也可获得同样的结果。这种方法提供了洞察射耦对功能的另一种手段。现在,首先求电路对纯差模信号的响应。

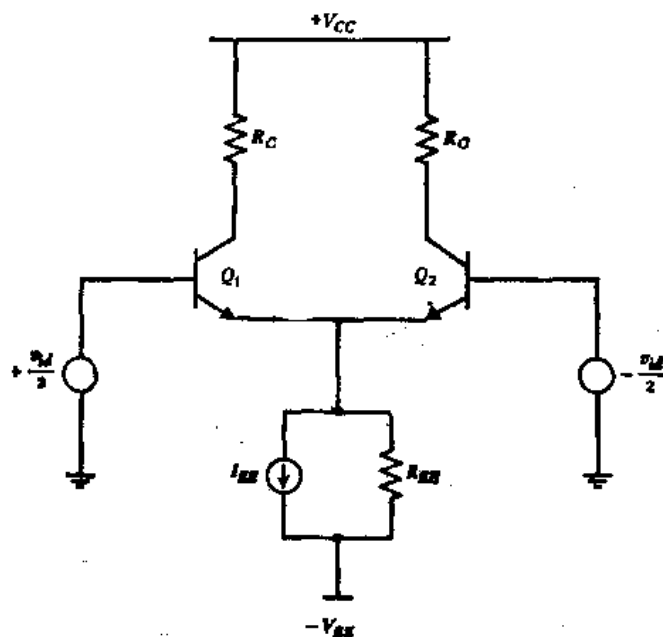


图 3.33 纯差模输入时的射耦对

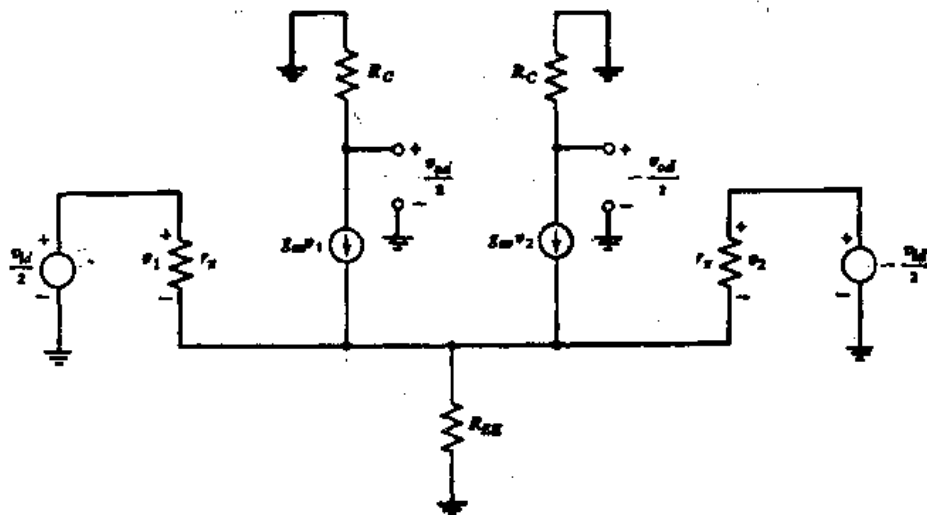


图 3.34 纯差模输入时,射耦对的小信号等效电路

今把共模输入电压调到零,并将图 3.31 电路改画成图 3.33 那样。它的小信号等效电路示于图 3.34。首先,在两个基极引出端上施加大小相等方向相反的小信号电压。由于电路是平衡的,所以两管射极处电压将始终保持不变。因为该点的电压不起任何变化,所以把这一点对地短路,如图 3.35 所示,对电路的性能并不起影响。这样,就可以只分析平衡的放大器一侧,来计算电路的增益。这一简化的电路,如图 3.36 所示,它被称为差模半电路,对于分析所有类型差分放大器低频和高频性能,都是非常有用的。从图 3.36 可以看出

$$\frac{v_{od}}{2} = -g_m R_C \frac{v_{id}}{2} \quad (3.91)$$

因而

$$A_{dm} = \frac{v_{od}}{v_{id}} = -g_m R_C \quad (3.92)$$

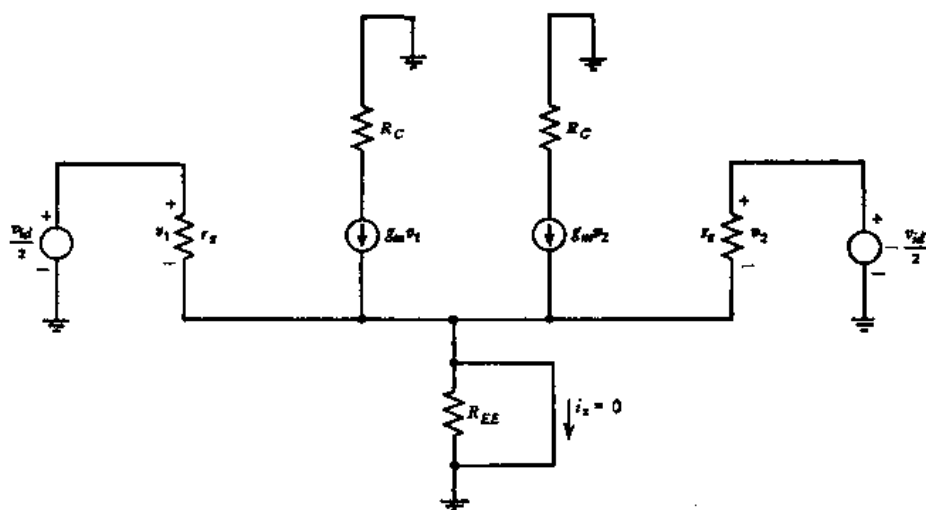


图 3.35 将射极节点接地的差模电路。因为电路对称, $i_x = 0$

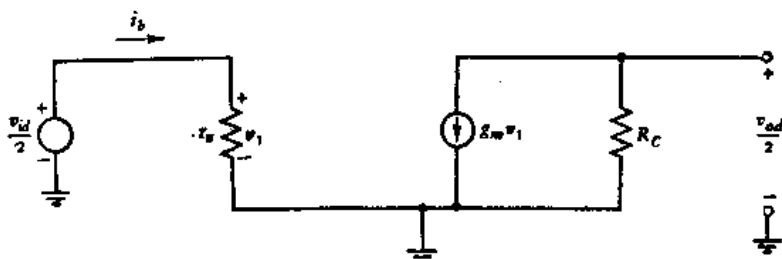


图 3.36 差模半电路

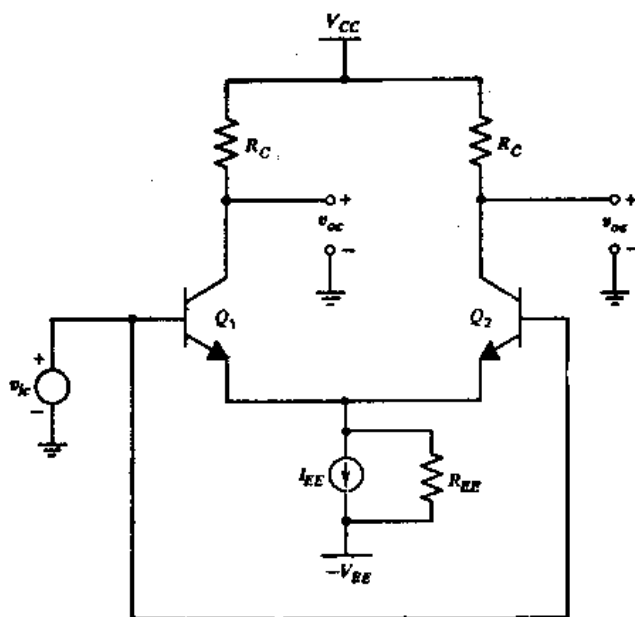


图 3.37 纯共模输入时的射耦对

现在,可把图 3.31 电路的差模输入调到零,并改为成图 3.37。它的小信号等效电路示于图 3.38,但作了一些修改,即将电阻 R_{EE} 分成两个并联的电阻,每一个的阻值均等于原电阻的一倍。现在可以看到,加在两个晶体管基-射结上的电压正好相等,因此其集电极电流必定相等。还要指出,由于电路对称,所以在连接二个射极的引线上没有电流 i_x 流

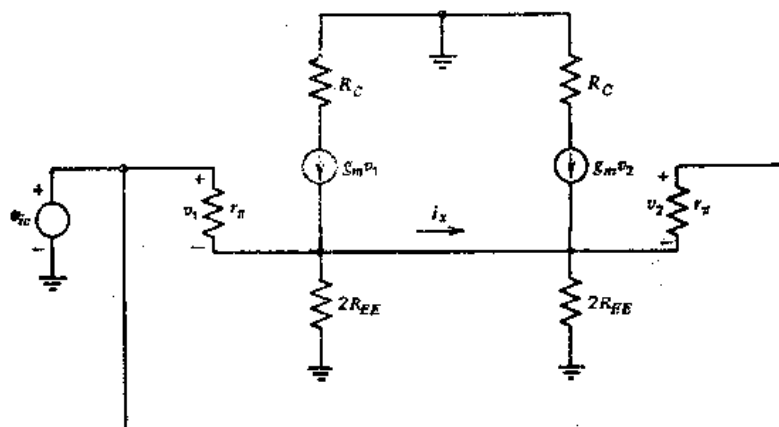


图 3.38 纯共模输入时的小信号等效电路

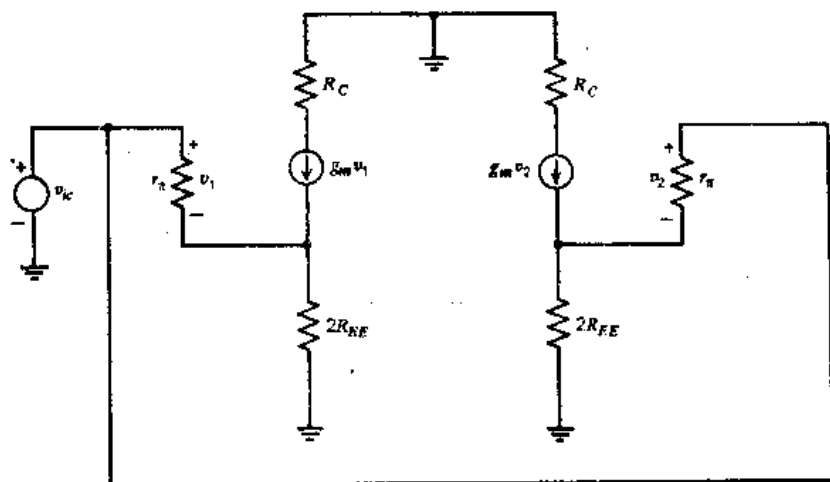


图 3.39 修改后的共模等效电路

过。如果象图 3.39 所示的那样,把这一引线去掉,电路的性能也不起变化,而这样做以后,便可把电路简化成为两个完全一样的半电路。只要分析其中之一的半电路便可估算出电路的性能。共模半电路示于图 3.40。把包括信号源电压、基-射结以及 $2R_{EE}$ 在内的回路上的电压,全部加起来,可得

$$v_{ic} - i_b r_{\pi} - i_b (\beta_0 + 1) 2R_{EE} = 0 \quad (3.93)$$

故

$$i_b = \frac{v_{ic}}{r_{\pi} + 2R_{EE}(\beta_0 + 1)} \quad (3.94)$$

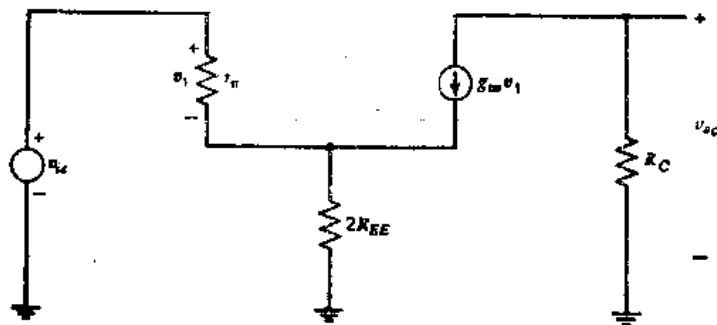


图 3.40 共模半电路

共模输出电压为

$$v_{oc} = -R_{c1c} = -R_c \beta_0 i_b = v_{ic} \left[\frac{-\beta_0 R_c}{r_x + 2R_{EE}(\beta_0 + 1)} \right] \quad (3.95)$$

整理后,可得

$$A_{cm} = \frac{v_{oc}}{v_{ic}} = - \frac{g_m R_c}{1 + 2g_m R_{EE} \left(1 + \frac{1}{\beta_0} \right)} \quad (3.96)$$

3.4.5 共模抑制比

差分放大器大多数电路的用途,通常要求当存在共模电压起伏的背景下,对差模电压进行放大。因为有用信号一般是差模电压,故对共模信号的响应会在输出端产生一个无法与差模信号相区分的误差。因此,尽量减小共模增益以及共模-差模增益,便是差分放大器设计中的重要任务。

通常,把共模抑制比 (CMRR) 定义为差模增益对共模增益的比值,即

$$\text{CMRR} \triangleq \left| \frac{A_{dm}}{A_{cm}} \right| \quad (3.97)$$

在单级射耦对的特殊情况下,利用式(3.92)及(3.96),可得

$$\text{CMRR} = 1 + 2g_m R_{EE} \left(1 + \frac{1}{\beta_0} \right) \quad (3.98)$$

从上式可以清楚看到,增大偏置电流源的输出电阻 R_{EE} , 可以改善共模抑制比。

共模抑制比这一术语还被作为一个品质因数,用来描述多级差分放大器及运算放大器的性能。在这类电路中,第一级的共模-差模增益,往往成为总的 CMRR 中的重要因素。差分放大器这方面的性能,将在第六章中讨论。

例题 图 3.41 示出了用电阻偏置的射耦对,试求其共模抑制比。

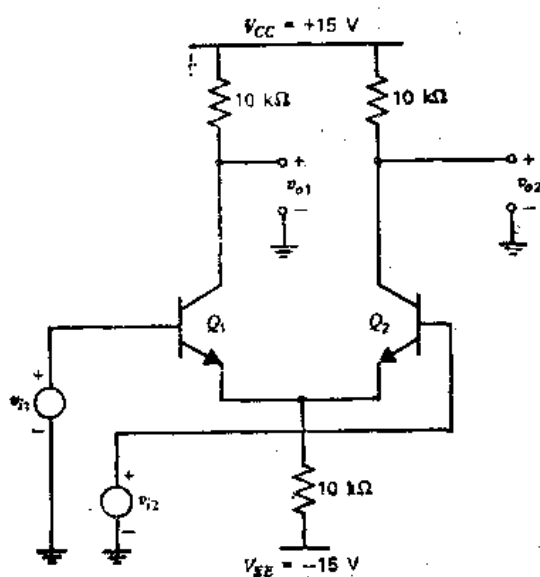


图 3.41 计算 CMRR 用的电路举例

解

$$\text{CMRR} = \left[\frac{1}{1 + 2g_m R_{EE} \left(1 + \frac{1}{\beta_0}\right)} \right]^{-1}$$

$$\approx \left(\frac{1}{2 \frac{I_C R_{EE}}{V_T}} \right)^{-1} = \frac{2I_C R_{EE}}{V_T} = \frac{I_{EE} R_{EE}}{V_T}$$

将有关数据代入,可得

$$\text{CMRR} = \frac{14.3\text{V}}{26\text{mV}} = 550 = 54\text{dB}$$

需要指出,对给定的电阻性偏置,如果不增加跨于电阻 R_{EE} 上的电压降,将不可能改善基本电路的 CMRR。在实际中,这就要求提高电源电压,而这一点往往是不可能的。

3.4.6 差模及共模输入电阻

由于差分放大器通常被作为仪用电路的第一级,所以输入电阻是设计中重要指标。差模电阻 R_{id} 被定义为,在施加纯差模输入电压时,小信号差模输入电压 v_{id} 对小信号输入电流 i_b 的比值。从图 3.36 可看出,射耦对的输入电阻为

$$\frac{v_{id}}{2} = i_b r_x \quad (3.99)$$

因此

$$R_{id} = \frac{v_{id}}{i_b} = 2r_x \quad (3.100)$$

于是,取决于晶体管 r_x 的差模输入电阻,将随 β 的增大和集流的减小而增加。所以,当射耦对工作于低偏置电流水准时,将可获得大的输入电阻。

共模输入电阻被定义为,使用纯共模输入时,小信号共模输入电压 v_{ic} 对一个输入端上的小信号输入电流 i_b 的比值。对于射耦对,可由图 3.39 中看出,

$$R_{ic} = \frac{v_{ic}}{i_b} = [r_x + 2R_{EE}(1 + \beta_0)] \quad (3.101)$$

式中 i_b 用式(3.94)代入。

在同时施加共模及差模输入电压时,可使用叠加法求出流过的小信号输入电流,

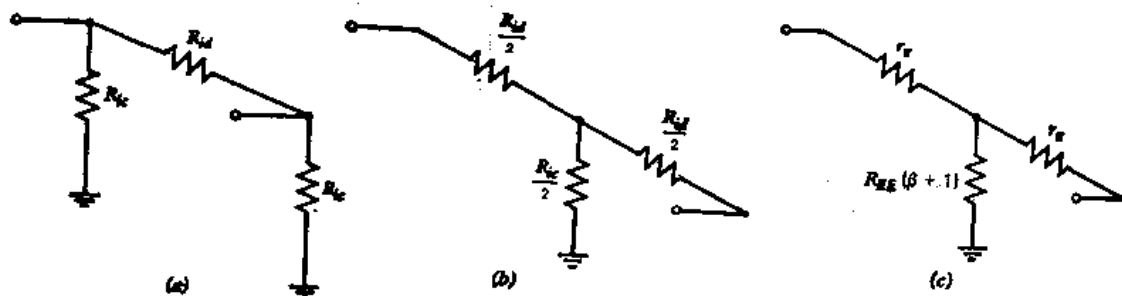


图 3.42 (a) 差分放大器的普遍性低频、小信号等效电路;
(b) “T”型等效输入电路;
(c) 射耦对的等效输入电路(不带射极负反馈电阻时)

$$i_{b1} = \frac{v_{id}}{R_{id}} + \frac{v_{ic}}{R_{ic}}$$

$$i_{b2} = -\frac{v_{id}}{R_{id}} + \frac{v_{ic}}{R_{ic}}$$

因此,输入电阻可用图 3.42a 的 π 型等效电路表示,并假定 R_{ic} 远大于 R_{id} . 或者,电路也可以变换成图 3.42b 所示的 T 型等效电路,并再次假定 R_{ic} 远大于 R_{id} . 对于射耦对, T 型等效电路中的电阻大小,示于图 3.42c.

3.5 源耦 JFET 对

在差分放大器设计中一个重要的任务,就是尽量减小进入电路输入引线的直流偏置电流,以及尽量增大差模输入电阻. 由于 JFET 的输入电阻及偏置电流仅仅分别是反偏结的增量电阻和漏电流,所以经常被用于差分放大器以改善输入电阻与输入偏置电流. 在模拟集成电路中应用 JFET,要在标准的制造工艺过程之外增加相当复杂的工序,如第二章所介绍的. 因此只有在需要非常高的输入电阻时,才要使用它. 本节将要分析源耦对的直流和小信号性能.

3.5.1 直流大信号分析

n 沟道 JFET 源耦对^[8]示于图 3.43a. 它的分析方法只要相应地改变符号,也可以用于分析 p 沟道源耦对. 在大信号分析时,假定偏置电流源的增量电阻无限大,因此我们可以忽略 JFET 的输出电阻. 今假定电路两侧的 JFET 和漏电阻分别相等. 首先,将环绕源极的回路上电压加起来:

$$V_{i1} - V_{gs1} + V_{gs2} - V_{i2} = 0 \quad (3.102)$$

对于每一个 JFET, 假定其漏电流同 V_{gs} 的关系,近似地为均方律的关系,如第一章中式 (1.150) 所示,

$$I_d = I_{DSS} \left(1 - \frac{V_{gs}}{V_P}\right)^2 \quad (3.103)$$

改变形式后,得

$$\frac{V_{gs}}{V_P} = \left(1 - \sqrt{\frac{I_d}{I_{DSS}}}\right) \quad (3.104)$$

将式 (3.102) 和 (3.104) 联立,得

$$\frac{V_{i1} - V_{i2}}{V_P} = -\sqrt{\frac{I_{d1}}{I_{DSS}}} + \sqrt{\frac{I_{d2}}{I_{DSS}}} \quad (3.105)$$

把源极节点处的电流加起来:

$$I_{d1} + I_{d2} = I_{SS} \quad (3.106)$$

将式 (3.105) 和 (3.106) 联立,解所得出的二次方程,得

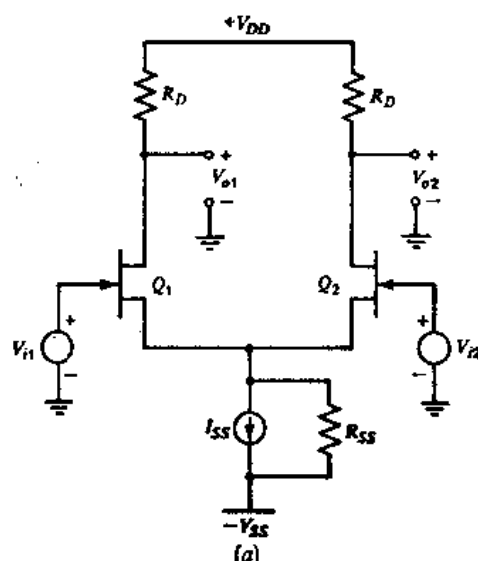


图 3.43a n 沟道 JFET 的源耦对

$$I_{d1} = \frac{I_{SS}}{2} \left[1 + \frac{V_{id}}{V_P} \sqrt{2 \left(\frac{I_{DSS}}{I_{SS}} \right) - \left(\frac{V_{id}}{V_P} \right)^2 \left(\frac{I_{DSS}}{I_{SS}} \right)^2} \right] \quad (3.107)$$

$$I_{d2} = \frac{I_{SS}}{2} \left[1 - \frac{V_{id}}{V_P} \sqrt{2 \left(\frac{I_{DSS}}{I_{SS}} \right) - \left(\frac{V_{id}}{V_P} \right)^2 \left(\frac{I_{DSS}}{I_{SS}} \right)^2} \right] \quad (3.108)$$

式中 $V_{id} = V_{i1} - V_{i2}$ 。需要指出, 当施加大的直流差动输入电压时, 全部偏置电流 I_{SS} 必定流进 JFET 之一。因此, 如果 I_{SS} 大于 I_{DSS} , 则当施加大的差模输入信号时, JFET 的栅-沟道结将成为正偏置。所以, 在上述分析中, 隐含着 $I_{SS} \leq I_{DSS}$ 这样一个假设。此外, 可使两个管子均导电的差模输入电压范围为

$$\left| \frac{V_{id}}{V_P} \right| < \sqrt{\frac{2I_{SS}}{I_{DSS}}} \quad (3.109)$$

V_{id} 超出这一范围, 输出电流或为零或为 I_{SS} , 总之均为常量。只有当 V_{id} 处于式(3.109)所给定的范围内时, 式(3.108)和(3.109)才能成立。在某些典型情况下的两管的电流, 分别画在图 3.43b 上。同双极型器件时相应的曲线(图 3.27)相比较, 可以看出, JFET 电路可以在高得多的 V_{id} 范围内, 使电路保持接近于线性工作范围。这一电压范围为 JFET 夹断电压 V_P (典型值为 2 至 5V) 的若干分之一, 而不是双极型器件时那样, 同 V_T (26mV) 差不多。差模输出电压 $V_{od} = (V_{o1} - V_{o2})$ 等于

$$V_{od} = -(I_{d1}R_D - I_{d2}R_D) \quad (3.110)$$

将式(3.107)和(3.108)代入式(3.110), 得

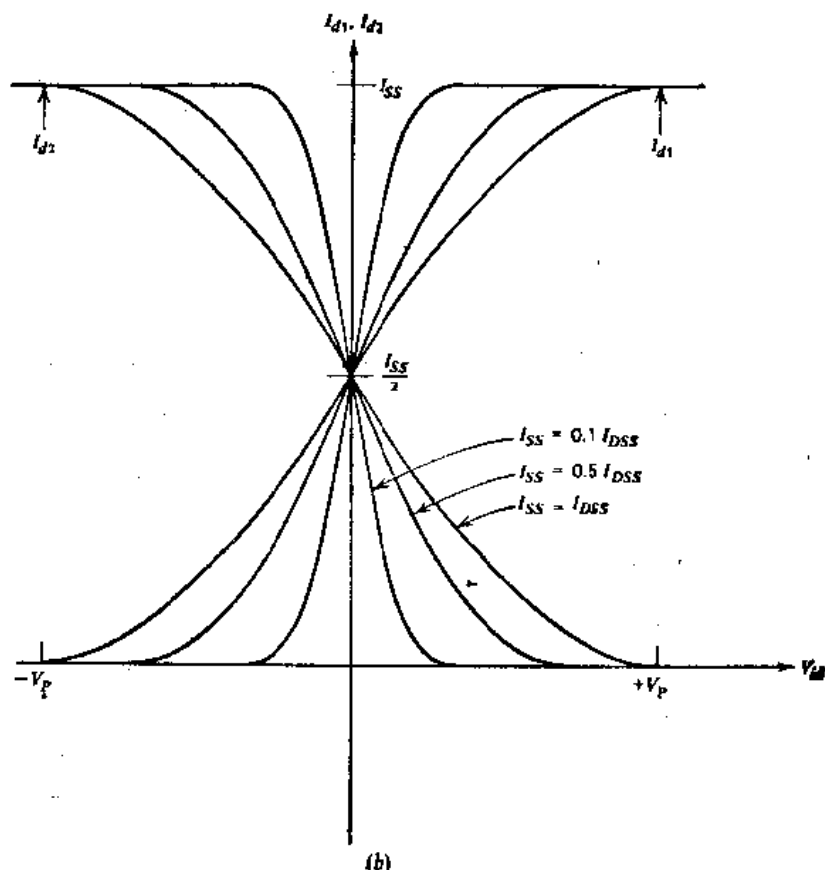


图 3.43b JFET 源耦对的直流转移特性

$$V_{od} = -\frac{I_{SS}R_D}{V_P}V_{id} \times \sqrt{2\left(\frac{I_{DSS}}{I_{SS}}\right) - \left(\frac{V_{id}}{V_P}\right)^2\left(\frac{I_{DSS}}{I_{SS}}\right)^2} \quad (3.111)$$

3.5.2 小信号分析

由于 JFET 的小信号模型同双极型晶体管的类似, 所以射耦对的结果只要略加修改就可以使用。JFET 的 r_{π} 基本上就等于无限大, 而跨导可由式(1.153)给出, 今重新列出如下:

$$g_m = -\frac{2I_{DSS}}{V_P}\left(1 - \frac{V_{GS}}{V_P}\right) = \frac{2}{|V_P|}\sqrt{|I_D||I_{DSS}|} \quad (3.112)$$

利用式(3.112)所表示的 g_m 值, 便可通过式(3.87)和(3.88)求出源耦对的差模及共模增益。

与工作于同样偏置电流下的双极型晶体管相比较, JFET 的跨导要低得多, 典型地约小 40 倍。因此, 在同样负载电阻值下, JFET 的差分放大器较之双极型电路具有较低的差模电压增益。可是, 共模电压增益没有明显降低, 所以 JFET 电路的共模抑制比较小。

例题 试求图 3.44 所示源耦对的差模和共模增益以及 CMRR。设 $V_P = -2V$, $I_{DSS} = 2mA$ 。

解 首先, 求 JFET 的直流漏电流和栅-源电压。从该电路的直流共模半电路, 如图 3.45 所示, 可得

$$V_{GS} + 2I_D R_{SS} - 15V = 0$$

由于

$$V_{GS} = V_P \left(1 - \sqrt{\frac{I_D}{I_{DSS}}}\right)$$

所以

$$V_P \left(1 - \sqrt{\frac{I_D}{I_{DSS}}}\right) + 2I_D R_{SS} = 15V$$

解该二次方程, 得

$$I_{D1,2} = I_{DSS} \left\{ \frac{V_P}{4I_{DSS}R_{SS}} \left[1 - \sqrt{1 - \frac{8I_{DSS}R_{SS}}{V_P} \left(1 - \frac{15V}{V_P}\right)} \right] \right\}^2 = 0.40 \text{ mA}$$

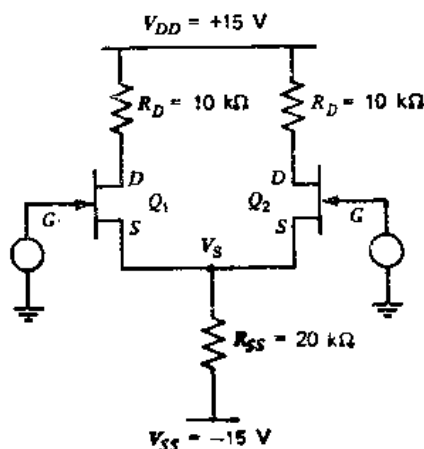


图 3.44 计算 CM 及 DM 增益用的源耦对电路举例

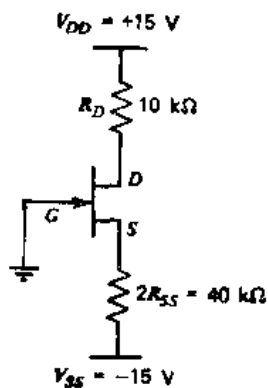


图 3.45 用以计算直流漏电流 I_D 的电路

而栅-源电压

$$V_{GS} = V_P \left(1 - \sqrt{\frac{I_D}{I_{DSS}}} \right) = -1.1 \text{ V}$$

因而,

$$V_S = +1.1 \text{ V (对地)}$$

同时

$$I_{SS} = \frac{16.1 \text{ V}}{20 \text{ k}\Omega} \approx 0.80 \text{ mA}$$

现在,便可求出跨导

$$g_m = \frac{2}{|V_P|} \sqrt{|I_D \cdot I_{DSS}|} = \left(\frac{2}{2 \text{ V}} \right) [\sqrt{(0.4)(2) \times 10^{-4}}] = 0.89 \times 10^{-3} \text{ mho}$$

因此,便可求出

$$\begin{aligned} A_{dm} &= -g_m R_D = (0.89 \times 10^{-3})(10 \text{ k}\Omega) = -8.9 \\ A_{cm} &= \frac{-g_m R_D}{1 + 2g_m R_{SS}} = \frac{-8.9}{1 + 2(0.89 \times 10^{-3})(20 \text{ k}\Omega)} = -0.24 \\ \text{CMRR} &= \frac{A_{dm}}{A_{cm}} = 37 = \underline{31 \text{ dB}} \end{aligned}$$

3.6 差分放大器中器件失配的影响

差分放大器的一个重要性能就是,可以分辨最小的直流差模电压。在放大器本身存在元件的失配以及由于温度而使元件参数产生漂移,都会在输出端造成差模电压,而且无法同被放大的信号区分开。在许多模拟系统中,系统的分辨能力主要受这种类型的直流误差所限制,因此,考虑失配引入的失调往往是模拟电路设计的中心问题。

对于晶体管差分放大器,使用输入失调电压和输入失调电流这两个参数来表示失配对直流性能的影响,最为方便。这两个参数表示放大器内所有的元件失配折合到输入端的影响^[6,7]。正如图 3.46 所示,含有失配的放大器直流性能,与一个完全匹配的理想放大器但在输入端上串接输入失调电压源、同时在两输入端之间并接输入失调电流源的直流

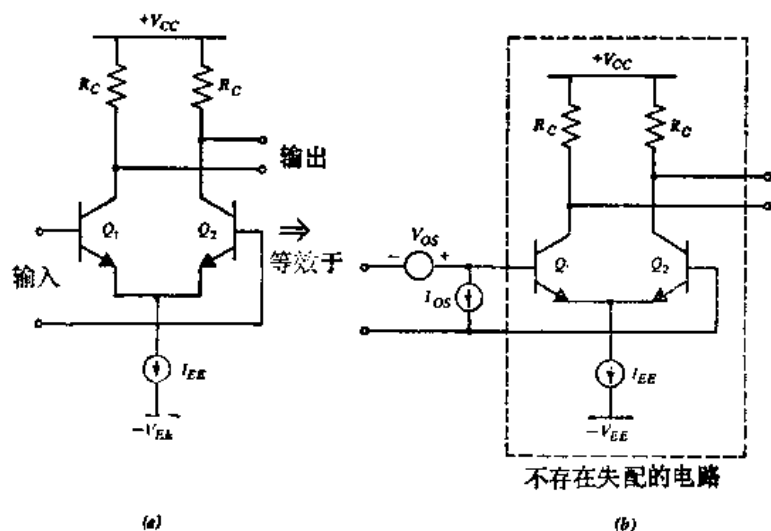


图 3.46 射耦对的等效输入失调电压 (\$V_{OS}\$) 和电流 (\$I_{OS}\$)。 (a) 含有失配的实际电路; (b) 具有完全匹配的器件同时输入失调电压和电流的等效电路

性能相同。这两个参数通常是温度和共模输入电压的函数。在本节中，将计算射耦对及源耦 JFET 对的输入失调电压和电流。

3.6.1 射耦对的输入失调电压

在图 3.46a 所示的射耦对中，失调误差的主要根源在于，晶体管在基区宽度、基区掺杂水准和集电区掺杂水准方面的失配、晶体管的有效射区面积的失配以及在集电极负载电阻方面的失配。为了提供足以进行直观解释的简单分析结果，可在假定为均匀基区晶体管的条件下进行分析。所得的结果与非均匀的情形相类似，但后者的分析步骤要冗长得多。在大多数情况下，直流基极电流低得足以使 r_b 上的直流压降可以忽略不计，所以忽略掉 r_b 。

从图 3.46b 可以看出，输入失调电压 V_{os} 等于为了使差模输出电压为零所必须施加的电压 V_{id} 。假定 V_{id} 正好使图 3.46a 上的 V_{od} 为零，然后把信号源回路上电压都加起来

$$V_{os} - V_{BE1} + V_{BE2} = 0 \quad (3.113)$$

$$V_{os} = V_T \ln \frac{I_{C1}}{I_{S1}} - V_T \ln \frac{I_{C2}}{I_{S2}} \quad (3.114)$$

$$= V_T \ln \frac{I_{C1}}{I_{C2}} \frac{I_{S2}}{I_{S1}} \quad (3.115)$$

决定双极型晶体管饱和电流 I_S 的各种因素，已在第一章中介绍。它说明，如果基区中杂质浓度是均匀的，则饱和电流如下：

$$I_{S1} = \frac{qn_i^2 \bar{D}_n}{N_A W_{B1} (V_{CB})} A_1 = \frac{qn_i^2 \bar{D}_n}{Q_{B1} (V_{CB})} A_1 \quad (3.116)$$

$$I_{S2} = \frac{qn_i^2 \bar{D}_n}{N_A W_{B2} (V_{CB})} A_2 = \frac{qn_i^2 \bar{D}_n}{Q_{B2} (V_{CB})} A_2 \quad (3.117)$$

式中 $W_B(V_{CB})$ 表示作为 V_{CB} 函数的基区宽度， N_A 为基区中受主浓度，而 A 为发射区面积。并把乘积 $N_A W_B(V_{CB})$ 表示成 $Q_B(V_{CB})$ ，即单位基区面积上杂质总掺杂量。为了使 V_{od} 等于零，要求

$$I_{C1} R_{C1} = I_{C2} R_{C2} \quad \frac{I_{C1}}{I_{C2}} = \frac{R_{C2}}{R_{C1}} \quad (3.118)$$

将以上二式联立，得

$$V_{os} = V_T \ln \left[\left(\frac{R_{C2}}{R_{C1}} \right) \left(\frac{A_2}{A_1} \right) \left(\frac{Q_{B1}(V_{CB})}{Q_{B2}(V_{CB})} \right) \right] \quad (3.119)$$

这一表示式说明输入失调电压同器件参数及 R_C 失配之间的关系。可是，在通常情况下，对数函数中的自变量非常接近于 1，因而该方程可用更直观而满意的方法表示。在下一节中，将介绍一种近似分析方法，它可以在失配很小时使用。

3.6.2 射耦对失调电压的近似分析方法

在实际考虑失调电压和电流时，通常，任何两个标称化匹配的电路参数之间的失配，

总是远小于该参数的绝对值的。因而,就可以分别考虑它们对失调电压的各自贡献,然后叠加起来。今再次写出式(3.119):

$$V_{os} = V_T \ln \left[\left(\frac{R_{C1}}{R_{C2}} \right) \left(\frac{A_1}{A_2} \right) \left(\frac{Q_{B1}(V_{CB})}{Q_{B2}(V_{CB})} \right) \right] \quad (3.120)$$

现在,利用以下关系,定义一些新的参数以描述元件中的失配

$$\Delta X = X_1 - X_2 \quad (3.121)$$

$$X = \frac{X_1 + X_2}{2} \quad (3.122)$$

式中 ΔX 为两个参数之间的差值,而 X 为两个标称化匹配参数的平均值。需要指出, ΔX 可以为正也可以为负。例如

$$\begin{aligned} \Delta R_C &= R_{C1} - R_{C2} \\ R_C &= \frac{R_{C1} + R_{C2}}{2} \end{aligned} \quad (3.123)$$

首先,联立式(3.121)和(3.122),整理后得

$$X_1 = X + \frac{\Delta X}{2} \quad (3.124)$$

$$X_2 = X - \frac{\Delta X}{2} \quad (3.125)$$

将此二式代入式(3.120),得

$$V_{os} = V_T \ln \left[\left(\frac{R_C - \frac{\Delta R_C}{2}}{R_C + \frac{\Delta R_C}{2}} \right) \left(\frac{A - \frac{\Delta A}{2}}{A + \frac{\Delta A}{2}} \right) \left(\frac{Q_B + \frac{\Delta Q_B}{2}}{Q_B - \frac{\Delta Q_B}{2}} \right) \right] \quad (3.126)$$

假定

$$\Delta R_C \ll R_C \quad \Delta A \ll A \quad \Delta Q_B \ll Q_B \quad (3.127)$$

则式(3.126)可简化成

$$V_{os} = V_T \ln \left[\left(1 - \frac{\Delta R_C}{R_C} \right) \left(1 - \frac{\Delta A}{A} \right) \left(1 + \frac{\Delta Q_B}{Q_B} \right) \right] \quad (3.128)$$

可以利用对数函数的泰勒 (Taylor) 级数表示法将上式展开。略去式中的高阶项后,可得

$$V_{os} = V_T \left(-\frac{\Delta R_C}{R_C} - \frac{\Delta A}{A} + \frac{\Delta Q_B}{Q_B} \right) \quad (3.129)$$

于是,在上述假定下,便可获得输入失调电压的表示式,在该式中不同因素的影响成线性叠加关系。可以证明,在元件失配不大时,上式总是成立的。需要指出,式(3.129)中各项的符号没有特别意义,因为参数的随机波动方向不同,失配因子可以为正也可以为负。当各项的符号使各自的贡献相加时,失调最为严重。

式(3.129)表示电阻以及器件结构参数 A 和 Q_B 的失配所引起的失调电压。为了使用可以直接测量的器件电参数来估算失调电压,重新组合式(3.129),使它用电阻的失配和晶体管饱和电流的失配这两项来表示失调电压,将是很方便的,于是

$$V_{os} = V_T \left(-\frac{\Delta R_C}{R_C} - \frac{\Delta I_S}{I_S} \right) \quad (3.130)$$

式中

$$\frac{\Delta I_S}{I_S} = \frac{\Delta A}{A} - \frac{\Delta Q_B}{Q_B}$$

为晶体管本身通过饱和电流失配表现出来的对失调电压的贡献。失配因子 $\Delta R_c/R_c$ 和 $\Delta I_S/I_S$ 实际上是随机参数,随着每一个具体的制成电路具有不同的数值,所表现出来的数值分布可用概率分布进行描述。在样本足够多时,分布趋于均值(数学期望)为零的正态分布,即高斯(Gauss)分布。上述参数所具有的典型标准差为

$$\sigma_{\Delta R/R} = 0.01 \quad \sigma_{\Delta I_S/I_S} = 0.05 \quad (3.131)$$

在正态分布中,样本的 68% 处于均值 $\pm \sigma$ 的范围内。假定分布的均值为零,而且标准差如式(3.131)所示,则当样本容量足够大时,68% 电阻对将以 1% 的精确度匹配,而 68% 晶体管对的饱和电流将以 5% 的精确度匹配。器件的几何尺寸和制造过程将对以上数值起重大影响,这将在第六章进一步介绍。如果从符合这样分布的样品总体中,挑出一个参数等于标准差的样本,而失配因子的符号又是互相相加的,则可由式(3.130)得出失调电压

$$V_{OS} = (26\text{mV})(0.06) \approx 1.5\text{mV} \quad (3.132)$$

对电路设计者来说,更有意义的参数是总失调电压的标准差。由于总的失调电压是两个不相关随机参数之和,故总和的标准差等于两个失配贡献的标准差平方和的开方,即

$$\sigma_{V_{OS}} = V_T \sqrt{(\sigma_{\Delta R/R})^2 + (\sigma_{\Delta I_S/I_S})^2} \quad (3.133)$$

正态分布的性质,将在附录 A.3.1 中予以扼要介绍。

3.6.3 射耦对中的失调电压漂移

当射耦对用作低电平直流放大器时,将对失调电压有严格要求,这时往往需要使用外加电位计进行人工调整,使失调电压等于零。这样做以后,重要的参数将不再是失调电压本身,而是这一失调电压随温度的变化,通常称之为漂移。对于大多数的实际电路,输入失调电压对温度的灵敏度不等于零,因而电路所经受的温度波动越宽,则失调电压漂移所引起的误差越大。微分式(3.129),利用 $V_T = kT/q$ 并假定式(3.129)中其他各项均与温度无关,便可方便求出射耦对的这一参数

$$\frac{dV_{OS}}{dT} = \frac{V_{OS}}{T} \quad (3.134)$$

可见,射耦对的漂移与失调成比例。在以上的各种假定下,如果一个射耦对测得的失调电压,例如为 2mV,则它的漂移将是 2mV/300K,即 $6.6\mu\text{V}/^\circ\text{C}$ 。这一关系可以通过实验得到验证。

从式(3.134)可以看出,通过外部调整使失调等于零,则漂移也将等于零。但根据调零的方法,这个结论只是近似正确的^[9]。通常,外加电位器系同射耦对的一个集电极电阻中的一部分相并联。调零电位器的温度系数通常又与扩散电阻不匹配,因此由于电阻温度系数失配引进的漂移,可能比不用电位器调零时更坏。但只要精心设计,能够使电压漂移保持在 $1\mu\text{V}/^\circ\text{C}$ 范围内。

3.6.4 射耦对的输入失调电流

输入失调电流等于两个晶体管基极电流之差。由于基极电流等于集电极电流除以 β ，所以失调电流

$$I_{os} = \frac{I_{C1}}{\beta_{F1}} - \frac{I_{C2}}{\beta_{F2}} \quad (3.135)$$

和前面一样，由此可得

$$I_{C1} = I_C + \frac{\Delta I_C}{2} \quad I_{C2} = I_C - \frac{\Delta I_C}{2} \quad (3.136)$$

$$\beta_{F1} = \beta_F + \frac{\Delta \beta_F}{2} \quad \beta_{F2} = \beta_F - \frac{\Delta \beta_F}{2} \quad (3.137)$$

将式(3.136)、(3.137)代入式(3.135)，得失调电流

$$I_{os} = \left(\frac{I_C + \frac{\Delta I_C}{2}}{\beta_F + \frac{\Delta \beta_F}{2}} - \frac{I_C - \frac{\Delta I_C}{2}}{\beta_F - \frac{\Delta \beta_F}{2}} \right) \quad (3.138)$$

略去高阶项，可得

$$I_{os} = \frac{I_C}{\beta_F} \left(\frac{\Delta I_C}{I_C} - \frac{\Delta \beta_F}{\beta_F} \right) \quad (3.139)$$

根据式(3.118)，集电极电流失配等于

$$\frac{\Delta I_C}{I_C} = - \frac{\Delta R_C}{R_C} \quad (3.140)$$

所以

$$I_{os} = - \frac{I_C}{\beta_F} \frac{\Delta R_C}{R_C} - \frac{I_C}{\beta_F} \frac{\Delta \beta_F}{\beta_F} \quad (3.141)$$

β 失配的典型分布，其标准差约为 10%。假定 β 失配为 10%，而集电极电阻失配为 1%，则

$$I_{os} = - \frac{I_C}{\beta_F} \left(\frac{\Delta R_C}{R_C} + \frac{\Delta \beta_F}{\beta_F} \right) = - \frac{I_C}{\beta_F} (0.11) = -0.11 I_B \quad (3.142)$$

在许多应用场合中，输入失调电流和输入电流本身必须尽可能减小，运算放大器的输入级就是一个很好的例子。为了使这些电流最小所采用的各种电路及工艺措施，将在第六章中介绍。

3.6.5 源耦 JFET 对的输入失调电压和漂移

正如本章前面所介绍的，当作为源耦对放大器时，结型场效应管本身特性就使它能够提供比双极型晶体管更高的输入电阻和更低的输入偏置电流。但是，由于场效应管的跨导较小，通常在输入失调电压和共模抑制比这两方面性能不如双极型晶体管^[40]。在本节中，我们将计算源耦对的这些参数。

要进行分析的电路,示于图 3.47。参看图 1.27,可以看出造成失调的主要根源乃是,在沟道宽度 Z 、沟道长度 L 、厚度 $2a$ 以及掺杂浓度 N_D 方面的失配。以下分析仍然在均匀沟道的假定下进行,但对于非均匀沟道也可获得类似的结果。

再次假定 V_{id} 调整到使 V_{od} 等于零,然后把环绕信号源的回路上的电压加起来,得

$$V_{os} - V_{GS1} + V_{GS2} = 0 \quad (3.143)$$

利用式(3.104),该式便化成

$$V_{os} = V_{P1} \left(1 - \sqrt{\frac{I_{D1}}{I_{DSS1}}} \right) - V_{P2} \left(1 - \sqrt{\frac{I_{D2}}{I_{DSS2}}} \right) \quad (3.144)$$

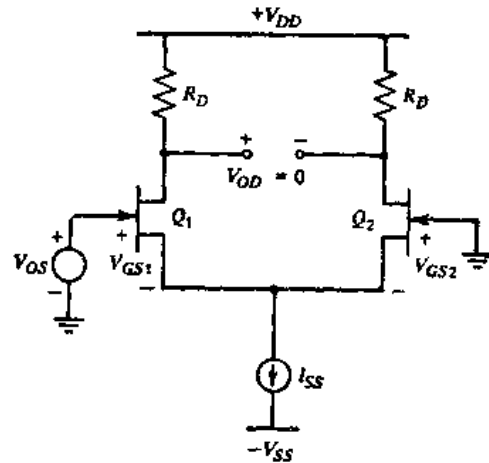


图 3.47 计算源耦对输入失调电压用的电路

现在,利用以下关系:

$$\begin{aligned} I_{D1} &= I_D + \frac{\Delta I_D}{2} & I_{D2} &= I_D - \frac{\Delta I_D}{2} \\ I_{DSS1} &= I_{DSS} + \frac{\Delta I_{DSS}}{2} & I_{DSS2} &= I_{DSS} - \frac{\Delta I_{DSS}}{2} \\ V_{P1} &= V_P + \frac{\Delta V_P}{2} & V_{P2} &= V_P - \frac{\Delta V_P}{2} \end{aligned}$$

将以上各式代入式(3.144),并假定 $\Delta V_P \ll V_P$ 、 $\Delta I_D \ll I_D$ 、 $\Delta I_{DSS} \ll I_{DSS}$,略去高阶项,则可得

$$V_{os} = \Delta V_P - V_P \sqrt{\frac{I_D}{I_{DSS}}} \left(\frac{\Delta I_D}{2I_D} - \frac{\Delta I_{DSS}}{2I_{DSS}} + \frac{\Delta V_P}{V_P} \right) \quad (3.145)$$

可见,失调电压由两部分组成,一部分等于夹断电压的失配,另一部分则由负载电阻(通过 I_D)、 I_{DSS} 以及夹断电压等失配而共同造成。夹断电压同沟道厚度以及掺杂浓度有关,而 I_{DSS} 则同沟道宽度、长度、厚度以及掺杂浓度有关。计算与结构参数有关的第二项将是冗烦的。然而,这一项同电流有关,通常只要采取措施使器件的电流 I_D 比 I_{DSS} 小得多,则第二项就比第一项小。实际上通过实验可以看到,把工作电流减小到最小的可用值,样本容量大时,电路平均失调将随之降低,但是需要指出,对于个别的源耦对这两项符号可能相反,因此当偏置电流为某一特定值时失调电压将通过零值。

假定器件工作于非常小的电流下,故第二项可以忽略,这样便可用简单的方法求出失调电压。计算中设沟道是均匀的。从定性的角度看,所得的结果对普遍情况也是相似的。假定式(1.151)中与沟道半厚度 a 有关的这一项中,沟道的掺杂轻于栅区的,则得

$$V_P = \left(\frac{qN_D}{2\epsilon} a^2 - \phi_0 \right)$$

假定两个器件的沟道掺杂浓度 N_D 一样,因而 ϕ_0 也一样,故

$$\Delta V_P = 2 \frac{qN_D}{2\epsilon} a^2 \left(\frac{\Delta a}{a} \right) = 2(V_P + \phi_0) \left(\frac{\Delta a}{a} \right) \quad (3.146)$$

假定典型的厚度失配为 0.025,而 $(V_P + \phi_0)$ 值为 1V,则可得

$$\Delta V_p = 50\text{mV} \quad (3.147)$$

需要指出,在失配的程度差不多时,源耦对的失调电压远大于射耦对的。在实际中,精心的器件设计和最优化的工艺过程,可使沟道厚度的匹配远优于 2.5%。可是,即使所有其他的条件相同仅因为 V_p 对沟道宽度的敏感性,仍将使 JFET 对的失调电压比双极型射耦对的严重。

JFET 源耦对的失调电压漂移,不象射耦对那样,同失调电压有良好的相关关系。失调电压包含若干项,它们具有不同的温度系数。 V_p 和 I_{DSS} 都同温度有密切的关系,但从相反的方向对 V_{GS} 起影响。 I_{DSS} 主要由于迁移率的变化而同温度发生关系,所以它使漏极电流具有负的温度系数。夹断电压则同栅-沟道结的内建电位有关,它随温度的升高而降低,所以使漏极电流具有正的温度系数。在某一 I_D 值时,这两种效应可以互相抵消,对于单端放大器的温度稳定偏置来说,这种现象是很有用的。可是,在已经实现了 V_{GS} 温度变化一阶抵消的差分组态中,这一点并不特别有用。

附 录

A3.1 统计学和正态分布初步

从电路设计者的观点看,本章中的许多有关电路参数,最好作为随机变量来看,随机变量的性质可用概率分布进行描述。对于诸如失调电压这种参数,这一点特别重要。即使失调的设计值为零,但由于电阻和晶体管的随机波动仍会使失调电压围绕其均值而散布,因此,散布的程度将决定有多少电路能满足技术条件所规定的失调指标。

有一些因素会引起集成电路的参数作上述的随机变化。其中之一就是,在氧化层上开窗口以便制造电阻和晶体管的射区时,所确定的边缘具有随机性。此外,杂质透过晶片扩散的随机波动也是一个重要因素。这些情况通常会使参数服从正态分布(即高斯分布)。参数 x 的正态分布可用概率密度函数 $p(x)$ 表示:

$$p(x) = \frac{1}{\sqrt{2\pi}\sigma} \exp\left[-\frac{(x-m)^2}{2\sigma^2}\right] \quad (3.148)$$

式中 σ 为正态分布的标准差, m 为均值即 x 的平均值。这一函数的意义在于,从大量电路中随机选取某一具体电路,其参数值处于 x 至 $(x+dx)$ 区间的概率等于 $p(x)dx$, 它就等于曲线 $p(x)$ 在 x 至 $(x+dx)$ 区间所包围的面积。例如, x 值小于 X 的概率,可通过对式(3.148)进行积分求得

$$P(x < X) = \int_{-\infty}^X p(x) dx \quad (3.149)$$

$$= \int_{-\infty}^X \frac{1}{\sqrt{2\pi}\sigma} \exp\left[-\frac{(x-m)^2}{2\sigma^2}\right] dx \quad (3.150)$$

在容量大的样本中, x 值小于 X 的电路占全部电路的多大部分,可用概率 $P(x < X)$ 表示,因此这一数字具有实际重要性。式(3.148)表示的概率密度函数 $p(x)$, 示于图 3.48, 该曲线具有钟状特征。分布的峰值出现于 $x=m$ 处, 式中 m 为 x 的均值。标准差 σ 是用以表示分布的散布程度的一种量, 大的 σ 值使分布曲线展布得更平坦。如式(3.148)所示,

分布曲线将伸展到 $x = \pm \infty$ ，但是，正如下面将要看到的曲线所包围的面积绝大部分都落在 $x = m \pm 3\sigma$ 区间内。

以上的推导说明，参数 x 值落在一定区间内的概率，正好等于图 3.48 的曲线在该区间所包围的面积。由于 x 必定落在 $\pm \infty$ 区间内的某一处，所以曲线包围的总面积必定等于 1，将式(3.148)积分同样说明这一点。对电路设计者来说，有意义的最常用技术条件

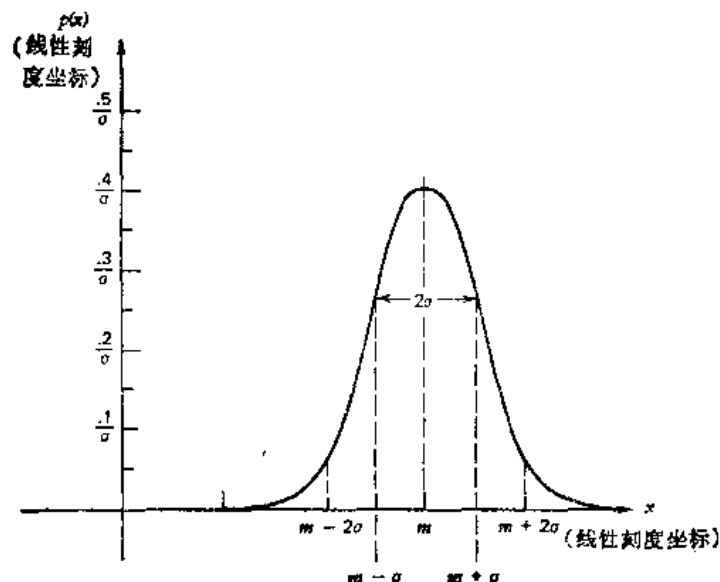


图 3.48 均值为 m 而标准差为 σ 时，正态分布的概率密度函数 $p(x)$ 。

$$p(x) = 1/\sqrt{2\pi}\sigma \{\exp[-(x-m)^2/2\sigma^2]\}$$

就是，大容量样本时电路(整个生产过程中制造出来的全部电路)中有多大部分落在均值两侧一定范围之内。例如，电路的增益 x 成正态分布，其均值为 100，试问有多少电路的增益值处于 90 至 110 的范围内？通过求 x 落于 $x = m \pm 10$ 区间内的概率便可求得该值，这时 $m = 100$ 。如果 σ 已知，通过对式(3.148)进行积分，便可求得

$$P(m-10 < x < m+10) = \int_{m-10}^{m+10} \frac{1}{\sqrt{2\pi}\sigma} \exp\left[-\frac{(x-m)^2}{2\sigma^2}\right] dx \quad (3.151)$$

这就是正态分布曲线在 $x = m \pm 10$ 区间内所包围的面积。

为了把上述类型的计算简化，可把式(3.151)的积分值计算出来并列成表。为了使该表具有通用性，积分范围应归一化到 σ ，故得

$$P(m-k\sigma < x < m+k\sigma) = \int_{m-k\sigma}^{m+k\sigma} \frac{1}{\sqrt{2\pi}\sigma} \exp\left[-\frac{(x-m)^2}{2\sigma^2}\right] dx \quad (3.152)$$

k 不同时的积分值，见图 3.49 上的表。由表可见，大容量样本时的正态分布位于 $x = m \pm \sigma$ 区间内即 $k=1$ 时的概率 $P=0.683$ ，亦即等于 68.3%。在 $k=3$ 时，即大容量样本中落在 $x = m \pm 3\sigma$ 区间内的概率 $P=0.997$ ，亦即等于 99.7%。

电路参数中诸如失调或增益，经常可用其他参数的线性组合来表示，式(3.129)就是表示失调电压的这样式子。如果所有参数都是成正态分布的独立随机变量，则其标准差和均值具有以下关系。假定随机变量 x 可用随机变量 a 、 b 、 c 表示如下：

$$x = a + b - c \quad (3.153)$$

则其均值和标准差的关系如下：

$$m_x = m_a + m_b - m_c \quad (3.154)$$

$$\sigma_x^2 = \sigma_a^2 + \sigma_b^2 - \sigma_c^2 \quad (3.155)$$

式中 m_x 为 x 的均值, 而 σ_x 为 x 的标准差, 必须指出, 式(3.155)说明, x 标准差的平方等于 a 、 b 、 c 标准差平方之和, 这一结果可以推广到任意个变量的情形。

以上所介绍的结果, 系用以解决电路参数方面随机波动问题。但是, 在解决第十一章中的随机噪声方面问题时, 正态分布同样也是有用的。

k	正态分布曲线在 $m \pm k\sigma$ 区间所包围的面积	k	正态分布曲线在 $m \pm k\sigma$ 区间所包围的面积
0.2	0.159	1.8	0.928
0.4	0.311	2	0.954
0.6	0.451	2.2	0.972
0.8	0.576	2.4	0.984
1	0.683	2.6	0.991
1.2	0.766	2.8	0.995
1.4	0.838	3	0.997
1.6	0.890		

图 3.49 k 不同时式(3.152)的积分值, 它就是图 3.48 的正态分布曲线在 $x = m \pm k\sigma$ 区间所包围的面积

例题 设电路失调电压的均值 $m = 0$, 而标准差 $\sigma = 2\text{mV}$ 。试问失调电压小于 4mV 的电路占全部的多少?

解 失调电压在 $\pm 4\text{mV}$ 范围内, 相当于在 $\pm 2\sigma$ 区间内。根据图 3.49, 可求出正态分布曲线在这一区间包围的面积为 0.954。所以, 失调电压小于 4mV 的电路占全部电路的 95.4%。

习 题

以下各题中, 所用的器件参数, 均按图 2.22 中高压器件的数据给出。

3.1 试求图 3.3CE 放大器的输入电阻、跨导和输出电阻。设 $R_C = 20\text{k}\Omega$ 、 $I_C = 250\mu\text{A}$, 并假定 $r_b = 0$ 。

3.2 设有一个 CE 接法的晶体管用作放大器, 如图 3.50 所示, 且信号源电阻为 R_S , 集电极电阻为 R_C 。首先, 求用 R_S 、 R_C 、 β_0 、 V_A 和 I_C 的函数形式表示的小信号总增益 v_o/v_i 。其次, 求能使小信

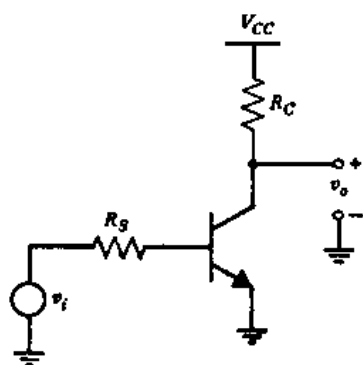


图 3.50 习题 3.2 的电路

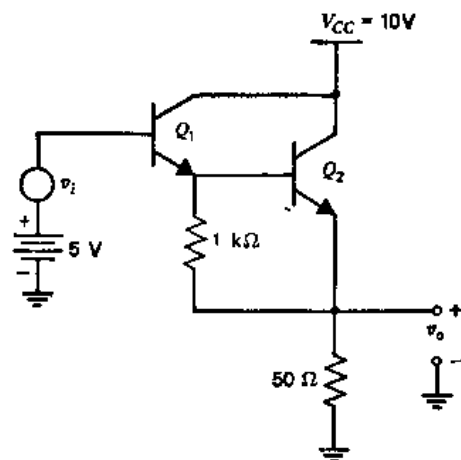


图 3.51 习题 3.7 的电路

号电压增益最大的直流集电极偏置电流 I_C 值。并定性解释何以集流非常大和非常小时均会使电压增益跌落。在本题中不得忽略 r_o 。并问在最优的 I_C 时电压增益多大？设 $r_b = 0$ 。

3.3 设习题 3.2 中 $R_S = 50\text{k}\Omega$ 、 $R_C = 50\text{k}\Omega$ ，试求最优的 I_C 。此外， R_C 上的直流电压降多大？电压增益又是多大？

3.4 试求图 3.9 上 CB 放大器的输入电阻、跨导和输出电阻。设 $I_C = 250\mu\text{A}$ 、 $R_C = 10\text{k}\Omega$ ，并可忽略 r_b 及 r_o 。

3.5 设图 3.9 上 CB 放大器的 R_C 大于 r_o 。试利用图 3.12b 的等效电路，求出下列情况下的输出电阻：

- (a) 使用理想电流源作为放大器的信号源。
- (b) 使用理想电压源作为放大器的信号源，并忽略 r_b 。

3.6 试求图 3.14a 上 CC 放大器的输入电阻、电压增益 v_o/v_i 以及输出电阻，设 $R_S = 5\text{k}\Omega$ 、 $R_L = 500\Omega$ 、 $I_C = 1\text{mA}$ ，并忽略 r_s 和 r_o 。在计算输入电阻时，不考虑 R_S 。可是，在计算输出电阻时要考虑 R_L ，在计算增益时 R_S 和 R_L 都要考虑。

3.7 试求图 3.51 上 Darlington 射极跟随器中 Q_1 和 Q_2 的直流集电极电流，再求其输入电阻和电压增益。可忽略 r_μ 和 r_o ，并假定 $V_{BE(\text{on})} = 0.7\text{V}$ 。

3.8 试把图 3.52 上共射 Darlington 管的输出电阻 r_o^e 表示成 I_{bias} 的函数。在这一计算中不得忽略 r_{o1} 或 r_{o2} ，但可忽略 r_b 及 r_μ 。设 $I_{C2} = 1\text{mA}$ ，试问在 $I_{\text{bias}} = 1\text{mA}$ 时 r_o^e 多大？在 I_{bias} 时 r_o^e 又是多大？

3.9 试求图 3.22 上 CE-CB 电路的输入电阻、跨导、输出电阻和最大开路电压增益，设 $I_{C1} = I_{C2} = 250\mu\text{A}$ ，并忽略 r_b 和 r_μ 。

3.10 试求图 3.26 电路的差模增益、共模增益、差模输入电阻以及共模输入电阻。设 $I_{EE} = 20\mu\text{A}$ 、 $R_{EE} = 10\text{M}\Omega$ 、 $R_C = 100\text{k}\Omega$ 、 $V_{EE} = -5\text{V}$ ，且 r_b 、 r_o 及 r_μ 可以忽略。然后，计算其 CMRR。

3.11 如习题 3.10 中每侧各加上 $4\text{k}\Omega$ 的射极负反馈电阻，试重新回答该题。

3.12 试求图 3.53 上 CC-CB 接法的总输入电阻、电压增益及输出电阻， r_o 、 r_μ 和 r_b 可忽略。

提示：在 Q_1 集电极上加 $10\text{k}\Omega$ 电阻，不会改变所得结果，故分析时可使用射耦对的各种结果。

3.13 试用半电路的概念，求图 3.54 所示电路的差模和共模增益， r_b 、 r_o 和 r_μ 可忽略。并计算差模和共模的输入电阻。

3.14 试设计一个图 3.41 类型的射耦对，但需选用新的 R_C 和 R_{EE} 值，以便获得 $2\text{M}\Omega$ 的输入电阻并使差模电压增益为 500、CMRR 为 500。问在零信号并保持晶体管偏置于正向作用区时，为了要得到上述性能指标的最小 V_{CC} 和 V_{EE} 为多大？设直流共模输入电压为零，且 r_b 、 r_μ 和 r_o 可忽略。

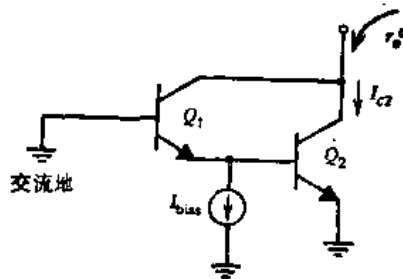


图 3.52 习题 3.8 的电路

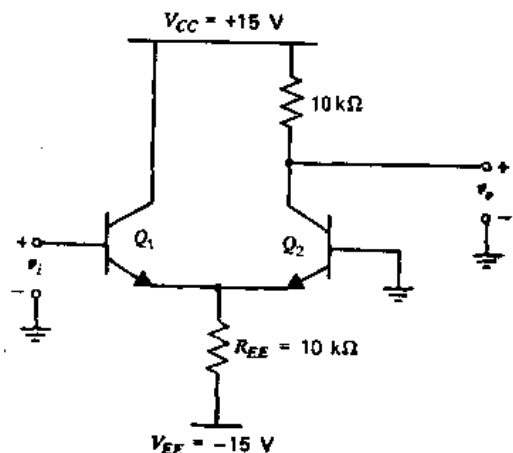


图 3.53 习题 3.12 的电路

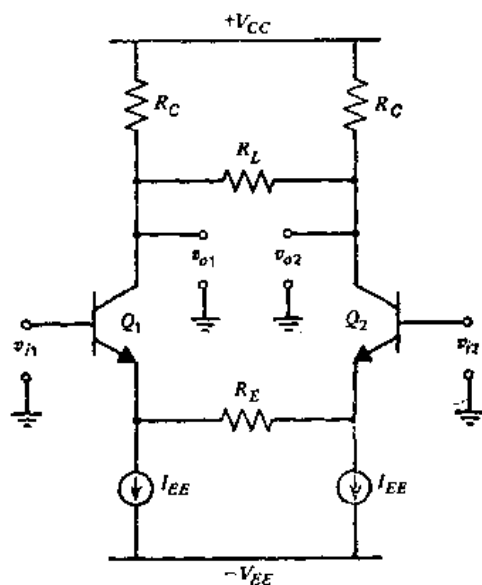


图 3.54 习题 3.13 的电路

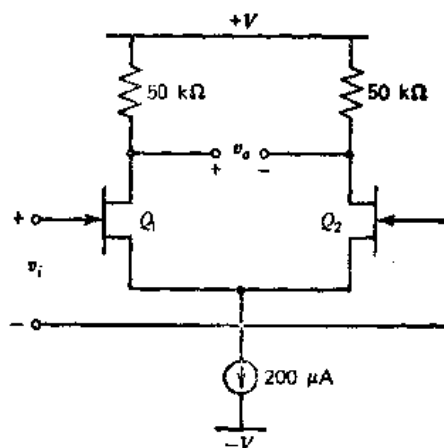


图 3.55 习题 3.15 的电路

3.15 试求图 3.55 JFET 电路的差模电压增益以及 JFET 对的直流栅-源电压。JFET 的输出电阻可以忽略,并设 JFET 的 $I_{DSS} = 1\text{mA}$, $V_P = -2\text{V}$ 。

3.16 试求图 3.46a 电路的输入失调电压。设晶体管基区宽度失配为 10%,但电路的其他方面都是平衡的。

3.17 试求图 3.55 电路的输入失调电压。设 JFET 的沟道宽度失配为 10%,但电路的其他方面都是平衡的,且 $I_{DSS} = 1\text{mA}$, $V_P = -2\text{V}$ 。由于偏置电流远小于 I_{DSS} ,所以 ΔV_P 对失调起主要作用。

参 考 文 献

- [1] R. J. Widlar, "Some Circuit Design Techniques for Linear Integrated Circuits," *IEEE Transactions on Circuit Theory*, Vol. CT-12, pp. 586—590, December 1965.
- [2] H. R. Camenzind and A. B. Grebene, "An Outline of Design Techniques for Linear Integrated Circuits," *IEEE Journal of Solid State Circuits*, Vol. SC-4, pp. 110—122, June 1969.
- [3] J. Giles, *Fairchild Semiconductor Linear Integrated Circuits Applications Handbook*, Fairchild Semiconductor, 1967.
- [4] C. L. Searle, A. R. Boothroyd, E. J. Angelo, P. E. Gray, and D. O. Pederson, *Elementary Circuit Properties of Transistors*, Wiley, New York, 1964, Chapter 7.
- [5] R. D. Thornton, C. L. Searle, D. O. Pederson, R. B. Adler, and E. J. Angelo, *Multistage Transistor Circuits*, Wiley, New York, 1965, Chapter 6.
- [6] R. D. Middlebrook, *Differential Amplifiers*, Wiley, New York, 1963.
- [7] L. J. Giacoletto, *Differential Amplifiers*, Wiley, New York, 1970.
- [8] J. Wallmark and H. Johnson (Eds.), *Field Effect Transistors: Physics, Technology, and Applications*, Prentice-Hall, Inc., Englewood Cliffs, N. J. 1966, Chapter 5.
- [9] G. Erdi, "A Low-Drift, Low-Noise Monolithic Operational Amplifier for Low Level Signal Processing," *Fairchild Semiconductor Applications Brief*, 136, July 1969.
- [10] H. C. Lin, "Comparison of Input Offset Voltage of Differential Amplifiers Using Bipolar Transistor and Field-Effect Transistors," *IEEE Journal of Solid-State Circuits*, Vol. SC-5, pp. 126—129, June 1970.

第四章 晶体管电流源及有源负载

4.1 引言

在模拟集成电路中,广泛采用晶体管电流源作为各种放大级的偏置元件和负载器件。在偏置中采用电流源,可使电路性能具有不随电源变化及温度而改变的优良稳定性。为了提供一定的偏置电流,电流源所需的芯片面积经常比电阻更省,特别在需要的偏置电流很小时。在晶体管放大器中使用电流源作为负载元件,由于电流源的增量电阻大,故可在低的电源电压下获得高的电流增益。

本章第一部分,对常用的基本电流源电路进行分析。计算每一类型电路的输出电流和输出电阻,并讨论电流源电路中器件失配的影响。本章的第二部分,系讨论集成电路的偏置电路设计方法,目的是获得对温度及电源电压都不敏感的偏置电流。最后,讨论使用电流源作为有源负载的情况。

4.2 电 流 源

4.2.1 简单电流源

最简单的电流源由电阻和两个晶体管所组成^[1],如图 4.1 所示。管 Q_1 按二极管连接,迫使其集-基电压为零。在这种模型中,由于处于零偏置故集-基结没有载流子注入,因而晶体管就象处于正向作用区一样地起作用。我们将忽略结的漏电流,并设两管相同,而且 Q_2 的输出电阻为无限大。由于 Q_1 和 Q_2 具有相同的基-射电压,故它们的集电极电流相等:

$$I_{C1} = I_{C2} \quad (4.1)$$

今把 Q_1 的集电极上电流相加,得

$$I_{ref} - I_{C1} - 2 \frac{I_{C1}}{\beta_F} = 0$$

$$I_{C1} = \frac{I_{ref}}{1 + \frac{2}{\beta_F}} = I_{C2} \quad (4.2)$$

如果 β_F 很大,则 Q_2 的集流几乎等于参考电流:

$$I_{C2} \approx I_{ref} = \frac{V_{CC} - V_{BE(on)}}{R} \quad (4.3)$$

因此,在 Q_1 和 Q_2 为同样器件时,输出电流和参考电流相等。实际上,器件不需要完全一样,如 Q_1 和 Q_2 的射区面积可以做得不一样,使两管的 I_S 不同。这样,两管的集流

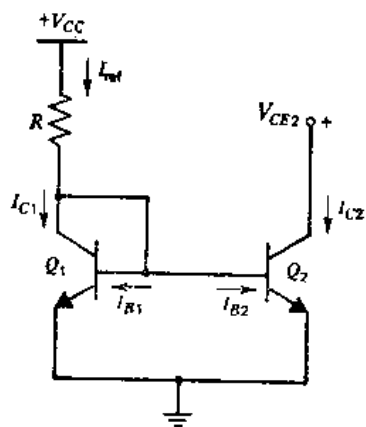


图 4.1 简单的双管电流源

I_{C1} 、 I_{C2} 将保持恒定的比值,而不再是式(4.1)所示的那样彼此相等.这一比值可以大于1,也可以小于1,所以可用固定不变的参考电流产生任何所需的输出电流 I_{C2} . 但是,当面积比超过5左右,由于两个器件中面积较大的管子,要求占用更大的芯片面积. 所以,当需要产生大的电流比时,通常改用下节所介绍的 Widlar 电流源.

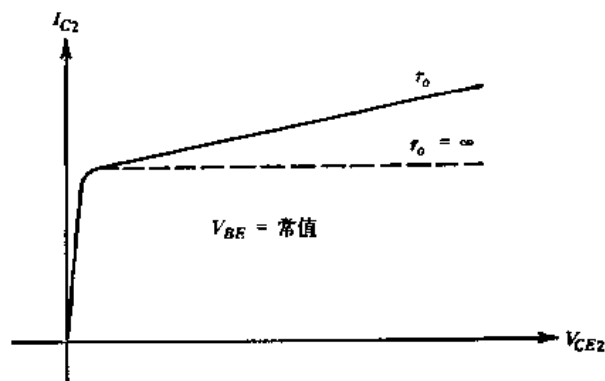


图 4.2 假定 $r_o = \infty$ 时, npn 管的集电极特性曲线. 实际上, $r_o \approx \infty$

电流源的最重要性能之一,就是电流源的电流随输出端的电压而变化. 这一特性可用电流源的小信号输出电阻来表征. 例如,差分放大器的共模抑制比便直接同这一电阻有关,就象有源负载中的增益也同它有关一样. 在写出式(4.1)时,系假定晶体管的集电极电流同它的集-射电压无关. 实际上,集电极电流将随集-射电压而缓慢增大,如图 4.2 所示. 正如第一章所介绍的,大信号时这种基区宽度调制效应,可用下式表示:

$$I_C = I_S \left(\exp \frac{V_{BE}}{V_T} \right) \left(1 + \frac{V_{CE}}{V_A} \right)$$

式中 V_A 为 Early 电压. npn 管的 Early 电压典型值等于 130V. 因此,例如当 Q_1 的集-射电压保持在 $V_{BE(on)}$ 、而 Q_2 的集电极电压为 30V 时,则 I_{C2} 对 I_{C1} 的比值为

$$\frac{I_{C2}}{I_{C1}} = \frac{1 + \frac{V_{CE2}}{V_A}}{1 + \frac{V_{CE1}}{V_A}} = \frac{1 + \frac{30}{130}}{1 + \frac{0.6}{130}} \approx 1.25 \quad (4.4)$$

因此,对于工作在 30V 电源电压下的电路,电流源的电流同假定晶体管输出电阻可以忽略时计算出来的结果相比较,相差可达 25%.

表示晶体管电流源优点的一个有用指标,就是等效开路电压 V_{Thev} . 只要电流源中晶体管处于正向作用区,每一种电流源组态都可以用一个输出电阻 R_o 和一个输出电流 I_o 来表征,如图 4.3a 的 Norton 等效电路所示. 一般来说,在实际电路中当输出电流增大时,输出电阻将减小. 图 4.3b 示出其戴维南等效,这时的戴维南电压发生器等于

$$V_{Thev} = I_o R_o \quad (4.5)$$

对于某一给定的电流源组态,戴维南电压通常保持恒定,而与 I_o 的特定设计值无关. 例如,对于简单的电流源,

$$V_{Thev} = I_o R_o = I_{C2} r_{o2} = I_{C2} \frac{V_A}{I_{C2}} = V_A \quad (4.6)$$

式中,应用了第一章所给出的关系 $r_o = V_A / I_C$. 因此,简单电流源的等效开路电压就等

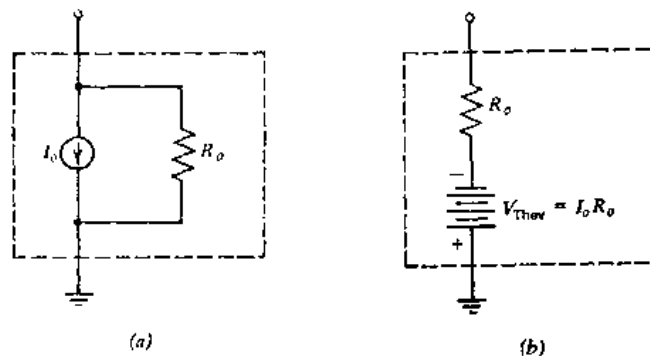


图 4.3 (a) 晶体管电流源的 Norton 等效表示法;
(b) 晶体管电流源的戴维南等效表示法

于 Early 电压。更复杂的电流源电路,其 V_{Thev} 值高于 V_A 。例如,如果简单电流源的输出电流被调到 1mA , 则

$$R_o = \frac{V_{\text{Thev}}}{I_o} = \frac{V_A}{I_o} = \frac{130\text{V}}{1\text{mA}} = 130\text{k}\Omega \quad (4.7)$$

应该指出,实际上在电流源输出端永远观察不到等效开路电压 V_{Thev} 。如果电流源的输出端开路,则图 4.3b 电流源等效电路说明,输出电压将为 $-V_{\text{Thev}}$ 。但是,这实际上无法实现,因为跨接于电流源上的电压等于晶体管上集-射电压,故当跨接于电流源上的电压趋近于零时,电流源的晶体管便达到饱和。可见,只有在器件输出电压值使电路中器件处于正向作用区时,戴维南和 Norton 表示法才能成立。

除了由于输出电阻为有限值而使输出电流发生变化外,集电极电流 I_{C2} 还同参考电流相差一个系数 $[1 + (2/\beta_F)]$ 。当电流源由低增益 *pnp* 管构成时, β_F 值可以低到使这一系数变得很重要。为了抑制这一误差源,可再加一个晶体管,如图 4.4 所示。晶体管 Q_3 的发射极电流为

$$-I_{E3} = \frac{I_{C1}}{\beta_F} + \frac{I_{C2}}{\beta_F} = \frac{2}{\beta_F} I_{C2} \quad (4.8)$$

式中, I_E 、 I_C 和 I_B 以流入晶体管的方向定义为正,同时忽略有限值的输出电阻的影响。晶体管 Q_3 的基极电流

$$I_{B3} = \frac{-I_{E3}}{\beta_F + 1} = \frac{2}{\beta_F(\beta_F + 1)} I_{C2} \quad (4.9)$$

最后,把 Q_1 集电极处的电流加起来,得

$$I_{\text{ref}} - I_{C1} - \frac{2}{\beta_F(\beta_F + 1)} I_{C2} = 0 \quad (4.10)$$

由于 I_{C1} 等于 I_{C2} , 故

$$I_o = I_{C2} = \frac{I_{\text{ref}}}{1 + \frac{2}{\beta_F^2 + \beta_F}} \quad (4.11)$$

因此,忽略输出电阻影响时,参考电流同输出电流之间仅相差一个系数 $1/\beta_F^2$ 。

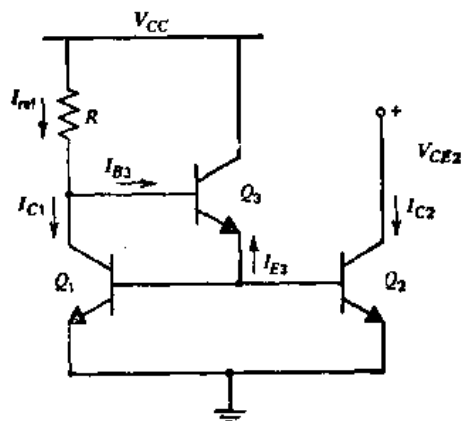


图 4.4 具有电流增益的简单电流源

4.2.2 Widlar 电流源

在运算放大器中,要求低的输入电流就需要使输入射耦对偏置于极低电流下,典型的集电极电流水准只有 $5\mu\text{A}$ 。在改作其他用途时,也要求这样水准的偏置电流。使用简单的

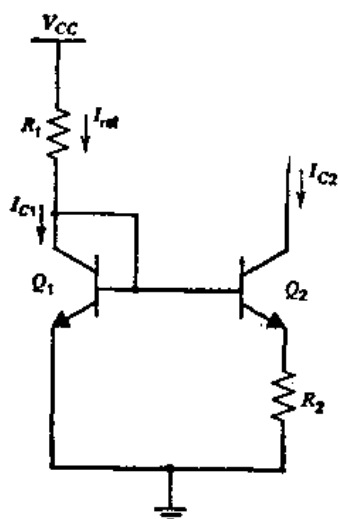


图 4.5 Widlar 电流源

电流源,并假定 Q_2 与 Q_1 实际发射区面积的最大比值为 10:1,则为了得到 $5\mu\text{A}$ 的输出电流,需要 $50\mu\text{A}$ 的参考电流。如果通过在 30V 电源上跨接一个电阻来取得参考电流,则需要 $600\text{k}\Omega$ 的电阻,要在芯片面积上制成这样大的电阻极为昂贵。可是,通过改进简单电流源,使 Q_1 和 Q_2 两个管工作在不同的 V_{BE} 值下,则便可用中等阻值的电阻获得这样低的电流。在图 4.5 所示的 Widlar 电流源中^[2,3],通过在 Q_2 的发射极上串联一个电阻,便可做到这一点。现在,计算这种电流源的输出电流和等效开路电压。

把射-基回路上的所有电压加起来,并假定 $V_A = \infty$,而基极电流可忽略不计,得

$$V_{BE1} - V_{BE2} - I_{C2}R_2 = 0 \quad (4.12)$$

因而

$$V_T \ln \frac{I_{C1}}{I_{S1}} - V_T \ln \frac{I_{C2}}{I_{S2}} - I_{C2}R_2 \quad (4.13)$$

对于同样的晶体管,由于 I_{S1} 和 I_{S2} 相等,则式(4.13)变为

$$V_T \ln \frac{I_{C1}}{I_{C2}} = I_{C2}R_2 \quad (4.14)$$

如果已知 R_2 和 I_{C1} 而必须求 I_{C2} ,则只能用试凑法并在一定误差的条件下,才能解出这一超越方程。但是,在设计中使用时,通常是已知 I_{C1} 和 I_{C2} ,故式(4.14)系用于求达到所需要 I_{C2} 值时应当采用的 R_2 值。

例题 试求图 4.5 电路中,为了获得 $I_{C2} = 10\mu\text{A}$ 而应采用的 R_2 值。设 $V_{CC} = 30\text{V}$, $R_1 = 29.3\text{k}\Omega$, $V_{BE(on)} = 0.7\text{V}$,基极电流可忽略不计。

解

$$I_{C1} = \frac{30\text{V} - 0.7\text{V}}{29.3\text{k}\Omega} = 1\text{mA}$$

$$V_T \ln \frac{I_{C1}}{I_{C2}} = 26\text{mV} \ln \left(\frac{1\text{mA}}{10\mu\text{A}} \right) = 119\text{mV}$$

于是,根据式(4.14),得

$$I_{C2}R_2 = 119\text{mV}$$

故

$$R_2 = \frac{119\text{mV}}{10\mu\text{A}} = 11.9\text{k}\Omega$$

即电路中总电阻应为 $41.2\text{k}\Omega$ 。

例题 对于图 4.5 的电路,设 $I_{ref} = 1\text{mA}$ 而且 $R_2 = 5\text{k}\Omega$,基极电流可忽略不计,试求 I_{C2} 。

解 根据式(4.14)

$$V_T \ln \frac{1 \text{ mA}}{I_{C2}} - 5 \text{ k}\Omega (I_{C2}) = 0$$

试以

$$I_{C2} = 15 \mu\text{A}$$

代入,得

$$108 \text{ mV} - 75 \text{ mV} \neq 0$$

对数这项太大,故必须用大一些的电流再试。今试以

$$I_{C2} = 20 \mu\text{A}$$

代入,得

$$101.7 \text{ mV} - 100 \text{ mV} \approx 0$$

即 I_{C2} 非常接近于 $20 \mu\text{A}$ 。

利用图 4.6a 表示的小信号等效电路,便可求出这种电流源的输出电阻。由于 I_{C2} 小于 I_{C1} , 故 $r_{\pi 2}$ 至少为 $(1/g_{m1})$ 的 β_0 倍。因而,电路可简化成图 4.6b。使用试验电流源 i_x 以计算输出电阻。由于 i_x 流经 $r_{\pi 2} \parallel R_2$, 故

$$v_1 = -i_x (r_{\pi 2} \parallel R_2) \quad (4.15)$$

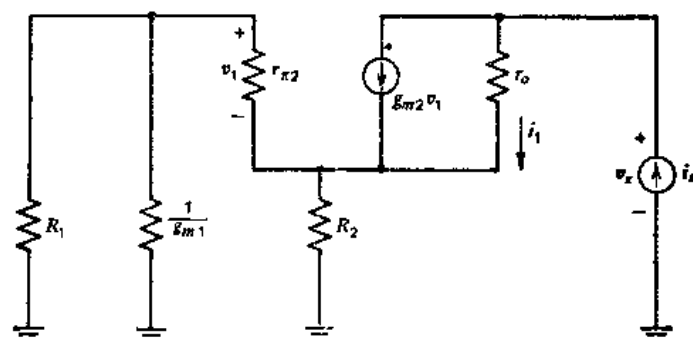
故电流 i_1 为

$$i_1 = i_x - g_{m2} v_1 = i_x + i_x g_{m2} (r_{\pi 2} \parallel R_2) \quad (4.16)$$

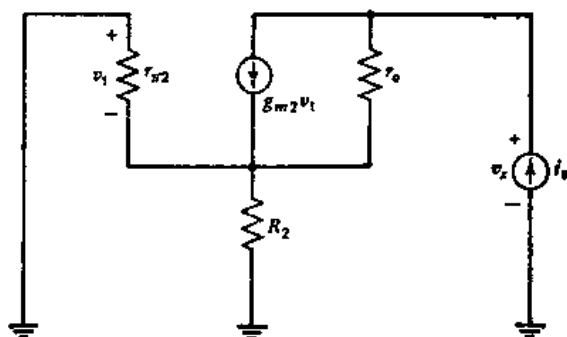
利用式(4.15),可把电压 v_x 简化为

$$v_x = -v_1 + i_1 r_o \quad (4.17)$$

将式(4.15)和(4.16)代入,可得



(a)



(b)

图 4.6 用以计算 R_o 的, Widlar 电流源小信号等效电路

$$v_x = i_x(r_{\pi 2} \| R_2) + i_x r_o [1 + g_{m2}(r_{\pi 2} \| R_2)] \quad (4.18)$$

因此,电流源的输出电阻为

$$R_o = \frac{v_x}{i_x} = (r_{\pi 2} \| R_2) + r_o [1 + g_{m2}(r_{\pi 2} \| R_2)] \quad (4.19)$$

式(4.19)中第一项比起第二项,可以忽略不计,这样,整理后可得

$$R_o \approx r_o \left(\frac{1 + g_{m2} R_2}{1 + \frac{g_{m2} R_2}{\beta_0}} \right) = \frac{V_A}{I_o} \left(\frac{1 + g_{m2} R_2}{1 + \frac{g_{m2} R_2}{\beta_0}} \right) \quad (4.20)$$

式中 $I_o = I_{C2}$ 就是 Norton 等效电流源, 所以, 电流源的等效开路电压

$$V_{\text{Thev}} = I_o R_o = V_A \left(\frac{1 + g_{m2} R_2}{1 + \frac{g_{m2} R_2}{\beta_0}} \right) \quad (4.21)$$

存在 R_2 使输出电阻加大, 假定 $g_{m2} R_2 \ll \beta_0$ 并利用 $g_{m2} = I_{C2}/V_T$, 则表示 R_o 的式(4.20)可改写成

$$R_o = r_o \left(1 + \frac{I_{C2} R_2}{V_T} \right) \quad (4.22)$$

于是, R_o 同跨接于 R_2 上的直流压降 $I_{C2} R_2$ 有关, 这个压降越大, 输出电阻就越大. 对于 Widlar 电流源, 在实际的电流比值范围内, $I_2 R_2$ 被限于几百毫伏以内, 因而相应的 V_{Thev} 值被限于约 $10V_A$ 范围以内.

同样的, 通过在电流源两管的射极上串接电阻, 便可增大简单电流源的输出电阻. 简单电流源的这种改动, 示于图 4.7a. 把由 R_2 、 Q_2 、 Q_1 及 R_3 所组成的回路上所有电压加起来, 并略去基极电流, 则可得

$$I_{\text{ref}} R_3 - I_{C2} R_2 + V_T \ln \left(\frac{I_{S2}}{I_{S1}} \right) \left(\frac{I_{\text{ref}}}{I_{C2}} \right) = 0 \quad (4.23a)$$

需要指出, 如果两个电阻相等而且两管一样, 则 I_{C2} 等于 I_{ref} . 在 Q_2 的射极上存在电阻 R_2 时, 只要 R_3 小于 $r_{\pi 2}$, 如在分析中所假设的那样, 则输出电阻将按式(4.20)的规定增大. 串接射极电阻, 还可以改善输出电流对晶体管失配灵敏度方面的性能, 这将在附录 A4.1 中讨论.

在图 4.7a 的电流源中, 如果所希望的 I_{C2} 值与 I_{ref} 成比例但不相等, 则必须相应地规定 R_2/R_3 和 I_{S2}/I_{S1} 的比值. 但是, 应当指出, 通过使 R_3 和 R_2 不相等, 甚至在同样的晶体管时也可以使输出电流不等于参考电流, 利用式(4.23a), 可得

$$I_{C2} = \frac{1}{R_2} \left[I_{\text{ref}} R_3 + V_T \ln \left(\frac{I_{S2}}{I_{S1}} \right) \left(\frac{I_{\text{ref}}}{I_{C2}} \right) \right] \quad (4.23b)$$

式中最右边这一项说明, 即使当电流比值大到 100 时, 基-射电压之间的差值也不过 10—150mV. 所以, 如果 $I_{\text{ref}} R_3$ 比该值大很多, 则

$$I_{C2} \approx I_{\text{ref}} \left(\frac{R_3}{R_2} \right) \quad (4.23c)$$

因此, 如果跨接在 R_3 上的电压足够大, 则电流比值将只同电阻比值有关, 而同晶体管的面积比值无关.

实现高输出电阻的另一种措施, 就是使用图 4.7b 所示的串级组态. 因为利用大阻值

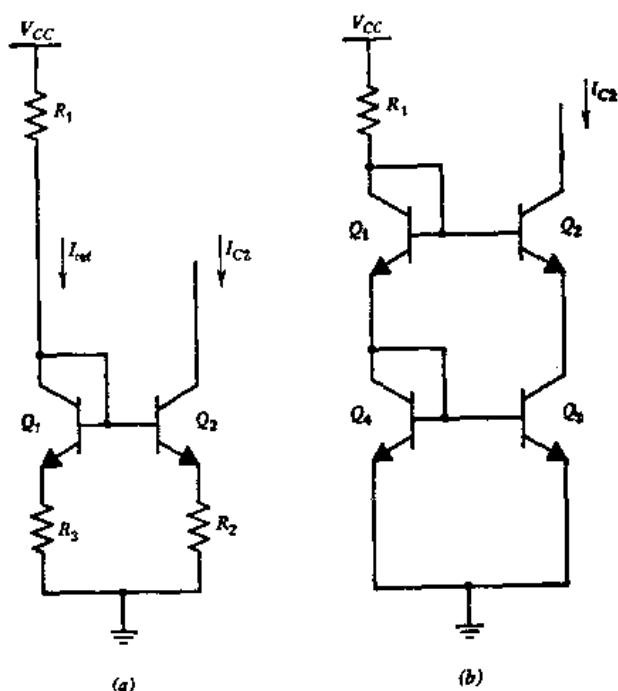


图 4.7 (a) 具有射极电阻的简单电流源; (b) 串级电流源

R_2 可提高输出电阻, 所以使用一个晶体管电流源来代替 R_2 , 于是 R_2 的有效值就等于电流源的输出电阻。图 4.7b 上管 Q_2 的 R_2 有效值, 实际上就是管 Q_3 的输出电阻。由于管 Q_2 和 Q_3 , 在同一电流下工作, 故式(4.20)成为

$$R_o = \frac{V_A}{I_o} \left(\frac{1 + \frac{g_{m2} r_{o3}}{\beta_0}}{1 + \frac{g_{m2} r_{o3}}{\beta_0}} \right) = \frac{V_A}{I_o} \left(\frac{1 + \frac{1}{\eta}}{1 + \frac{1}{\eta \beta_0}} \right) \approx \beta_0 \frac{V_A}{I_o} = \beta_0 r_o \quad (4.24)$$

由于 $1/\eta \gg 1$, 故上式得以简化。于是, 使用这样组态便可以使输出电阻及戴维南电压增大到 β_0 倍, 因而

$$V_{Thev} = \beta_0 r_o I_o = \beta_0 V_A = 12000V \quad (4.25)$$

式中, 具体数值系在 $\beta_0 = 100$, $V_A = 120V$ 下得出的。这样, 例如当输出电流为 $1mA$ 时, 则

$$R_o = \frac{12000V}{1mA} = 12M\Omega$$

在分析 Widlar 和共射-共基电流源时, 再次略掉 r_μ 的影响。尽管这一假定在简单电流源时是易于满足的, 但对这些较高阻抗的电流源则需重新考虑。由于 Early 效应引起的基区复合电流的调制, 形成集-基电阻 r_μ , 如第一章中所讨论的, 对于其基极电流完全由基区复合电流所组成的晶体管, 当 V_{CE} 改变一个常值 V_{BE} 时, 基极电流变化的百分比将与集电极的相等, 而 r_μ 将为 r_o 的 β_0 倍。如果是这样, 则 r_μ 的影响将是使串级电流源的输出电阻减小到 $1/2$, 而对 Widlar 电流源的影响更要小得多。

然而, 在一个实际的集成电路 npn 管中, 基流中只有非常小的一部分才是由于基区中的复合所形成。由于只有这一分量才受 Early 效应所调制, 故所观察到的 r_μ 值将为 $\beta_0 r_o$ 的十倍以上。这意味着反馈电阻对前面所讨论的各种 npn 电流源的影响可以忽略。

对于横向 pnp 管, 由于大部分基流系由基区复合所形成的, 故它的反馈电阻 r_μ 将远小于 npn 管的。这一电阻的实际值, 同许多工艺过程及器件的几何变量有关, 但所观察到的 r_μ 值落 $2-5\beta_0 r_e$ 的范围内。因此, 对于 pnp 管, 当晶体管的基极接以高增量电阻时, 反馈电阻的影响将是重要的。

在讨论其输出电阻大于 $\beta_0 r_e$ 的电流源时, 显然, 必须考虑 r_μ 的影响。同样, 对于前面讨论的所有情况, 电流源晶体管的基极均被接回到低阻抗点, 因此 r_μ 中的电流变化不致改变 V_{BE} 。如果不是这样情况, 在 r_μ 中电流流动的变化将流进基区, 并被管子放大 β 倍, 使输出电流的变化远大于所讨论过的各种情况。

4.2.3 Wilson 电流源

从图 4.7b 可看出, 要使电流源的戴维南等效电压 V_{Thev} 达到上千伏的范围, 需要大量的器件。使 V_{Thev} 远大于 Early 电压的一种较简单的电路组态就是 Wilson 组态^[4], 如图 4.8 所示。这种电流源利用 Q_3 提供的负反馈来升高输出电阻。此外, 这种组态还可以实现基流的一阶抵消, 使输出电流对参考电流的比值对 β_F 不很敏感。参考电流系通过电阻 R 来规定。

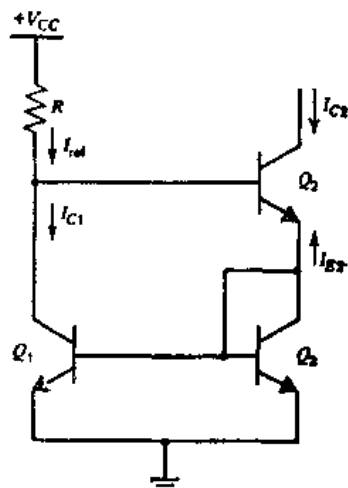


图4.8 Wilson 电流源

从定量观点看, 参考电流同 I_{C1} 之间的差值将流入 Q_2 的基区。这一基极电流被放大到 $(\beta_F + 1)$ 倍后流入按二极管接法的 Q_3 , Q_3 使同样大小的电流流进 Q_1 。这样便形成一个反馈通路以调节 I_{C1} , 使它几乎等于参考电流。需要指出, 管 Q_1 和 Q_3 工作时的集-射电压, 只差一个二极管的压降, 所以当跨接于电流源的电压变化时, 管 Q_3 将感受不到集-射电压的变化。所以, Q_3 的集流将非常接近于 Q_1 , 而与 Q_2 集电极电压无关。这意味着 Q_2 的集流几乎保持恒定, 即给出高的输出阻抗。

为了进行直流分析, 假定 $V_A = \infty$ 而且晶体管是相同的。 Q_2 的射极电流等于 Q_3 的集极电流加 Q_1 和 Q_3 的基极电流, 即

$$-I_{E2} = I_{C3} + I_{B3} + I_{B1} = I_{C3} \left(1 + \frac{1}{\beta_F}\right) + \frac{I_{C1}}{\beta_F} \quad (4.26)$$

$$= I_{C3} \left(1 + \frac{2}{\beta_F}\right) \quad (4.27)$$

因而, Q_2 的集电极电流

$$I_{C2} = -I_{E2} \left(\frac{\beta_F}{1 + \beta_F}\right) = I_{C3} \left(1 + \frac{2}{\beta_F}\right) \left(\frac{\beta_F}{1 + \beta_F}\right) \quad (4.28)$$

将式(4.27)代入式(4.28), 可得

$$I_{C3} = I_{C2} \left[\frac{1}{\left(1 + \frac{2}{\beta_F}\right) \left(\frac{\beta_F}{1 + \beta_F}\right)} \right] \quad (4.29)$$

将 Q_2 基极处的电流相加,得

$$I_{C1} = I_{ref} - \frac{I_{C2}}{\beta_F} \quad (4.30)$$

在写出式(4.26)时,假定晶体管是同样的,所以

$$I_{C1} = I_{C3} \quad (4.31)$$

将式(4.29)及(4.30)代入式(4.31),可得

$$I_{C2} = I_{ref} \left(1 - \frac{2}{\beta_F^2 + 2\beta_F + 2} \right) \quad (4.32)$$

这样,输出电流和参考电流之间的差别,只有 $(2/\beta_F^2)I_{ref}$ 左右。电路的小信号分析方法,和 Widlar 电流源时一样,略去 r_μ , 所得到的输出电阻和戴维南电压如下:

$$R_o \approx \beta_0 r_{o2}/2 \quad (4.33)$$

$$V_{Thev} \approx \beta_0 V_A/2 \quad (4.34)$$

在讨论简单电流源及 Widlar 和 Wilson 电路时,我们着眼于获得所需要的输出电流值,它可以很小,还着眼于在电流源中获得高输出电阻。Widlar 电路适用于获得小的输出电流,而 Wilson 电路适用于获得高输出电阻以及降低对晶体管基极电流的敏感性。

特殊电路的设计问题,经常需要精心地控制晶体管电流源的其他方面性能。例如,常常需要产生两个精确度尽可能高的电流。但是,产生这种匹配电流源的能力,通常受到电路上制成的各个器件的失配所限制。这一问题将在本章最后的附录 A4.1 中更详尽地讨论。

第二个经常遇到的要求,就是当电源电压以及(或者)温度在规定的范围内变化时,集成电路的性能应当不变。通常,这就要求电路中偏置电流源的输出电流,对电源电压和温度的波动不敏感,为实现这些要求的偏置电路设计,将在附录 A4.2 和 A4.3 中讨论。

4.3 作为有源负载的电流源

在第三章所讨论的普通差分放大器中,用电阻作为集电极负载元件,如图 3.26 所示。对于这种电路,电压增益

$$A_{dm} = -g_m R_C = -\frac{I_C R_C}{V_T} \quad (4.35)$$

为了获得大的电压增益, $I_C R_C$ 的乘积必须很大。这既要求大的电流电压又要求大的电阻。例如,500 倍的电压增益将要求 $I_C R_C = 13V$, 如果 $I_C = 100\mu A$ 则 R_C 应为 $130k\Omega$ 。在电源电压为 $15V$ 时,使晶体管保持不饱和的直流共模输入电压范围,将受到非常严格的限制,而所需的两个大阻值电阻将占用非常大的芯片面积。在第九章中将指出,在反馈放大器设计中的一个重要目的,就是用尽可能少的级数达到所需要的电压增益。利用 pnp 管的 r_o 作为负载元件,可以不需要大的电源电压而取得大的电压增益^[9]。由于在这种电路中,用 pnp 管代替电阻作为负载元件,故称这种集电极负载元件为有源负载。

4.3.1 有源负载的共射放大器

使用 pnp 有源负载的共射放大器,示于图 4.9。首先,讨论电路的直流大信号特性。

pnp 电流源晶体管的 $I-V$ 特性曲线, 示于图 4.10a. 这一曲线可表示为

$$I_{c2} = I_{c2}(V_{ce2}, V_{BE2})$$

式中 V_{BE2} 为 Q_2 的直流基-射电压. 用 V_{BE} 作为参变量的 npn 管集电极曲线, 示于图 4.10b. 对于有源负载电路

$$I_{c1} = -I_{c2} \quad (4.36)$$

$$V_{ce2} = -V_{CC} + V_{ce1} \quad (4.37a)$$

利用这些关系, 可根据 npn 管的集电极特性绘出 pnp 管的 $I-V$ 特性. 负载器件的 $I-V$ 特性, 要求将 Q_1 的集流 I_{c1} 、 Q_1 的集-射电压 V_{ce1} 表示成以下关系

$$I_{c1} = -I_{c2}(V_{ce2}, V_{BE2}) \quad (4.37b)$$

利用式(4.37a), 则

$$I_{c1} = -I_{c2}[-V_{CC} + V_{ce1}, V_{BE2}] \quad (4.37c)$$

因此, 根据式(4.37c), 负载线的形状即为图 4.10a 所示的 pnp 管集流曲线, 但要把该曲线往右移动 V_{CC} 并以水平轴为对称轴翻成镜像. 得到的负载线如图 4.10c 所示. 现在, 讨论电路的直流转移特性.

开始时, 设 $V_i = 0$, npn 管截止而 pnp 管饱和; 这相当于图 4.10c 上的点①. 当 V_i 增加时, npn 管开始传导电流, 但直到抵达点②前 pnp 管仍保持饱

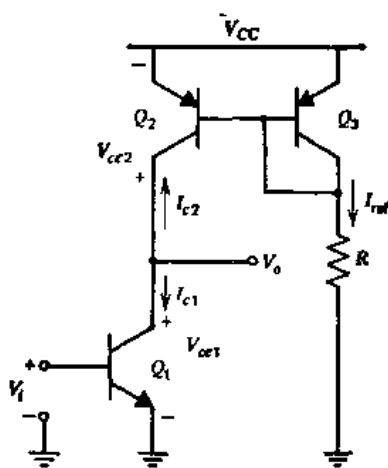


图 4.9 有源负载的共射放大器

和. 当 V_i 达到点②时, pnp 管退出饱和, V_i 再略为增大, 工作点便很快通过点③而移动到点④, 在点④处 npn 管饱和. 由于集电极特性的斜率很小, 使工作点从点②移到点④, 所需要的 V_i 变化仅为几毫伏. 这一转移曲线(将 V_0 表示为 V_i 的函数)示于图 4.10d. 对应于点②和点④之间的转移特性区域, 两管均处于正向作用区, 故可利用第一章所介绍的晶体管大信号模型, 用解析的方法求出转移特性.

对于图 4.9 中的 Q_1 管, 可用

$$I_{c1} = I_{S1} \left(\exp \frac{V_{be1}}{V_T} \right) \left(1 + \frac{V_{ce1}}{V_{AN}} \right) \quad (4.38)$$

式中 V_{AN} 为 npn 管的 Early 电压. 对于 pnp 管 Q_2 , 则用

$$I_{c2} = -I_{S2} \left(\exp \frac{|V_{BE2}|}{V_T} \right) \left(1 + \frac{|V_{ce2}|}{V_{AP}} \right) \quad (4.39)$$

式中 V_{AP} 为 pnp 管的 Early 电压. 由于管 Q_2 为二极管接法, 故其集-射电压 V_{ce} 等于 $V_{BE(on)}$, 在假设 $\beta_F \gg 1$ 时, 可得

$$I_{ref} \approx -I_{c3} = I_{S2} \left(\exp \frac{|V_{BE3}|}{V_T} \right) \left[1 + \frac{V_{BE(on)}}{V_{AP}} \right] \quad (4.40)$$

由于 $V_{BE2} = V_{BE3}$, 故可将式(4.39)和(4.40)联立, 得

$$I_{c2} = -I_{ref} \left[\frac{1 + \frac{|V_{ce2}|}{V_{AP}}}{1 + \frac{V_{BE(on)}}{V_{AP}}} \right] \quad (4.41)$$

由于两个集电极电流 I_{c1} 和 I_{c2} 的大小必定相等, 故联立式(4.38)和(4.41), 得

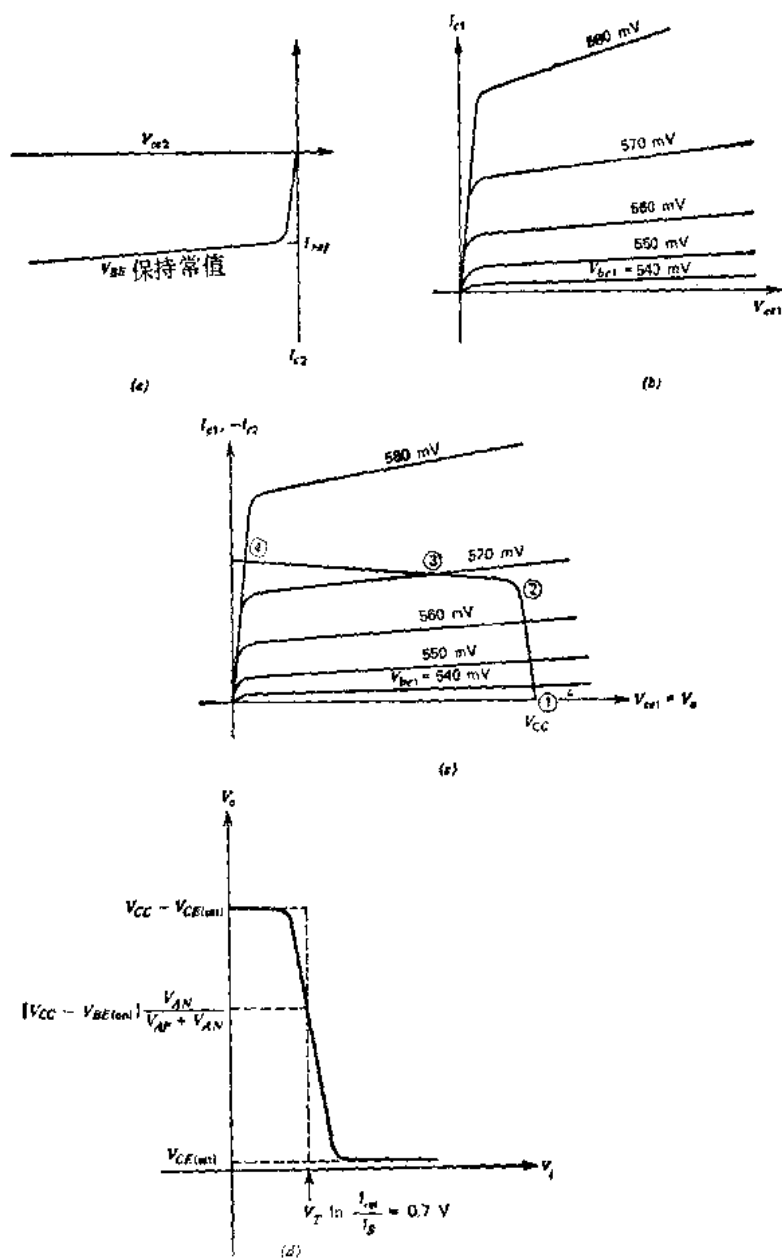


图 4.10 (a) pnp 管有源负载的 $I-V$ 特性; (b) npn 管的集电极特性
(c) 将 pnp 管的负载线叠加在 npn 管的集电极特性上; (d) 有源负载的共射放大器的直流转移特性

$$I_{S1} \left(\exp \frac{V_I}{V_T} \right) \left(1 + \frac{V_{ce1}}{V_{AN}} \right) = I_{ref} \left(\frac{1 + \frac{|V_{ce2}|}{V_{AP}}}{1 + \frac{V_{BE(on)}}{V_{AP}}} \right) \quad (4.42)$$

输出电压 V_o 同集-射电压之间的关系, 可用下式表示:

$$V_{ce1} = V_o. \quad (4.43)$$

$$|V_{ce2}| = V_{CC} - V_o. \quad (4.44)$$

因此

$$I_{S1} \left(\exp \frac{V_i}{V_T} \right) \left(1 + \frac{V_o}{V_{AN}} \right) = I_{ref} \left(\frac{1 + \frac{V_{CC} - V_o}{V_{AP}}}{1 + \frac{V_{BE(on)}}{V_{AP}}} \right) \quad (4.45)$$

由之可得

$$I_{S1} \exp \frac{V_i}{V_T} = I_{ref} \left[\frac{1 + \frac{V_{CC} - V_o}{V_{AP}}}{\left(1 + \frac{V_{BE(on)}}{V_{AP}} \right) \left(1 + \frac{V_o}{V_{AN}} \right)} \right] \quad (4.46)$$

现在假定 $(V_{CC} - V_o)/V_{AP}$ 、 $V_{BE(on)}/V_{AP}$ 及 V_o/V_{AN} 均远小于 1, 利用近似关系

$$\frac{1}{1+x} \approx 1+x \quad (x \ll 1) \quad (4.47)$$

以及

$$(1+x)(1+y) \approx 1+x+y \quad (x, y \ll 1) \quad (4.48)$$

可把式(4.46)简化成

$$I_{S1} \exp \frac{V_i}{V_T} = I_{ref} \left[1 + \frac{V_{CC} - V_o}{V_{AP}} \left(\frac{1}{V_{AP}} + \frac{1}{V_{AN}} \right) - \frac{V_{BE(on)}}{V_{AP}} \right] \quad (4.49)$$

将上式对 V_o 求解, 可得

$$V_o = [V_{CC} - V_{BE(on)}] \left(\frac{V_{AN}}{V_{AN} + V_{AP}} \right) + V_{A(eff)} \left[1 - \frac{I_{S1} \exp \frac{V_i}{V_T}}{I_{ref}} \right] \quad (4.50)$$

式中

$$V_{A(eff)} = \left(\frac{V_{AN} V_{AP}}{V_{AN} + V_{AP}} \right) \quad (4.51)$$

为等效 Early 电压。

式(4.50)中第一项为常数, 而第二项为 V_i 的函数, 式(4.50)只有在

$$[V_{CC} - V_{CE(sat)}] > V_o > [V_{CE(sat)}] \quad (4.52)$$

的条件下才成立。

因此, 在点②和点④之间的转移特性, 实际上只是指数曲线的一小部分。需要指出, 当式(4.50)中

$$\frac{I_{S1} \exp \frac{V_i}{V_T}}{I_{ref}} = 1 \quad (4.53)$$

时, 输出电压则为

$$V_o = [V_{CC} - V_{BE(on)}] \left(\frac{V_{AN}}{V_{AN} + V_{AP}} \right) \quad (4.54)$$

如图 4.10d 所示。在这样条件下, 输出电压处于 V_{CC} 与地之间的某一点上, 可用 V_{AN} 和 V_{AP} 的相对值表示。如果 V_{AN} 等于 V_{AP} , 则输出电压近似地等于 V_{CC} 的一半。根据式(4.53), 该点处的 V_i 值等于 $V_T \ln(I_{ref}/I_{S1})$, 如果 V_{CE1} 很小, 这一 V_i 值将在 Q_1 集电极中产生电流 I_{ref} 。

下面进行单独的小信号分析, 以确定这种电路的电压增益和输出电阻, 但是它的小信

号电压增益,可通过对式(4.50)进行微分直接求出

$$A_v = \frac{dV_o}{dV_i} = -\frac{V_{A(\text{eff})}}{V_T} \left(\frac{I_{S1} \exp \frac{V_i}{V_T}}{I_{\text{ref}}} \right) \quad (4.55)$$

如果括号中这一项等于 1, 则小信号增益

$$A_v = -\frac{V_{A(\text{eff})}}{V_T} = -\left(\frac{V_{AP} V_{AN}}{V_{AN} + V_{AP}} \right) \frac{1}{V_T} \quad (4.56)$$

该式可改写成

$$A_v = \frac{-1}{\frac{V_T}{V_{AN}} + \frac{V_T}{V_{AP}}} = \frac{-1}{\eta_{npn} + \eta_{pnp}} \quad (4.57)$$

式中,根据式(1.114)利用了 $\eta = V_T/V_A$ 的关系。因此,电压增益就是两个 Early 因子之和的倒数。现在,再用小信号分析来求同一参数。

这种电路小信号性能中令人感兴趣的主要指标是,两管均工作于正向作用区时的电压增益和输出电阻。它的小信号等效电路,示于图 4.11,在输出端空载下问题是很直观的,这时

$$A_v = -g_{m1}(r_{o1} \| r_{o2}) = \frac{-g_{m1}}{\frac{1}{r_{o1}} + \frac{1}{r_{o2}}} = \frac{-g_{m1}}{\eta_{npn} g_{m1} + \eta_{pnp} g_{m2}} \quad (4.58)$$

由于两管工作于同样集流下,故 $g_{m1} = g_{m2}$, 因而

$$A_v = \frac{-1}{\eta_{npn} + \eta_{pnp}} \quad (4.59)$$

这一表示式同对式(4.50)进行微分而得到的电压增益表示式完全一样。这一电压增

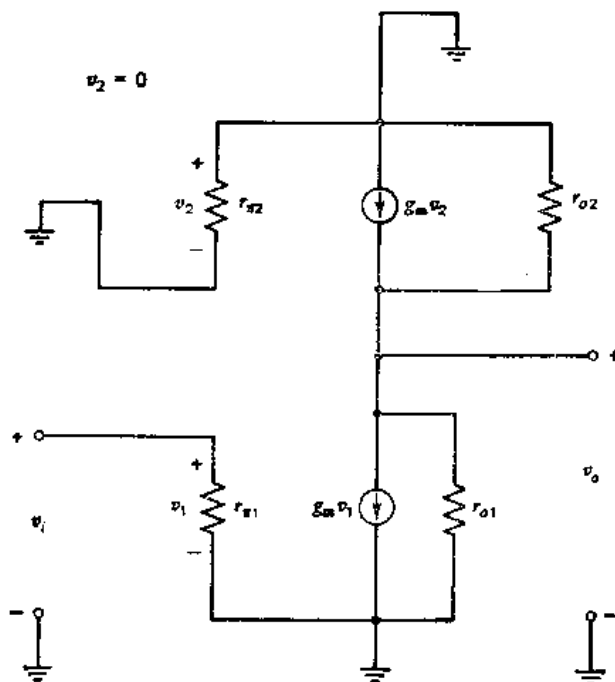


图 4.11 有源负载共射放大器的小信号等效电路

益的典型值处于 1000—2000 范围,可见有源负载级提供非常高的电压增益。从小信号电路可以看出,由输出端视入的电阻恰好是两个晶体管输出电阻的并联组合

$$R_o = (r_{onpn} \parallel r_{onpp}) \quad (4.60)$$

例题 试求图 4.11 电路的电压增益, 设两管均处于正向作用区, 且 $\eta_{pnp} = 5 \times 10^{-4}$ 、 $\eta_{npn} = 2 \times 10^{-4}$ 。

解

$$A_v = \frac{-1}{5 \times 10^{-4} + 2 \times 10^{-4}} = -1.4 \times 10^3$$

4.3.2 有源负载的差分放大器

把有源负载概念简单地应用于射耦对, 将得到如图 4.12a 所示的电路。这一射耦对的差模半电路, 同图 4.9 的共射放大器完全一样。所以差模电压增益实际上非常大。但是, 如果电路原封不动则其缺点为, 共模输出电压的静态值对射极偏置电流源与有源负载电流源是非常敏感的。用图 4.12b 所示的直流共模半电路, 可以更清楚地说明这一问题。在共模半电路中, Q_1 、 Q_6 以及 Q_7 的一半组成共射-共基电流源, 它与 Q_3 到 Q_5 的 pnp 电流源相连接。

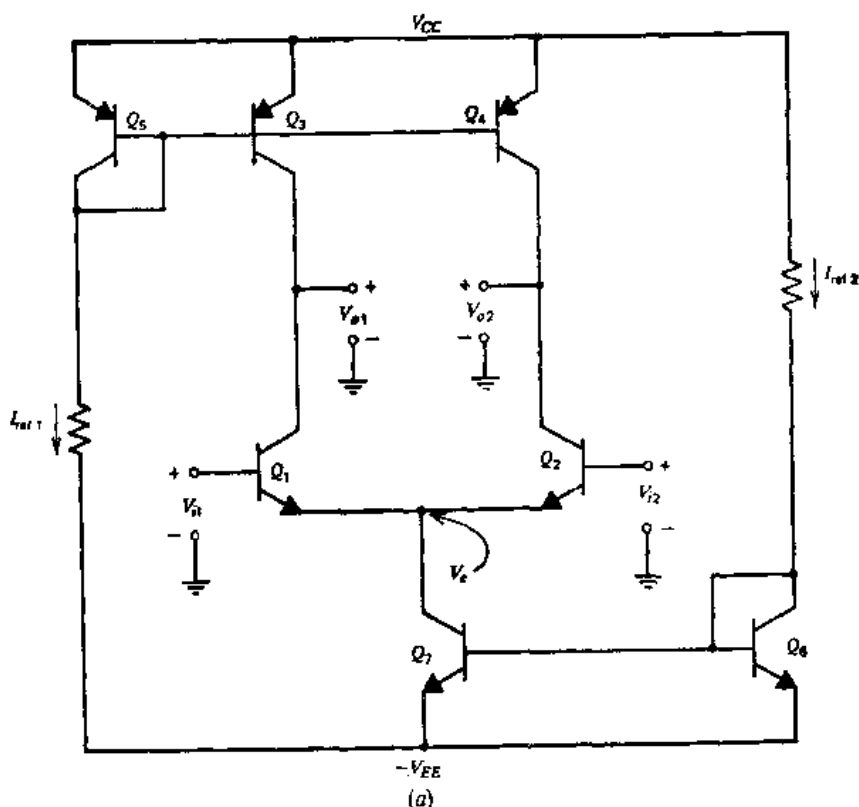


图 4.12a 有源负载的射耦对

这一电路除了在共射管 Q_7 中串入了共射-共基管 Q_1 外, 同有源负载的共射放大器类似。如同有源负载共射放大器时一样, 输出电压 V_{oe} 对 Q_6 基极上的电压非常敏感, 而后者又受参考电流 I_{ref2} 的影响。例如, 详细的分析说明, 如果参考电流 I_{ref1} 及 I_{ref2} 相差

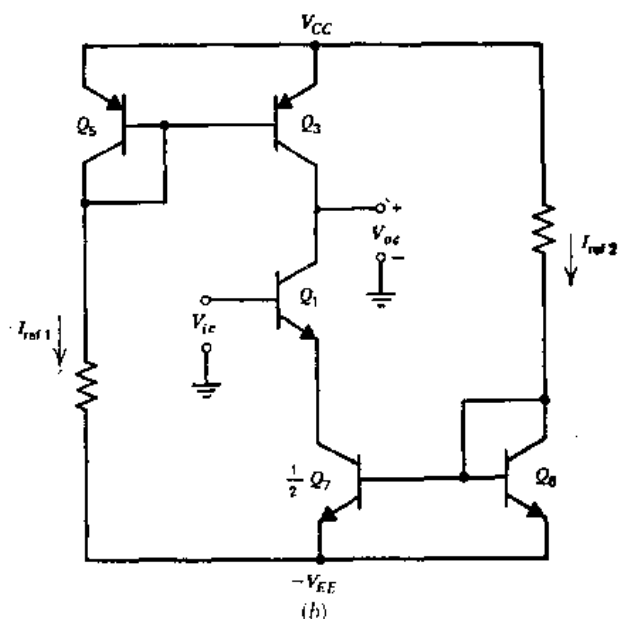


图 4.12b 有源负载射耦对的共模半电路

4%，则输出电压 V_{oe} 将偏离它的标称值约 2V。如果 Q_6 和 Q_7 之间失配为 1mV 则 V_{oe} 的值也将发生同样的偏离。可见，这一电路的共模直流输出电压对失配及元件变化非常敏感，所以从保持偏置稳定观点来看，这种电路是不实用的。

图 4.13 示出的另一种方法，是用射耦对一侧的集电极电流来控制有源负载电流源。这一电路不仅消除了共模问题，而且提供了比标准电阻负载射耦对从一个集电极输出时，具有更好抑制共模输入信号能力的单端输出。以下将对这种电路的大信号及小信号性能进行分析。

为了对电路性能获得直观了解，我们将首先分析非实际状态下的电路大信号性能，这时输出端接到一个电压源如图 4.14 所示，因此负载电阻为零。由于电路主要用以取得大的电压增益，故在实际中不会使用直流短路负载，但对短路输出电流作为输入电压的函数进行分析，对于了解电路的工作原理将提供一个良好的开端。在图 4.14 中，电压源 V_{bias} 被调整到任何方便值，以便使 Q_2 和 Q_4 都工作在正向作用区。由于负载电阻为零， Q_2 和 Q_4 的输出电阻对输出电流只有很小影响，所以我们一开始就忽略它们以及 r_{o1} 和 r_{o3} 。还忽略 $pn-p$ 管基流，并假定晶体管是相同的。利用第三章的结果，可得

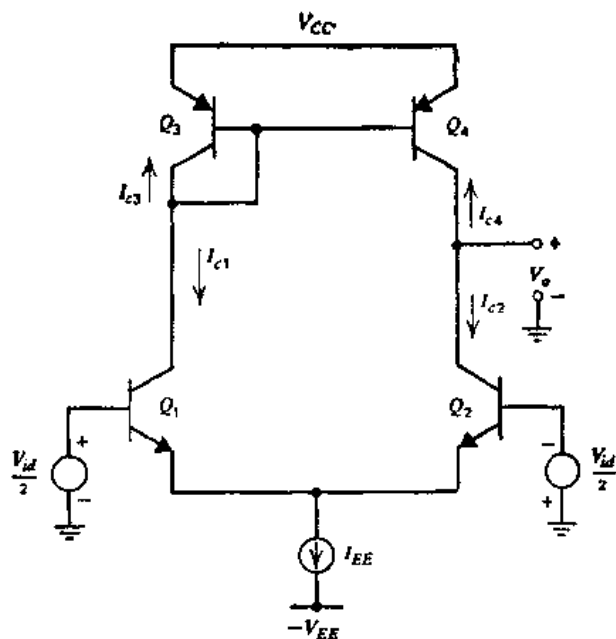


图 4.13 射耦对的改进有源负载

$$I_{c1} = \frac{\alpha_F I_{EE}}{1 + \exp\left(-\frac{V_{id}}{V_T}\right)} \quad (4.61)$$

$$I_{c2} = \frac{\alpha_F I_{EE}}{1 + \exp\left(\frac{V_{id}}{V_T}\right)} \quad (4.62)$$

由于 Q_3 和 Q_4 一样,

$$I_{c3} = I_{c4} = -I_{c1} \quad (4.63)$$

输出电流为

$$I_o = -I_{c4} - I_{c2} = I_{c1} - I_{c2} \quad (4.64)$$

将式(4.61)和(4.62)代入式(4.64),可得

$$I_o = \alpha_F I_{EE} \tanh\left(\frac{V_{id}}{2V_T}\right) \quad (4.65)$$

这一转移特性示于图 4.15。需要指出, 当 $V_{id} = 0$ 时 $I_o = 0$, 所以从电路输出端取出电流时, 并没有固有的输入失调电压。这一电路既可以向接在输出端的负载吸取电流, 也可以向它供给电流。当输出端短路时, 如果 V_{id} 在几百毫伏范围变化, 输出电流将在 $+I_{EE}$ 与 $-I_{EE}$ 之间变化。

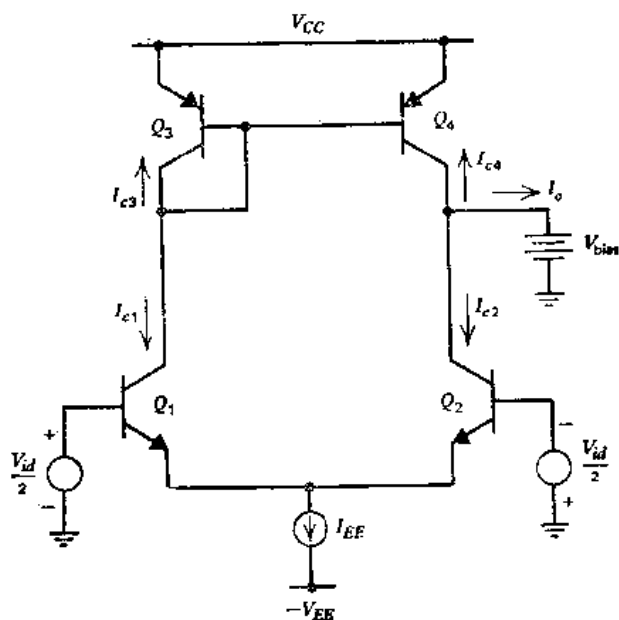


图 4.14 输出端同电压源连接的有源负载级

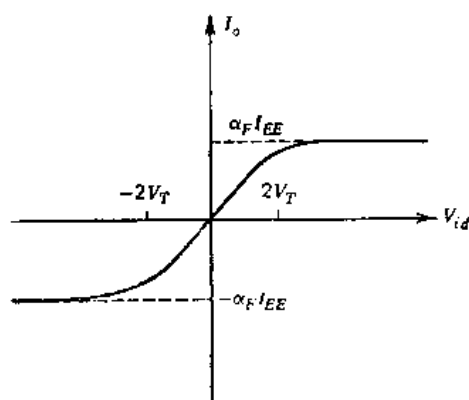


图 4.15 有源负载射耦对的短路直流转移特性

以下进行单独的小信号分析, 但式(4.65)可以用于计算电路的短路跨导, 对式(4.65)进行微分, 得

$$G_m = \frac{dI_o}{dV_{id}} = \frac{\alpha_F I_{EE}}{2V_T} \operatorname{sech}^2 \frac{V_{id}}{2V_T} \quad (4.66)$$

如果 $V_{id} = 0$, 则

$$G_m = \frac{\alpha_F I_{EE}}{2V_T} = \frac{\alpha_F I_C}{V_T} \approx g_m \quad (4.67)$$

可见, 电路的跨导与单个管子的一样。

现在讨论图 4.13 所示的更有用电路组态的大信号特性, 图中输出端不加负载。以下把输出电压作为 V_{id} 的函数进行计算。定性地看, 可以预期当所有四个器件都处在正向正作用区时电压增益将为最大。在这一分析中略去基流, 但必须考虑器件的有限输出电阻。

对于四个器件,分别为

$$I_{c1} = I_S \left(\exp \frac{V_{be1}}{V_T} \right) \left(1 + \frac{V_{ce1}}{V_{AN}} \right) \quad (4.68)$$

$$I_{c2} = I_S \left(\exp \frac{V_{be2}}{V_T} \right) \left(1 + \frac{V_{ce2}}{V_{AN}} \right) \quad (4.69)$$

$$I_{c3} = -I_S \left(\exp \left| \frac{V_{be3}}{V_T} \right| \right) \left(1 + \left| \frac{V_{ce3}}{V_{AP}} \right| \right) \quad (4.70)$$

$$I_{c4} = -I_S \left(\exp \left| \frac{V_{be4}}{V_T} \right| \right) \left(1 + \left| \frac{V_{ce4}}{V_{AP}} \right| \right) \quad (4.71)$$

式中 V_{AN} 为 npn 器件的 Early 电压,而 V_{AP} 则为 pnp 器件的。假定 Q_1 和 Q_2 基极上的直流电位近似地为地电位,因此,对 Q_1 由于 $V_{be3} \approx -V_{be1}$, 故

$$V_{ce1} = V_{CC} + V_{be3} + V_{be1} \approx V_{CC} \quad (4.72)$$

对于 Q_3 , 由于接成二极管,故有

$$V_{ce3} = -V_{BE(on)} \quad (4.73)$$

将包含 Q_1 和 Q_2 基-射结在内的回路上的所有电压加起来,可得

$$V_{id} = V_{be1} - V_{be2} \quad (4.74)$$

由式(4.68)和(4.69)求出 V_{be1} 和 V_{be2} 并代入式(4.74),得

$$V_{id} = V_T \ln \left[\frac{I_{c1} \left(1 + \frac{V_{ce2}}{V_{AN}} \right)}{I_{c2} \left(1 + \frac{V_{CC}}{V_{AN}} \right)} \right] \quad (4.75)$$

式中应用了表示 V_{ce1} 的式(4.72), Q_3 和 Q_4 的基-射电压相同,故可联立式(4.70)和(4.71),得

$$\frac{I_{c4}}{I_{c3}} = \frac{1 + \left| \frac{V_{ce4}}{V_{AP}} \right|}{1 + \left| \frac{V_{BE(on)}}{V_{AP}} \right|} \quad (4.76)$$

式中应用了表示 V_{ce3} 的式(4.73), 如果略去基流,则 I_{c1} 与 I_{c3} 大小相等,而 I_{c2} 与 I_{c4} 大小相等,所以式(4.76)可改写成

$$\frac{I_{c2}}{I_{c1}} = \frac{1 + \left| \frac{V_{ce4}}{V_{AP}} \right|}{1 + \left| \frac{V_{BE(on)}}{V_{AP}} \right|} \quad (4.77)$$

将这一比值代入式(4.75),得

$$V_{id} = V_T \ln \left[\frac{1 + \frac{V_{BE(on)}}{V_{AP}}}{1 + \left| \frac{V_{ce4}}{V_{AP}} \right|} \right] \left(\frac{1 + \frac{V_{ce2}}{V_{AN}}}{1 + \frac{V_{CC}}{V_{AN}}} \right) \quad (4.78)$$

现在应使 V_{ce4} 和 V_{ce2} 同输出电压 V_o 发生联系,可得

$$V_{ce2} = V_o + V_{BE2(on)} \quad (4.79)$$

$$V_{ce4} = V_o - V_{CC} \quad (4.80)$$

因而

$$|V_{cc}| = V_{CC} - V_o \quad (4.81)$$

将式(4.79)和(4.81)代入式(4.78),可得

$$V_{id} = V_T \ln \frac{\left[1 + \frac{V_{BE(on)}}{V_{AP}}\right] \left[1 + \frac{V_{BE(on)}}{V_{AN}} + \frac{V_o}{V_{AN}}\right]}{\left(1 + \frac{V_{CC}}{V_{AN}}\right) \left(1 + \frac{V_{CC}}{V_{AP}} - \frac{V_o}{V_{AP}}\right)} \quad (4.82)$$

现在假定 $V_{BE(on)}/V_{AP}$ 、 $V_{BE(on)}/V_{AN}$ 、 V_{CC}/V_{AP} 、 V_{CC}/V_{AN} 、 V_o/V_{AN} 以及 V_o/V_{AP} 诸量均远小于1。如果这样,便可再次利用近似关系

$$\frac{1}{1+x} \approx 1-x \quad (x \ll 1) \quad (4.83)$$

以及

$$(1+x)(1+y) \approx 1+x+y \quad (x, y \ll 1) \quad (4.84)$$

使式(4.82)简化成

$$V_{id} = V_T \ln \frac{1 + \left[\frac{V_o - V_{CC} + V_{BE(on)}}{V_{AN}}\right]}{1 - \left[\frac{V_o - V_{CC} + V_{BE(on)}}{V_{AP}}\right]} \quad (4.85)$$

对等式两侧取指数函数,可得

$$\left[1 - \frac{V_o - V_{CC} + V_{BE(on)}}{V_{AP}}\right] \left(\exp \frac{V_{id}}{V_T}\right) = 1 + \frac{V_o - V_{CC} + V_{BE(on)}}{V_{AN}} \quad (4.86)$$

将上式对 $[V_o - V_{CC} + V_{BE(on)}]$ 求解,得

$$V_o - V_{CC} + V_{BE(on)} = \frac{\exp \frac{V_{id}}{V_T} - 1}{\frac{1}{V_{AP}} \exp \frac{V_{id}}{V_T} + \frac{1}{V_{AN}}} \quad (4.87)$$

然后,将分母、分子均乘以 $(V_{AP}V_{AN}\exp - V_{id}/2V_T)$, 可得

$$V_o - V_{CC} + V_{BE(on)} = \frac{V_{AN}V_{AP} \left(\exp \frac{V_{id}}{2V_T} - \exp \frac{-V_{id}}{2V_T}\right)}{V_{AN} \exp \frac{V_{id}}{2V_T} + V_{AP} \exp \frac{-V_{id}}{2V_T}} \quad (4.88)$$

利用关系

$$\exp x - \exp(-x) = 2 \sinh x$$

$$a \exp x + b \exp(-x) = 2(a-b) \sinh x + 2(a+b) \cosh x$$

可把式(4.88)简化成

$$V_o - V_{CC} + V_{BE(on)} = \frac{V_{AN}V_{AP} \sinh \frac{V_{id}}{2V_T}}{(V_{AN} + V_{AP}) \cosh \frac{V_{id}}{2V_T} + (V_{AN} - V_{AP}) \sinh \frac{V_{id}}{2V_T}} \quad (4.89)$$

因此

$$V_o = V_{CC} - V_{BE(on)} + \left(\frac{2V_{A'eff} \tanh \frac{V_{id}}{2V_T}}{1 + \frac{V_{AN} - V_{AP}}{V_{AN} + V_{AP}} \tanh \frac{V_{id}}{2V_T}} \right) \quad (4.90)$$

式中

$$V_{A'eff} = \frac{V_{AP}V_{AN}}{V_{AN} + V_{AP}} \quad (4.91)$$

假设所有四个器件均处于正向作用区,则可绘出转移特性如图 4.16 所示。实际上,当 V_o 趋近于 V_{CC} 时 Q_4 饱和,而当 V_o 趋近于 $-0.6V$ 时 Q_2 饱和。所以式(4.90)只有 V_{id} 在零伏左右的小范围内时才能成立。利用这一结论可以使式(4.90)进一步简化,因为如果

$$\frac{V_{id}}{2V_T} \ll 1$$

则

$$\left| \frac{V_{AN} - V_{AP}}{V_{AN} + V_{AP}} \tanh \frac{V_{id}}{2V_T} \right| \ll 1 \quad (4.92)$$

因此,在

$$V_{CC} > V_o > [-V_{BE(on)} + V_{CE(sat)}]$$

时,式(4.90)可简化成

$$V_o \approx V_{CC} - V_{BE(on)} + 2V_{A'eff} \tanh \left(\frac{V_{id}}{2V_T} \right) \quad (4.93)$$

因此在这种情况下,输出电压同 V_{id} 之间成双曲正切函数关系,正如短路负载时输出电流同 V_{id} 间的关系一样。需要指出,当差模输入电压 V_{id} 为零时输出电压等于 $[V_{CC} - V_{BE(on)}]$ 。由于这一输出电压值为唯一值,所以在图 4.13 中,必定 $V_{ce2} = V_{ce1}$ 、 $V_{ce4} = V_{ce3}$ 、 $|I_{e1}| = |I_{e3}|$ 和 $|I_{e2}| = |I_{e4}|$ 。以下将进行单独的小信号分析,但也可以通过微分式

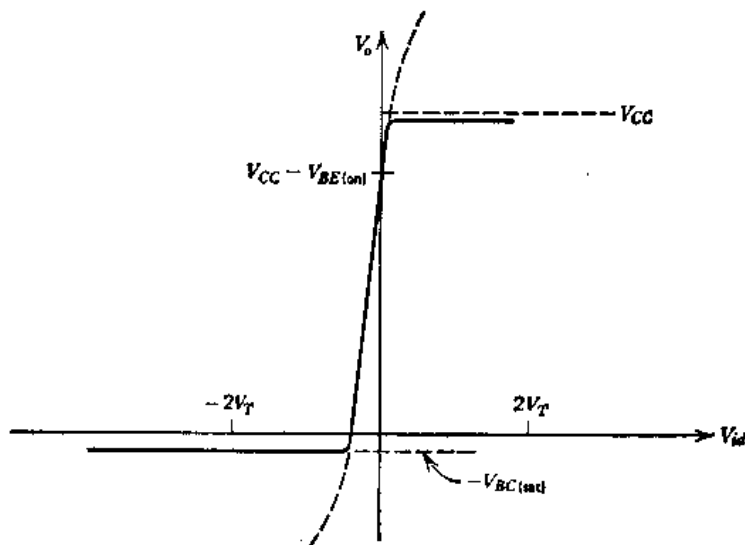


图 4.16 有源负载射耦对的输出电压随输入电压而变化的曲线。实际观察到的部分(实线)仅为计算出来的正切转移特性的一小部分。假设 Q_2 的基极接地,在大的正 V_{id} 时,输出电压等于 Q_2 饱和时的集-基电压

(4.93) 得出电路的电压增益

$$A_{vd} = \frac{dV_o}{dV_{id}} = \frac{d}{dV_{id}} \left[V_{CC} - V_{BE(on)} + 2V_{A(eff)} \tanh \frac{V_{id}}{2V_T} \right] \quad (4.94)$$

$$= \frac{V_{A(eff)}}{V_T} \operatorname{sech}^2 \left(\frac{V_{id}}{2V_T} \right) \quad (4.95)$$

在静态值 $V_{id} = 0$ 时

$$A_{vd} = \frac{V_{A(eff)}}{V_T} = \frac{1}{V_T} \left(\frac{V_{AN}V_{AP}}{V_{AN} + V_{AP}} \right) = \frac{1}{\frac{V_T}{V_{AN}} + \frac{V_T}{V_{AP}}} \quad (4.96)$$

也可用 Early 因子表示成

$$A_{vd} = \frac{1}{\eta_{nfn} + \eta_{pnp}} = g_m(r_{onfn} \parallel r_{opnp}) \quad (4.97)$$

式中

$$\eta = \text{Early 因子} = \frac{V_T}{V_A}$$

由于 Early 因子为 2×10^{-4} 数量级, 故电路具有非常高的电压增益。

例题 如图 4.13 的有源负载电路电源电压 V_{CC} 为 15V, 必须加多大的差模输入电压, 才能使输出电压从零输入时的 $[V_{CC} - V_{BE(on)}]$ 被驱动至地电位。设 $V_{BE(on)} = 0.7\text{V}$ 、 $V_{AN} = 130\text{V}$ 、 $V_{AP} = 50\text{V}$ 。

解 根据式(4.93)

$$V_o = V_{CC} - V_{BE(on)} + 2V_{A(eff)} \tanh \frac{V_{id}}{2V_T}$$

将有关数据代入, 可得

$$0 = 15 - 0.7 + 2 \left[\frac{(130)(50)}{(130) + (50)} \right] \tanh \frac{V_{id}}{2V_T}$$

由此

$$\tanh \frac{V_{id}}{2V_T} = \frac{14.3}{72.0} = 0.20$$

所以

$$V_{id} = 2V_T \tanh^{-1}(0.20)$$

因为, 当 $x \ll 1$ 时

$$\tanh^{-1} x = x + \frac{x^3}{3} \cdots \approx x$$

故求得

$$V_{id} \approx (2)(0.20)V_T = 10.4\text{mV}$$

例题 在图 4.13 的电路中, 设 Q_1 的 I_S 比 Q_2 的小 10%。如果两个输入端均接地即 $V_{id} = 0$, 试求其直流输出电压。假定 $V_{CC} = 15\text{V}$ 、 $V_{BE(on)} = 0.7$ 、 $V_{AN} = 130\text{V}$ 、 $V_{AP} = 50\text{V}$ 。

解 首先计算 3.6.1 节中定义的输入失调电压

$$V_{OS} = V_T \ln \frac{I_{S2}}{I_{S1}} = 2.6\text{mV}$$

可以把失调电压看成是与输入相串联的直流电压源, 因此在给定的条件下, 有效差模输入电压

$$V_{id(eff)} = -2.6\text{mV}$$

所以

$$\begin{aligned}
 V_o &= V_{CC} - V_{BE(on)} + 2V_{A(eff)} \tanh \frac{V_{id(eff)}}{2} \\
 &= 15 - 0.7 - 2 \left(\frac{(130)(50)}{(130) + (50)} \right) \tanh \frac{2.6\text{mV}}{2(26\text{mV})} \\
 &= 14.3 - 72.0 \tanh(0.05)
 \end{aligned}$$

由于在 $x \ll 1$ 时

$$\tanh x = x - \frac{x^3}{3} + \dots \approx x$$

故得

$$V_o \approx 14.3 - (72.0)(0.05) = 14.3 - 3.60$$

所以

$$V_o = 10.70\text{V}$$

尽管直流分析提供了电路中电流流动的直观认识, 但本电路引人注意的主要特点是空载时的小信号电压增益以及输出电阻。因为电路不对称, 故半电路方法不适用。以下直接分析低频小信号电路, 假定 $r_\mu = \infty$ 、 $r_b = 0$ 而 $R_{EE} = \infty$, 此处 R_{EE} 为偏置电流源的输出电阻。这一电路示于图 4.17。

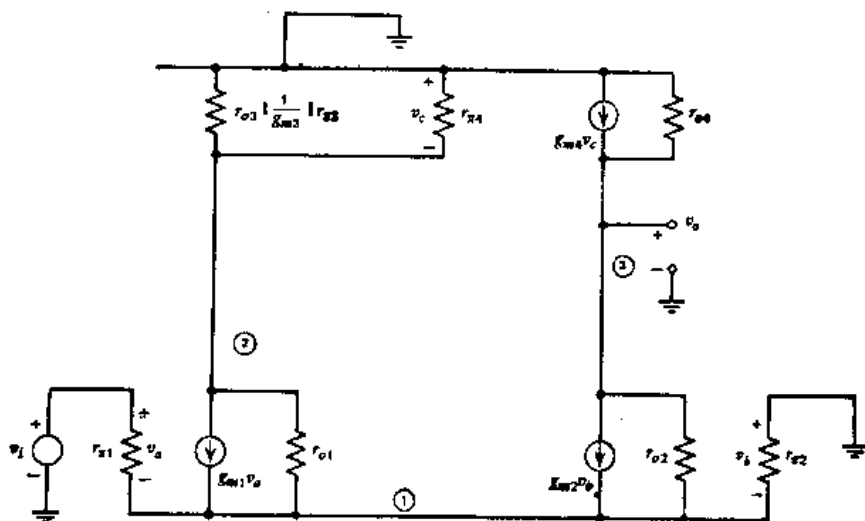


图 4.17 有源负载射耦对的小信号等效电路

首先, 将节点①处的电流相加, 得

$$\frac{v_i - v_1}{r_{\pi 1}} (1 + \beta_0) + \frac{v_2 - v_1}{r_{o1}} + \frac{v_3 - v_1}{r_{o2}} - \frac{v_1}{r_{\pi 2}} (1 + \beta_0) = 0 \quad (4.98)$$

式中 v_1 、 v_2 及 v_3 分别为节点①、②及③处的电压。上式经过整理后得

$$-v_1 \left(\frac{1 + \beta_0}{r_{\pi 1}} + \frac{1 + \beta_0}{r_{\pi 2}} + \frac{1}{r_{o1}} + \frac{1}{r_{o2}} \right) + \left(\frac{v_2}{r_{o1}} \right) + \left(\frac{v_3}{r_{o2}} \right) = -\frac{v_i}{r_{\pi 1}} (\beta_0 + 1) \quad (4.99)$$

再将节点②处的电流相加。需要指出, 在节点②和 V_{CC} 之间的总电阻是 $r_{\pi 3}$ 、 r_{o3} 、 $1/g_{m3}$ 和 $r_{\pi 4}$ 的并联组合。为了简化, 假定 β_0 和 r_o 很大, 所以这一并联组合近似地等于 $1/g_{m3}$ 。因此

$$\frac{v_2}{\frac{1}{g_{m3}}} + \frac{v_2 - v_1}{r_{o1}} + (v_i - v_1)g_{m1} = 0 \quad (4.100)$$

整理后得

$$-v_1 \left(\frac{1}{r_{o1}} + g_{m1} \right) + v_2 \left(\frac{1}{r_{o1}} + \frac{1}{\frac{1}{g_{m3}}} \right) = -g_{m1} v_i \quad (4.101)$$

将节点③处的电流加起来,得

$$\frac{v_3}{r_{o4}} + v_2 g_{m4} + \frac{v_3 - v_1}{r_{o2}} - g_{m2} v_1 = 0 \quad (4.102)$$

整理后得

$$-v_1 \left(g_{m2} + \frac{1}{r_{o2}} \right) + v_2 g_{m4} + v_3 \left(\frac{1}{r_{o4}} + \frac{1}{r_{o2}} \right) = 0 \quad (4.103)$$

可以利用式(4.101)和(4.103)把 v_1 和 v_2 从式(4.99)中消掉。假定 $g_{m1} = g_{m2} = g_{m3} = g_m$ 而且

$$\frac{1}{r_o} \ll g_m \quad (4.104)$$

式(4.99)可化成

$$v_3 = \frac{g_m v_i}{\frac{1}{r_{onpn}} + \frac{1}{r_{onpp}}} = g_m (r_{onpn} \parallel r_{onpp}) v_i \quad (4.105)$$

由于 $v_o = v_3$, 故电压增益同先前求出的一样,

$$\frac{v_o}{v_i} = A_v = g_m (r_{onpn} \parallel r_{onpp}) = \frac{1}{\eta_{ppn} + \eta_{nps}} \quad (4.106)$$

前面计算了开路电压增益,但还应计算输出电阻,以便获得完整的放大器特性。由于输出电阻很高,所以电路的有载增益会因后随级的输入电阻而减小。

利用图 4.18 的电路来计算输出电阻,它的输出端加有试验电压源 v_x 。所造成的电流 i_x 由四个分量所组成。在 r_{o4} 中的电流为

$$i_{x1} = \frac{v_x}{r_{o4}} \quad (4.107)$$

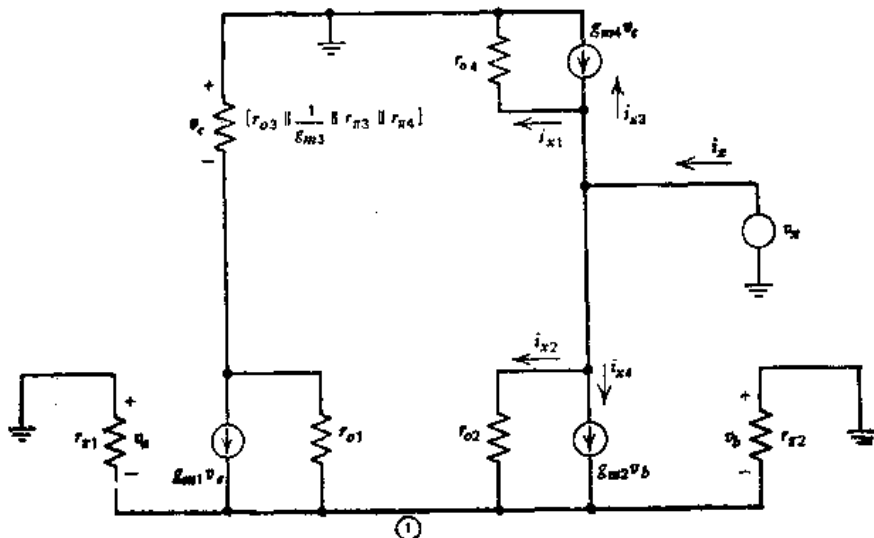


图 4.18 计算有源负载射耦对输出电阻的电路

在 Q_2 射极引线中的电阻就是由 Q_1 射极视入的电阻,它近似地等于 $1/g_{m1}$ 。因此,利用适用于射极负反馈晶体管的式(3.39),可求出 Q_2 的有效输出电阻

$$R_{o2} = r_{o2} \left(1 + g_{m2} \frac{1}{g_{m1}} \right) = 2r_{o2} \quad (4.108)$$

因此

$$i_{x2} + i_{x4} = \frac{v_x}{2r_{o2}} \quad (4.109)$$

这个电流流入 Q_1 的射极,并流经具有单位增益的 Q_3 和 Q_4 以产生

$$\begin{aligned} i_{x3} &= i_{x2} + i_{x4} \\ &= \frac{v_x}{2r_{o2}} \end{aligned} \quad (4.110)$$

因此

$$i_x = i_{x1} + i_{x2} + i_{x3} + i_{x4} \quad (4.111)$$

$$= v_x \left(\frac{1}{r_{o4}} + \frac{1}{r_{o2}} \right) \quad (4.112)$$

所以

$$r_o = \frac{v_x}{i_x} = \frac{1}{\frac{1}{r_{onpn}} + \frac{1}{r_{opnp}}} = r_{onpn} \parallel r_{opnp} \quad (4.113)$$

可见,电路的输出电阻就是 npn 和 pnp 管的并联。

例题 试求图 4.13 电路的电压增益及输出电阻,设 $\eta_{npn} = 2 \times 10^{-4}$ 、 $\eta_{pnp} = 5 \times 10^{-4}$ 、 $I_{EE} = 100 \mu A$ 。

解 利用式(4.106),得

$$A_v = \frac{1}{2 \times 10^{-4} + 5 \times 10^{-4}} = 1400$$

输出电阻为

$$\begin{aligned} R_o &= r_{onpn} \parallel r_{opnp} \\ r_{onpn} &= \frac{1}{\eta_{npn} g_m} = \frac{1}{(2 \times 10^{-4}) \left(\frac{50 \mu A}{26 mV} \right)} = 2.6 M\Omega \\ r_{opnp} &= \frac{1}{\eta_{pnp} g_m} = \frac{1}{(5 \times 10^{-4}) \left(\frac{50 \mu A}{26 mV} \right)} = 1.04 M\Omega \end{aligned}$$

因此

$$R_o = 2.6 M\Omega \parallel 1.04 M\Omega = 740 k\Omega$$

如果略去 Q_2 与 Q_4 的 r_o 影响,有源负载射耦对的差模输入电阻就等于 $2r_x$, 和电阻性负载时一样。实际上,电路的不对称性以及高电压增益将通过 Q_4 的输出电阻向节点 1 产生反馈。这样就使从两个输入端视入的输入电阻,和不考虑这些影响时计算出来的略有不同。

总之,有源负载差分对能够提供从差模改为单端的变换(就是说,把差模电压变换为以地为参考点的电压)。由于电路的输出阻抗高,所以如果要取得大的增益,必须使后级具有高的输入电阻。这一级的小信号四端网络等效电路,示于图 4.19。

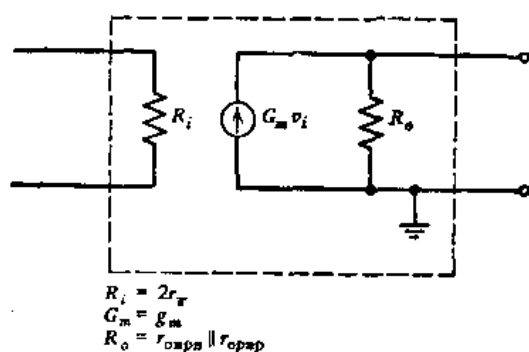


图 4.19 有源负载射耦对的小信号特性四端网络表示法。
忽略不对称输入电阻的影响

4.3.3 有源负载射耦对的输入失调电压

第三章中已介绍过,在电阻性负载射耦对的情形中,输入失调电压主要由于输入对的晶体管 I_S 失配以及集极负载电阻的失配而引起。在有源负载射耦对中,输入失调电压则系由于输入对的晶体管和负载器件的失配以及由于负载器件的基流失配而引起。今回到图 4.13,首先假定 V_{id} 正好调到使输出电压为 $[V_{CC} - V_{BE(on)}]$ 。这就是器件相同而且两个输入端接地时的输出电压值。在该输出电压下,

$$V_{CE3} = V_{CE4} \text{ 且 } V_{CE1} = V_{CE2}$$

集流 I_{C4} 同 I_{C3} 之间的关系为

$$I_{C4} = I_{C3} \left(\frac{I_{S4}}{I_{S3}} \right) \quad (4.114)$$

Q_2 的集流等于 $(-I_{C4})$, 因此可把式 (4.114) 写成

$$I_{C2} = -I_{C3} \left(\frac{I_{S4}}{I_{S3}} \right) \quad (4.115)$$

电流 I_{C1} 等于 $(-I_{C3})$ 加 pnp 管的基流,即

$$I_{C1} = -I_{C3} \left[1 + \left(\frac{2}{\beta_F} \right) \right] \quad (4.116)$$

而输入失调电压为

$$V_{OS} = V_{BE1} - V_{BE2} \quad (4.117)$$

$$= V_T \ln \frac{I_{C1}}{I_{C2}} \frac{I_{S3}}{I_{S1}} \quad (4.118)$$

将式(4.115)和(4.116)代入式(4.118),得

$$V_{OS} = V_T \ln \left[\frac{I_{S3}}{I_{S4}} \frac{I_{S2}}{I_{S1}} \left(1 + \frac{2}{\beta_F} \right) \right] \quad (4.119)$$

如果失调较小,用 3.6.2 节介绍的方法,上式可近似为

$$V_{OS} = V_T \left(\frac{\Delta I_{SP}}{I_{SP}} - \frac{\Delta I_{SN}}{I_{SN}} + \frac{2}{\beta_F} \right) \quad (4.120)$$

式中

$$\Delta I_{SP} = I_{S3} - I_{S4} \quad (4.121)$$

$$I_{SP} = \frac{I_{S3} + I_{S4}}{2} \quad (4.122)$$

$$\Delta I_{SN} = I_{S1} - I_{S2} \quad (4.123)$$

$$I_{SN} = \frac{I_{S1} + I_{S2}}{2} \quad (4.124)$$

设最坏情况下 $\Delta I_S/I_S$ 为 $\pm 5\%$ ，而 pnp 管的 β 为 20，则最坏情况下的失调电压

$$V_{OS} = V_T(0.05 + 0.05 + 0.1) \quad (4.125)$$

$$= 0.2V_T \approx 5\text{mV} \quad (4.126)$$

可见，这类电路的失调电压远比电阻性负载时大。通过在 Q_3 和 Q_4 的射极加入电阻以减小其失调贡献，可以减小这一失调，这一问题将在附录 A4.1 中讨论。通过 4.2.1 节所介绍的在有源负载中加设一个管子，可以减小基流对失调的贡献。这些改进示于图 4.20 中。

4.3.4 有源负载射耦对的 CMRR

除了提供高的电压增益外，图 4.13 的电路还可以使差模信号变换成为以地为参考点的信号。在所有差模输入、单端输出的放大器中均需要这种变换，运算放大器就是一个很好的例子。

最简单的差模-单端变换器，就是图 4.21a 所示的电阻性负载射耦对，它仅从集电极之一取出输出。而输出电压为

$$v_o = -\frac{v_{od}}{2} + v_{oc} = -\frac{A_{dm}v_{id}}{2} + A_{cm}v_{ic} \quad (4.127)$$

$$= -\frac{A_{dm}}{2} \left(v_{id} + \frac{2A_{cm}}{A_{dm}} v_{ic} \right) \quad (4.128)$$

$$= -\frac{A_{dm}}{2} \left(v_{id} + \frac{2v_{ic}}{\text{CMRR}} \right) \quad (4.129)$$

因此，在输入端处的共模信号将使输出电压发生变化。在第三章中，已说明该级的 CMRR 为

$$\text{CMRR} = 2g_m R_{EE} = 2g_m r_{o3} \quad (4.130)$$

电流源管 Q_3 的工作电流为 Q_1 和 Q_2 之和，所以，在图 4.21a 所示的特定电路中

$$\text{CMRR} = g_{m3} r_{o3} = \frac{1}{\eta_3} \quad (4.131)$$

因此，当使用简单电流源作为偏置元件时，电阻性负载级的 CMRR 就等于电流源管 η 值的倒数。

反之，图 4.21b 所示的有源负载级，具有远优于图 4.21a 电路的 CMRR。如同电阻性

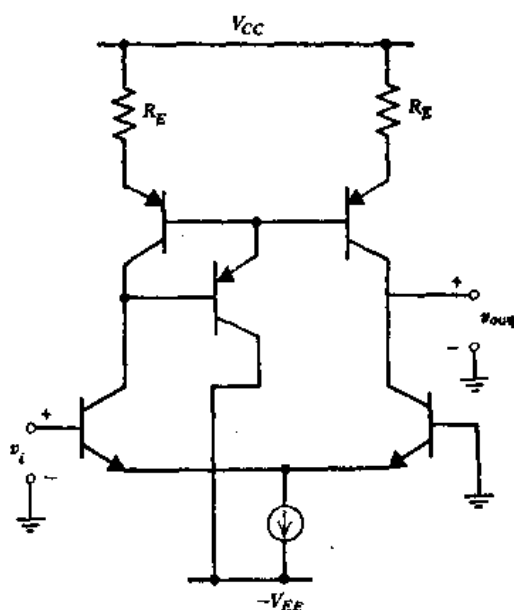


图 4.20 为了减小失调而改进的有源负载射耦对

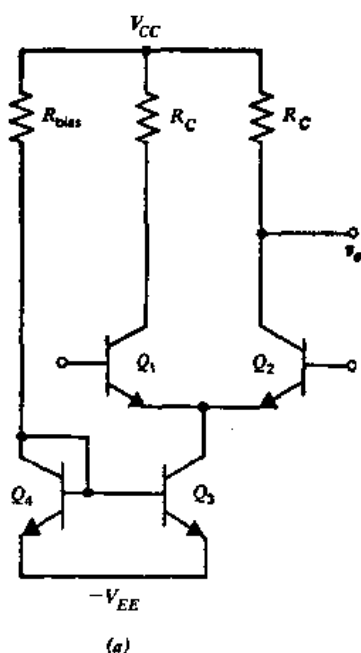


图 4.21a 利用电阻性负载的射耦对作为
差模-单端变换器

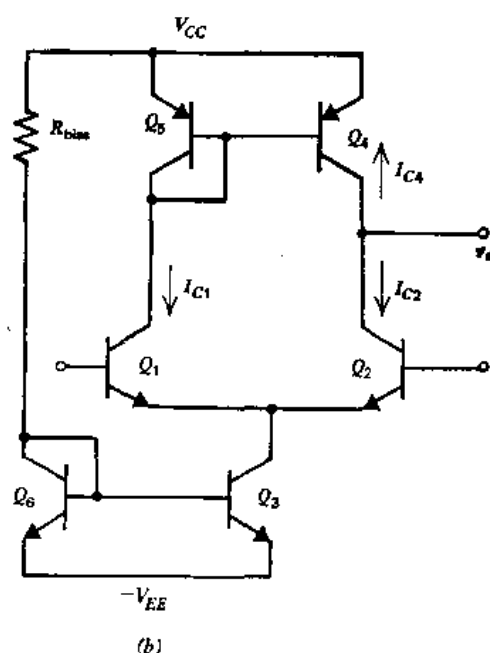


图 4.21b 利用有源负载的射耦对
作为差模-单端变换器

负载时一样,由于偏置电流源的有限输出电阻,共模输入的变化将引起偏置电流 I_{EE} 的变化。这将引起 I_{C1} 和 I_{C1} 作同样的变化。由于有源负载的特性, I_{C1} 的变化将使流入 *pnp* 负载管中的电流发生变化,这将引起 Q_4 的集流变化,它可精确地抵消 Q_2 集流的原始变化。结果,就共模输入的响应来看,输出将完全不起变化。

利用第六章中导出的关系,可以用解析的方法估算出这一级优良的 CMRR。对于差模输入、单端输出的电路,其 CMRR 可表示为

$$\text{CMRR} = \left| \frac{A_{dm}}{A_{cm}} \right| = \left(\frac{\partial V_{os}}{\partial V_{ic}} \right)^{-1} \quad (4.132)$$

式中 V_{os} 是为了使输出电压保持恒值而需要的差模输入电压值, V_{ic} 为共模输入电压。例如,如果 V_{ic} 改变时失调电压完全不起变化,即相当于差模输入保持恒定但 V_{ic} 发生变化时输出电压不起变化。换句话说,这就是共模增益为零,因而如式(4.132)所表示的那样,CMRR 为无限大。

对于有源负载射耦对,其失调电压表示式(4.120)与偏置电流 I_{EE} 毫无关系。因此,应用式(4.132)时,输入失调电压对共模输入电压的导数为零。所以,只要晶体管是一样的,CMRR 便是无限大,甚至 *pnp* 管为有限电流增益时也是这样。

附 录

A4.1 晶体管电流源的匹配考虑

在许多类型的电路中,电流源设计的目的在于,获得其值相等的二个或更多电流源。在设计数-模(D/A)变换器、运算放大器以及数据放大器时,这一点特别重要。在上一节中,讨论了尽可能减小基流影响的措施。然而,晶体管参数 I_s 和 α_F 的失配以及电阻的

失配,都将导致输出电流显著失调。

以下讨论图 4.22 的双电流源。如果电阻和晶体管一样而且集电极电压相等,则两个集流将得到精确匹配。然而,晶体管参数 α_F 、 I_S 以及射极电阻的失调,将使电流不相等,对 Q_3

$$V_T \ln \frac{I_{C3}}{I_{S3}} + \frac{I_{C3}}{\alpha_{F3}} R_3 = V_B \quad (4.133)$$

对 Q_4

$$V_T \ln \frac{I_{C4}}{I_{S4}} + \frac{I_{C4}}{\alpha_{F4}} R_4 = V_B \quad (4.134)$$

将以上二式相减

$$V_T \ln \frac{I_{C3}}{I_{C4}} - V_T \ln \frac{I_{S3}}{I_{S4}} + \frac{I_{C3}}{\alpha_{F3}} R_3 - \frac{I_{C4}}{\alpha_{F4}} R_4 = 0 \quad (4.135)$$

现在,定义新的“平均”与“失调”参数如下:

$$\Delta I_C = I_{C3} - I_{C4} \quad (4.136)$$

$$I_C = \frac{I_{C3} + I_{C4}}{2} \quad (4.137)$$

$$\Delta I_S = I_{S3} - I_{S4} \quad (4.138)$$

$$I_S = \frac{I_{S3} + I_{S4}}{2} \quad (4.139)$$

$$\Delta R = R_3 - R_4 \quad (4.140)$$

$$R = \frac{R_3 + R_4}{2} \quad (4.141)$$

$$\Delta \alpha_F = \alpha_{F3} - \alpha_{F4} \quad (4.142)$$

$$\alpha_F = \frac{\alpha_{F3} + \alpha_{F4}}{2} \quad (4.143)$$

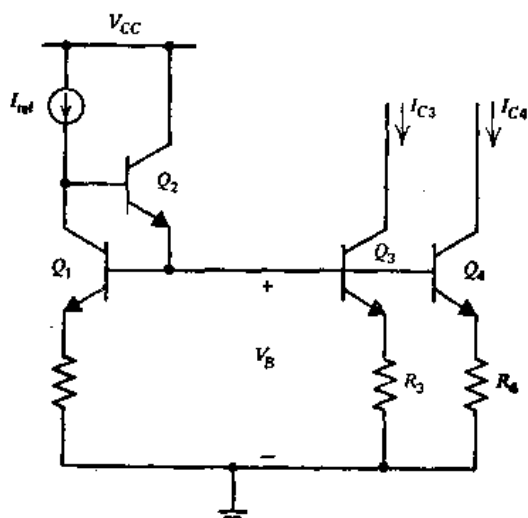


图 4.22 匹配的电流量

利用以上关系,便可用这些平均及失调参数来表示原始参数,例如

$$I_{C3} = I_C + \frac{\Delta I_C}{2} \quad (4.144)$$

$$I_{C4} = I_C - \frac{\Delta I_C}{2} \quad (4.145)$$

今将表示不同参数的这样一组方程代入式(4.135),得

$$\begin{aligned} V_T \ln \left(\frac{I_C + \frac{\Delta I_C}{2}}{I_C - \frac{\Delta I_C}{2}} \right) - V_T \ln \left(\frac{I_S + \frac{\Delta I_S}{2}}{I_S - \frac{\Delta I_S}{2}} \right) + \frac{\left(I_C + \frac{\Delta I_C}{2} \right) \left(R + \frac{\Delta R}{2} \right)}{\alpha_F + \frac{\Delta \alpha_F}{2}} \\ - \frac{\left(I_C - \frac{\Delta I_C}{2} \right) \left(R - \frac{\Delta R}{2} \right)}{\alpha_F - \frac{\Delta \alpha_F}{2}} = 0 \end{aligned} \quad (4.146)$$

如果失调很小,则上式中第一项可简化如下:

$$V_T \ln \left(\frac{I_C + \frac{\Delta I_C}{2}}{I_C - \frac{\Delta I_C}{2}} \right) = V_T \ln \left(\frac{1 + \frac{\Delta I_C}{2I_C}}{1 - \frac{\Delta I_C}{2I_C}} \right) \quad (4.147)$$

如果 $\Delta I_C / 2I_C \ll 1$, 则该项可化成

$$V_T \ln \left(\frac{I_C + \frac{\Delta I_C}{2}}{I_C - \frac{\Delta I_C}{2}} \right) \approx V_T \ln \left[\left(1 + \frac{\Delta I_C}{2I_C} \right) \left(1 + \frac{\Delta I_C}{2I_C} \right) \right] \quad (4.148)$$

$$\approx V_T \ln \left[1 + \frac{\Delta I_C}{I_C} + \left(\frac{\Delta I_C}{2I_C} \right)^2 \right] \quad (4.149)$$

$$\approx V_T \ln \left(1 + \frac{\Delta I_C}{I_C} \right) \quad (4.150)$$

式中,略去了平方项。对数函数可展开成无穷级数,如

$$\ln(1+x) = x - \frac{x^2}{2} + \dots \quad (4.151)$$

如果 $x \ll 1$, 则

$$\ln(1+x) \approx x \quad (4.152)$$

因而,可从式(4.150)得

$$V_T \left(\frac{I_C + \frac{\Delta I_C}{2}}{I_C - \frac{\Delta I_C}{2}} \right) \approx V_T \frac{\Delta I_C}{I_C} \quad (4.153)$$

将同样的近似方法应用于式(4.146)中其他各项,得

$$\left| \frac{\Delta I_C}{I_C} \right| \approx \left(\frac{1}{1 + \frac{g_m R}{\alpha_F}} \right) \frac{\Delta I_S}{I_S} + \frac{\frac{g_m R}{\alpha_F}}{1 + \frac{g_m R}{\alpha_F}} \left(-\frac{\Delta R}{R} + \frac{\Delta \alpha_F}{\alpha_F} \right) \quad (4.154)$$

需要指出,如果 $g_m R \ll 1$, 即 $(I_C R / V_T) \ll 1$, 则集流的失配将完全取决于晶体管 I_S 的失配。观察到的 I_S 失配典型值,根据几何参数的不同,位于 ± 1 — $\pm 10\%$ 范围内。

反之,如果 $g_m R \gg 1$, 即 $(I_C R / V_T) \gg 1$, 则集流的失配取决于式中第二项,这一项中包含电阻以及晶体管 α_F 的失配。电阻的失配,根据几何参数的不同,位于 ± 0.1 — $\pm 2\%$ 范围内;而 α_F 的失配,对于 npn 管为 $\pm 0.1\%$ (对 pnp 管则为 $\pm 1\%$)。因此,对 npn 电流源,使用射极电阻可以显著减小电流的失配。可是,对 pnp 电流源,因为 β 较低故 α_F 失配较大,所以使用射极电阻的优点就不大明显。

A4.2 与电源无关的偏置

作为偏置源,图 4.1 的简单电流源存在有输出电流同电源电压成比例的缺点。例如,如果把它用在运算放大器电路中,则工作的电源电压范围为 10—30V,因而偏置电流的

变化达 3 倍,而功耗的变化达 9 倍。表示偏置电路性能的一个指标,就是电源电压作一定比例的变化时,偏置电流变化的比例有多大。对于简单电流源,这个质量指标等于 1。图 4.5 的 Widlar 电流源,在电源敏感度方面要好一些。由于使用射极电阻,输出电流同电源电压之间成近似的对数关系,这一关系隐含在式 (4.14) 中并示于图 4.23。

敏感度 S 是用以描述输出电流随电源电压变化的最有用参数。它是指电源电压作单位百分比或某一定比例变化时,所引起的输出电流百分比或比例变化的大小。对于小的变化

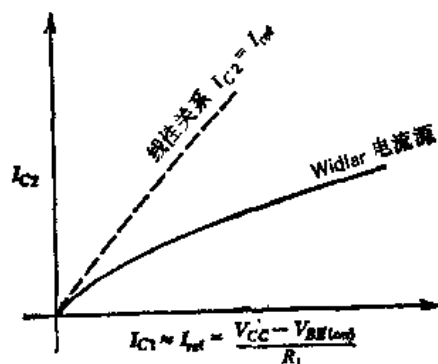


图 4.23 Widlar 电流源的 I_{C2} 同电源电压之间的关系

$$S_{V_{CC}}^{I_{C2}} = \frac{\frac{\Delta I_{C2}}{I_{C2}}}{\frac{\Delta V_{CC}}{V_{CC}}} = \frac{V_{CC} \Delta I_{C2}}{I_{C2} \Delta V_{CC}} = \frac{V_{CC}}{I_{C2}} \frac{\partial I_{C2}}{\partial V_{CC}} \quad (4.155)$$

同样的,任何一个参数 y 对另一个参数 x 的敏感度可定义为

$$S_x^y = \frac{x}{y} \frac{\partial y}{\partial x} \quad (4.156)$$

对于 Widlar 电流源,输出电流 I_{C2} 隐含在下式中

$$V_T \ln \frac{I_{ref}}{I_{C2}} = I_{C2} R_1 \quad (4.157)$$

为了求 I_{C2} 对电源电压的敏感度,可把上式对 V_{CC} 微分,得

$$V_T \frac{\partial}{\partial V_{CC}} \ln \frac{I_{ref}}{I_{C2}} = R_1 \frac{\partial I_{C2}}{\partial V_{CC}} \quad (4.158)$$

微分运算如下:

$$V_T \left(\frac{I_{C2}}{I_{ref}} \right) \left(\frac{1}{I_{C2}} \frac{\partial I_{ref}}{\partial V_{CC}} - \frac{I_{ref}}{I_{C2}^2} \frac{\partial I_{C2}}{\partial V_{CC}} \right) = R_1 \left(\frac{\partial I_{C2}}{\partial V_{CC}} \right) \quad (4.159)$$

将式(4.156)用 $\partial I_{C2}/\partial V_{CC}$ 表示,可得

$$S_{V_{CC}}^{I_{C2}} = \frac{V_{CC}}{I_{C2}} \frac{\partial I_{C2}}{\partial V_{CC}} = \left(\frac{1}{1 + \frac{I_{C2} R_1}{V_T}} \right) \frac{V_{CC}}{I_{ref}} \frac{\partial I_{ref}}{\partial V_{CC}} \quad (4.160)$$

因而

$$S_{V_{CC}}^{I_{C2}} = \left(\frac{1}{1 + \frac{I_{C2} R_1}{V_T}} \right) S_{V_{CC}}^{I_{ref}} \quad (4.161)$$

如果 V_{CC} 远大于一个二极管的压降,则由于

$$I_{ref} \approx \frac{V_{CC}}{R} \quad (4.162)$$

故 V_{CC} 对 I_{ref} 的敏感度,近似地等于 1。这样,以 $I_{ref} = 1\text{mA}$ 、 $I_{C2} = 10\mu\text{A}$ 且 $R_1 = 11.9\text{k}\Omega$ 时为例,可利用式(4.161)得出

$$S_{V_{CC}}^{I_{C2}} = \frac{V_{CC}}{I_{C2}} \frac{\partial I_{C2}}{\partial V_{CC}} = \frac{1}{1 + \frac{119\text{mV}}{26\text{mV}}} \Rightarrow 0.13 \quad (4.163)$$

因此,当电源电压作 10% 的变化时,引起的 I_{C2} 变化只有 1.3%。

对电源不相关性的这样水平,对许多类型模拟电路是不够的。如果使电路中的偏置电流由一个标准电压而不是由电源电压决定,则可获得更佳的不相关性。可以根据建立偏置电流所使用的标准电压源种类,对偏置参考电路进行分类。最方便的标准有:晶体管的 V_{BE} 、热电压 V_T 以及晶体管反偏射-基结的击穿电压。上述每种标准都可以用以建立与电源无关的偏置,但前两种的缺点是参考电压对温度非常敏感; V_{BE} 具有负的温度系数,而热电压具有正的温度系数。齐纳二极管的缺点则是至少需要 7V 或 8V 的电源电压,因为用标准集成电路工艺生产的 *npn* 管的射-基击穿电压约为 6V,此外,在偏置参考电路中所遇见的反向击穿条件下,*pn* 结将产生很大的噪声电压。雪崩击穿中的噪声将在第十一章中进一步讨论。

今首先讨论以基-射结电压作为标准的偏置参考电路。这种电路的最简单形式,示于图 4.24a。这一电路可以看成为,用一个电阻来取代接成二极管的晶体管时的 Wilson 电路。参考电流仍是强制地流入 Q_1 ,为了实现这一点, Q_2 应提供足够的电流进入 R_2 ,以便使 Q_1 的基-射电压等于 $V_{BE}(I_{ref})$ 。如果略去基流,则输出电流 I_{out} 等于 Q_2 的射极电流,它也就是流经 R_2 的电流。由于 R_2 上的电压等于跨接于其上的一个基-射压降,所以输出电流将与这个基-射电压成比例。因此,略去基流时

$$I_{out} = \frac{V_{BE1}}{R_2} = \frac{V_T}{R_2} \ln \frac{I_{ref}}{I_{S1}} \quad (4.164)$$

由于 Q_1 的基-射电压将随电源电压作轻微的变化,故这一电路还不完全与电源无关。这是因为 Q_1 的集流与 V_{CC} 成比例。当偏置电路的输出电流系由接到电源端的一

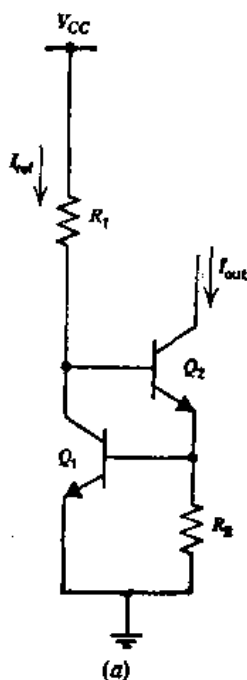


图 4.24a 利用 V_{BE} 作为参考的与电源无关的偏置

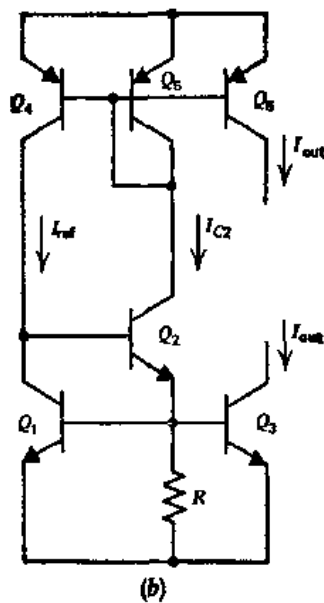


图 4.24b 以 V_{BE} 为参考的自偏置电路

个电阻上取出时,经常存在这一问题,因为电路中某一部分的电流将随电源电压而变化。采用所谓“自举偏置法”,有时也称为“自偏置法”,可以大大改善同电源的不相关性。它不是通过用一个电阻接到电源电压来产生参考电流,而是依靠电流源本身的输出电流来直接决定参考电流。假定由这种接法形成的反馈回路具有稳定的工作点,则流入电路的电流比起电阻偏置时,更加明显地不受电源电压的影响。这种方法用于以 V_{BE} 为参考的电流源中的情况,示于图 4.24b。为了简化起见,设 $V_A = \infty$ 。由 Q_1 、 Q_2 和 R 组成的电路,使电流 I_{C2} 同 I_{ref} 之间成对数的关系,如图 4.24c 所示并可用式(4.164)表示。其次,由等面积晶体管 Q_4 与 Q_5 所组成的电流源,使 I_{ref} 与 I_{C2} 相等,如图 4.24c 中虚线所示。电路的工作点必须满足这两个条件,因此就是这两条线的交点。除了晶体管有限输出电阻的影响外,偏置电流与电源电压无关。如有必要,可在电路中利用共射-共基或 Wilson 电流源,以获得更大的电流源输出阻抗。实际的输出电流由 Q_6 和 Q_3 提供,它们的射极面积分别与 Q_5 和 Q_1 的相等。

这种自偏置电路的一个重要特点,就是它常常具有这样一种稳态,即甚至电源电压非零时也能使流进电路的电流为零。为了防止电路保持在这一种稳态,经常需要一个单独的起动电路。例如,从图 4.24c 所示的转移特性交点看,图 4.24b 电路具有两个可能的工作点。其中点 B 通常是一个不稳定的工作点;对这一电路更详细的分析说明,在该点时电路为正反馈,故电路本身倾向于脱离这种状态。在第八章和第九章中将讨论含有正反馈和负反馈的各种电路的性能。

在这种类型的实际电路中,由于在 B 点处晶体管的电流非常小,通常为微微安级,所以 B 点常常成为稳定点。第一章中已介绍过,在极低电流水准时晶体管的电流增益将跌落,而当集流处于 μA 级时电流增益往往小于 1。结果使电路本身不能从零电流状态中解脱出来。因此,除非采取措施,电路有可能工作于零电流状态。

如果某一电流经常流入电路中的晶体管,使它们的电流增益不至跌落到极低值,就可以避免这种零电流状态。一个附加的要求就是,一旦电路达到合乎需要的工作点时,为实

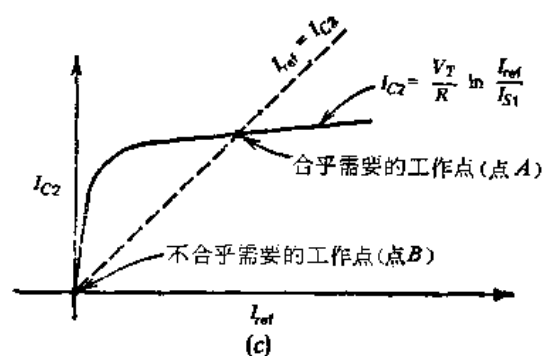


图 4.24c 工作点的确定

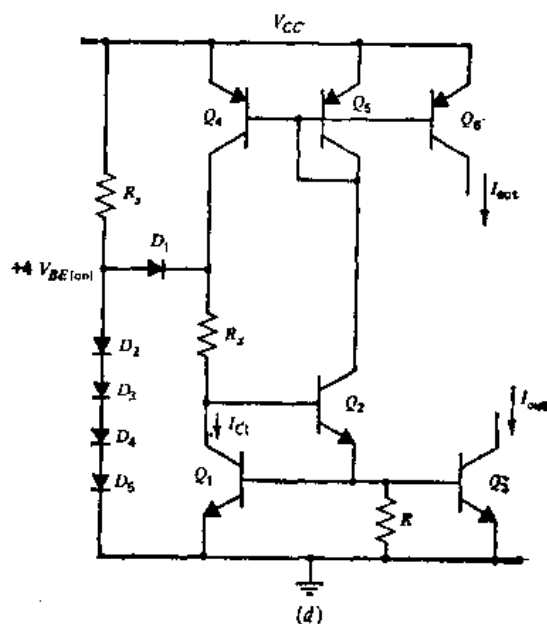


图 4.24d 为了避免零电流状态的起动电路

现上述目的而加入的电路,即不应参考电压的正常工作有任何干扰。加入的器件组成所谓的起动机电路;典型的例子示于图 4.24d。今首先假定电路处于不合乎需要的零电流状态。如果这样, Q_1 的基极电压即为地电位,而 Q_2 的基极电压将比地电位高出几十毫伏,并取决于电路中的漏电流。然而, D_1 左端的电压比地电位高出四个二极管的压降,所以跨接于 R_s 上的电压约为三个二极管的压降,因而有电流流经 R_s 进入 Q_1-Q_2 组合。这将造成流入 Q_1 和 Q_2 的电流,从而避免了零电流状态。

偏置参考电路就这样使它自己进入合乎需要的稳态,可是我们还要求起动机电路不影响稳态的电流值。采用足够大的 R_s ,使得稳态时 Q_1 中建立起来的电流在 R_s 上造成的电压降,足以使 D_1 反偏,就可以满足以上要求。在稳态时, Q_1 集电极上的电压比地电位高出两个二极管的压降,可是 D_1 左端电压则比地电位高出四个二极管的压降。因此,如果使 $I_{C1}R_s$ 等于两个二极管的压降,则稳态时跨接于 D_1 上的电压将等于零。结果,由 R_s 、 D_2-D_5 以及 D_1 所组成的起动机电路,实际上对稳态时电路的工作不发生任何关系。由于对 R_s 值无严格要求,所以经常使用第二章中所介绍的外延电阻或 FET 作为 R_s ,以便在小面积上得到大的阻值。

这种偏置电路性能的第二个重要特点,就是同温度有密切关系。表示这种变化的最方便方式,就是用温度每改变一度输出电流变化多大比值来表示,通常称之为相对值温度系数 TC_F :

$$TC_F = \frac{1}{I_{out}} \frac{\partial I_{out}}{\partial T} \quad (4.165)$$

对于图 4.24b 的以 V_{BE} 为参考的电路

$$I_{out} = \frac{V_{BE1}}{R} \quad (4.166)$$

$$\frac{\partial I_{out}}{\partial T} = \frac{1}{R} \frac{\partial V_{BE1}}{\partial T} - \frac{V_{BE1}}{R^2} \frac{\partial R}{\partial T} \quad (4.167)$$

$$= I_{out} \left(\frac{1}{V_{BE1}} \frac{\partial V_{BE1}}{\partial T} - \frac{1}{R} \frac{\partial R}{\partial T} \right) \quad (4.168)$$

因此

$$TC_F = \frac{1}{V_{BE1}} \frac{\partial V_{BE1}}{\partial T} - \frac{1}{R} \frac{\partial R}{\partial T} \quad (4.169)$$

因此, I_{out} 与温度的关系,同电阻温度系数与基-射结温度系数之间的差值有关。由于前者为正值而后者为负值,故净 TC_F 很大。

例题 试设计一个图 4.24b 所示的偏置参考电路,使其产生 $100\mu A$ 的输出电流,并求其 TC_F 。设 Q_1 的 $I_S = 10^{-14} A$ 、 $\partial V_{BE}/\partial T = -2mV/^\circ C$ 以及 $(1/R)(\partial R/\partial T) = +1500ppm/^\circ C$ 。

解 Q_1 中的电流等于 I_{out} ,故

$$V_{BE1} = V_T \ln \frac{100\mu A}{10^{-14} A} = 598mV$$

因此,根据式(4.166)可得

$$R = \frac{598mV}{0.1mA} = 5.98k\Omega$$

根据式(4.169)可得

$$TC_F = \frac{-2\text{mV}/^{\circ}\text{C}}{598\text{mV}} - 1.5 \times 10^{-3} = -3.3 \times 10^{-3} - 1.5 \times 10^{-4}$$

所以

$$TC_F = -4.8 \times 10^{-3}/^{\circ}\text{C} = -4800\text{ppm}/^{\circ}\text{C}$$

式中 ppm 为百万分之一的缩写,也可用 10^{-6} 表示。

另一种参考电压源就是热电压 V_T 。可以证明,工作在不同电流密度下的两个结之间的结电位差,同 V_T 成比例。这一电位差必须转换成为电流以提供偏置电流。对于图 4.5 所示的 Widlar 电流源,跨接于电阻 R_2 上的电压可用式(4.14)表示成

$$V_X = I_{C2}R_2 = V_T \ln \frac{I_{C1}I_{S2}}{I_{C2}I_{S1}} \quad (4.170)$$

因此,如果两个集流的比值保持恒值,则跨接于 R_2 上的电压就确实同 V_T 成比例。这一现象被用于图 4.25a 的自偏置电路中。这时利用面积相等的 Q_3 和 Q_4 构成电流源,保证集电极电流 I_{C1} 和 I_{C2} 相等。例如,设 Q_2 的面积大一倍,所以它的 I_S 也比 Q_1 的大一倍,因此跨接于 R_2 上的电压

$$V_X = V_T \ln \frac{I_{C1}}{I_{C2}} \frac{I_{S2}}{I_{S1}} = V_T \ln 2 \quad (4.171)$$

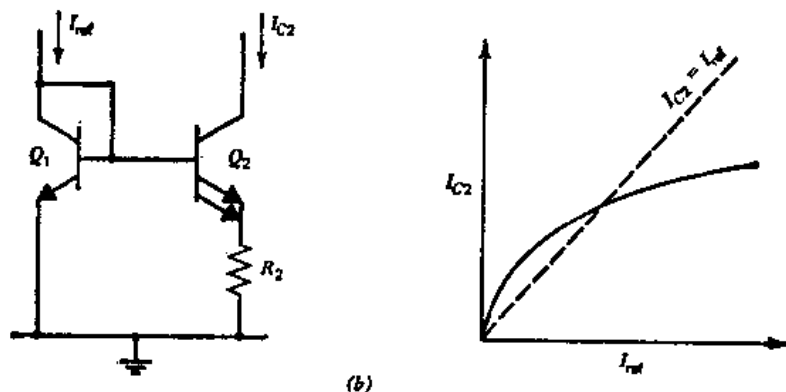
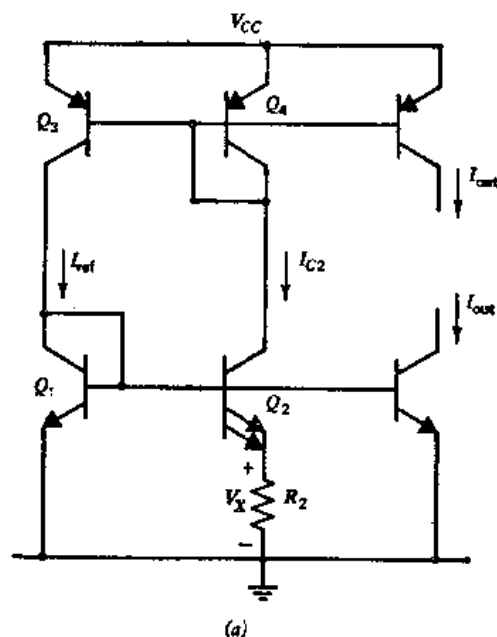


图 4.25 (a) 利用热电压的电流源; (b) 求工作点

式中 $I_{C1} = I_{C2}$ 。跨接于 R_2 上的电压所造成的电流

$$I_{C2} = \frac{V_T}{R_2} \ln 2 \quad (4.172)$$

这时,用以迫使 Q_1 和 Q_2 中电流相等的自偏置反馈电路,系由 Q_3 和 Q_4 所构成的 *pnp* 电流源组成。如图 4.25b 所示,这一电路只有二个可能的工作点,一个电流为零,另一个即为合乎要求的工作电流。这种电路也需要起动电路,以避免出现零电流状态。

输出电流随温度而引起的变化,可按以下方法计算。根据式(4.172),

$$\frac{1}{I_{C2}} \frac{\partial I_{C2}}{\partial T} = \frac{1}{I_{C2}} \frac{\partial}{\partial T} \left(\frac{V_T}{R_2} \ln 2 \right) \quad (4.173)$$

$$= \frac{1}{I_{C2}} \left[\frac{V_T}{R_2} (\ln 2) \left(\frac{1}{V_T} \frac{\partial V_T}{\partial T} - \frac{1}{R_2} \frac{\partial R_2}{\partial T} \right) \right] \quad (4.174)$$

再把式(4.172)代入,便可求得

$$\frac{1}{I_{C2}} \frac{\partial I_{C2}}{\partial T} = \left(\frac{1}{V_T} \frac{\partial V_T}{\partial T} - \frac{1}{R_2} \frac{\partial R_2}{\partial T} \right) \quad (4.175)$$

作为一个例子,选定晶体管的面积比为 2:1。实际上,选择这样的比值是为了使晶体管和电阻 R_2 所需的总面积尽可能减小。同以 V_{BE} 作为参考时的情况相比较,由于 V_T 和扩散电阻 R_2 的温度系数均为正,因而可以互相抵消,所以这种电路的输出电流温度系数要小得多。

例题 试设计一个图 4.25 所示的偏置参考电路,使其产生 $100 \mu\text{A}$ 的输出电流,并求出 I_{out} 的 TC_F 。设基区扩散电阻的 $(1/R)(\partial R/\partial T) = +1500 \text{ppm}/^\circ\text{C}$ 。

解 根据式(4.172)

$$I_{out} = \frac{V_T}{R_2} \ln 2$$

由此,得

$$R_2 = \frac{(26 \text{mV})(\ln 2)}{100 \mu\text{A}} = 180 \Omega$$

根据式(4.175)

$$\begin{aligned} TC_F &= \frac{1}{I_{out}} \frac{\partial I_{out}}{\partial T} = \frac{1}{V_T} \frac{\partial}{\partial T} (V_T) - 1500 \times 10^{-6} = \frac{1}{V_T} \left(\frac{V_T}{T} \right) - 1500 \times 10^{-6} \\ &= \frac{1}{T} - 1500 \times 10^{-6} \end{aligned}$$

假定室温 $T = 300\text{K}$, 故

$$\frac{1}{I_{out}} \frac{\partial I_{out}}{\partial T} = 3300 \times 10^{-6} - 1500 \times 10^{-6} = 1800 \text{ppm}/^\circ\text{C}$$

A4.3 与温度无关的偏置

正如附录 A4.2 中的例子所说明的那样,以基-射电压和热电压作为参考的电路,输出电流具有较高的温度系数,尽管热电压的电路要好得多。这一缺点可以通过两种不同的方法予以克服:齐纳二极管参考和能隙参考。现在,首先讨论齐纳二极管参考。

A 4.3.1 以齐纳电压为参考的偏置电路

利用齐纳参考的典型偏置电路,示于图 4.26。当反向导通时,随着具体工艺的不同,一个 *npn* 管的射-基结将在 6—8V 之间出现齐纳或雪崩击穿。在这一范围内,增量电阻很小而器件类似于电压源,当击穿电压约为 5V 时温度系数几乎等于零,而当齐纳电压接近于 8V 时则提高到约 4mV/°C。这一电压的温度系数作为击穿电压本身的函数,示于图 2.35。在图 4.26a 电路中,电阻 R_1 提供为偏置 D_1 、 Q_4 和 Q_1 所需要的直流电流。在 Q_1 基极处的电压 V_{B1} 等于 V_Z 加上两个二极管的压降。跨接于 R_2 上的电压等于 V_{B1} 减去跨接于 Q_2 上的二极管压降和 Q_1 的基-射结压降,所以跨接于 R_2 上的电压几乎等于 V_Z ,所以

$$I_{out} \approx \frac{V_Z}{R_2} \quad (4.176)$$

由于电源电压变化时 R_1 中的电流随之改变,所以这一电路同电源电压有微弱的相关性。因此 Q_3 、 Q_4 和 D_1 的电流也要随电源电压而变化。这些器件具有有限的动态电阻,所以 Q_1 的基极电压也要随之变化。为了克服随电源电压而变化的缺点,这一电路同前面介绍过的一样也可以进行自偏置,如图 4.26b 所示。

实际情况说明,图 4.26a 和 b 所产生的输出电流,如果 R_2 的 TC_F 很低也具有低的 TC_F ; 反之,如果 R_2 为扩散电阻而具有高的 TC_F 则输出电流将随温度作明显的变化。如果要使 I_{out} 的 TC_F 等于零,可以在 R_2 串接一些二极管,以补偿 R_2 和 V_Z 随温度而引

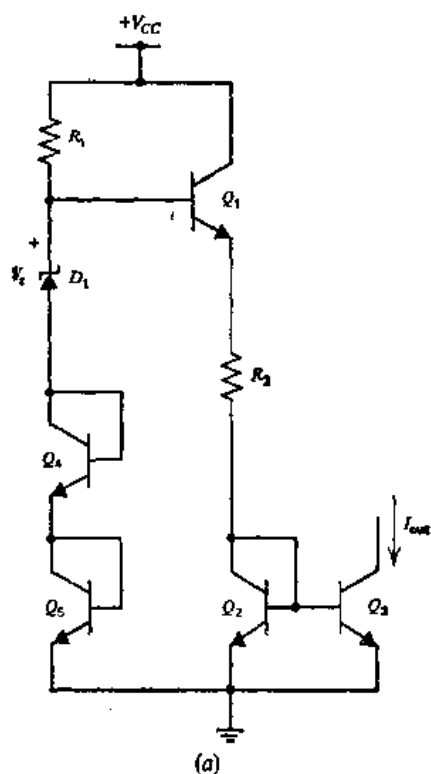


图 4.26a 以齐纳二极管作为偏置的参考

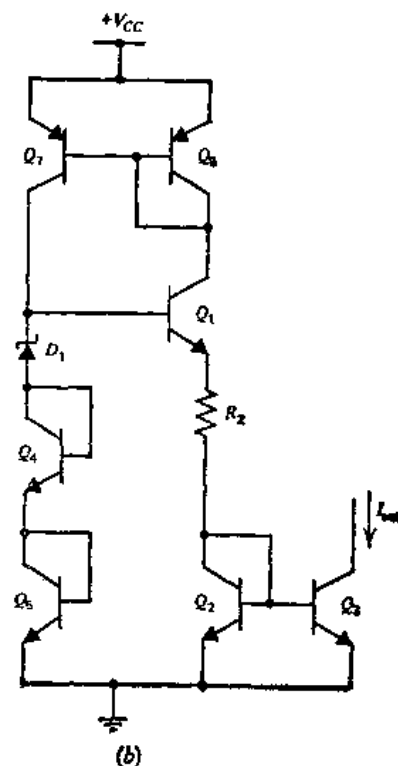


图 4.26b 齐纳偏置参考的自偏置电路

起的变化,如图 4.26c 所示,这时

$$V_Z = I_{out}R_2 + (n+2)V_{BE(on)} \quad (4.177)$$

式中 n 为温度补偿二极管的数目,将 V_Z 对温度进行微分

$$\begin{aligned} \frac{\partial}{\partial T} V_Z &= R_2 \frac{\partial I_{out}}{\partial T} + I_{out} \frac{\partial R_2}{\partial T} \\ &+ (n+2) \frac{\partial V_{BE(on)}}{\partial T} \end{aligned} \quad (4.178)$$

用 $R_2 I_{out}$ 除之,可得

$$\begin{aligned} \frac{1}{R_2 I_{out}} \frac{\partial V_Z}{\partial T} &= \frac{1}{I_{out}} \frac{\partial I_{out}}{\partial T} + \frac{1}{R} \frac{\partial R_2}{\partial T} \\ &+ \frac{(n+2)}{I_{out} R_2} \frac{\partial V_{BE(on)}}{\partial T} \end{aligned} \quad (4.179)$$

因此,为了使 I_{out} 的 TC_F 等于零,要求

$$\begin{aligned} \frac{1}{I_{out}} \frac{\partial I_{out}}{\partial T} &= 0 = \frac{1}{R_2 I_{out}} \times \left[\frac{\partial V_Z}{\partial T} - (n+2) \right. \\ &\times \left. \frac{\partial V_{BE(on)}}{\partial T} \right] - \frac{1}{R_2} \frac{\partial R_2}{\partial T} \end{aligned} \quad (4.180)$$

例题 如果要求图 4.26c 的电路产生 $100\mu A$ 输出电流和尽可能最低的 TC , 试求所需的 n 和 R_2 值。设

$$\frac{\partial V_Z}{\partial T} \approx +2.5mV/^{\circ}C \quad V_Z = 6.2V$$

$$\frac{1}{R} \frac{\partial R}{\partial T} = +2000ppm/^{\circ}C$$

$$\frac{\partial V_{BE(on)}}{\partial T} = -2mV/^{\circ}C \quad V_{BE(on)} = 0.6V$$

解 根据式(4.180),得

$$\begin{aligned} 0 &= 2.5mV/^{\circ}C - (n+2)(-2mV/^{\circ}C) \\ &- R_2(I_{out})(2000 \times 10^{-6}) \end{aligned}$$

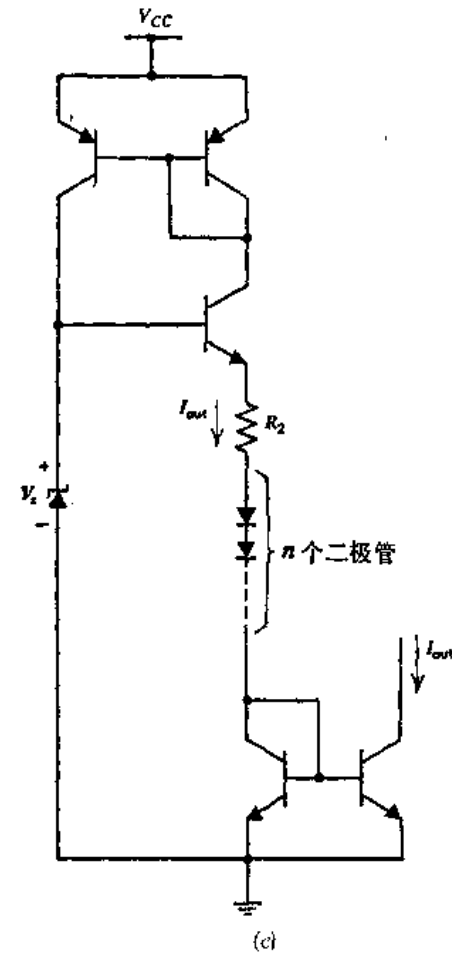


图 4.26c 具有温度补偿的齐纳参考电流源

再从式(4.177)得到辅助条件

$$V_Z = I_{out}R_2 + (n+2)V_{BE(on)}$$

联立以上二式,得

$$0 = 2.5mV/^{\circ}C - (n+2)(-2mV/^{\circ}C) - [V_Z - (n+2)V_{BE(on)}](2000 \times 10^{-6})$$

解以上方程,得

$$\begin{aligned} (n+2) &= 3.09 \\ n &= 1.09 \end{aligned}$$

利用式(4.177),求得 $R_2 = 43.4k\Omega$ 。

可见,二极管的最佳数目 n 不是整数。这可应用图 4.27a 的电路予以实现,该电路可产生同 $V_{BE(on)}$ 成任意比值的电压 V 。这一电路称为 V_{BE} 倍增器。如果施加电压 V , 而且晶体管的基流可略去不计, 则

$$V_{BE} = V \left(\frac{R_2}{R_1 + R_2} \right)$$

而集流为

$$I_C = I_S \exp \left(\frac{V_{BE}}{V_T} \right) = I_S \exp \left(\frac{VR_2}{R_1 + R_2} \right) \left(\frac{1}{V_T} \right)$$

因而,等于 $(I_{C1} + I_C)$ 的总电流 I 为

$$I = I_1 + I_C = \frac{V}{R_1 + R_2} + I_S \exp \left(\frac{VR_2}{R_1 + R_2} \right) \left(\frac{1}{V_T} \right)$$

通常,电路工作在 I_C 远大于 I_1 的区域,在该区域内

$$I \approx I_S \exp \left(\frac{VR_2}{R_1 + R_2} \right) \frac{1}{V_T}$$

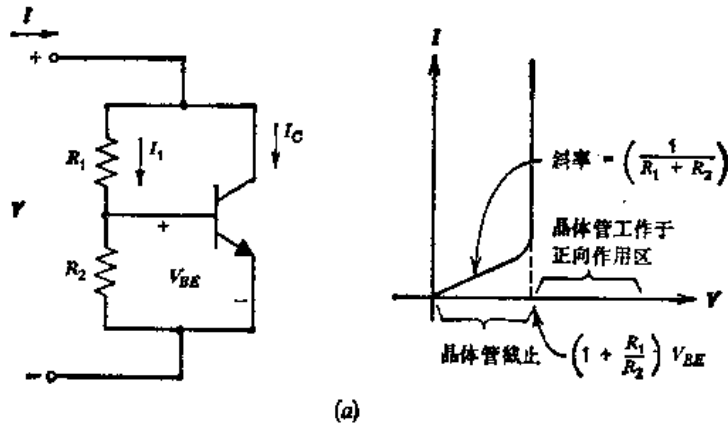


图 4.27a V_{BE} 倍增器电路

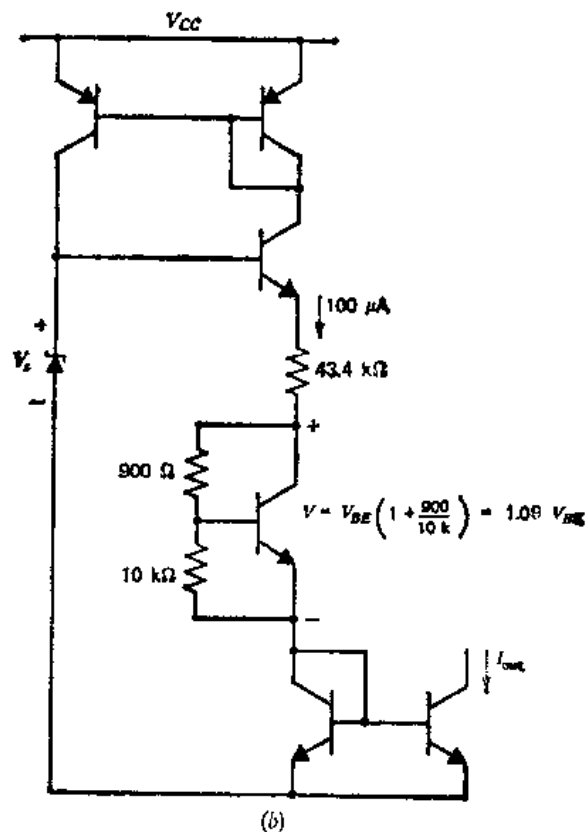


图 4.27b 低 TC_I 、 $100\mu A$ 、齐纳参考的偏置电流源

进行反运算,得

$$V = \left(1 + \frac{R_1}{R_2}\right) V_T \ln \frac{I}{I_s} = \left(1 + \frac{R_1}{R_2}\right) V_{BE}(I)$$

于是,端电压 V 等于 V_{BE} 乘上某一常数。利用这种电路构成的温度系数为零的电流源,示于图 4.27b。

A 4.3.2 能隙参考的偏置电路

齐纳参考偏置电路的缺点是,至少需要 7 至 10V 的电源电压,以便使二极管工作于击穿区,此外,雪崩二极管会把大量噪声引入电路。这就促使我们探索实现低 TC_F 偏置电路的其他可能性。由于以 $V_{BE(on)}$ 和 V_T 为参考的电流源具有相反的 TC_F , 因此存在着以 $V_{BE(on)}$ 和 V_T 加权和的复合电压作为输出电流参考的可能性。通过适当地加权,就可以得到零温度系数。

在已经讨论过的偏置电流源中,我们致力于获得低温度系数的电流。实际上,常常要求获得低温度系数的偏置或参考电压,用于稳压器的电压参考就是一个很好的例子。除了在设计电流源时,必须给参考电压故意引入一个温度系数,以使用以补偿决定电流的电阻所具有的温度系数外,这两类电路的设计是类似的。在下面要讨论的能隙参考中,为了简单起见,假定我们的目的就是要得到一个低温度系数的电压源。

首先讨论图 4.28 的假想电路。它所产生的输出电压等于 $V_{BE(on)}$ 加上常数 K 乘 V_T 。为了决定所需要的 K 值,必须更精确地求出 $V_{BE(on)}$ 的 TC 。略去基流, V_{BE} 便为

$$V_{BE(on)} = V_T \ln \frac{I_1}{I_s} \quad (4.181)$$

饱和电流 I_s 同器件的结构有关(参看第一章),可用下式表示:

$$I_s = \frac{q A n_i^2 \bar{D}_n}{Q_R} = B n_i^2 \bar{D}_n = B' n_i^2 T \mu_n \quad (4.182)$$

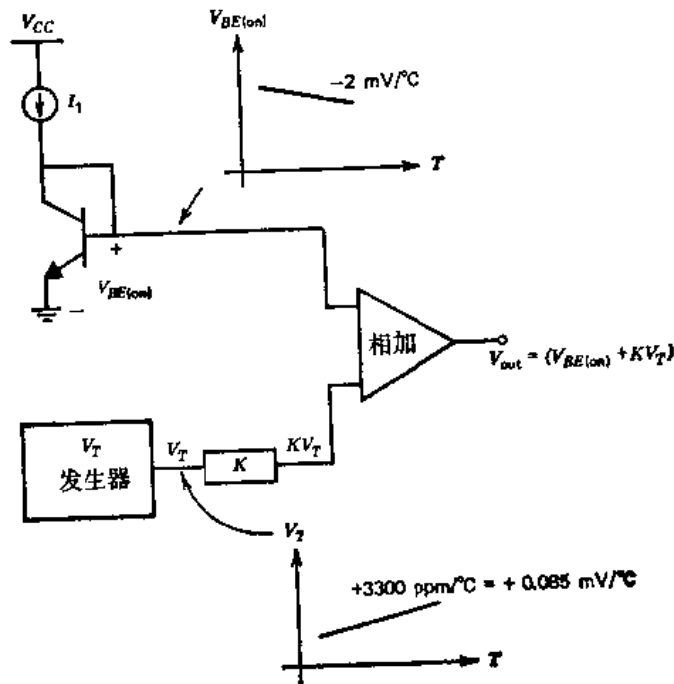


图 4.28 假想的能隙参考电路

式中 n_i 为本征少数载流子浓度、 Q_B 为单位面积基区总掺杂、 $\bar{\mu}_n$ 为基区中平均电子迁移率、 A 为射-基结面积、 T 为温度。这里, 常数 B 和 B' 只包含与温度无关的量。利用爱因斯坦 (Einstein) 关系式 $\bar{\mu}_n = (q/kT)D_n$ 故可通过 $\bar{\mu}_n$ 和 n_i^2 写出 I_s 。式(4.182)中与温度有关的量有^[7]

$$\bar{\mu}_n = CT^{-n} \quad (4.183)$$

$$n_i^2 = DT^3 \exp\left(-\frac{V_{GO}}{V_T}\right) \quad (4.184)$$

式中 V_{GO} 为使用外推法求出的在绝对温度零度时硅的能隙电压。这里, C 和 D 仍是与温度无关的量, 在分析中并不需要它的精确值。基区电子迁移率 $\bar{\mu}_n$ 表示式中的指数 n , 取决于基区中的掺杂水准。将式(4.181)、(4.182)、(4.183)和式(4.184)联立, 得

$$V_{BE(on)} = V_T \ln\left(I_1 T^{-\gamma} E \exp \frac{V_{GO}}{V_T}\right) \quad (4.185)$$

式中 E 为又一个常数, 而

$$\gamma = 4 - n \quad (4.186)$$

在实际能隙参考电路中, I_1 并非常数而是随温度而变化。假定在某一时间内温度的变化是已知的, 则可把电流 I_1 写成

$$I_1 = GT^{\alpha} \quad (4.187)$$

式中 G 为另一个与温度无关的常数。将式(4.185)和(4.187)联立, 得

$$V_{BE(on)} = V_{GO} - V_T[(\gamma - \alpha) \ln T - \ln EG] \quad (4.188)$$

从图 4.28 可看出, 输出电压为

$$V_{out} = V_{BE(on)} + KV_T \quad (4.189)$$

将式(4.188)代入式(4.189), 得

$$V_{out} = V_{GO} - V_T(\gamma - \alpha) \ln T + V_T(K + \ln EG) \quad (4.190)$$

这一表示式使作为温度函数的输出电压, 以电路参数 G 、 α 、 K 以及器件参数 E 、 γ 来表示。我们的目的在于使 V_{out} 与温度无关, 为此将 V_{out} 对 T 进行微分, 以便求出为了得到零 TC_F 所需要的 G 、 γ 和 K 的值。微分式(4.190), 得

$$0 = \frac{dV_{out}}{dT} \Big|_{T=T_0} = \frac{V_{T_0}}{T_0} (K + \ln EG) - \frac{V_{T_0}}{T_0} (\gamma - \alpha) \ln T_0 - \frac{V_{T_0}}{T_0} (\gamma - \alpha) \quad (4.191)$$

式中 V_{T_0} 是温度为 T_0 时的热电压 V_T 。整理式(4.191), 得

$$(K + \ln EG) = (\gamma - \alpha) \ln T_0 + (\gamma - \alpha) \quad (4.192)$$

这一式子使所需要的电路参数 K 、 α 及 G 的值, 通过器件参数 E 和 γ 进行表示。原则上, 这些值可以通过式(4.192)直接求出。可是, 将式(4.192)代回式(4.190), 问题将变得更加明了。这时, 式(4.190)成为

$$V_{out}(T) = V_{GO} + V_T(\gamma - \alpha) \left(1 + \ln \frac{T_0}{T}\right) \quad (4.193)$$

因此, 输出电压同温度的关系完全通过单一参数 T_0 进行描述, 而 T_0 又可以按式(4.192)由常数 K 、 E 和 G 来求出。不同 T_0 时, 输出电压变化特性的典型曲线族, 示于图 4.29, 在 $\alpha = 0$ 的特殊情况下 I_1 与温度无关。

利用式(4.193), 可求出零 TC_F ($T = T_0$) 时的输出电压为

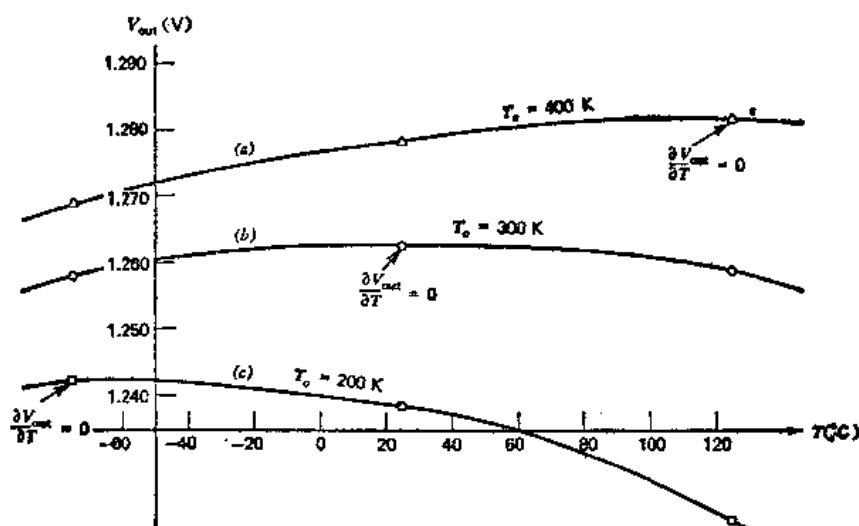


图 4.29 能隙参考电路的输出电压随温度的变化

$$V_{out}(T)|_{T=T_0} = V_{GO} + V_T(\gamma - \alpha) \quad (4.194)$$

例如,为了在 25°C 下获得零 TC_F , 如果 $\gamma = 3.2$ 而 $\alpha = 1$, 则

$$V_{out}(T)|_{T_0=25^\circ\text{C}} = V_{GO} + 2.2V_T \quad (4.195)$$

硅的能隙电压 $V_{GO} = 1.205\text{V}$, 所以

$$V_{out}(T_0)|_{T_0=25^\circ\text{C}} = 1.205\text{V} + (2.2)(26\text{mV}) = 1.262\text{V} \quad (4.196)$$

例题 试设计一个能隙电压参考,使其标称输出电压为 1.262V 而且在 25°C 时达到零 TC_F . 由于元件的变动,在室温时的实际输出电压为 1.280V . 求 V_{out} 实际达到零 TC_F 时的温度,并求 $V_{out}(T)$ 以及计算室温时的 TC_F . 设 $\gamma = 3.2$ 而 $\alpha = 1$.

解 因为输出电压的特性可用 T_0 表征,故首先计算 T_0 值. 根据式(4.193),

$$V_{out}(T) = V_{GO} + V_T(\gamma - \alpha) \left(1 + \ln \frac{T_0}{T} \right)$$

在 25°C 时

$$1.280\text{V} = 1.205\text{V} + (26\text{mV})(2.2) \left(1 + \ln \frac{T_0}{300\text{K}} \right)$$

因此

$$T_0 = 300\text{K} \left(\exp \frac{18\text{mV}}{57\text{mV}} \right) = 411\text{K}$$

这就是 V_{out} 的 TC_F 为零时的温度. 这样,就可以把 V_{out} 表示成

$$V_{out}(T) = 1.205 + 57\text{mV} \left(1 + \ln \frac{411\text{K}}{T} \right)$$

将式(4.193)微分,得

$$\frac{dV_{out}}{dT} = \frac{1}{T} \left[V_T(\gamma - \alpha) \left(1 + \ln \frac{T_0}{T} \right) \right] - \frac{V_T}{T}(\gamma - \alpha) = (\gamma - \alpha) \frac{V_T}{T} \left(\ln \frac{T_0}{T} \right)$$

如果 T 接近于 T_0 , 则

$$\ln \frac{T_0}{T} = \ln \left(1 + \frac{T_0 - T}{T} \right) \approx \frac{T_0 - T}{T}$$

故得

$$\frac{dV_{out}}{dT} = \frac{V_T}{T} \left(\frac{T_0 - T}{T} \right) (\gamma - \alpha)$$

如果 $T_0 = 411\text{K}$ 而 $T = 300\text{K}$, 则

$$\frac{dV_{out}}{dT} = \frac{26\text{mV}}{300\text{K}} \left(\frac{411 - 300}{300} \right) (2.2) = 70\mu\text{V}/^\circ\text{C}$$

这就是室温时 V_{out} 的 TC_F 。

在参考电压源中有重要意义的参数是, 在整个温度范围中的输出电压变化。由于 TC_F 只能在一个温度下表示对温度的灵敏度, 所以必须使用另外一个参数来表示在很宽温度范围内的电路性能。对于一个电压参考, 可将有效的 TC_F 定义如下:

$$TC_F = \frac{1}{V_{out}} \left(\frac{V_{max} - V_{min}}{T_{max} - T_{min}} \right) \quad (4.197)$$

式中 V_{max} 和 V_{min} 分别为整个温度范围内能够出现的最大和最小输出电压, $T_{max} - T_{min}$ 则为温度变化范围, V_{out} 为标称输出电压。根据这一定义, 以图 4.29 的情况(b)为例, 则在 $-55 \sim +125^\circ\text{C}$ 范围内有效的 TC_F 等于 $44\text{ppm}/^\circ\text{C}$ 。如果温度范围限制在 $0 \sim 70^\circ\text{C}$, 则 TC_F 有所改善并减小到 $17\text{ppm}/^\circ\text{C}$ 。可见, 只要在室温时调到零 TC_F , 则在整个规定的温度范围内, 这种参考对温度的稳定性和标准电池相当。饱和式标准电池的 TC_F 约为 $\pm 30\text{ppm}/^\circ\text{C}$ 。

实际上, 可用几种方式来实现能隙参考^[6,7,8]。这类电路之一示于图 4.30a。它用一个反馈电路来建立电路的工作点, 使输出电压等于 $V_{BE(on)}$ 加上与两个基-射电压差值成比例的电压。参看图 4.30b, 便可很好地了解反馈回路的工作原理, 图中示出了电路的一部分。首先讨论当输入电压 V_1 从零往正方向变化时, 输出电压 V_2 的变化。设开始时 V_1 调到零, 器件 Q_1 、 Q_2 均不导通, 故 $V_2 = 0$ 。然后增大 V_1 , 但直到输入电压约达到 0.6V 以前, Q_1 和 Q_2 均无明显的电流通过。在这种情况下, 由于 R_2 上没有电压降, 所以输出电压 V_2 等于 V_1 。可是, 当 V_1 超过 0.6V 时, Q_1 开始传导电流。这相当于图 4.30b 上的点①。 Q_1 中的电流大小约略等于 $(V_1 - 0.6\text{V})/R_1$ 。当这一电流很小时, 由于电流小故 R_3 上电

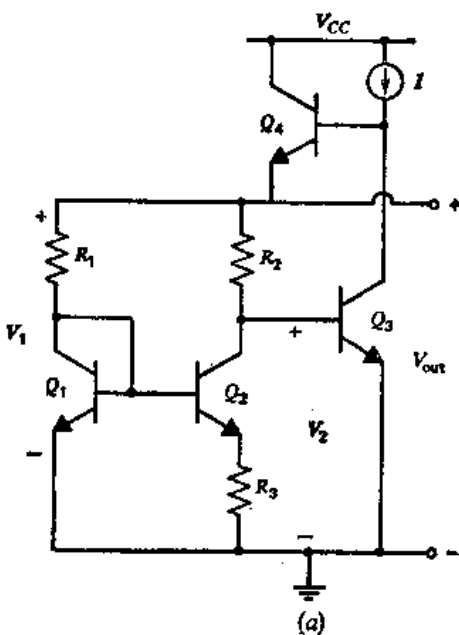


图 4.30a Widlar 能隙参考电路

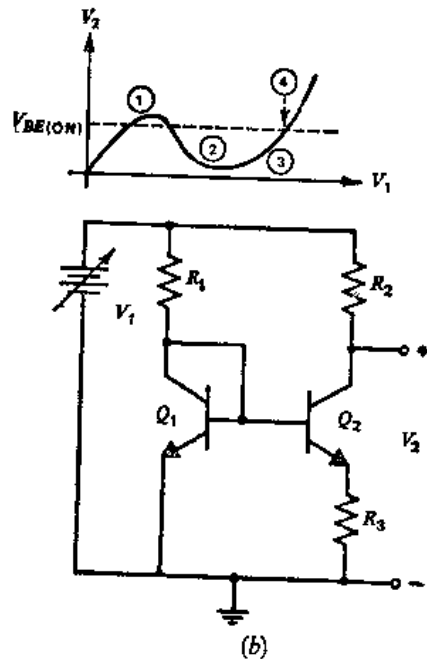


图 4.30b 局部的能隙参考电路

压降可以忽略,所以 Q_1 和 Q_2 通过的电流相等。由于电阻 R_2 远大于 R_1 , 故 R_2 上的电压降将远大于 $(V_1 - 0.6V)$, 因而 Q_2 饱和。这相当于图 4.30b 上的点②。由于存在 R_3 , 恰如 Widlar 电流源时一样, 只要 Q_1 处于正向作用区, 则将要流入 Q_2 的集流同 V_1 之间将保持近似的对数关系。这样, 当 V_1 进一步增大时, 便将达到使 Q_2 脱离饱和的那一点。这是因为 V_1 的增加要比跨接于 R_2 上的电压降增加更快的缘故。这相当于图 4.30b 上的点③。

现在, 讨论图 4.30a 的完整电路。如果开始时管 Q_3 截止, 则管 Q_4 将提供正方向的 V_1 。直到 Q_3 基极达到足够的电压, 能够使 Q_3 的集流大约等于 I 之前, 将继续保持这种情况。于是, 电路保持稳定, 并使电压 V_2 等于一个二极管的压降, 即等于 Q_3 的基-射电压。需要指出, 在图 4.30b 上的点①和点④处都能够出现这种情况。必须使用适当的起动电路以保证在点④处工作。

假定电路已达到稳定的工作点即点④, 可以看出, 输出电压 V_{out} 将等于 Q_3 的基-射电压同 R_2 上电压降之和。因为 Q_2 的集流近似地等于它的射流, 所以 R_2 上的电压降等于 R_3 上的电压降乘以 (R_2/R_3) 。而 R_3 上的电压降等于 Q_1 和 Q_2 的基-射电压之差。通过改变 R_2 对 R_1 的比值, 便可调整 Q_1 和 Q_2 中电流的比值。

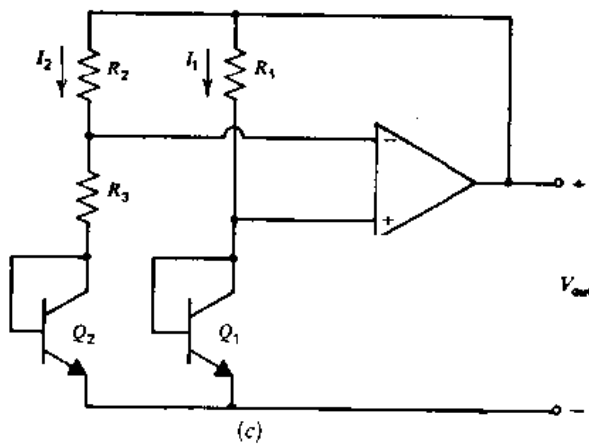


图 4.30c 改进的能隙参考电路

这种参考的缺点, 在于电流 I_1 系由电源取出因此将随电源电压而变化。一种改进的参考电路示于图 4.30c。如果先假定这一电路存在有一个稳定的工作点, 则运放的差模输入电压必须为零, 而跨接于电阻 R_1 和 R_2 上的电压亦将相等。因此, 电流 I_1 和 I_2 之间的比值将取决于 R_1 对 R_2 的比值。需要指出, 假定基流可以忽略, 这二个电流就是按二极管接法的 Q_1 和 Q_2 的集流。再次假定基流可以忽略, 它们基-射电压之间的差值为

$$\Delta V_{BE} = V_T \ln \frac{I_1}{I_2} \frac{I_{S2}}{I_{S1}} = V_T \ln \frac{R_2 I_{S2}}{R_1 I_{S1}} \quad (4.198)$$

它就是跨接于电阻 R_3 上的电压。流入 R_3 的同一电流也流入 R_2 , 所以跨接于 R_2 上的电压一定是

$$V_{R2} = \frac{R_2}{R_3} \Delta V_{BE} = \frac{R_2}{R_3} V_T \ln \frac{R_2 I_{S2}}{R_1 I_{S1}} \quad (4.199)$$

需要指出, 这个式子隐含着, 当电阻的温度系数为零时电流 I_1 和 I_2 均与温度成比例。因此, 对于这种参考, $\alpha = 1$ 。

输出电压是跨接于 R_1 上电压及跨接于 Q_1 上电压之和。跨接于 R_1 上的电压等于上述的跨接于 R_2 上的电压。因此, 输出电压

$$V_{out} = V_{BE1} + \frac{R_2}{R_3} V_T \ln \frac{R_2 I_{S2}}{R_1 I_{S1}} = V_{BE1} + K V_T \quad (4.200)$$

因此,这一电路能起能隙参考的作用,其 K 值可由 (R_2/R_1) 、 (R_2/R_3) 及 (I_{S2}/I_{S1}) 等比值来规定。

习 题

注:本习题中使用的高压器件的各种参数,见图 2.22 和图 2.25。假定在各题中均为 $r_b = 0$ 及 $r_e = \infty$,并假定在偏置计算中所有的晶体管均位于正向作用区而且忽略基流不计。

4.1 试求图 4.31 电流源的输出电阻,并分别求 $V_o = 1V$ 、 $5V$ 和 $30V$ 时的输出电流。

4.2 试设计一个利用 $n-p-n$ 管的 Widlar 电流源,使其产生 $5\mu A$ 的输出电流。设 V_{CC} 为 $30V$ 且参考电流电阻为 $30k\Omega$,并试求其输出电阻。

4.3 在设计 Widlar 电流源以产生规定的输出电流时,必须选择两个电阻。一个电阻 R_1 用以调定 I_{ref} ,另一个射极电阻 R_2 用以调定 I_o 。假定电源电压为 V_{CC} 而需要的输出电流为 I_o ,试求电阻 R_1 和 R_2 的阻值,使其能使电路中的总电阻最小。答案应当是以 V_{CC} 和 I_o 表示 R_1 及 R_2 的式子。将题 4.2 的数据代入, R_1 和 R_2 阻值有多大?这些是不是实用的阻值?

4.4 试求图 4.32 电路中的输出电流。

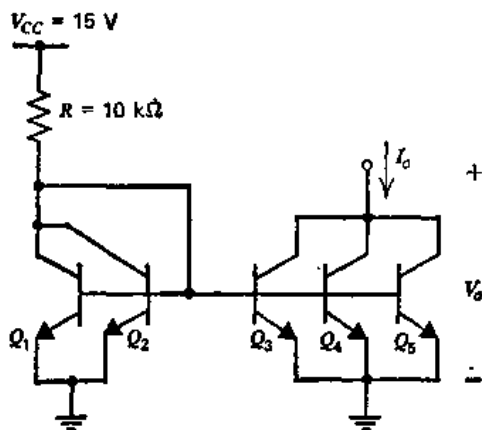


图 4.31 习题 4.1 的电路

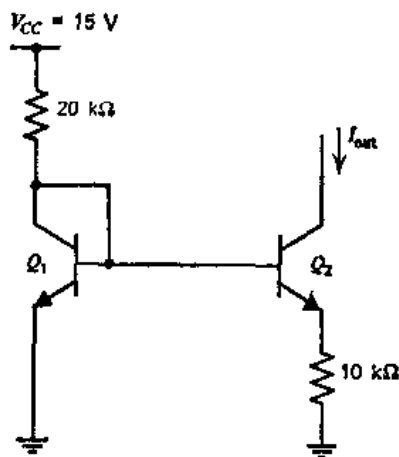


图 4.32 习题 4.4 的电路

4.5 试求图 4.33 电路中的输出电流和输出电阻。

4.6 试利用小信号等效电路,计算图 4.34 Wilson 电流源的输出电阻。如 V_o 变化 $5V$,试问 I_o 变化百分之几?

4.7 设一个电流源对,按输出电流匹配度在 $\pm 1\%$ 以内进行设计。如果在最坏的情况下,电阻失配为 $\pm 0.5\%$ 而晶体管的 V_{BE} 失配为 $2mV$,试问跨接在射极电阻上的电压应为多大?

4.8 试求图 4.35 电路的输出电流对电源电压的灵敏度 S ,在这里 $S = (V_{CC}/I_o)(\partial I_o/\partial V_{CC})$ 。

4.9 试在图 4.36 电路中,选定 R_1 、 R_2 和 R_3 的阻值,使电流 I_o 的大小为 $1mA$ 而且具有零 TC_{I_o} 。并选择 R_1 、 R_3 阻值,使 I_x 等于 $50\mu A$ 因而可以从输出电流中忽略去。基流可忽略不计。同时假定齐纳电压为 $6.2V$ 而且 $\partial V_Z/\partial T = +2.5mV/^\circ C$,还假定 $(1/R)(\partial R/\partial T) = +2000ppm/^\circ C$ 。

4.10 今利用图 4.30c 电路作为能隙参考。如果运放是理想的,它的差模输入电压和电流均等于零,而且

$$V_{out} = (V_{BE2} + I_1 R_1) = (V_{BE1} + I_2 R_2)$$

$$V_{out} = V_{BE1} + R_2 \left(\frac{V_{BE1} - V_{BE2}}{R_1} \right)$$

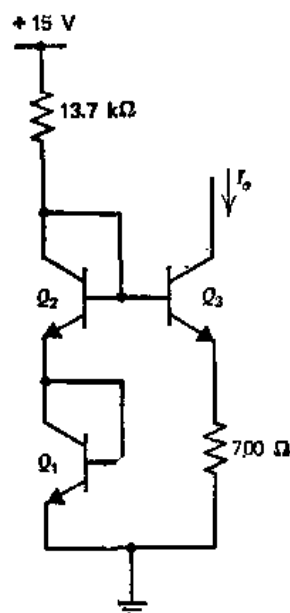


图 4.33 习题 4.5 的电路

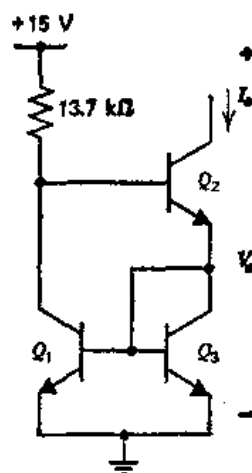


图 4.34 习题 4.6 的电路

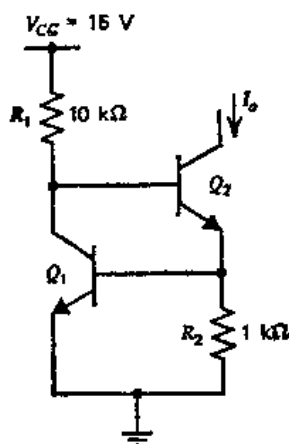


图 4.35 习题 4.8 的电路

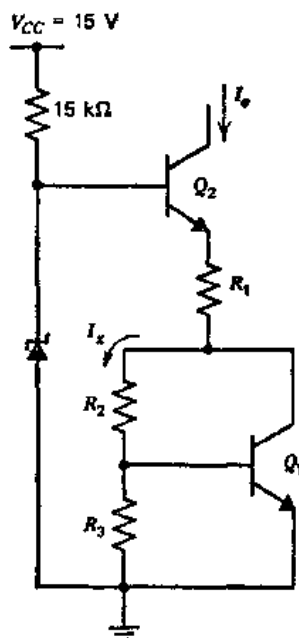


图 4.36 习题 4.9 的电路

假定使 I_i 等于 $200\mu\text{A}$ 、 $(V_{BE1} - V_{BE2})$ 等于 100mV ，试求 R_1 、 R_2 和 R_3 的阻值，以便使 V_{out} 为零 TC_F ，基流可忽略不计。

4.11 在分析图 4.28 假想的能隙参考电路时，假定电流 I_i 为常量。今假定电流改由扩散电阻提供，因而具有 $-1500\text{ppm}/^\circ\text{C}$ 的 TC_F ，试求为了在 25°C 时获得零 TC_F 所需要的新 V_{out} 值。

4.12 今设计一个类似于图 4.30c 的能隙参考电路，使正常情况下在 25°C 时具有零 TC_F 。由于工艺的变化，晶体管的饱和电流 I_s 实际上为标称值的两倍。试问在这种情况下 25°C 时输出参数的 TC_F 有多大？

4.13 设 I_s 、 R_2 和 R_3 均为标称值但 R_1 较标称值低 1%，且 $V_{BE(on)} = 0.6\text{V}$ ，试重新回答习题 4.12。

4.14 试求图 4.37 电路的空载电压增益和输出电阻。

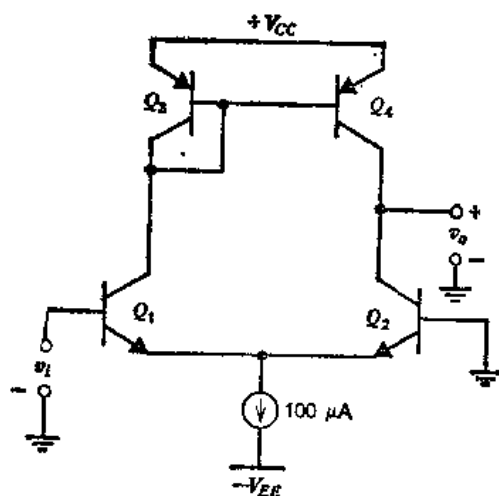


图 4.37 习题 4.14 的电路

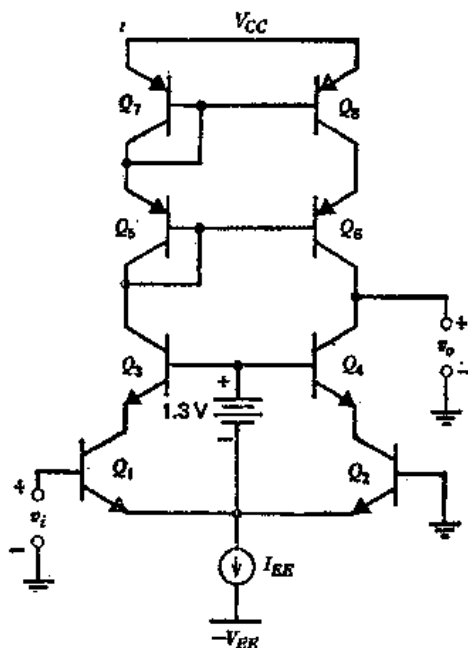


图 4.38 习题 4.16 的共射-共基有源负载电路

- 4.15 如果在 Q_1 和 Q_2 的射极上串接 $2k\Omega$ 的电阻,请重新回答习题 4.14.
- 4.16 试求图 4.38 电路的空载电压增益,设 r_{μ} 可忽略.
- 4.17 设最坏情况下晶体管的 I_S 失配为 $\pm 5\%$ 而 pnp 管的 β 为 15,试求图 4.37 电路在最坏情况下的输入失调电压.假定 $V_{be} = V_{CC} - V_{BE(on)}$.
- 4.18 如果在 Q_1 和 Q_2 的射极上串接 $2k\Omega$ 的电阻,试重新回答习题 4.17. 假定电阻失配为 $\pm 0.5\%$ 而 pnp 管的 β 失配为 10% .

参 考 文 献

- [1] J. Giles, *Fairchild Semiconductor Linear Integrated Circuits Applications Handbook*, Fairchild Semiconductor, 1967.
- [2] R. J. Widlar, "Some Circuit Design Techniques for Linear Integrated Circuits," *IEEE Transactions on Circuit Theory*, Vol. CT-12, pp. 586—590, December 1965.
- [3] R. J. Widlar, "Design Techniques for Monolithic Operational Amplifiers," *IEEE Journal of Solid-State Circuits*, Vol. SC-4, pp. 184—191, August 1969.
- [4] G. R. Wilson, "A Monolithic Junction FET-NPN Operational Amplifier," *IEEE Journal of Solid-State Circuits*, Vol. SC-3, pp. 341—348, December 1968.
- [5] D. Fullagar, "A New High-Performance Monolithic Operational Amplifier," *Fairchild Semiconductor Applications Brief*, May 1968.
- [6] R. J. Widlar, "New Developments in IC Voltage Regulators," *IEEE Journal of Solid-State Circuits*, Vol. SC-6, pp. 2—7, February 1971.
- [7] K. E. Kujik, "A Precision Reference Voltage Source," *IEEE Journal of Solid-State Circuits*, Vol. SC-8, pp. 222—226, June 1973.
- [8] A. P. Brokaw, "A Simple Three-Terminal IC Bandgap Reference," *IEEE Journal of Solid-State Circuits*, Vol. SC-9, pp. 388—393, December 1974.

一 般 参 考 文 献

- D. J. Hamilton and W. G. Howard, *Basic Integrated-Circuit Engineering*, McGraw-Hill, New York, 1975.

第五章 输出级

5.1 引言

一个放大器的输出级必须满足许多特殊要求。其中最重要要求之一就是,在信号失真合乎要求的低水准下,把规定数量的信号功率传递给负载。输出级设计的另一个基本任务,就是尽可能降低输出阻抗,使电压增益比较不受负载阻抗大小的影响。一个设计得好的输出级,应当在静态功率消耗小的条件下达到规定的这些性能,此外,还应对放大器的频率响应有严重的限制。

在本章中,将要讨论一些输出级的组态以实现上述要求。首先讨论最简单的输出级组态,即射极跟随器,然后介绍共射和共基的输出级。最后,论述由多个输出器件构成的更复杂的输出级,并比较它们输出功率的能力和效率。

5.2 射极跟随器作为输出级

一个射极跟随器的输出级,如图 5.1 所示。为了使分析简单,假定正的及负的偏置电源电压均等于 V_{CC} , 尽管实际上正、负电压可以不相等。当输出电压 V_o 等于零时,输出

电流 I_o 也等于零。通过电流源 Q_2 使射极跟随器输出器件 Q_1 偏置到静态电流为 I_Q 。输出级由电压 V_i 驱动,在 $V_o = 0V$ 时它的静态直流值为 V_{be1} 。偏置元件 R_1 、 R_2 和 Q_3 可以用以偏置电路中的其他级。由于 Q_1 中的静态电流 I_Q 通常要大于参考电流 I_R , 故电阻 R_2 通常比 R_1 小,以便适应这种差别。

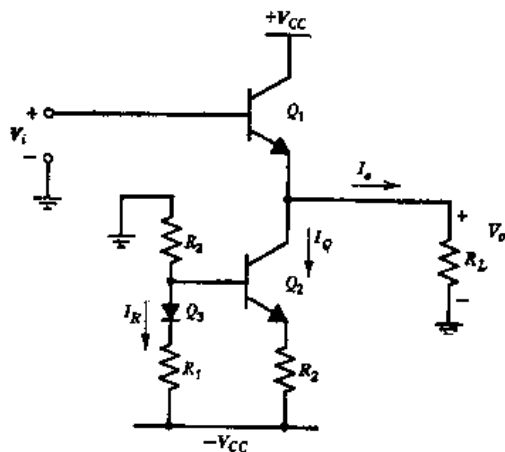


图 5.1 使用电流源偏置的射极跟随器输出级

5.2.1 射极跟随器的转移特性

在分析图 5.1 电路时,需要考虑这样的事实,即作为一个输出级,它必须在大的信号幅值下工作。这就是说,由于信号而引起的电流及电压的摆幅,可能占偏置值的巨大部分。这意味着,过去所采用的小信号分析方法,在输出级中已经扩展到必须十分谨慎地加以应用的地步。因此,首先求出射极跟随器的直流转移特性。这样就可以计算电路的增益,还可以得出关于转移特性线性方面的重要资料,因而可以了解该级的失真性能。

今讨论图 5.1 的电路,可推导出大信号转移特性如下:

$$V_i = V_{be1} + V_o \quad (5.1)$$

在这种情况下,不能假定 Q_1 的基-射电压 V_{be1} 为常值,而是必须通过 Q_1 的集流 I_{c1} 和饱

和电流 I_s 来表示。这样,如果 Q_1 处于正向作用区,则

$$V_{be1} = \frac{kT}{q} \ln \frac{I_{c1}}{I_s} \quad (5.2)$$

如果 Q_2 也处于正向作用区而且假定 β 很大,则还存在

$$I_{c1} = I_Q + \frac{V_o}{R_L} \quad (5.3)$$

将式(5.3)和(5.2)代入式(5.1),得

$$V_i = \frac{kT}{q} \ln \frac{I_Q + \frac{V_o}{R_L}}{I_s} + V_o \quad (5.4)$$

如果 Q_1 和 Q_2 都处于正向作用区,则式(5.4)是表示 V_o 同 V_i 之间关系的非线性方程。这里,假定负载电阻 R_L 比晶体管的输出电阻小。

根据式(5.4)可绘制出转移特性,如图 5.2 所示。首先,讨论 R_L 大时的情况。把这样的负载电阻表示为 R_{L1} , 而且在 R_L 大时式(5.4)右边第一项(它代表 Q_1 的基-射电压 V_{be1}), 对应于 V_o 的变化基本保持常值。这是因为 R_L 大时,负载中电流很小因而当 V_o 变化时 Q_1 的电流基本不变,所以 V_{be1} 也基本上保持常值。结果,在 $R_L = R_{L1}$ 时的转移特性基本上是一条斜率等于 1 的直线,它同 V_i 轴在点 V_{BE1} 处相交,而 V_{BE1} 也就是 V_{be1} 的静态值。转移特性上近似线性区的范围,取决于 Q_1 和 Q_2 都处于正向作用区的范围。因而,如果 V_i 的正值或负值很大时,这些器件中的某一个将进入饱和,使转移特性的斜率发生突然改变。

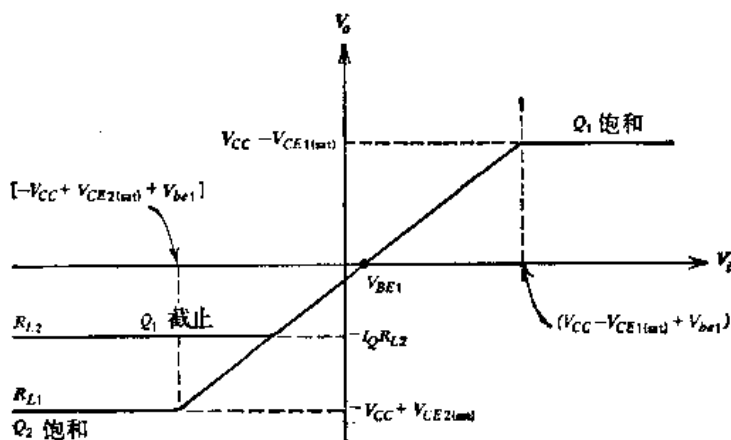


图 5.2 在负载电阻阻值小 (R_{L2}) 和阻值大 (R_{L1}) 时,图 5.1 电路的转移特性

今讨论 V_i 为很大正值时的情况。在 $V_o = V_{CC} - V_{CE1(sat)}$ (在该点 Q_1 饱和) 之前,输出电压 V_o 一直跟随着 V_i 。 Q_1 饱和后,其集-基结为正偏置,故将有很大电流从基极流向集电极。实际上,晶体管的基极电阻(以及存在的任何信号源电阻)将限制正偏置集-基结中的电流,并防止晶体管基区内部处的电压升得太高。因而再增加 V_i 只能使 V_o 发生微小的变化,因而使特性曲线突然变平,如图 5.2 所示。需要指出,由于 V_{be1} 大于饱和电压 $V_{CE(sat)}$, 因而使 Q_1 饱和所需的 V_i 值略大于电源电压。因此,在实际的电路中由于在输出级的基极上通常不能产生大于 V_{CC} 的电压,所以最大的正输出电压往往受前置级的限制。

现在,讨论 V_i 为很大负值时的情况。直到 $V_o = -V_{CC} + V_{CE2(sat)}$, 即 Q_2 饱和之前, 输出电压一直跟随 V_i (假定跨接于 R_2 上的压降很小故可忽略不计。如有必要, 也可以把它归并到 Q_2 的饱和电压 $V_{CE2(sat)}$ 内予以考虑)。当 Q_2 饱和时, 转移特性上又一处发生转折, 斜率又突然减小。为了使电路的失真性能合乎要求, 电压的摆幅必须限制在这两个转折点之间的范围内。如上所述, 驱动级提供的 V_i 通常不能使 V_i 值超过 V_{CC} (如果接到同一电源电压时), 因而驱动级自己限制了 V_i 的值。

现在再来讨论图 5.1 中 R_L 比较小时的情况。当 V_o 为很大负值时, 式(5.4)中第一项可以变得很大。特别当 V_o 趋近于临界值

$$V_o = -I_Q R_L \quad (5.5)$$

时, 这一项将趋近于负无限大。在这种状态下, 从负载吸取的电流 $[-(V_o/R_L)]$ 等于电流 I_Q , 而 Q_1 截止, 仅留下 Q_2 从负载中吸取电流。继续减小 V_i 不会引起 V_o 的变化, 故转移特性为图 5.2 上标以 R_{L2} 的那一条。 V_i 为正值时, R_{L1} 和 R_{L2} 的转移特性一样。

在 $R_L = R_{L2}$ 时, 如果 V_i 为幅值超过 $I_Q R_{L2}$ 的正弦波, 则该级将产生严重的波形失真。今讨论图 5.3a 上两个正弦波。波形①的幅值 $V_1 < I_Q R_{L2}$, 而波形②的幅值 $V_2 > I_Q R_{L2}$ 。如果把这些信号作为输入加在图 5.1 上的 V_i 处 (同偏置电压加在一起), 则在 $R_L = R_{L2}$ 时所造成的输出波形如图 5.3b 所示。在输入信号比较小时, 电路成近似线性的放大器, 因而输出为近似的正弦波。在输入信号比较大时, 将出现输出波形失真, 这种现象称为“限幅”, 所以在电路作为线性输出级正常工作时, 必须设法避免。在给定的 I_Q

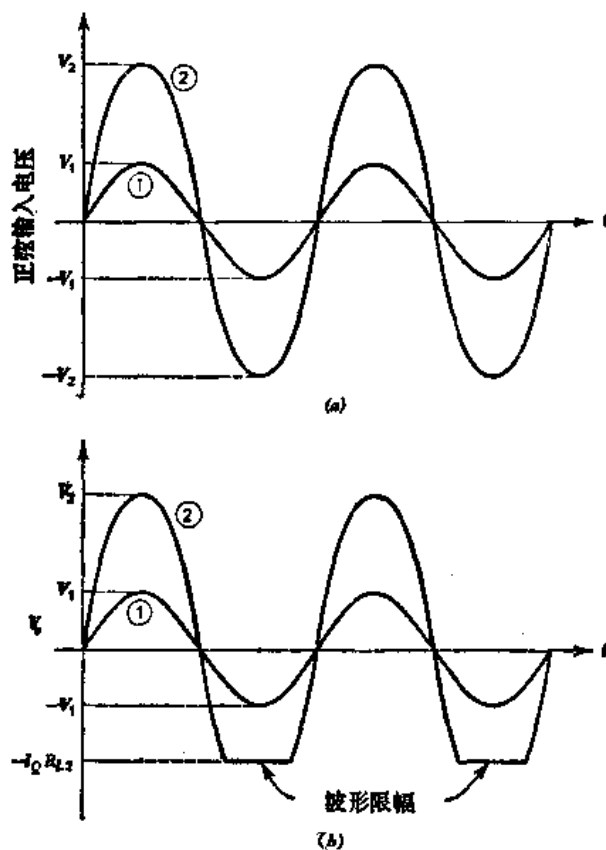


图 5.3 (a) 加在图 5.1 电路上的正弦输入电压;
(b) 在 $R_L = R_{L2}$ 时相应于图 a 的输入时的输出波形

和 R_L 下,开始出现限幅便限制了电路所能处理的最大信号。需要指出,如果 $I_Q R_L$ 大于 V_{CC} , 则在图 5.2 上 $R_L = R_{L1}$ 的情况下,输出电压几乎可以在正、负电源电压之间摆动而不发生明显的失真。

5.2.2 功率输出和效率

图 5.4 中,在 Q_1 的 $I_{c1}-V_{ce1}$ 特性上画出三条不同的负载线,通过该图可以进一步地了解图 5.1 电路的工作。根据图 5.1, 可以写出当 Q_1 和 Q_2 均处于正向作用区时,表示负载线的式子:

$$V_{ce1} = V_{CC} - (I_{c1} - I_Q)R_L \quad (5.6)$$

在任一 V_i 值时,式(5.6)均可表示 V_{ce1} 和 I_{c1} 之间的关系,同时说明负载线通过 Q 的静态工作点,这时 $I_{c1} = I_Q$ 、 $V_{ce1} = V_{CC}$ 。在不同负载电阻 R_{L1} 、 R_{L2} 、和 R_{L3} 下的式(5.6)画在图 5.4 上,当 V_i 变化时管子的工作点将使负载线往上或往下翘。当 V_i 增大而 V_{ce1} 减小时, Q_1 终将饱和,如图 5.2 上所示。当 V_i 减小而 V_{ce1} 增大时,如上所述,这时存在两种可能情况。如果 R_L 很大 (R_{L1}), 则在 Q_2 饱和前,减小 V_i 可使 V_o 减小和 V_{ce1} 增大,这样, V_{ce1} 可能的最大值可以达到 $[2V_{CC} - V_{CE2(sat)}]$ 并在图 5.4 上标出。可是,如果 R_L 很小 (R_{L2}), 则 V_o 的最大负值如图 5.2 所示,等于 $-I_Q R_{L2}$, 而 V_{ce1} 的最大可能值则等于 $(V_{CC} + I_Q R_{L2})$ 。

迄今为止,还没有谈到输出级的最大电压限制。正如第一章中介绍的,在共射组态中当 $V_{ce} = BV_{CE0}$ 时,晶体管发生雪崩击穿,这是击穿电压的最坏情况。在保守设计时,图

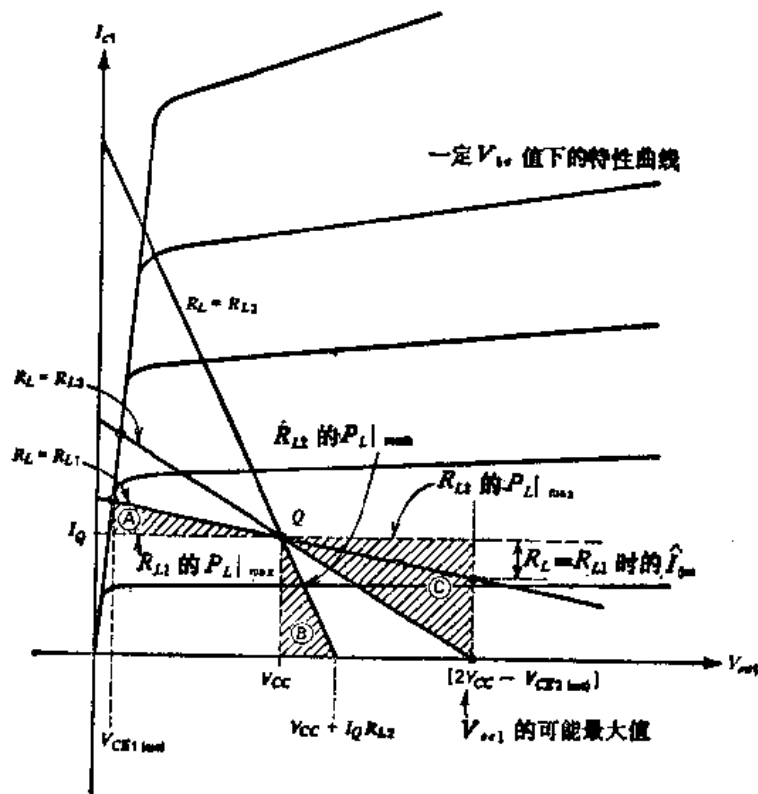


图 5.4 在图 5.1 射极跟随器 Q_1 的 $I_{c1}-V_{ce1}$ 特性上的负载线

5.1 电路上的 V_{ce} 值总是低于 BV_{CEO} , 以保持适当的安全裕量。在前面的分析中已指出, 对于任何负载电阻, V_{ce} 的最大值可以接近于 $2V_{CC}$, 所以 BV_{CEO} 必须大于该值。

现在考虑电路中的功率关系。当存在正弦信号时, 各种元件上的功耗将随时间而变化。我们关心的是瞬时功耗和平均功耗。当考虑晶体管的低频或直流信号下的功耗时, 瞬时功率便显得重要。晶体管的结温将随着器件内的瞬时功耗而趋向于上升或下降, 因而为了使任何器件安全地工作, 都存在一个最大容许的瞬时功耗。

因为传递给负载的功率通常按平均值规定, 所以平均功率水准就是重要的。还要指出, 如果输出级只处理高频信号, 则晶体管的结温在一个周期内将不呈现明显变化, 因而器件的平均功耗就是极限参数。

今讨论在 V_i 上施加正弦输入时, 能够传递到负载 R_L 上的输出信号功率。假定 V_o 接近于正弦波, 则传递给 R_L 的平均输出功率为

$$P_L = \frac{1}{2} \hat{v}_o \hat{i}_o \quad (5.7)$$

式中 $\hat{v}_o$ 和 $\hat{i}_o$ 分别为正弦输出电压和电流的幅值(零-峰值)。如上所述, 在发生限幅前所能达到的最大输出信号幅值, 取决于 R_L 值。如果 $P_L|_{\max}$ 表示在正弦信号发生限幅前所能达到的 P_L 的最大值, 则

$$P_L|_{\max} = \frac{1}{2} \hat{v}_{om} \hat{i}_{om} \quad (5.7a)$$

式中 $\hat{v}_{om}$ 和 $\hat{i}_{om}$ 分别为发生限幅前 $\hat{v}_o$ 和 $\hat{i}_o$ 所能达到的最大值。

下面讨论大负载电阻 R_{L1} 时的情况。从图 5.2 和图 5.4 中可以看到, 这时产生的限幅是对称的, 因而在假定 Q_1 和 Q_2 上饱和电压相等时, 可得

$$\hat{v}_{om} = V_{CC} - V_{CE(sat)} \quad (5.8)$$

相应的正弦输出电流幅值为 $\hat{i}_{om} = \hat{v}_{om}/R_{L1}$ 。将这些数值代入式(5.7a)便可算出能够传递给 R_{L1} 的最大平均功率。这一功率大小可通过图解方法用图 5.4 上的三角形 A 的面积来表示, 因为该三角形的底等于 $\hat{v}_{om}$, 而高等于 $\hat{i}_{om}$ 。如果 R_{L1} 更大些, 则由于三角形变得较小, 因而所能传递的最大平均输出功率随之减小。最大输出电压幅值基本上保持不变, 但输出电流幅值将随着 R_{L1} 的增大而减小。

如果在图 5.4 上 $R_L = R_{L3}$, 则在发生限幅前最大输出电压为

$$\hat{v}_{om} = I_Q R_{L3} \quad (5.9)$$

相应的电流幅值为 $\hat{i}_{om} = I_Q$, 因而利用式(5.7a)可以求出所能传递的最大平均输出功率 $P_L|_{\max}$, 它可用图 5.4 所示的三角形 B 的面积表示。如果 R_{L3} 更小些, 则所能传递的最大平均功率也随之减小。

分析图 5.4 得知, 该级的功率输出能力, 当 $R_L = R_{L3}$ 时达到最大, 而 R_{L3} 可以根据式(5.6)及图 5.4 求出

$$R_{L3} = \frac{V_{CC} - V_{CE(sat)}}{I_Q} \quad (5.10)$$

这一负载线可以给出最大面积的三角形 C, 因而所能传递的平均输出功率最大。在这种情况下, $\hat{v}_{om} = [V_{CC} - V_{CE(sat)}]$, $\hat{i}_{om} = I_Q$, 因而利用式(5.7a)可得

$$P_L|_{\max} = \frac{1}{2} \hat{v}_{om} \hat{i}_{om} = \frac{1}{2} [V_{CC} - V_{CE(sat)}] I_Q \quad (5.11)$$

为了计算电路的效率,现在必须计算从电源中取得的功率。取自正电源的电流是 Q_1 的集流,假定它是平均值为 I_Q 的正弦波。流进负电源的电流为常值并等于 I_Q (略去基流 I_R 不计)。因为电源电压为常值,故取自电源的平均功率也是常值,因而与电路中是否存在正弦信号无关。所以,从正、负电源取得的总功率

$$P_{\text{supply}} = 2V_{CC}I_Q \quad (5.12)$$

在任一输出功率的水准下,电路的功率转换效率 η_c 被定义为传递给负载的平均功率对取自电源的功率之比。由于电路中取自电源的功率为常数,显然,效率将随着输出功率的增大而增大。因为已经证明,电路的功率输出能力同 R_L 值有关,所以效率也同 R_L 值有关。由于 $R_L = R_{L3}$ 时具有最大的平均功率输出,所以这时效率也最高。通常,效率可表示为

$$\eta_c = \frac{P_L}{P_{\text{supply}}} \quad (5.13)$$

如果 $R_L = R_{L3}$ 而且 $\hat{v}_o = \hat{v}_{om}$, 然后将式(5.11)和(5.12)代入式(5.13),则可得可能的最大效率

$$\eta_{\max} = \frac{1}{4} \left(1 - \frac{V_{CE(\text{sat})}}{V_{CC}} \right) \quad (5.14)$$

所以,如果 $V_{CE(\text{sat})} \ll V_{CC}$, 则输出级的最大效率等于 $1/4$ 即 25% 。

电路性能的另一个重要方面,就是有源器件内的功耗。在 $R_L = R_{L3}$ 而且信号的摆幅最大时, Q_1 中的电流和电压的波形示于图 5.5 (为了简化起见,假定 $V_{CE(\text{sat})} \approx 0$)。该电流和电压的乘积就是晶体管内的瞬时功耗。 Q_1 的瞬时功耗曲线随时间而变化,它的变化频率为信号频率的一倍而平均值为静态值的一半。这可以通过解析的方法证明如下。 Q_1 的瞬时功耗为

$$P_{c1} = V_{ce1} I_{c1} \quad (5.15)$$

在正弦信号摆动最大时,根据图 5.5, P_{c1} 可以表示为

$$\begin{aligned} P_{c1} &= P_{CC}(1 + \sin \omega t) I_Q(1 - \sin \omega t) \\ &= V_{CC} I_Q (1 - \sin^2 \omega t) \\ &= \frac{V_{CC} I_Q}{2} (1 + \cos 2\omega t) \end{aligned} \quad (5.15a)$$

根据式(5.15a), P_{c1} 的平均值等于 $V_{CC} I_Q / 2$ 。因此在最大输出时, Q_1 的平均功率只有它的静态值一半,所以在 $R_L = R_{L3}$ 下传递功率时,器件的平均温度低于它的静态值。通过在 $I_c - V_{ce}$ 平面上画出

恒定的器件功耗曲线,可以获得关于 Q_1 功耗方面的更多资料。式(5.15)说明这类曲线为

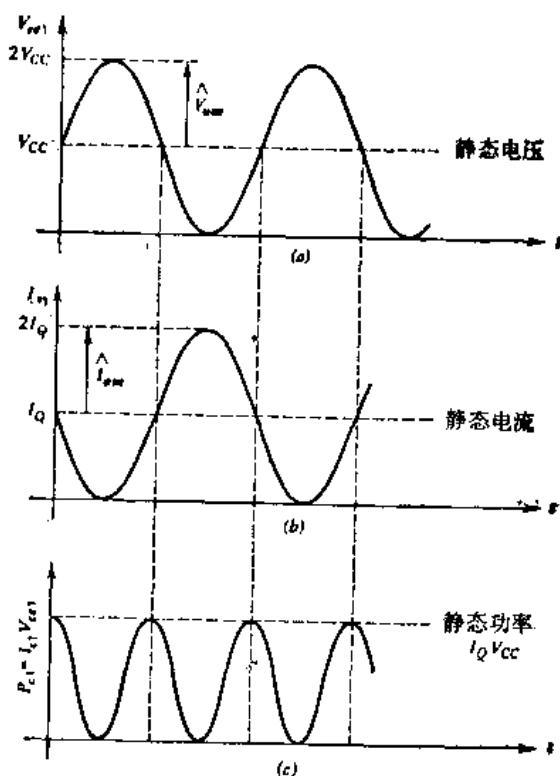


图 5.5 在 $R_L = R_{L3}$ 下输出最大时,图 5.1 上 Q_1 管的各种参数波形。(a) 集-射电压波形; (b) 集流波形; (c) 集电极功耗波形

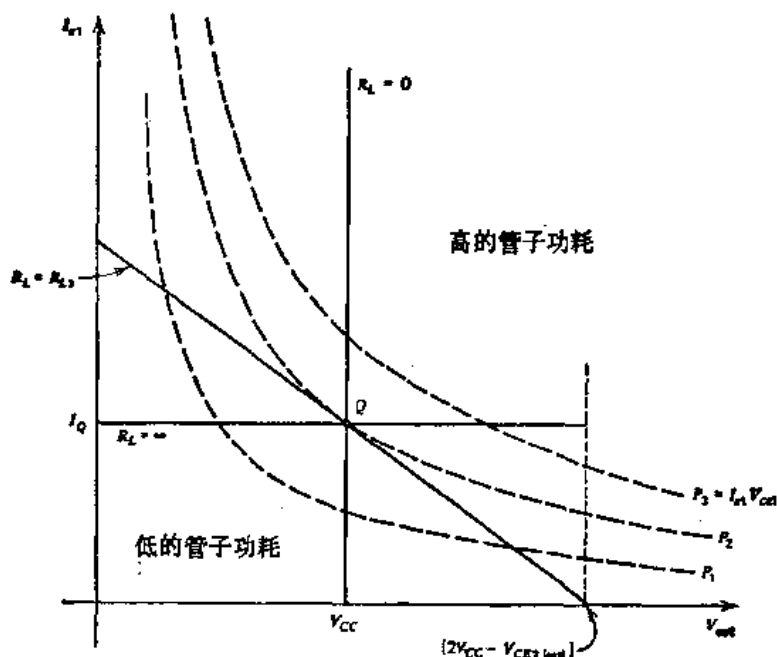


图 5.6 在图 5.1 射极跟随器 Q_1 的 $I_{c1}-V_{ce1}$ 平面上, 表示晶体管恒定的瞬时功耗 P_1 、 P_2 和 P_3 的双曲线, 同时绘出 $R_L = R_{L3}$ 、 0 以及 ∞ 的负载线。这里, $P_1 < P_2 < P_3$ 。

双曲线, 对于恒定的晶体管瞬时功率值, 如分别为 P_1 、 P_2 和 P_3 时 (这里 $P_1 < P_2 < P_3$), 这些功耗曲线被绘制于图 5.6 上。功耗为 P_2 时的功率双曲线通过 Q_1 的静态工作点, 而且根据式(5.15)可求出表示这一曲线的式子为

$$I_{c1} = \frac{P_2}{V_{ce1}} \quad (5.16)$$

曲线的斜率为

$$\frac{dI_{c1}}{dV_{ce1}} = -\frac{P_2}{V_{ce1}^2}$$

将式(5.16)代入上式, 得

$$\frac{dI_{c1}}{dV_{ce1}} = -\frac{I_{c1}}{V_{ce1}} \quad (5.17)$$

在静态工作点 Q 处, $I_{c1} = I_Q$ 而 $V_{ce1} = V_{CC}$, 所以斜率

$$\left. \frac{dI_{c1}}{dV_{ce1}} \right|_Q = -\frac{I_Q}{V_{CC}} \quad (5.18)$$

可是, 根据式(5.6)和(5.10) $R_L = R_{L3}$ 的负载线斜率为

$$-\frac{1}{R_{L3}} \approx -\frac{I_Q}{V_{CC}} \quad (5.19)$$

将式(5.18)同式(5.19)比较说明, $R_L = R_{L3}$ 的负载线就是功率双曲线在静态工作点处的切线, 因为这两条曲线在该点处的斜率相同。通过图 5.6 可以说明这一点, 同时还可以看出, 当工作点离开静态工作点并沿 $R_L = R_{L3}$ 负载线移动时, 器件的瞬时功耗减小。所以这样, 是因为工作点移动后负载线将同表示较低功率值的等功率双曲线相交。这样的观点同图 5.5 所示的功率波形是互相一致的。

$R_L \rightarrow \infty$ 时(开路负载)的负载线也示于图 5.6, 这时晶体管集流在一个周期内不发生变化而是等于常值. 当 V_{ce1} 值大于静态值时, 器件的瞬时功耗随之增大. V_{ce1} 可能的最大值等于 $[2V_{CC} - V_{CE2(sat)}]$, 因而如果 $V_{CE2(sat)} \ll V_{CC}$, 则 Q_1 的瞬时功率便接近于 $2V_{CC}I_Q$. 这一功耗为静态值 $V_{CC}I_Q$ 的一倍, 同时在考虑 Q_1 的功率处理要求时, 必须考虑这种可能性. 需要指出, 当工作点摆动到另一个极限值、即 $V_{ce1} \approx 0$ 时, Q_1 的功耗也等于 $2V_{CC}I_Q$.

如果负载短路时, 甚至能够出现破坏性更大的潜在情况. 这时, 负载线为通过静态工作点的垂线, 如图 5.6 所示, 因而当输入信号大时 Q_1 的集流(因而器件的功耗)能够变得非常大. 由于驱动级向 Q_1 提供基流的能力有一定限度, 同时如第一章所介绍的, 高电流时会使 Q_1 的 β_F 跌落, 所以集流大小受到限制. 实际上, 这些限制足以防止 Q_1 烧毁, 但是仍需要限流电路. 这种保护电路的例子, 见 5.5.6 节.

通过对以上各种负载线和等功率双曲线的计算, 可以推导出有用的普遍性结论. 观察图 5.6, 可以看到在 $R_L = R_{L3}$ 时, 器件的最大瞬时功耗发生在静态工作点 Q 处(因为 $P_1 < P_2 < P_3$), 而如果 $V_{CE2(sat)} \ll V_{CC}$ 时, 这一点也就是负载线的中点(假定负载线的中点就是它同 I_c 及 V_{ce} 轴交点之间的中间点). 从式 (5.17) 可以看出, 任何负载线同功率双曲线相切的切点, 也就是负载线的中点. 因而, 中点也就是在任何负载线时器件的最大瞬时功耗点. 例如, 在图 5.4 上当 $R_L = R_{L2}$ 时, 器件的最大瞬时功耗发生在负载线的中点, 即 $V_{ce1} = \frac{1}{2}(V_{CC} + I_Q R_{L2})$ 处.

本节所介绍的输出级类型, 其输出器件总是有相当的电流通过, 它被称为 A 类输出级. 使用不同的晶体管组态, 都可以实现这种类型的工作, 但最高效率都只等于 25%.

最后必须指出, 在推导这种射极跟随器的各种性能时, 都假定在它的射极上有一电流源 I_Q 作为偏置元件. 实际上, 可以简单地用一个接到负电源的电阻来近似这一电流源, 但这将使上述各种结论产生某些误差. 特别是电路输出的有用功率将有所减小.

例题 一个如图 5.1 所示的输出级具有以下参数: $V_{CC} = 10V$ 、 $R_3 = 5k\Omega$ 、 $R_1 = R_2 = 0$ 、 $V_{CE2(sat)} = 0.2V$ 、 $R_L = 1k\Omega$.

(a) 试求在发生限幅前能够传递给 R_L 的最大平均输出功率以及相应的效率. 试问该级的可能最大效率为多大? 以及为了达到最大效率需要的 R_L 值多大? 设信号为正弦波.

(b) 试求 Q_1 可能的最大瞬时功耗. 并求 $\hat{V}_e = 1.5V$ 而且输出电压为正弦波时, Q_1 的平均功耗.

解 (a) 首先计算偏置电流 I_Q

$$I_Q = I_E = \frac{V_{CC} - V_{BE1}}{R_3} = \frac{10 - 0.7}{5} \text{ mA} = 1.86 \text{ mA}$$

乘积 $I_Q R_L$ 为

$$I_Q R_L = 1.86 \times 1 = 1.86 \text{ V}$$

由于 $I_Q R_L$ 小于 V_{CC} , 所以由于负电压摆幅的限幅, 使最大的正弦输出电压摆幅被限制在 $1.86V$. 这相当于图 5.4 中 $R_L = R_{L2}$ 的情况. 因此, 最大的输出电压和电流的摆幅分别为 $\hat{V}_{em} = 1.86V$ 、 $\hat{I}_{em} = I_Q = 1.86 \text{ mA}$. 正弦信号时电路有用的最大平均输出功率, 可由式 (5.7a) 求出

$$P_L|_{max} = \frac{1}{2} \hat{V}_{em} \hat{I}_{em} = \frac{1}{2} \times 1.86 \times 1.86 \text{ mW} = 1.73 \text{ mW}$$

从电源取用的功率, 可由式 (5.12) 求出

$$P_{\text{supply}} = 2V_{CC}I_Q = 2 \times 10 \times 1.86 \text{ mW} = 37.2 \text{ mW}$$

在以上求出的输出功率水准下,电路的效率可由式(5.13)求出

$$\eta_C = \frac{P_L|_{\text{max}}}{P_{\text{supply}}} = \frac{1.73}{37.2} = 0.047$$

4.7% 的效率是非常低的,这是因为负电压摆幅受到限制而造成的。

在图 5.4 上,当 $R_L = R_L$ 时该级可达到可能的最大效率, R_L 可由式(5.10)求出

$$R_L = \frac{V_{CC} - V_{CE(\text{sat})}}{I_Q} = \frac{10 - 0.2}{1.86} \text{ k}\Omega = 5.27 \text{ k}\Omega$$

在这种情况下,在发生限幅前所能传递给负载的最大平均功率,可由式(5.11)求出

$$P_L|_{\text{max}} = \frac{1}{2} [V_{CC} - V_{CE(\text{sat})}]I_Q = \frac{1}{2} (10 - 0.2)1.86 \text{ mW} = 9.11 \text{ mW}$$

利用式(5.14),可求出相应的效率

$$\eta_{\text{max}} = \frac{1}{4} \left[1 - \frac{V_{CE(\text{sat})}}{V_{CC}} \right] = \frac{1}{4} \left(1 - \frac{0.2}{10} \right) = 0.245$$

这很接近于理论的最大值即 25%。

(b) Q_1 可能的最大瞬时功耗出现在负载线的中点处。参看图 5.4 及 $R_L = R_L$ 负载线说明,这时的集-射电压

$$V_{ce1} = \frac{1}{2} (V_{CC} + I_Q R_L) + \frac{1}{2} (10 + 1.86) = 5.93 \text{ V}$$

相应的 Q_1 集流为

$$I_{c1} = \frac{5.93}{R_L} = 5.93 \text{ mA}$$

上式中

$$R_L = 1 \text{ k}\Omega$$

所以, Q_1 可能的最大瞬时功耗为

$$P_{c1} = I_{c1} V_{ce1} = 35.2 \text{ mW}$$

需要指出,它系在 $V_{ce1} = 5.93 \text{ V}$ 时出现,这意味着信号的摆幅要超出电路的线性范围[本题(a)的计算说明,当输出电压幅值达 1.86V 时,输出负电压的摆幅便出现限幅]。可是,如果使用大输入信号对电路进行过驱动,则很容易出现这样的情况。

只要注意到对正弦波的输入信号,取自两个电源的平均功率为常值而且同是否存在信号无关,便可求出 Q_1 的平均功耗。由于从电源输入到电路的功率为常值,故 Q_1 、 Q_2 总的平均功耗以及 R_L 必定为常值而且同是否存在正弦信号无关。因为 I_Q 为常值故 Q_2 的平均功耗为常值,因此在 Q_1 及 R_L 上的平均功耗加在一起也是常值。可见,如果增大 $\hat{V}_s$, 则 Q_1 平均功耗的减小数量将等于 R_L 上平均功率增加的数量。没有输入信号时, Q_1 的静态功耗为

$$P_{CQ} = V_{CC}I_Q = 10 \times 1.86 \text{ mW} = 18.6 \text{ mW}$$

在 $\hat{V}_s = 1.5 \text{ V}$ 时,传递给负载的平均功率为

$$P_L = \frac{1}{2} \frac{\hat{V}_s^2}{R_L} = \frac{1}{2} \frac{2.25}{1} \text{ mW} = 1.13 \text{ mW}$$

因此,在使用正弦信号而且 $\hat{V}_s = 1.5 \text{ V}$ 时, Q_1 的平均功耗为

$$P_{c1} = P_{CQ} - P_L = 17.5 \text{ mW}$$

5.2.3 射极跟随器对驱动级的要求

以上的计算已经涉及,在使用正弦输入电压驱动时射极跟随器输出级的性能问题。放

在输出级前面的称为驱动级,实际上,对驱动级电路性能要提出另外的要求。例如前已阐明,为了驱动射极跟随器的输出电压 V_o 达到它的可能最大值,需要使输入电压略为超过电源电压。可是,在大多数情况下,驱动级与输出级使用同一电源,所以驱动级通常不能产生大于电源的电压,这就进一步降低了可能的输出电压摆幅。

由于射极跟随器的电压增益等于 1 所以提出了以上的要求,并因而使驱动级必须处理和输出级一样的电压摆幅。可是,因为它所必须提供的射极跟随器基极电流只有输出电流的 $1/\beta$,所以驱动级的功率要比输出级小得多。因而,驱动级的偏置电流可以比输出级偏置电流小得多,所以驱动级器件占用的芯片面积较小。虽然射极跟随器的电压增益只有 1,但它具有巨大的功率增益,而这正是任何输出级所需要的。

5.2.4 射极跟随器的小信号特性

图 5.1 射极跟随器简化的低频小信号等效电路,示于图 5.7。第七章将要说明,射极跟随器是一种通频带极宽的电路,所以在放大器小信号增益中一般不会成为限制频率的因素。所以,图 5.7 的等效电路可在很宽的频域中使用,对这一电路的分析说明,电压增益 A_v 和输出电阻 R_o 在 $\beta_o \gg 1$ 时可近似地表示如下:

$$A_v = \frac{v_o}{v_i} \approx \frac{R_L}{R_L + \frac{1}{g_m} + \frac{R_s}{\beta_o}} \quad (5.20)$$

$$R_o = \frac{1}{g_m} + \frac{R_s}{\beta_o} \quad (5.21)$$

这些量值是小信号的量值,而且由于 $g_m = qI_c/kT$ 是偏置点的函数,所以 A_v 和 R_o 也都是 I_c 的函数。因为现在所讨论的射极跟随器系用作输出级,这时信号的摆幅可能很大,所以在应用式(5.20)和(5.21)时必须慎重。可是,在小的及中等的信号摆幅时,如果按照静态偏置值来决定方程式中的晶体管参数,则应用这些式子可以求出该级的平均增益和输出电阻。由于认识到式(5.20)可以表征图 5.2 大信号特性上任意点处的增量斜率,所以也可以用它来计算该级的非线性^[1]。如果在信号摆幅的极端值下求值,则可象下面例题所说明的那样,求出特性曲线的曲率

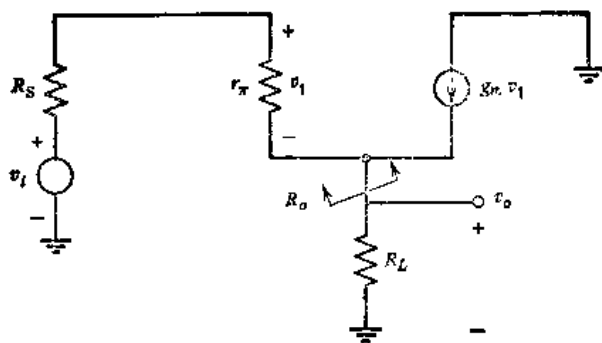


图 5.7 图 5.1 射极跟随器的低频小信号等效电路

例题 试求图 5.1 电路在静态工作点以及在信号摆幅的正弦输出峰值达 0.6V 这样的极端值下,其转移特性的增量斜率。可用前一例题的数据并假定 $R_s = 0$ 。

解 根据式(5.20), $R_S = 0$ 时的小信号增益为

$$A_v = \frac{R_L}{R_L + \frac{1}{g_m}} \quad (5.22)$$

由于在静态工作点处 $I_Q = 1.86\text{mA}$, $1/g_m = 14\Omega$, 故静态增益为

$$A_{vQ} = \frac{1000}{1000 + 14} = 0.9862$$

由于输出电压的摆幅为 0.6V , 故输出电流的摆幅为

$$\hat{i}_e = \frac{\hat{v}_o}{R_L} = \frac{0.6}{1000} = 0.6\text{mA}$$

于是, 在正的信号峰值时, 晶体管的集流等于

$$I_Q + \hat{i}_e = 1.86 + 0.6 = 2.46\text{mA}$$

在这样电流下, $1/g_m = 10.6\Omega$. 所以利用式(5.22), 可求出小信号增益为

$$A'_v = \frac{1000}{1010.6} = 0.9895$$

这表明 A'_v 比静态时的 A_{vQ} 增大 0.3% . 在负的信号峰值时, 晶体管的集流为

$$I_Q - \hat{i}_e = 1.86 - 0.6 = 1.26\text{mA}$$

在这个电流下, $1/g_m = 20.6\Omega$. 所以利用式(5.22), 可求出小信号增益为

$$A''_v = \frac{1000}{1020.6} = 0.9798$$

这表明 A''_v 比静态时的 A_{vQ} 减小 0.7% . 需要指出, 甚至当集流信号幅值达到偏置电流的 $1/3$ 时, 电路的小信号增益仍然变化非常小. 这说明这一电路具有高度的线性.

5.3 共射输出级

由于射极跟随器电路通常具有卓越的特性(低的输出电阻和小的失真), 所以在集成电路设计中, 共射输出级不象射极跟随器那样被广泛地应用. 但是, 由于它的增益高, 所以共射级往往被用作输出的驱动级, 因此它的性能也使人感到一定的兴趣.

5.3.1 共射级的转移特性

图5.8示出了一个共射输出级. 为了方便起见, 将输入电压 V_i 置于 Q_1 的基极和负电源之间. 管 Q_2 作为电流源用以建立电流 I_Q , 当调整 V_i 使得在静态工作点 $V_o = I_o = 0$ 时, Q_1 的偏置电流仍然为 I_Q . 需要指出, 负载电阻 R_L 系从高的源阻抗 (Q_1 的集电极) 取得电流. 因此, 如果假定 R_L 远小于 Q_1 和 Q_2 的 r_o , 则电压增益直接取决于 R_L .

共射输出级的大信号转移特性, 可根据图 5.8 推导出. 由图

$$I_o = I_Q - I_{c1} \quad (5.23)$$

式中 I_{c1} 为 Q_1 的集流, 此外

$$I_o = \frac{V_o}{R_L} \quad (5.24)$$

将式(5.24)及(5.2)代入式(5.23), 得

$$V_o = -R_L \left(I_s \exp \frac{V_i}{V_T} - I_Q \right) \quad (5.25)$$

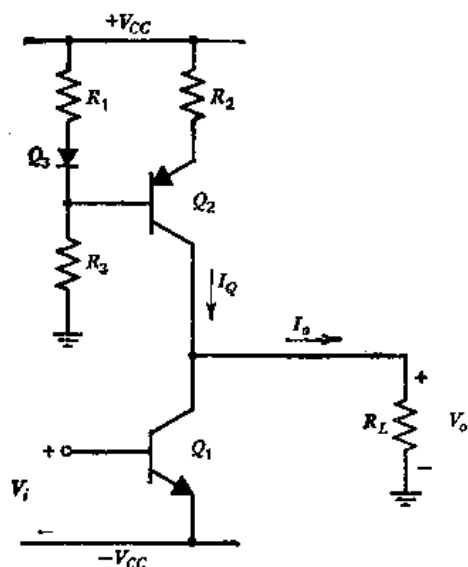


图 5.8 共射 A 类输出级

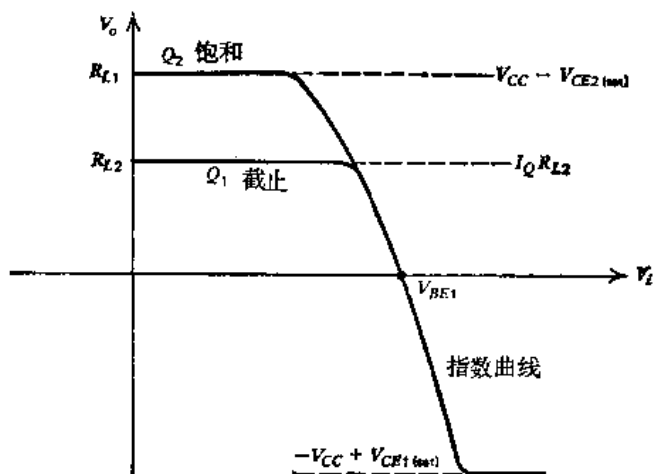


图 5.9 在负载电阻阻值小 (R_{L2}) 和阻值大 (R_{L1}) 时, 图 5.8 电路的转移特性

式中

$$V_T = \frac{kT}{q} \quad (5.26)$$

根据式(5.25)可画出 V_i 对 V_o 的转移特性, 并示于图 5.9. 它同上一节推导出来的射极跟随器转移特性, 有许多重大的差别. 首先, 描述转移特性的式(5.25)说明, 转移特性基本上是一条简单的指数曲线. 因此, 在给定的电压摆幅和给定的 R_L 下, 共射级转移特性曲率较大, 所以产生的失真较射极跟随器的大. 可是, 在共射电路中为了获得最大的输出电压摆幅, 需要的输入电压摆幅的典型值只有几十毫伏以下, 这要比射极跟随器时小得多.

和射极跟随器时一样, 转移特性的界限取决于 R_L 的大小. 大的 R_L 在图 5.9 上标明为 R_{L1} , 在这种情况下, 直到电流源 Q_2 饱和前, V_o 随着 V_i 的减小而增大. 如果 R_L 小则用 R_{L2} 表示, 根据式(5.25)可求出这种情况下, 在 V_i 为大的负值时 V_o 所能达到的最大值为

$$V_o = I_Q R_{L2} \quad (5.27)$$

如果该值小于 $[V_{CC} - V_{CE(sat)}]$, 则如图所示, 正的输出电压摆幅有所减小. 这时, Q_1 截止而由 Q_2 向负载提供 I_Q .

无论 R_L 值大还是小, 随着 V_i 的增大 Q_1 中电流都要加大, 并使 V_o 越来越趋向负值, 直到 Q_1 饱和 $V_o = -V_{CC} + V_{CE(sat)}$ 为止. 在 R_L 小时, 输出信号显然存在限幅的可能性, 同图 5.3 所示的射极跟随器时类似. 在这种情况下, 首先容易在正的输出电压振幅上产生失真, 但要指出, 当输入电压摆幅足够大时, 终将导致信号的正、负峰值都要发生限幅.

5.3.2 功率输出与效率

表示图 5.8 电路负载线的式子为

$$V_{ce1} = V_{CC} - (I_{c1} - I_Q)R_L \quad (5.28)$$

它同表示射极跟随器负载线的式(5.6)一样,所以图 5.4 的负载线同样可用于共射级。因此,所有为射极跟随器推导出来的关于功率输出与效率的一切结果,同样适用于共射级。特别是,A类共射级的最大可能效率也只有 25%,而且器件的击穿电压 BV_{CEO} 必须大于该电路中的 $2V_{CC}$ 。

5.3.3 共射级的失真

共射级的转移函数可用式(5.25)计算,式中 V_o 表示成 V_i 的函数,这样就可以直接计算共射级的失真,这要比射极跟随器时简单得多,因为在表示后者转移特性的式(5.4)中,无法将 V_o 表示成 V_i 的函数,现在通过共射级作为一个例子,来说明如何从非线性的转移函数来计算信号的失真。

如果施加的输入信号电压为 V_s , 则

$$V_s = V_i - V_{BE1} \quad (5.29)$$

式中 V_{BE1} 为偏置电压,将式(5.29)代入式(5.25),得

$$V_o = -R_L \left(I_s \exp \frac{V_s + V_{BE1}}{V_T} - I_Q \right)$$

因而

$$V_o = -R_L \left(I_s \exp \frac{V_{BE1}}{V_T} \exp \frac{V_s}{V_T} - I_Q \right) \quad (5.30)$$

可是

$$I_Q = I_s \exp \frac{V_{BE1}}{V_T} \quad (5.31)$$

故将式(5.31)代入式(5.30),得

$$V_o = -R_L I_Q \left(\exp \frac{V_s}{V_T} - 1 \right) \quad (5.32)$$

将式(5.32)中指数项展开为幂级数,则

$$V_o = -R_L I_Q \left[\frac{V_s}{V_T} + \frac{1}{2} \left(\frac{V_s}{V_T} \right)^2 + \frac{1}{6} \left(\frac{V_s}{V_T} \right)^3 + \dots \right] \quad (5.33)$$

$$= a_1 V_s + a_2 V_s^2 + a_3 V_s^3 + \dots \quad (5.34)$$

式中

$$a_1 = -\frac{R_L I_Q}{V_T} \quad (5.35)$$

$$a_2 = -\frac{R_L I_Q}{2V_T^2} \quad (5.36)$$

$$a_3 = -\frac{R_L I_Q}{6V_T^3} \quad (5.37)$$

式(5.33)可以用以计算共射级的失真。在 $(V_s/V_T) \ll 1$ 时,括弧内的第一项起决定作用,故电路基本上是线性的。可是,当 V_s 增大到同 V_T 差不多时,含有 V_s^2 和 V_s^3 的各项也变得重要起来,因而就要产生失真。谐波失真的指标是一种用以描述放大器非线性的

普通方法。它系针对加于放大器上纯一的正弦输入进行定义的。令

$$V_i = \hat{V}_i \sin \omega t \quad (5.38)$$

将式(5.38)代入式(5.34),得

$$\begin{aligned} V_o &= a_1 \hat{V}_i \sin \omega t + a_2 \hat{V}_i^2 \sin^2 \omega t + a_3 \hat{V}_i^3 \sin^3 \omega t + \cdots \\ &= a_1 \hat{V}_i \sin \omega t + \frac{a_2 \hat{V}_i^2}{2} (1 - \cos 2\omega t) \\ &\quad + \frac{a_3 \hat{V}_i^3}{4} (3 \sin \omega t - \sin 3\omega t) + \cdots \end{aligned} \quad (5.39)$$

式(5.39)说明,输出电压中含有的频率分量有基频 ω (输入信号频率)以及谐波频率 2ω 、 3ω 等等,后面几项表示失真结果而并不存在于输入信号之中,二次谐波失真 HD_2 定义为,输出信号中频率为 2ω 的分量的幅值对频率为 ω 的一次谐波(基波)分量的幅值之比。在失真小时,式(5.39)中 $\frac{3}{4}a_3\hat{V}_i^3\sin\omega t$ 项比 $a_1\hat{V}_i\sin\omega t$ 项小,所以基波的幅值近似地等于 $a_1\hat{V}_i$,所以失真小时,式(5.39)中高次项可以忽略,因而

$$HD_2 = \frac{\frac{a_2 \hat{V}_i^2}{2}}{a_1 \hat{V}_i} = \frac{1}{2} \frac{a_2}{a_1} \hat{V}_i \quad (5.40)$$

需要指出,在以上假定下, HD_2 随信号 $\hat{V}_i$ 的电平成线性变化。将式(5.35)和(5.36)代入式(5.40),便可把 HD_2 用已知的参数表示为

$$HD_2 = \frac{1}{4} \frac{\hat{V}_i}{V_T} \quad (5.41)$$

这一重要结果说明,任何电压驱动的双极型晶体管在低频时的二次谐波失真,仅和归一化的输入电压有关。这一结果说明,在 $\hat{V}_i = 0.1 \times 4 \times 26\text{mV} \approx 10\text{mV}$ 时二次谐波失真等于10% ($HD_2 = 0.1$)。

三次谐波失真 HD_3 定义为,频率为 3ω 的输出信号分量同一次谐波的比值。假定失真小时,根据式(5.39),得

$$HD_3 = \frac{\frac{a_3 \hat{V}_i^3}{4}}{a_1 \hat{V}_i} = \frac{1}{4} \frac{a_3}{a_1} \hat{V}_i^2 \quad (5.42)$$

在上述假定下, HD_3 随信号幅值成平方变化。将式(5.35)和(5.37)代入式(5.40),可把 HD_3 用已知的参数表示为

$$HD_3 = \frac{1}{24} \left(\frac{\hat{V}_i}{V_T} \right)^2 \quad (5.43)$$

所以, HD_3 也只和归一化的输入电压幅值有关。在 $\hat{V}_i = 10\text{mV}$ 时, $HD_3 = 0.62\%$ 。

式(5.41)和(5.43)可以用于计算任何电压驱动的晶体管共射级的谐波失真(假定不出现饱和)。可是,存在有限值的信号源电阻将使这种情况有所变化,在以电流驱动 Q_1 的极端情形中,这时将由于 β_F 随 I_C 而变化导致产生失真,它通常比按指数曲线而产生的失真小得多。

需要指出,这里忽略了 Q_1 和 Q_2 的输出电阻对失真的影响,在 R_L 为低值到中等阻值时可以这样假定。

例题 试求峰值正弦输出电压 $\hat{V}_o = 0.6\text{V}$ 时,图5.8电路的二次和三次谐波失真。假定 $I_Q = 1.86\text{mA}$ 而且 $R_L = 1\text{k}\Omega$,即和上一例题中射极跟随器所用的数据一样。

解 由于式(5.41)和(5.43)系通过输入电压来表示的,故必须先求出相当于 $\hat{V}_o = 0.6\text{V}$ 时的 $\hat{V}_i$,

值。需要指出,上述的分析只适用于失真小时,所以只能求小信号时的解,这样就可以用小信号的计算方法求 $\hat{v}_i$ 值。

图 5.8 电路的小信号电压增益为

$$A_v = g_{m1} R_L = \frac{qI_C}{kT} R_L \quad (5.44)$$

在静态工作点处,增益为

$$A_{vQ} = \frac{1.86}{26} \times 1000 = 70.6$$

所以

$$\hat{v}_i = \frac{\hat{v}_o}{70.6} = \frac{600}{70.6} \text{ mV} = 8.5 \text{ mV}$$

需要指出,这比射极跟随器为了得到同样输出所需要的输入驱动要小得多。

将以上的 $\hat{v}_i$ 值代入式(5.41)和(5.42),得

$$HD_1 = \frac{1}{4} \frac{8.5}{26} = 0.082$$

$$HD_3 = \frac{1}{24} \left(\frac{8.5}{26} \right)^3 = 0.0045$$

所以,二次谐波失真为 8.2%,而三次谐波失真为 0.45%。

通过计算在整个信号摆幅范围内电路小信号增益的变化,可以同射极跟随器进行比较。前面已求出,在静态工作点处增益为 70.6。由于输出电压峰值为 0.6V 而 R_L 为 $1k\Omega$,所以输出电流摆幅的峰值 $\hat{i}_o = 0.6 \text{ mA}$ 。因此,在正信号峰值时,集流为

$$I_Q + \hat{i}_o = (1.86 + 0.6) \text{ mA} = 2.46 \text{ mA}$$

在这个电流下,根据式(5.44)求出小信号增益为

$$A'_v = \frac{2.46}{26} \times 1000 = 94.6$$

这说明比静态增益值增大了 34%。

在负信号峰值时,集流为

$$I_Q - \hat{i}_o = 1.86 - 0.6 = 1.26 \text{ mA}$$

在这个电流下,根据式(5.44)求出小信号增益为

$$A''_v = \frac{1.26}{26} \times 1000 = 48.5$$

这说明比静态增益值减小了 31%。

必须指出,在同样输出信号幅值下,射极跟随器的小信号增益变化,大约只有共射级变化的 1/60 左右。进一步的计算说明,与这种情况相对应,射极跟随器的失真也只有共射级失真的 1/60 左右。

5.4 共基输出级

共基组态只有在特殊情况下,才用作输出级。它的缺点在于电流增益接近于 1,因而它的驱动级必须提供和输出级一样的电流。可是,它具有电压增益(由于电流增益等于 1 故也就等于功率增益),故驱动级的电压摆幅可较输出级的小。共基级的主要优点在于,在这种组态中晶体管的击穿电压为 BV_{CEO} ,因而比其他组态时的击穿电压高(它们典型地乘以约等于 2 的系数)。另一个优点是,在驱动很大负载阻抗时共基级具有很好的高频特性,这一点将在第七章中进一步介绍。

示波器的垂直放大器就是要求具备上述特性的一种应用情况,这时高频特性变得很重要而且电压摆幅大。单片集成的垂直放大器输出级的简化电路,示于图 5.10。共基输出器件 Q_3 和 Q_4 , 驱动平衡负载电阻 R_L 。驱动级为共射对 Q_1 和 Q_2 , 它提供和输出级一样的电流。共基输出级的击穿电压高,意味着在这种电路中较之前面所讨论的其他输出级,可以使用更大的集-基偏置电压。所以,在出现限幅前能够实现更大的输出电压摆幅。

在这种组态中,共基级是电流馈送者,由于它的电流增益 α_F 接近于 1 而且几乎与偏置无关,所以只贡献很小的失真。现在,主要的失真源是共射驱动级,而使用射极反馈电阻 R_E 将有助于使驱动级的转移特性线性化,如第三章中所介绍的那样。

如果驱动级的功耗可以忽略不计,则可证明 A 类共基输出级的最大效率也等于 25%, 和共射及射极跟随器时的一样。共基级除非应用负反馈对电路进行改进,否则将和共射级类似,具有高的输出阻抗。

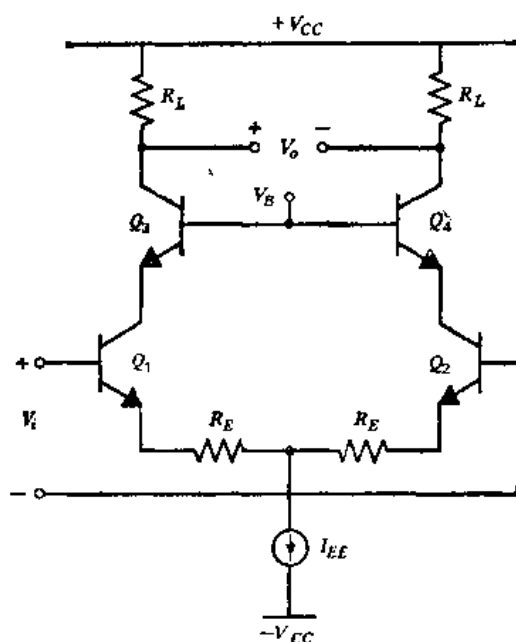


图 5.10 应用共基输出管的 A 类输出级

5.5 B 类(推挽)输出级^[2,3]

A 类输出级的主要缺点在于,甚至没有交流输入时也要产生巨大的功耗。在功率放大器的许多用途中,电路长时间地处于“准备”状态而没有输入信号,或者如同在放大声音信号时只有间断的信号输入。在这些“准备”时间内,功耗是白白浪费的,而且由于以下两种原因而使问题变得重要。首先,在使用电池的设备中,必须节约电源的电能以延长电池寿命。其次,电路中的任何功耗都要消耗在有源器件上,这意味着这些器件要在更高的温度下工作,因而更容易损坏。器件中的功耗影响器件所需的实际尺寸,而大的器件由于占用大的硅片面积因而比较昂贵。

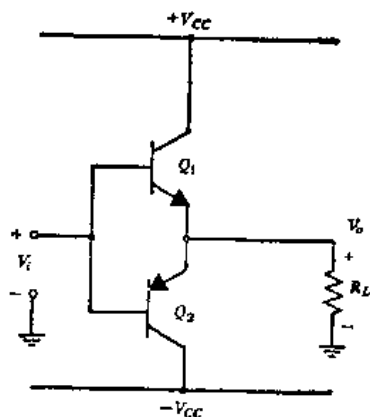


图 5.11 简单的集成电路 B 类输出级

B 类输出级在零输入信号时功耗基本上等于零,因而使上述问题得到解决。这时,需要用两个器件而不是一个来传递功率,而每个器件分别在交流的不同半周中导通。这就是被称推挽电路的原因。B 类输出级另一个优点就是,它的效率远远高于 A 类输出级(理想的在满功率输出时可达 78.6%)。

B 类输出级的典型集成电路方案,示于图 5.11。它使用 *pnp* 和 *nnp* 这两种器件,通常称为互补的输出级。*pnp* 管通常是一个衬底 *pnp* 管。需要指出,负载电阻 R_L 被接到有源器件的射极,因而

器件象射极跟随器一样地工作。

5.5.1 B 类输出级转移特性

图 5.11 电路的转移特性示于图 5.12。当 V_i 等于零时, V_o 也等于零而且两个器件都在 $V_{be} = 0$ 下截止。如果 V_i 为正, 则在 V_i 达到 $V_{BE(on)}$ 之前, Q_1 的基-射电压将随 V_i 而增大, 当达到 $V_{BE(on)}$ 时将有相当大的电流开始流入 Q_1 。在该点处 V_o 仍然几乎等于零, 但继续增大 V_i 将使 V_o 同 V_i 一样地增大, Q_1 象射极跟随器一样地工作。需要指出, 这时 Q_2 由于跨接于其基-射结上的反偏电压 $V_{BE(on)}$ 而被截止。如果 V_i 变得更正 (在 $V_i = V_{CC} + V_{be1} - V_{CE(sat)}$ 时), 则终将导至 Q_1 饱和, 因而特性突然变平, 就象前面讨论的普通射极跟随器时一样。

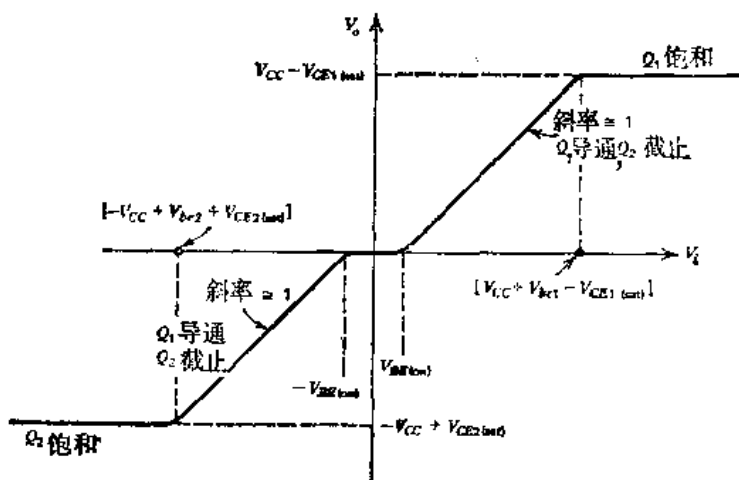


图 5.12 图 5.11 B 类输出级的转移特性

如果 V_i 从 $V_i = 0$ 开始变负, 则现在除了当 V_i 比 $-V_{BE(on)}$ 更负时 Q_2 象射极跟随器一样地工作之外, 所获得的转移特性和前面的类似。在这一范围内, Q_1 由于跨接于其基-射结上的反偏电压 $-V_{BE(on)}$ 而处于截止状态。

图 5.12 的特性说明, 在 V_i 轴上以 $V_i = 0$ 为中心有 $2V_{BE(on)}$ 宽的缺口 (或称“死区”)。在 B 类输出级中通常都存在死区, 因而造成交叉失真。图 5.13 表示在不同幅值的正弦输入信号下电路的输出波形, 由图可说明交叉失真的形成。可以看出, 当输入信号仅有略大于 $V_{BE(on)}$ 的小幅值时, 电路的失真很大。当输入信号较大因而死区只占信号幅值很小部分时, 这种失真源的作用削弱。最后, 当信号非常大时管 Q_1 和 Q_2 饱和, 因而由于限幅又使失真严重。B 类输出级特性就是具有这样的特点, 这也就是何以在讨论失真情况时通常只论证低输出功率和高输出功率这两种工作状态的原因。

使电路按 AB 类状态工作, 可以减轻上述的交叉失真。在这种工作状态下, 通过偏置使每一个有源器件在 $V_i = 0$ 时都通过很小的静态电流。如图 5.14 所示, 使用电流源 I_o 强令偏置电流流入二极管 Q_3 和 Q_4 , 就可以实现这一目的。由于这些二极管系与 Q_1 及 Q_2 的基-射结并联, 所以输出晶体管系偏置于一定电流下, 这一静态电流的大小取决于 Q_1 、 Q_2 、 Q_3 和 Q_4 之间的面积比值。这种电路的典型转移特性示于图 5.15, 它的死区已经

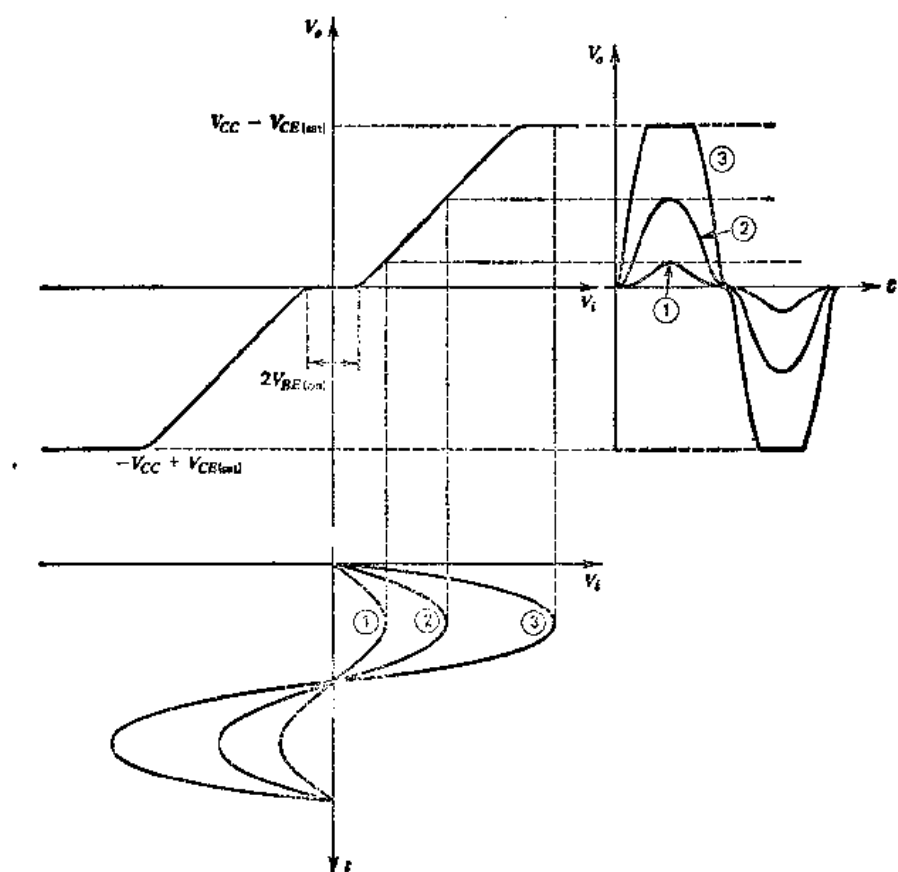


图 5.13 在图 5.11 电路上施加不同幅值的输入信号时,输出的波形

明显压缩。在从 Q_1 过渡到 Q_2 导通时,由于交叉而仍然有些非线性,但可通过第八章所介绍的负反馈使其减轻。

图 5.14 电路的工作情况,同图 5.11 的非常类似。当 V_i 从静态值开始变负时,射极跟随器 Q_2 迫使 V_o 跟随。负载电流流经 Q_2 , 它的基-射电压将略为增大。由于两个二极管使跨接于 Q_1 和 Q_2 基-射结上的总偏压保持不变,所以 Q_2 基-射电压的增大将使 Q_1 基-射电压减小同一数值。这样,在输出负电压的半周中, Q_1 仍然导通但只通过微小的电流,因而对传递输出功率不起作用。当 V_i 为正时,情况正好相反, Q_1 成为射极跟随器将电流传递给 R_L , 而 Q_2 只通过极小的电流。在这种情况下,电流源 I_Q 提供偏置电流以驱动 Q_1 。

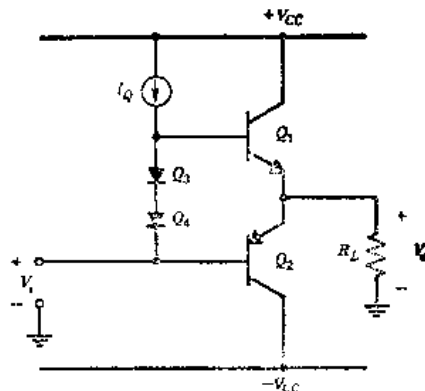


图 5.14 为了减小交叉失真而使用二极管的 B 类输出级

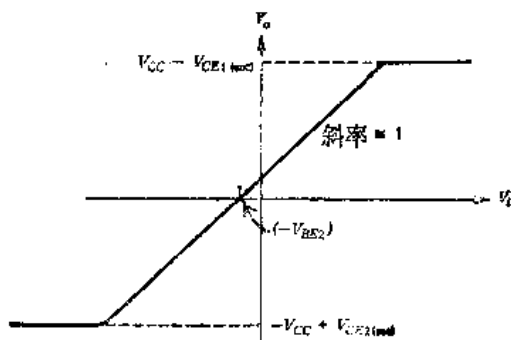


图 5.15 图 5.14 电路的转移特性

在推导图 5.11 和图 5.14 电路的转移特性时,假定输入电压 V_i 的大小不受限制。在图 5.12 的特性中,为了使 Q_1 或 Q_2 饱和所需要的 V_i 大小超过了电源电压 V_{CC} 。可是,正如前面讨论过的单一射极跟随器时一样,如果驱动级和输出级接到同一电源电压,则实际上驱动级通常不能产生超过 V_{CC} 的 V_i 值。例如,在图 5.14 中经常使用 pnp 管作为电流源 I_D , 因此 Q_1 基极处的电压不能超过 $[V_{CC} - V_{CE(sat)}]$, 因为电压达到该值时会引起电流源饱和。因而,由于出现限幅而给 V_o 带来的正、负限范围,通常略小于图 5.12 和图 5.15 所示的,而且这种限制经常是因驱动级而引起。在后面各节讨论实际的输出级时,将进一步研究这一问题。

5.5.2 B 类输出级的功率输出与效率

通过绘制两个器件的集流波形,如图 5.16 所示,可以进一步了解 B 类输出级的工作方式。需要指出,每一个器件都只在周波的一半内通过流往 R_L 的电流。

图 5.16 的集流波形也可以表示取自两个电源的电流波形。假定两种波形都是正弦波的一半,则取自每一电源的平均电流为

$$I_{\text{supply}} = \frac{1}{T} \int_0^T I_c(t) dt$$

式中 T 为输入信号的周期。将图 5.16c 的波形积分,得

$$I_{\text{supply}} = \frac{1}{\pi} \hat{I}_o |_{\text{peak}} = \frac{1}{\pi} \frac{\hat{V}_o}{R_L} \quad (5.45)$$

式中 $\hat{V}_o$ 和 $\hat{I}_o$ 分别为正弦输出电压和电流的幅值(零-峰值)。因为每一电源提供的电流相同,故取自两个电源的平均总功率为

$$P_{\text{supply}} = 2V_{CC}I_{\text{supply}} \quad (5.46)$$

$$= \frac{2}{\pi} \frac{V_{CC}}{R_L} \hat{V}_o \quad (5.47)$$

式中已把式(5.45)代入。需要指出,在 B 类输出级中,取自电源的平均功率随信号的电平而变化,而且同 $\hat{V}_o$ 成正比。

传递给 R_L 的平均功率为

$$P_L = \frac{1}{2} \frac{\hat{V}_o^2}{R_L} \quad (5.48)$$

因而,根据对电路效率的定义,可得

$$\eta_C = \frac{P_L}{P_{\text{supply}}} = \frac{\pi}{4} \frac{\hat{V}_o}{V_{CC}} \quad (5.49)$$

式中已把式(5.47)和(5.48)代入。式(5.49)表明, B 类输出级的 η 同 R_L 无关,但是随着输出电压幅值 $\hat{V}_o$ 的增大而成线性地增大。

从图 5.15 的特性可以看到,在出现限幅前所

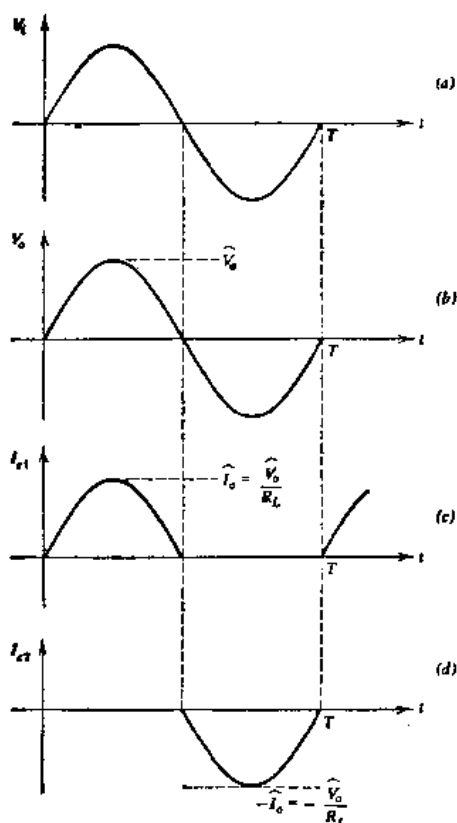


图 5.16 B 类输出级的电压和电流波形。(a) 输入电压;(b) 输出电压;(c) 第一个输出器件的集流;(d) 第二个输出器件的集流

能达到的 $\hat{V}_o$ 最大值为 $\hat{V}_{om} = [V_{CC} - V_{CE(sat)}]$, 因而, 可以根据式(5.48)求出正弦信号时能够传递给 R_L 的平均信号功率的最大值为

$$P_L|_{\max} = \frac{1}{2} \frac{[V_{CC} - V_{CE(sat)}]^2}{R_L} \quad (5.50)$$

根据式(5.49), 相应的最大效率为

$$\eta_{\max} = \frac{\pi}{4} \frac{V_{CC} - V_{CE(sat)}}{V_{CC}} \quad (5.51)$$

如果 $V_{CE(sat)}$ 比 V_{CC} 小得多, 则电路的最大效率等于 0.786 即 78.6%。这一最大效率比起 A 类电路所能达到 25% 高得多, 此外, 在 B 类电路中准备状态时的功耗基本上等于零, 这些就是 B 类输出级得到广泛使用的原因。

图 5.17 示出 B 类输出级中一个器件的负载线。当 V_{ce} 值小于静态值 V_{CC} 时, 负载线的斜率为 $-(1/R_L)$ 。当 V_{ce} 值大于 V_{CC} 时, 负载线同 V_{ce} 轴重叠。这是因为在这种情况下另一个器件导通, 因而正被讨论的器件 V_{ce} 增大但集流等于零。 V_{ce} 的最大值等于 $[2V_{CC} - V_{CE(sat)}]$ 。如同 A 类输出级时一样, 只要指出 $P_L = (1/2)\hat{I}_o\hat{V}_o$, 而 $\hat{I}_o$ 和 $\hat{V}_o$ 分别为传递给 R_L 的正弦电流和电压的峰值, 便可以用图解法求出传递给 R_L 的平均功率。因此 P_L 等于图 5.17 上 V_{ce} 轴同穿过工作点的部分负载线之间所形成的三角形面积。

今讨论一个器件上的瞬时功耗, 它等于

$$P_c = V_{ce}I_c \quad (5.52)$$

可是

$$V_{ce} = V_{CC} - I_c R_L \quad (5.53)$$

将式(5.53)代入式(5.52), 得

$$P_c = I_c(V_{CC} - I_c R_L) = I_c V_{CC} - I_c^2 R_L \quad (5.54)$$

将式(5.54)微分说明, P_c 达到峰值的条件是

$$I_c = \frac{V_{CC}}{2R_L} \quad (5.55)$$

它位于负载线同 I_c 及 V_{ce} 轴交点之间的中点, 这同前面求出的 A 类输出级时的结果一样。和 A 类时一样, 图 5.17 中的负载线在峰值功耗点处同功率双曲线相切。所以, 在 B 类输

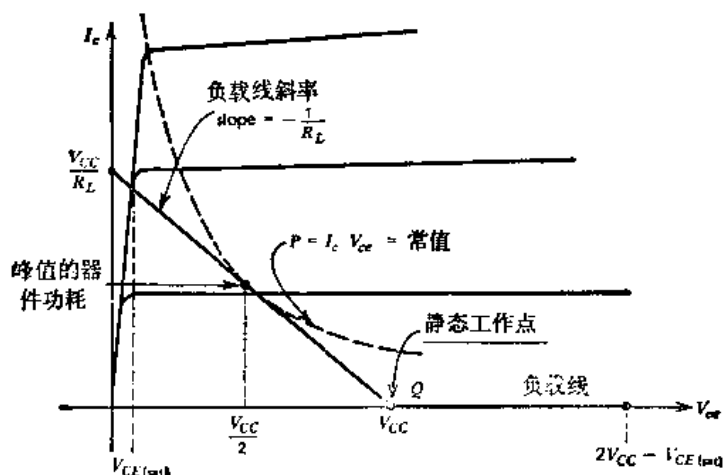


图 5.17 B 类输出级中一个器件的负载线

出级中, 当 V_{ce} 大约等于最大摆幅的一半时器件的瞬时功耗达到峰值。由于器件的静态功耗等于零, 所以 B 类器件当施加信号时总是在较静态时高的温度下工作。

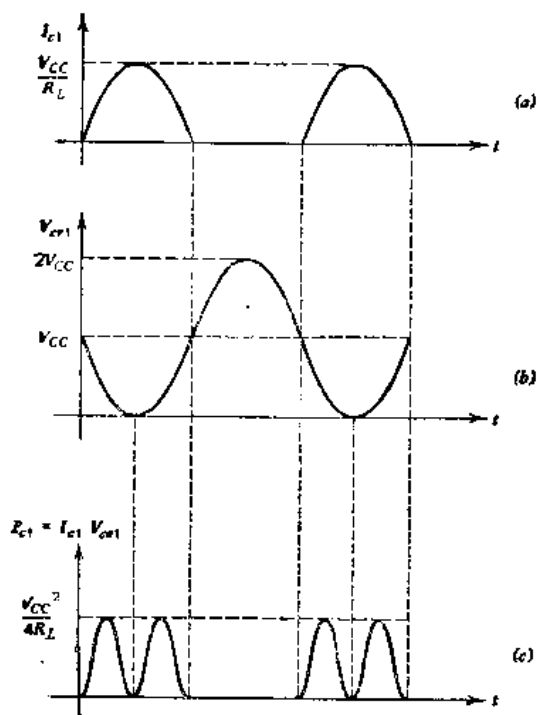


图 5.18 B 类输出级中一个器件在最大输出时的波形。(a) 集流波形; (b) 集电极电压波形; (c) 集电极功耗波形

利用式(5.46), 求出取自电源的平均功率为

$$P_{\text{supply}} = I_{\text{supply}} \times 2V_{CC} = 9.17 \times 30 \text{mW} = 275 \text{mW}$$

传递给 R_L 的平均功率为

$$P_L = \frac{1}{2} \frac{\hat{V}_o^2}{R_L} = \frac{1}{2} \frac{14.4^2}{500} = 207 \text{mW}$$

根据式(5.13), 求出相应的效率为

$$\eta_c = \frac{P_L}{P_{\text{supply}}} = \frac{207}{275} = 75.3\%$$

它接近于理论的最大值 78.6%。根据式(5.55), 可求出器件最大瞬时功耗出现在

$$I_c = \frac{V_{CC}}{2R_L} = \frac{15}{1000} = 15 \text{mA}$$

时, 相应的 V_{ce} 值等于 $V_{CC}/2 = 7.5 \text{V}$, 因而器件的最大瞬时功耗为

$$P_c = I_c V_{ce} = 15 \times 7.5 \text{mW} = 112.5 \text{mW}$$

根据能量守恒定理, 可知每一器件的平均功耗为

$$P_{av} = \frac{1}{2} (P_{\text{supply}} - P_L) = \frac{1}{2} (275 - 207) \text{mW} = 34 \text{mW}$$

器件的瞬时功耗作为时间的函数示于图 5.18, 图中示出了 B 类输出级中一个器件在最大输出时的集流、集-射电压以及二者的乘积的波形[假定 $V_{CE(\text{sat})}$ 等于零]。当器件导通时, 功耗的变化频率为信号的一倍。在器件截止的半周中, 器件的功耗等于零。和 A 类输出级时一样, 在短路负载时图 5.17 的负载线变成通过静态工作点的垂线, 因而器件的瞬时功耗非常大。防止出现这种可能性的措施, 将在 5.5.6 节中介绍。需要指出, 空载时图 5.17 的负载线同 V_{ce} 轴重叠, 所以器件的功耗等于零。

例题 设有一个如图 5.11 所示的 B 类输出级驱动一个负载 $R_L = 500 \Omega$, 如果正、负电源的电压均为 15V, 试求在 $\hat{V}_o = 14.4 \text{V}$ 时传递给 R_L 的最大平均功率、相应的效率以及器件的最大瞬时功耗。假定 V_o 为正弦波。

解 根据式(5.45), 平均电源电流为

$$I_{\text{supply}} = \frac{1}{\pi} \frac{\hat{V}_o}{R_L} = \frac{1}{\pi} \frac{14.4}{500} = 9.17 \text{mA}$$

5.5.3 B 类互补输出级的实际电路^[4]

现在, 通过讨论两个例子来说明 B 类输出级设计中的实际问题。最简单的实际电路

之一就是 709 型运放的输出级，它的简化后的电路见图 5.19。管 Q_3 作为输出器件 Q_1 和 Q_2 的共射驱动级。

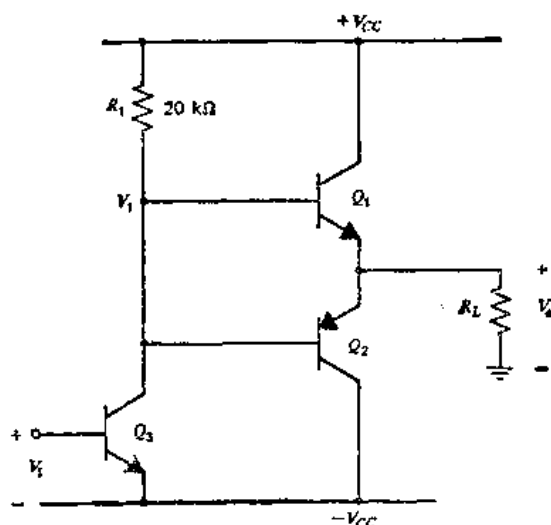


图 5.19 709 型运放输出级的简化电路

该级的转移特性可计算如下。在静态条件下， $V_o = 0$ 而且 $V_i = 0$ 。由于 Q_1 和 Q_2 截止故无基流流过，因而 Q_3 的偏置电流

$$I_{C3} = \frac{V_{CC}}{R_1} = \frac{V_{CC}}{20000}$$

如果 $V_{CC} = 10V$ ，则

$$I_{C3} = 0.5mA$$

V_o 所能达到的最大值取决于驱动级。在 Q_3 饱和前 V_i 越正则 V_1 越降低，当 Q_3 饱和时便达到最大负电压 V_o^- ：

$$V_o^- = -V_{CC} + V_{CE3(sat)} - V_{be1} \quad (5.56)$$

当 V_1 值位于 $[-V_{BE(on)}]$ 和 $[-V_{CC} + V_{CE3(sat)}]$ 之间时， Q_3 和 Q_2 均处于正向作用区，这时 Q_2 起射极跟随器的作用故 V_o 便跟随 V_i 而变化。

当 V_i 变负时， Q_3 的电流减小故 V_1 升高使 Q_1 导通。在 Q_3 截止因而 Q_1 的基极简单地经由 R_1 从正电源取得电流时，便达到最大正电压 V_o^+ 。这时

$$V_{CC} = I_{b1}R_1 + V_{be1} + V_o^+ \quad (5.57)$$

如果 β_1 很大，则

$$V_o^+ = I_{c1}R_L = \beta_1 I_{b1}R_L$$

式中 β_1 为 Q_1 的电流增益。这时

$$I_{b1} = \frac{V_o^+}{\beta_1 R_L} \quad (5.58)$$

将式(5.58)代入式(5.57)，得

$$V_o^+ = \frac{V_{CC} - V_{be1}}{1 + \frac{R_1}{\beta_1 R_L}} \quad (5.59)$$

在 $R_L = 10k\Omega$ 而且 $\beta_1 = 100$ 时，代入式(5.59)得

$$V_o^+ = 0.83(V_{CC} - V_{be1})$$

在 R_L 比较小时, V_o 正的最大值减小, 而正弦波的限幅首先发生在 V_o 为正值时。

在 $V_{CC} = 10V$ 而负载电阻分别为 $R_L = 1k\Omega$ 和 $R_L = 10k\Omega$ 时, 用计算机求出的该电路转移特性曲线, 示于图 5.20 (假定所有的管子均为 $\beta = 100$)。在 $R_L = 1k\Omega$ 时, 同这时的转移特性上的死区有关, 处理正电压的能力降低了。由于驱动级 Q_3 为指数型非线性, 所以特性曲线是弯曲的。实际上, 由于 nnp 管 Q_1 的 β 通常大于 pnp 管 Q_2 的 β , 使特性曲线的正半段和负半段明显不一样, 因而转移特性的非线性将更为严重。分别在正的和负的 V_o 下, 计算小信号增益 $\Delta V_o / \Delta V_i$, 便可发现这种非线性。在实际的 709 型集成运放中, 围绕输出级使用负反馈, 以减轻转移特性中的这些非线性。

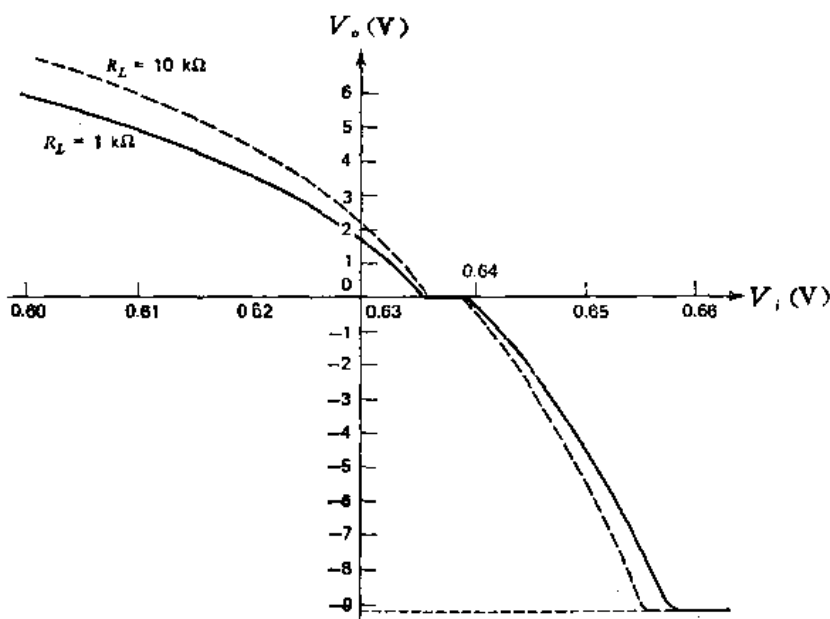
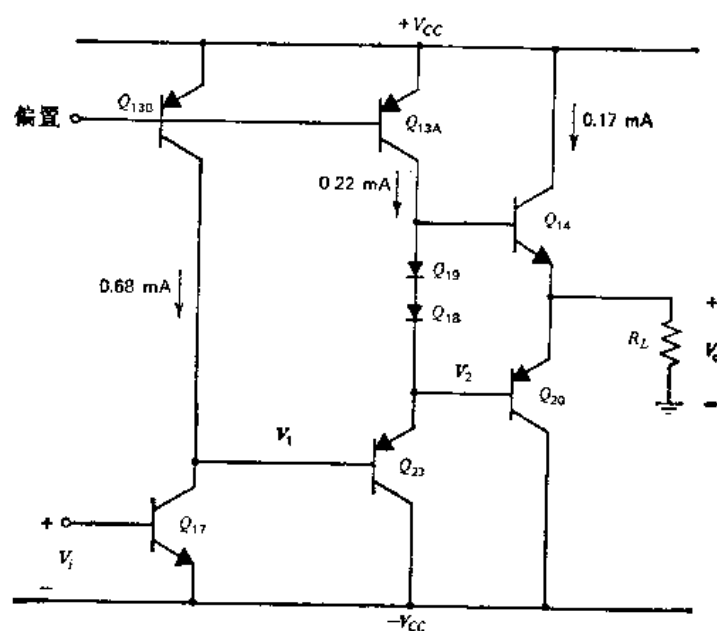


图 5.20 图 5.19 电路在 $V_{CC} = 10V$ 而 $R_L = 1k\Omega$ 和 $10k\Omega$ 时, 由计算机算出的转移特性

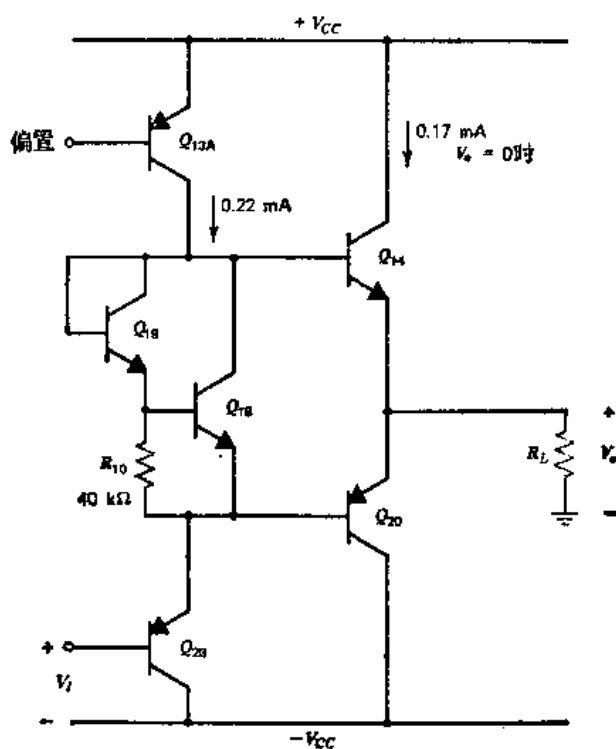
B 类输出级实际电路的第二个例子示于图 5.21, 图中表示了由计算机算出的偏置电流。这是 741 型运放输出电路的简化图。通过二极管 Q_{18} 和 Q_{19} 使输出器件 Q_{14} 和 Q_{20} 偏置在集流约为 $0.17mA$ 左右。 Q_{14} 和 Q_{20} 的偏置电流值取决于二极管 Q_{18} 、 Q_{19} 以及 Q_{14} 、 Q_{20} 之间有效面积的比值 (实际上 Q_{18} 和 Q_{19} 是二极管接法的晶体管, 故后面将把它们看成是晶体管)。通过横向 pnp 射极跟随器 Q_{23} 来驱动输出级, Q_{23} 则由共射级 Q_{17} 驱动, 而 Q_{17} 的集流由电流源 Q_{13B} 偏置为 $0.68mA$ 。

图 5.21 的二极管主要起消除电路中交叉失真的作用, 其效果可从图 5.22 看出, 图中示出由计算机求得的转移特性。使用射极跟随器 Q_{23} 作为低阻抗信号源来驱动输出器件, 输出级的线性可以进一步得到改善。因此, 无论 Q_{14} 还是 Q_{20} 导通时, 也无论实际的 β 值多大, 由于小信号增益 $\Delta V_o / \Delta V_i \approx 1$, 所以 Q_{14} 和 Q_{20} 之间的 β 差别只对转移特性起很小影响。

图 5.22 所示的输出电压摆幅范围, 可以按下述方法求出。当 V_i 变正时, Q_{23} 的基极电压 V_{i1} 变负, 而电压 V_2 和 V_o 则依次跟随, 同时 Q_{20} 从 R_L 吸取电流。当 Q_{17} 饱和时, 便达到了负输出电压摆幅的最大值



(a)



(b)

图 5.21 (a) 741 型运放输出级的简化电路; (b) 表示 741 型输出级电路中 Q_{18} 和 Q_{19} 部分的详图

$$V_o^- = -V_{CC} + V_{CE17(\text{sat})} - V_{be13} - V_{be20} \quad (5.60)$$

它约比负电源正 1.4V, 可见 V_o^- 系因 Q_{17} 饱和而受限制, 而 Q_{17} 则是驱动级 Q_{23} 的前置级。

当 V_i 从静态值 (这时 $V_o = 0$) 变负时, 电压 V_{i1} 随之升高, 而电压 V_{i2} 和 V_o 相继跟随, 同时 Q_{14} 向负载提供电流。当电流源 Q_{18A} 饱和时, 便达到了正电压摆动的最大值

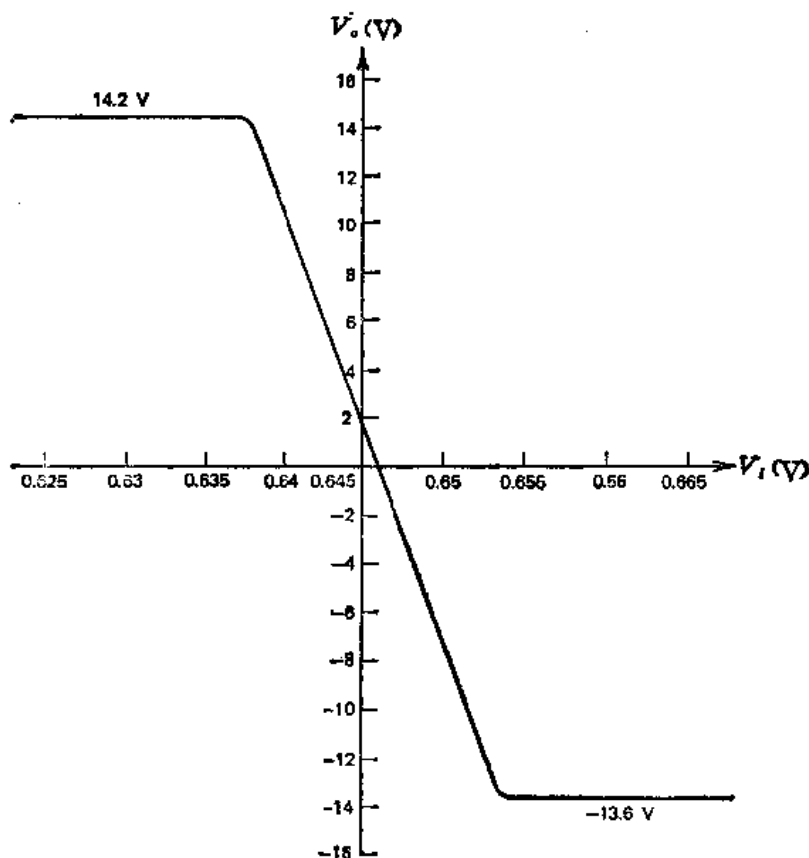


图 5.22 在 $V_{CC} = 15V$ 而且 $R_L = 1k\Omega$ 时,由计算机求出的图 5.21a 电路的转移特性曲线

$$V_o^+ = V_{CC} - V_{CE13A(sat)} - V_{be14} \quad (5.61)$$

它约比正电源低 0.8V, 可见 V_o^+ 系因驱动级而受限制。

在诸如图 5.21 所示的组态中, 对驱动级电路的功率要求应作适当考虑。对驱动级的基本要求是, 向输出级提供足够的驱动信号, 使它能向 R_L 供给所要求的功率。当 V_o 为负值时, Q_{23} 从 Q_{20} 基极吸取电流, 而且基本上不受限制。实际上, 必须对电路进行短路负载下的保护, 在短路负载下大的输入信号会使 Q_{23} 和 Q_{24} 通过的电流, 大到足以使管子烧毁。如前所述, 只要 Q_{17} 饱和便达到了负电压的最大值, 因而不再能驱动 Q_{23} 的基极变得更负。

当 V_o 为正值时(通过 V_i 变为负值而 V_i 变为正值而取得), Q_{23} 通过的电流减小, 而由电流源 Q_{13A} 向 Q_{14} 提供基极电流。由于可用于驱动 Q_{14} 的电流只有 0.22mA, 所以最大输出电流受到限制。当 V_1 、 V_2 和 V_o 越来越正时 Q_{14} 的电流随之增大, 而 Q_{13A} 的电流也越来越多地流到 Q_{14} 的基极。通过 Q_{14} 所能提供的最大输出电流为

$$I_o = \beta_{14} \times 0.22mA$$

如果 $\beta_{14} = 100$, 则最大输出电流为 22mA。因而驱动级就可以限制输出级所达到最大的正电流。然而, 只有 R_L 小到使 Q_{13A} 在电压摆幅为正时也不会饱和, 才能达到这个电流的水准。

在这一电路中, 驱动级的前置级是 Q_{17} , 如上所述, 只是当 Q_{17} 饱和时 V_o 才达到最大负电压。 Q_{17} 的偏置电流为 0.68mA, 它远远大于 Q_{23} 的基流, 因此对 Q_{17} 来说 Q_{23} 不过是很小的负载。所以, 可以将 Q_{23} 的基极电压 V_i 驱动到与每一种电源电压相差不超过

$V_{CE(\text{sat})}$ 的范围以内,而只使 Q_{17} 的集流作非常小的变化。

最后,对 741 型运放中的二极管 Q_{18} 和 Q_{19} 的工作原理作些探讨。它的实际电路在省略掉保护电路之后示于图 5.21b。可以看出,二极管 Q_{19} 仅通过不大的电流,它等于 Q_{18} 的基流加沟道电阻 R_{10} 的泄漏电流。因此, Q_{18} 通过电流源 Q_{13A} 偏流的大部分。采用这种方案有两种理由。第一、既能达到电压降等于两个基-射电压这一主要目的,同时又因为 Q_{18} 和 Q_{19} 有共同集电区所以可以置放在同一隔离区内。第二、由于 Q_{19} 仅通过小电流,故 Q_{18} 和 Q_{19} 所产生的跨接于 Q_{14} 和 Q_{20} 基极之间的电压,要比按图 5.21a 接法所造成的小。由于输出晶体管 Q_{14} 和 Q_{20} 的发射区面积通常要比标准管子大(典型地要大 4 倍以上),以便在导通大的输出电流时仍能保持高的 β_F , 所以这一点就显得重要。这样,在图 5.21a 的电路中, Q_{14} 和 Q_{20} 管的偏流大约为 Q_{18} 和 Q_{19} 管的 4 倍,因而将超过 741 型运放规定的标准。可是,如果使用图 5.21b 的电路,则尽管输出器件有很大的发射区面积,但仍能把 Q_{14} 和 Q_{20} 的偏置电流设计成同二极管的电流大小差不多。其主要原因在于,图 5.21b 中的 Q_{19} 偏置电流小,使它的基-射电压比图 5.21a 中同一器件的小,因而跨接于 Q_{14} 和 Q_{20} 基极之间的总偏压有所减小。

通过对图 5.21b 中 Q_{14} 和 Q_{20} 的偏流进行计算,可以定量地说明上述的结果。由图可得

$$V_{BE19} + V_{BE18} = V_{BE14} + |V_{BE20}|$$

因而

$$V_T \ln \frac{I_{C19}}{I_{S19}} + V_T \ln \frac{I_{C18}}{I_{S18}} = V_T \ln \frac{I_{C14}}{I_{S14}} + V_T \ln \left| \frac{I_{C20}}{I_{S20}} \right| \quad (5.62)$$

如果假定将电路偏置到使 $V_o = 0$, 而且还假定 $\beta_{14} \gg 1$ 及 $\beta_{20} \gg 1$, 则 $|I_{C14}| = |I_{C20}|$, 因而式(5.62)可化成

$$\frac{I_{C19} I_{C18}}{I_{S18} I_{S19}} = \frac{I_{C14}^2}{I_{S14} I_{S20}}$$

由上可得

$$I_{C14} = -I_{C20} = \sqrt{I_{C19} I_{C18}} \sqrt{\frac{I_{S14} I_{S20}}{I_{S18} I_{S19}}} \quad (5.63)$$

式(5.63)可以用以计算图 5.21b 这种类型电路中的输出偏流。需要指出,根据式(5.63)求出的输出级偏流将随 $\sqrt{I_{C19}}$ 而变化。在以上特定的例子中,如果 β_F 很大,则 Q_{19} 的集流近似地等于 R_{10} 中的电流,因而

$$I_{C19} \approx \frac{V_{BE18}}{R_{10}} \approx \frac{0.6}{40} \text{mA} = 15 \mu\text{A}$$

如果 Q_{14} 和 Q_{20} 中的基流忽略不计,则 Q_{18} 的集流为

$$I_{C18} \approx |I_{C13A}| - I_{C19} = (220 - 15) \mu\text{A} = 205 \mu\text{A}$$

为了从式(5.63)求出输出级偏流,需要知道各管的反向饱和电流值。它们的大小同具体使用的 IC 工艺方法有关,但其典型值为 $I_{S18} = I_{S19} = 2 \times 10^{-15} \text{A}$ 、 $I_{S14} = 4 I_{S18} = 8 \times 10^{-15} \text{A}$ 、 $I_{S20} = 4 \times 10^{-15} \text{A}$ 。将这些数据代入式(5.63),得 $I_{C14} = -I_{C20} = 0.16 \text{mA}$, 这同计算机求出的结果相当吻合。

例题 试求 $V_o = +10 \text{V}$ 时图 5.21a 输出级所有器件中的偏置电流。设 $V_{CC} = 15 \text{V}$, $R_L = 2 \text{k}\Omega$

而且 $\beta = 100$ 。

解 为了简化起见,假定所有器件面积相等而每一器件的集流可由下式决定:

$$|I_c| = 10^{-14} \exp \left| \frac{V_{be}}{V_T} \right| \quad (5.64)$$

假定输出电压为正值时,由 Q_{14} 提供负载电流,可得

$$I_{c14} = \frac{10}{2} = 5\text{mA}$$

代入式(5.64),可得

$$V_{be14} = 700\text{mV}$$

此外

$$I_{b14} = \frac{I_{c14}}{\beta_{14}} = \frac{5}{100} = 0.05\text{mA}$$

因此

$$I_{c19} \approx I_{c18} \approx -I_{c23} = 0.22 - 0.05 = 0.17\text{mA}$$

代入式(5.64),得

$$V_{be19} = V_{be18} = -V_{be23} = 613\text{mV}$$

因此

$$V_{be20} = -(V_{be19} + V_{be18} - V_{be14}) = -525\text{mV}$$

利用式(5.64),得

$$I_{c20} = -5.9\mu\text{A}$$

可见, Q_{20} 的集流就象预先估计的那样十分小。最后

$$I_{c17} = 0.68\text{mA} - \frac{I_{c13}}{\beta_{13}} = \left(0.68 - \frac{0.17}{100} \right) \text{mA} = 0.68\text{mA}$$

此外

$$V_2 = V_o - V_{be20} = 5 - 0.525 = 4.475\text{V}$$

以及

$$V_1 = V_2 - V_{be23} = 4.475 - 0.613 = 3.862\text{V}$$

5.5.4 全 nnp 管的 B 类输出级^[5,6]

在传递给负载的输出功率为几百毫瓦以下的数量级时,对于许多集成电路的用途,上述 B 类电路都是适用的。可是,如果需要输出功率的水准达到几瓦以上,则由于输出级中所用的衬底 pnp 管的电流容许量有限,所以这些电路便不适用。电流容许量之所以有限,是由于这些器件的发射区、基区以及集电区的掺杂水准,对 pnp 结构来说不是最佳的,因为在电路中 nnp 器件和 pnp 器件对掺杂的要求互相矛盾。

在 B 类组态的两半部分中均使用大功率 nnp 管的电路设计,示于图 5.23。在该电路中,当负半周时共射管 Q_1 传递功率给负载,而在正半周时则由射极跟随器 Q_2 传递功率。

为了说明这一电路的工作原理,先令 V_i 从静态值开始变负,于是 Q_1 截止因而 $I_{c1} = 0$ 。所以两个二极管 D_1 和 D_2 必定关断,故 Q_3 的全部集流都传递给 Q_2 的基极。因此,输出电压达到它的最大值 V_o^+ 。通常,这时候 Q_3 饱和,所以

$$V_o^+ = V_{CC} - V_{CE(sat)} - V_{be2} \quad (5.65)$$

故如 V_o 要能达到式(5.65)所给出的最大的正值,则管 Q_3 在这一极限条件下必定饱和,需

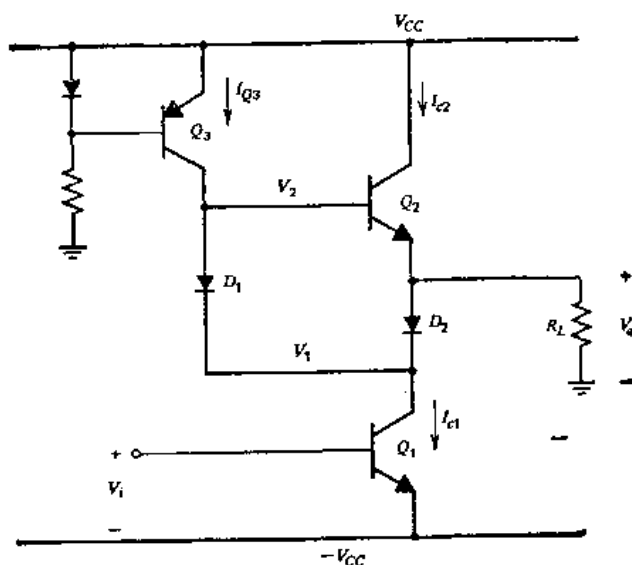


图 5.23 全 npn 管的 B 类输出级

要指出,电路中的 Q_2 是不可能饱和的,因为 Q_2 的集电极接到正电源上,而 Q_2 的基极电压无法超过正电源电压。 Q_3 饱和的条件是, Q_3 中标称的集电极偏置电流 I_{Q3} (在 Q_3 未饱和时)在 $V_o = V_o^+$ 时,必须大于 Q_2 的基流。所以,要求

$$I_{Q3} > I_{b2} \quad (5.66)$$

现在,由于在正 V_o 时,系由 Q_2 向 R_L 提供电流,故

$$V_o^+ = -I_{c2}R = (\beta_2 + 1)I_{b2}R_L \quad (5.67)$$

将式(5.67)和(5.65)代入式(5.66),便可得出对 Q_3 偏置电流的要求为

$$I_{Q3} > \frac{V_{CC} - V_{CE(sat)} - V_{be2}}{(\beta + 1)R_L} \quad (5.68)$$

式(5.68)也可用于图 5.21a 的电路。该式可给出,为了使 V_o 摆动到接近于正电源电压,对 I_{Q3} 、 β_2 及 R_L 所提出的要求。如果 I_{Q3} 小于式(5.68)所给出的值,则 V_o 在小于式(5.65)所给的正值时就开始被限幅,而 Q_3 再也不会饱和。

现在,令 V_i 变为正,使 Q_1 导通并通过有限的 I_{e1} 。由于 Q_2 的基极比发射极正,故二极管 D_1 比 D_2 更容易导通,所以 D_2 关断而跨接于它的结上的电压为零伏。电流 I_{e1} 将经由 D_1 流过并取自 Q_3 , 而 Q_3 则假定是饱和的。当 I_{e1} 逐渐增大时,管 Q_3 终将脱离饱和,因而 Q_2 基极电压 V_2 将跌落。由于 Q_2 起射极跟随器作用,故 V_o 将跟随 V_2 跌落。这就是正半周的情况,这时 Q_1 作为驱动级而 Q_2 作为输出器件。

当 V_o 减小到 0V 时,不再有负载电流因而 $I_{c2} = 0$ 。与此相应, $I_{e1} = I_{c3}$, 而且 Q_3 的全部偏流都通过 D_1 流到 Q_1 。如果 I_{e1} 进一步增大,则 V_o 仍保持 0V 不变而 V_2 也降低到 0V。这意味着 V_1 成为负值,其大小等于 D_1 的二极管管压降,因而功率二极管 D_2 导通。由于 D_1 的电流基本上由 Q_3 决定而固定不变,因而进一步增加 I_{e1} 会引起电流流经 D_2 , 所以在负半周时 Q_1 作为输出器件,并通过 D_2 向 R_L 馈电。当 Q_1 饱和时,负电压达到最大值,即

$$V_o^- = -V_{CC} + V_{CE(sat)} + V_{d2} \quad (5.69)$$

式中 V_{d2} 为跨于 D_2 上的正向电压降。

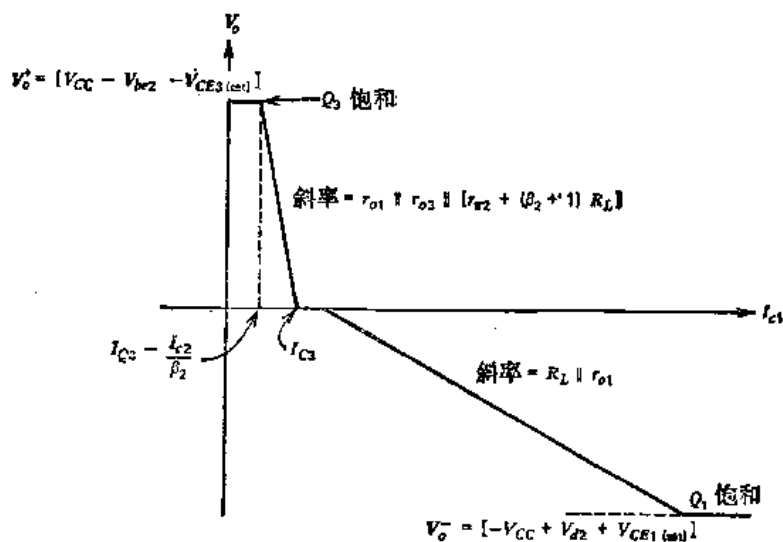


图 5.24 图 5.23 电路从 I_{c1} 到 V_o 的转移特性

上述过程的结果,使转移特性严重地非线性,如图 5.24 所示,为了方便起见图中将 V_o 画成 I_{c1} 的函数。当 V_o 为正时,电流 I_{c1} 馈入 Q_2 的基极,所以小信号增益为

$$\frac{\Delta V_o}{\Delta I_{c1}} \approx \frac{\Delta V_2}{\Delta I_{c2}} = r_{o1} \parallel r_{o3} \parallel [r_{\pi 2} + (\beta_2 + 1)R_L]$$

在这里,假定 D_1 的阻抗可以忽略。这样, Q_2 基极的阻抗就等于 Q_1 的输出电阻、 Q_2 的输出电阻同射极跟随器 Q_2 的输入电阻的并联。

当图 5.23 的 V_o 为负时, I_{c1} 直接馈入 R_L , 所以小信号增益为

$$\frac{\Delta V_o}{\Delta I_{c1}} \approx r_{o1} \parallel R_L$$

在这里,假定 D_2 的阻抗可以忽略。

需要指出,图 5.24 中的死区很小,在死区中二极管 D_2 导通。通过在 D_1 上再串接一

图 5.25 791 型高功率运放的芯片照片

个二极管可以消除死区。实际上,必须围绕这一电路使用负反馈以便使转移特性线性化,负反馈可减轻任何交叉效应。电路从 V_i 到 V_o 的转移特性,其非线性更为严重,因为它还包含 Q_1 的指数型非线性。

在制造图 5.23 的集成电路中,器件 Q_1 和 Q_2 是一样的大功率晶体管,在高效率时(传递几瓦以上功率时)它们将占用整个芯片面积的 50%。二极管 D_2 是大功率二极管,因而也要占用相当大的面积。这些特点可在图 5.25 上看到,它是 791 型大功率运放的芯片照片。这一电路的功耗达 10W 而且可以给 8Ω 的负载传递 15W 的输出功率。在芯片的右侧可以看到输出级的大功率管。

最后需要指出,前面推导出来的关于互补的 B 类输出级的功率和效率的结果,同样适用于全 nnp 管的 B 类输出级,只要 D_2 的压降在允许范围内。因此,理想的最大效率为 79%。

5.5.5 准互补输出级^[7]

上述全 nnp 管输出级是解决衬底 pnp 管功率容许能力有限这一问题的一种方法。另一种解决方法是用图 5.26 所示的电路,它使用由横向 pnp 管 Q_3 和高功率 nnp 管 Q_4 组成的复合 pnp 管。这种电路称为准互补输出级。

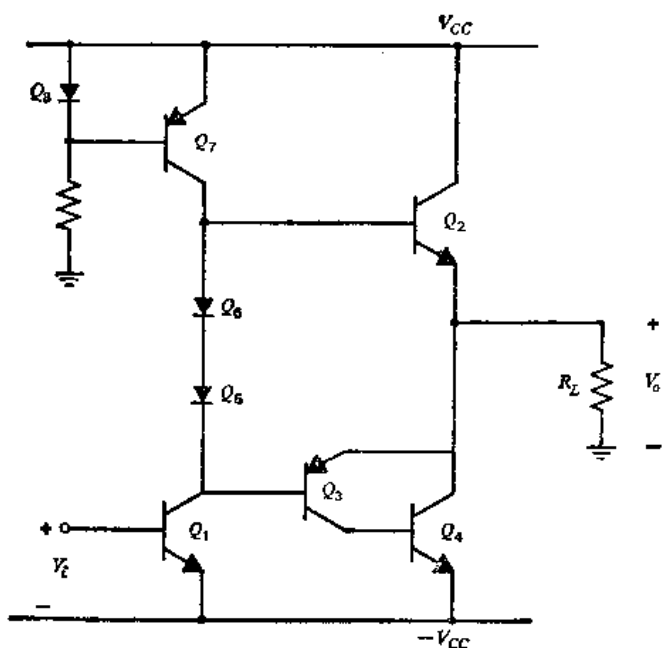


图 5.26 准互补 B 类输出级

图 5.26 电路的工作原理几乎和图 5.21 电路的一样。 $Q_3 - Q_4$ 对等效于一个 pnp 管,如图 5.27 所示,而 Q_3 的集流

$$I_{C3} = -I_s \exp\left(-\frac{V_{BE}}{V_T}\right) \quad (5.70)$$

复合管的集流 I_c 就是 Q_4 的射流,它可表示成

$$I_c = (\beta_4 + 1)I_{C3} = -(\beta_4 + 1)I_s \exp\left(-\frac{V_{BE}}{V_T}\right) \quad (5.71)$$

图 5.26 组态的主要问题是, 由 Q_3 和 Q_4 形成的局部反馈回路存在着潜在的不稳定性, 特别是放大器具有容性负载情况时。这些问题将在第九章中讨论。

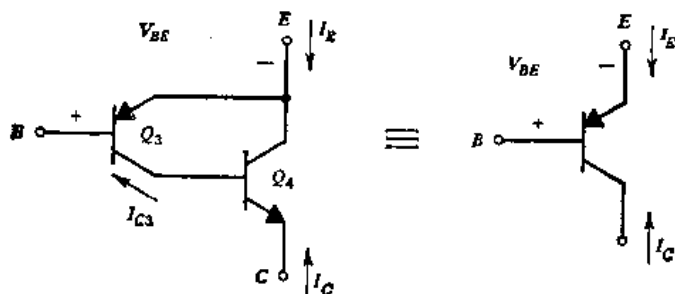


图 5.27 复合管同一个 pnp 管的等效图

5.5.6 过载保护

当 V_i 为大的正值时, 输出级得到最大的正向驱动。如果 $R_L = 0$, 则 V_o 为零伏因而图 5.28 中 V_a 等于 V_{bc14} 。因此, 当 V_i 为正值时, Q_{13} 、 Q_{18} 和 Q_{19} 都将截止而 Q_{13A} 的全部电流都馈给 Q_{14} 。如果 Q_{14} 为高 β 器件, 则输出电流可以大到足以烧坏管子。因为

$$I_{c14} = \beta_{14} |I_{C13A}| \quad (5.72)$$

如果

$$\beta_{14} = 500$$

则

$$I_{C4} = 500 \times 0.22 = 110\text{mA}$$

如果 $V_{CC} = 15V$ ，则这样的电流水准使 Q_{14} 的功耗为

$$P_{cl4} = V_{ce} I_c = 15 \times 110 \text{ mW} = 1.65 \text{ W}$$

这足以烧坏器件。因此,必须对短路时的电流进行限制。在正 V_o 时,利用 R_6 和 Q_5 便可达到这一目的。

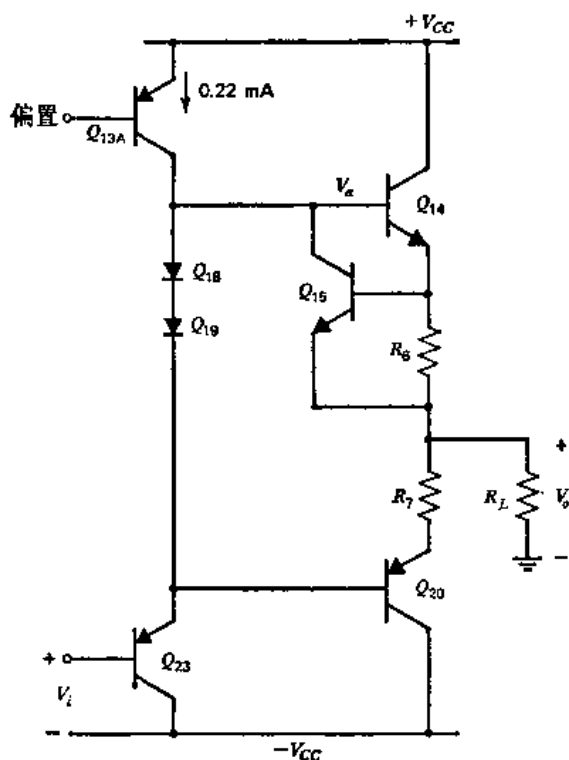


图 5.28 用以说明局部短路保护的 741 型运放的电路

利用约 25Ω 的电阻 R_6 作为输出电流的传感器,使短路保护电路工作。通过 Q_{15} 的基-射电压来感受跨接在 R_6 上的电压变化, Q_{15} 在正常时截止。当流经 R_6 的电流达到约 20mA (保证安全工作的最大电流水准)时, Q_{15} 开始通过相当大的电流,故使 Q_{14} 基极旁

路而不能接受进一步的驱动。因而，驱动电流将无害地流过输出端而不被 Q_{14} 放大 β 倍。

通过计算驱动短路负载时 Q_{14} 的转移特性，可以看出这一电路的作用。根据图 5.29，可得

$$I_i = I_{b14} + I_{c15} \quad (5.73)$$

$$I_{c15} = I_{s15} \exp \frac{V_{be15}}{V_T} \quad (5.74)$$

同时

$$V_{be15} \approx I_{c14} R \quad (5.75)$$

根据式(5.73)

$$I_{b14} = I_i - I_{c15}$$

但

$$I_{c14} = \beta_{14} I_{b14} = \beta_{14} (I_i - I_{c15}) \quad (5.76)$$

将式(5.74)和(5.75)代入式(5.76)，得

$$I_{c14} + \beta_{14} I_{s15} \exp \frac{I_{c14} R}{V_T} = \beta_{14} I_i \quad (5.77)$$

式(5.77)左边第二项是由于 Q_{15} 而造成的，如果它可以忽略，则 $I_{c14} = \beta_{14} I_i$ ，同所希望的一样。该级的转移特性可以根据式(5.77)画出，当 $\beta_{14} = 500$ 、 $I_{s15} \approx 10^{-4} \text{A}$ 而且 $R = 25 \Omega$ 时，如图 5.30 所示。当最大驱动为 $I_i = 0.22 \text{mA}$ 时， I_{c14} 的值被有效地限制在 24mA 。当 I_{c14} 低于 20mA 时， Q_{15} 对电路的工作影响很小。

通过传感跨接于 R_7 上的电压以及使基极驱动从前置级之一旁路掉，同样可以对图 5.28 电路在负输出电压时实行保护。

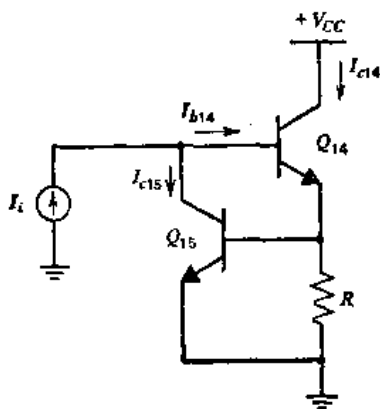


图 5.29 为了计算 $R_L = 0$ 时 Q_{15} 对 Q_{14} 转移特性的影响而使用的等效电路

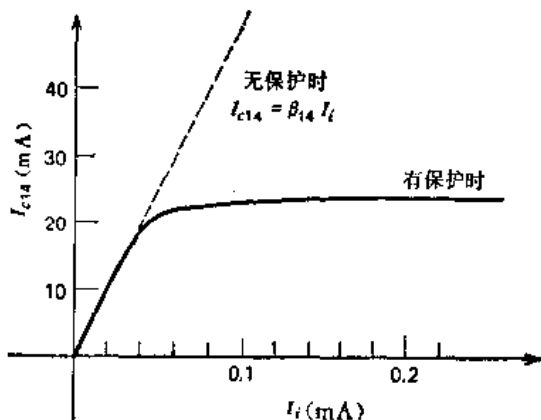


图 5.30 有以及没有保护晶体管 Q_{15} ($\beta_{14} = 500$) 时，图 5.29 电路的转移特性

习 题

5.1 设图 5.1 所示的电路， $V_{CC} = 15 \text{V}$ 、 $R_1 = R_2 = 0$ 、 $R_3 = 5 \text{k}\Omega$ 、 $R_L = 2 \text{k}\Omega$ 、 $V_{CE(sat)} = 0.2 \text{V}$ 而且 $V_{BE(on)} = 0.7 \text{V}$ 。所有器件的面积相等。

- 试绘制从 V_i 到 V_o 的转移特性。
- 如 $R_L = 10 \text{k}\Omega$ ，试重做习题 (a)。

(c) 如果在以上题 (a)、(b) 中, 于 V_i 处施加幅值(零-峰值)为 10V 的正弦输入电压, 试画出 V_o 的波形。

5.2 (a) 试针对习题 5.1 的电路, 在 I_c-V_{ce} 平面上画出 $R_L = 2\text{k}\Omega$ 和 $R_L = 10\text{k}\Omega$ 时的负载线。

(b) 试求习题 (a) 中在出现限幅前, 能够传递给 R_L (两种阻值均要) 的最大的平均正弦输出功率, 并绘出相应的 I_{c1} 、 V_{ce1} 和 P_{c1} 的波形。

(c) 试求习题(b)中各种 R_L 值时的电路效率, Q_1 和 R_1 中的功耗忽略不计。

(d) 试选定使该电路具有最大效率的 R_L , 并求正弦信号时相应的平均输出功率。

5.3 (a) 证明任一负载线同某一功率双曲线相切时, 其切点位于负载线中点。

(b) 试求 $R_L = 2\text{k}\Omega$ 和 $R_L = 10\text{k}\Omega$ 时, 习题 5.1 电路中 Q_1 的可能最大瞬时功耗。

(c) 试求 $R_L = 2\text{k}\Omega$ 和 $R_L = 10\text{k}\Omega$ 时, 习题 5.1 电路中 Q_1 的平均功耗。设 V_o 为正弦波, 其幅值等于出现限幅前所能达到的最大值。

5.4 设习题 5.1 中 Q_1 的 $\beta_F = 100$ 而且 V_o 为正弦波, 其幅值等于出现限幅前所能达到的最大值, 试求由 Q_1 的驱动级传递给 Q_1 的平均信号功率。如 $R_L = 10\text{k}\Omega$ 重新计算本题。然后, 计算电路的功率增益。

5.5 试在静态工作点以及在 $R_L = 2\text{k}\Omega$ 、峰值正弦输出为 1V 的信号摆幅达到上、下限, 计算习题 5.1 电路转移特性的增量斜率。

5.6 (a) 对习题 5.1 电路, 绘制 $R_L = 0$ 和 $R_L = \infty$ 时在 I_c-V_{ce} 平面中的负载线。所用的 I_c 座标刻度, 从 0 至 30mA , 再画出 $P_c = 0.1\text{W}$ 、 0.2W 和 0.3W 时的等功率双曲线。并问在 R_L 为以上数值时, Q_1 可能的最大瞬时功耗为多大? 设驱动级能够给 Q_1 提供的最大基极电流为 0.3mA 而 Q_1 的 $\beta_F = 100$ 。

(b) 如果 Q_1 的最大许用瞬时功耗为 0.2W , 试求 R_L 的最小许用值(用图解法最为容易)。

5.7 设图 5.8 所示的共射级, $I_Q = 1\text{mA}$ 、 $R_L = 3\text{k}\Omega$ 、 $V_{CE(\text{sat})} = 0.1\text{V}$ 、 $V_{CC} = 5\text{V}$ 而且 $I_S = 10^{-15}\text{A}$ 。

(a) 试画出从 V_i 到 V_o 的转移特性。如果 $I_Q = 2\text{mA}$, 重做本题。

(b) 试求出现限幅前能够传递给 R_L 的最大平均输出功率, 并求相应的电路效率和 Q_1 中的平均功耗。

(c) 试求施加大的输入信号时 Q_1 的最大瞬时功耗。

5.8 试求峰值正弦输出电压为 0.5V 和 1V 时, 习题 5.7 电路输出电压中的二次和三次谐波失真。

5.9 设图 5.11 的电路具有 $V_{CC} = 15\text{V}$ 、 $R_L = 2\text{k}\Omega$ 、 $V_{BE(\text{on})} = 0.6\text{V}$ 以及 $V_{CE(\text{sat})} = 0.2\text{V}$ 。

(a) 试绘制从 V_i 到 V_o 的转移特性, 假定在 $V_{be} = V_{BE(\text{on})}$ 时管子突然导通。

(b) 试在正弦输入电压的幅值分别为 1V 、 10V 和 20V 下, 绘制出输出电压波形和每一器件的集流波形。

5.10 在图 5.14 的电路中, $V_{CC} = 12\text{V}$ 、 $I_Q = 0.1\text{mA}$ 、 $R_L = 1\text{k}\Omega$ 而且所有的器件 $I_S = 10^{-15}\text{A}$ 、 $\beta = 150$ 。试计算为了使 $V_o = 0$ 、 $\pm 5\text{V}$ 以及 $\pm 10\text{V}$ 时所应加的 V_i 值、以及每一器件中的电流。然后绘制从 $V_o = 10\text{V}$ 至 $V_o = -10\text{V}$ 的转移特性。

5.11 对于图 5.11 的电路, 设 $V_{CC} = 12\text{V}$ 、 $R_L = 1\text{k}\Omega$ 而且 $V_{CE(\text{sat})} = 0.2\text{V}$, 并假定具有足够的正弦输入电压, 可以使 V_i 驱动 V_o 达到限幅前的最大值。试计算出现限幅前能够传递给 R_L 的最大平均功率、相应的效率以及器件的最大瞬时功耗。交叉失真可忽略。

5.12 试计算并绘制习题 5.11 电路中的器件 Q_1 在一个周期中的 I_{c1} 、 V_{ce1} 和 P_{c1} 的波形, 做题时输出电压幅值(零-峰值)分别使用 11.5V 、 6V 和 3V 。交叉失真可忽略并假定信号为正弦波。

5.13 设图 5.19 的输出级具有 $V_{CC} = 15\text{V}$ 而且所有的器件均为 $V_{CE(\text{sat})} = 0.2\text{V}$ 、 $V_{BE(\text{on})} = 0.7\text{V}$ 、以及 $\beta_F = 50$ 。

(a) 试求 $R_L = 10\text{k}\Omega$ 和 $R_L = 2\text{k}\Omega$ 时, V_o 正的和负的最大值。

5.14 设图 5.21a 的输出级具有 $V_{CC} = 15\text{V}$ 、 $\beta_F(pnp) = 50$ 、 $\beta_F(npn) = 200$ 而且所有器件的 $V_{BE(on)} = 0.7\text{V}$ 、 $V_{CE(sat)} = 0.2\text{V}$ 、 $I_S = 10^{-14}\text{A}$ ，并假定 Q_{13A} 中的集流为 0.2mA 。

(a) 试计算 $R_L = 10\text{k}\Omega$ 、 $R_L = 1\text{k}\Omega$ 以及 $R_L = 200\Omega$ 时, V_o 正的和负的最大值。

(b) 试计算出现限幅前能够传递给 $R_L = 1\text{k}\Omega$ 的最大平均功率以及相应的电路效率(仅限于输出器件), 并计算每一输出器件的峰值瞬时功耗, 假定信号为正弦波。

5.15 (a) 如果每一器件的瞬时功耗必须小于 100mW , 试计算习题 5.14 电路能够传递给负载 R_L 的可能最大平均功率。并求出相应的 R_L 值和电路的效率 (仅限于输出器件)。假定信号为正弦波。

(b) 如果每一器件的最大瞬态功耗为 200mW, 试重新计算题 (a).

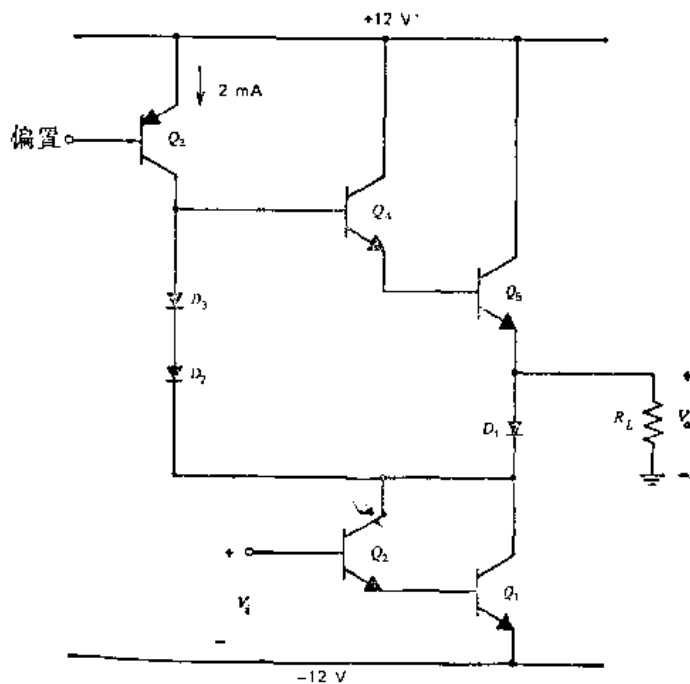
5.16 对于习题 5.14 的电路,试计算 $V_o = -10\text{V}$ 、 $R_L = 1\text{k}\Omega$ 时 Q_{11} 、 Q_{10} 、 Q_{19} 、 Q_{18} 和 Q_{14} 的偏流。对于所有器件,均使用 $I_S = 10^{-14}\text{A}$ 。

5.17 一个全 *npn* 管的 Darlington 输出级示于图 5.31。所有器件均为 $V_{BE(ON)} = 0.7\text{V}$ 、 $V_{CE(sat)} = 0.2\text{V}$ 、 $\beta_F = 100$ 。Q₃ 的集流为 2mA 。

(a) 如果 $R_L = 8\Omega$, 试计算 V_o 正的和负的最大值.

(b) 试计算 $V_o = 0V$ 时电路的功耗。

(c) 试计算出出现限幅前能够传递给 $R_L = 8\Omega$ 的最大平均功率, 以及整个电路的相应效率, 并计算每一输出管的最大瞬时功耗。假定围绕电路使用反馈, 以便使 v_o 接近于正弦波。

图 5.31 全 $n\text{pn}$ 管的 Darlington 输出级

5.18 设图 5.26 电路具有 $V_{CC} = 15\text{V}$ 、 $\beta_F(pnp) = 30$ 、 $\beta_F(npn) = 150$ 、 $I_S(npn) = 10^{-14}\text{A}$ 、 $I_S(pnp) = 10^{-15}\text{A}$ ，而且所有的器件 $V_{BE(on)} = 0.7\text{V}$ 、 $V_{CE(sat)} = 0.2\text{V}$ ，并假定 Q_1 和 Q_2 为 nnp 管，而且 Q_2 的集流为 0.15mA 。

(a) 试计算 $R_L = 1k\Omega$ 时, V_o 正的和负的最大值。

(b) 试计算 $V_s = 0V$ 时, Q_1 至 Q_7 的静态电流.

(c) 试计算如果任一器件最大瞬时功耗为 100mW 时,能够传递给 R_L 的最大平均输出功率(正弦波),并计算相应的 R_L 值和 Q , 及 Q_d 的峰值电流。

参 考 文 献

- [1] E. M. Cherry and D. E. Hooper. *Amplifying Devices and Low-Pass Amplifier Design*. Wiley, New York, 1968, Chapter 9.
- [2] E. M. Cherry and D. E. Hooper. *Op. cit.*, Ch. 16.
- [3] J. Millman and C. C. Halkias. *Integrated Electronics*. McGraw-Hill, New York, 1972, Chapter 18.
- [4] A. B. Grebene. *Analog Integrated Circuit Design*. Van Nostrand Reinhold, New York, 1972, Chapter 5—6.
- [5] T. M. Frederiksen and J. E. Solomon. "A High-Performance 3-Watt Monolithic Class-B Power Amplifier," *IEEE J. Solid-State Circuits*, Vol. SC-3, pp. 152—160, June 1968.
- [6] P. R. Gray. "A 15-W Monolithic Power Operational Amplifier," *IEEE J. Solid-State Circuits*, Vol. SC-7, pp. 474—480, December 1972.
- [7] E. L. Long and T. M. Frederiksen. "High-Gain 15-W Monolithic Power Amplifier with Internal Fault Protection," *IEEE J. Solid-State Circuits*, Vol. SC-6, pp. 35—44, February 1971.

第六章 运算放大器

在前面三章中,已经研究了模拟集成电路中采用的最重要的各种单元电路。大部分模拟集成电路主要由这些基本电路按某种方式连接而成,以完成所要求的功能。虽然,各种各样的为标准及特殊用途而定做的模拟集成电路几乎是不可胜数的,但有些标准电路恐怕仍然在各种类型系统中得到最广泛的使用。这样的电路有:运算放大器、稳压器、相位锁定回路、和模-数(A/D)、数-模(D/A)变换器等。本章将讨论单片运算放大器,一方面作为前面所介绍的单元电路的应用举例,另一方面也作为这一类重要模拟电路的设计和应用入门。相位锁定回路将在第十章中讨论,而稳压器电路将在第八章中讨论。A/D和D/A变换器的设计并未单列成章,但它同全书所介绍的各种电路技巧都有关系。

一个理想的运算放大器(运放),是一个增益无限大、输入电阻无限大、输出电阻等于零的差模输入、单端输出的放大器。表示概念的简图示于图6.1。尽管实际的运放并未具有上述的理想特性,但它们的性能常常是足够好的,在大多数的用途中电路的特性同理想运放非常接近。

在发明集成电路工艺之前,运放是比较昂贵的电路,主要作为模拟运算用。1960年开始出现的集成电路工艺,使这类电路的价格降低大约二个数量级,结果使运放广泛地用于所有类型的系统设计之中。

在本章中,首先探讨运算放大器的一些用途,以便说明它们在模拟电路和系统设计中多种多样的应用。然后,以通用的741型集成运算放大器作为分析例子,来讨论该电路性能与理想的有何差别。最后,讨论为改善集成运放低频性能各项指标而需在设计上考虑的问题。至于运算放大器的高频性能和暂态响应,则留待第七章和第九章中再作讨论。

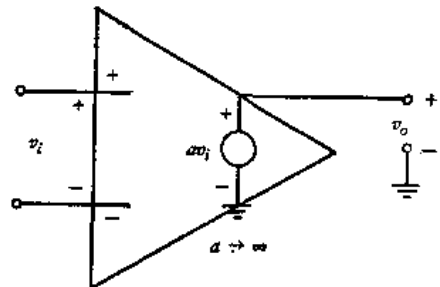


图 6.1 理想运算放大器

6.1 运算放大器的应用

基本的反馈概念 实际上,所有运算放大器的应用都依赖于反馈的原理。关于反馈放大器这一论题将在第八章中详尽讨论;现在只讨论为了了解运算放大器电路而必需的一些基本概念。一个概括化的反馈放大器示于图6.2。标有 a 的方块称为正向或基本放大器,而标有 f 的方块称为反馈网络。不存在反馈网络时的基本放大器增益,称为放大器的开环增益 a 。反馈网络的功能在于,接收输出信号 S_o 并产生反馈信号 S_{fb} , S_{fb} 等于 fS_o ,而 f 通常小于1。这一反馈信号抵消掉输入信号 S_i 一部分,剩下的差值 S_e 加在基本放大器上。存在反馈网络时的系统增益称为闭环增益。对于基本放大器,存在

$$S_o = aS_e = a(S_i - S_{fb}) = a(S_i - fS_o) \quad (6.1)$$

因此

$$\frac{S_o}{S_i} = \frac{a}{1 + af} \quad (6.2a)$$

需要指出,当 a 和 f 的乘积,即所谓回路增益 T 远大于 1 时,闭环增益便非常接近于

$$\lim_{af \rightarrow \infty} \frac{a}{1 + af} = \frac{1}{f} \quad (6.2b)$$

由于反馈网络系由无源元件组成,所以能够以任意的精确程度取得 f 值,因此,无论开环

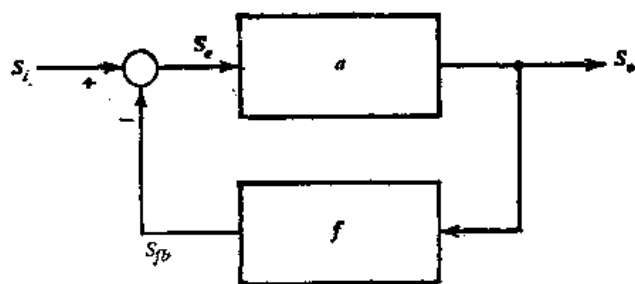


图 6.2 说明概念的反馈放大器

增益 a 作任何变化,都将建立起等于 $1/f$ 的增益。闭环性能同有源放大器参数无关,是运算放大器在各种模拟电路中作为有源元件而得到广泛应用的根本原因。

对于图 6.2 所示的电路,当 a 和 f 符号相同时,反馈信号倾向于减小 S_e 值,使它小于开环时的 S_i 。这就是所谓负反馈,也是本章中所实际感到兴趣的问题。

现在,应用这些简要的反馈概念,来讨论一些常用的运算放大器组态。由于这些电路简单,因此最适合于直接应用基尔霍夫 (Kirchoff) 定律进行分析,而不是当作反馈放大器考虑。在第八章和第九章中,讨论较复杂的反馈组态,这时利用反馈概念作为分析的工具更为有用。

反相放大器 反相放大器接法如图 6.3^[1,2,3] 所示,假定运放的输入电阻等于无限大,而输出电阻等于零。将节点 x 处的电流相加,可得

$$\frac{V_i - V_x}{R_1} + \frac{V_o - V_x}{R_2} = 0 \quad (6.3a)$$

或

$$\frac{V_i}{R_1} + \frac{V_o}{R_2} = V_x \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \quad (6.3b)$$

可是,如果开环电压增益等于 a , 则

$$V_x = \frac{-V_o}{a} \quad (6.4)$$

联立式(6.3b)和(6.4),得

$$\frac{V_o}{V_i} = -\frac{R_2}{R_1} \left[\frac{1}{1 + \frac{1}{a} \left(1 + \frac{R_2}{R_1} \right)} \right] \quad (6.5)$$

如果运放的增益足够大,即

$$a \left(\frac{R_1}{R_1 + R_2} \right) \gg 1 \quad (6.6a)$$

则闭环的增益

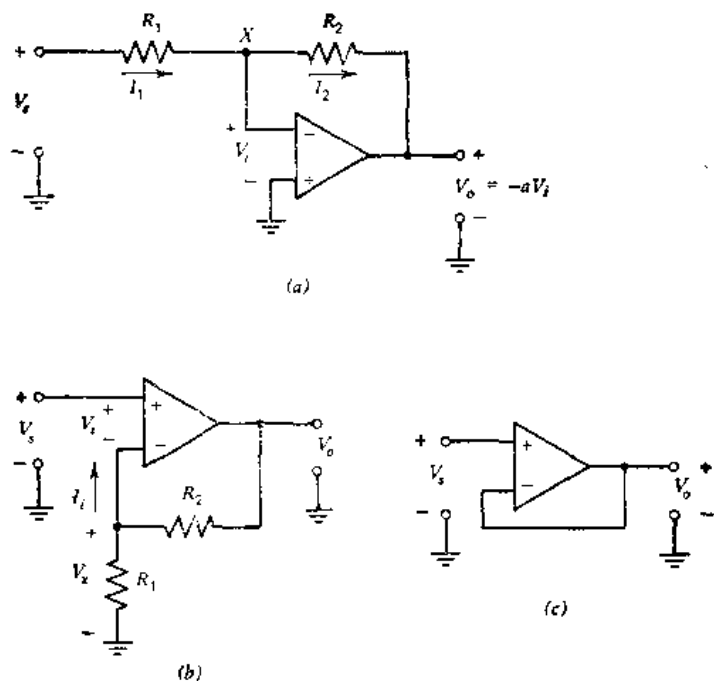


图 6.3 (a) 反相放大器组态; (b) 同相放大器组态; (c) 电压跟随器组态

$$\frac{V_o}{V_s} \approx -\frac{R_2}{R_1} \quad (6.6b)$$

需要指出, 闭环增益仅与外部的无源元件 R_1 和 R_2 有关。由于可以用任意精度选择电阻, 所以不管有源器件(运放)的参数如何变化, 都可以获得高度精确的闭环性能。例如, 如果运放的增益从 5×10^4 变化到 10^5 , 则几乎看不到这种增益增大一倍对闭环性能的影响。

例题 设 $R_1 = 1\text{k}\Omega$, $R_2 = 10\text{k}\Omega$, 试求 $a = 10^4$ 及 $a = 10^5$ 时图 6.3a 电路的增益。

解 根据式(6.5),

$$\frac{V_o}{V_s} = A = -\frac{R_2}{R_1} \left[\frac{1}{1 + \frac{1}{a} \left(1 + \frac{R_2}{R_1} \right)} \right]$$

对于 $a = 10^4$, 得

$$A = -10 \left(\frac{1}{1 + \frac{11}{10^4}} \right) = -9.9890$$

对于 $a = 10^5$, 得

$$A = -10 \left(\frac{1}{1 + \frac{11}{10^5}} \right) = -9.99890$$

运算放大器的高增益, 使得可以利用相加点约束^[1]来分析象图 6.3a 这样的电路。如果运放接成负反馈电路, 而且运放的增益非常大, 则由于

$$V_i = -\frac{V_o}{a} \quad (6.7)$$

所以输出电压为有限值时, 输入电压必定趋近于零。因此, 人们可以近似地利用上述假定, 即运放的输入电压被驱动到零, 来分析这类电路。这种做法隐含着一个假定, 即反馈是负的而且当式(6.7)成立时电路有一稳定的工作点。

$V_i = 0$ 这一假定便称为相加点约束。如果 $V_i = 0$, 则没有电压跨接在运放的输入电阻上, 因此第二个约束就是, 没有电流流进运放的输入端子。利用相加点的概念, 可以更直观地理解图 6.3a 反相放大器组态的工作。由于反相输入端子被迫等于地电位, 所以可以通过电阻 R_1 除以电压 V_i , 求出输出电流等于 V_i/R_1 。但是, 这一电流无法进入运放, 所以它只能流经 R_2 , 并造成跨接于 R_2 上的电压 $V_i R_2/R_1$ 。需要指出, 由于运放的输入端子等于地电位, 所以通过 V_i 视入的整个电路的输入电阻便等于 R_1 。因为通过负反馈迫使放大器的反相输入端等于地电位, 所以有时称该点为“虚地”点。

同相放大器 同相电路示于图 6.3b^[1,2,3]。利用相加点约束 $I_i = 0$, 可得

$$V_x = V_o \left(\frac{R_1}{R_1 + R_2} \right) \quad (6.8)$$

再利用 $V_i = 0$, 可得 $V_i = V_x$ 。代入式(6.8), 可得

$$V_o = V_i \left(1 + \frac{R_2}{R_1} \right) \quad (6.9)$$

同反相放大器相反, 由于所用的反馈类型, 电路呈现非常高的输入电阻(见第八章)。还应该指出, 和反相接法不一样, 同相接法使运算放大器的共模输入电压等于 V_i 。这种接法的一种重要变态, 就是当 $R_2 = 0$ 、 $R_1 = \infty$ 时它成为一个电压跟随器, 使电压增益等于 1。这样的电路示于图 6.3c。

差分放大器 差分放大器用于放大两个电压之间的差值。这种电路示于图 6.4^[1,2]。

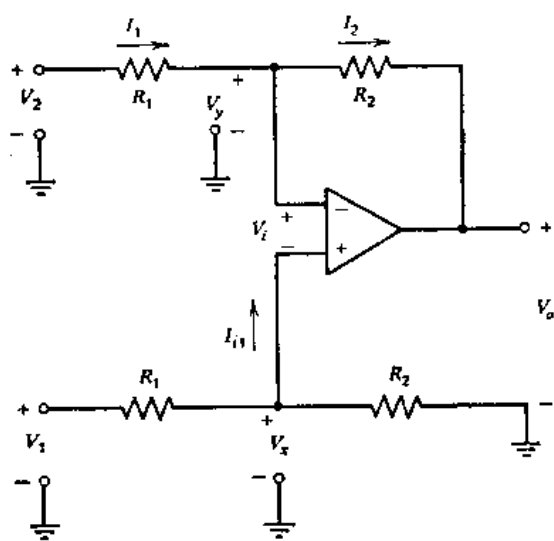


图 6.4 差分放大器组态

对于这样的电路, 由于 $I_{ii} = 0$, 所以电阻 R_1 和 R_2 形成一个分压器。因而可以根据下式求出电压 V_x :

$$V_x = V_1 \left(\frac{R_2}{R_1 + R_2} \right) \quad (6.10)$$

由于这一电路 $V_i = 0$ (相加点约束之一), 故得 $V_x = V_y$ 。因此, 电流 I_1 为

$$I_1 = \left(\frac{V_2 - V_x}{R_1} \right) = I_2 \quad (6.11)$$

通过下式可求出输出电压:

$$V_o = V_y - I_2 R_2 \quad (6.12)$$

将式(6.10)和(6.11)代入式(6.12), 并利用 $V_y = V_x$, 可得

$$V_o = V_1 \frac{R_2}{R_1 + R_2} - \left[\frac{V_2 - V_1 \left(\frac{R_2}{R_1 + R_2} \right)}{R_1} \right] R_2 \quad (6.13)$$

整理后得

$$V_o = \frac{R_2}{R_1} [V_1 - V_2] \quad (6.14)$$

因此, 该电路放大差模电压 $(V_1 - V_2)$ 。

通常需要差分放大器来检测并放大两个相当大的电压之间微小的差值, 一个典型的用途就是测量 Wheatstone 电桥两臂之间的差模电压。需要指出, 和同相放大器时一样, 图

6.4 运放承受一个共模输入, 在 $R_2 \gg R_1$ 时它几乎等于施加在输入端子上的共模电压。

非线性模拟运算 通过在反馈网络中含有非线性元件, 运算放大器就能用以对一个或更多个模拟信号进行非线性运算。示于图 6.5 的对数放大器, 就是这类用途的一个例子。在测量系统中对数放大器得到广泛的应用, 这时必须检测并记录动态范围非常宽的

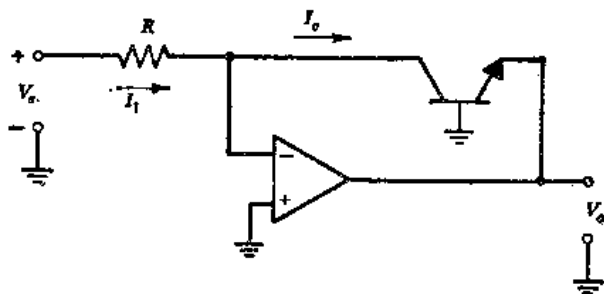


图 6.5 对数放大器组态

各种信号。通过应用相加点约束的概念, 同样可以说明该电路的工作原理。因为运放的输入电压必定等于零, 所以可以通过电阻 R 除以输入电压 V_i 得到输入电流, 而且同样大小的电流必定流入晶体管的集电极。因此, 电路迫使晶体管的集流同输入电压成正比。由于处于正向作用区的双极型晶体管的基-射电压同集流成对数关系, 同时由于晶体管的基-射电压正好就是输出电压, 因此便可构成对数的转移特性。通过方程

$$I_1 = \frac{V_i}{R} = I_c = I_s \left(\exp \frac{V_{be}}{V_T} - 1 \right) \quad (6.15)$$

以及

$$V_o = -V_{be} \quad (6.16)$$

可得

$$V_o = -V_T \ln \frac{V_i}{I_s R} \quad (6.17)$$

对数放大器仅仅是多种多样运放用途中的一个例子, 在这些用途中利用一个非线性反馈元件以获得非线性的转移特性。例如, 可以利用两个对数放大器以得到两个不同信号的对数, 将这两个电压相加, 并利用一个二极管来代替反相放大器中的 R_1 , 可以对和值作指数函数的运算。这样便构成一个模拟乘法器, 它将在第十章中详细讨论。其他的非线性运算, 诸如限幅、整流、峰值检测、平方、开方、乘方以及除法等, 从原理上看都可以用类似的方法完成。

积分器、微分器 图 6.6 所示的积分器和微分器电路, 是利用反馈网络中含有电抗性

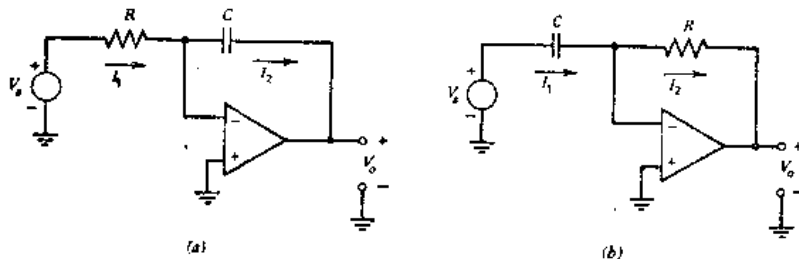


图 6.6 (a) 积分器组态; (b) 微分器组态

元件的运放, 来实现所要求的频率响应或时域响应^[1,2]。在积分器中, 利用电阻 R 来得到电流 I_1 , 使 I_1 正比于输入电压。这一电流流入电容 C , 它的电压正比于电流 I_1 对时间的积分。由于输出电压等于电容电压的负值, 所以输出电压正比于输入电压对时间的积分。通过方程式表示, 即为

$$I_1 = \frac{V_i}{R} = I_2 \quad (6.18)$$

以及

$$V_o = -\frac{1}{C} \int_0^t I_2 dt + V_o(0) \quad (6.19)$$

联立式(6.18)和(6.19), 可得

$$V_o(t) = -\frac{1}{RC} \int_0^t V_i(t) dt + V_o(0) \quad (6.20)$$

在上式保持正确的前提下, 实际运放的性能指标, 限制了 V_o 的范围、以及 V_o 和 V_i 的变化速度关系。在微分器中, 电容 C 接在输入端和虚地点之间。流经电容的电流正比于跨接于其上的电压对时间的微分, 而跨接于电容上的电压则等于输入电压。流经反馈电阻 R 的电流, 在输出端产生一个正比于电容电流的电压, 这一电流又与输入电压对时间的变化率成正比。通过方程式表示, 即为

$$I_1 = C \frac{dV_i}{dt} = I_2 \quad (6.21)$$

$$V_o = -RI_2 = -RC \frac{dV_i}{dt} \quad (6.22)$$

6.2 实际运算放大器对理想特性的偏离

实际运算放大器在许多重要方面, 对理想特性有所偏离。这些偏离的主要影响在于, 限制了能够正确放大的信号频率范围, 在能够检测的直流信号量值上造成下限, 同时在放大器反馈网络中对所能使用的无源元件阻抗大小造成上限。下面简要地介绍实际运放对理想特性的重要偏离及其对应用的影响。

输入偏置电流 大部分集成运算放大器包含一个双极型晶体管的输入级, 如图 6.7 所示。

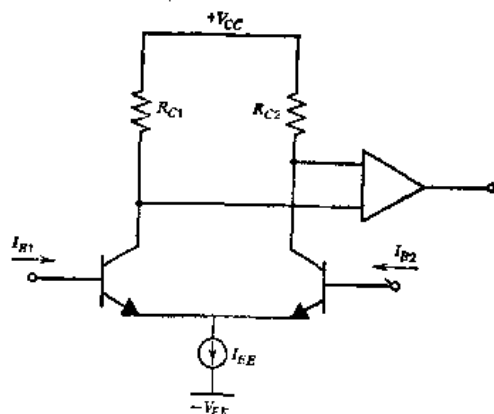


图 6.7 典型的运放输入级

图中 Q_1 和 Q_2 就是放大器的输入晶体管。 Q_1 和 Q_2 的基极电流流入放大器的输入端子, 每一管子的基极电流均被称为输入偏置电流。存在这一电流便破坏了相加点分析时所作的假定, 即流入输入端子的电流等于零。使用双极型输入器件时, 偏置电流的典型值为 $10-100 \text{ nA}$, 而使用 JFET 输入器件时则为 $1-10 \text{ pA}$ 。在直流反相放大器、同相放大器、以及差分放大器中, 这一偏置电流能够在构成反馈网络的电阻上造成不希望的电压降, 结果在外加输入电压等于零时, 输出端上仍将出现微小的剩余直

流电压。在积分放大器电路中,这一偏置电流难以从被积分的电流中区分出来,因而甚至在输入为零时,仍然会使输出电压作恒定速率的变化。可是,如果两个输入引线中的输入偏置电流相等,则在大多数用途中,可以通过在一个输入引线上串联平衡电阻使两个输入端上的阻抗一样,于是它们的影响相互抵销。例如,图 6.4 的差分放大器,只要流进两个输入端的电流相等,则对偏置电流便不敏感。可是,如果两个输入电流之间出现随机的失配,则问题将更为严重。

输入失调电流 在图 6.7 所示的射耦对中,只有在两个晶体管的 β 相等时,两个输入偏置电流才会相等。在同一 IC 芯片上几何尺寸一样的器件,其 β 的失配典型地遵循正态分布,而标准差等于均值的 5—10%。不同电路的这两个电流失配是随机的,因而不能用一个固定的电阻进行补偿。电路的这一性能指标可用输入失调电流来表征,它可定义为

$$I_{OS} = I_{B1} - I_{B2} \quad (6.23)$$

因此,输入偏置电流可定义为两个输入电流的平均值:

$$I_{bias} = \frac{I_{B1} + I_{B2}}{2} \quad (6.24)$$

输入失调电压 正如第三章中讨论的,失配的结果将在放大器中造成非零的输入失调电压。输入失调电压是为使输出电压为零而必须施加的差模输入电压。使用双极型晶体管输入器件的集成运放,这一失调电压典型地为 2—5mV,而且往往可以通过外加电位器使其调到零。输入失调电压还是温度的函数,而这种温度的敏感性即漂移,在输入失调为零时并不必然地等于零。当作为直流放大器使用时,失调和漂移会对放大器所能精确放大的直流电压大小设置一个下限。

共模抑制比 (CMRR) 运算放大器的共模抑制比,和第三章所定义的一样,等于差模增益与共模增益的比值。从使用的观点来看,把 CMRR 看成共模输入电压作单位变化时所引起的输入失调电压的变化,更能说明它的特性。例如,假定我们对放大器施加零共模输入电压,然后再在输入端施加适量的差模电压,使其正好把输出电压驱动到零。则所施加的直流电压就是输入失调电压 V_{OS} 。如果保持所加的差模电压不变而使共模输入电压增加 ΔV_{ic} , 则输出电压的变化将为

$$\Delta V_o = A_{cm} \Delta V_{ic} \quad (6.25)$$

为了驱动输出电压回到零,必须改变差模输入电压,其变化量应为

$$\Delta V_{id} = \frac{\Delta V_o}{A_{dm}} = \frac{A_{cm} \Delta V_{ic}}{A_{dm}} \quad (6.26)$$

因此,我们可以把有限的 CMRR 所起的作用,看成共模输入电压变化时所引起的输入失调电压的变化。利用式(3.97)和(6.26),得

$$CMRR = \left| \frac{A_{dm}}{A_{cm}} \right| = \left(\frac{\Delta V_{id}}{\Delta V_{ic}} \right)_{V_o=0}^{-1} = \left(\frac{\Delta V_{OS}}{\Delta V_{ic}} \right)^{-1} \approx \left(\frac{\partial V_{OS}}{\partial V_{ic}} \right)_{V_o=0}^{-1} \quad (6.27)$$

在第四章中利用了这一表示式以求得式(4.132)。在诸如图 6.7 所示的差分放大器中,所产生的失调电压是共模输入信号的函数,而共模输入在输出端所造成的电压将无法同有用的信号区分开。当共模抑制比等于 10^4 (即 80dB) 时,通过式(6.27)可求出,10V 的共模信号将使输入失调电压产生 1mV 的变化。

输入电阻 在双极型晶体管输入级中,输入电阻典型地落在 100k Ω 至 1M Ω 的范围。

可是,通常的电压增益很大,足以使这样的输入电阻对闭环反馈组态中的电路性能,只起很小的影响。

输出电阻 由于电路的限制,通用型运放的输出电阻落在 $40\sim 100\Omega$ 的范围。然而,除了在大的电容性负载、以及在必须驱动低值负载电阻的功率运放中,输出电阻会对稳定性起影响外,这一电阻对闭环性能没有明显影响。

频率响应 由于构成运放电路的器件中的寄生结电容以及少数载流子的电荷储存,将使运放的电压增益在高频时降低。为了保证电路不发生振荡而在电路中外加所谓补偿电容的电容器(参看第九章),通常还将使这种跌落更加严重。运放在这方面的性能指标可用单位增益带宽来表征,它是指开环电压增益等于 1 时的频带宽度。对于通用型放大器,这个带宽落在 1 至 20MHz 的范围内。这一论题将在第七章和第九章中详细讨论。

运放高频性能的第二个指标,就是对输出电压能够变化的速率限制。由于电路中只能以有限的电流对补偿电容充电,于是就造成了这种限制。这一最大速率称为上升速率,并将在第九章中更详尽地讨论。

运算放大器的等效电路 在特定用途中,一个运算放大器在低频性能方面对理想特性的这些偏离,可以利用图 6.8 所示的等效电路来进行计算。图中,标有 I_{bias} 的两个电流源,表示流入输入端子的直流电流平均值。这些电流具有方向性,对 *nnp* 管的输入级,将流入输入端子,而对 *pnp* 管的输入级,则流出放大器的端子。标有 I_{os} 的电流源表示流进放大器两个端子的电流差值。例如,在某一特定电路中,如果流入同相输入端子的电流为 $1\mu A$,而流入反相输入端子的电流为 $1.5\mu A$,则图 6.8 所示的 I_{bias} 值将为 $1.25\mu A$,而 I_{os} 值将为 $0.5\mu A$ 。

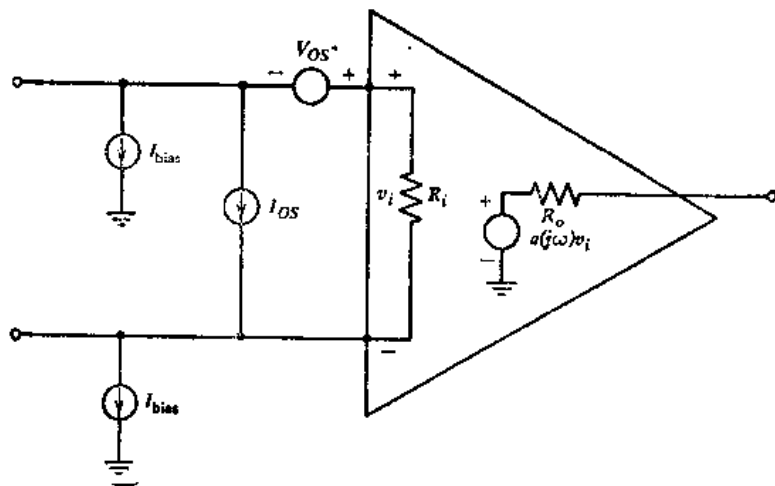


图 6.8 包括输入失调电压和电流、输入偏置电流、输入及输出电阻以及电压增益等参数的运算放大器等效电路图

6.3 集成运算放大器的分析

在 6.1 节中,介绍了一些使用运放的应用例子。在本节中,将对当前应用面最广的运放——741 型——进行分析。该电路最初在 1966 年开始被采用,而且实际上为美国的所有集成电路制造厂商所生产。由于它采用内部补偿(参看第九章),而且电路比较简单,可

以在边长小于 40 密耳的芯片上制成,同时又具有很高的电压增益和很好的共模及差模输入电压范围。所有这些,使它风靡一时。

741 型电路示于图 6.9a^[3]。对它的分析分成三步。首先,定性地讨论该电路的工作原理。然后,进行直流分析,以求出电路的静态电流和电压。最后,进行小信号分析,以求出电压增益、输入电阻和输出电阻。

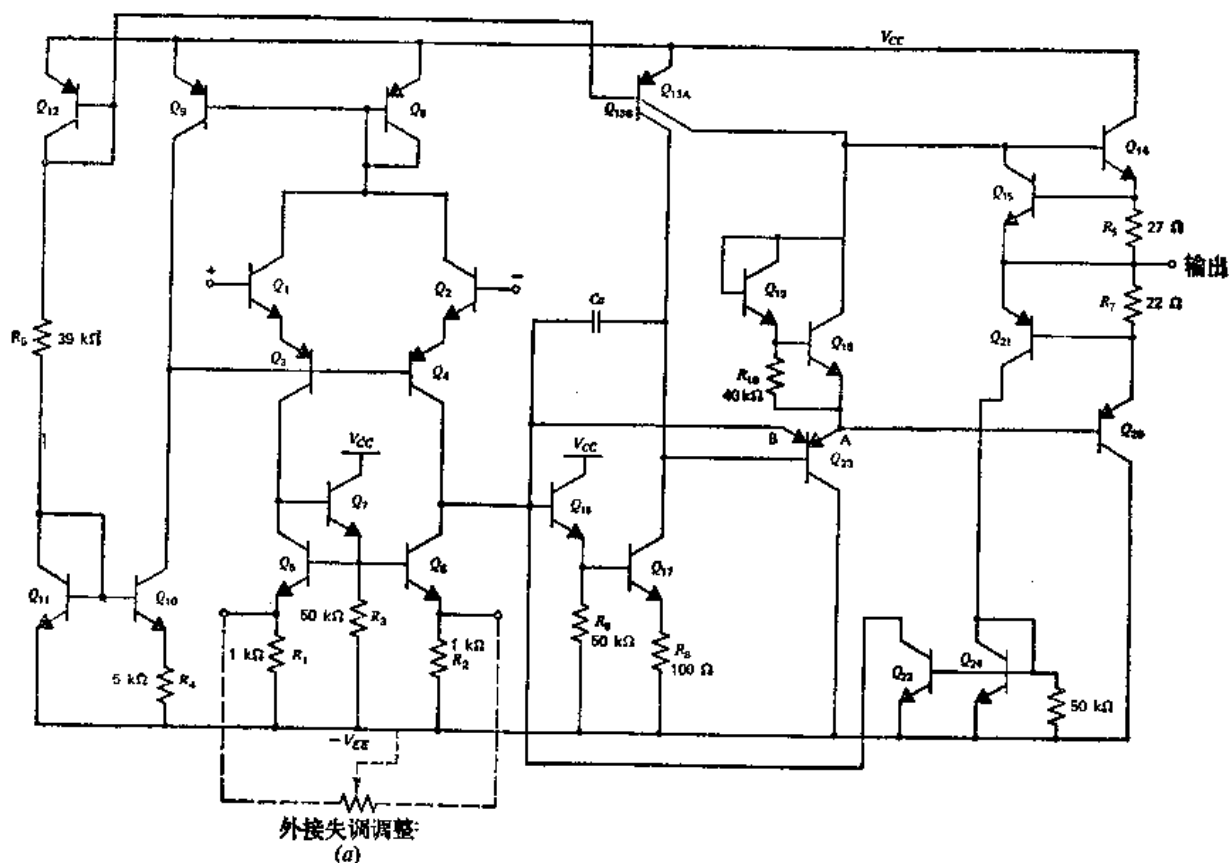


图 6.9a 741 型运算放大器电路

电路工作的定性介绍 一个简化的说明原理的电路图示于图 6.9b。输入管 Q_1 和 Q_2 是射极跟随器,它具有大的输入电阻和小的输入电流。它们驱动由 pnp 管 Q_3 和 Q_4 组成的共基差分对的射极。晶体管 Q_5 和 Q_6 则作为 Q_3 和 Q_4 的有源负载。这六个管子实际上一起完成三种不同的功能,这些功能都是集成运放所必须实现的。

1. 它们提供一个对共模电压不大敏感的差模输入,这个差模输入具有大的输入电阻,并能提供一定电压增益。我们希望输入级具有一定的电压增益,因为第二级以及以后各级中的噪声和失调电压,将被输入级的增益所除,然后折算到输入端。

2. 电平移动。正如第二章所介绍的,用标准 IC 工艺所生产的 pnp 管,具有较差的频率响应。因此,最好只用 npn 管来构成一个运放。可是,在放大器的某一环节,信号通路的直流电平必须向负方向移动。在通用型放大器如 741 中,通常在信号通路中加入横向 pnp 管来实现这一要求。需要指出,在 741 中, pnp 管 Q_3 和 Q_4 的集电极电位非常接近于负电源。

3. 差模输入变换为单端输出。运算放大器具有差模输入和单端输出,所以在电路中

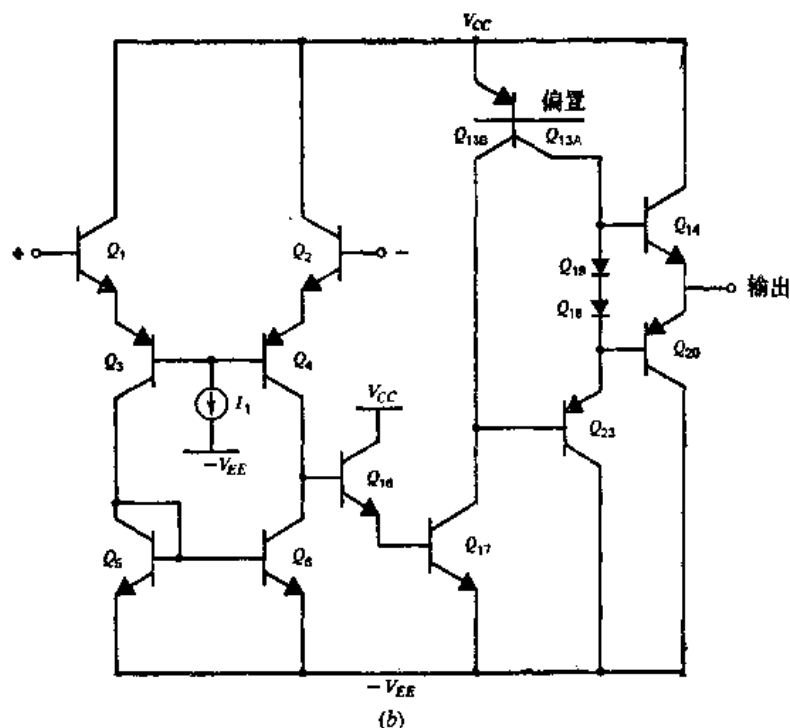


图 6.9b 简化的用以说明原理的 741 型放大器电路图

必须变换成单端工作。一个显而易见的措施,就是简单地取用射耦对的输出端之一,并将它馈入单端电路。但如第四章中所介绍,这种措施容易造成对共模输入电压的高敏感性,所以典型地系用一个有源负载电路来实现单端输出,如图中所用的 Q_3 和 Q_4 管。

管 Q_{14} 是一个射极跟随器,用以减轻 Q_{17} 的负载对有源负载级的输出影响。管 Q_{17} 是一个共射放大器,它也有一个由 Q_{13B} 构成的有源负载。这一放大级提供很大的电压增益。 Q_{23} 是又一个射极跟随器,它用以缓冲输出级对电压增益级输出端的负载效应。 Q_{13} 和 Q_{23} 构成 AB 类的输出级。

Q_{13} 是一个多集电极的横向 $pn p$ 管。这一器件的几何形状示于图 6.10。需要指出,环状集电区被分成两部分,其中之一面向发射区周界的四分之三并收集从这一部分周界注入的空穴,而另一部分则面向发射区周界的四分之一并收集从这一方面注入的空穴。因此,这样的结构相当于两个基-射结并联的 $pn p$ 管,其中之一的 I_S 等于完全环绕发射区的标准 $pn p$ 管的 $3/4$,而另一个的 I_S 则等于标准 $pn p$ 管的 $1/4$ 。这样的等效表示法,见图 6.10。

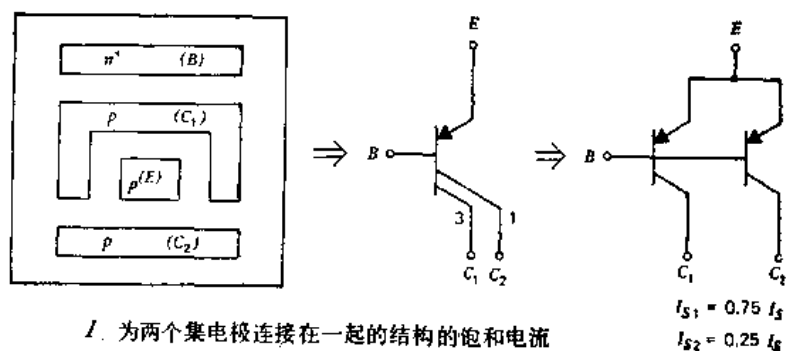


图 6.10 多集电极的横向 $pn p$ 管的电等效

6.3.1 741 型运算放大器的直流分析

在估算电路的性能时,第一步是确定电路中每一个晶体管的静态工作电流和电压.由于电路有非常高的增益,这种直流分析便提出了运放电路中的一个特殊问题. 如果我们开始进行直流分析时,假定两个输入端子是接地的,然后再试图算出输出电压值,我们将发现电路中各器件的 β 值或输出电阻作微小变化时,都会引起输出电压的巨大变化,实际上,计算常常表明,输出级并不处于正向作用区,而是其中某一管子处于饱和状态. 在实际中经常存在这一问题,例如电压增益为 10^5 时,如果输入电压等于零,只需要 0.1mV 的输入失调电压就足以驱动输出级进入饱和. 因此,在进行直流分析时,必须假定运放被包容在一个反馈回路之中,这样才能迫使输出电压为某一规定值,通常即为零伏. 然后,再倒推回来确定电路中的工作点.

为了简化分析而作的第二个假定,就是认为对直流分析而言,各晶体管的输出电阻对流入电路的直流电流并无明显的影响. 这是一个合理的假定,它在计算各电流值时只产生 $10\sim 20\%$ 的误差. 当然,在小信号分析中必须考虑输出电阻,因为它对有源负载放大器的增益有强烈的影响.

现在,首先计算在偏置电流源 Q_{10} 和 Q_{13AB} 中的电流. 这一子电路示于图 6.11. 略去基流并假定所有管子均处于正向作用区,就可计算出参考电流

$$I_{\text{ref}} = \frac{V_{CC} - V_{BE} - 2V_{BE(\text{on})}}{39\text{k}\Omega} = 0.73\text{mA} \quad (6.28)$$

式中,假定 $V_{BE(\text{on})} = 0.7\text{V}$.

Q_{11} 和 Q_{10} 的组合构成一个 Widlar 电流源,这种电流源已在第四章中介绍过. 通过关系式

$$V_T \ln \frac{I_{\text{ref}}}{I_1} = (5\text{k}\Omega)I_1 \quad (6.29)$$

用试凑解法可求出输出电流 I_1 , 其结果为

$$I_1 = 19\mu\text{A} \quad (6.30)$$

电流 I_2 和 I_3 分别为参考电流的 $3/4$ 和 $1/4$, 即

$$I_2 = 0.55\text{mA} \quad I_3 = 0.18\text{mA} \quad (6.31)$$

现在,可将电路简化成图 6.12 所示的形式. 首先确定输入级中的偏置电流. 这一子电路示于图 6.13. 为了进行分析,将略去流入 $n\text{pn}$ 管的直流基极电流的影响,因为这类管子典型地具有几百倍的 β . 可是,横向 $p\text{np}$ 管的 β 却要低得多,因此它们的基流影响必须加以考虑. 令晶体管 Q_9 的集流为 I_{C9} , 而且 Q_8 的集流必定与之相等,所以电流 I_A 将是这个电流加上 Q_8 和 Q_9 的基极电流,即

$$I_A = -I_{C9} \left(1 + \frac{2}{\beta_{\text{pnp}}} \right) \quad (6.32)$$

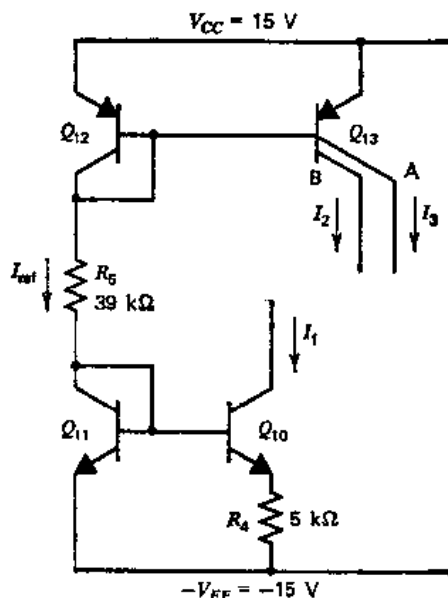


图 6.11 741 的偏置电路

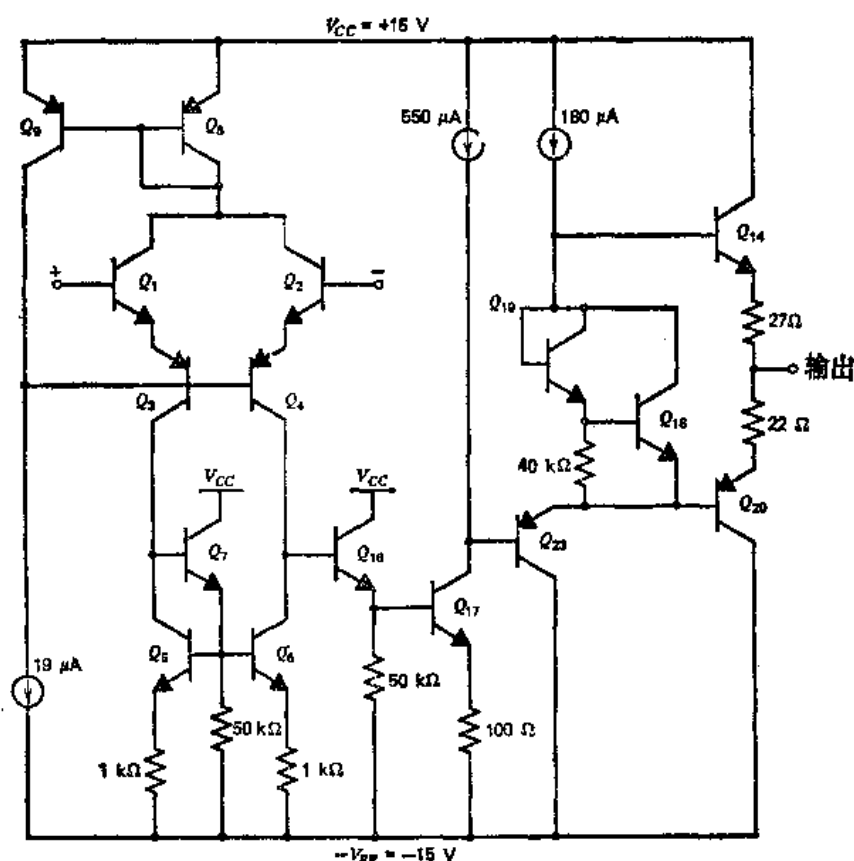


图 6.12 具有理想化偏置电流源的 741 简化图

如果忽略 Q_1 和 Q_2 的基流, 则 Q_3 和 Q_4 的射流为

$$I_{E3}, I_{E4} = \frac{I_A}{2} = \frac{-I_{C3}}{2} \left[1 + \frac{2}{\beta_{pnp}} \right] \quad (6.33)$$

Q_3 及 Q_4 的集流和 Q_5 的集流之和就等于 $19\mu A$ 的偏置电流, 因此

$$19\mu A = -I_{C3} + \frac{I_{E3}}{1 + \beta_{pnp}} + \frac{I_{E4}}{1 + \beta_{pnp}} = -I_{C3} \left[1 + \frac{1 + \frac{2}{\beta_{pnp}}}{1 + \beta_{pnp}} \right] \quad (6.34)$$

式中, 利用了式(6.33), 将式(6.34)代入式(6.32), 得

$$I_A = 19\mu A \left[\frac{1 + \frac{2}{\beta_{pnp}}}{1 + \frac{1 + \frac{2}{\beta_{pnp}}}{1 + \beta_{pnp}}} \right] \approx 19\mu A \left(1 + \frac{1}{\beta_{pnp}} \right) \quad (6.35)$$

因此, 如果 pnp 管的 β 适当地大, 则晶体管 Q_1 和 Q_2 将各有 $9.5\mu A$ 的集流, 而晶体管 Q_3 、 Q_4 、 Q_5 和 Q_6 也将具有接近于 $9.5\mu A$ 的集流, 于是, 由 Q_3 和 Q_4 形成的偏置反馈回路, 就将每一侧输入器件的偏置电流稳定在近似地等于 Q_{10} 的集流一半左右。

如果略去基流, 则 Q_5 和 Q_6 管的集流等于 Q_3 和 Q_4 管的集流, 现在, 我们必须计算 Q_7 管中的集流。 Q_7 的发射极电流, 由略去不计的 Q_5 和 Q_6 的基流以及流入 $50k\Omega$ 电阻的电流所组成。 跨于这一电阻上的电压, 等于 Q_5 和 Q_6 的基-射压降以及跨于与 Q_5 、 Q_6 射极相串联的 $1k\Omega$ 电阻上的压降之和。 假定 $I_S = 10^{-14}A$ 而且集流为 $9.5\mu A$, 则基-射压降

其次,考虑图 6.12 中的晶体管 Q_{16} 。 Q_{17} 基极上的电压等于 Q_{17} 的基-射电压加上跨于 100Ω 电阻上的压降。如果放大器的输出电压正如所假定的等于零,则 Q_{17} 的集流必须等于 $550\mu\text{A}$ 。这一电流由电流源 Q_{13e} 提供。相对于 V^- 来说, Q_{17} 基极上的电压为

$$V_{m7} = 697\text{mV} \quad (6.38)$$

这样一来, Q_{18} 的集流将近似地等于 $(180-15)\mu\text{A}$ 即 $165\mu\text{A}$ 。设这种情况符合实际, 并反回来验算 Q_{19} 的集流, 这一电流将等于 Q_{18} 的基流同 $40\text{k}\Omega$ 电阻上的电流之和:

$$I_{C19} = \frac{165\mu\text{A}}{\beta_F} + \frac{V_T \ln \frac{165\mu\text{A}}{10^{-14}\text{A}}}{40\text{k}\Omega} \quad (6.41)$$

$$I_{C19} = 15.6\mu\text{A} \quad (6.42)$$

这同原先估算的非常接近。现在已经知道了 Q_{19} 和 Q_{18} 中的集流, 则可利用第五章中针对这类输出级所导出的关系, 来计算输出管的偏置电流, 于是求得

$$I_{C4} = -I_{C20} = \sqrt{I_{C19}I_{C18}} \sqrt{\frac{I_{S14}I_{S20}}{I_{S18}I_{S19}}} \quad (6.43)$$

这里, 略去了与 Q_{14} 及 Q_{20} 射极相串联的小电阻上的压降。流进输出管的实际静态电流同它的 I_S 值有关, 而 I_S 又取决于管子的实际几何参数。当输出端接以小阻值的负载电阻时, 这两个管子都必须在保持良好的 β 的条件下通过大电流, 因此它们要比电路中其他管子具有更大的几何尺寸。具体的几何尺寸随制造厂商而异, 但器件的 I_S 典型地约为小尺寸器件的三倍左右, 因此

$$I_{C4} = -I_{C20} = \sqrt{(15.6\mu\text{A})(165\mu\text{A})} \times 3 = 152\mu\text{A} \quad (6.44)$$

这样就完成了电路的直流分析。参看图 6.9a 的电路图, 可以看到电路中包含有几个仅当出现过载状态时才起作用的器件。输出管串联着 27Ω 的电阻, 只有跨于该电阻上的电压降超过 550mV 左右, 即输出电流达到 20mA 左右时, 晶体管 Q_{15} 才导通。当 Q_{15} 导通时, 限制了 Q_{14} 的基流不再增加, 故输出电流不能继续增大。因此, 该管起了短路保护作用, 以便防止当输出短路时, 例如与负电源相短接时, 由于过电流及超功耗而使放大器烧毁。当输出端馈入电流时, Q_{21} 、 Q_{22} 和 Q_{24} 同样起保护作用。衬底 pnp 管 Q_{23} 的另一个发射极, 也是用来防止当 Q_{17} 发生饱和时出现的过功耗。假定反相输入端受到过驱动, 即被一个足以使 Q_1 截止的电压所驱动, 使它的电位较同相端为正。则进入 Q_{16} 基极的电流将为 $19\mu\text{A}$ 。如果不考虑箝位作用, 这个电流将为 Q_{16} 的高达 1000 倍的 β 所放大, 而给出 19mA 的电流。这一电流将流进 Q_{17} 的基极(使 Q_{17} 进入饱和), 并流经 Q_{17} 射极的 100Ω 电阻, 最后抵达 V^- 。其结果使 Q_{16} 的功耗达到 $(19\text{mA})(30\text{V}) \approx 600\text{mW}$ 。当 Q_{17} 的 V_{CE} 达到零伏时, Q_{23} 的另一个发射极使驱动 Q_{16} 的基流旁路, 从而防止 Q_{17} 进入饱和。这样就消除了出现足以烧毁 Q_{16} 的高电流状态的可能性。

6.3.2 741 型运算放大器的小信号分析

我们的第二个目的就是确定放大器的小信号特性。我们将把电路分成三个级——输入级、增益级以及输出级, 然后确定每一级的输入电阻、输出电阻以及跨导。首先, 讨论图 6.15 所示的输入级交流电路。这里, 先假定电路是纯粹的差模输入, 后面再考虑共模输入时的情况。因此, 两个 pnp 管的基极处于交流对地的电位。现在, 通过将输出接地并计算施加差模输入时所产生的输出电流, 来求出本级的跨导。在输出短路的状态下, 没有小信号电流流入 Q_4 和 Q_6 的输出电阻, 因此有源负载电路简单地产生一个电流 i_{c4} , 它与 Q_3 的集流 i_{c3} 大小相等但符号相反。所以, i_{out} 等于 $-(i_{c4} - i_{c3})$, 而为了计算跨导 G_m , 只需

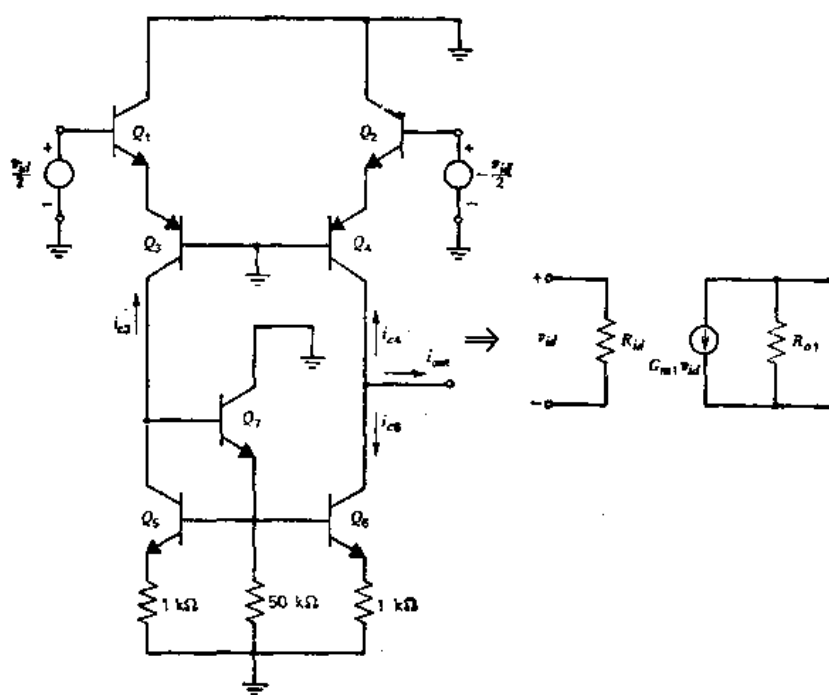


图 6.15 输入级交流电路及小信号四端网络的等效电路

要考虑图 6.16 所示的电路。由于 Q_3 集电极所呈现的电阻较 Q_3 的 r_o 小得多, 所以在这种计算中不需要考虑器件的输出电阻。图 6.16a 的小信号等效半电路示于图 6.16b。对于半电路

$$\frac{v_{id}}{2} = v_1 + v_3 \quad (6.45)$$

而且

$$v_1 g_{m1} \left(1 + \frac{1}{\beta_{01}} \right) = v_3 g_{m3} \left(1 + \frac{1}{\beta_{03}} \right) \quad (6.46)$$

式中 β_{01} 为 Q_1 的 β 而 β_{03} 为 Q_3 的 β 。联立以上二式, 得

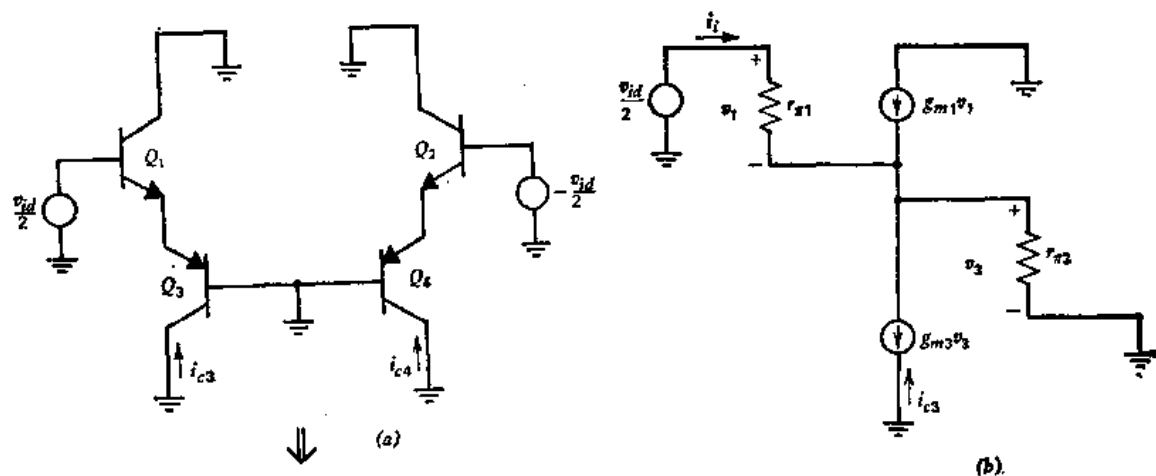


图 6.16 (a) 交流电路; (b) 用来计算输入级跨导的小信号等效半电路

$$\frac{v_{id}}{2} = v_3 \left[\frac{g_{m3} \left(1 + \frac{1}{\beta_{03}} \right)}{g_{m1} \left(1 + \frac{1}{\beta_{01}} \right)} + 1 \right] \quad (6.47)$$

由于 $|I_{C1}| = |I_{C3}|$, 所以 $g_{m1} \approx g_{m3}$. 我们还假定 $\beta_{01}, \beta_{03} \gg 1$, 因此

$$v_3 = \frac{v_{id}}{4} \quad (6.48)$$

而且

$$i_{c3} = \frac{-g_{m3}v_{id}}{4} \quad (6.49)$$

由于电路的对称性, 故

$$i_{c4} = +\frac{g_{m3}v_{id}}{4} \quad (6.50)$$

参看图 6.15, 可得

$$i_{out} = -i_{c4} + i_{c3} = -\frac{g_{m3}v_{id}}{2} \quad (6.51)$$

因此, 输入级的总跨导为

$$G_{m1} = -\frac{i_{out}}{v_{id}} = \frac{g_m}{2} = \frac{1}{5.4k\Omega} \quad (6.52)$$

以上计算还给出了本级的差模输入电阻. 根据图 6.16b, 从 Q_3 射极视入的电阻 R_{eq} 为

$$R_{eq} = \frac{1}{g_{m3} \left(1 + \frac{1}{\beta_{03}} \right)}$$

这一电阻呈现于 Q_1 射极处, 因此利用式(3.27), 可得

$$\left(\frac{v_{id}}{2} \right) / i_i = r_{\pi 1} + R_{eq}(\beta_{01} + 1) = \left[r_{\pi 1} + \frac{(\beta_{01} + 1)}{g_{m3} \left(1 + \frac{1}{\beta_{03}} \right)} \right] \quad (6.53)$$

再次设 $\beta_{03} \gg 1$, 及 $g_{m1} = g_{m3}$, 得

$$\frac{v_{id}}{2} = \left(r_{\pi 1} + \frac{\beta_{01}}{g_{m3}} \right) i_i = (r_{\pi 1} + r_{\pi 2}) i_i \quad (6.54)$$

对 R_{id} 求解, 得

$$\frac{v_{id}}{2} = R_{id} i_i = 4r_{\pi 1} = 2.7M\Omega \quad (6.55)$$

式中, 设 $\beta = 250$.

可见, 放大器的输入电阻等于一个输入晶体管输入电阻的四倍. 在这一计算中略去以下的现象, 即 v_{id} 变化时会引起输出电压的变化, 后者又通过 Q_4 的输出电阻对输入端产生反馈. 这个效应使得从两个输入端分别视入的输入电阻有所不同.

下面再计算输入级的输出电阻 R_{o1} . 将输入电压接到零伏如图 6.17a 所示, 然后计算从该级输入端视入的电阻. 通过以下的近似, 可以大大简化这一计算. 呈现于 Q_4 基极处

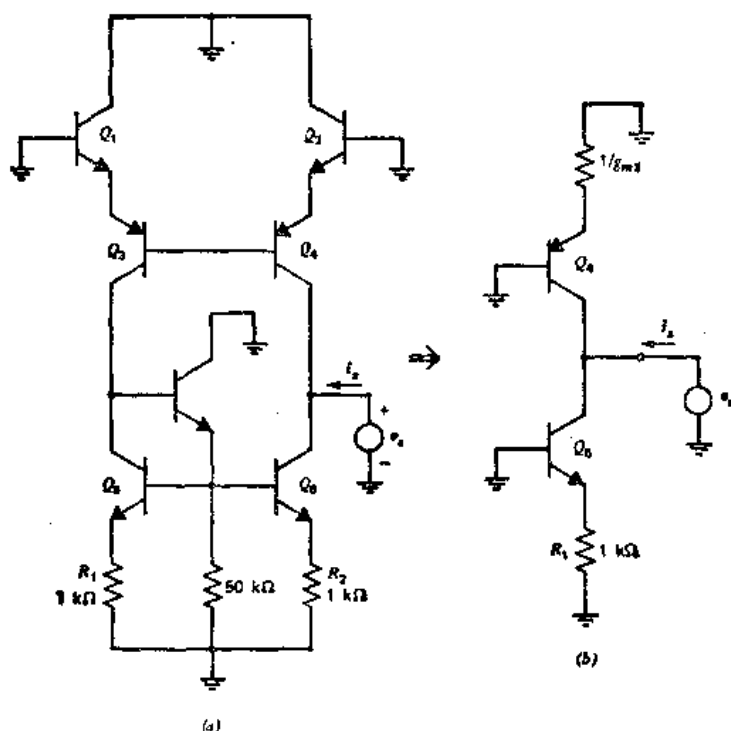


图 6.17 (a) 为了计算输出电阻而在输入级的输出端施加试验电压源 v_x ; (b) 简化电路

的戴维南等效电阻较 Q_6 的 r_x 小得多, 故假定 Q_6 基极接地将只引入很小的误差。此外, 在确定 R_{oi} 时, 只有 Q_4 和 Q_6 的输出电阻起重要作用, 因为所有其他集电极均接到低阻抗点。因为电路不平衡, 因此两个 pnp 管基极所接向的公共节点不是虚地点。然而, 更详细的计算表明, 把这一点看成虚地点也不会对计算结果起很大影响。这样, 就可以按照图 6.17b 的电路进行计算, 由图可直接看到

$$R_{oi} = (R_{out}|_{Q_4} || R_{out}|_{Q_6}) \quad (6.56)$$

Q_6 射极的增量电阻等于 $1k\Omega$, 而 Q_4 射极的增量电阻就是 Q_2 的 r_x 。在第四章中, 已经讨论了当射极接有电阻时晶体管电流源的输出电阻。利用式(4.20), 可求出

$$R_{oi} = \left\{ r_{x4} \times \left[\frac{1 + g_{m4} \left(\frac{1}{g_{m2}} \right)}{1 + \frac{g_{m4}}{\beta_{04} g_{m2}}} \right] \right\} || \left\{ r_{x6} \times \left[\frac{1 + (g_{m6})(1k\Omega)}{1 + \frac{(g_{m6})(1k\Omega)}{\beta_{06}}} \right] \right\} \quad (6.57)$$

假定 $\beta_{04}, \beta_{06} \gg 1$, 则

$$R_{oi} = 2r_{x4} || 1.36r_{x6} \quad (6.58)$$

如果 $\eta_{npn} = 2 \times 10^{-4}$, $I_C = 9.5\mu A$, $\eta_{pnp} = 5 \times 10^{-4}$, 则

$$R_{oi} = 6.8M\Omega \quad (6.59)$$

因此, 输入级的等效电路将如图 6.18 所示。

现在, 着手计算示于图 6.19a 的第二级。仍然计算这一级的输入电阻、跨导及输出电阻。先计算输入电阻。首先计算从 Q_{17} 基极视入的戴维南等效电阻, 它在图 6.19a 中用 R_{eq1} 表示。利用第三章中关于射极接有电阻时共射放大器输入电阻的计算结果, 可得

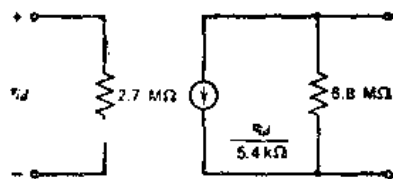


图 6.18 输入级的四端网络等效电路

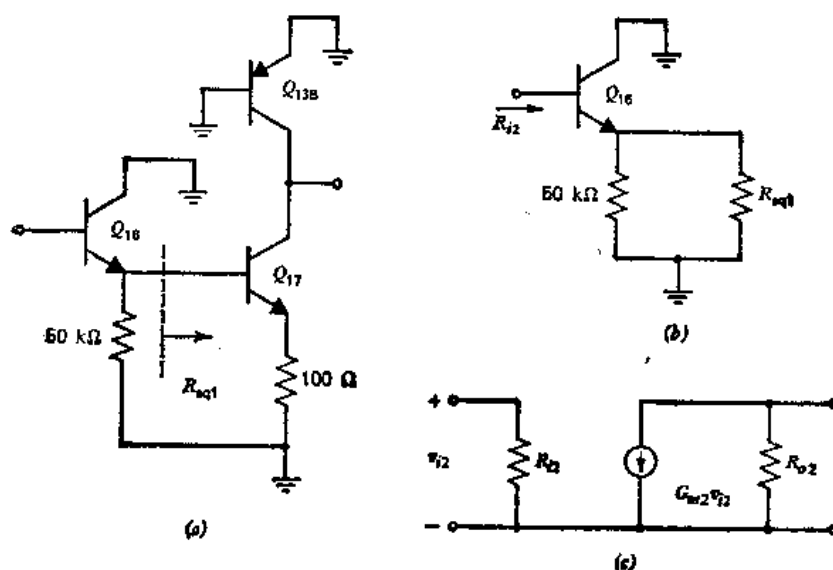


图 6.19 (a) 第二级的小信号等效电路; (b) 用来计算输入电阻的电路;
(c) 第二级的四端网络等效电路

$$R_{eq1} = [r_{\pi17} + (\beta_{017} + 1)100\Omega] \quad (6.60a)$$

这里,略去了 Q_{17} 输出电阻的影响。实际上,由于这个电阻所贡献的正反馈会使输入电阻略为减小。

现在,可把电路简化成图 6.19b 所示的形式。该级的输出电阻为

$$R_{i2} = r_{\pi16} + (\beta_{016} + 1)(R_{eq1} \parallel 50k\Omega) \quad (6.60b)$$

联立式(6.60a)和(6.60b),可得

$$R_{i2} = r_{\pi16} + (\beta_0 + 1)\{[r_{\pi17} + (\beta_0 + 1)(100\Omega)] \parallel [50k\Omega]\} \quad (6.60c)$$

设晶体管均具有 500 倍的 β_0 , Q_{16} 工作于 $16\mu A$ 而 Q_{17} 工作于 $550\mu A$ 。根据式(6.60c),可得

$$R_{i2} = 460k\Omega + 251 \times (35k\Omega \parallel 50k\Omega) = 5.5M\Omega \quad (6.60d)$$

其次,计算本级的跨导。如设射极跟随器 Q_{16} 的电压增益接近于 1, 则本级的跨导 G_{m2} 就是射极接有 100Ω 电阻的晶体管 Q_{17} 的跨导:

$$G_{m2} = \frac{g_{m17}}{1 + (g_{m17})R_E} = \left(\frac{1}{147\Omega}\right) \quad (6.61)$$

本级的输出电阻 R_{o2} 就是 Q_{13B} 的输出电阻和从 Q_{17} 集电极视入的电阻相并联。再次利用式(4.20),可得

$$R_{o2} = r_{o13B} \parallel r_{o17} \left(\frac{1 + g_{m17}R_E}{1 + \frac{g_{m17}R_E}{\beta_0}} \right) \quad (6.62)$$

设 $\beta_0 \gg 1$, 得

$$R_{o2} = [r_{o13B}] \parallel \{r_{o17}[1 + (g_{m17})(100\Omega)]\} \quad (6.63)$$

假定

$$\eta_{ppp} = 5 \times 10^{-4} \quad (6.64)$$

$$\eta_{npp} = 2 \times 10^{-4} \quad (6.65)$$

可由式(6.63)求出

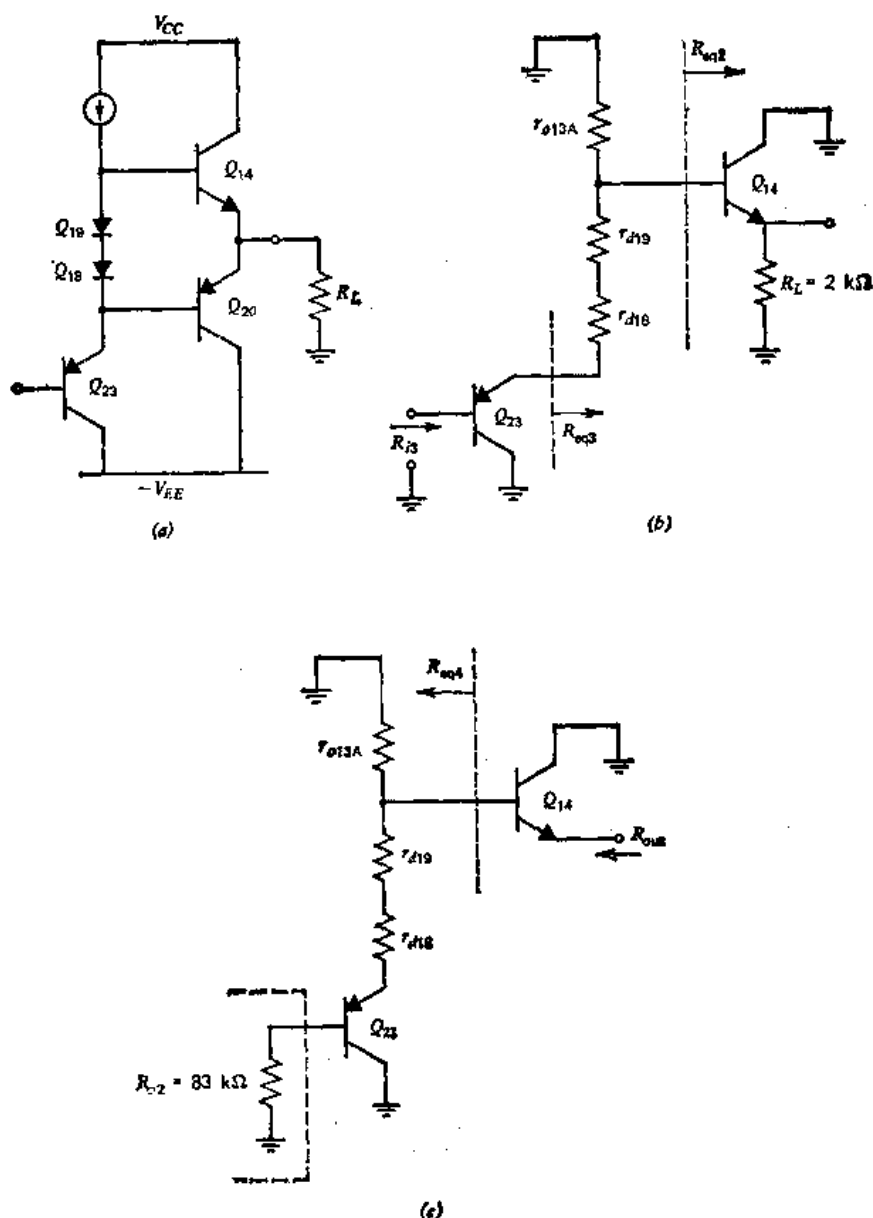


图 6.20 (a) 简化的 741 输出级电路; (b) 从输出端往外馈出电流时的小信号电路; (c) 计算 R_{out} 用的电路

$$R_{o2} = 83 \text{ k}\Omega \quad (6.66)$$

这样,就算出第二级的 R_{in} , R_{o2} 和 G_{m2} , 它的四端网络等效电路示于图 6.19c.

下面再计算输出级. 它的电路图示于图 6.20. 根据输出电压和负载的不同, 输出端或者馈出或者馈入电流. 结果, 输出级的输入电阻和输出电阻, 将在很大程度取决于输出电压和电流的特定值. 后面将看得很清楚, 输出级的输入电阻将远大于前置级的输出电阻, 所以输出级的输入电阻真实值对电路的电压增益没有明显影响. 因此, 可以简单地假定, 例如输出电流为 2 mA , 而且该电流系从输出端往外流出. 还假定负载电阻为 $2 \text{ k}\Omega$. 由于输出电流系从输出级流出, 故 Q_{14} 处于正向作用区而 Q_{20} 只传导很小的电流. 这种情况下的信号等效电路, 如图 6.20b 所示. 首先, 由于电路系由两个射极跟随器串联组成, 所以电压增益显然接近于 1. 下面开始计算输出级的输入电阻 R_{in} .

先计算由 Q_{14} 基极视入的电阻, 这一电阻在图 6.20b 中用 R_{eq2} 表示, 利用第三章中关于射极跟随器所导出的结果, 可得

$$R_{eq2} = r_{\pi14} + (\beta_{014} + 1)(2k\Omega) \quad (6.67)$$

其次, 计算从 Q_{23} 的射极向二极管 Q_{19} 和 Q_{18} 视入的戴维南等效电阻, 这一电阻在图 6.20b 中, 用 R_{eq3} 表示, 从图中可直接看到

$$R_{eq3} = r_{d18} + r_{d19} + r_{o13A} \parallel R_{eq2} \quad (6.68)$$

最后, 求本级的输入电阻, 它就是射极接有电阻 R_{eq3} 的射极跟随器 Q_{23} 的输入电阻, 即

$$R_{i3} = r_{\pi23} + (\beta_{023} + 1)R_{eq3} \quad (6.69)$$

晶体管 Q_{23} 以及两个二极管均工作在 $180\mu A$ 的电流下而 Q_{14} 则工作于 $2mA$ 下。假定 nnp 管的 β_0 为 250 倍而 pnp 管的 β_0 为 50 倍, 可由式(6.69)求出

$$R_{i3} = r_{\pi23} + 51R_{eq3} \quad (6.70)$$

故

$$R_{i3} = 9.1M\Omega \quad (6.71)$$

这一输入电阻远大于前置级的输出电阻, 所以接在放大器输出端的负载电阻变化, 对放大器的增益没有明显影响。

现在, 计算输出级的输出电阻, 计算中必须考虑前置级的输出电阻; 为了进行这种计算而使用的小信号等效电路, 示于图 6.20c。

从 Q_{14} 基极往左视入的电阻为

$$R_{eq4} = r_{o13A} \parallel \left[r_{d19} + r_{d18} + \frac{R_{o2} + r_{\pi23}}{\beta_{023} + 1} \right] \quad (6.72)$$

$$= 2.06k\Omega \quad (6.73)$$

因而, 从输出端视入的电阻

$$R_{out} = \frac{R_{eq4} + r_{\pi14}}{\beta_{014} + 1} = 21\Omega \quad (6.74)$$

此外, 还应加上串联的限流电阻 R_6 , 它等于 26Ω , 所以 R_{out} 的实际值等于 47Ω 。输出电阻将随工作点的变动而变化, 而且在很大程度上受流入输出晶体管的电流的影响。

整个电路的小信号性能 整个放大器的小信号等效电路, 示于图 6.21。电压增益为

$$A_v = (G_{m1})(R_{o1} \parallel R_{i2})(G_{m2})(R_{o2} \parallel R_{i3}) \quad (6.75)$$

$$= 560 \times 564 = 315000 \quad (6.76)$$

需要指出, 这两级几乎贡献同样的增益。第二级作为第一级的负载, 使第一级的增益

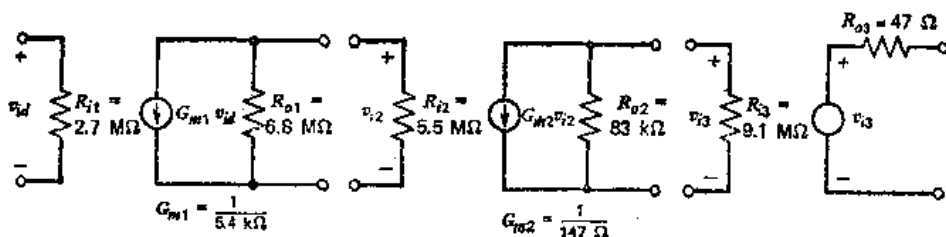


图 6.21 整个 741 型运放的小信号等效电路

约下降一半。这种负载效应将使电路增益同 β 发生关系,因而将使电路增益随温度及工艺的变化而改变。可是,输出级对第二级的输出端并不造成明显的负载,因而电路的电压增益几乎与接到输出端的负载电阻无关。整个放大器的输入电阻和输出电阻为

$$R_{id} \approx 2.7\text{M}\Omega \quad (6.77)$$

$$R_o \approx 47\Omega \quad (6.78)$$

在分析中二阶效应的考虑;计算机分析 刚刚进行的对 741 型运放一阶近似分析,其目的在于弄清影响电路性能的最重要因素。可是,在分析中为了简化而作的假定,使所得到的工作点和电压增益这两方面结果的精确性,受到了限制。这些假定与实际不符之处,主要的有:

1. 直流分析中略去了晶体管的输出电阻。实际上,假定基-射电压保持不变而 V_A 约为 50V 时,如果 V_{CE} 由零增加到 15V,则典型的横向 *pnp* 管的集流约增加 30%。对于 *nnp* 管,假定 V_A 为 120V 时,则这一数字将为 12%。由此而造成的净效应将使电路中的偏置电流要比计算值增大 10—20%。这对计算出来的小信号阻抗水准有所影响。

2. 略去了晶体管的 β 随电流而变化的影响。正如第一章中所介绍的,在低集流水准下,由于在射-基空间电荷区的复合效应,晶体管的电流增益产生跌落。因此之故,输入级的器件 Q_1 — Q_6 以及器件 Q_{16} 的小信号电流增益将较分析中所作的假定远低得多。这种跌落的主要影响表现在,减小放大器的电压增益以及增大输入偏置电流。

当考虑这类电路性能而需要详细的定量估算时,用电子计算机分析来考虑二阶效应,将比手工分析快得多。对 741 型运放进行这样的分析而得到的偏置水准,示于图 6.22。

晶体管	集流 (μA)	晶体管	集流 (μA)
Q_1	12.32	Q_{15B}	-682.9
Q_2	12.38	Q_{14}	172.7
Q_3	-12.30	Q_{15}	截止
Q_4	-12.36	Q_{16}	16.87
Q_5	12.10	Q_{17}	687.3
Q_6	12.11	Q_{18}	204.0
Q_7	11.34	Q_{19}	16.38
Q_8	-23.53	Q_{20}	-173.4
Q_9	-30.56	Q_{21}	截止
Q_{10}	31.05	Q_{22}	截止
Q_{11}	32.2	Q_{13A}	-219.7
Q_{12}	-700.6	Q_{23B}	截止
Q_{13A}	-271.6	Q_{24}	截止

图 6.22 用计算机分析估算的 741 型运放的直流偏置水准

6.3.3 741 的输入失调电压、输入失调电流、以及共模抑制比

运放的两个重要的技术性能是输入失调电压和输入失调电流,它们对理想值的偏离,限制了电路精确放大弱小直流信号的能力,因为失调量将无法与信号相区别。对这些量的计算比较冗繁,关于输入失调电压的计算见附录 A6.1。本节将定性地讨论影响 741 电路失调电压和失调电流的各种因素。

可以证明,如果差分放大器的第一级电压增益足够大,则它的输入失调电压将主要取决于第一级的失调电压^[3]。741 的输入级比较复杂,它包括三对管子 Q_1-Q_2 、 Q_3-Q_4 以及 Q_5-Q_6 。本级还提供电平移动、差模-单端变换以及差模放大。结果,三对器件中每一对的失配以及电阻对 R_1-R_2 的失配,都将对电路的输入失调电压有所贡献。如附录 A6.1 中所指出,如果晶体管的失配及电阻的失配均为典型值,则可以预计 741 的典型输入失调电压约为 2.6mV。

电路的输入失调电流主要由输入晶体管 Q_1 与 Q_2 的 β 失配所造成。正如附录 A6.1 的计算所指出,电路的典型输入失调电流约为 4nA。这一数字同电路中具体的晶体管在输入级工作的低电流水准下 β 的实际失配程度有很大的关系。

在 6.2 节中曾指出,共模抑制比可以看成是共模输入电压作单位变化时所产生的输入失调电压的变化。输入失调电压的这种变化,是由于两种独立因素所产生的。第一、当共模输入电压变化时,电流源晶体管的集-射电压将随之变化。由于这些器件的输出电阻值有限,故它们的集流将随之变化,因而导致输入级偏置电流发生变化。如果不存在电阻 R_1 和 R_2 , 还不至引起输入失调电压的变化,可是现在存在这二个电阻,所以如果在 Q_3 和 Q_4 之间或者在 R_1 和 R_2 之间存在失配的话,则将会使 Q_3 和 Q_4 的集流之比发生变化。 Q_3 和 Q_4 集流比值的这一变化,将导致流入 Q_1-Q_2 以及流入 Q_3-Q_4 的电流比值发生变化,因而引起输入失调电压发生变化。

引起输入失调电压发生变化的第二个原因是,当输入共模电压变化时, Q_1 、 Q_2 、 Q_3 和 Q_4 的集-射电压全都随之变化。结果,假如这些器件的基宽失配时,则 Q_1 和 Q_2 的饱和电流比值以及 Q_3 和 Q_4 的饱和电流比值,均将随之变化。这些比值的变化也会引起输入失调电压发生变化。

性能参数计算值同实验观测值的比较 741 典型性能参数的计算值和观测值如下:

	计算值	观测值(典型的)
开环增益	315000	200000
输入电阻	2.7M Ω	2.0M Ω
输入偏置电流	38nA	80nA
输入失调电流	3.8nA ^{a)}	10nA
输入失调电压	2.6mV ^{a)}	2mV
输出电阻	47 Ω	75 Ω

a) 参看附录 A6.1。

这些参数的计算值和观测值所以存在差别,是由于实际制成的器件典型参数值同分析中的假定值不相符合,还由于手工分析中所作的各种近似假设所致。现在,从对电路的分析转为讨论如何改进电路以改善 741 的性能参数。

6.4 集成运算放大器的设计考虑

在运算放大器设计中,需要在各种直流、小信号以及暂态性能参数和芯片尺寸、最终成本之间,权衡得失作出选择。在 741 设计中的主要任务在于,在便宜的小芯片上,获得

具有中等水平的直流和交流性能而且能够进行内部补偿的电路。可是，通过使用更复杂的电路，可以使电路的直流、小信号以及暂态性能得到明显的改善。通常，改善暂态性能的措施往往使直流性能诸如输入失调电压和输入偏置电流等有所牺牲。本节将探讨一些设计的措施，以改善一些输入参数如：741 的输入失调电压、输入偏置电流以及输入失调电流等等。由于运算放大器的频率响应和补偿将在第九章中详尽地讨论，所以关于暂态特性和上升速率的最佳化问题将留待那时介绍。

高精度运算放大器的应用 包括输入失调电压和漂移、输入偏置电流和漂移、输入失调电流和漂移在内的运算放大器输入特性，决定了它所能精确放大的直流信号幅值的下限。测量仪表经常需要测定非常小的直流电位差，运放作为这种用途时输入特性参数便是最重要的。图 6.23 所示的热电偶放大器就是一个典型的例子。热电偶是两个不同金属的接头，它所产生的电位差随温度而改变。当它作为温度传感器时，把两个接头串联而其中之一保持参考温度。因而，串联着的两个接头所产生的电位差，便和两个接头之间的温度差成正比。这类传感器能测的温度范围可达几千度，因而在炉子控制器以及其他类似的系统中相当有用。对于铁-康铜热电偶，其输出电压约为 $50 \mu\text{V}/^\circ\text{C}$ 。

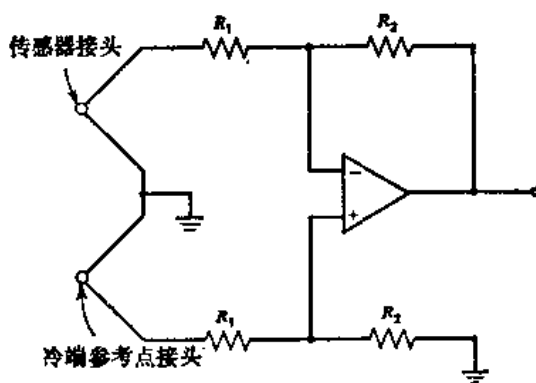


图 6.23 利用热电偶的测温差分放大器

所用的运放具有的失调电压和电流，限制了这一温度测量系统的分辨能力。包含这些局限性的等效电路图，示于图 6.24。利用相加点约束，可求出其输出电压为

$$V_{\text{out}} = -\frac{R_2}{R_1}(\Delta V_i + V_{os} + 2I_{os}R_1) \quad (6.79)$$

式中 $\Delta V_i = (V_1 - V_2)$ ，同时为了简化起见已经假定了 $R_2 \gg R_1$ 。输出中含有产生误差的项，它同放大器的输入特性有关。这时，不是输入偏置电流而是输入失调电流和电压成为关键性的参量。例如，如果在一个使用铁-康铜热电偶的电路应用中应用 741 型运放，则 2.6mV 的输入失调电压就能够单独造成被测温度的误差达

$$T_e = \frac{2.6\text{mV}}{50\mu\text{V}/^\circ\text{C}} = 52^\circ\text{C} \quad (6.80)$$

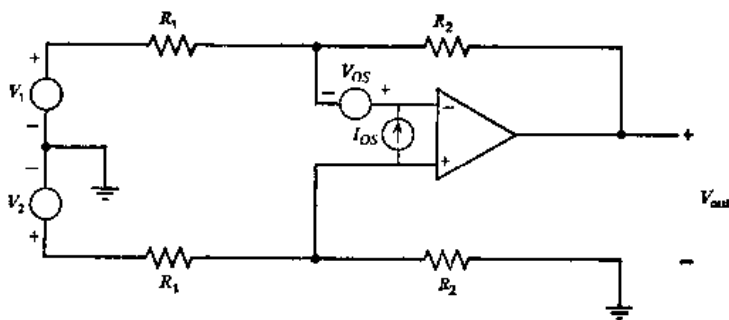


图 6.24 包含 I_{os} 和 V_{os} 的热电偶放大器等效电路

在这种要求苛刻的用途中,必须外接电位器使 741 型运放的失调电压调到零,以免产生这样巨大的误差。在 741 电路中的 R_1 和 R_2 之间,加进外接电位器便可完成这一作用。然而,这样做以后,输入失调电压随温度而漂移便成为主要的矛盾。

741 的失调电压估算,见附录 A6.1。通过对附录中的式 (6.101) 进行微分,便可求得 741 的漂移特性如下:

$$\frac{dV_{OS}}{dT} = \frac{V_{OS}}{T} + 2V_T \frac{d}{dT} \left[\frac{\frac{\Delta I_{S5-6}}{I_{S5-6}}}{\left(1 + \frac{I_{C5-6}R_{1-2}}{V_T}\right)} - \frac{\left(\frac{I_{C5-6}R_{1-2}}{V_T} \frac{\Delta R_{1-2}}{R_{1-2}}\right)}{\left(1 + \frac{I_{C5-6}R_{1-2}}{V_T}\right)} \right] \quad (6.81)$$

在式(6.101)中包含 I_S 的各项被假定为与温度无关,同时包含 β 的各项通常可略去不计。当失调电压调到零时,可强使式(6.81)中第一项等于零,但不能使第二项也等于零。尽管饱和电流失配项 $\Delta I_{S5-6}/I_{S5-6}$ 与温度无关,但偏置电流 I_{C5-6} 、 R_{1-2} 以及 V_T 全都和温度有关。此外,由于存在调零电位器,它的温度系数同扩散电阻本身不一样,所以电阻失配项 $\Delta R_{1-2}/R_{1-2}$ 通常也和温度有关。实际观测到的特性如下:失调调零后的 741 较未调零的在漂移特性方面有所改善,同时剩余的失调电压温度系数的典型值约为 $3-5\mu\text{V}/^\circ\text{C}$ 。在热电偶测温的用途中,这样的漂移水准将使运放所处的环境温度每变化一度,引起被测温度的 0.1°C 误差。在许多精密过程控制系统中,被测温度对环境温度这样的敏感度将是不允许的。因而,需要使运放具有比 741 卓越得多的输入失调电压和输入失调电流的漂移性能。尽管在这一具体例子中失调电压起最主要作用,但是在许多包含高信号源阻抗的应用中,输入偏置电流和失调电流也将同时起重要作用。

6.4.1 低漂移运算放大器的设计

当第一级具有足够高的电压增益时,多级差分放大器的失调电压主要取决于第一级的失调电压。因此,低失调放大器设计中的主要问题,就是设计一个输入级,使其中尽可能少的元件对该级的失调有所贡献。在

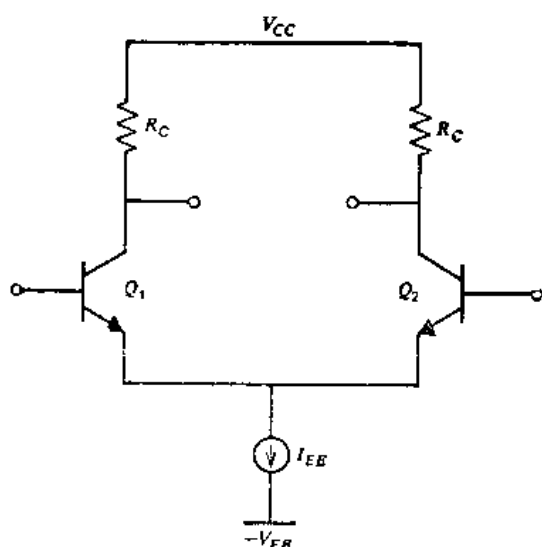


图 6.25 电阻性负载的射耦对

741 中,由于要求输入级提供增益、电平移动以及差模-单端变换,所以输入级比较复杂。从漂移和失调的观点来看,更合理的电路应该含有更少的对失调电压起贡献的器件^[4]。最简单的差分级就是如图 6.25 所示的电阻性负载的射耦对。该级的失调已在第三章中讨论,并可简单地表示为

$$V_{OS} = V_T \left(-\frac{\Delta I_S}{I_S} - \frac{\Delta R_C}{R_C} \right) \quad (6.82)$$

这一失调电压随温度的漂移为

$$\frac{dV_{OS}}{dT} = \frac{V_{OS}}{T} \quad (6.83)$$

如果晶体管和电阻的典型失配程度和 741 时一样,则射耦对本身的失调标准差为 1.56mV

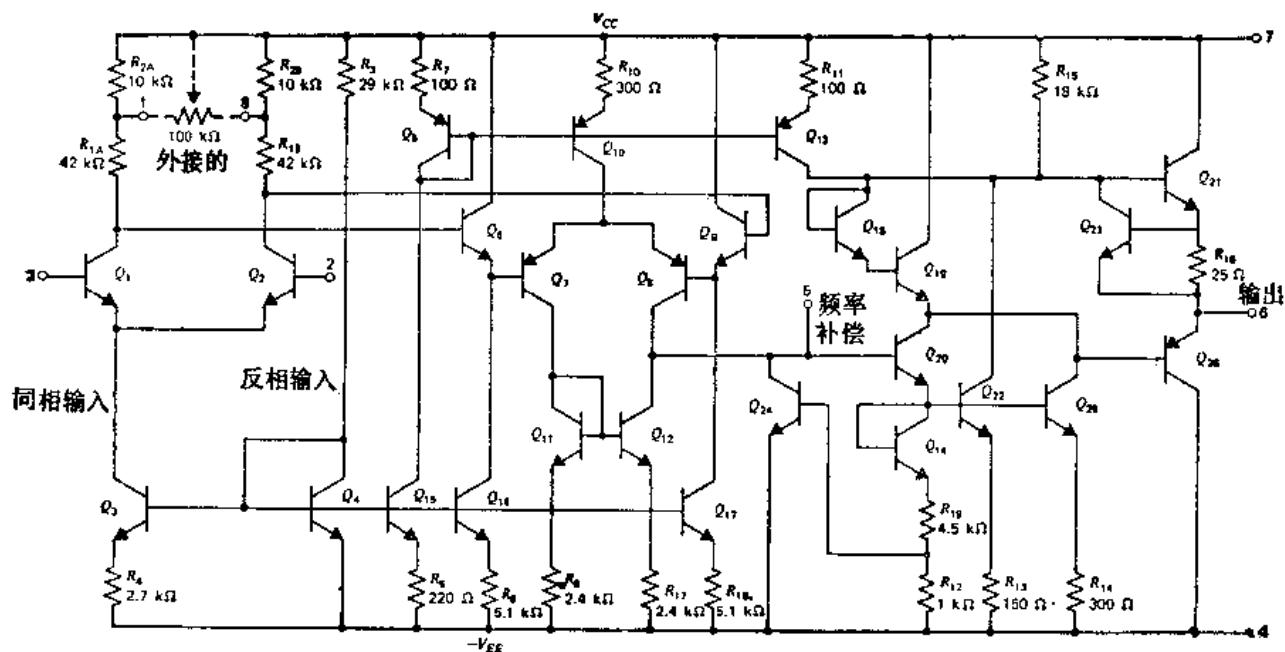


图 6.26 725 低漂移运算放大器的电路图

而未调零的漂移为 $5\mu\text{V}/^\circ\text{C}$ 。因此，这样的电路更适合于作为低漂移运算放大器的输入级。

将射耦对与运放相结合的一种方式，就是在射耦对之后简单地接以 741 或类似电路。

图 6.26 所示的 725 型放大器就是采用这种方式的一个例子。输入级的增益应当设计得足够大，使得第二级的漂移对失调不起明显贡献，但是集电极电阻仍然必须保持足够地小，使得整个电路的频率响应不会由于第一级的响应而降低过多。

如果集电极电阻 R_c 能够调节到使输入级射耦对的失调等于零，则在原理上说可以在失调调零的同时使失调漂移也调到零。可是实际上，用于调节集电极电阻比值的电位器，其温度系数通常和扩散电阻不一样，因此使 R_c 的失配因子变成与温度有关，故又引入了新的漂移分量。实际上，使用外接电位器调零时失调的温度漂移可以达到 $1-2\mu\text{V}/^\circ\text{C}$ 的数量级。

失调微调的方法 实现非常低漂移的另一种方法，就是利用“在片电阻”（在同一硅片上制成的电阻）对失调电压进

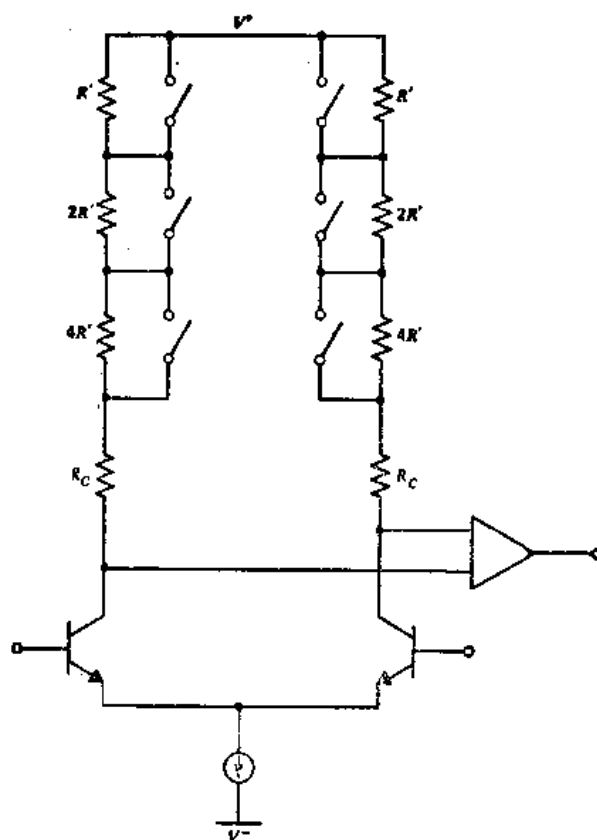


图 6.27 利用串接或者短接不同的环节以实现芯片上分立式微调的输入级电路。电阻 R' 远小于 R_c

行调零。具体说来,就是用在一个在片程控只读存储器进行控制,使这些在片电阻从放大器电路中插入或去掉^[2]。这样电路的原理图,示于图 6.27。图中集电极电阻由主要部分的电阻串以较小的电阻组成,后者又按加权二进制分成许多段。单掷开关表示跨接于电阻上的易熔丝,可以是铝易熔丝,它可以被电流脉冲烧成断路;在某些情况下也可以是齐纳二极管,借助于经过它的反向流过大电流,可以永久地变成短路状态。不管在哪种情况下,在制成芯片过程中,如中测时即可对失调进行调零,而且由于这时的集电极电阻全是同一类型的扩散元件,所以不会因为调零又引入新的漂移分量。由于这些电阻按加权二进制划分,故分级的数目亦即调节范围的分级数目将与 2^n 成比例,这里的 n 就是一个集电极上的易熔丝数目。上述方法是一种改善单片高精度运算放大器输入特性的强有力而又廉价的方法。

版图设计和器件匹配的考虑 在设计象 725 型集成运放这样高精度电路时,主要的任务就是尽可能减小输入失调电压,这就要求尽可能减小集电极电阻之间以及输入器件之间的失配。

对于集成运算放大器以及许多其它模拟集成电路诸如稳压器(见第八章)、模拟乘法器(见第十章)、模-数及数-模变换器、电压比较器以及其他电路所能达到的性能,两个相同的晶体管或电阻所能匹配的精确程度将起一阶效应的影响。两个想象中的相同电阻或晶体管之间的失配,主要由于以下两个原因仍然呈随机分布:

1. 由于光刻工序本身分辨力有限,使电阻或晶体管边缘位置发生变化。这就造成晶体管发射区面积的失配以及电阻长宽比的失配。
2. 由于杂质预淀积以及(或者)扩散时的非均匀状态,使薄层电阻以及发射区和基区扩散层的结深沿跨越晶片方向有所变化。这就造成薄层电阻的阻值以及晶体管中基区净掺杂 Q_B , 随着跨越芯片的距离不同而变化。

除了以上的随机现象外,还有各种原因能够造成系统性的失配,其中包括原始掩模的绘制误差以及芯片上存在有温度梯度等。但是,这些系统误差在每一芯片上重复地发生,所以容易发现因而得以校正。所以上述随机起伏才是限制匹配所能达到精度的基本因素。

由于光刻的分辨力限制了所能达到的匹配精度,显然,就分辨力而论,所规定的电阻

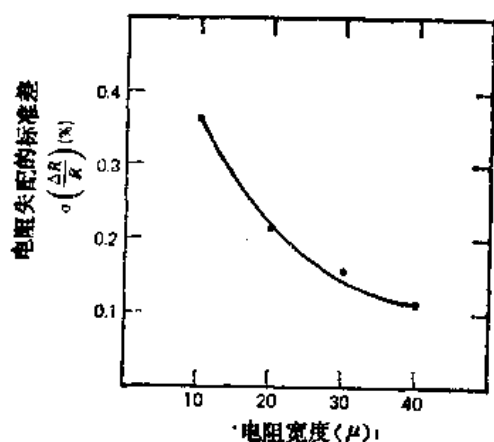


图 6.28 离子注入电阻当薄层电阻为 $500\Omega/\square$ 而长度为 500μ 时,通过实验观察到的失配分布的标准差

或晶体管尺寸将是一个重要的参数。如果电阻设计得更宽些,则同样的边缘位置的不确定性,所产生的影响将成比例地下降,因而匹配精度有所改善。在实践中确实观察到这种现象。所观察到的电阻匹配精度作为电阻宽度的函数而绘制出来的曲线,示于图 6.28。与此类似,如果发射区尺寸做得更大些,则可以看到晶体管的 I_S 匹配精度有明显的改善,用观察到的匹配数据绘制出来的曲线,示于图 6.29。通常,芯片尺寸的增大以及最终成本的提高,限制了所能使用的器件尺寸,但是对于高精度运算放大器,输入晶体管和电阻通

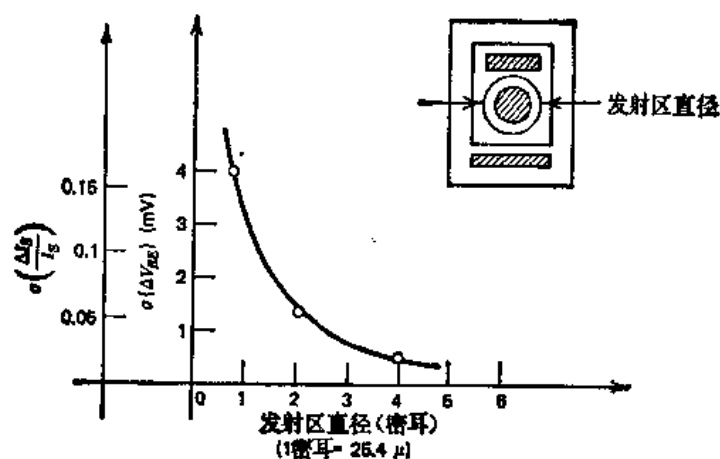


图 6.29 V_{BE} 和 I_S 作为发射区直径的函数时,所观测到的失配分布的标准差

常都在切实可行的范围内做得尽可能大些。

限制匹配精度的第二个因素,就是沿芯片横截面存在工艺效果的变化率,通过适当的几何布局使器件的失配对一定类型的工艺效果变化率不敏感,可以部分地缓和这一问题。这样的几何布局称为同心布局法,其中最简单的情况示于图 6.30。这时,分布于四个象限

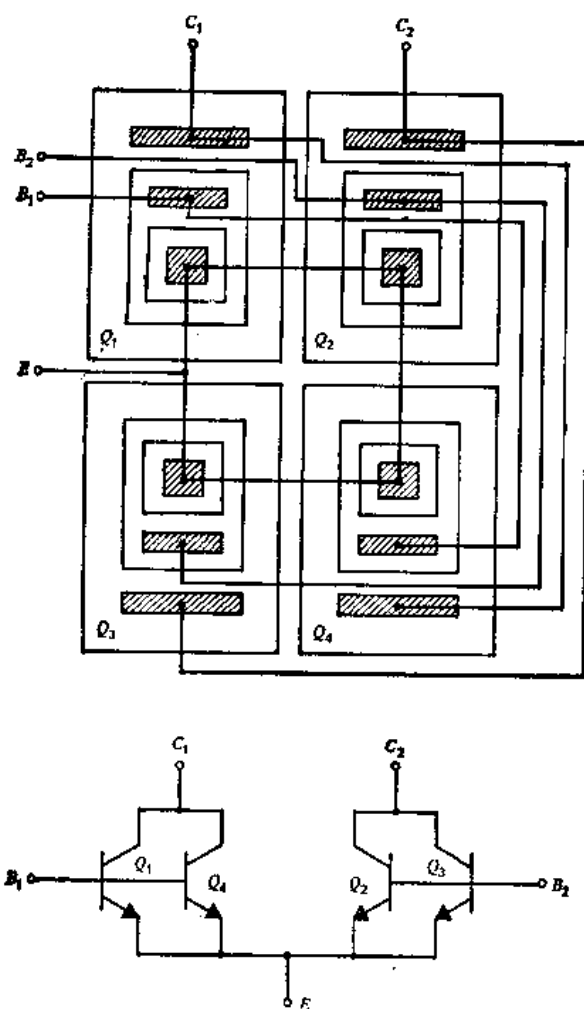


图 6.30 射耦对的同心式几何布局

的各个晶体管,通过交叉连接各区而构成晶体管对。从几何布局来说,两组复合器件的质心均落在结构的中心上。725 型运算放大器就是利用这种几何布局的一个例子,它的电路见图 6.26。它的芯片照片见图 6.31,其输入器件分别置于四个象限并进行交叉连接以便达到同心式几何布局。这种特殊电路所能达到的典型输入失调电压,小于 1mV。

图 6.31 725 芯片的

6.4.2 低输,

在仪表系统的应用中,当信号源的直流信号设定了下限。可是,如果节电阻流入的运放输入偏置电流及牵力的主要因素。此外,许多应用还引就是一个很好的例子。当需要检测环人们关心的光通量范围内,光敏二极

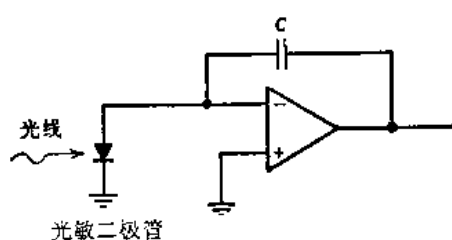
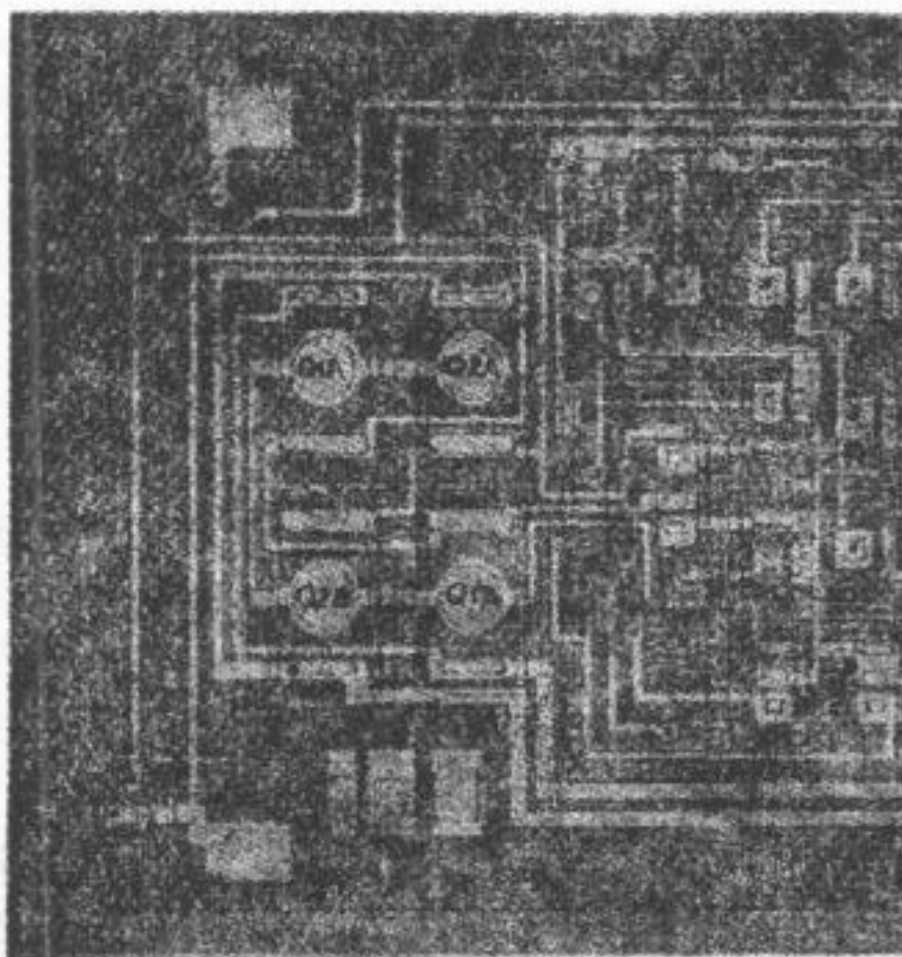


图 6.32 集成的光敏二极管放大器

抵消输入电流的电流源、提高输入器作为输入管等等。但是,减小该级的问题将在第七章中讨论,此外,除非

管的电流增益在低于 1 微安的电流水准时迅速跌落。因此,上述措施中被广泛认可的有:利用起抵消作用的电流源(抵消偏流)、提高输入器件的 β (超 β 管)、以及利用 JFET 或 MOSFET 作为输入管等。下面将分别介绍这些措施。

偏置电流的抵消 由于使用双极型输入管的运放,其输入偏置电流等于输入管的集



流除以输入管的 β , 所以可以根据输入管的集流除以 β 求出等于输入电流的第二个电流。然后, 可以把这一电流经由电流源反馈回输入端, 而从原理上说便可完全抵消输入电流。这种输入级的原理性电路图, 示于图 6.33。这种方法确实可使输入偏置电流明显下降, 但下降量将受电路中的 nnp 管 β 的匹配所限制。所以, 遗憾的是, 它并未使输入失调电流有所改善。

一种实用的抵消输入电流的电路, 示于图 6.34。在这一电路中, 晶体管 Q_9 和二极管 Q_{10} 及 Q_{11} 一起, 给 Q_6 及 Q_8 的射极提供电位较 Q_1 及 Q_2 的射极高出一个二极管压降的偏置。由于二极管 Q_7 和 Q_5 要通过 Q_3 和 Q_4 的基流, 所以处于正偏置。这样, Q_3 和 Q_4 的基极便比 Q_1

和 Q_2 的射极高出一个二极管压降。因此, Q_3 和 Q_4 的射极较 Q_1 和 Q_2 的射极高出一个二极管压降, 所以这些输入晶体管几乎都在零集-基偏置下工作。假定 nnp 器件的 β 很大, 则 Q_3 和 Q_4 的集流几乎等于输入管 Q_1 和 Q_2 的集流。如果所有 nnp 管的 β 全都一样, 则 Q_3 和 Q_4 的基流便和 Q_1 和 Q_2 的基流相等。因此, pnp 管电流源 Q_5 、 Q_6 以及 Q_7 、 Q_8 将取出这个基流并向 Q_1 与 Q_2 的基极反馈同样大小的电流。如果 pnp 管的 β 很大, 就可以实现精确的抵消。

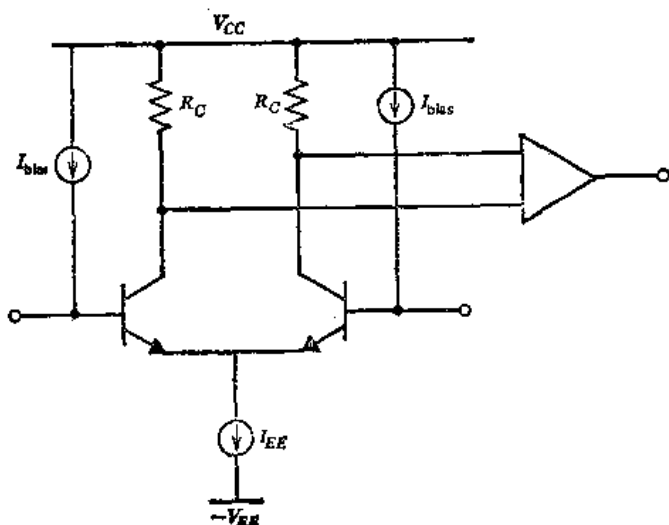


图 6.33 说明抵消输入电流原理的电路图。电流源 I_{bias} 的大小等于输入器件的基流

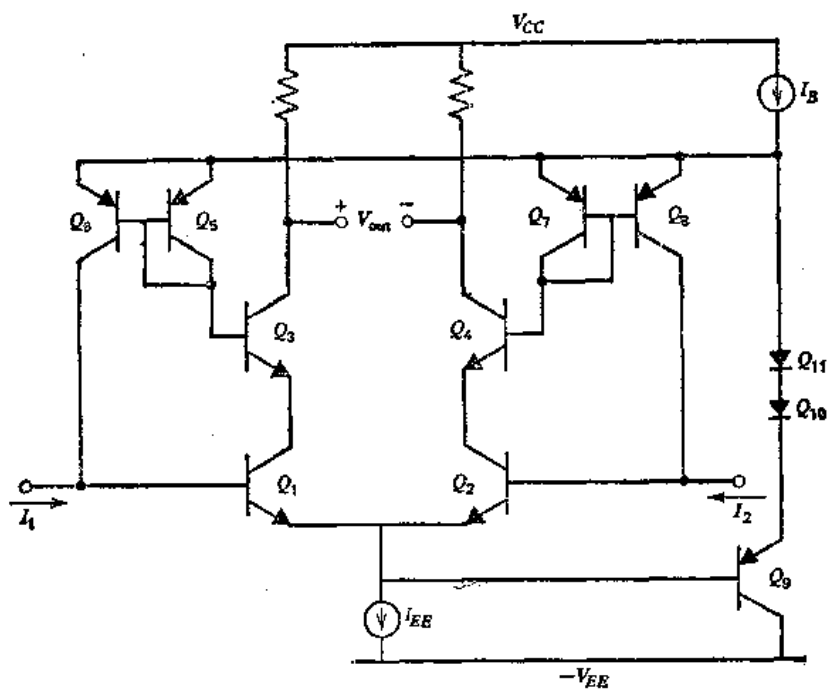


图 6.34 典型的偏置电流抵消电路

实际上,由于 pnp 器件本身工作于非常低的电流水准,所以这一电路中的 pnp 管的 β 比较小。此外, nnp 管的 β 也没有得到精确地匹配。结果,假定相互抵消的 Q_1 基流和 Q_2 集流之间,失配程度仍典型地达到 5—20%。而剩余的输入电流则典型地达到未经补偿的原始输入电流的 $1/5$ 至 $1/20$ 。

另一方面,由于存在抵消电路,使输入失调电流处于最坏状态。输入失调电流等于 Q_1 和 Q_2 基流的原始失配加上 Q_3 和 Q_4 集流的失配。后者与 Q_3-Q_4 、 Q_5-Q_6 以及 Q_7-Q_8 对的 β 匹配程度有关,还与 Q_5-Q_6 以及 Q_7-Q_8 对的 I_S 匹配程度有关。所以失调电流将变坏并达到未经补偿时的 2—4 倍。输入噪声电流也变得较大,如第十一章将要讨论的。一个典型的偏置电流补偿放大器 OP-07 的完整电路,示于图 6.35。这一电路同样可以结合使用 6.4.1 节所介绍的并示于图 6.27 的失调微调的方法。最后,电路所能达到的典型输入失调电压为 $50\mu V$ 、典型输入偏置电流为 $4nA$,而典型失调电流亦为 $4nA$ 。

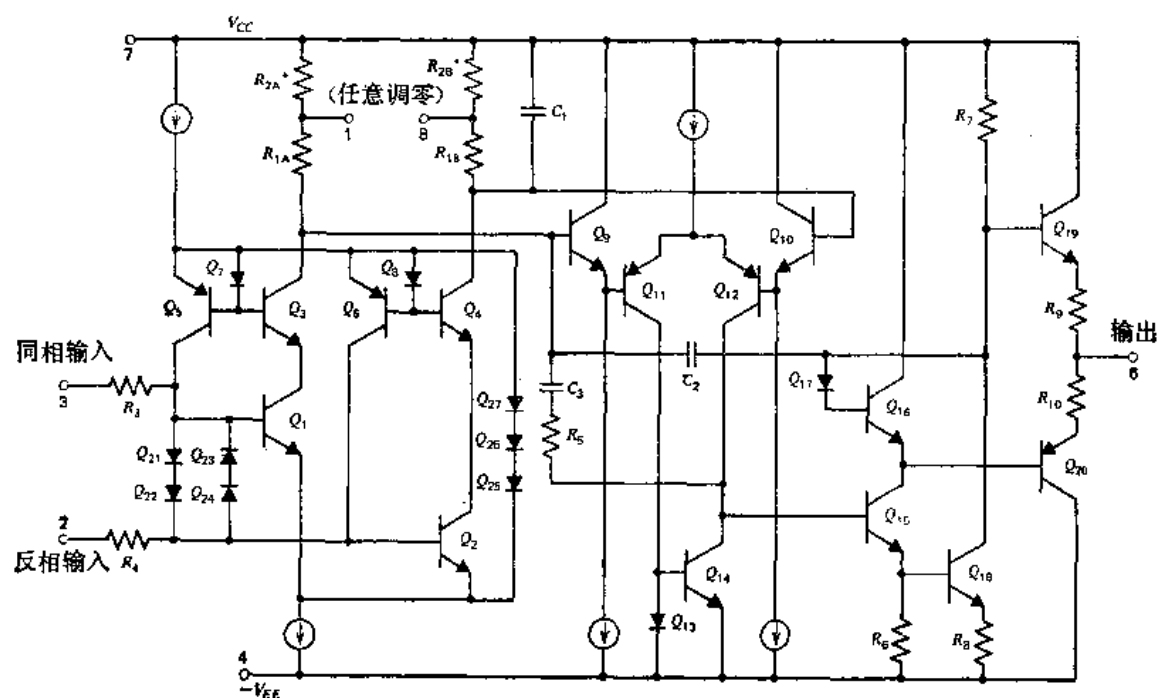


图 6.35 补偿偏置电流的 OP-07 运算放大器电路图

超 β 管 减小输入偏置电流的第二种措施就是提高输入级晶体管的电流增益^[6]。达到这一目的的切实方法就是使用第二章中介绍的超 β 管。从电路的观点看,使用这样的器件对输入级设计提出的要求,就是应使这些输入器件永远不得承受高于 1V 或 2V 的集-射电压。利用图 6.36 所示的共射-共基组态,可以相当方便地实现这一要求。二极管 D_1 、 D_2 和电流源 I_1 一起,使 Q_3 和 Q_4 的基极电位被偏置到高于 Q_1 和 Q_2 射极两个二极管压降。结果使 Q_1 和 Q_2 的集-基电压等于零。一个典型的超 β 运算放大器 (108 型运放),其输入偏置电流为 $3nA$ 而失调电流为 $0.5nA$ 。

FET 输入管的运算放大器 为了实现低输入偏置电流而采用的第三种措施,就是利用场效应管作为输入器件。作为一种类型,结型场效应管具有这样的特性,它的输入电流即栅极电流在室温时为 $10pA$ 级或更小,它的跨导对直流工作电流的比值通常远低于双

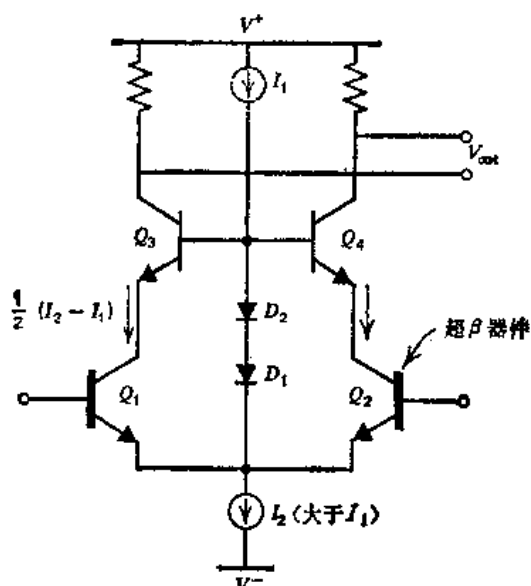


图 6.36 利用 CE-CB 组态的超 β 输入级

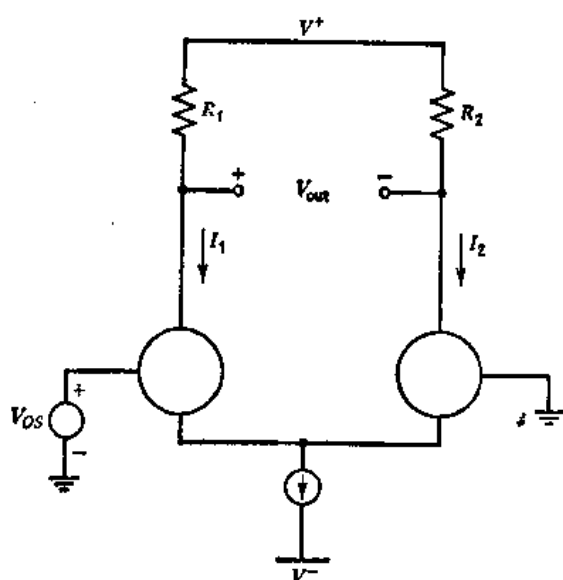


图 6.37 利用任意的单向有源器件的差分放大器

极型晶体管。通过图 6.37 的电路，可以非常清楚地看到后一点的重要意义。这一差分放大器由一对有源器件组成，它们的精确特性并未明确规定，同时这一对负载电阻也未经精确匹配。现在假定有源器件得到精确的匹配，然后计算由于负载电阻的失配而引起的输入失调电压。为了使输出电压等于零，必须满足

$$I_1 R_1 = I_2 R_2 \quad (6.84)$$

因此如果 R_1 和 R_2 之间失配，则为了使 V_{out} 等于零，必须使电流失配相应地为

$$-\frac{\Delta I}{I} = \frac{\Delta R}{R} \quad (6.85)$$

为了得到这样的不平衡电流而需要的输入失调电压 V_{os} 隐含于下式：

$$-\Delta I = g_m V_{os}$$

将该式代入式(6.85)，可得

$$V_{os} = \frac{I}{g_m} \left(\frac{\Delta R}{R} \right) \quad (6.86)$$

有源器件的失配虽然也是重要的，但为了简化起见，在这一例子中我们只考虑负载元件的失配。需要指出，在电阻失配的百分比给定下，决定输入失调电压的有源器件重要参数，就是直流工作电流对跨导的比值。对于一个双极型晶体管，这一参量等于 26mV，但是对于均匀沟道的 JFET，在饱和区中

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \quad (6.87)$$

$$g_m = -2 \frac{I_{DSS}}{V_P} \left(1 - \frac{V_{GS}}{V_P} \right) \quad (6.88)$$

因而

$$\left| \frac{I_D}{g_m} \right| = \frac{V_P}{2} \sqrt{\frac{I_D}{I_{DSS}}} \quad (6.89)$$

对于典型的 JFET，夹断电压落于 1—4V。因此，当漏极电流同 I_{DSS} 为同一数量级时，

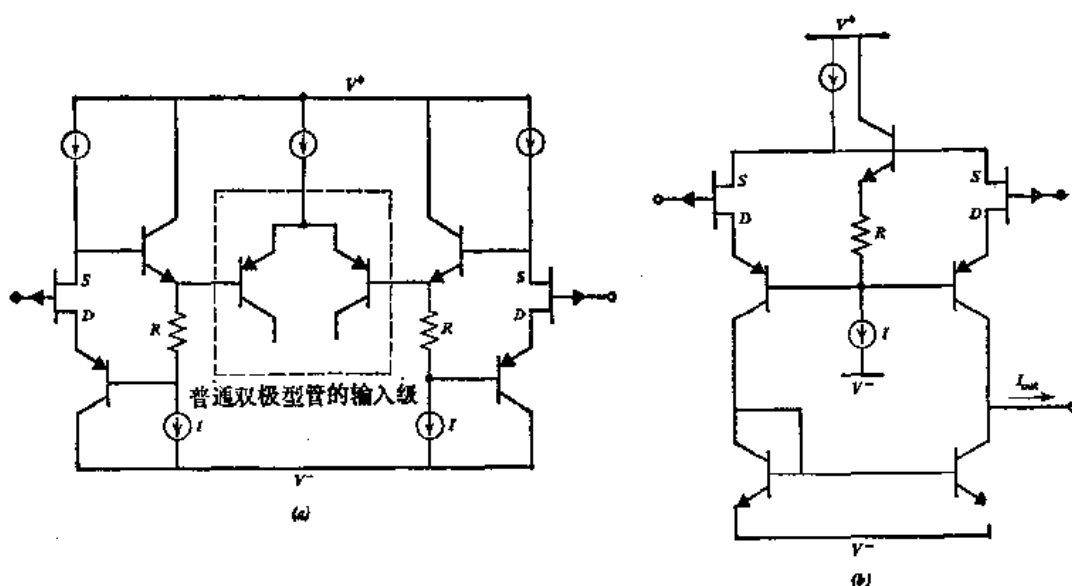


图 6.38 典型的双扩散 JFET 管的运放输入级。(a) 具有漏极电压箝位的源极跟随器；
(b) 具有漏极电压箝位的共源级。在两种情况下，均为 $IR < BV_{DS} \approx 6V$

I_D/g_m 比值的数量级为 $1V$ ，即为双极型晶体管的 40 倍。因此，为了获得低输入失调电压，差分级的负载元件应当比双极型管时远为精确地进行匹配，就象对 JFET 本身的参数必须精确匹配那样。JFET 源耦对的失调电压已在第三章中计算，并用沟道宽度及长宽比的失配程度进行表示。

结型 FET 可以通过一些不同的工艺方法，和双极型管在同一芯片上集成。正如第二章中所介绍的，正确地利用制造超 β 管的同样工艺，可以将扩散的 JFET 同双极型晶体管制在同一芯片上。就象超 β 管时那样，既可以在同一基区扩散层中分别进行两次发射区扩散，也可以在两个分开的基区扩散层中进行同一的发射区扩散，来制成这样的结构。在两种情况下，所制成的器件沟道宽度都非常窄，而且预淀积以及扩散过程条件的很小变化，都会引起沟道宽度以及夹断电压的巨大变化。另一个缺点就是漏极至栅极的击穿电压受到双极型晶体管射-基结的限制，即被限制在约 $7V$ 左右。因而，这些器件就象超 β 管一样，只能用于加在 JFET 上的源-漏电压受到限制的输入级中。两种典型的应用双扩散 JFET 管的输入级，示于图 6.38，而且在这两种电路中，电流源 I 所造成的跨于电阻 R 上的电压降，均为 $3-5V$ 。电阻的上端通过 $n-p-n$ 管被箝位于 JFET 管源极的电位，而 JFET 管的漏极则通过 $p-n-p$ 管被箝位于电阻下端的电位。

可见，双扩散的 JFET 的缺点有：制造工艺较难控制、输入级电路复杂而且占据芯片面积较大以及器件的固有特点会造成高的输入失调电压（其典型值落于 $20-50mV$ 范围内）。通过采用第二章中所介绍的一连串离子注入工序来制造 JFET 便可以克服以上这些缺点^[7]。利用 p 型注入以形成沟道，由于注入过程能够做到非常均匀并精确地注入杂质，所以沿沟道截面的杂质原子数目的分布可以精确地控制。与双扩散 JFET 管时的情况相比较，这样可以更精确地控制夹断电压和匹配程度。此外，由于沟道区中最大掺杂浓度只有 10^{16} 原子/ cm^3 左右，所以可以保持高的漏-栅击穿电压。在输入级采用这类器件的运放，已经做到使输入失调电压只有 $3-5mV$ 。

利用离子注入的 JFET 管，可以制成输入失调电压与双极型电路相当的单片集成

JFET 输入运放。这样, 这些放大器能够在室温时同时提供非常令人满意低输入失调电压和低输入电流, 后者的数量级典型地为 10pA 。可是, 因为输入电流为反偏 pn 结的电流, 所以高温时 JFET 的输入电流要变成大得多, 在温度高于 100°C 时实际上要超过某些超 β 管运放的输入电流。

附 录

A6.1 741 型运放输入失调电压和失调电流的计算

放大器性能指标中重要的两项是它的输入失调电流和电压, 正如本章前面所指出的, 这两个参数规定了放大器所能精确检测并放大的直流电流及电压的下限。然而, 这些性能参数的计算, 却与其他参数诸如电压增益等的计算有原则的差别。失调电压和电流都是随机参数, 其均值通常都非常接近于零。这些失调是由于构成电路输入级的各器件对之间存在的随机失配而造成的。因此最好使用均值为零(理想时)且具有一定标准差的概率分布来给予描述。从设计者的观点来看, 所关心的参数是失调电压及失调电流分布的标准差, 因为它指明在保持所能容许的成品率下, 对待测试的产品所能规定的失调电压和电流的上限。从使用者的观点来看, 概率分布的具体状况, 除了会对出现设计者所规定的最大失调电压可能性起影响之外, 对他们是没有多大意义的。在设计阶段, 对设计者有用的数据有, 在电阻值、晶体管饱和电流以及晶体管 β 等方面失配的概率分布状况。设计者的任务就是, 在给定的这些分布下, 设计出既满足电路其他方面的要求又具有最小失调的输入级。下面将在各种器件的失配遵循正态分布这一假定条件下, 计算 741 型运放的失调电压和电流。

简化的输入级电路示于图 6.39。在以下分析中, 将假定 $n\text{pn}$ 管 Q_1 、 Q_2 、 Q_3 和 Q_6 的电流增益足够大, 因而它们的基流可以略去不计。同样的假定也适用于 Q_5 和 Q_4 。

假定失配足够小因而它们仅对电路中的电流有微弱干扰, 这样就可以把每一器件对的失配影响看成是互相独立的, 所以它们作用的结果可以叠加, 从而使问题简化。参看图 6.39, 可以看到这一问题的实质就在于, 在存在各种失配的条件下求出为了驱动 I_{out} 达到零所需要的输入电压 V_{os} 。

首先, 考虑 Q_5 和 Q_6 之间以及 R_1 和 R_2 之间的失配。这样组态的集流失配问题, 已在第四章中研究过。其结果为

$$\frac{\Delta I_{C5-6}}{I_{C5-6}} = \left(\frac{1}{1 + g_m R_{1-2}} \right) \frac{\Delta I_{S5-6}}{I_{S5-6}} - \left(\frac{g_m R_{1-2}}{1 + g_m R_{1-2}} \right) \frac{\Delta R_{1-2}}{R_{1-2}} \quad (6.90)$$

式中 $\Delta I_{C5-6}/I_{C5-6}$ 为集流 I_{C5} 和 I_{C6} 的相对失配。式(6.90)可写成

$$\frac{\Delta I_{C5-6}}{I_{C5-6}} = \left(\frac{1}{1 + \frac{I_{C5-6} R_{1-2}}{V_T}} \right) \left(\frac{\Delta I_{S5-6}}{I_{S5-6}} \right) - \left(\frac{\frac{I_{C5-6} R_{1-2}}{V_T}}{1 + \frac{I_{C5-6} R_{1-2}}{V_T}} \right) \left(\frac{\Delta R_{1-2}}{R_{1-2}} \right) \quad (6.91)$$

为了在 Q_3 和 Q_4 中产生一个等效的差值电流来驱动 I_{out} 达到零, 必须施加一个输入电压 V_{os} , 由于

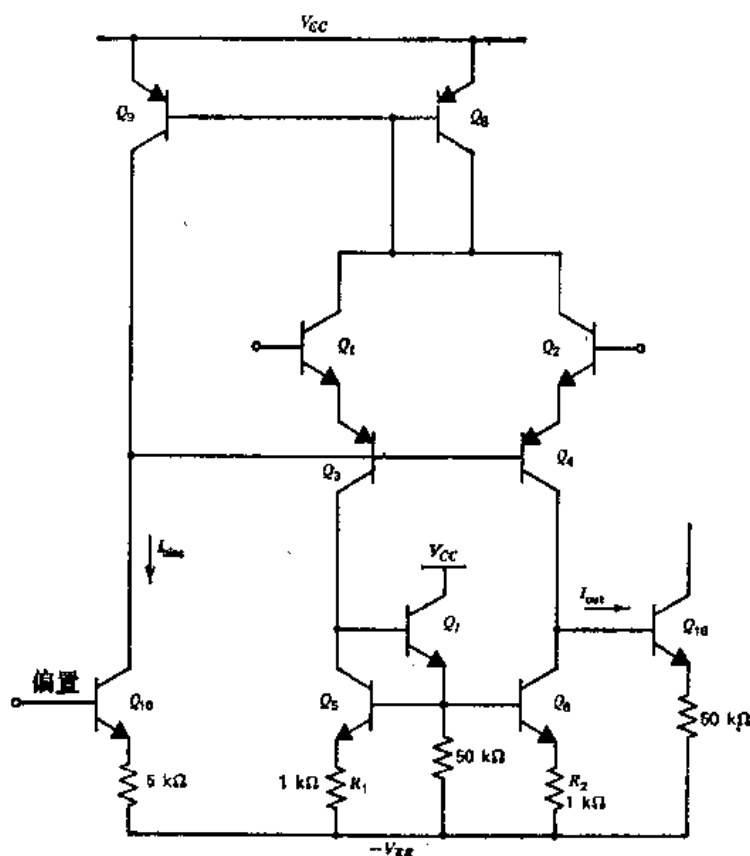


图 6.39 计算 741 的 V_{Os} 而使用的电路

$$\Delta I_{C3-4} = \frac{g_{m1-2}}{2} V_{Os1} = \Delta I_{C5-6} \quad (6.92)$$

所以

$$V_{Os1} = 2 \frac{\Delta I_{C5-6}}{g_{m1-2}} \quad (6.93)$$

将式(6.91)代入式(6.93),得

$$V_{Os1} = \frac{2}{g_{m1-2}} \left[(I_{C5-6}) \left(\frac{1}{1 + \frac{I_{C5-6} R_{1-2}}{V_T}} \right) \left(\frac{\Delta I_{S5-6}}{I_{S5-6}} \right) - (I_{C5-6}) \left(\frac{\frac{I_{C5-6} R_{1-2}}{V_T}}{1 + \frac{I_{C5-6} R_{1-2}}{V_T}} \right) \left(\frac{\Delta R_{1-2}}{R_{1-2}} \right) \right] \quad (6.94)$$

但是

$$\frac{I_{C5-6}}{g_{m1-2}} = \frac{I_{C5-6}}{g_{m5-6}} = V_T \quad (6.95)$$

因而将式(6.95)代入式(6.94),得

$$V_{Os1} = 2V_T \left[\left(\frac{1}{1 + \frac{I_{C5-6} R_{1-2}}{V_T}} \right) \left(\frac{\Delta I_{S5-6}}{I_{S5-6}} \right) - \left(\frac{\frac{I_{C5-6} R_{1-2}}{V_T}}{1 + \frac{I_{C5-6} R_{1-2}}{V_T}} \right) \left(\frac{\Delta R_{1-2}}{R_{1-2}} \right) \right] \quad (6.96)$$

下面考虑 I_{S1-2} 和 I_{S3-4} 的失配。如果 Q_1 、 Q_2 、 Q_3 和 Q_4 的集流相等，则 Q_1 — Q_2 的失配对 V_{OS} 所起的贡献正好等于在相同的 I_C 下， V_{BE1} 与 V_{BE2} 之间的差值。它可由下式给出：

$$V_{BE1} - V_{BE2} = V_T \ln \frac{I_{S2}}{I_{S1}} \approx -V_T \frac{\Delta I_{S1-2}}{I_{S1-2}} \quad (6.97)$$

Q_3 — Q_4 失配所起的贡献与其类似，因此

$$V_{OS2} = -V_T \frac{\Delta I_{S1-2}}{\Delta I_{S1-2}} - V_T \frac{\Delta I_{S3-4}}{I_{S3-4}} \quad (6.98)$$

最后，考虑 pnp 管的 β 失配。假定集流 I_{C3} 和 I_{C4} 相等，则二者的射流不会相等，其差值等于基流的差值。设 $\Delta\beta_F \ll \beta_F$ ，则

$$\frac{\Delta I_{E3-4}}{I_{E3-4}} = -\left(\frac{1}{\beta_{3-4}}\right)\left(\frac{\Delta\beta_{3-4}}{\beta_{3-4}}\right) \quad (6.99)$$

如果略去 nnp 管中的基流，则 Q_1 和 Q_2 两个集流之差将等于 ΔI_{E3-4} ，因此

$$V_{OS3} = V_{BE1} - V_{BE2} = V_T \ln \frac{I_{C1}}{I_{C2}} \approx V_T \frac{\Delta I_{C1-2}}{I_{C1-2}} = V_T \frac{\Delta I_{E3-4}}{I_{E3-4}}$$

将式(6.99)代入上式，得

$$V_{OS3} = -V_T \frac{1}{\beta_{3-4}} \frac{\Delta\beta_{3-4}}{\beta_{3-4}} \quad (6.100)$$

总的输入失调电压等于这三个分量之和：

$$\begin{aligned} V_{OS} &= V_{OS1} + V_{OS2} + V_{OS3} \\ V_{OS} &= V_T \left[\left(\frac{2}{1 + \frac{I_{C5-6} R_{1-2}}{V_T}} \right) \left(\frac{\Delta I_{S5-6}}{I_{S5-6}} \right) - \left(\frac{2 \frac{I_{C5-6} R_{1-2}}{V_T}}{1 + \frac{I_{C5-6} R_{1-2}}{V_T}} \right) \left(\frac{\Delta R_{1-2}}{R_{1-2}} \right) \right. \\ &\quad \left. - \frac{\Delta I_{S1-2}}{I_{S1-2}} - \frac{\Delta I_{S3-4}}{I_{S3-4}} - \left(\frac{1}{\beta_{3-4}} \right) \left(\frac{\Delta\beta_{3-4}}{\beta_{3-4}} \right) \right] \quad (6.101) \end{aligned}$$

在给定的一组失配量下，可从该式求出输入失调电压。可是，设计者所关心的却是从大容量样本中观察到的失调电压的概率分布，因而各种失配因子的分布才是有用的数据。如果下面各量

$$\frac{\Delta I_{S5-6}}{I_{S5-6}}, \frac{\Delta R_{1-2}}{R_{1-2}}, \frac{\Delta I_{S1-2}}{I_{S1-2}}, \frac{\Delta I_{S3-4}}{I_{S3-4}}, \frac{\Delta\beta_{3-4}}{\beta_{3-4}}$$

可以看成是遵循正态分布的独立随机变量，则如同附录 A3.1 中所介绍的那样，它们总和的标准差为

$$\sigma_{sum} = \sqrt{\sum_n \sigma_n^2} \quad (6.102)$$

因此，可以通过对各个单独的贡献平方和进行开方，求出 V_{OS} 概率分布的标准差。

设电阻匹配的标准差为 1%，而 I_S 匹配的标准差为 5%， β 匹配的标准差为 10%；则当 $R_{1-2} = 1k\Omega$ 、 $I_{C5-6} = 9.5\mu A$ 、 $\beta_{3-4} = 50$ 时，可得

$$\begin{aligned} \sigma_{V_{OS}} &= V_T \sqrt{(0.073)^2 + (0.0052)^2 + (0.05)^2 + (0.05)^2 + \left(\frac{1}{50}\right)^2 (0.1)^2} \\ &= V_T (0.103) = 2.6mV \quad (6.103) \end{aligned}$$

因此,有源负载器件 Q_3 和 Q_4 的失配将是最大的单项失调贡献。作为例子,当失调电压的标准差为 2.6mV 时,则所有制成的器件,其失调电压低于 741 型运放所规定的 5mV 的成品率 Y 为

$$Y = \int_{-\infty}^{+\infty} \frac{1}{2.6 \sqrt{2\pi}} \exp \frac{x^2}{2(2.6)^2} dx \quad (6.104)$$

利用图 3.49, 可以求出这一积分值等于 0.93。可见, 由于失调电压变化超出规定的 5mV 失调而造成的不合格品, 将达到 7%。

根据 Q_1 和 Q_2 之间的 β 失配以及 I_{C1} 和 I_{C2} 之间的失配, 可求出输入失调电流, 它可近似地表示成

$$\begin{aligned} I_{OS} &= I_{B1} - I_{B2} \\ &= I_{B1-2} \left(-\frac{\Delta\beta_{1-2}}{\beta_{1-2}} - \frac{1}{\beta_{3-4}} \frac{\Delta\beta_{3-4}}{\beta_{3-4}} + 0.73 \frac{\Delta I_{S5-6}}{I_{S5-6}} - 0.27 \frac{\Delta R_{1-2}}{R_{1-2}} \right) \end{aligned} \quad (6.105)$$

假定 pnp 管的 β 为 50、 nnp 管的 β 为 250、 $I_{B1-2} = 9.5\mu\text{A}/250 = 38\text{nA}$, 则

$$\sigma_{I_{OS}} \approx (0.1) I_{B1-2} = 3.8\text{nA} \quad (6.106)$$

习 题

- 6.1 试求图 6.40 电路的输出电流, 并作为输入电压的函数表示之。设晶体管处于正向作用区。
- 6.2 试求图 6.41 电路的输出电压, 并作为输入电压的函数表示之。
- 6.3 试设计一个利用双极型晶体管的理想运放电路, 使其输出电压与输入模拟电压的平方根成正比。

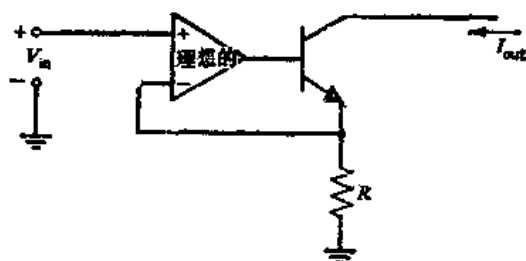


图 6.40 习题 6.1 的电路

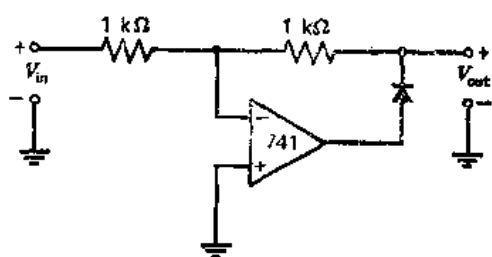


图 6.41 习题 6.2 的电路

- 6.4 试求图 6.42 电路中 R_x 的正确值, 以便使输入电压等于零时输出电压也等于零。设输入的偏置电流为有限值, 但输入失调电流及输入失调电压均等于零。

- 6.5 设图 6.43 所示的差分数据放大器, 应当具有 10^4 倍的电压增益而且其精度应为 0.1%。试问 741 型运放能否满足这一用途的要求? 以及运算放大器应当具有多大的开环电压增益? 设运放的开环

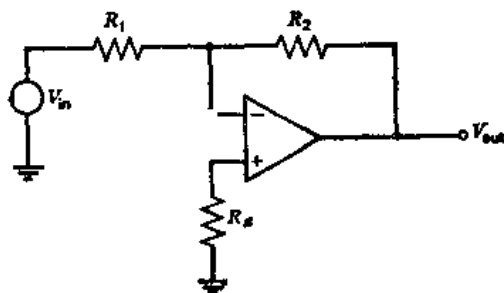


图 6.42 习题 6.4 的电路

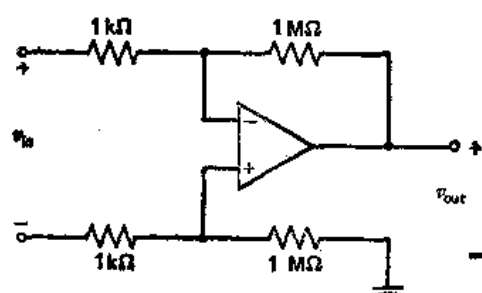


图 6.43 习题 6.5 的电路

增益公差范围为 $+100\%$ 至 -50% 。运放中的 R_{in} 和 R_{out} 的影响可以略去不计。

6.6 设习题 6.5 的差分放大器, 当将失调调零之后, 对落在 $\pm 10V$ 范围内的共模输入电压, 应使其折算到输入端时所对应的失调电压模值小于 $1mV$ 。试问要达到这一要求, 所允许的放大器的最小* CMRR 为多大? 741 型运放能否满足这一要求? (741 规定的最小 CMRR 为 $80dB$ 。)

6.7 在 741 的输入级中, 当电源电压从 $\pm 15V$ 减小到 $\pm 10V$ 时, 试问 Q_1 和 Q_2 的集流变化有多大? 设晶体管中有限输出电阻的影响可以忽略。

6.8 图 6.44 示出两种不同的 741 输入级的偏置电路, 试求每一种电路中, 为了使输入晶体管的

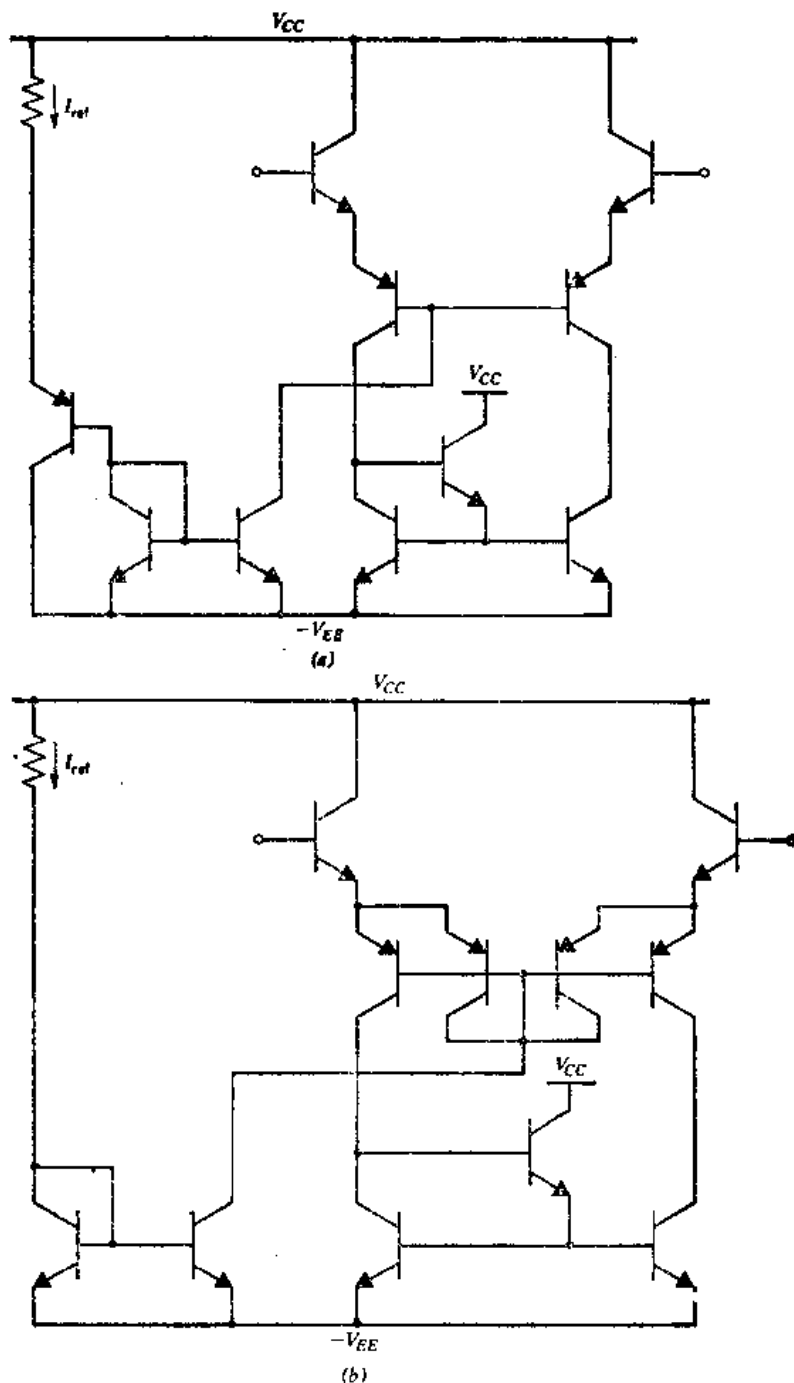


图 6.44 习题 6.8 的电路

* 原书误为最大。——译者注

集流为 $10\mu\text{A}$ 而需要的 I_{ref} 值。设 nnp 管的基流可以忽略, 而且所有器件的 $V_A = \infty$ 而 pnp 管的 β 等于 50。

6.9 图 6.45 示出了利用 V_{EE} 扩增器的另一种输出级偏置电路。试求作为电阻比 R_2/R_1 函数的偏置电流值。并求使偏置电流为 $50\mu\text{A}$ 时所需的电阻比值。当温度变化时 I_{bias} 是否保持不变? 设输出管的饱和电流为小尺寸管子的五倍, 流经 R_2 和 R_1 的 $200\mu\text{A}$ 电流可忽略, 基流也可忽略不计, 并设 $I_S = 10^{-15}\text{A}$ 。

6.10 试求当输入级的偏置电流水准增加一倍时 741 型运放的增益。

6.11 如果去掉 741 型运放中 Q_{17} 射极上的 100Ω 电阻, 试问对其增益有何影响? 并求新的电压增益值。

6.12 试求 741 型运放的共模输入电压范围。在这一直流共模输入电压范围内, 电路应能正常工作而且失调电压及输入偏置电流都在规定范围以内。

6.13 试计算 741 型运放的失调电压漂移。提示: 首先, 假定 $\Delta I_S/I_S = 0.05$ 、 $\Delta R/R = 0.01$ 、 $\Delta \beta/\beta = 0.1$, 利用式 (6.101) 求出最坏情况下的失调电压。然后, 利用式 (6.81) 求出失调电压漂移。利用第四章中关于 Widlar 电流源的结果, 求出偏置电流源的温度系数, 并由此说明如果 R_1 和 R_2 均为扩散电阻时, 则式 (6.81) 中的第二项可忽略不计。

6.14 试求图 6.26 的 725 型运算放大器的直流偏置电流和小信号电压增益。设 $V_{CC} = +15\text{V}$ 、 $-V_{EE} = -15\text{V}$, 而且在 741 分析中所作的假定全都适用。

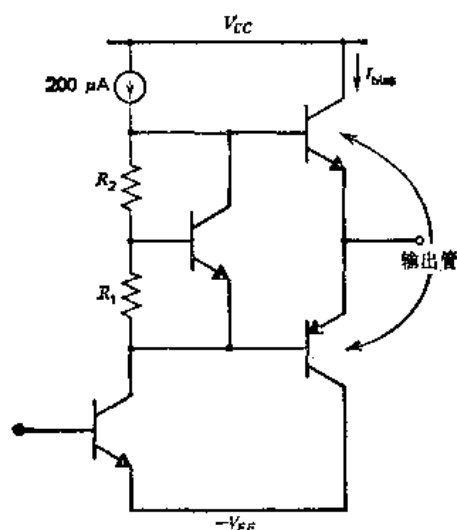


图 6.45 习题 6.9 的电路

参 考 文 献

- [1] G. E. Tobey, J. G. Graeme, and L. P. Huelsman, *Operational Amplifiers*, McGraw-Hill, New York, 1971.
- [2] J. V. Wait, L. P. Huelsman, and G. A. Korn, *Introduction to Operational Amplifier Theory and Applications*, McGraw-Hill, New York, 1975.
- [3] D. Fullagar, "A New High-Performance Monolithic Op Amp," *Fairchild Semiconductor Applications Brief*, May 1968.
- [4] G. Erdi, "A Low-Drift, Low-Noise Monolithic Operational Amplifier for Low-Level Signal Processing," *Fairchild Semiconductor Applications Brief*, July 1969.
- [5] G. Erdi, "A Precision Trim Technique for Monolithic Analog Circuits," *IEEE Journal of Solid-State Circuits*, Vol. SC-10, pp. 412—416, December 1975.
- [6] R. J. Widlar, "Design Techniques for Monolithic Operational Amplifiers," *IEEE Journal of Solid-State Circuits*, Vol. SC-4, pp. 184—191, August 1969.
- [7] R. W. Russell and D. D. Culmer, "Ion-Implanted JFET-Bipolar Monolithic Analog Circuits," *Digest of Technical Papers, 1974 International Solid-State Circuits Conference*, Philadelphia, pp. 140—141, February 1974.

第七章 集成电路的频率响应

7.1 引言

在以前各章中,对集成电路性能的分析只限于低频性能方面,至于晶体管中寄生电容和电荷存储所起的影响,则未曾考虑。然而,当电路所要处理的信号频率增高时,电路中的电容性元件终将对电路的性能起重要影响。

本章将讨论集成电路高频时的小信号特性。首先讨论单级放大级的频率响应,接着分析多级放大器的响应。最后,讨论 741 型运算放大器的频率响应,并指出该电路中限制频率响应的部分。

7.2 单级放大器的频率响应

7.2.1 单级差分放大器

图 7.1 所示的差分级,是模拟集成电路的基本单元电路。对于小信号差模输入电压 v_i ,共射点 E 是虚地点,因而可以得到图 7.2 所示的差模 (DM) 半电路。这一半电路的增益等于全电路的差模增益。对这一电路的分析同样适用于单管放大级。图 7.2a 的小信号等效电路,示于图 7.2b,为了简洁起见,从输入电压和输出电压中略去系数 $1/2$ 。这对分析不起任何影响。同样,为了简化起见,略去了晶体管集电极-衬底电容,以后再考虑它的作用。

利用 Miller 效应近似法,可以对图 7.2b 的电路进行近似分析。通过考虑从图 7.2b 中横截面 AA 视入的输入阻抗,就可以进行这种分析。为了计算这一阻抗,首先计算由电压 V_1 所产生的电流 i_1 :

$$i_1 = (v_i - v_o)C_{\mu s} \quad (7.1)$$

将集电极处的电流相加,得

$$g_m v_i + \frac{v_o}{R_L} + (v_o - v_i)C_{\mu s} = 0 \quad (7.2)$$

式(7.2)中最后一项表示经过 C_{μ} 正馈到输出端的电流,与前两项相比这一项通常可以略去。利用这一近似关系,可得

$$v_o \approx -g_m R_L v_i \quad (7.3)$$

将式(7.3)代入式(7.1),得

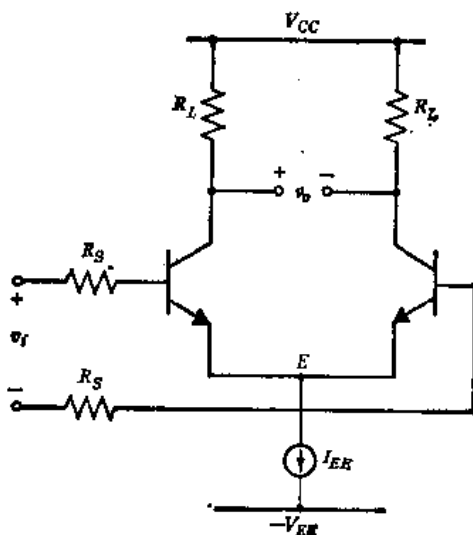


图 7.1 差分放大器电路

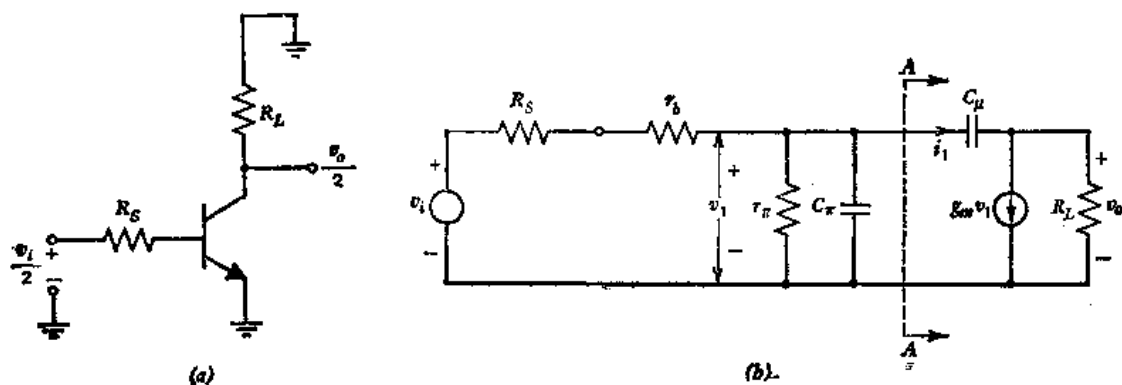


图 7.2 (a) 图 7.1 的差模半电路; (b) 图 (a) 的小信号等效电路

$$i_1 = (1 + g_m R_L) C_{\mu} v_1$$

因此

$$\frac{i_1}{v_1} = (1 + g_m R_L) C_{\mu} s \quad (7.4)$$

式(7.4)说明,从横截面 AA 视入的阻抗是一个电容,其容值为

$$C_M = (1 + g_m R_L) C_{\mu} \quad (7.5)$$

这就是所谓 Miller 电容,式(7.5)又可写成

$$C_M = (1 + A_v) C_{\mu} \quad (7.6)$$

式中 A_v 为从内部基极到集电极的电压增益。由于通常 $A_v \gg 1$, 所以 Miller 电容通常也 $\gg C_{\mu}$ 。电路的电压增益是产生 Miller 电容的根本原因。一个小的输入电压 v_1 将产生一个极性相反的大的输出电压 v_o , 即 $v_o = -A_v v_1$ 。因此跨于 C_{μ} 的电压等于 $(1 + A_v) v_1$, 并有相应的大电流 i_1 流入这一电容。

现在可以得出一个新的等效电路,它对计算电路的正向传输以及输入阻抗很有用。利用 Miller 效应近似法的这个电路,示于图 7.3。需要指出,这一等效电路不能用来计算高频反向传输或输出阻抗。从这一电路中,可以看到高频时共射输入阻抗终将趋近并等于 r_b 。

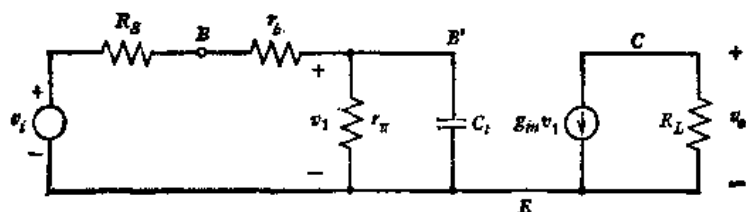


图 7.3 利用 Miller 近似后的图 7.2b 等效电路

在图 7.3 中, Miller 电容直接与晶体管的 C_{π} 相加, 所以将使放大器的频率响应变坏, 通过下面的对放大器增益的计算, 便可看出这一点。

$$v_1 = \frac{\frac{r_{\pi}}{1 + r_{\pi} C_{\pi} s}}{\frac{r_{\pi}}{1 + r_{\pi} C_{\pi} s} + R_S + r_b} v_i \quad (7.7)$$

$$v_o = -g_m R_L v_i \quad (7.8)$$

式中

$$C_i = C_\pi + C_M \quad (7.9)$$

将式(7.7)代入式(7.8),可得差模增益

$$A_{dm} = \frac{v_o}{v_i} = -g_m R_L \frac{r_\pi}{R_S + r_b + r_\pi} \frac{1}{1 + s C_i \frac{(R_S + r_b) r_\pi}{R_S + r_b + r_\pi}} \quad (7.10)$$

$$= \frac{K}{1 - \frac{s}{p_1}} \quad (7.11)$$

式中 K 为低频电压增益, p_1 为电路的极点。比较式(7.10)和式(7.11),可以看出

$$K = -g_m R_L \frac{r_\pi}{R_S + r_b + r_\pi} \quad (7.11a)$$

$$p_1 = -\frac{R_S + r_b + r_\pi}{(R_S + r_b) r_\pi} \frac{1}{C_i} \quad (7.11b)$$

分析的结果说明,电路具有单极点响应,如将 $s = j\omega$ 代入式(7.11),可以看出,电压增益将在如下频率处比低频值降低 3dB:

$$\begin{aligned} \omega_{-3dB} \Rightarrow |p_1| &= \frac{R_S + r_b + r_\pi}{(R_S + r_b) r_\pi} \frac{1}{C_i} \\ &= \frac{R_S + r_b + r_\pi}{(R_S + r_b) r_\pi} \frac{1}{C_\pi + (1 + g_m R_L) C_\mu} \end{aligned} \quad (7.12)$$

可见, C_i 越大,放大器的 -3dB 频率越低。如设 R_S 大于 r_π 而且 R_L 很小,便可估算出 $|p_1|$ 的近似值。它可由式(7.12)求出

$$|p_1| \approx \frac{1}{r_\pi C_\pi} = \frac{1}{\beta_0} \frac{g_m}{C_\pi} \approx \frac{\omega_T}{\beta}$$

R_L 值越大则 $|p_1|$ 值越小, R_S 值越小则 $|p_1|$ 值越大。

例题 试利用 Miller 近似法计算共射管放大级的 -3dB 频率,计算时可利用以下参数

$$R_S = 1k\Omega \quad r_b = 200\Omega \quad I_C = 1mA \quad \beta = 100$$

$$f_T = 400MHz \text{ (当 } I_C = 1mA \text{ 时)} \quad C_\mu = 0.5pF$$

$$R_L = 5k\Omega$$

解 晶体管小信号参数为

$$r_\pi = \frac{\beta_0}{g_m} = 100 \times 26\Omega = 2.6k\Omega$$

$$\tau_T = \frac{1}{2\pi f_T} = 398ps$$

利用第一章中的式(1.129),得

$$C_\pi + C_\mu = g_m \tau_T = \frac{1}{26} 398pF = 15.3pF$$

因此

$$C_\pi = 14.8pF$$

将数据代入式(7.5),可求出 Miller 电容为

$$C_M = (1 + g_m R_L) C_\mu = \left(1 + \frac{5000}{26}\right) 0.5pF = 96.7pF$$

这一项远大于 C_π , 因而对频率响应起主要作用。将各有关值代入式(7.12), 得

$$f_{-1dB} = \frac{1}{2\pi} \frac{1000 + 200 + 2600}{(1000 + 200)2600} \frac{10^{12}}{14.8 + 96.7} \text{ Hz} = 1.74 \text{ MHz}$$

根据式(7.10), 可求出低频增益为

$$A_{dm}|_{\omega=0} = -\beta_m R_L \frac{r_\pi}{R_S + r_b + r_\pi} = \frac{-5000}{26} \frac{2.6}{5 + 0.2 + 2.6} = -64.1$$

因此, 增益的模值等于 36.1 dB, 将 $s = j\omega$ 代入式(7.10)所求出的增益随频率的变化, 用对数刻度的座标示于图 7.4.

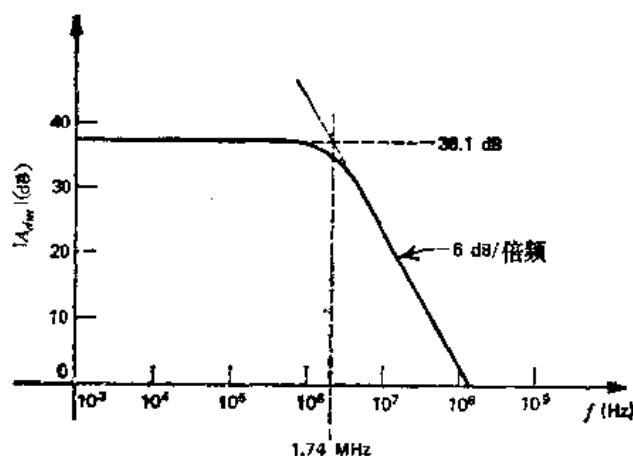


图 7.4 将典型的器件参数代入式(7.10)而求出的图 7.3 电路增益模值随频率的变化

以上的计算说明了 Miller 近似法的用处, 但为了比较起见, 有必要回到图 7.2b 所示的等效电路来进行精确分析。为此, 最好将输入电压源变换成它的 Norton 等效电路, 如图 7.5 所示, 同时定义

$$R = (R_S + r_b) \parallel r_\pi \quad (7.13)$$

$$i_i = \frac{v_i}{R_S + r_b} \quad (7.14)$$

将 B' 点的电流相加, 得

$$i_i = \frac{v_i}{R} + v_i C_\pi s + (v_i - v_o) C_\mu s \quad (7.15)$$

将 C 点的电流相加, 得

$$g_m v_i + \frac{v_o}{R_L} + (v_o - v_i) C_\mu s = 0 \quad (7.16)$$

式(7.16)可以写成

$$v_i (g_m - C_\mu s) = -v_o \left(\frac{1}{R_L} + C_\mu s \right)$$

因而

$$v_i = -v_o \frac{\frac{1}{R_L} + C_\mu s}{g_m - C_\mu s} \quad (7.17)$$

将式(7.17)代入式(7.15), 得

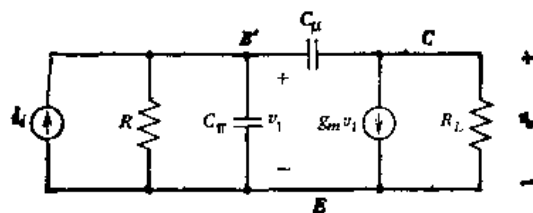


图 7.5 利用输入端的 Norton 等效电路而得出的图 7.2a 的小信号等效电路

$$i_i = - \left(\frac{1}{R} + C_\pi s - C_\mu s \right) \frac{\frac{1}{R_L} + C_\mu s}{g_m - C_\mu s} v_o - C_\pi s v_o$$

由此可求出传递函数为

$$\frac{v_o}{i_i} = \frac{RR_L(g_m - C_\mu s)}{1 + s(C_\mu R_L + C_\mu R + C_\pi R + g_m R_L R C_\mu) + s^2 R_L R C_\mu C_\pi} \quad (7.18)$$

将式(7.14)所示的 i_i 代入式(7.18), 得

$$\begin{aligned} \frac{v_o}{v_i} &= - \frac{g_m R_L R}{R_s + r_b} \\ &\times \frac{1 - \frac{C_\mu}{g_m} s}{1 + s(C_\mu R_L + C_\mu R + C_\pi R + g_m R_L R C_\mu) + s^2 R_L R C_\mu C_\pi} \end{aligned} \quad (7.19)$$

将式(7.13)所示的 R 代入式(7.19), 可得低频增益为

$$\left. \frac{v_o}{v_i} \right|_{s=0} = - g_m R_L \frac{r_\pi}{R_s + r_b + r_\pi} \quad (7.20)$$

这与式(7.10)的结果完全相同。

式(7.19)说明, 传递函数 v_o/v_i 有一个模值为 g_m/C_μ 的正实数零点。这是由于通过 C_μ 将信号直接传输到输出端而造成的。除非在极高频下, 这一零点的作用是很小的, 所以可以略出不计。式(7.19)的分母说明, 这一传递函数有两个极点, 在实际中这两个极点通常在频率上相隔很远。如果这两个极点为 p_1 和 p_2 , 则可把式(7.19)的分母写成

$$D(s) = \left(1 - \frac{s}{p_1}\right) \left(1 - \frac{s}{p_2}\right) \quad (7.21)$$

因此

$$D(s) = 1 - s \left(\frac{1}{p_1} + \frac{1}{p_2} \right) + \frac{s^2}{p_1 p_2} \quad (7.22)$$

现在, 假定这两个极点相隔遥远, 并令低频的极点为 p_1 (主极点), 而较高频的极点为 p_2 。

由于 $|p_2| \gg |p_1|$, 故式(7.22)变成

$$D(s) \approx 1 - \frac{s}{p_1} + \frac{s^2}{p_1 p_2} \quad (7.23)$$

将式(7.23)中的系数 s 同式(7.19)中的相应系数相比较, 可得

$$\begin{aligned} p_1 &= - \frac{1}{RC_\pi + C_\mu(R_L + R + g_m R_L R)} \\ &= - \frac{1}{R} \frac{1}{C_\pi + C_\mu \left[(1 + g_m R_L) + \frac{R_L}{R} \right]} \end{aligned} \quad (7.24)$$

将式(7.13)所示的 R 值代入式(7.24), 则可得主极点

$$p_1 = - \frac{R_s + r_b + r_\pi}{(R_s + r_b)r_\pi} \frac{1}{C_\pi + C_\mu \left[(1 + g_m R_L) + \frac{R_L}{R} \right]} \quad (7.25)$$

由此可以看到, $|p_1|$ 值与使用 Miller 近似法根据式(7.12)所求出的 ω_{-3dB} 几乎完全一

样。仅在式(7.25)分母中最后一项有所差异,而这一项通常很小。这一结果说明,Miller效应计算与略去较高频极点而进行放大器主极点的计算是等效的。后面将表明,这种方法对大多数电路均可满意地估算出 ω_{-3dB} 。

现在,将式(7.23)中的系数 s^2 同式(7.19)中的相应系数进行比较,求出非主极点如下

$$p_2 = \frac{1}{p_1} \frac{1}{R_L R C_\mu C_x} \quad (7.26)$$

将式(7.24)所示的 p_1 代入式(7.26),得

$$p_2 = -\left(\frac{1}{R_L C_\mu} + \frac{1}{R C_x} + \frac{1}{R_L C_x} + \frac{g_m}{C_x}\right) \quad (7.27)$$

式(7.27)中最后一项是 $g_m/C_x = \omega_T$, 因此 $|p_2| > \omega_T$ 。可见, $|p_2|$ 是一个非常高的频率,所以通常总是满足 $|p_2| \gg |p_1|$ *。所以在 s 平面中,放大器的极点总是相隔遥远,如图 7.6 所示。

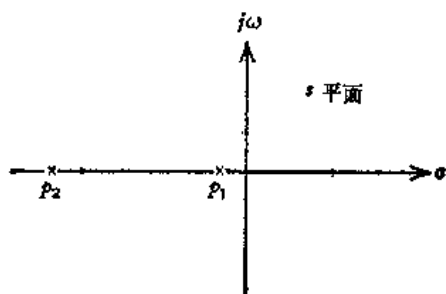


图 7.6 图 7.5 电路的典型极点位置

例题 试利用上一例题中所给的数据,计算非主极点的频率。

解 根据式(7.27)

$$p_2 = -\left(\frac{1}{R_L C_\mu} + \frac{1}{R C_x} + \frac{1}{R_L C_x} + \omega_T\right) \quad (7.28)$$

现在

$$R = (R_s + r_b) \parallel r_\pi = 1200 \parallel 2600 \Omega = 821 \Omega$$

利用式(7.28),得

$$\begin{aligned} p_2 &= -\left(\frac{10^{12}}{5000 \times 0.5} + \frac{10^{12}}{821 \times 14.8} + \frac{10^{12}}{5000 \times 14.8} + 2\pi \times 400 \times 10^4\right) \text{rad/s} \\ &= -(4 \times 10^8 + 0.8 \times 10^8 + 0.1 \times 10^8 + 25 \times 10^8) \text{rad/s} \\ &= -30 \times 10^8 \text{rad/s} = -476 \text{MHz} \end{aligned}$$

这远远地超过放大器的 -3dB 频率,所以只有在接近电路的单位增益频率时,才对电路的传递函数有重要影响。如将图 7.4 的曲线扩展,将在 476MHz 处出现第二个转折频率。虽然在大多数用途中其影响可以忽略,但有时却起重要作用,如同第九章中讨论反馈放大器的补偿时将要说明的那样。

在第三章中,谈到了差分放大器共模(CM)增益的重要性,指出了希望 CM 增益值要低些,以便电路能够抑制相等地加在两输入端上的无用信号。这类无用的共模信号可能具有高频分量,所以 CM 增益的频率响应可能会起重要作用。由图 7.7 所示的 CM 半电路,可以计算图 7.1 差分电路的 CM 频率响应。在图 7.7a 中, R_E 和 C_E 分别为电流源 I_{EE} 的等效输出电阻与电容。由于在共模半电路中,对两个半电路中器件所共用的阻抗均应加倍,所以 R_E 应当变成 $2R_E$ 而 C_E 则应变成 $C_E/2$ 。图 7.7a 的小信号等效电路,示于图 7.7b。

图 7.7b 的全面分析十分复杂,但是利用某些近似假定,仍可计算频率响应的重要属性。今讨论时间常数 $R_E C_E$ 。电阻 R_E 是电流源的输出电阻,通常等于晶体管的 r_o 。在低偏置电流水准下,它约为 $5\text{M}\Omega$ 级。电容 C_E 是电流源晶体管的 C_{cs} ,它约为 2pF 。利用这些数据,可求出时间常数 $R_E C_E$ 等于 $10\mu\text{s}$,与这一时间常数相对应的转折频率为

* 原书误为 $|p_1| \gg |p_2|$ 。——译者注

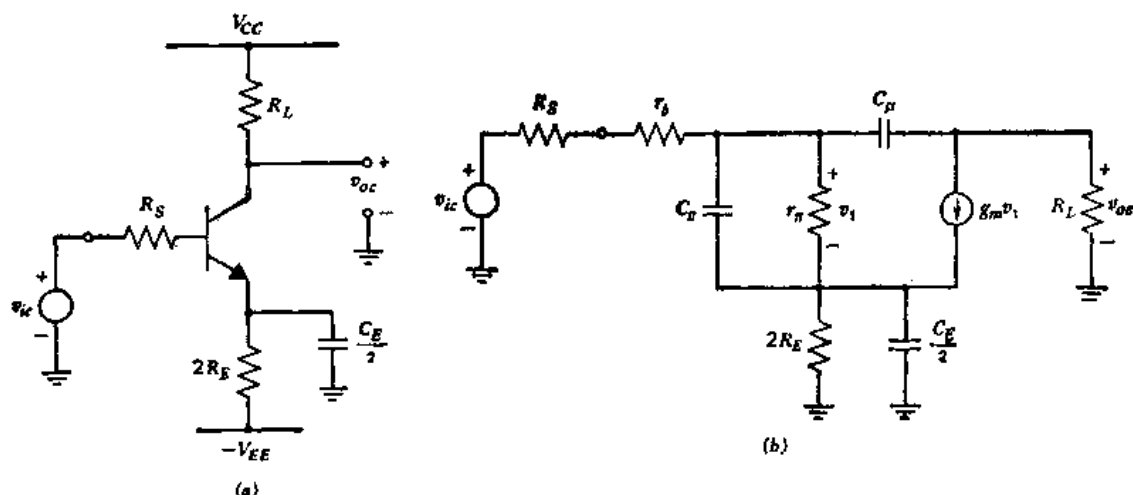


图 7.7 (a) 含有寄生射极电容时图 7.1 的共模半电路; (b) 图(a)的小信号等效电路

$1/2\pi R_E C_E = 16\text{kHz}$ 。低于这频率时射极阻抗主要由 R_E 决定, 高于这一频率时则主要由 C_E 决定。因此当工作频率提高时, 射极阻抗将先于电路的其他部分显示出频率变化。现在假定达到这样的频率而且 C_E 是唯一重要的电容, 然后来计算频率响应。由于射极阻抗如此之高, 故可得出 CM 增益为

$$A_{cm} = \frac{v_{oc}}{v_{ic}} \approx -\frac{R_L}{Z_E} \quad (7.29)$$

式中

$$Z_E = \frac{2R_E}{1 + sC_E R_E} \quad (7.30)$$

Z_E 是图 7.7b 中从射极到地的阻抗。将式(7.30)代入式(7.29), 得

$$A_{cm}(s) = \frac{v_{oc}(s)}{v_{ic}} \approx -\frac{R_L}{2R_E} (1 + sC_E R_E) \quad (7.31)$$

在频域中

$$A_{cm}(j\omega) \approx -\frac{R_L}{2R_E} (1 + j\omega C_E R_E) \quad (7.32)$$

式(7.31)说明, CM 增益表示式中包含一个零点, 它将使 CM 增益在频率高于 $\omega = 1/R_E C_E$ 时按 6dB/倍频的斜率上升。由于在理想情况下, CM 增益应当尽可能地小, 因此这是不希望的。然而, 由于图 7.7b 电路中其他电容终将起重要作用, 所以 CM 增益不可能无止境地增大下去。这使得 CM 增益在非常高频下将再次跌落, 在图 7.8a 中示出了 CM 增益随频率而变化的特性。

利用式(7.10), 将图 7.1 电路的差模 (DM) 增益 A_{dm} 随频率而变化的曲线, 示于图 7.8b。如前所述, A_{dm} 将在 $f = 1/2\pi RC_1$ 的频率下开始跌落, 式中 $R = (R_S + r_b) \parallel r_\pi$ 。定义为

$$\text{CMRR} = \left| \frac{A_{dm}}{A_{cm}} \right| \quad (7.33)$$

的共模抑制比 CMRR 是一个重要的差分放大器参数, 简单地将 DM 和 CM 增益的比值作为频率的函数, 示于图 7.8c。由图可见, 在频率 $f = 1/2\pi R_E C_E$ 时 $|A_{cm}|$ 开始增加, 而

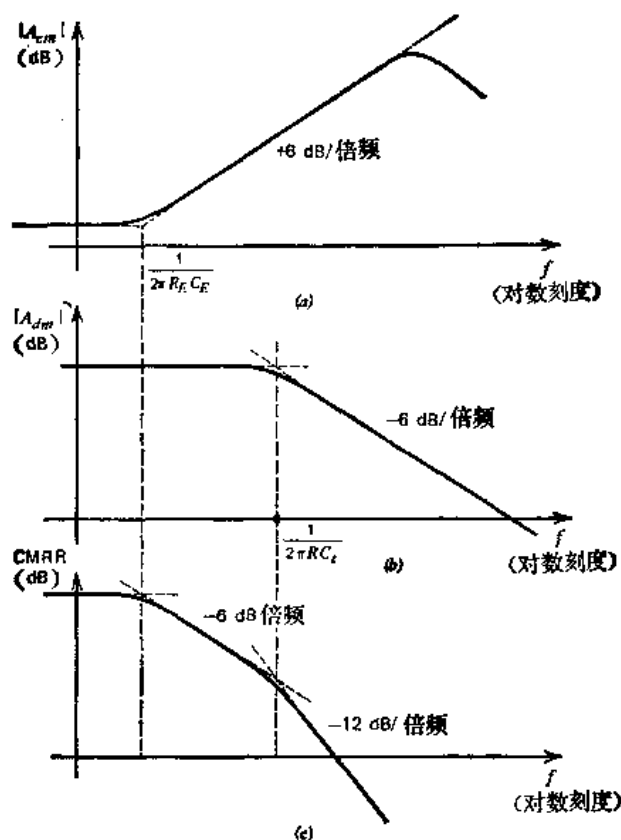


图 7.8 图 7.1 电路的增益参数随频率的变化。
(a) 共模增益; (b) 差模增益; (c) 共模抑制比

CMRR 随之下降。当频率进一步增加 $|A_{dm}|$ 开始跌落时, CMRR 减小的速率将进一步增加。可见, 当 CM 信号的频率增高时, 差分放大器抑制 CM 信号的能力很差。

7.2.2 射极跟随器的频率响应

在集成电路设计中, 射极跟随器被广泛地用作缓冲级、电平移动级以及输出级, 因此它的频率响应令人关心。下面讨论图 7.9a 所示的射极跟随器交流线路以及图 7.9b 所示的小信号等效电路。假定射极跟随器由一个电阻为 R_S 的电压源 v_i 所驱动。晶体管的基极电阻和信号源电阻被集总为 $R_b = R_S + r_b$ 。为简单起见, 一开始略去 C_μ 的作用, 如

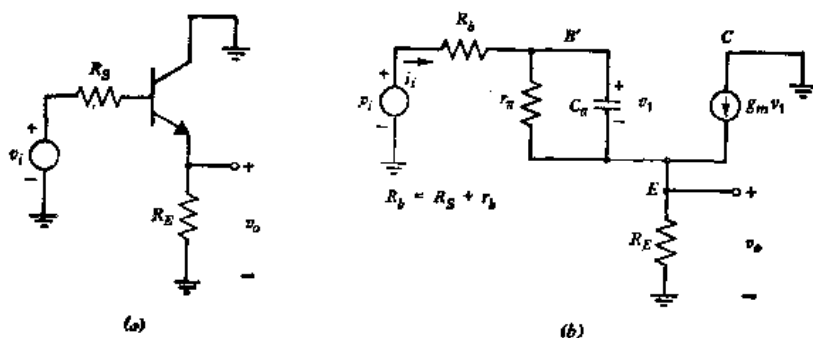


图 7.9 射极跟随器电路。(a) 交流线路; (b) 小信号等效电路

果源电阻及 r_b 小时, 这便是合理的假定。 C_μ 的作用在于和 R_b 一起形成一个低通电路, 并在非常高的频率下使增益下降。 根据图 7.9b,

$$v_i = i_i R_b + v_1 + v_o \quad (7.34)$$

$$i_i = \frac{v_1}{Z_\pi} \quad (7.35)$$

$$Z_\pi = \frac{r_\pi}{1 + sC_\pi r_\pi} \quad (7.36)$$

$$i_i + g_m v_1 = \frac{v_o}{R_E} \quad (7.37)$$

将式(7.35)及(7.36)代入式(7.37), 得

$$\frac{v_1}{r_\pi} (1 + sC_\pi r_\pi) + g_m v_1 = \frac{v_o}{R_E}$$

因而

$$v_1 = \frac{v_o}{R_E} \frac{1}{g_m + \frac{1}{r_\pi} (1 + sC_\pi r_\pi)} \quad (7.38)$$

将式(7.38)及(7.35)代入式(7.34), 得

$$v_i = \left(\frac{R_b}{Z_\pi} + 1 \right) \frac{v_o}{R_E} \frac{1}{g_m + \frac{1}{r_\pi} (1 + sC_\pi r_\pi)} + v_o$$

整理后可得

$$\frac{v_o}{v_i} = \frac{g_m R_E + \frac{R_E}{r_\pi}}{1 + g_m R_E + \frac{R_b + R_E}{r_\pi}} \frac{1 - \frac{s}{z_1}}{1 - \frac{s}{p_1}} \quad (7.39)$$

式中

$$z_1 \approx -\frac{g_m}{C_\pi} = -\omega_T \quad (7.40)$$

$$p_1 = -\frac{1}{C_\pi R_1} \quad (7.41)$$

$$R_1 = r_\pi \parallel \left(\frac{R_b + R_E}{1 + g_m R_E} \right) \quad (7.42)$$

正如所预料的, 式(7.39)表明: 如果 $g_m R_E \gg 1$, 则低频电压增益接近于 1。 高频电压增益则由所存在的极点 p_1 和零点 z_1 来控制。 当电路的各种参数为典型值时, 零点的频率将略高于极点, 而且二者均近似地等于器件的 ω_T 。 具体地说, 如果式(7.42)中 $g_m R_E \gg 1$ 而且 $R_b \ll R_E$, 则 $R_1 \approx 1/g_m$, 因而式(7.41)中 $p_1 \approx -g_m/C_\pi \approx -\omega_T$ 。 可是, 如果 R_b 很大则式(7.42)中 R_b 可能变得比 R_E 还大, 因而极点频率将明显地低于 ω_T 。

例题 设一个射极跟随器的 $C_\pi = 10\text{pF}$ 、 $C_\mu = 0$ 、 $R_E = 2\text{k}\Omega$ 、 $R_S = 50\Omega$ 、 $r_b = 150\Omega$ 、 $\beta = 100$ 而且 $I_C = 1\text{mA}$, 试计算其传递函数。

解 根据所给数据可得 $g_m = 38\text{mA/V}$ 、 $r_\pi = 2.6\text{k}\Omega$ 而且 $R_b = R_S + r_b = 200\Omega$ 。 由于 $C_\mu = 0$, 故器件的 ω_T 为

$$\omega_T = \frac{g_m}{C_\pi} = \frac{1}{26} \frac{10^{12}}{10} = 3.85 \times 10^9 \text{ rad/s}$$

因此

$$f_T = 612 \text{ MHz}$$

根据式(7.40), 传递函数的零点为

$$s_z = -3.85 \times 10^9 \text{ rad/s}$$

根据式(7.42), 得

$$R_i = 2.6 \text{ k}\Omega \left\| \frac{200 + \frac{2000}{26}}{1 + \frac{2000}{26}} \Omega \approx 28 \Omega\right.$$

根据式(7.41), 可得极点频率为

$$p_1 = -\frac{10^{11}}{10} \frac{1}{28} \text{ rad/s} = -3.57 \times 10^9 \text{ rad/s}$$

可见, 极点和零点的位置非常接近, 正如图 7.10a 的 s 平面中所示。

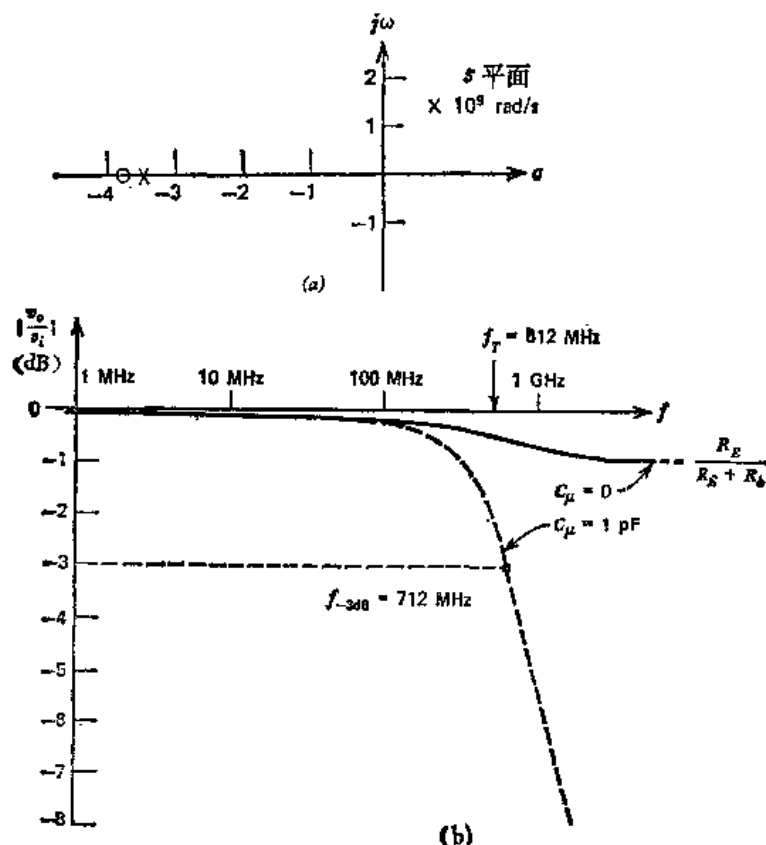


图 7.10 (a) 在 $C_\mu = 0$ 、 $C_\pi = 10$ pF、 $R_E = 2$ k Ω 、 $R_S = 50$ Ω 、 $r_b = 150$ Ω 、 $\beta = 100$ 以及 $I_C = 1$ mA 时, 射极跟随器的零点-极点图; (b) 在 $C_\mu = 0$ 以及 $C_\pi = 1$ pF 时, 图(a)射极跟随器电压增益随频率的变化曲线

根据式(7.39), 电路的低频增益为

$$\frac{v_o}{v_i} = \frac{g_m R_E + \frac{R_E}{r_\pi}}{1 + g_m R_E + \frac{R_S + R_E}{r_\pi}} = \frac{\frac{2000}{26} + \frac{2000}{2600}}{1 + \frac{2000}{26} + \frac{2200}{2600}} = 0.986$$

将上面所得的参数代入式(7.39), 可以画出电路增益随频率而变化的曲线, 如图 7.10b 所示。由图可见,

直到靠近 $f_T \approx 600\text{MHz}$ 之前,增益随频率的变化还是平直的,在 f_T 处将出现 0.7dB 的跌落,这个分析指出,即使频率进一步提高,增益的变化仍是平直的。这是因为在极高频率下,输入信号将直接经由 C_π 正馈到 R_E 上去。

从图 7.9b 中可以看到,由于高频时 C_π 成为短路,故高频增益渐近于 $R_E/(R_E + R_b)$,这迫使 $v_i = 0$ 并因之使其决定的发生器 $g_m v_i$ 也等于零。如果在等效电路中使用数值 $C_\pi = 1\text{pF}$,就可得到更加合乎实际的频率响应特性,如图 7.10b 中的虚线所示。由于集电极被接地, C_μ 从 B' 点接到地,因而高频信号将受到 R_b 和 C_μ 之间的分压作用而被衰减。结果,由于 R_b 与 C_μ 的低通作用,电路的 -3dB 频率将是 712MHz 。然而,射极跟随器的带宽仍然非常大,因而在实际中可以得到与器件的 f_T 相当的带宽。

以上的讨论表明,利用射极跟随器可以获得很大的带宽。由于射极跟随器具有高输入阻抗及低输出阻抗,所以它的一个主要用途就是作为缓冲级的电路。这些端子阻抗作为频率函数的特性具有重要意义,现在来说明这个问题。

在第三章中,曾经利用与图 7.9b 类似的但不包括 C_π 的电路,计算了射极跟随器的端子阻抗。因此,如果用 z_π 代替 r_π ,而 z_π 是 r_π 与 C_π 的并联组合,则可直接引用第三章所得的结果。在低频计算中, β_0 曾作为 $g_m r_\pi$ 的符号来使用,现在则改为表示 $g_m z_\pi$ 。将这些变更代入式(3.23)和(3.26),并将 r_b 考虑进去,则可得到射极跟随器在高频时的有关参量

$$z_i = r_b + z_\pi + (g_m z_\pi + 1)R_E \quad (7.43)$$

$$z_o = \frac{z_\pi + R_E + r_b}{1 + g_m z_\pi} \quad (7.44)$$

式中

$$z_\pi = \frac{r_\pi}{1 + sC_\pi r_\pi} \quad (7.45)$$

首先考虑输入阻抗。将式(7.45)代入式(7.43),得

$$\begin{aligned} z_i &= r_b + \frac{r_\pi}{1 + sC_\pi r_\pi} + \left(\frac{g_m r_\pi}{1 + sC_\pi r_\pi} + 1 \right) R_E \\ &= r_b + \frac{(1 + g_m R_E) r_\pi}{1 + sC_\pi r_\pi} + R_E \\ &= r_b + \frac{(1 + g_m R_E) r_\pi}{1 + s \frac{C_\pi}{1 + g_m R_E} (1 + g_m R_E) r_\pi} + R_E \\ &= r_b + \frac{R}{1 + sCR} + R_E \end{aligned} \quad (7.46)$$

式中

$$R = (1 + g_m R_E) r_\pi \quad (7.46a)$$

而且

$$C = \frac{C_\pi}{1 + g_m R_E} \quad (7.46b)$$

因此,可以把 z_i 用并联的 RC 电路与 r_b 及 R_E 相串联来表示,如图 7.11 所示。有效的输入电容为 $C_\pi/(1 + g_m R_E)$,当 $g_m R_E$ 为典型值时,它远小于 C_π 。集-基电容 C_μ 可能会对输入电容起主要作用,故可加在这个电路的 B' 点到地之间。因此,在高频时,射极跟随

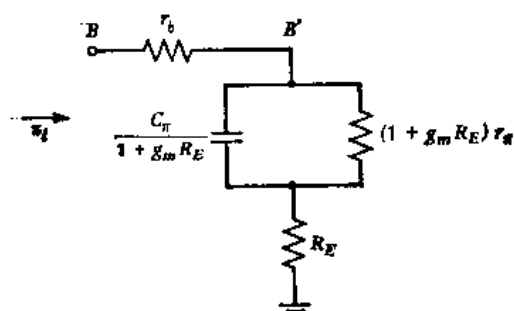


图 7.11 当 $C_{\pi} = 0$ 时,射极跟随器输入阻抗的等效电路

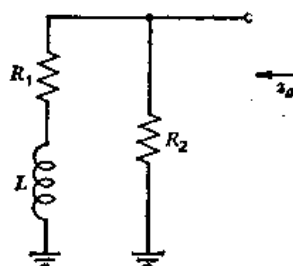


图 7.12 在中等电流水准时,射极跟随器输出阻抗的等效电路

器的输入阻抗将变成容性的,而且其模值将随频率而减小。

将式(7.45)代入式(7.44),可以计算射极跟随器的高频输出阻抗。在这样做之前,应当先对式(7.45)进行估算,借以确定 $|z_o|$ 的高频限及低频限。低频时, $z_o = r_o$ 因而

$$z_o|_{\omega=0} \approx \frac{1}{g_m} + \frac{R_s + r_b}{\beta_0} \quad (7.47)$$

高频时,由于 C_{π} 成为短路故 $z_o \rightarrow 0$ 因而

$$z_o|_{\omega=\infty} = R_s + r_b \quad (7.48)$$

因此,在极低频及极高频时 Z_o 均为电阻性,而在中间频率时的性能则由参数值所决定。在极低集流时, $1/g_m$ 很大,而如果 $1/g_m > (R_s + r_o)$, 则对式(7.47)和(7.48)进行比较后可看出, $|z_o|$ 将随频率的提高而减小,因而输出阻抗呈电容性。然而,当集流大于几百微安时,通常 $1/g_m < (R_s + r_o)$, 因而 $|z_o|$ 将随频率的提高而增大。这说明它呈现电感性并将会对电路的性能起主要影响,特别在驱动电容性负载时。

假定集电极偏流大到使 z_o 成为感性的,则可得出 z_o 的等效电路,如图 7.12 所示。在低频时电感相当于短路,故

$$z_o|_{\omega=0} = R_1 \parallel R_2 \quad (7.49)$$

在高频时电感相当于开路,故

$$z_o|_{\omega=\infty} = R_2 \quad (7.50)$$

如设 $z_o|_{\omega=0} \ll z_o|_{\omega=\infty}$, 亦即 $R_1 \ll R_2$, 则可以把式(7.49)简化为

$$z_o|_{\omega=0} \approx R_1 \quad (7.51)$$

图 7.12 电路的阻抗可表示为

$$z = \frac{(R_1 + sL)R_2}{R_1 + R_2 + sL} \approx \frac{(R_1 + sL)R_2}{R_2 + sL} \quad (7.52)$$

其中近似号表示该式系在假定 $R_1 \ll R_2$ 下得出的。

将式(7.45)代入式(7.44)并利用

$$R_b = r_b + R_s \quad (7.53)$$

则可求出实际射极跟随器的输出阻抗为

$$z_o = \frac{\frac{r_o}{1 + sC_{\pi}r_o} + R_b}{1 + \frac{g_m r_o}{1 + sC_{\pi}r_o}} = \frac{r_o + R_b + sC_{\pi}r_o R_b}{\beta_0 + 1 + sC_{\pi}r_o}$$

$$\approx \frac{\left(\frac{1}{g_m} + \frac{R_b}{\beta_0} + sC_{\pi}r_{\pi}\frac{R_b}{\beta_0}\right)R_b}{R_b + sC_{\pi}r_{\pi}\frac{R_b}{\beta_0}} \quad (7.54)$$

式中,假定 $\beta_0 \gg 1$.

将式(7.54)和式(7.52)进行比较可以看出,当这一分析中的假设成立时,可以用图 7.12 的电路来表示射极跟随器的输出阻抗,这时

$$R_1 = \frac{1}{g_m} + \frac{R_b}{\beta_0} \quad (7.55)$$

$$R_2 = R_b \quad (7.56)$$

$$L = C_{\pi}r_{\pi}\frac{R_b}{\beta_0} \quad (7.57)$$

需要指出,在计算中 C_{μ} 的作用被略去,当 R_b 在中等值以下时,这是一个合理的近似.

以上的计算说明,射极跟随器的输入和输出阻抗都和频率有关.因此,即使电路传递函数带宽很大,端子阻抗随频率而变化也会对电路的有用带宽给出限制.

例题 针对前一例题中的射极跟随器,试计算输入和输出阻抗等效电路中的各种元件.

解 在图 7.11 中,输入电容为

$$\frac{C_{\pi}}{1 + g_m R_E} = \frac{10}{1 + \frac{2000}{26}} \text{ pF} = 0.13 \text{ pF}$$

与这个电容相并联的电阻为

$$(1 + g_m R_E)r_{\pi} = \left(1 + \frac{2000}{26}\right) 2.6 \text{ k}\Omega = 202 \text{ k}\Omega$$

此外, $r_b = 150 \Omega$ 、 $R_E = 2 \text{ k}\Omega$. 根据式(7.55)、(7.56)以及(7.57)可以计算图 7.12 输出等效电路中各种元件如下:

$$R_1 = \left(26 + \frac{200}{100}\right) \Omega = 28 \Omega$$

$$R_2 = 200 \Omega$$

$$L = 10^{-11} \times 2600 \times \frac{200}{100} \text{ H} = 52 \text{ nH}$$

需要指出,在这种情形中 $R_1 \ll R_2$ 的假定成立.

7.2.3 共基放大器的频率响应

共基(CB)放大器组态的交流线路形式,示于图 7.13a. 共基放大器具有低的输入阻抗、高的输出阻抗、接近于 1 的电流增益以及宽的带宽. 这类放大器通常用于要求宽带的用途,也可用于要求低输入阻抗的用途. 正如第一章所介绍的,在这一组态中晶体管的击穿电压最大. 由于它同时具有击穿电压大和宽带的性能,所以共基放大器经常被用作驱动示波器偏转板的高压宽带输出级. 共基级还被用于移动电平,如 741 型运放中那样.

将图 7.13a 同图 7.9a 进行比较,可以看出当 $R_s = 0$ 时,共基级的输入阻抗和射极跟随器的输出阻抗一样. 因此,低频时共基级输入阻抗很低,而当集电极偏置电流达到几百

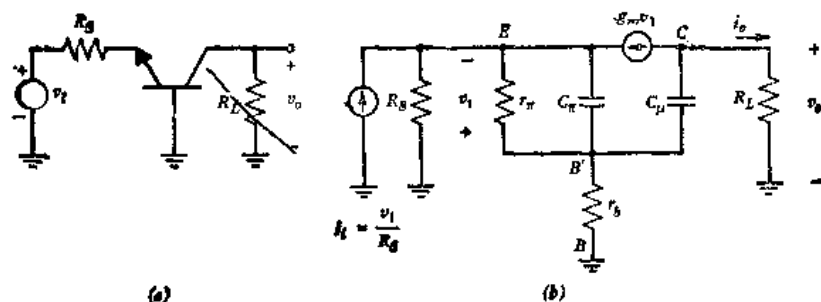


图 7.13 共基电路。(a) 交流线路图；(b) 小信号等效电路

微安以上时,由于存在 r_b 所以高频时的输入阻抗将成为感性的。如同第三章所示,低频时共基级的输出电阻接近于 $\beta_0 r_o$ 。因而非常大。高频时输出阻抗主要取决于 C_μ (对于 npn 管则取决于 C_{cs}), 因而是电容性的。

共基级小信号等效电路示于图 7.13b, 图中略去了 C_{cs} (对 npn 管必须包含 C_{cs} , 而这样做也不发生困难, 因为它仅对负载电阻分路)。输入电压源用它的 Norton 等效电路表示, 而且由于 CB 级的输入阻抗非常低, 通常 R_s 可以略去。在这一分析中将略去 R_s 的作用。另一个有用的近似就是, 如果 r_b 不是太大则可假定 C_μ 直接与 R_L 相并联。在分析中还要略去 C_μ 的作用并取输出电流 i_o 作为输出信号。同时认为, 输出电压 v_o 是由于 i_o 流过 R_L 、 C_μ 和 C_{cs} 的并联组合而产生的。需要指出, 在这样电路中不存在从集电极到发射极之间的反馈电容, 因而不会象共射级时那样会由于 C_μ 而产生 Miller 效应。结果, 与共射级相比较, 共基级的频率响应, 将很少受到高值 R_L 的影响。

通过对 E 点的电流求和, 来进行图 7.13b 电路的分析

$$i_i + \frac{v_1}{z_\pi} + g_m v_1 = 0 \quad (7.58)$$

式中

$$z_\pi = \frac{r_\pi}{1 + s C_\pi r_\pi} \quad (7.59)$$

根据式(7.58)和(7.59), 得

$$i_i = -v_1 \left(g_m + \frac{1}{r_\pi} + s C_\pi \right) \quad (7.60)$$

而

$$i_o = -g_m v_1 \quad (7.61)$$

将式(7.60)代入式(7.61), 得

$$\frac{i_o}{i_i} \approx \frac{\alpha_0}{1 + s \frac{C_\pi}{g_m}} \quad (7.62)$$

式中

$$\alpha_0 = \frac{\beta_0}{1 + \beta_0} \quad (7.63)$$

这一分析说明, CB 级电流增益的低频值为 $\alpha_0 \approx 1$ 而且在 $p_1 = -(g_m/C_\pi) \approx -\omega_T$ 处有一极点。因此, CB 级是一个具有低输入阻抗和高输出阻抗的宽带单位电流增益的放大器。从图 7.13a 中的极性可以看出, 低频时 CB 级的 v_i 与 v_o 之间没有相移。这与图 7.2

共射级时的情况不同,共射级在低频时 v_i 与 v_o 之间有 180° 的相移。

7.3 多级放大器的频率响应

以上对单级电路频率特性的分析说明,即使对简单电路进行分析,情况也是复杂的。对含有许多电容元件的多级电路,进行完整分析显然会变得非常困难,而且分析结果的复杂性将使它的实用价值不大。因此,发展了在电路设计阶段有实用价值的近似分析方法,并用计算机模拟对最终设计进行验证。这类分析方法中的一种就是零值时间常数分析法,下面就介绍这一方法。在介绍之前,先讨论一些与主极点有关的概念。

7.3.1 主极点近似法

对任何电路,都可以通过小信号分析法,求出其传递函数 $A(s)$ 为

$$A(s) = \frac{N(s)}{D(s)} = \frac{a_0 + a_1s + a_2s^2 + \cdots \pm a_ms^m}{1 + b_1s + b_2s^2 + \cdots + b_ns^n} \quad (7.64)$$

式中 $a_0, a_1, \cdots, a_m$ 与 $b_1, b_2, \cdots, b_n$ 均为常数。传递函数常常只包含极点(或者说零点并不重要)。这时,我们可以将式(7.64)的分母分解而得到

$$A(s) = \frac{K}{\left(1 - \frac{s}{p_1}\right)\left(1 - \frac{s}{p_2}\right) \cdots \left(1 - \frac{s}{p_n}\right)} \quad (7.65)$$

式中 K 为常数,而 $p_1, p_2, \cdots, p_n$ 则为传递函数的极点。

从式(7.65)中,可以看出

$$b_1 = \sum_{i=1}^n \left(-\frac{1}{p_i}\right) \quad (7.66)$$

当某一极点成为主极点时,将出现一种实际中可遇见的重要情况。这就是,如果

$$|p_1| \ll |p_2|, |p_3|, \cdots$$

则

$$\left|\frac{1}{p_1}\right| \gg \left|\sum_{i=2}^n \left(-\frac{1}{p_i}\right)\right|$$

这种情况示于图 7.14 的 s 平面中,而且根据式(7.66)可以求出这种情况时

$$b_1 \approx \left|\frac{1}{p_1}\right| \quad (7.67)$$

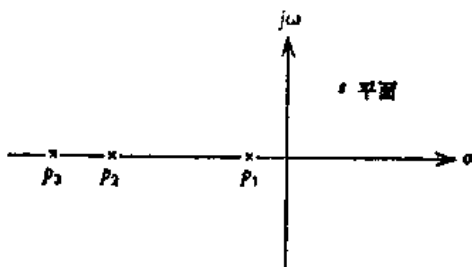


图 7.14 具有一个主极点时,电路的极点图

如果再回到式(7.65),并计算频域中的增益模值,可得

$$|A(j\omega)| = \frac{K}{\sqrt{\left[1 + \left(\frac{\omega}{p_1}\right)^2\right]\left[1 + \left(\frac{\omega}{p_2}\right)^2\right] \cdots \left[1 + \left(\frac{\omega}{p_n}\right)^2\right]}} \quad (7.68)$$

如果存在一个主极点,则式(7.68)可近似地表示成

$$|A(j\omega)| \approx \frac{K}{\sqrt{1 + \left(\frac{\omega}{p_1}\right)^2}} \quad (7.69)^*$$

至少在 $\omega \approx |p_1|$ 之前,这一近似是很精确的,因此可以用式(7.69)精确地预估-3dB 的频率,得

$$\omega_{-3dB} \approx |p_1| \quad (7.70)$$

将式(7.67)代入式(7.70),得出具有主极点时

$$\omega_{-3dB} \approx \frac{1}{b_1} \quad (7.71)$$

7.3.2 零值时间常数分析

这是一种近似的分析方法,可以用它估算复杂电路的主极点频率(因而也可以求出一3dB 频率)。由于不必对电路作全面分析,所以可以大大减少计算工作量。下面通过一个实际例子来介绍这种方法

今以图 7.15 所示的等效电路进行讨论。这是一个具有电阻性信号源及负载阻抗的单级晶体管放大器。图中将反馈电容分成两部分(C_x 及 C_μ)。这是一种比我们曾经采用过的单个集-基电容更略为接近实际情况的近似方法,但由于分析的复杂性故在手工分析中很少采用。为了分析起见,选择电容电压 v_1 、 v_2 和 v_3 作为变数。将外部输入 v_i 取走,然后用跨于电容上的三个独立电流源 i_1 、 i_2 和 i_3 来驱动电路,如图 7.15 所示。可以证明,

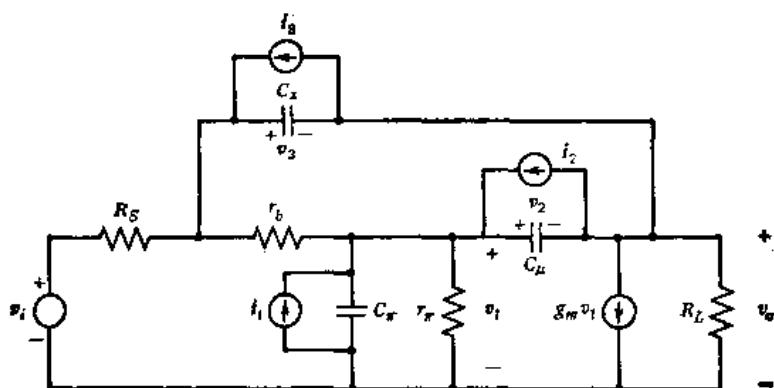


图 7.15 具有内部反馈电容的共射级小信号等效电路

当选用这样的变量时,电路方程组具有以下形式:

$$i_1 = (g_{11} + sC_x)v_1 + g_{12}v_2 + g_{13}v_3 \quad (7.72)$$

$$i_2 = g_{21}v_1 + (g_{22} + sC_\mu)v_2 + g_{23}v_3 \quad (7.73)$$

$$i_3 = g_{31}v_1 + g_{32}v_2 + (g_{33} + sC_x)v_3 \quad (7.74)$$

式中 g 项为电导项。需要指出,由电容所贡献的含有 s 的各项,仅与各自的电容电压变量有关,因此仅在系统行列式的对角线上出现。

电路传递函数的极点就是电路方程组行列式 Δ 的零点。电路方程组行列式可写成

* 原书误为 $|A(j\omega)| \approx \frac{1}{\sqrt{1 + \left(\frac{\omega}{p_1}\right)^2}}$ 。——译者注

$$\Delta(s) = K_3 s^3 + K_2 s^2 + K_1 s + K_0 \quad (7.75)$$

式中系数 K 由以上各式中有关项组成。例如, K_3 就是行列式展开时所有含有 s^3 各项的系数之和。式(7.75)可以表示成

$$\Delta(s) = K_0(1 + b_1 s + b_2 s^2 + b_3 s^3) \quad (7.76)$$

这样的表示形式便与式(7.64)相对应。需要指出, 由于电路中有三个电容, 所以这一行列式为三阶的。如果所有电容均为零 ($C_x = C_\mu = C_\pi = 0$), 则式(7.75)中的 K_0 项就等于 $\Delta(s)$ 。通过式(7.72)、(7.73)和(7.74), 可以求出

$$K_0 = \Delta|_{C_x=C_\mu=C_\pi=0}$$

定义

$$K_0 \triangleq \Delta_0 \quad (7.77)$$

是有用的。

现在讨论式(7.75)中的 $K_1 s$ 项。在对系统行列式求值时, 所有含有 s 的各项之和便等于 $K_1 s$ 。可是, 从式(7.72)至式(7.74)可以看出, 只有仅与一个电容发生关系时才出现 s 。所以 $K_1 s$ 项可写成

$$K_1 s = h_1 s C_\pi + h_2 s C_\mu + h_3 s C_x \quad (7.78)$$

式中各个 h 均为常数。将式(7.72)至(7.74)的行列式针对第一行展开, 便可求出 h_1 。

$$\Delta(s) = (g_{11} + s C_\pi) \Delta_{11} + g_{12} \Delta_{12} + g_{13} \Delta_{13} \quad (7.79)$$

式中 Δ_{11} 、 Δ_{12} 和 Δ_{13} 为行列式的余子式。从式(7.72)、(7.73)和(7.74)可以看出, C_x 仅在式(7.79)中第一项出现。因此, 式(7.79)中 $C_x s$ 的系数, 可在令 $C_\mu = C_\pi = 0$ 下通过求 Δ_{11} 得出, 这样在 Δ_{11} 中将消去含有其他电容的各项。而 $C_x s$ 的系数正是式(7.78)中的 h_1 , 因此

$$h_1 = \Delta_{11}|_{C_\mu=C_\pi=0} \quad (7.80)$$

现在, 将行列式针对第二行展开, 其结果应该一样, 故得

$$\Delta(s) = g_{21} \Delta_{21} + (g_{22} + s C_\mu) \Delta_{22} + g_{23} \Delta_{23} \quad (7.81)$$

这时, C_μ 仅在式(7.81)中第二项出现。因此, 通过令 $C_\pi = C_x = 0$, 便可消去 Δ_{22} 中含有其他电容的各项, 然后通过求 Δ_{22} 便可得出这一方程中的 $C_\mu s$ 的系数。而 $C_\mu s$ 的系数正是式(7.78)中的 h_2 , 因此

$$h_2 = \Delta_{22}|_{C_\pi=C_x=0} \quad (7.82)$$

同样地, 通过针对第三行展开行列式, 可得

$$h_3 = \Delta_{33}|_{C_\pi=C_\mu=0} \quad (7.83)$$

将式(7.78)同式(7.80)、(7.82)和(7.83)联立, 可得

$$K_1 = (\Delta_{11}|_{C_\mu=C_x=0} \times C_\pi) + (\Delta_{22}|_{C_x=C_\pi=0} \times C_\mu) + (\Delta_{33}|_{C_\mu=C_\pi=0} \times C_x) \quad (7.84)$$

因而

$$b_1 = \frac{K_1}{K_0} = \frac{\Delta_{11}|_{C_\mu=C_x=0}}{\Delta_0} \times C_\pi + \frac{\Delta_{22}|_{C_\pi=C_x=0}}{\Delta_0} \times C_\mu + \frac{\Delta_{33}|_{C_\mu=C_\pi=0}}{\Delta_0} \times C_x \quad (7.85)$$

式中关于行列式的边界条件与式(7.84)中的一样。现在, 令图 7.15 中的 $i_2 = i_3 = 0$ 。将式(7.72)至(7.74)对 v_1 求解, 得

$$v_1 = \frac{\Delta_{11} i_1}{\Delta(s)}$$

因此

$$\frac{v_1}{i_1} = \frac{\Delta_{11}}{\Delta(s)} \quad (7.86)$$

式(7.86)是 C_π 节点对处的策动点阻抗*的表示式,因此

$$\frac{\Delta_{11}|_{C_\mu=C_x=0}}{\Delta_0}$$

乃是所有电容均等于零时, C_π 节点对处的策动点电阻,由于

$$\frac{\Delta_{11}|_{C_\mu=C_x=0}}{\Delta_0} = \left. \frac{\Delta_{11}}{\Delta} \right|_{C_\mu=C_x=C_\pi=0} \quad (7.87)$$

现在定义

$$R_{\pi 0} = \frac{\Delta_{11}}{\Delta_0} \Big|_{C_\mu=C_x=0} \quad (7.88)$$

同样地

$$\frac{\Delta_{22}|_{C_\pi=C_x=0}}{\Delta_0}$$

乃是所有电容等于零时,在 C_μ 节点对处的策动点电阻,并用 $R_{\mu 0}$ 表示。这样,可以把式(7.85)写成

$$b_1 = R_{\pi 0} C_\pi + R_{\mu 0} C_\mu + R_{x0} C_x \quad (7.89)$$

式(7.89)中的时间常数称为“零值时间常数”,因为它是在令所有电容为零值的条件下计算出来的。

上面分析说明,如果电路传递函数中没有主零点,但有一个主极点,则

$$\omega_{-dB} \approx \frac{1}{b_1}$$

因此

$$\omega_{-3dB} \approx \frac{1}{\sum T_0} \quad (7.90)$$

式中 $\sum T_0$ 为零值时间常数的总和。尽管以上结论系针对某一具体例子推导出来的,但只要满足在这种分析中的各种假设,这一结论对任何电路都是正确的。

今讨论图 7.15 的电路。由图可见

$$R_{\pi 0} = r_\pi \parallel (R_s + r_b) \quad (7.91)$$

为了求出 $R_{\mu 0}$, 需要写出某些简单的电路方程组。为此,如图 7.16 所示,通过在 C_μ 端子上施加一个试验电流 i , 并求出所产生的 v :

$$v_1 = R_{\pi 0} i \quad (7.92)$$

$$v_o = -(i + g_m v_1) R_L \quad (7.93)$$

将式(7.92)代入式(7.93),得

$$v_o = -(i + g_m R_{\pi 0} i) R_L \quad (7.94)$$

* 系指从 C_π 两端节点处视入的阻抗。——译者注

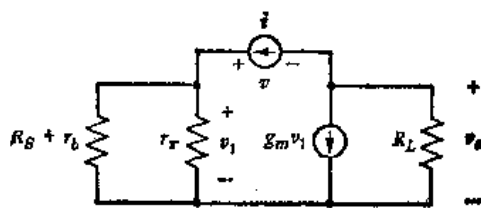


图 7.16 计算图 7.15 电路中 $R_{\mu 0}$ 而使用的等效电路

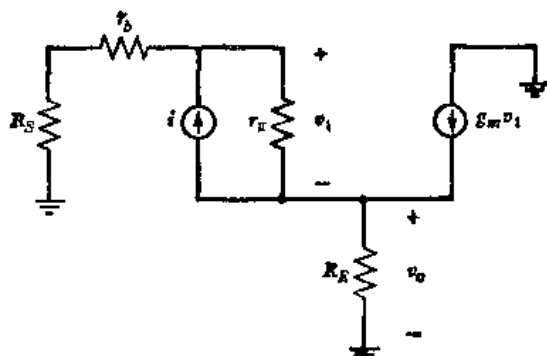


图 7.17 计算射极跟随器 $R_{\pi 0}$ 而使用的等效电路

现在

$$R_{\mu 0} = \frac{v}{i}$$

因而

$$R_{\mu 0} = \frac{v_1 - v_o}{i} \quad (7.95)$$

将式(7.92)和(7.94)代入式(7.95),得

$$R_{\mu 0} = R_{\pi 0} + R_L + g_m R_L R_{\pi 0} \quad (7.96)$$

用类似的方法,可以求出 $R_{\pi 0}$, 而且如果 $r_b \ll r_{\pi}$, 则 $R_{\pi 0} \approx R_{\mu 0}$. 这就证实了, 如果 r_b 很小时, 将 C_{π} 集总于 C_{μ} 将是普遍正确的. 如果 C_{π} 集总于 C_{μ} , 则可由式(7.90)求出一3dB 频率

$$\omega_{-3dB} = \frac{1}{R_{\pi 0} C_{\pi} + R_{\mu 0} C_{\mu}} \quad (7.97)$$

将式(7.96)代入式(7.97),得

$$\omega_{-3dB} = \frac{1}{R_{\pi 0} \left\{ C_{\pi} + C_{\mu} \left[(1 + g_m R_L) + \frac{R_L}{R_{\pi 0}} \right] \right\}} \quad (7.98)$$

式(7.98)与通过精确分析方法而获得的式(7.24)结果一样[注意: 式(7.24)中的 R 就是式(7.98)中的 $R_{\pi 0}$]. 然而, 零值时间常数分析方法要简便得多. 但这种方法对计算非主极点毫无用处.

今通过讨论图 7.9 的射极跟随器电路, 进一步说明零值时间常数分析法的用途及限制, 这一电路中只包含电容 C_{π} . 通过插入一个电流源 i , 如图 7.17 所示, 求出所产生的 v_1 , 便可计算出 $R_{\pi 0}$. 由图

$$i = \frac{v_1}{r_{\pi}} + \frac{v_1 + v_o}{R_S + r_b} \quad (7.99)$$

$$\frac{v_1}{r_{\pi}} - i + g_m v_1 = \frac{v_o}{R_E} \quad (7.100)$$

将式(7.100)代入式(7.99),得

$$i = \frac{v_1}{r_{\pi}} + \frac{v_1}{R_S + r_b} + \frac{R_E}{R_S + r_b} \left(\frac{v_1}{r_{\pi}} + g_m v_1 - i \right)$$

这一方程可表示为

$$i = \frac{v_1}{r_\pi} + v_1 \frac{1 + g_m R_E}{R_S + r_b + R_E}$$

最后,可求出 $R_{\pi 0}$ 为

$$R_{\pi 0} = \frac{v_1}{i} = r_\pi \left\| \frac{R_S + r_b + R_E}{1 + g_m R_E} \right. \quad (7.101)$$

因此,射极跟随器的主极点落在

$$\omega = \frac{1}{R_{\pi 0} C_\pi} \quad (7.102)$$

这与通过精确分析方法而得到的式(7.41)结果一样,但要简便得多。可是,零值时间常数分析法却不能象精确分析方法那样,指出零点所在。由于存在主零点,所以这种情况时主极点的频率就不是一3dB频率。这说明在理解零值时间常数分析法的结果时,应当谨慎从事。然而,它毕竟是一种很有用的方法,而且如果与设计者的经验相结合,便能够识别出好象含有主零点的电路。这类电路通常具有一个从输入端直接耦合到输出端的电容通路,如同射极跟随器中 C_π 所起的作用那样。

7.3.3 共射串接的频率响应

当分析多于1个器件的电路时,零值时间常数法便显现出其优点。今以讨论图7.18所示的双级共射放大器作为例子。这样的电路可以是一个单端电路,也可以是差分半电路。使用普通分析方法求这样电路的主极点和-3dB频率非常费事,可是如果象下面例题中那样,使用零值时间常数分析法,则便显得非常直观。为了进行典型的数字计算,假设了一些具体参数值。在该例题中,与本章中其他例题一样,略去了与电阻有关的寄生电容。对于几千欧或更小的扩散电阻,这通常是一种合理的近似。

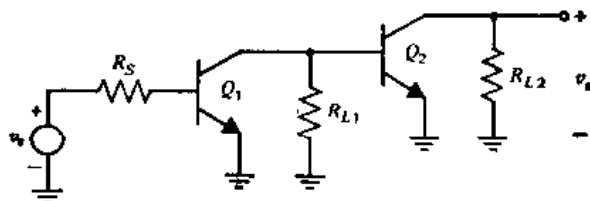


图 7.18 双级共射串接放大器

例题 试求图7.18电路的-3dB的频率,设有关参数值如下:

$$\begin{aligned} R_S &= 10\text{k}\Omega & r_{b1} &= r_{b2} = 400\Omega & r_{\pi 1} &= 20\text{k}\Omega \\ C_{\pi 1} &= 5\text{pF} & C_{\pi 2} &= 10\text{pF} & C_{\mu 1} &= C_{\mu 2} = 1\text{pF} & R_{L1} &= 10\text{k}\Omega \\ C_{c11} &= C_{c12} = 2\text{pF} & r_{x2} &= 10\text{k}\Omega & R_{L2} &= 5\text{k}\Omega \\ g_{m1} &= 3\text{mA/V} & g_{m2} &= 6\text{mA/V} \end{aligned}$$

解 图7.18电路的小信号等效电路,示于图7.19。通过求出从每一电容两端视入的电阻,可以确定电路的零值时间常数。然而,注意到电路中某些电容具有类似的组态,因而各组态均可应用同样的公式,则可大大简化计算工作。今以讨论 $C_{\mu 1}$ 和 $C_{\mu 2}$ 作为例子。这两种情况下均可应用式(7.96)

$$C_{\mu 1} R_{\mu 01} = C_{\mu 1} R_{\pi 01} \left(1 + g_{m1} R_{L1 \text{ eff}} + \frac{R_{L1 \text{ eff}}}{R_{\pi 01}} \right) \quad (7.103)$$

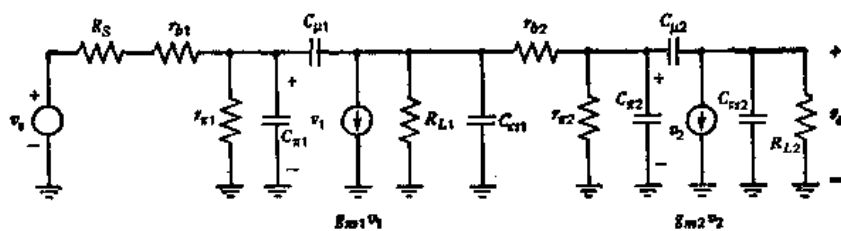


图 7.19 图 7.18 电路的小信号等效电路

$$C_{\mu 1} R_{\mu 01} = C_{\mu 1} R_{s01} \left(1 + g_{m1} R_{L2 \text{ eff}} + \frac{R_{L1 \text{ eff}}}{R_{s01}} \right) \quad (7.104)$$

式中 $R_{L \text{ eff}}$ 为从每一器件视出的有效负载电阻,而且

$$R_{L1 \text{ eff}} = R_{L1} \parallel (r_{b2} + r_{s2}) = 5.1 \text{ k}\Omega$$

$$R_{L2 \text{ eff}} = R_{L2} = 5 \text{ k}\Omega$$

利用式(7.91),可以求出每一器件的 R_{s0} :

$$R_{s01} = r_{s1} \parallel (R_{s1} + r_{b1}) = 20 \text{ k}\Omega \parallel (10.4) \text{ k}\Omega = 6.84 \text{ k}\Omega$$

$$R_{s02} = r_{s2} \parallel (R_{s2} + r_{b2})$$

式中

$$R_{s2} = R_{L1} = 10 \text{ k}\Omega$$

将有关数据代入,得

$$R_{s02} = 10 \text{ k}\Omega \parallel (10.4 \text{ k}\Omega) = 5.1 \text{ k}\Omega$$

因此

$$C_{\pi 1} R_{s01} = 5 \times 6.84 \text{ ns} = \underline{34.2 \text{ ns}}$$

$$C_{\pi 2} R_{s02} = 10 \times 5.1 \text{ ns} = \underline{51 \text{ ns}}$$

将有关数值代入式(7.103)和(7.104),得

$$\begin{aligned} C_{\mu 1} R_{\mu 01} &= 1 \times 6.84 \left(1 + 3 \times 5.1 + \frac{5.1}{6.84} \right) \text{ ns} \\ &= 6.84 (1 + 15.3 + 0.75) \text{ ns} \\ &= \underline{116.6 \text{ ns}} \end{aligned}$$

$$\begin{aligned} C_{\mu 2} R_{\mu 02} &= 1 \times 5.1 \left(1 + 6 \times 5 + \frac{5}{5.1} \right) \text{ ns} \\ &= 5.1 (1 + 30 + 1) \text{ ns} \\ &= \underline{163.2 \text{ ns}} \end{aligned}$$

最后,求出集-衬底电容的零值时间常数为

$$C_{cs1} R_{cs01} = C_{cs1} R_{L1 \text{ eff}} = 2 \times 5.1 \text{ ns} = \underline{10.2 \text{ ns}}$$

$$C_{cs2} R_{cs02} = C_{cs2} R_{L2 \text{ eff}} = 2 \times 5 \text{ ns} = \underline{10 \text{ ns}}$$

如果假定电路传递函数有一主极点,则可求出 -3dB 的频率为

$$\begin{aligned} \omega_{-3\text{dB}} &= \frac{1}{\sum T_0} = \frac{10^9}{34.2 + 51 + 116.6 + 163.2 + 10.2 + 10} \text{ rad/s} \\ &= \frac{10^9}{385.2} \text{ rad/s} \\ &= 2.6 \times 10^6 \text{ rad/s} \end{aligned}$$

因而

$$f_{-3\text{dB}} = 413 \text{ kHz}$$

利用 SPIC 程序,对这个电路进行计算机模拟,得出的 -3dB 频率为 456 kHz ,这与上述计算结果

非常接近。计算机还算出四个负实极点为 463kHz、4.37MHz、41.06MHz 以及 212MHz，两个负实零点为 478MHz 和 955MHz。根据计算机所得的结果，极点模值倒数之和为 385.2ns，它与手工计算所得到的零值时间常数之和精确地相等。

上面的分析结果是通过比较简便的方法求得的，而且计算系集中于求电路中各种电容对 -3dB 频率的贡献。在本例中，如同通常在这类共射串级中的情况一样，集-基电容 C_{μ} 对电路主极点起主要贡献。零值时间常数分析法主要优点之一，就在于它能够指出对电路 -3dB 频率起最主要影响的电路元件。

在以上计算中，假定图 7.19 电路有一主极点。下面进一步说明这一假定的重要性。为了说明问题，假定图 7.19 中的电容 $C_{\mu 1}$ 、 $C_{\mu 2}$ 、 C_{cs1} 和 C_{cs2} 均为零，进而再设 $r_{\pi 1} = r_{\pi 2}$ 以及 $C_{\pi 1} = C_{\pi 2}$ 。所以，电路便由两个相同的放大级所组成，每级贡献一个频率相同的极点。这就是说，由于电路具有两个相同的极点，所以不存在主极点。然而，可以证明，当含有电容 $C_{\mu 1}$ 和 $C_{\mu 2}$ 时，便倾向于使这两个极点分开，因而产生一个主极点（参看 9.3.2 节）。由于这种原因，大多数这类的实际电路都具有一个主极点，因而可以用零值时间常数分析法满意地估算出 ω_{-3dB} 。可是，即使电路具有两个相同的极点，零值时间常数分析法仍然是有用的。式(7.66)和(7.89)普遍地成立，由于它总是正确的，故

$$\sum T_0 = \sum_{i=1}^n \left(-\frac{1}{p_i} \right) \quad (7.105)$$

这就是说，不管是否存在一个主极点，零值时间常数之和将等于所有极点的倒数之和。下面来讨论具有两个相同负实极点而且模值为 ω_x 的电路，这时电路增益的模值为

$$|G(j\omega)| = \frac{G_0}{1 + \left(\frac{\omega}{\omega_x} \right)^2} \quad (7.106)$$

该电路的 -3dB 频率就是 $|G(j\omega)| = G_0/\sqrt{2}$ 时的频率，它可以表示成

$$\omega_{-3dB} = \sqrt{\sqrt{2} - 1} \omega_x = 0.64\omega_x \quad (7.107)$$

而用零值时间常数法求出的

$$\sum T_0 = \frac{2}{\omega_x}$$

因此

$$\omega_{-3dB} = \frac{1}{\sum T_0} = 0.5\omega_x \quad (7.108)$$

可见，即使在这样的极端例子中，预估值也只有 22% 的误差，这就提供了悲观估计的数量概念。

7.3.4 共射-共基接法的频率响应

共射-共基接法是一种多器件组态，它在高频应用中很有用处。图 7.20 示出了一种交流线路，它由一个共射级驱动一个共基级而组成。由于共射级的集电极负载是共基级的非常低的输入阻抗，所以共射-共基放大器在高频时有其优点。以上各节中，已经证明共基级低频时的输入阻抗为

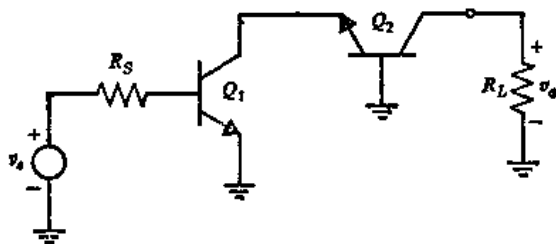


图 7.20 共射-共基接法

$$\frac{1}{g_m} + \frac{r_b}{\beta_0 + 1}$$

它通常可近似地表示为 $1/g_m$ 。如果 Q_1 和 Q_2 具有相等的集电极偏置电流, 而且 Q_1 的跨导为 g_m , 则由于它的负载电阻为 $1/g_m$, 故 Q_1 的电压增益等于 1。因此, 甚至在高值 R_L 时, Miller 效应对 Q_1 的影响也降低到最小限度。由于共基级具有宽的带宽 (参看 7.2.3 节), 所以较之简单的共射级, 特别在高值 R_L 时, 总的说来具有更好的高频性能 (参看习题 7.17)。

共射-共基级的一个有用特性, 就是电路中只有小量的反向传输。共基级所提供的这种良好的隔离功能, 正是高频调谐放大器应用中所需要的。

对电路设计来说, 共射-共基接法的另一种有用特性, 就是具有高的输入阻抗。它在第四章所介绍的电流源设计中优点卓著, 当时曾证明共射-共基级的输出阻抗约为共射级的 β_0 倍。

今对图 7.21 的共射-共基放大级进行讨论, 作为计算宽带集成电路 -3dB 频率的例子。这种放大级可作为更为复杂的宽带放大器的一个级, 或者在加设一个射极跟随器输出级后可以构成一个有用的通用宽带集成电路而得到广泛应用。在这种电路中, -3dB 带宽具有头等的重要性, 现在就来探讨决定该电路频率响应的各种因素。

在图 7.21 电路中, 利用电阻 R_3 对输入差分对进行偏置。如果共模抑制比作为一个

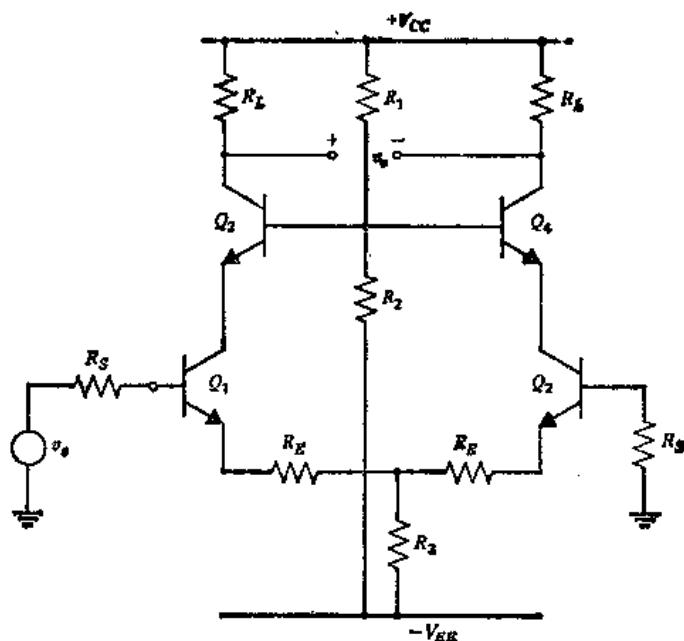


图 7.21 共射-共基接法的差分放大器

重要的指标来要求,则可用有源电流源来代替 R_3 。在输入级应用射极电阻 R_E 来稳定增益、增大输入阻抗和展宽电路频带。在第八章中,将讨论这种局部串联反馈的效果。由 R_1 和 R_2 组成的分压器设定了 Q_3 和 Q_4 基极的偏置电压,而通过这一电压使每一器件具有合适的集-射偏置电压。

为了进行分析,设电路的两个基极对地之间由源电阻 R_S 来驱动。这样做的好处是,由于 Q_1 和 Q_2 的基流所引起的直流失调减到最小,但是如果 R_S 很小, Q_2 的基极接地也不会明显地影响电路的频率响应。利用图 7.22a 的交流差分半电路,可以分析图 7.21 的电路。需要指出,在构成差分半电路时,假定 Q_3 和 Q_4 的共基点对差模信号是虚地点。如果图 7.21 中 R_3 大得足以提供合理的共模抑制比时,图 7.22a 电路的频率响应 $(v_o/v_i)(j\omega)$ 将与图 7.21 的一样。图 7.22a 的小信号等效电路示于图 7.22b。

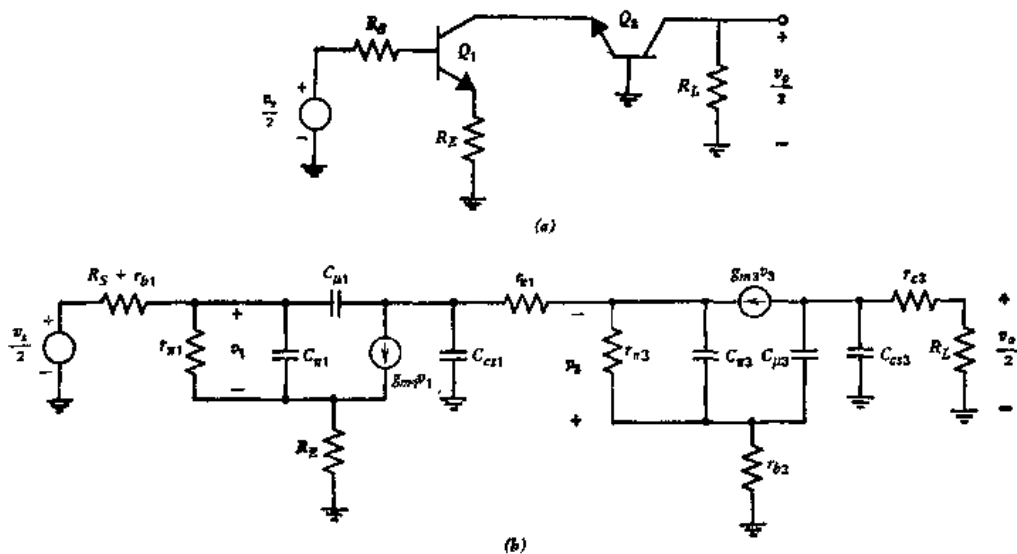


图 7.22 (a) 图 7.21 的交流差分半电路; (b) 电路(a)的小信号等效电路

例题 试求图 7.21 电路的低频小信号增益和 -3dB 的频率。计算时可使用以下数据: $R_S = 1\text{k}\Omega$, $R_E = 75\Omega$, $R_1 = 4\text{k}\Omega$, $R_L = 1\text{k}\Omega$, $R_2 = 4\text{k}\Omega$, $R_3 = 10\text{k}\Omega$ 以及 $V_{CC} = V_{EE} = 10\text{V}$ 。器件的参数如下: $\beta = 200$, $V_{BE(\text{on})} = 0.7\text{V}$, $\tau_F = 0.25\text{ns}$, $r_b = 200\Omega$, r_e (在正向正用区时) $= 150\Omega$, $C_{je2} = 1.3\text{pF}$, $C_{je3} = 0.6\text{pF}$, $\phi_c = 0.6\text{V}$ (集-基间), $C_{c10} = 2\text{pF}$ 以及 $\phi_b = 0.58\text{V}$ (集-衬底间)。

解 首先,略去晶体管的基流来计算直流偏置状态。在 Q_3 和 Q_4 基极处的电压为

$$V_{B3} = V_{CC} - \frac{R_1}{R_1 + R_2} (V_{CC} + V_{EE}) = 10 - \frac{4}{14} \times 20 = 4.3\text{V}$$

在 Q_1 和 Q_2 集电极处的电压为

$$V_{C1} = V_{B3} - V_{BE3(\text{on})} = 3.6\text{V}$$

假定 Q_1 和 Q_2 的基极接地,可以求出 Q_1 和 Q_2 的集流为

$$I_{C1} = \frac{V_{EE} - V_{BE(\text{on})}}{2R_3 + R_E} = \frac{10 - 0.7}{8.075} \text{mA} = 1.15\text{mA}$$

由于假定 $\alpha \approx 1$, 故

$$I_{C1} = I_{C2} = I_{C3} = I_{C4} = 1.15\text{mA}$$

通过确定 Q_3 和 Q_4 集电极处的电压为

$$V_{C3} = V_{CC} - I_{C3}R_L = 10 - 1.15 = 8.85\text{V}$$

便完成了直流分析。

利用第三章中针对带有射极电阻的放大器所推导出来的结果, 可以通过图 7.22a 的差分半电路求出低频增益。如果略去基极电阻, 则利用式(3.31)可求出包含 R_E 在内的 Q_1 小信号跨导为

$$G_{m1} = \frac{g_{m1}}{1 + g_{m1}R_E} = 10.24 \text{ mA/V}$$

利用式(3.28)可求出包含 R_E 在内的 Q_1 小信号输入电阻为

$$R_{i1} = r_{\pi 1}(1 + g_{m1}R_E) = 19.5 \text{ k}\Omega$$

正如第三章中已经说明的, 共基级的电流增益接近于 1, 因而 Q_2 的集流也就是 Q_1 的小信号集流。因此, 可以直接写出图 7.22a 电路的电压增益为

$$\frac{v_o}{v_i} = -\frac{R_{i1}}{R_{i1} + R_S} G_m R_L = -\frac{19.5}{19.5 + 1} \times 10.24 \times 1 = -9.74$$

为了计算电路的 -3dB 频率, 必须先求出图 7.22b 小信号等效电路中各种参数。电阻性参数有: $g_{m1} = g_{m2} = qI_{C1}/kT = 44.2 \text{ mA/V}$, $r_{\pi 1} = r_{\pi 2} = \beta/g_{m1} = 4525 \Omega$, $r_{e1} = r_{e2} = 150 \Omega$, $r_{b1} = r_{b2} = 200 \Omega$ 以及 $R_S + r_e = 1.2 \text{ k}\Omega$ 。由于电路中电阻值很小, 所以略去了晶体管的输出电阻。

图 7.22b 中的电容性元件, 可按第一章介绍的方法计算。首先求基-射耗尽层电容 C_{je} 。正如第一章所述, 在正向作用区中的 C_{je} 值很难估算, 合理的近似是把它看成为 C_{jse} 的一倍, 故 $C_{je} = 2.6 \text{ pF}$ 。根据式(1.104), 求出 Q_1 的基区充电电容为

$$C_{b1} = \tau_F g_{m1} = 0.25 \times 10^{-9} \times 44.2 \times 10^{-3} \text{ F} = 11.1 \text{ pF}$$

利用式(1.118), 得

$$C_{\pi 1} = C_{b1} + C_{je1} = 13.7 \text{ pF}$$

由于 Q_1 和 Q_2 的集流相等, 所以 $C_{\pi 2} = C_{\pi 1} = 13.7 \text{ pF}$ 。

利用式(1.21)并注意到 Q_1 的集-基偏置电压 $V_{CB1} = 3.6 \text{ V}$, 便可求出 Q_1 的集-基电容 $C_{\mu 1}$, 因此

$$C_{\mu 1} = \frac{C_{j\mu 0}}{\sqrt{1 + \frac{V_{CB}}{\phi_0}}} = \frac{0.6}{\sqrt{1 + \frac{3.6}{0.6}}} \text{ pF} = 0.23 \text{ pF}$$

利用式(1.21)并注意到集-衬底电压 $V_{CS} = V_{C1} + V_{EB} = 13.6 \text{ V}$ (假定衬底接到负电源电压), 也可以计算出 Q_1 的集-衬底电容, 因此

$$C_{c11} = \frac{C_{c10}}{\sqrt{1 + \frac{V_{CS}}{\phi_0}}} = \frac{2}{\sqrt{1 + \frac{13.6}{0.58}}} \text{ pF} = 0.40 \text{ pF}$$

通过类似的计算, 便可求出 Q_2 的参数 $C_{\mu 2} = 0.20 \text{ pF}$ 而 $C_{c22} = 0.35 \text{ pF}$ 。

现在, 通过计算电路的零值时间常数, 便可求出电路的 -3dB 频率。首先, 求 $C_{\pi 1}$ 。利用针对射极跟随器而导出的式(7.101), 可求出由这一电容两端视入的电阻值。由于电流源 $g_{m1}v_i$ 具有无限大的阻抗, 所以 Q_1 集电极串联电阻对计算结果不起影响。因此, 根据式(7.101), 得

$$\begin{aligned} R_{\pi 01} &= r_{\pi 1} \parallel \frac{R_S + r_{b1} + R_E}{1 + g_{m1}R_E} \\ &= 4525 \parallel \frac{1000 + 200 + 75}{1 + 44.2 \times 0.075} \Omega \\ &= 4525 \parallel 295 \Omega = 277 \Omega \end{aligned}$$

需要指出, R_E 起减小 $R_{\pi 01}$ 的作用, 因为 $R_{\pi 01}$ 和 $C_{\pi 1}$ 一起决定零值时间常数 T_0 , 故 $R_{\pi 01}$ 的减小也使 T_0 减小, 因而使电路的带宽扩展。时间常数为

$$C_{\pi 1} R_{\pi 01} = 13.7 \times 0.277 \text{ ns} = 3.79 \text{ ns}$$

从 Q_1 的集-衬底电容两端视入的电阻, 等于 r_{e1} 加上共基级的输入电阻, 后者为

$$R_{i2} = \frac{1}{g_{m2}} + \frac{r_{b2}}{\beta + 1} = 23.6 \Omega$$

因而是从 C_{ce1} 视入的电阻

$$R_{e1} = R_{i1} + r_{e1} = 174\Omega$$

零值时间常数为

$$C_{ce1}R_{e1} = 0.4 \times 0.174\text{ns} = 0.07\text{ns}$$

利用图 7.23a 的等效电路, 计算从 $C_{\mu 1}$ 两端视入的电阻 $R_{\mu 01}$, 便可求出 Q_1 的与 $C_{\mu 1}$ 相联系的零值时间常数。可以很容易地把图 7.23a 变换成图 7.23b 的电路, 在这一电路中具有射极反馈的晶体管用参数 R_{i1} 及 G_{m1} 来表示, 这些参数已在前面给以定义。由于图 7.23b 的电路形式和图 7.16 所示的共射级相同, 因而可以利用针对后者而导出的公式。因此, 根据式(7.96), 得

$$R_{\mu 01} = R_i + R_{L1} + G_{m1}R_{L1}R_i \quad (7.109)$$

式中

$$R_i = R_{i1} \parallel (R_S + r_b) = 19.5 \parallel 1.2\text{k}\Omega = 1.13\text{k}\Omega$$

负载电阻 R_{L1} 就等于 r_{e1} 加上 Q_2 的输入电阻, 利用前面求出的数值, 可得

$$R_{L1} = 174\Omega$$

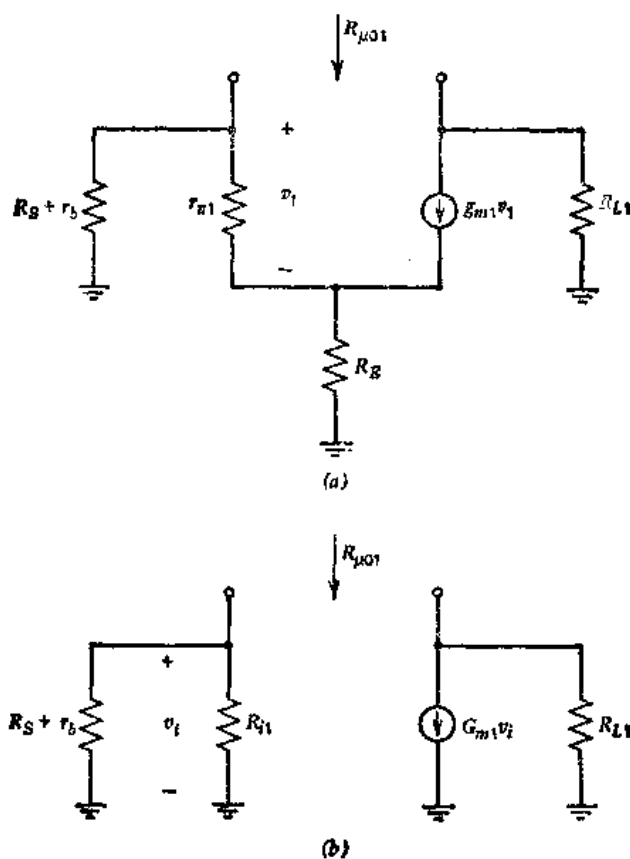


图 7.23 (a) 计算 Q_1 的 $R_{\mu 01}$ 而使用的电路; (b) 图(a)的等效电路

因此, 代入式(7.109), 得

$$R_{\mu 01} = 1.13 + 0.17 + 10.24 \times 1.13 \times 0.17 = 3.27\text{k}\Omega$$

由此可得, 与 $C_{\mu 1}$ 有关的零值时间常数为

$$C_{\mu 1}R_{\mu 01} = 0.23 \times 3.27\text{ns} = 0.75\text{ns}$$

需要指出, 由于共基级的输入阻抗低、 R_{L1} 很小, 故 $C_{\mu 1}$ 对零值时间常数总和的贡献, 比起 $C_{\pi 1}$ 要小得多。

注意到针对射极跟随器导出的式(7.101)在这里也适用, 可以算出与 $C_{\pi 1}$ 有关的 Q_1 时间常数。当

基极接地时,有效的源电阻 R_s 等于零,而由于 Q_1 的集电极接到 Q_2 的射极,故有效的射极电阻 R_E 为无限大。因此,根据式(7.101),得

$$R_{s01} = r_{s1} \parallel \frac{1}{g_{m1}} = 22.6\Omega$$

因此,与 C_{s1} 有关的零值时间常数为

$$C_{s1}R_{s01} = 13.7 \times 0.023\text{ns} = 0.32\text{ns}$$

利用式(7.109),并考虑到这时由于 R_E 的有效值为无限大故 G_{m1} 等于零,便可计算出与集-基电容 $C_{\mu 1}$ 有关的 Q_1 时间常数。在式(7.109)中的 R_1 有效值就是 r_b , 所以

$$R_{\mu 01} = r_b + R_{L1}$$

式中

$$R_{L1} = r_{e1} + R_L$$

而 R_{L1} 为从 Q_1 视入的负载电阻。因而

$$R_{\mu 01} = 200 + 150 + 1000 = 1.35\text{k}\Omega$$

所以时间常数为

$$C_{\mu 1}R_{\mu 01} = 0.2 \times 1.35\text{ns} = 0.27\text{ns}$$

最后,求从 Q_2 的集-衬底电容视入的电阻

$$R_{c102} = r_{c2} + R_L = 1.15\text{k}\Omega$$

因而

$$C_{c12}R_{c102} = 0.35 \times 1.15\text{ns} = 0.4\text{ns}$$

由此可得,零值时间常数的总和为

$$\sum T_0 = (3.79 + 0.07 + 0.75 + 0.32 + 0.27 + 0.4) = 5.60\text{ns}$$

并求出-3dB 频率为

$$f_{-3\text{dB}} = \frac{1}{2\pi \sum T_0} = 28.4\text{MHz}$$

利用 SLIC 程序,对这一电路进行计算机模拟,求出的-3dB 的频率为 34.7MHz。计算机的计算指出,电路有六个极点,其中前面两个为负实极点,它们的模值分别为 35.8MHz 及 253MHz。可见,零值时间常数分析法可以满意地估算-3dB 的频率,同时能够指出电路频率响应的主要限制来自 Q_1 的 C_{s1} 。通过计算 R_{s01} ,说明增加 R_E 会减小 R_{s01} 值,因此增大 Q_1 的射极电阻 R_E 还可以展宽电路的带宽。但要指出,增大 R_E 将使电路增益减小。

注意到图 7.22 电路中 Q_1 可以有效地将 $C_{\mu 1}$ 和 C_{c12} 与电路的其余部分相隔,因此根据以上的计算结果可以得出与电路频率响应有关的进一步有用特性。实际上,如果 r_{s1} 等于零,则这两个电容将并联地跨接于输出端,并对传递函数贡献一个单独的极点。将与 $C_{\mu 1}$ 及 C_{c12} 有关的零值时间常数单独相加得出 $\tau = 0.67\text{ns}$,便可估算这个极点。在这一 τ 值下,相当于在 $f = 1/2\pi\tau = 237\text{MHz}$ 处存在一个极点,这与计算机算出的第二个极点非常接近。再将它与时间常数的其余部分相加而得出 4.93ns,即可求出主极点相当于落在 32.3MHz 处。这也和计算机算出的很接近。如果电路的不同部分之间存在高度的隔离,则任何时候都可以使用这种方法。每一单独部分的零值时间常数可以加起来,这样就可以计算那一部分的主极点。

7.4 741 型运放的频响分析

迄今为止,对集成电路频率响应的分析仅限于相当简单的组态。在以上各节中所以这样做,显然是由于即使为了计算某些简单电路的主极点,就要求大量的计算。因此,用手工方法对大型集成电路作完整的频率分析将是不可能的。然而,电路设计者往往需要

对诸如 741 型运放那样大型电路的频率响应有进一步的了解, 所以需要作出一些合理的假设, 使上面介绍的分析方法可以用来达到这一目的。下面将通过对 741 型运放的频率响应进行分析来说明这一点。

7.4.1 741 的高频等效电路

741 的电路示于图 6.9a。它的频率响应主要由 30pF 的集成电容 C_c 所决定, 它是补偿电容, 系用以防止当运放接入反馈回路时出现振荡而设置的。 C_c 的选择及其功能将在第九章中介绍。

由于 741 型运放包括 20 个以上的内部连接的晶体管, 因此甚至用零值时间常数法, 也无法完成完整的分析。为了对这个电路的频率响应进行估算, 电路设计者必须能够识别出电路中哪些部分对频率响应影响很小或者没有影响, 以便在分析中不予考虑。作为普遍原则, 偏置电路中所包含的各种元件通常可以略去, 而所有差分电路均可用半电路来代替。按照这种考虑, 可以得到图 7.24 所示的交流线路, 用它即可对 741 的高频性能作

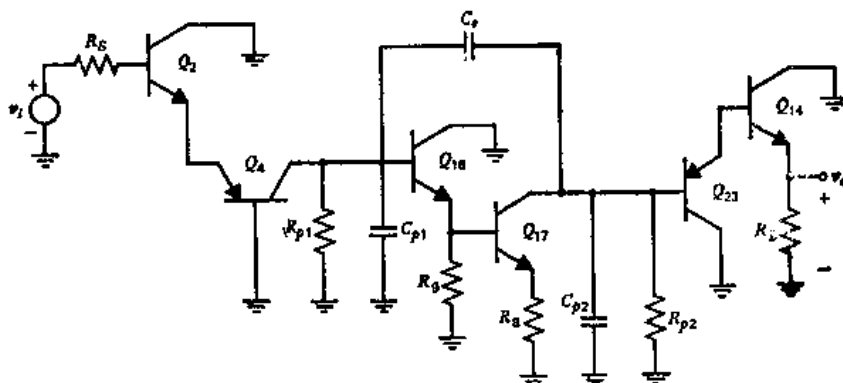


图 7.24 741 高频增益通路的交流线路

出近似计算。图中, 除了那些将对增益通路贡献寄生效应的元件如 R_{p1} 、 C_{p1} 、 R_{p2} 及 C_{p2} 之外, 其余的偏置元件统统去掉。在输出级中, 根据输出电压为正还是为负, 决定是 Q_{14} 还是 Q_{23} 导通, 在这两种情况下, 电路的频率响应只有微小的差别。在图 7.24 的交流线路中, 假定管 Q_{14} 导通。

在图 7.24 中主要的近似假定, 就是略去了输入级有源负载对频率的限制作用, 因而把它从增益通路中去掉。可是, Q_4 的输出电阻和电容则被包括在 R_{p1} 和 C_{p1} 之中。更详细的计算以及计算机模拟都说明, 这是一个合理的近似。

如上所述, 741 的频率响应主要由 C_c 决定, 因此只要单独考虑这一电容的作用, 便可算出 -3dB 的频率。然而, 如第九章将要指出的, 当施加反馈后, 除主极点外还存在其他极点将对电路的性能起重要影响。因此, 非主极点的模值也应予以注意, 下面将介绍估算它的方法。现在, 先计算电路的 -3dB 频率。

7.4.2 741 的 -3dB 频率的计算

通过计算从 C_c 视入的零值电阻 R_o , 便可求出图 7.24 电路的 -3dB 频率。 R_o 可由

图 7.25a 的交流线路求出, 假定 Q_{16} 的输入电阻非常大故可从图中略去。将图 7.25a 表示成图 7.25b, 可以使 R_{c0} 的计算大为简化。图中参量 R_{ic} 、 R_{oc} 以及 G_{mc} 分别表示图 7.25a 的输入电阻、输出电阻以及跨导。在第六章中, 曾经利用标称的器件数据计算过这些参量, 但是将 β 随偏置电流而变化也考虑进来的更精确计算方法, 将得到以下结果:

$$R_{ic} = R_{o4} \parallel R_{p1} \parallel R_{i16} = 1.95 \text{ M}\Omega$$

$$R_{oc} = R_{o17} \parallel R_{p2} = 86.3 \text{ k}\Omega$$

$$G_{mc} = 6.39 \text{ mA/V}$$

这里, R_{p1} 是图 6.9a 中的 Q_6 有效输出电阻, 而 R_{p2} 则是 Q_{13B} 的有效输出电阻。

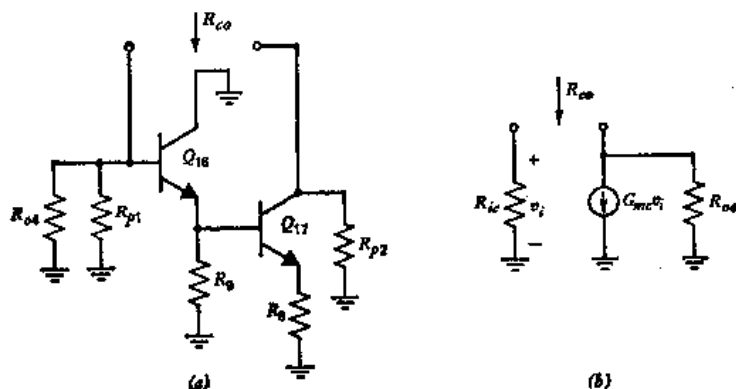


图 7.25 (a) 计算 C_c 零值时间常数而使用的电路;
(b) 图(a)电路的等效电路

由于图 7.25b 的电路和图 7.16 具有一一对应的关系, 所以也可以用式(7.96)来计算 R_{c0} 。

$$\begin{aligned} R_{c0} &= R_{ic} + R_{oc} + G_{mc} R_{ic} R_{oc} \\ &= (1.95 + 0.086 + 6.39 \times 10^{-3} \times 86.3 \times 10^3 \times 1.95) \text{ M}\Omega \\ &= 1.08 \times 10^9 \Omega \end{aligned} \quad (7.110)$$

这一极大的电阻与 $C_c = 30 \text{ pF}$ 一起, 使时间常数

$$C_c R_{c0} = 30 \times 10^{-12} \times 1.08 \times 10^9 \text{ s} = 32.4 \times 10^{-3} \text{ s}$$

它是零值时间常数总和的主要部分, 因此按这种方法补偿时 -3dB 的频率为

$$f_{-3\text{dB}} = \frac{1}{2\pi C_c R_{c0}} = 4.9 \text{ Hz}$$

而用计算机模拟整个 741, 得出的 $f_{-3\text{dB}} = 5.0 \text{ Hz}$ 。

计算频率补偿效应的另一种方法, 就是利用 7.2.1 节中所介绍的 Miller 效应近似法。补偿电容接在 Q_{16} 基极和 Q_{17} 集电极之间, 而在两点之间的电压增益模值, 可通过图 7.25b 等效电路求出

$$A_v = G_{mc} R_{oc} \quad (7.111)$$

根据式(7.6), 从 Q_{16} 基极视入的 Miller 电容为

$$C_M = (1 + A_v) C_c \quad (7.112)$$

将式(7.111)代入式(7.112), 得

$$\begin{aligned} C_M &= (1 + G_{mc} R_{oc}) C_c \\ &= (1 + 6.39 \times 10^{-3} \times 86.3 \times 10^3) \times 30 \text{ pF} = 16540 \text{ pF} \end{aligned} \quad (7.113)$$

在 Q_{16} 基极上有这样一个极大的电容, 将掩盖其他所有电容的贡献, 因而与接在 Q_{16} 基极和地之间的电阻 $R_{ic} = 1.95\text{M}\Omega$ 一起, 使电路的 -3dB 频率为

$$\begin{aligned} f_{-3\text{dB}} &= \frac{1}{2\pi C_M R_{ic}} \\ &= \frac{1}{2\pi \times 16540 \times 10^{-12} \times 1.95 \times 10^6} \text{ Hz} \\ &= 4.9\text{Hz} \end{aligned}$$

这和按照零值时间常数分析法求出的数值一样。

需要指出, 另一个电容将与 C_c 一起引入电路。这就是第二章所介绍的从 C_c 下面到衬底的电容。在这种情况下, 电容 C_c 应当这样连接, 使寄生电容存在于 Q_{16} 的基极与地之间, 因而将被 C_c 所造成 Miller 效应所掩盖。这一寄生电容具有较大值(约 14pF), 因为 30pF 电容器具有很大面积。它在 56 密耳² 的芯片上占有 16 密耳² 的面积, 因而所占据的面积约为电路中典型晶体管的 13 倍。

应当指出, 如果取消补偿电容再计算电路的零值时间常数, 则可得出电路的 -3dB 频率为 18.9kHz 。这主要由电容 C_{p1} 决定, C_{p1} 约为 3.4pF , 而且主要由 Q_1 和 Q_{22} 的集-衬底电容所组成。从 C_{p1} 视入的电阻就是上面计算出来的 $R_{ic} = 1.95\text{M}\Omega$, 它们给出的时间常数为 $6.6\mu\text{s}$ 。

7.4.3 741 的非主极点

前面的计算曾经指出, 30pF 的补偿电容在 741 电路中产生一个 4.9Hz 的主极点。但由于电路的复杂性, 显然还存在大量频率较高的极点, 这正是我们现在要加以讨论的。

Q_{16} 和 Q_{17} 构成增益级, 补偿电容即系跨接在这一级上。在接上 C_c 以后, 将使这对管子的传递函数含有一个模值为 4.9Hz 的极点以及一些频率较高的极点。正如第九章将要指出, 当接入 C_c 后, 这些频率较高的极点将不起多大作用, 但它仍然对放大器的单位增益频率(约 1.25MHz) 贡献相移。然而, 要精确计算这些较高频率的极点是非常困难的。

在图 7.24 中被略掉的有源负载以及横向 pnp 管射极跟随器, 也是产生较高频率极点的其他来源。计算机模拟表明, 电路的这两部分均在 1.25MHz 的单位增益频率处贡献相移。和前面的情况一样, 对电路这些部分频率响应进行手工计算是困难的, 因为计算中需要考虑所有寄生参量。

然而, 图 7.24 电路的某一部分所贡献的一个非主极点则是可以计算的。这一部分就是横向 pnp 共基级 Q_4 。这一级由 nnp 射极跟随器驱动, 可以假定它具有远比 Q_4 为宽的频率响应, 因为一个 nnp 器件的 f_T 远比横向 pnp 器件的高。略去 Q_2 的频率效应, 可假定 Q_4 系由与 $1/g_{m2}$ 串接的 v_i 所驱动, $1/g_{m2}$ 是指当 R_s 很小时由 Q_2 射级视入的电阻。此外, 还可假定 Q_4 的集电极对交流可视为短路, 因为由 C_c 所产生的巨大 Miller 电容将在 Q_4 的集电极上造成非常低的阻抗。因此, 可以得出 Q_4 的小信号等效电路如图 7.26 所示, 这一部分将与电路其余部分有效地隔离。结果, 这一级将贡献一个单独的极点, 应用零值时间常数法可以求出这一极点。需要指出, r_{b4} 和 $C_{\mu 4}$ 均被略去不计。

先计算图 7.26 电路中各种小信号参数。在第六章中曾计算了偏置水准, 即 $I_{C2} =$

$-I_{C4} = 12\mu\text{A}$ 因而 $g_{m2} \approx g_{m4} = 0.46\text{mA/V}$ 。正偏横向 pnp 管的 C_{je} 典型值为 0.6pF 。设横向 pnp 管的 $\tau_F = 25\text{ns}$ ，则利用第一章中的式(1.104)可求出 Q_4 的基区充电电容为

$$C_{b4} = \tau_{F4} g_{m4} = 25 \times 10^{-9} \\ \times \frac{12 \times 10^{-6}}{26 \times 10^{-3}} \text{F} = 11.6\text{pF}$$

利用式(1.118)，得

$$C_{\pi4} = C_{b4} + C_{je4} = 12.2\text{pF}$$

由于渡越时间 τ_F 是这样地大，所以甚至在这样低偏置电流下，横向 pnp 管的 C_{π} 仍由 C_b 起主要作用。

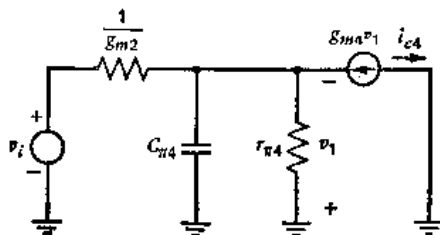


图 7.26 图 7.24 中 Q_4 的小信号等效电路

现在，通过确定从 $C_{\pi4}$ 视入的电阻 $R_{\pi04}$ ，便可计算 Q_4 所贡献的极点频率。 $R_{\pi04}$ 是 $1/g_{m2}$ 与 Q_4 的输入电阻并联，后者近似地等于 $1/g_{m4}$ 。因此

$$R_{\pi04} = \frac{1}{2} \frac{1}{g_{m2}} = 1087\Omega$$

而

$$C_{\pi4} R_{\pi04} = 12.2 \times 10^{-12} \times 1087\text{s} = 0.0126\mu\text{s}$$

所以，由 Q_4 贡献的极点频率为

$$\frac{1}{2\pi C_{\pi4} R_{\pi04}} = 12.6\text{MHz}$$

通过计算机计算以及第九章的介绍表明，在 741 的极点和零点中有一个落在 -15MHz 的负实极点。这就是 Q_4 所贡献的极点，它同以上算出之值所以有一些差异，是因为在计算机中采用更精确的模型。需要指出，频率为 12.6MHz 的极点将在 1.25MHz 的单位增益频率处贡献 6° 的相移，这是一个不可忽视的数量。然而，由 Q_{16} 、 Q_{17} 、 Q_{23} 以及有源负载所贡献的一些非主极点，也将在单位增益频率处产生重要的相移，而电路总相移的精确估算只能通过计算机模拟或直接测量来确定。可是，本节的计算将有助于设计者把贡献过量相移的这部分电路隔离出来，并有助于明确为了改善电路在这方面的性能而必须进行的电路改进。

7.5 频率响应与时间响应之间的关系

在本章中，通过考虑正弦输入信号的电路响应，说明了增量信号频率对电路性能的影响。然而，在实际中，常常要求一个放大器放大诸如脉冲列或方波这样的非正弦信号。此外，也经常应用这类非正弦信号来试验电路的频率响应。因此，电路对这类信号的频率响应就具有重要意义，下面就将对它进行计算。

首先，讨论一种电路，它的小信号传递函数可以近似地用以下单极点表示式来表示，即

$$\frac{v_o(s)}{v_i} = \frac{K}{1 - \frac{s}{f_1}} \quad (7.114)$$

式中 K 为低频增益而 p_1 为传递函数的极点。如前所述, 对于正弦信号这个电路的 -3dB 频率为 $\omega_{-3\text{dB}} = -p_1$ 。现在, 讨论将幅值为 v_s 的小输入电压阶跃加在电路时的情况。如设电路作线性响应, 则可利用式(7.114)及 $v_i(s) = v_s/s$, 来计算电路的响应, 并得

$$v_o(s) = \frac{K v_s}{s} \frac{1}{1 - \frac{s}{p_1}} = K v_s \left(\frac{1}{s} + \frac{1}{s - p_1} \right)$$

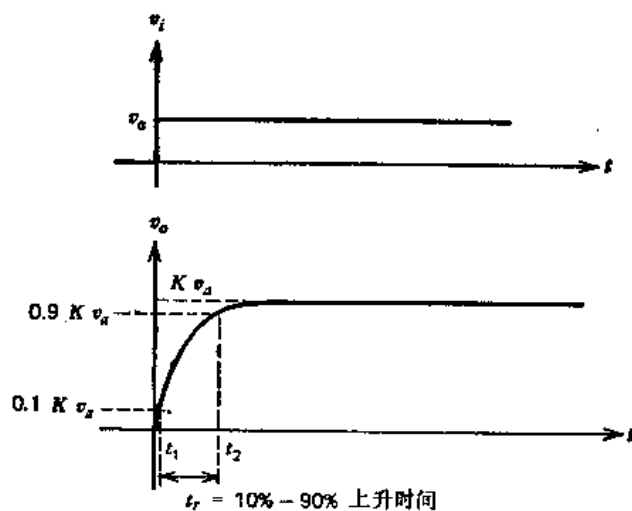
而对阶跃输入的电路响应为

$$v_o(t) = K v_s (1 - e^{p_1 t}) \quad (7.115)$$

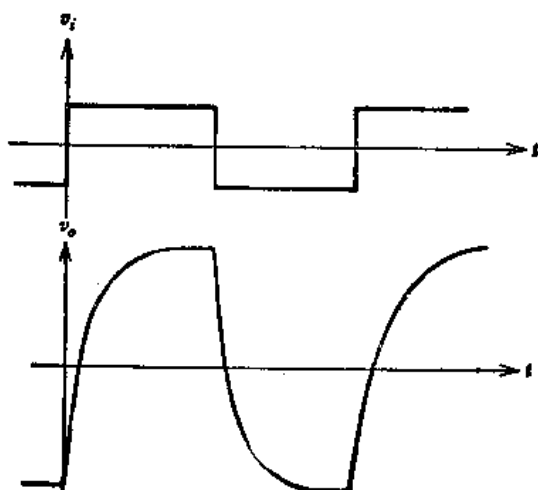
可见, 输出电压将趋近于 $K v_s$, 而式(7.115)中的指数时间常数为 $1/p_1$ 。在图 7.27a 中, 将式(7.115)图解表示并与 v_i 进行比较。通常, 以输出电压从终值 10% 至 90% 所经历的时间, 规定为它的上升时间。根据式(7.115), 得

$$0.1 K v_s = K v_s (1 - e^{p_1 t_1}) \quad (7.116)$$

$$0.9 K v_s = K v_s (1 - e^{p_1 t_2}) \quad (7.117)$$



(a)



(b)

图 7.27 (a) 增益为 K 而且具有单极点传递函数的线性电路的阶跃响应;
(b) 施加方波输入时具有单极点传递函数的线性电路的响应

将式(7.116)和(7.117)联立,便可求出从 10% 至 90% 的上升时间为

$$t_r = t_2 - t_1 = -\frac{1}{p_1} \ln 9 = \frac{2.2}{\omega_{-3dB}} = \frac{0.35}{f_{-3dB}} \quad (7.118)$$

该式说明,脉冲上升时间同电路的 -3dB 频率有直接的关系。例如,如果 $f_{-3dB} = 10\text{MHz}$,则由式(7.118)可求出 $t_r = 35\text{ns}$ 。如果对具有单极点传递函数的电路施加方波,则其响应如图 7.27b 所示。和前面单脉冲时类似,方波的边缘变圆了。

本节的计算说明了,对具有单极点传递函数的电路施加小信号时,频率响应与时间响应之间的关系。对于具有多极点传递函数的电路,总的趋势是一样的,但其脉冲响应与图 7.27 所示的有很大差别。特别是,如果电路传递函数包含有产生高频峰值响应的复极点(见第九章),则脉冲响应将呈现过冲^[4]和衰减的正弦振荡,如图 7.28 所示。这样的响应,通常是脉冲放大器所不希望的。

最后,必须指出,所有以上的结果都是在这样的假定下推导出来的,即所加的信号应小到足以保证放大器工作于线性工作状态。如果外加脉冲大到足以使放大器成非线性工作,则脉冲响应将与上面介绍的有重大差别。这一点将在 9.6 节中讨论。

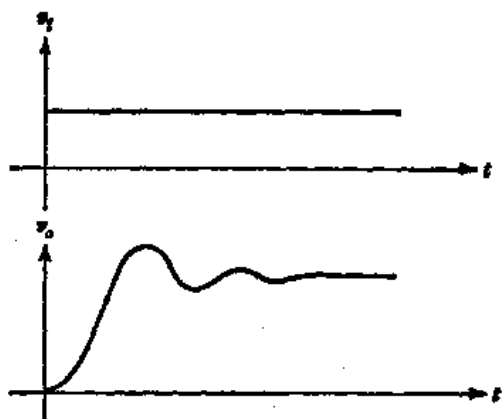


图 7.28 传递函数包含复极点的线性电路的典型阶跃响应

习 题

7.1 (a) 试利用 Miller 近似法,计算图 7.2a 所示的共射级的小信号电压增益的 -3dB 频率,计算时所应用的参数如下: $R_S = 5\text{k}\Omega$, $r_b = 300\Omega$, $I_C = 0.5\text{mA}$, $\beta = 200$, $f_T = 500\text{MHz}$ (在 $I_C = 0.5\text{mA}$ 下), $C_\mu = 0.3\text{pF}$, $R_L = 3\text{k}\Omega$, $C_{cs} = 0$, $V_A = \infty$ 。

(b) 试计算习题(a)电路中的非主极点频率。

7.2 试计算习题 7.1 电路从 R_L 视入的输出阻抗表示式并绘出其等效电路。再用对数刻度坐标绘出 $f = 1\text{kHz}$ 至 $f = 100\text{MHz}$ 范围内的这一阻抗的模值。

7.3 设 $R_S = 0$ 及 $R_S = \infty$, 试重新做习题 7.2。

7.4 设图 7.1 所示的差分放大器 $I_{EE} = 1\text{mA}$, 且其余数据和习题 7.1 的一样。如果如图 7.7a 所定义的电流源电阻 $R_E = 300\text{k}\Omega$ 而电容 $C_E = 2\text{pF}$, 试求表示成频率函数的 CM 和 DM 增益以及 CMRR, 并利用对数刻度的频率坐标,绘制出 $f = 10\text{kHz}$ 至 $f = 20\text{MHz}$ 范围内这些参量以分贝表示的模值。

7.5 设有一个横向 pnp 管射极跟随器, 具有 $R_S = 250\Omega$, $r_b = 200\Omega$, $\beta = 50$, $I_C = -300\mu\text{A}$, $f_T = 4\text{MHz}$, $R_E = 4\text{k}\Omega$, $C_\mu = 0$ 以及 $r_o = \infty$, 试计算表示成频率函数的小信号电压增益, 并利用对数刻度的频率坐标,绘制出 $f = 10\text{kHz}$ 至 $f = 20\text{MHz}$ 范围内这一电压增益以分贝表示的模值。

7.6 试计算习题 7.5 的射极跟随器输入及输出阻抗小信号等效电路上各种元件的参数值。并用对数刻度坐标,绘制出 $f = 10\text{kHz}$ 至 $f = 20\text{MHz}$ 范围内作为频率函数的输入及输出阻抗的模值。

7.7 设一个共基级具有以下参数: $I_C = 0.5\text{mA}$, $C_\mu = 10\text{pF}$, $C_\pi = 0.3\text{pF}$, $r_b = 200\Omega$, $\beta = 100$, $r_o = \infty$, $R_L = 0$ 以及 $R_S = \infty$ 。

(a) 试求出该级小信号电流增益作为频率函数的表示式, 并求出电流增益较其低频值跌落 3dB 时

的频率。

(b) 试求该级的输入及输出阻抗小信号等效电路上各种元件的参数值。并用对数刻度坐标, 绘制出 $f = 100\text{kHz}$ 至 $f = 100\text{MHz}$ 范围内这些阻抗的模值。

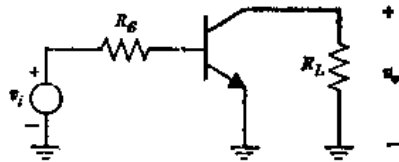


图 7.29 共射级的交流线路

7.8 图 7.29 示出一个共射级的交流线路, 图中 $R_S = 10\text{k}\Omega$ 且 $R_L = 5\text{k}\Omega$, 试求其低频小信号电压增益 v_o/v_i , 并利用零值时间常数法估算其 -3dB 频率。计算时可用以下数据: $\beta = 200$ 、 $f_T = 600\text{MHz}$ (当 $I_C = 1\text{mA}$ 时)、 $C_\mu = 0.2\text{pF}$ 、 $C_{je} = 2\text{pF}$ 、 $C_{cs} = 1\text{pF}$ 、 $r_b = 0$ 、 $r_o = \infty$ 而且 $I_C = 1\text{mA}$ 。

7.9 如图 7.29 电路中含有 300Ω 的射极电阻, 试重新做习题 7.8。

7.10 如图 7.29 电路有一 $30\text{k}\Omega$ 的电阻, 连接在晶体管的集电极和基极之间, 试重新做习题 7.8。

7.11 图 7.30 示出一个 Darlington 级及一个共集-共射串接级的交流线路, 图中 $R_S = 100\text{k}\Omega$ 而 $R_L = 3\text{k}\Omega$ 。

(a) 试求各个电路的低频小信号电压增益 v_o/v_i 。

(b) 试利用零值时间常数法, 求各个电路增益的 -3dB 频率。

计算时可使用以下参数: $\beta = 100$ 、 $f_T = 500\text{MHz}$ (当 $I_C = 1\text{mA}$ 时)、 $C_\mu = 0.4\text{pF}$ 、 $C_{je} = 2\text{pF}$ 、 $C_{cs} = 1\text{pF}$ 、 $r_b = 0$ 、 $r_o = \infty$ 、 $I_{C1} = 10\mu\text{A}$ 而 $I_{C2} = 1\text{mA}$ 、(C_μ 、 C_{cs} 以及 C_{je} 值均指偏置点时的。)

7.12 如果图 7.30 中有一 $15\text{k}\Omega$ 的泄漏电阻加在 Q_1 射极和地之间, 使 Q_1 的集电极偏置电流提高到 $50\mu\text{A}$, 试重新做习题 7.11。

7.13 如果图 7.30 中改用电流源 i_i 作为信号输入加在 Q_1 基极上, 试重做习题 7.11。当然, 这时的传递函数是跨阻 v_o/i_i 。

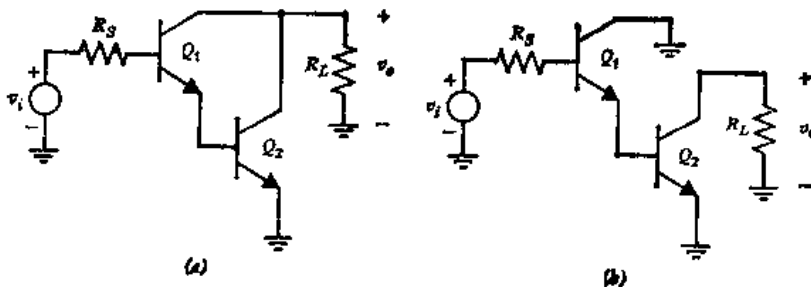


图 7.30 交流线路图。(a) Darlington 级; (b) 共集-共射级

7.14 一个放大级示于图 7.31, 图中偏置电流 I_B 正好调到使直流 $V_o = 0$ 。

(a) 试求低频小信号跨阻 v_o/i_i , 并利用零值时间常数法估算 -3dB 频率。

$n\text{pn}$ 管的参数如下: $\beta = 200$ 、 $f_T = 500\text{MHz}$ (当 $I_C = 1\text{mA}$ 时)、 $C_{\mu 0} = 0.7\text{pF}$ 、 $C_{je} = 3\text{pF}$ (在偏置点时)、 $C_{cs} = 2\text{pF}$ 、 $r_b = 0$ 、 $V_A = 120\text{V}$ 、而且所有的结 $\phi_0 = 0.55\text{V}$ 。

$p\text{np}$ 管的参数如下: $\beta = 50$ 、 $f_T = 4\text{MHz}$ (当 $I_C = -0.5\text{mA}$)、 $C_{\mu 0} = 1.0\text{pF}$ 、 $C_{je} = 3\text{pF}$ (在偏置点时)、 $C_{cs} = 2\text{pF}$ 、 $r_b = 0$ 、 $V_A = 50\text{V}$ 、而且所有的结 $\phi_0 = 0.55\text{V}$ 。

(b) 如果在 Q_1 的集电极和基极之间接以 20pF 的电容, 试重新做题(a)。

7.15 一个使用有源负载的差分电路示于图 7.32。偏置电流 I_B 正好调到使 Q_1 和 Q_2 的集电极处电压为直流 $+5\text{V}$ 。试求其低频小信号电压增益 v_o/v_i , 并利用零值时间常数法估算 -3dB 频率。计算时可利用习题 7.14 中的数据。

7.16 图 7.33 示出了一个共射级和一个共射-共基级的交流线路, 图中 $R_S = 5\text{k}\Omega$ 而 $R_L = 3\text{k}\Omega$ 。

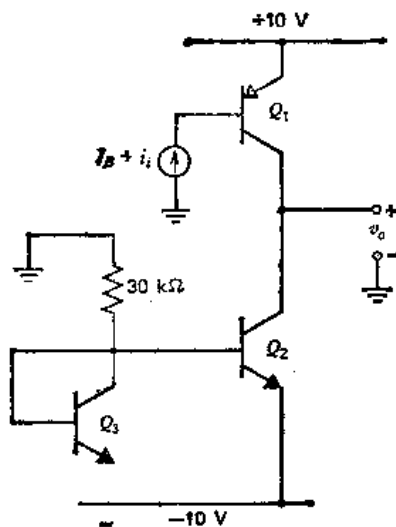


图 7.31 放大级

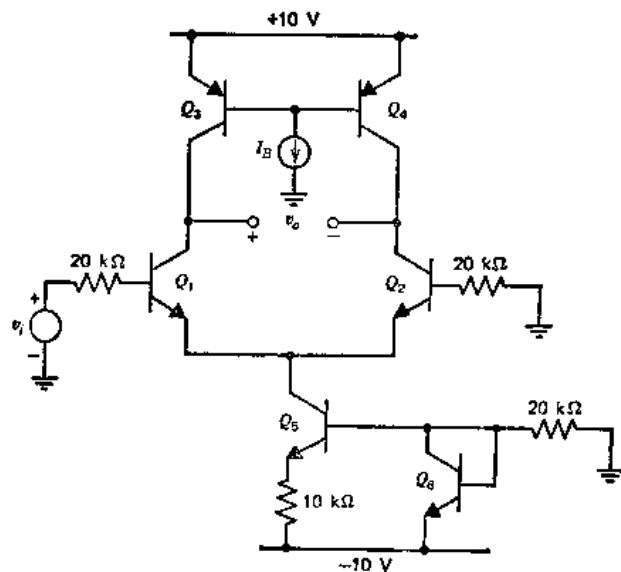


图 7.32 具有有源负载的差分电路

- (a) 试求各个电路的低频小信号电压增益 v_o/v_i 。
 (b) 试利用零值时间常数法, 计算两种电路增益的 -3dB 频率并比较之。
 (c) 试估算小阶跃输入时各个电路的 10% 至 90% 的上升时间, 并绘制 1mV 阶跃输入时从 0 至 300ns 的输出电压波形。

计算时可使用以下参数: $I_C = 1\text{mA}$, $\beta = 100$, $r_s = 0$, $C_{cs} = 1\text{pF}$, $C_\mu = 0.4\text{pF}$, $f_T = 500\text{MHz}$ (当 $I_C = 1\text{mA}$ 时) 而且 $r_o = \infty$ 。

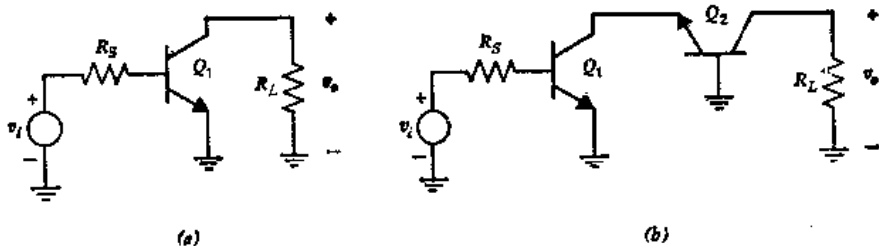


图 7.33 交流线路图, (a) 共射级的; (b) 共射-共基级的

7.17 图 7.34 示出一个放大级。

- (a) 试求低频小信号电压增益 v_o/v_i 。

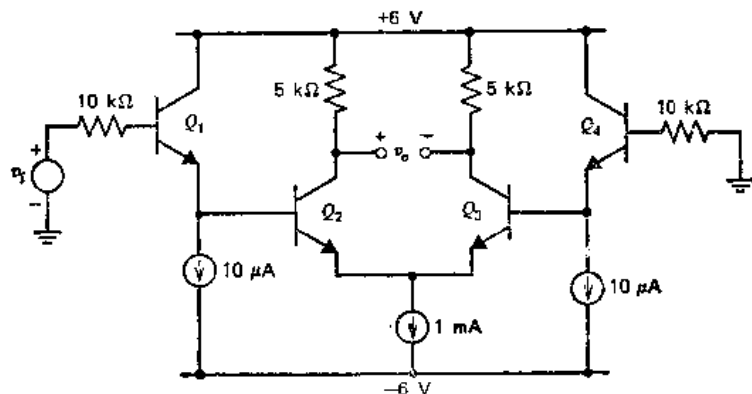


图 7.34 放大器

(b) 试利用零值时间常数法, 估算电路增益的 -3dB 频率。

计算时可使用以下参数: $C_{cso} = 2\text{pF}$ 、 $C_{\mu s} = 0.5\text{pF}$ 、 $C_{js} = 4\text{pF}$ (正偏置时)、 $f_T = 500\text{MHz}$ (当 $I_C = 2\text{mA}$ 时)、 $\beta = 200$ 、 $r_b = 0$ 、 $r_o = \infty$ 而且所有的结 $\psi_0 = 0.55\text{V}$

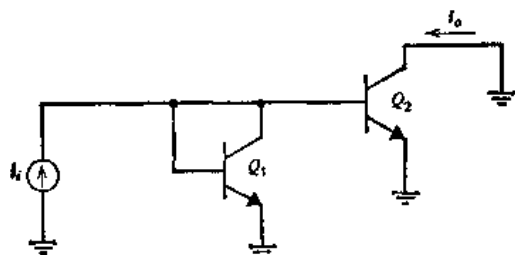


图 7.35 集成的宽带电流放大器的交流线路图

7.18 一个集成的宽带电流放大器交流线路, 示于图 7.35。Q₂ 的发射区面积为 Q₁ 的四倍, 所以相应的偏置电流为 $I_{C1} = 1\text{mA}$ 和 $I_{C2} = 4\text{mA}$ 。试求低频小信号电流增益 i_o/i_i , 并用零值时间常数法估算 -3dB 频率。并求小阶跃输入时 10% 至 90% 的上升时间。

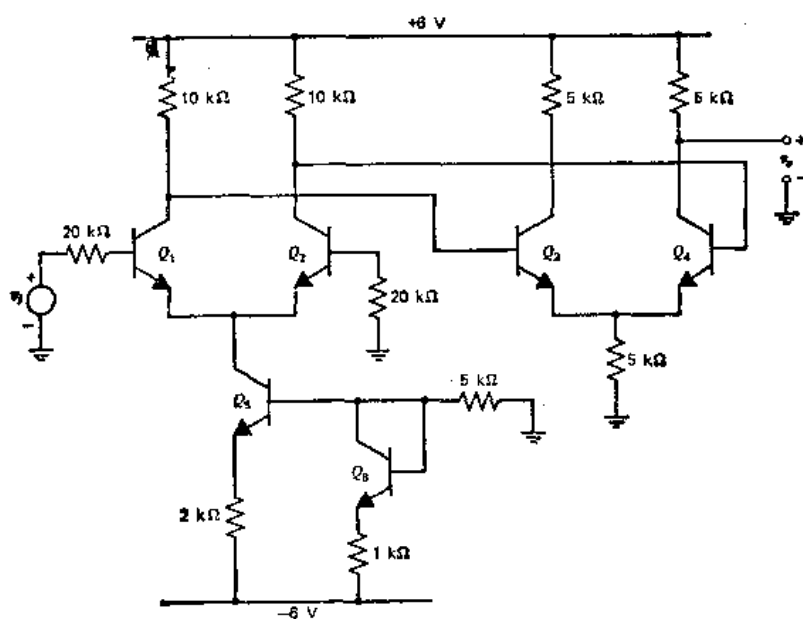


图 7.36 两级放大器

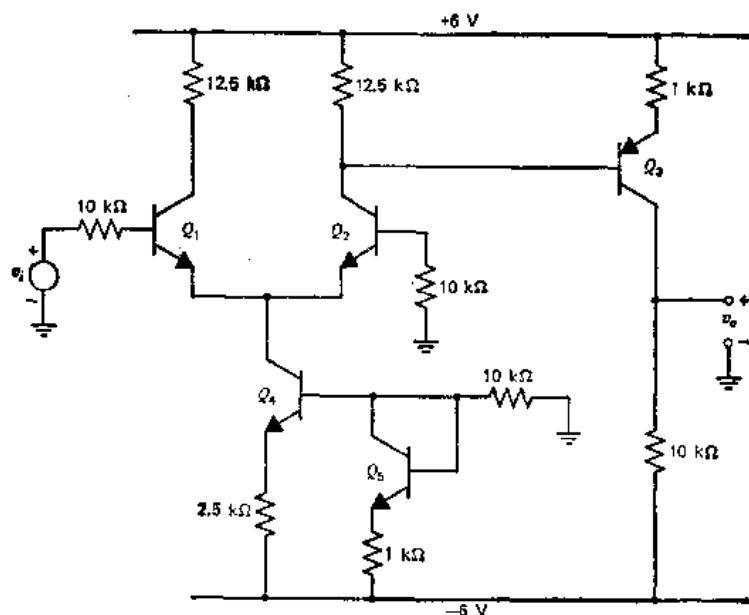


图 7.37 第二级为 pnp 管的两级放大器

工作点时的各种参数如下:

$Q_1: \beta = 200, \tau_F = 0.2\text{ns}, C_\mu = 0.2\text{pF}, C_{je} = 1\text{pF}, C_{cs} = 1\text{pF}, r_b = 0$ 以及 $r_o = \infty$.

$Q_2: \beta = 200, \tau_F = 0.2\text{ns}, C_\mu = 0.8\text{pF}, C_{je} = 4\text{pF}, C_{cs} = 4\text{pF}, r_b = 0$ 以及 $r_o = \infty$.

7.19 一个两级放大器示于图 7.36. 试计算其低频小信号增益, 并利用零值时间常数法估算 -3dB 频率. 并求小阶跃输入时 10% 至 90% 的上升时间.

计算时可使用以下参数: $\beta = 200, f_T = 600\text{MHz}$ (当 $I_C = 1\text{mA}$ 时), $C_\mu = 0.2\text{pF}, C_{je} = 2\text{pF}, C_{cs} = 1\text{pF}, r_b = 0, V_{BE(on)} = 0.6\text{V}$ 以及 $r_o = \infty$ (C_μ, C_{cs} , 以及 C_{je} 均指偏置点时的值).

7.20 一个两级放大器示于图 7.37. 试计算其低频小信号电压增益 v_o/v_i , 并利用零值时间常数法估算 -3dB 频率. 对于差分对可利用半电路.

nnp 管的参数如下: $\beta = 200, f_T = 400\text{MHz}$ (当 $I_C = 1\text{mA}$ 时), $C_\mu = 0.3\text{pF}, C_{je} = 3\text{pF}, C_{cs} = 1.5\text{pF}, r_b = 0, V_{BE(on)} = 0.6\text{V}$, 以及 $r_o = \infty$.

pnp 管的参数如下: $\beta = 100, f_T = 6\text{MHz}$ (当 $I_C = -0.5\text{mA}$ 时), $C_\mu = 0.3\text{pF}, C_{je} = 3\text{pF}, C_{bs} = 1.5\text{pF}, r_b = 0, V_{BE(on)} = 0.6\text{V}$, 以及 $r_o = \infty$. (C_μ, C_{cs}, C_{bs} 以及 C_{je} 均指偏置点时的值.)

参 考 文 献

- [1] D. O. Pederson. *Electronic Circuits*. Preliminary Edition, McGraw-Hill, New York, 1965.
- [2] P. E. Gray and C. L. Searle. *Electronic Principles*. Wiley, New York, 1969.
- [3] R. D. Thorton et al. *Multistage Transistor Circuits*. Wiley, New York, 1965.
- [4] K. Ogata. *Modern Control Engineering*. Prentice-Hall, Englewood Cliffs, N. J., 1970.

第八章 反 馈

由于负反馈带来几方面的重大好处,所以在放大器设计中得到广泛的应用。其中最重要好处之一就是,当电源电压变化、温度改变或者器件老化而引起有源器件参数变化时,负反馈可以稳定放大器的增益。第二个好处是,负反馈可以使设计者以任何所希望的方式调节电路的输入阻抗和输出阻抗。负反馈另一个重大好处是,可以减小所产生的信号波形失真,由于这一原因所以几乎所有高质量音频放大器都采用围绕功率输出级的负反馈。最后,负反馈可以扩展电路的带宽,因而被广泛地用于宽带放大器中。

然而,负反馈在带来上述好处的同时,也带来两个缺点。第一,电路的增益几乎与获得的其他好处成正比地下降。因此,经常需要另加放大级以补偿增益的下降,从而使硬件成本提高。应用负反馈而带来的第二个潜在问题,就是电路有发生振荡的趋势,因而设计者经常要在克服这一问题上作出特别的努力。

在本章中,将要讨论负反馈的各种好处,同时对负反馈的各种组态进行系统的分类。由反馈而引入的振荡问题及其解决方法,将在第九章中讨论。

8.1 理想的反馈方程

今讨论图 8.1 的理想反馈组态。图中的 S_i 和 S_o 表示输入和输出信号,它们可以是电压或者是电流。反馈网络(通常是线性的和无源的)具有传递函数 f 并向输入端反馈回去

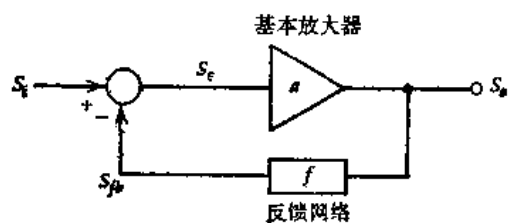


图 8.1 理想的反馈组态

一个信号 S_{fb} 。在输入端,信号 S_{fb} 将在输入相减节点处从输入信号 S_i 中减去。误差信号 S_e 等于 S_i 和 S_{fb} 之间的差值,而且 S_e 馈向传递函数为 a 的基本放大器。需要指出,另一种通用的惯例是,假定 S_i 和 S_{fb} 在一个输入相加节点处相加,这将使分析中一些符号发生改变。必须指出,在实际的负反馈放大器中,都具有一个

输入相减节点,因此本书所作的假定更适用于放大器的分析。

由图 8.1, 得

$$S_o = aS_e \quad (8.1)$$

假定反馈网络不成为基本放大器的负载, 还可得

$$S_{fb} = fS_o \quad (8.2)$$

$$S_e = S_i - S_{fb} \quad (8.3)$$

将式(8.2)代入式(8.3), 得

$$S_e = S_i - fS_o \quad (8.4)$$

将式(8.4)代入式(8.1), 得

$$S_o = aS_i - afS_o$$

因此,

$$\frac{S_o}{S_i} = A = \frac{a}{1 + af} \quad (8.5)$$

式(8.5)是负反馈电路的基本方程式, 式中 A 为应用反馈时的电路总增益 (通常称 A 为闭环增益.)

定义一个参量 T 是有用的, T 称为回路增益, 它被定义为

$$T = af \quad (8.6)$$

因此

$$\frac{S_o}{S_i} = A = \frac{a}{1 + T} \quad (8.7)$$

T 为围绕反馈回路的总增益. 如果 $T \gg 1$, 则根据式(8.5)可以将增益 A 表示为

$$A \approx \frac{1}{f} \quad (8.8)$$

这说明, 当回路增益 T 很大时, 放大器的总增益取决于反馈传递函数 f . 由于反馈网络通常由稳定的无源元件组成, 所以 f 值容易保持确定不变因而放大器的总增益也就保持稳定.

反馈回路通过迫使 S_{fb} 几乎等于 S_i 而进行工作. 通过放大差值 $S_e = S_i - S_{fb}$ 来实现这一点, 因而反馈回路有效地使误差信号 S_e 减小到最低限度. 将式(8.5)代入式(8.4)得

$$S_e = S_i - f \frac{aS_i}{1 + af}$$

便可看出这一点, 由此还可得出

$$\frac{S_e}{S_i} = \frac{1}{1 + af} = \frac{1}{1 + T} \quad (8.9)$$

如果 T 远大于 1, 则 S_e 便远小于 1. 此外, 将式(8.5)代入式(8.2), 得

$$S_{fb} = fS_i \frac{a}{1 + af}$$

因此

$$\frac{S_{fb}}{S_i} = \frac{T}{1 + T} \quad (8.10)$$

如果 $T \gg 1$, 则 S_{fb} 几乎等于 S_i . 这说明, 反馈信号 S_{fb} 就是输入信号的翻版. 根据式(8.2)所表示的 S_{fb} 和 S_e 之间的直接关系, 可以看出, 当 $|f| < 1$ 时 S_e 就是 S_i 复制品的放大. 这也正是反馈放大器的目的.

8.2 增益的敏感度

在大多数实际场合中, 基本放大器的增益 a 很难保持确定. 它同温度、有源器件的工作条件、以及诸如 β 之类的晶体管参数都有关系. 如前所述, 负反馈回路可以减轻由于 a 的变化而造成放大器总增益的变化. 通过微分式(8.5)便可看出其效果, 微分后得

$$\frac{dA}{da} = \frac{(1 + af) - af}{(1 + af)^2}$$

化简后得

$$\frac{dA}{da} = \frac{1}{(1 + af)^2} \quad (8.11)$$

如果 a 变化 δa , 则 A 随之变化 δA , 这时

$$\delta A = \frac{\delta a}{(1 + af)^2}$$

A 的相对变化为

$$\frac{\delta A}{A} = \frac{1 + af}{a} \frac{\delta a}{(1 + af)^2}$$

它可以表示成

$$\frac{\delta A}{A} = \frac{\frac{\delta a}{a}}{1 + af} = \frac{\frac{\delta a}{a}}{1 + T} \quad (8.12)$$

式(8.12)说明, A 的相对变化减小到只有 a 的相对变化的 $1/(1 + T)$ 。例如, 如果 $T = 100$ 而且由于温度改变而使 a 发生 10% 的变化时, 则利用式(8.12)可求出总增益 A 只有 0.1% 的变化。

8.3 负反馈对失真的影响

以上结果说明, 甚至基本放大器的增益 a 发生变化时, 负反馈仍可使总增益 A 几乎保持不变。这意味着负反馈在减小失真方面也是有效的, 因为失真这是由于基本放大器转移特性斜率的变化而引起的。因为 A 基本上不随 a 而变化, 所以负反馈有助于减轻这些斜率变化的影响。下面将说明这一点。

假定基本放大器的转移特性为非线性的, 如图 8.2 所示。设它可分成两个区域, 每一区域均具有恒定的但又不相同的斜率 a_1 和 a_2 。当施加反馈时, 总增益仍将由式 (8.5) 给出, 但必须根据处于图 8.2 上哪一区域, 而使用适当的 a 值。因此, 施加反馈时的总转移特性也将分成具有不同斜率的两个区域, 如图 8.3 所示。可是, 由于负反馈的作用, 斜率 A_1 和 A_2 几乎相等。通过将 a 值代入式(8.5)便可看出这一点, 代入后得

$$A_1 = \frac{a_1}{1 + a_1 f} \approx \frac{1}{f} \quad (8.13)$$

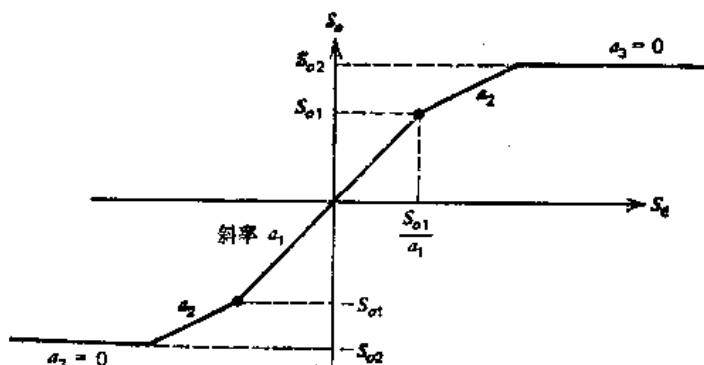


图 8.2 基本放大器的转移特性

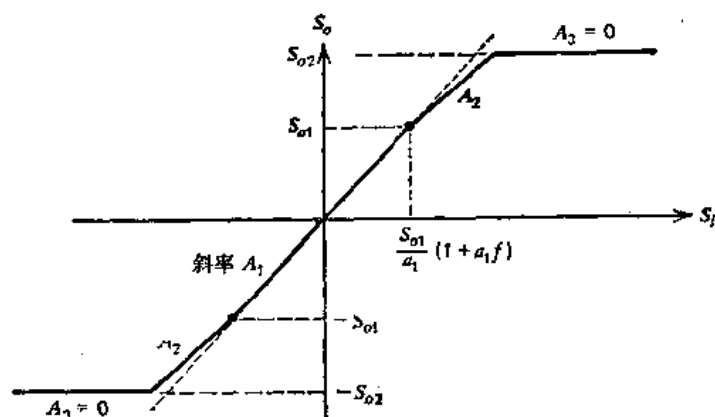


图 8.3 与图 8.2 基本放大器特性相对应的反馈放大器的转移特性

$$A_2 = \frac{a_2}{1 + a_2 f} \approx \frac{1}{f} \quad (8.14)$$

因此,图 8.3 的反馈放大器转移特性说明,它比起图 8.2 的基本放大器转移特性,具有好得多的线性。

需要指出,图 8.3 的水平坐标刻度比起图 8.2 已经作了压缩,以便易于比较这两条特性曲线。由于负反馈减小了增益,刻度的这种变化是必要的。应用负反馈使增益减小到 $1/(1 + T)$,并不会引起严重的问题,因为通过在反馈放大器前面设置前置放大器将很容易使增益得到补偿。因为前置级要处理的信号较输出放大器的要小得多,因此在前置放大器中失真通常不成为问题。

图 8.2 和图 8.3 还说明另一个问题,即在输出信号水准为 S_{o2} 时,两种情况下的输出放大器均处于深度饱和(即输出变成与输入无关)。由于在这一区域中增量斜率 $a_3 = 0$,所以负反馈无法改善 $A_3 = 0$ 时的状况,同时也不能使用式(8.5)。

8.4 各种反馈组态

以上各节都是按照图 8.1 所示的理想组态进行讨论的。实际的反馈放大器系由各种电路组成,这些电路以电流或电压信号作为输入,并产生输出电流或电压。为了使反馈放大器的设计符合实际,必须对反馈的取样过程以及用以实现这种过程的电路进行详尽的分类。存在有四种基本的反馈放大器电路。它们是根据被取样的输出信号 S_o 是电流还是电压,以及反馈信号 S_f 是电流还是电压来进行划分的。显然,这样便有四种不同的组合,以下就来对它们进行讨论。

8.4.1 串联-并联(电压串联)反馈

假定所要设计的反馈放大器,是为了稳定电压传递函数。这就是说,给定的输入电压必须产生出与其成严格比例的输出电压。这就需要对输出电压进行取样,并以一定的比例反馈回来,以便同外加的电压进行比较。这种情况的原理图示于图 8.4。这时,基本放大器具有增益 a ,而反馈网络系四端网络,其传递函数为 f ,它同基本放大器的输出端并联

以便对 v_o 取样。在理想的情况下, 阻抗 $z_{22} = \infty$, 因而反馈网络对基本放大器不起负载作用。反馈电压 v_{fb} 同输入端串联, 以便同 v_i 进行比较, 因而在理想的情况下 $z_{11f} = 0$ 。信号 v_e 是 v_i 和 v_{fb} 之间的差值, 并馈向基本放大器。假定基本放大器和反馈电路都是单向的, 即基本放大器只起从 v_e 至 v_o 的传递作用, 而反馈网络只起从 v_o 至 v_{fb} 的作用。这一假定在后面继续有效。

这种反馈称为串联-并联反馈, 因为反馈网络系与输入端串联, 并与输出端并联。

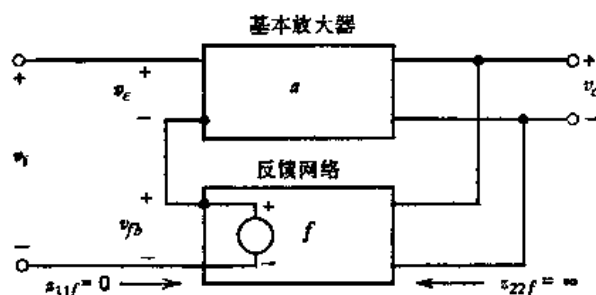


图 8.4 串联-并联反馈组态

根据图 8.4, 得

$$v_o = a v_e \quad (8.15)$$

$$v_{fb} = f v_o \quad (8.16)$$

$$v_e = v_i - v_{fb} \quad (8.17)$$

根据式(8.15)、(8.16)和(8.17), 得

$$\frac{v_o}{v_i} = \frac{a}{1 + af} \quad (8.18)$$

因此, 理想反馈方程仍能适用。式(8.18)表明, 所被稳定的传递函数, 正好就是所希望的 v_o/v_i 。如果电路由高阻抗信号源驱动, 如图 8.5 所示, 则比值 v_o/v_i 仍保持稳定[而且仍可由式(8.18)给出], 但 v_i 应由下式决定, 即

$$v_i = \frac{Z_i}{Z_i + z_s} v_s \quad (8.19)$$

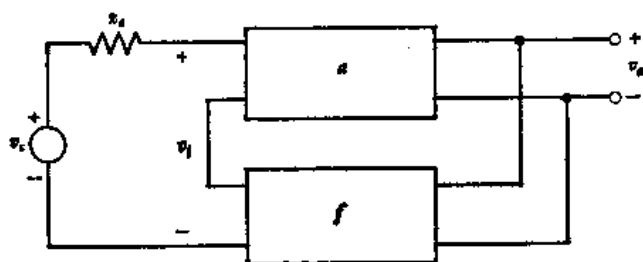


图 8.5 由无限大阻抗的信号源驱动时, 串联-并联组态

式中 Z_i 为从 v_i 视入的输入阻抗。如果 $z_s \approx Z_i$, 则 v_i 便同 Z_i 有关, 由于 Z_i 通常取决于有源器件的参数, 所以很难保持确定。因而, 总增益 v_o/v_i 也无法保持稳定。所以, 一个串联-并联的反馈放大器, 只有在源阻抗低于闭环放大器的输入阻抗时, 才能充分实现稳定增益的优点。理想的驱动信号源是电压源。

现在, 讨论串联-并联反馈对放大器端子阻抗的影响。假定基本放大器的输入阻抗为

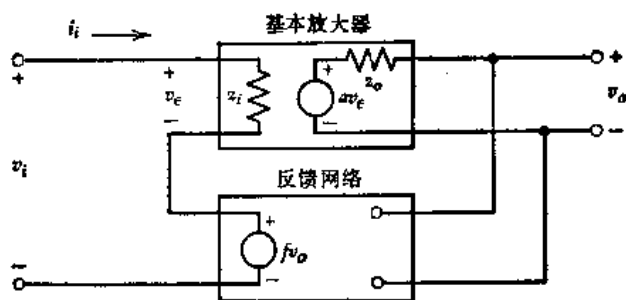


图 8.6 基本放大器阻抗有限时串联-并联组态

z_i 、输出阻抗为 z_o ，如图 8.6 所示。再次假定反馈网络为理想的，并反馈回来一个电压 fv_o ，如图所示。两种网络均为单向的。施加电压 v_i ，将产生输入电流 i_i 和输出电压 v_o 。根据图 8.6，得

$$v_o = av_e \quad (8.20)$$

$$v_i = v_e + fv_o \quad (8.21)$$

将式(8.20)代入式(8.21)，得

$$v_i = v_e + afv_e = v_e(1 + af) \quad (8.22)$$

而

$$i_i = \frac{v_e}{z_i} \quad (8.23)$$

将式(8.22)代入式(8.23)，得

$$i_i = \frac{v_i}{z_i} \frac{1}{1 + af} \quad (8.24)$$

因此，根据式(8.24)，可得施加反馈时的输入阻抗 Z_i 为

$$Z_i = \frac{v_i}{i_i} = (1 + T)z_i \quad (8.25)$$

可见，在输入端串联反馈，总是使输入阻抗提高到 $(1 + T)$ 倍。

串联-并联反馈对输出阻抗的影响，可以利用图 8.7 的电路进行计算。取掉输入电压（将输入端短路）并将电压 v 加在输出端。根据图 8.7，得

$$v_e + fv = 0 \quad (8.26)$$

$$i = \frac{v - av_e}{z_o} \quad (8.27)$$

将式(8.26)代入式(8.27)，得

$$i = \frac{v + afv}{z_o} \quad (8.28)$$

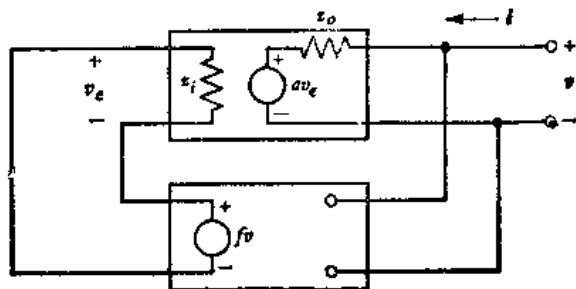


图 8.7 用以计算串联-并联组态输出阻抗用的电路

根据式(8.28),可得应用反馈时的输出阻抗 z_o 为

$$Z_o = \frac{v}{i} = \frac{z_o}{1+T} \quad (8.29)$$

可见,在输出端并联反馈,总是使输出阻抗降低到 $1/(1+T)$ 。这就使输出端成为更好的电压源,所以串联-并联反馈可以造成一个很好的电压放大器。它可以稳定 v_o/v_i 、提高 Z_i 并降低 Z_o 。

现在,利用式(8.18)、(8.25)以及(8.29),可以把图 8.6 所示的原先串联-并联反馈的放大器用图 8.8a 所示的等效电路表示。如果正向增益 a 趋近于无限大,则等效电路便接近于图 8.8b 的,后者表示一个理想电压放大器的等效电路。

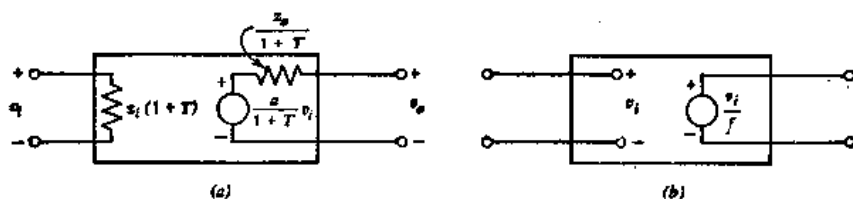


图 8.8 (a) 串联-并联反馈放大器的等效电路; (b) 当 $a \rightarrow \infty$ 时串联-并联反馈放大器的等效电路

8.4.2 并联-并联(电压并联)反馈

这种组态示于图 8.9。反馈网络再次同基本放大器的输出端并联,并对 v_o 取样,和前面的一样,在理想的情况下 $z_{if} = \infty$ 。然而,现在反馈网络同基本放大器的输入端也是并联,并反馈回去成一定比例的电流 $f v_o$ 。在理想的情况下 $z_{if} = \infty$,所以反馈网络丝毫不会在放大器的输入端造成短路负载。由于反馈信号为电流,所以改用输入端的误差电流 i_e 进行讨论,将更为方便。假定在这种情况下,理想的输入信号为电流 i_i 。根据图 8.9,得

$$a = \frac{v_o}{i_e} \quad (8.30)$$

式中 a 为跨阻,而

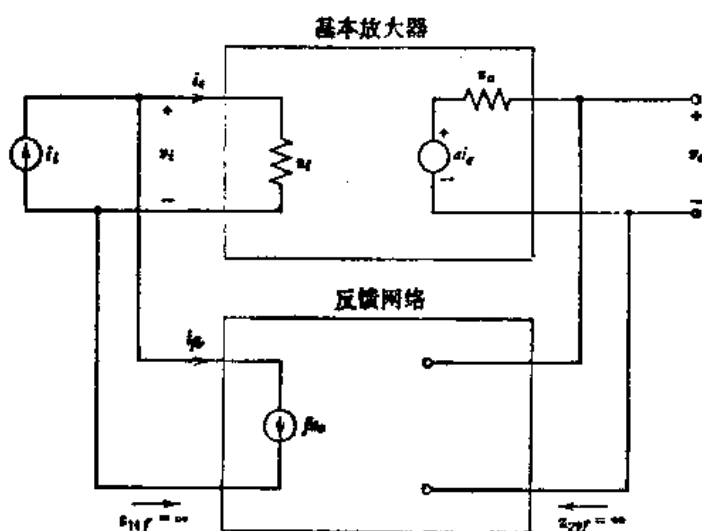


图 8.9 并联-并联反馈组态

$$f = \frac{i_{fb}}{v_o} \quad (8.31)$$

式中 f 为跨导, 由以上各式得

$$v_o = a i_e \quad (8.32)$$

$$i_e = i_i - i_{fb} \quad (8.33)$$

将式(8.31)所表示的 i_{fb} 代入式(8.33), 得

$$i_e = i_i - f v_o \quad (8.34)$$

将式(8.32)代入式(8.34), 得

$$\frac{v_o}{a} = i_i - f v_o$$

整理后, 得

$$\frac{v_o}{i_i} = \frac{a}{1 + af} = A \quad (8.35)$$

这说明, 理想反馈方程再次适用。需要指出, 尽管 a 和 f 分别具有电阻和电导的量纲, 但回路增益 $T = af$ 是无量纲值。这一点永远成立。

在这种组态中, 如果信号源阻抗 z_s 为有限值, 则输入电流 i_i 将在 z_s 与放大器输入端之间分配, 从而使比值 v_o/i_i 不再象式(8.35)所表示的那样保持确定不变。因此, 对于一个并联-并联的反馈放大器, 只有在 $z_s \gg Z_i$ 时, 才能充分发挥负反馈的优点。这时接近于电流源驱动。

利用式(8.32)和(8.35), 可以求出图 8.9 电路的输入阻抗。首先得

$$i_e = \frac{i_i}{1 + af} \quad (8.36)$$

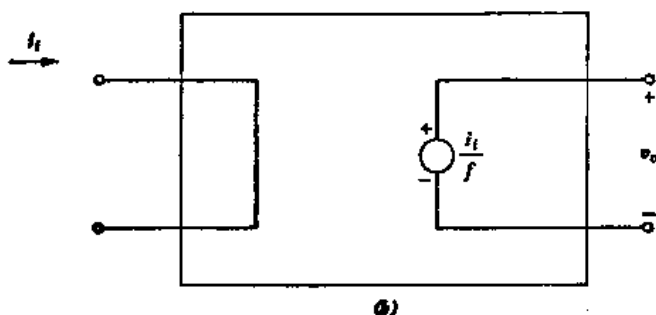
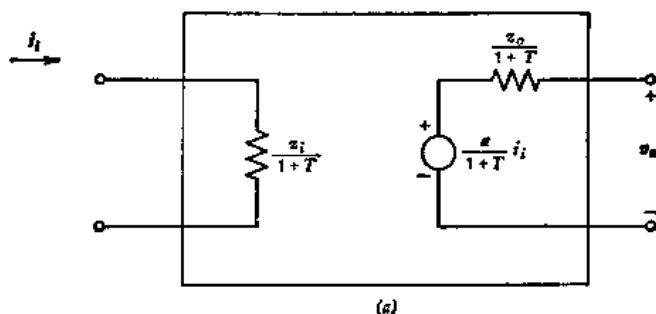


图 8.10 (a) 并联-并联反馈放大器的等效电路; (b) 当 $a \rightarrow \infty$ 时并联-并联反馈放大器的等效电路

而施加反馈时的输入阻抗为

$$Z_i = \frac{v_i}{i_i} \quad (8.37)$$

将式(8.36)代入式(8.37),得

$$Z_i = \frac{v_i}{i_i} \frac{1}{1 + af} = \frac{z_i}{1 + T} \quad (8.38)$$

因此,在输入端的并联反馈,总是使放大器的输入阻抗降低到 $1/(1 + T)$ 。

在输出端并联反馈时,和前面一样,很容易证明输出阻抗为

$$Z_o = \frac{z_o}{1 + T} \quad (8.39)$$

并联-并联反馈使放大器成为很好的跨阻放大器。它可以稳定传递函数 v_o/i_i , 并使 Z_i 和 Z_o 都得到降低。

现在,利用式(8.35)、(8.38)以及(8.39),可以把图 8.9 所示的原先并联-并联反馈放大器用图 8.10a 所示的等效电路来表示。如果正向增益 a 趋近于无限大,则等效电路便接近于图 8.10a 的,后者表示一个理想跨阻放大器的等效电路。

8.4.3 并联-串联(电流并联)反馈

并联-串联组态示于图 8.11。反馈网络对 i_o 取样并将一定比例的电流 $i_{fb} = fi_o$ 反馈回来。由于所要求的输出信号是电流 i_o , 所以基本放大器的输出改用 Norton 等效表示, 将更为方便。在这种情况下, a 和 f 都是无量纲的电流比值, 而理想的信号源是电流源 i_i 。如果 $z_L \ll z_o$, 则可证明

$$\frac{i_o}{i_i} = \frac{a}{1 + af} \quad (8.40)$$

$$Z_i = \frac{z_i}{1 + T} \quad (8.41)$$

$$Z_o = z_o(1 + T) \quad (8.42)$$

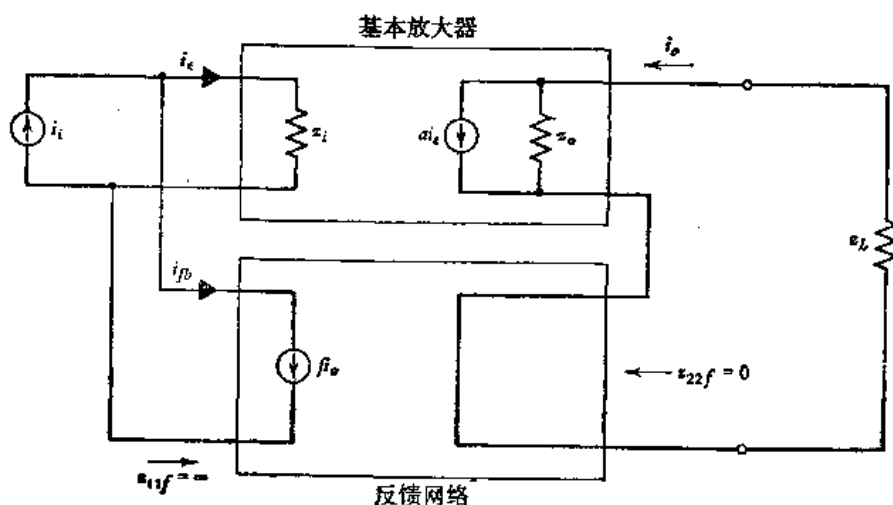


图 8.11 并联-串联反馈组态

这种放大器是很好的电流放大器,它具有稳定的电流增益 i_o/i_i 、低的 Z_i 和高的 Z_o 。

8.4.4 串联-串联(电流串联)反馈

串联-串联组态示于图 8.12。反馈网络对 i_o 取样,并以一定比例的电压 v_{fb} 反馈回去串联在输入端上。正向增益 a 是一个跨导,而 f 则是一个跨阻,至于理想驱动信号源则是电压源 v_i 。如果 $x_L \ll x_o$, 则可以证明

$$\frac{i_o}{v_i} = \frac{a}{1 + af} \quad (8.43)$$

$$Z_i = x_i(1 + T) \quad (8.44)$$

$$Z_o = x_o(1 + T) \quad (8.45)$$

这种放大器是很好的跨导放大器,它具有稳定的增益 i_o/v_i 、高的 Z_i 和高的 Z_o 。

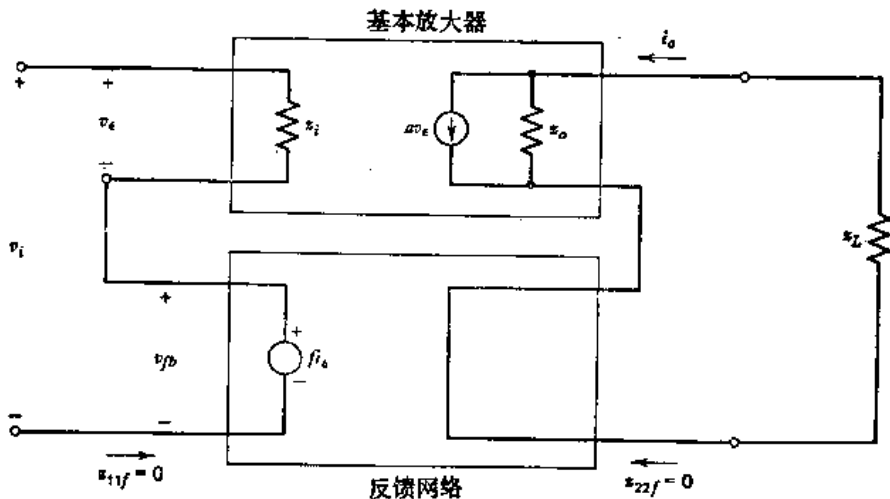


图 8.12 串联-串联反馈组态

8.5 各种实际组态和负载效应

在实际反馈放大器中,反馈网络对基本放大器的输入端和输出端都起负载作用,因此它将成为基本放大器的一个部分,显然这意味着,反馈网络再也不能象上面那样来处理。在这类情况下,通常都是写出整个放大器的电路方程组,然后对传递函数及端子阻抗求解,以便对电路进行分析。然而,在大多数的实际情况中,这样的步骤将是非常冗烦而艰难的,而且方程组是如此的复杂,以至人们会因而失掉对主要的电路性能的注意。因此,在这种情况下最好把基本放大器和反馈网络合而为一,然后利用以上推导出来的各个理想反馈方程。通常,这就有必要把反馈网络对基本放大器的负载效应考虑在内,现在就来讨论在计算中把这种负载效应给以考虑的方法。通过把所有电路都用四端网络来表示,就可以得到这种方法,不过以后我们将看到,在实际计算中并不需要用这样的表示方法。

8.5.1 并联-并联(电压并联)反馈

今讨论图 8.9 所示的并联-并联反馈放大器。使用图 8.13a 所示的电路,便可把非理想网络的影响考虑在内,图中假定在正馈通路及反馈通路中均有有限的导纳,而且各个通路均可进行反向传递。设有限的信号源导纳为 y_s 而负载导纳为 y_L 。在这种情况下,最方便的四端网络表示法是,利用短路导纳参数即 y 参数法^[1],如图 8.13a 所示。这是因为基本放大器和反馈网络在输入端及输出端均成并联,因此在这两端均具有相同的电压,网络的 y 参数表示法规定,用端电压表征端电流来反映网络的响应,因而当两个网络具有相同的端电压时,就能使计算非常简便。在下面的电路计算中将明显地看出这一点。 y 参数表示法的说明,见图 8.14。

根据图 8.13a,在输入端

$$i_s = (y_s + y_{11a} + y_{11f})v_i + (y_{12a} + y_{12f})v_o \quad (8.46)$$

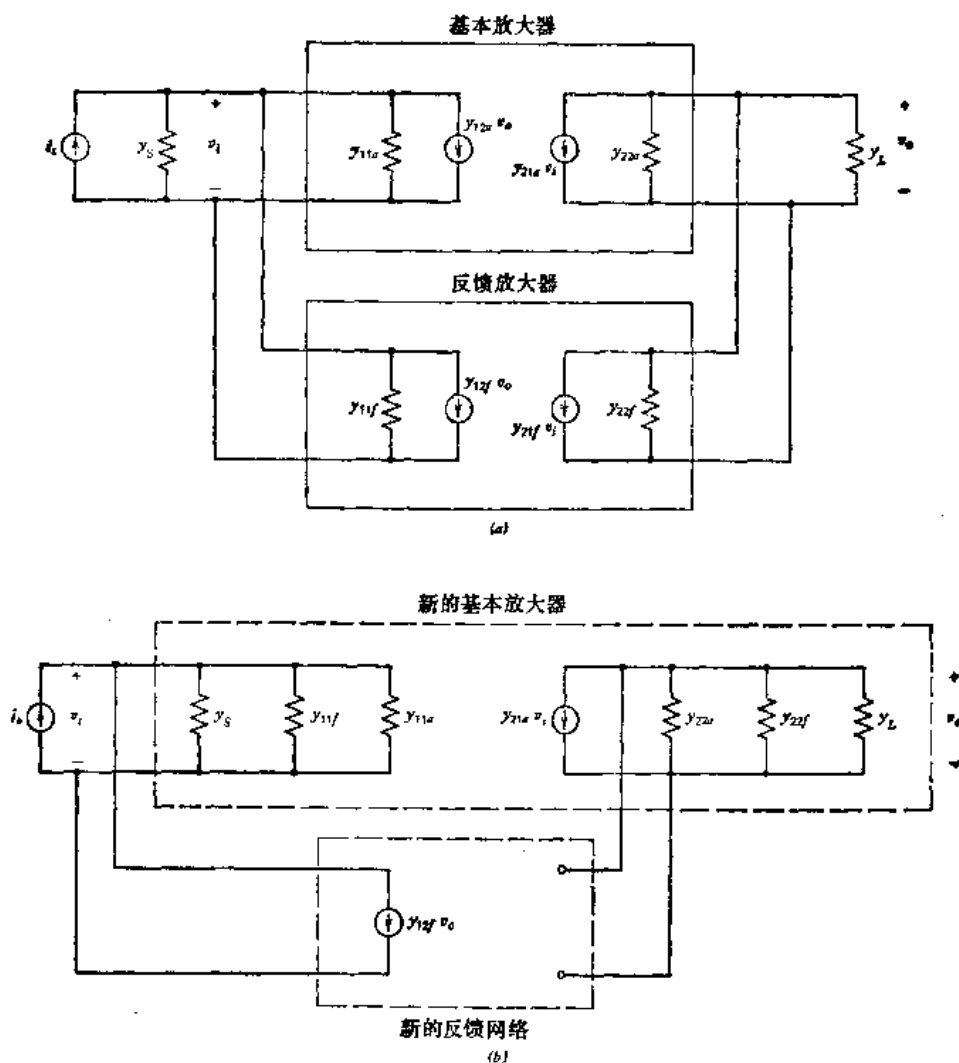


图 8.13 (a) 利用 y 参数表示的并联-并联反馈组态;
(b) 略去发生器 $y_{21f} v_i$ 和 $y_{12a} v_o$ 后重新绘制的电路

将输出端的电流相加,得

$$0 = (y_{21s} + y_{21f})v_i + (y_L + y_{22s} + y_{22f})v_o \quad (8.47)$$

进行以下定义是有用的,即

$$y_i = y_s + y_{11s} + y_{11f} \quad (8.48)$$

$$y_o = y_L + y_{22s} + y_{22f} \quad (8.49)$$

利用式(8.48)和(8.49)解式(8.46)和(8.47),得

$$\frac{v_o}{i_i} = \frac{-(y_{21s} + y_{21f})}{y_i y_o - (y_{21s} + y_{21f})(y_{12s} + y_{12f})} \quad (8.50)$$

将它的分母和分子各除以 $y_i y_o$, 则上式可变成和式(8.35)理想反馈方程具有相同的形式,即



$$i_1 = y_{11} v_1 + y_{12} v_2$$

$$i_2 = y_{21} v_1 + y_{22} v_2$$

$$y_{11} = \left. \frac{i_1}{v_1} \right|_{v_2=0}$$

$$y_{12} = \left. \frac{i_1}{v_2} \right|_{v_1=0}$$

$$y_{21} = \left. \frac{i_2}{v_1} \right|_{v_2=0}$$

$$y_{22} = \left. \frac{i_2}{v_2} \right|_{v_1=0}$$

图 8.14 四端网络的 y 参数表示

$$\frac{v_o}{i_i} = \frac{\frac{-(y_{21s} + y_{21f})}{y_i y_o}}{1 + \frac{-(y_{21s} + y_{21f})}{y_i y_o} (y_{12s} + y_{12f})} \quad (8.51)$$

将式(8.51)同式(8.35)进行比较,得

$$a = -\frac{y_{21s} + y_{21f}}{y_i y_o} \quad (8.52)$$

$$f = y_{12s} + y_{12f} \quad (8.53)$$

在这里,用一些近似方法可使计算大为简化。首先,假定通过基本放大器传递的信号,远远大于通过反馈网络正馈出去的信号。由于基本放大器具有增益(通常很大),而反馈网络则没有,因此这种假定几乎总是成立的。这意味着

$$|y_{21s}| \gg |y_{21f}| \quad (8.54)$$

其次,假定通过反馈网络反馈回来的信号,远远大于通过基本放大器本身反馈回来的信号。由于大多数有源器件反向传递能力非常小,而基本放大器具有类似的特性,因此这种假定几乎总是十分精确的。这个假定意味着

$$|y_{12s}| \ll |y_{12f}| \quad (8.55)$$

将式(8.54)和(8.55)代入式(8.51),得

$$\frac{v_o}{i_i} = A \approx \frac{\frac{-y_{21s}}{y_i y_o}}{1 + \left(\frac{-y_{21s}}{y_i y_o} \right) y_{12f}} \quad (8.56)$$

将式(8.56)同式(8.35)进行比较,得

$$a = -\frac{y_{21s}}{y_i y_o} \quad (8.57)$$

$$f = y_{12f} \quad (8.58)$$

通过下面的方法,可以得到利用式(8.57)和(8.58)的电路表示法。式(8.54)和(8.55)意味着,在图 8.13a 中基本放大器的反馈发生器和反馈网络的正馈传输发生器均可略去。

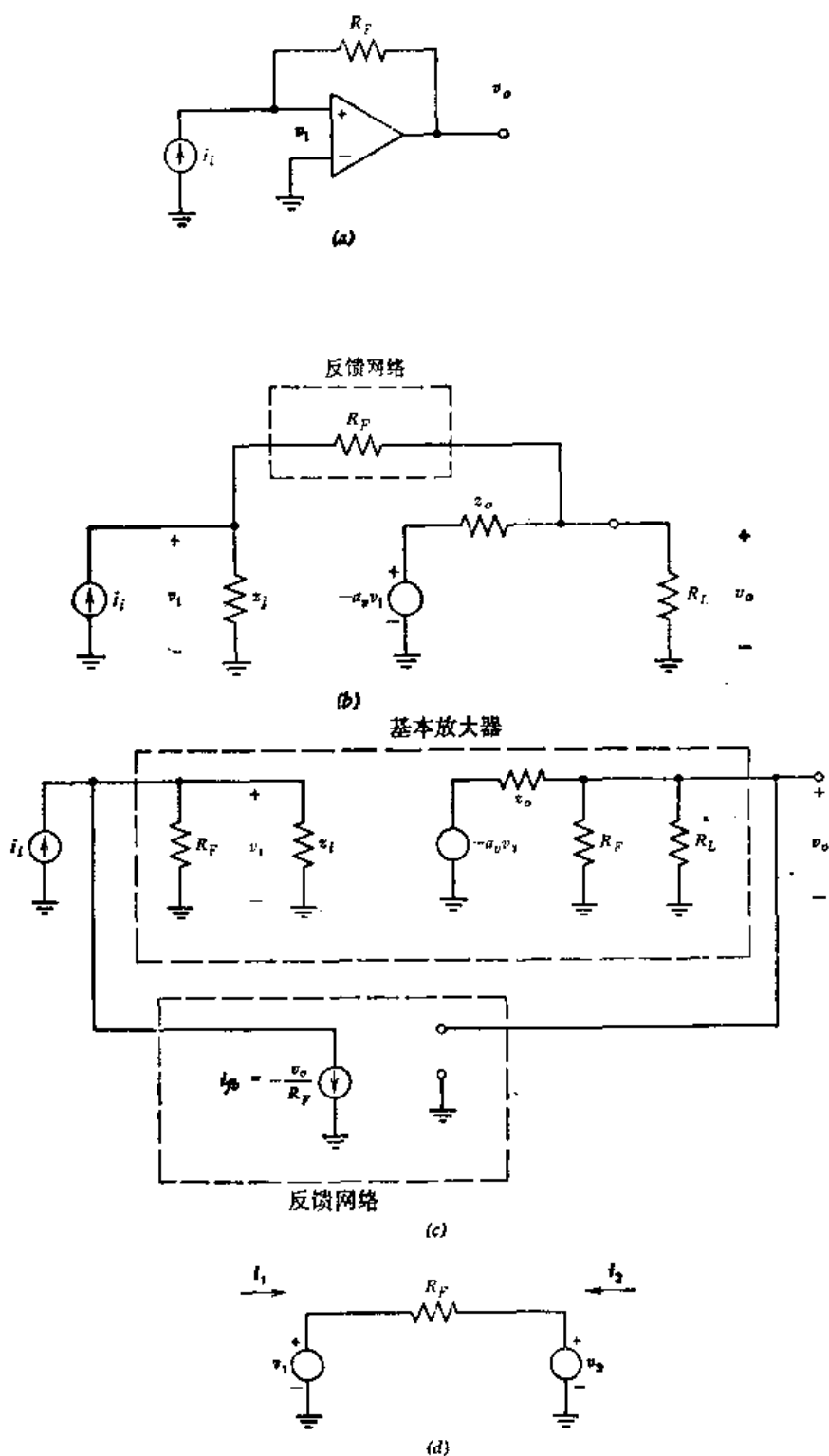


图 8.15 (a) 利用运放作为增益元件的并联-并联反馈电路; (b) 图(a)的等效电路; (c) 将图(b)的电路分成正馈通路和反馈通路; (d) 为了计算图(b)电路中反馈网络的 y 参数而使用的电路

这样做之后, 可把电路改画成如图 8.13b 所示, 在图中已把反馈网络的端子导纳 y_{11f} 和 y_{22f} 并入到基本放大器之中, 和源导纳 y_s 及负载导纳 y_L 在一起。这样, 新的基本放大器就包含了原先反馈网络的负载效应, 而新的反馈网络就和图 8.9 中所用的一样, 成为理想的网络。如果对图 8.13b 的基本放大器的传递函数进行计算(首先去掉反馈网络), 便可获得

式(8.57)所表示的结果。同样的,图 8.13b 的反馈网络的传递函数可以用式(8.58)表示,因此,图 8.13b 就是利用式(8.57)和(8.58)的电路表示法。

由于图 8.13b 直接和图 8.9 相对应,所以在 8.4.2 节中针对图 8.9 所推导出来的结果,现在均可利用。通过简单地在输入端和输出端分别并联以 y_{11f} 和 y_{22f} , 便可将反馈网络对基本放大器的负载效应考虑在内。如图 8.14 所示,反馈网络的这些端子导纳,可以通过把网络的另一侧的出口短路而计算出来。在实际中,通过把放大器的输出节点短路便可简单地获得负载项 y_{11f} , 因而求出反馈电路的输入导纳。同样地,通过把放大器的输入节点短路便可获得 y_{22f} 项,因而求出反馈电路的输出导纳。式(8.58)所表示的反馈传递函数,就是反馈网络的短路反向传递导纳,并在图 8.14 中加以定义。实际上,这很容易计算,通常可以直接写出。需要指出,在进一步的计算中便不再需要利用 y 参数。只要建立起图 8.13b 的电路,任何普通的网络分析方法都可以用来计算基本放大器的增益 a 。我们简单地利用了四端网络表示法作为普遍的方法,用来说明怎样才能在计算中把负载效应考虑在内。

今以图 8.15a 所示的采用一个运算放大器而构成的普通并联-并联反馈电路进行讨论,来作为例子。其等效电路示于图 8.15b, 并将它改画成图 8.15c 以便把反馈网络对基本放大器的负载效应考虑进去。根据图 8.15d 可以求出反馈网络的各种 y 参数:

$$y_{11f} = \left. \frac{i_1}{v_1} \right|_{v_2=0} = \frac{1}{R_f} \quad (8.59)$$

$$y_{22f} = \left. \frac{i_2}{v_2} \right|_{v_1=0} = \frac{1}{R_f} \quad (8.60)$$

$$y_{12f} = \left. \frac{i_1}{v_2} \right|_{v_1=0} = -\frac{1}{R_f} = f \quad (8.61)$$

利用式(8.54),可以略去 y_{11f} 。

通过令 $i_{f2} = 0$, 可以从图 8.15c 中求出基本放大器增益 a 。首先得

$$v_1 = \frac{z_i R_f}{z_i + R_f} i_i \quad (8.62)$$

$$v_o = -\frac{R}{R + z_o} a_v v_1 \quad (8.63)$$

式中

$$R = R_f \parallel R_L \quad (8.64)$$

将式(8.62)代入式(8.63),得

$$\frac{v_o}{i_i} = a = -\frac{R}{R + z_o} a_v \frac{z_i R_f}{z_i + R_f} \quad (8.65)$$

利用 8.4.2 节中推导出的各个公式,就可以计算反馈电路的所有参数。现在,基本放大器的输入及输出阻抗包含了反馈网络的负载效应,而这些阻抗如 8.4.2 节中所介绍的那样,要除以 $(1 + T)$ 。于是,图 8.15c 基本放大器的输入阻抗为

$$z_{is} = R_f \parallel z_i = \frac{R_f z_i}{R_f + z_i} \quad (8.66)$$

当施加反馈时,输入阻抗为

$$Z_i = \frac{z_{is}}{1 + T} \quad (8.67)$$

同样地,基本放大器的输出阻抗为

$$z_{os} = z_o \parallel R_F \parallel R_L \quad (8.68)$$

当施加反馈时,它便成为

$$Z_o = \frac{z_o \parallel R_F \parallel R_L}{1 + T} \quad (8.69)$$

我们注意到利用图 8.15c 电路即可进行这些计算,而不再需要继续使用四端网络 y 参数。

因为回路增益 T 相当重要,现在可以用式(8.61)和(8.65)求出

$$T = af = \frac{R_F R_L}{R_F R_L + z_o R_F + z_o R_L} a_v \frac{z_i}{z_i + R_F} \quad (8.70)$$

往往在设计的一定阶段,只要求计算 T 。可以直接从图 8.15b 的等效电路求出 T ,而不需要变换成图 8.15c。回路增益恰好就是围绕反馈回路的总增益,故可从图 8.16 的电路中求出。将反馈回路在一些适当的地点处断开并接入试验信号。然后计算环绕反馈回路传递的信号,因而被传递的信号对输入信号的比值就等于 $-T$ 。这一点可以从图 8.1 中看出。如果图中的反馈回路在任意点处断开(例如在基本放大器的输入端处断开)并接入试验信号,则环绕回路而传递的信号对输入信号的比值就是 $-af = -T$ 。在图 8.16 中,回路在可控电压发生器处断开(该处没有负载效应)并接入试验电压 v_x 。因此,在可控电压发生器两端所产生的信号就是环绕回路而传递的信号。它可以计算如下:

$$v_1 = \frac{z_i}{z_i + R_F} v_2 \quad (8.71)$$

$$v_2 = v_x \frac{R_L \parallel (R_F + z_i)}{R_L \parallel (R_F + z_i) + z_o} \quad (8.72)$$

将式(8.72)代入式(8.71),得

$$\frac{v_1}{v_x} = \frac{z_i}{z_i + R_F} \frac{R_L (R_F + z_i)}{R_L (R_F + z_i) + z_o (R_L + R_F + z_i)} \quad (8.73)$$

环绕图 8.16 回路而传递的信号为 $-a_v v_1$, 而这一信号对输入信号 v_x 的比值就是 $-T$ 。因此

$$T = \frac{a_v v_1}{v_x} \quad (8.74)$$

将式(8.73)代入式(8.74),得

$$T = \frac{R_F R_L}{R_F R_L + z_o R_F + z_o R_L} a_v \frac{z_i}{z_i + R_F} \quad (8.75)$$

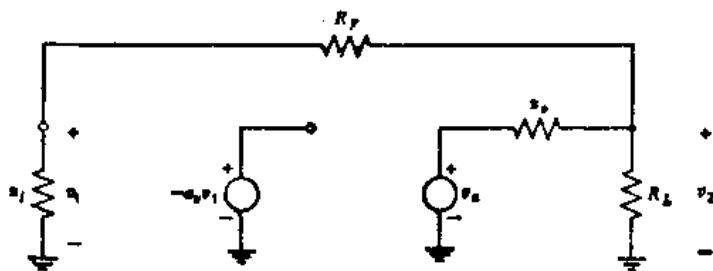


图 8.16 为了计算图 8.15b 电路的回路增益而使用的电路

这和根据图 8.15c 而计算出来的并由式 (8.70) 给出的数值非常接近。通过比较式 (8.70) 和式 (8.75), 可以看出前面一种近似计算方法而造成的细小误差。式 (8.75) 是精确的结果。这两种方法都可以用来计算 T , 但是如果只要求计算 T , 则前一种方法将是比较简便的。

例题 设利用 741 型运放和 $R_F = 1\text{M}\Omega$, $R_L = 10\text{k}\Omega$ 来实现图 8.15a 的电路, 试计算低频时反馈放大器的端子阻抗、回路增益以及总增益。741 的典型数据为 $r_i = 2\text{M}\Omega$, $r_o = 75\Omega$, $a_o = 200000$ 。

解 根据式 (8.66), 当考虑负载效应时基本放大器的低频输入阻抗为

$$z_{ia} = \frac{10^6 \times 2 \times 10^6}{10^6 + 2 \times 10^6} \Omega = 666.7\text{k}\Omega \quad (8.76)$$

根据式 (8.68), 基本放大器的低频输出阻抗为

$$z_{oa} = 75\Omega \parallel 1\text{M}\Omega \parallel 10\text{k}\Omega \approx 75\Omega \quad (8.77)$$

根据式 (8.70), 可以求出低频时的回路增益为

$$T = \frac{10^6 \times 10^6}{10^6 \times 10^6 + 75 \times 10^6 + 75 \times 10^6} \times 200000 \times \frac{2 \times 10^6}{2 \times 10^6 + 10^6} = 133333 \quad (8.78)$$

在这种情况下, 回路增益非常大。需要指出, 输入端的有限源电阻会使 T 明显下降。

将式 (8.76) 和 (8.78) 代入式 (8.67), 可求出施加反馈时的输入阻抗为

$$Z_i = \frac{666.7 \times 10^3}{133333} \Omega = 5\Omega$$

将式 (8.77) 和 (8.78) 代入式 (8.69), 可求出施加反馈时的输出阻抗:

$$Z_o = \frac{75}{133333} \Omega = 0.000563\Omega$$

实际上, 电路中的二阶效应会使 Z_o 具有较大值。

根据式 (8.8), 可近似地求出施加反馈时的总传递函数为

$$\frac{v_o}{i_i} = A \approx \frac{1}{f} \quad (8.79)$$

将式 (8.61) 代入式 (8.79), 得

$$\frac{v_o}{i_i} = A \approx -R_F$$

将 R_F 值代入, 得

$$\frac{v_o}{i_i} = A \approx -1\text{M}\Omega \quad (8.80)$$

根据式 (8.5) 可以求出更精确的 A 值。由于在这种情况下回路增益非常大, 所以应把式 (8.5) 变换成

$$A = \frac{1}{f} \frac{1}{1 + \frac{1}{af}} \quad (8.81)$$

$$= \frac{1}{f} \frac{1}{1 + \frac{1}{T}} \quad (8.82)$$

由于本例题中 T 是如此之大, 所以从上式可以看到, A 和 $1/f$ 之间的差别非常小。将 $T = 133333$ 和 $1/f = -1\text{M}\Omega$ 代入式 (8.82), 得

$$A = -999992\Omega \quad (8.83)$$

对于大多数的实际情况, 式 (8.80) 是足够精确的。

8.5.2 串联-串联(电流串联)反馈

今讨论图 8.12 所示的串联-串联接法。利用图 8.17a 的表示法,可以计算非理想网络的影响。在这种情况下,最方便的四端网络表示法就是利用开路阻抗参数即 z 参数法,这是因为基本放大器和反馈网络在输入端和输出端现在均为串联,因而在它们的端子处均

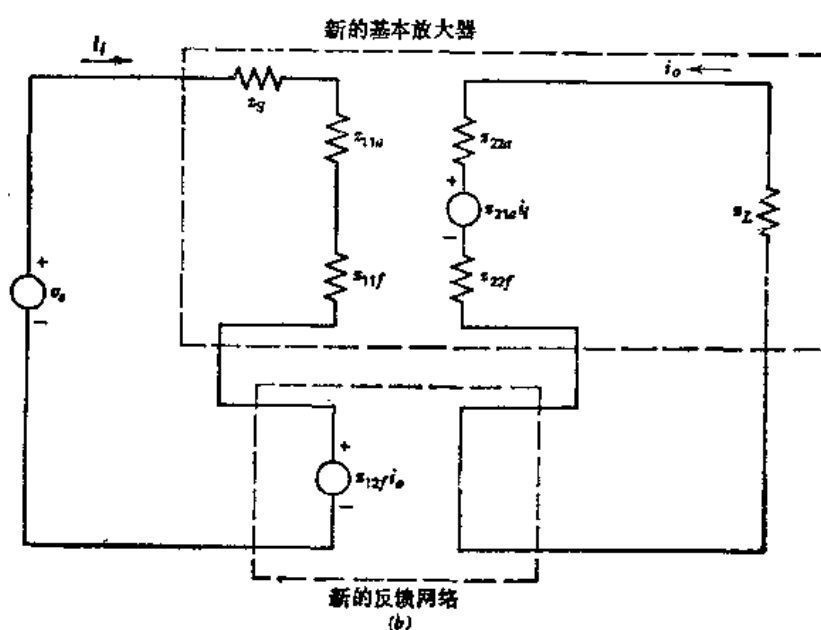
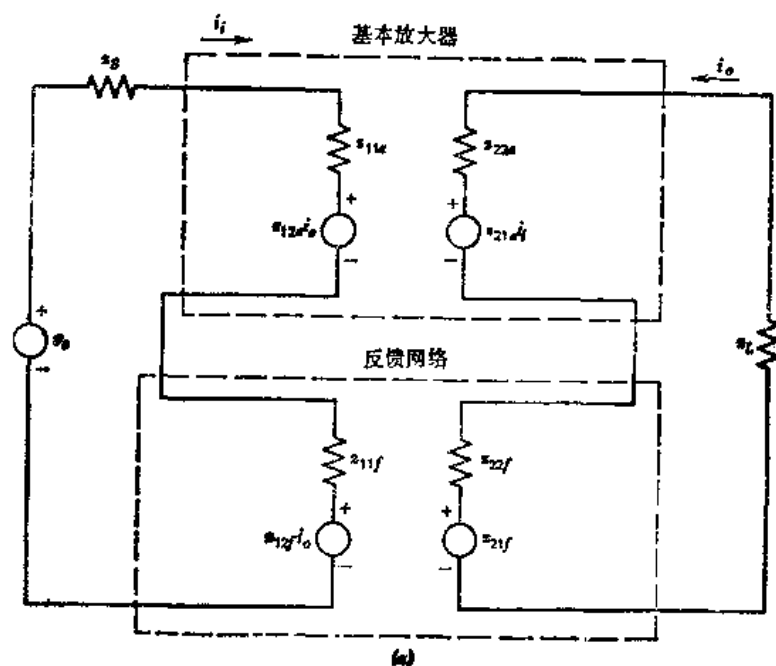


图 8.17 (a) 利用 z 参数表示的串联-串联反馈组态; (b) 略去 $z_{11f}i_i$ 和 $z_{11u}i_o$ 发生器后重新绘制的电路(a)

具有相同电流。如图 8.18 所示, z 参数法规定网络的端电压用端电流表示, 因此当两个网络具有共同的端电流时, 可以使计算简化。这时的计算方法, 可通过 8.5.1 节的方法精确地互易来进行。根据图 8.17, 在输入端将电压相加, 得

$$v_s = (z_s + z_{11s} + z_{11f})i_i + (z_{12s} + z_{12f})i_o \quad (8.84)$$

在输出端将电压相加, 得

$$0 = (z_{21s} + z_{21f})i_i + (z_{22s} + z_{22f} + z_{22f})i_o \quad (8.85)$$

作出以下的定义是有用的, 即

$$z_i = z_s + z_{11s} + z_{11f} \quad (8.86)$$

$$z_o = z_{22s} + z_{22f} + z_{22f} \quad (8.87)$$

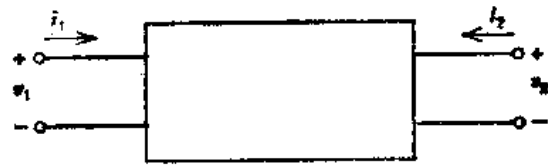
再次略去通过基本放大器的反向传输作用, 假定

$$|z_{12s}| \ll |z_{12f}| \quad (8.88)$$

还略去通过反馈网络的正馈作用, 可得

$$|z_{21s}| \gg |z_{21f}| \quad (8.89)$$

应用这些假定, 可得



$$v_1 = z_{11}i_1 + z_{12}i_2$$

$$v_2 = z_{21}i_1 + z_{22}i_2$$

$$z_{11} = \left. \frac{v_1}{i_1} \right|_{i_2=0}$$

$$z_{12} = \left. \frac{v_1}{i_2} \right|_{i_1=0}$$

$$z_{21} = \left. \frac{v_2}{i_1} \right|_{i_2=0}$$

$$z_{22} = \left. \frac{v_2}{i_2} \right|_{i_1=0}$$

图 8.18 四端网络的 z 参数表示法

$$\frac{i_o}{v_i} = A \approx \frac{-\frac{z_{21s}}{z_i z_o}}{1 + \left(\frac{-z_{21s}}{z_i z_o} \right) z_{12f}} = \frac{a}{1 + af} \quad (8.90)$$

式中

$$a = -\frac{z_{21s}}{z_i z_o} \quad (8.91)$$

$$f = z_{12f} \quad (8.92)$$

根据式(8.88)和(8.89)从图 8.17a 中去掉发生器 $z_{21f}i_i$ 和 $z_{12s}i_o$ 之后, 可以得出利用式(8.91)的 a 和式(8.92)的 f 的电路表示法。这样便得到图 8.17b 的近似表示法, 图中新的基本放大器包含了原先反馈网络的负载效应。而新的反馈网络就象图 8.12 所用的那样, 是一个理想网络。图 8.17b 中基本放大器的传递函数和式(8.91)的一样, 而图 8.17b 中反馈网络的传递函数可用式(8.92)表示。因此, 图 8.17b 就是式(8.91)和(8.92)的电路表示法。

由于图 8.17b 直接和图 8.12 相对应, 所以 8.4.4 节中的所有结果现在均可利用。通过把反馈网络端子阻抗 z_{11f} 和 z_{22f} 分别串联于基本放大器的输入端和输出端, 便可将反馈网络对基本放大器的负载效应考虑在内。 z_{11f} 和 z_{22f} 在图 8.18 中得到定义, 通过把四端网络的另一侧的出口开路然后计算反馈网络的端子阻抗, 便可求出 z_{11f} 和 z_{22f} 。式(8.92)表示的反馈函数 f 是反馈网络的反向传递阻抗。

今以图 8.19a 所示的串联-串联反馈三级放大器为例进行讨论, 它可用作宽带反馈放大器。 R_{E2} 通常是一个小电阻, 用以对输出电流 i_o 取样, 而所得到的跨于 R_{E2} 上的电压则通过 R_F 和 R_{E1} 构成的分压器取样, 以产生跨于 R_{E1} 上的反馈电压。通常 $R_F \gg R_{E1}$ 及 R_{E2} 。

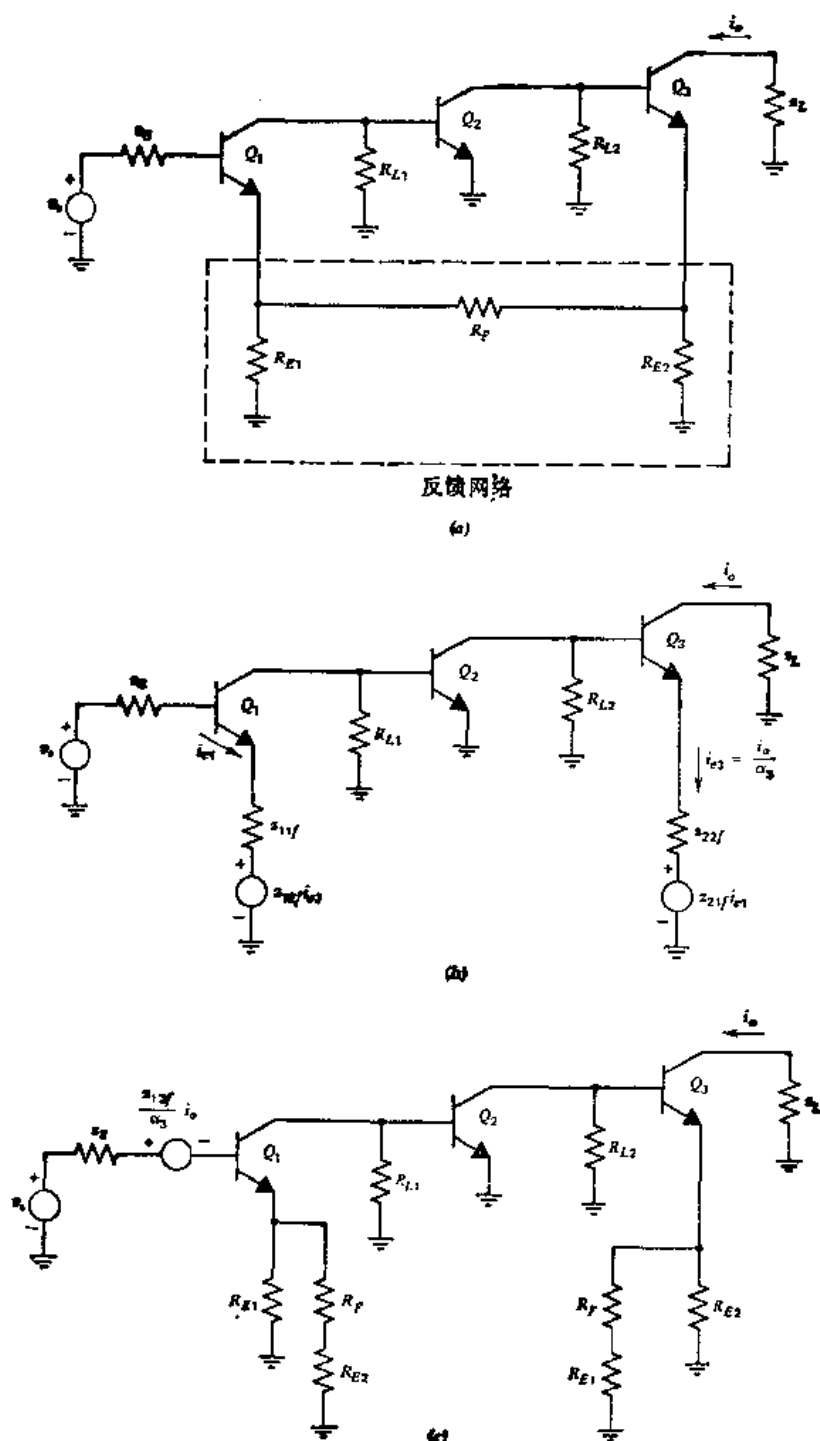


图 8.19 (a) 串联-串联反馈的三级放大器; (b) 反馈网络用四端网络 z 参数表示法而重画的电路; (c) 图(b)电路的近似表示法

由于这时基本放大器不能用四端网络表示, 所以上面推导的四端网络理论不能直接应用。然而, 首先注意到反馈网络可以用四端网络表示, 如图 8.19b 所示, 所以只要略加修改, 前面应用四端网络理论而得到的方法也就可以利用。这种电路所存在的一个问题就是, 反馈发生器 $z_{12}i_{e3}$ 系接于 Q_1 的射极而不是接于输入端, 因此无法同 v_s 直接进行比较。通过对这一电路输入部分的小信号等效电路进行讨论, 便可解决这一问题, 该等效电

路示于图 8.20。对于这种电路，

$$v_s = i_i z_s + v_{be} + i_{e1} z_{11f} + z_{12f} i_{e3} \quad (8.93)$$

利用

$$i_{e3} = \frac{i_o}{\alpha_3} \quad (8.94)$$

代入式(8.93),得

$$v_s - z_{12f} \frac{i_o}{\alpha_3} = i_i z_s + v_{be} + i_{e1} z_{11f} \quad (8.95)$$

这些式子中的所有参量均为小信号参量。式(8.95)说明,反馈电压发生器 $z_{12f}(i_o/\alpha_3)$ 可以移动回来串联在输入端,这样做以后仍可精确地得到同样的方程(参看图 8.19c)。需要指出,

因为通过 Q_3 射极上的 R_{E2} 对输出电流取样,以便对输入端反馈一个校正信号,所以在反馈表示式中将出现 Q_3 的共基电流增益 α_3 。对于大多数在输出端应用串联反馈的电路,这一问题是很普遍的,而且 Q_3 的 α_3 系位于反馈回路之外。在许多用途中,由于 $\alpha \approx 1$ 所以这不成为问题,但是如果要求高的增益精确度,则 α_3 的变化便会引起一些困难。

根据图 8.21,可以求出反馈网络的 z 参数如下:

$$z_{12f} = \left. \frac{v_1}{i_2} \right|_{i_1=0} = \frac{R_{E1} R_{E2}}{R_{E1} + R_{E2} + R_F} \quad (8.96)$$

$$z_{22f} = \left. \frac{v_2}{i_2} \right|_{i_1=0} = R_{E2} \parallel (R_{E1} + R_F) \quad (8.97)$$

$$z_{11f} = \left. \frac{v_1}{i_1} \right|_{i_2=0} = R_{E1} \parallel (R_F + R_{E2}) \quad (8.98)$$

利用式(8.89),略去了 z_{21f} 。

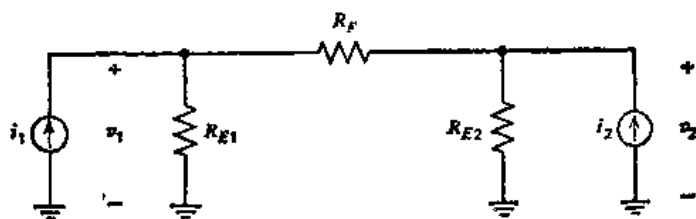


图 8.21 用以计算图 8.19a 电路反馈网络的 z 参数而使用的电路

根据以上结果,可以把图 8.19b 电路改画成如图 8.19c 所示。和前面计算时一样,经过反馈网络而正馈的信号(这时为 $z_{21f} i_{e1}$)略去不计。将反馈电压发生器同输入端串联,因而在输入端便造成一个理想的相减节点。反馈网络的负载效应对基本放大器的影响,可以用 Q_1 和 Q_3 射极上的阻抗来表示。需要指出,这种情况同图 8.17b 的例子有些区别,在图 8.17b 中反馈网络的阻抗 z_{11f} 和 z_{22f} 系串联于输入端,可是在图 8.19c 中这些阻抗则串联于 Q_1 和 Q_3 的射极。由于这一原因,图 8.19a 电路中的基本放大器无法用四端网络 z 参数表示,但是这不会给分析方法带来任何差别。由于图 8.19c 中反馈电压发生器直接串联于输入端,而且与 i_i 成正比,所以能够建立起同 8.17b 的直接对应,因而 8.4.4 节的

结果便可应用。现在不再需要利用 z 参数法,而可以直接写出:

$$\frac{i_o}{v_i} = A = \frac{a}{1 + af} \quad (8.99)$$

式中

$$f = \frac{z_{12f}}{\alpha_3} = \frac{1}{\alpha_3} \frac{R_{E1}R_{E2}}{R_{E1} + R_{E2} + R_F} \quad (8.100)$$

而 a 为去掉反馈发生器 $[(z_{12f}/\alpha_3)i_o]$ 后图 8.19c 电路的跨导。

施加反馈时,从 v_i 视入的输入阻抗等于 $(1 + af) \times$ (包含反馈网络负载效应时图 8.19c 中基本放大器的输入阻抗)。

施加反馈时,输出阻抗等于 $(1 + af) \times$ (包含反馈网络负载效应时基本放大器的输出阻抗)。

如果回路增益 $T = af$ 很大,则施加反馈后的增益为

$$A = \frac{i_o}{v_i} \approx \frac{1}{f} = \alpha_3 \frac{R_{E1} + R_{E2} + R_F}{R_{E1}R_{E2}} \quad (8.101)$$

例題 建立在串联-串联三级放大器基础上的一种市售集成电路^[1],就是图 8.22a 所示的 MC1553。试计算其低频时的端子阻抗、回路增益以及总增益。

解 MC1553 是一种宽带放大器,在电压增益为 50 倍时其带宽为 50MHz。通过 Q_1 、 Q_2 和 Q_3 组成的串联-串联三级放大器,获得电路的增益。输出电压取自跨于负载电阻 R_o 上的电压,并经由射极跟随器 Q_4 馈向输出端,以保证低的输出阻抗。除了电容 C_P 、 C_F 及 C_B 外,电路的其余部分主要用以进行偏置。电容 C_P 及 C_F 是只有几个皮法(微微法)的小电容,并包含在芯片之内。它们用以保证反馈回路的稳定性,其功能将在第九章中进行介绍。电容 C_B 系外接于芯片的电容,它是一个大容量的旁通电路,用以在所关心的信号频率范围对偏置电路起去耦作用。

偏置计算 从求偏置条件开始进行电路的分析。通过电阻 R_K 中的参考电流 I_{RK} 来设定偏置电流水准,如假定 $V_{BE(on)} = 0.6V$ 而 $V_{CC} = 6V$, 则

$$I_{RK} = \frac{V_{CC} - 2V_{BE(on)}}{R_K} \quad (8.102)$$

将有关数据代入式(8.102),得

$$I_{RK} = \frac{6 - 1.2}{6000} A = 0.80mA$$

通过流经 Q_3 和 Q_2 的电流,可以求出输出射极跟随器 Q_4 中的电流。晶体管 Q_4 的面积为 Q_3 和 Q_2 的三倍,因此

$$I_{C3} = 3 \times 0.8mA = 2.4mA$$

$$I_{C2} = 0.8mA$$

这里,假定在这些偏置计算中 β 很大。如果 Q_1 的基流很小,则 I_{C1} 和 I_{C3} 全部流经 Q_4 , 因而

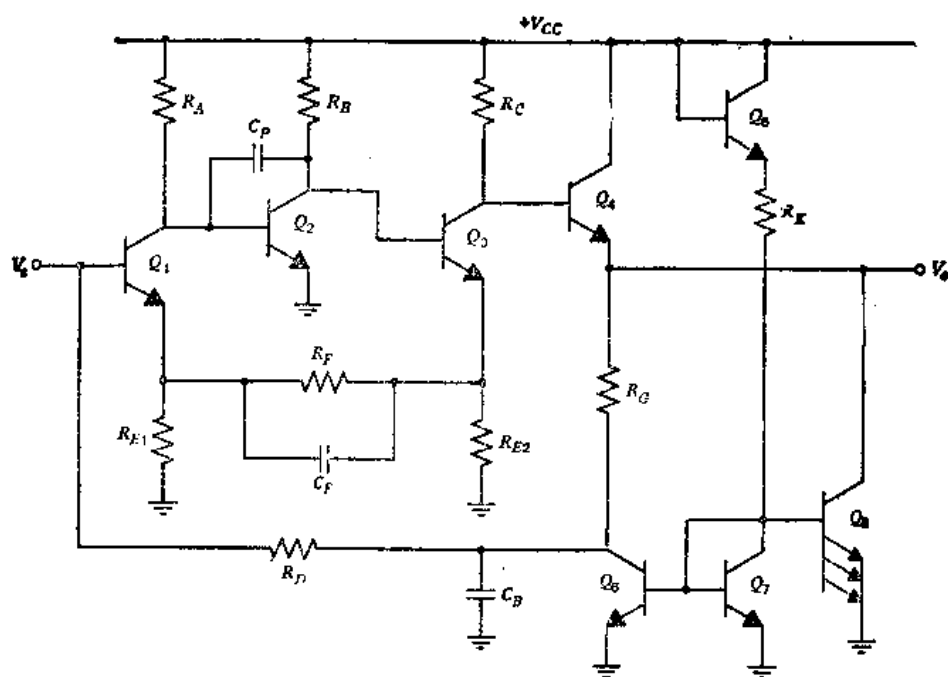
$$I_{C4} \approx I_{C2} + I_{C3} \quad (8.103)$$

故

$$I_{C4} \approx 3.2mA$$

晶体管 Q_4 提供 Q_4 偏置电流的大部分,所以 Q_4 就按 A 类射极跟随器输出级那样工作,如 5.2 节中所介绍的那样。 Q_4 的作用在于构成负反馈偏置回路,以便稳定直流工作点,选择适当的电阻 R_G 以产生足够的直流压降,以便将 R_o 接回到 Q_1 的基极。因此,晶体管 Q_1 、 Q_2 、 Q_3 及 Q_4 均接在负反馈偏置回路之内,所以直流偏置条件可按下面方法近似地求出。

如果假定 Q_1 导通,则 Q_1 集电极处的电压约为 0.6V,而跨于电阻 R_A 上的电压为 5.4V,因此流



$$R_{B1} = 100 \Omega, R_{E2} = 100 \Omega, R_F = 640 \Omega, R_A = 9 \text{ k}\Omega, \\ R_B = 5 \text{ k}\Omega, R_C = 600 \Omega, R_D = 12 \text{ k}\Omega, R_G = 3 \text{ k}\Omega, \\ R_K = 6 \text{ k}\Omega$$

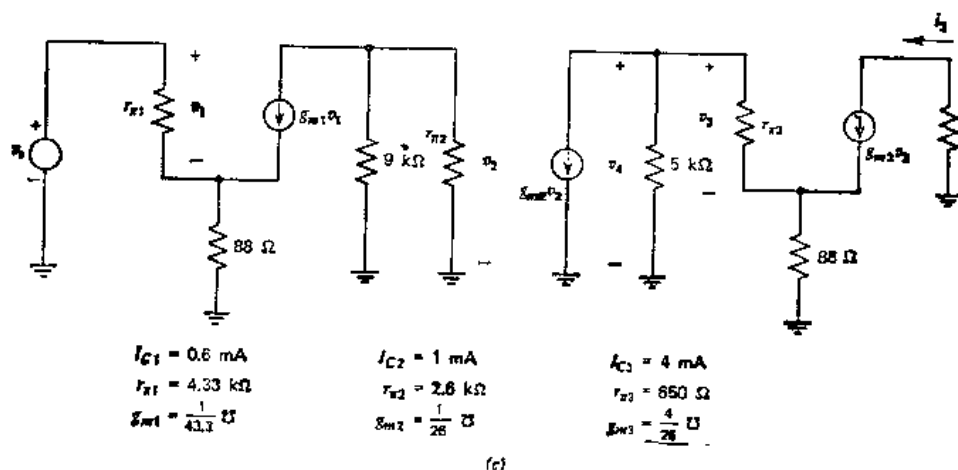
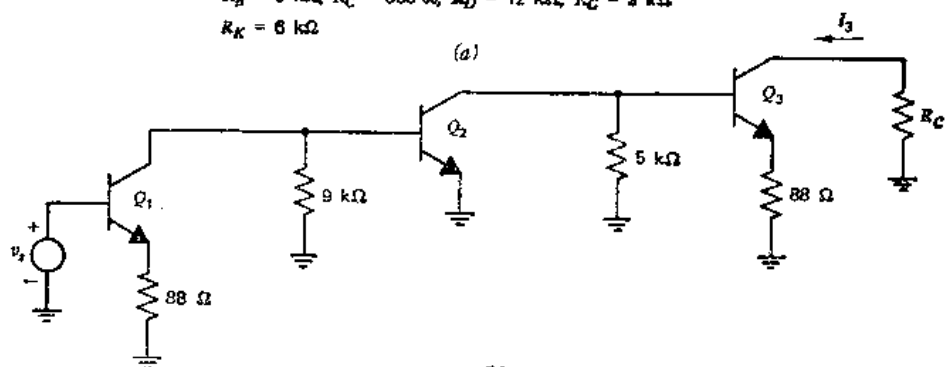


图 8.22 (a) MC1553 宽带集成放大器电路图; (b) 图(a)的串联-串联三级电路中的基本放大器; (c)图(b)中基本放大器的小信号等效电路

经 R_A 的电流为

$$I_{RA} = \frac{5.4}{R_A} = \frac{5.4}{9000} = 0.6 \text{ mA} \quad (8.104)$$

如果假定 β 很大, 则

$$I_{C1} \approx I_{RA} = 0.6 \text{ mA} \quad (8.105)$$

由于跨于 R_{E1} 上的电压很小, 所以 Q_1 基极处的电压接近于 0.6 V , 而如果 Q_1 的基流很小, 则由于任何跨于 R_D 上的电压也一定很小, 所以 Q_1 的集电极电压也接近于 0.6 V 。我们可以写出直流输出电压为

$$V_O = V_{C6} + I_{C6} R_C \quad (8.106)$$

将有关数据代入, 得

$$V_O = (0.6 + 0.8 \times 3) \text{ V} = 3 \text{ V}$$

Q_4 的基极电压 (Q_4 的集电极电压) 显然比 V_O 高出一个 V_{BE} , 因此等于 3.6 V 。 Q_4 的集电极电流为

$$I_{C3} \approx \frac{V_{CC} - V_{C3}}{R_C} \quad (8.107)$$

将有关参数代入, 得

$$I_{C3} \approx \frac{6 - 3.6}{600} \text{ A} = 4 \text{ mA}$$

Q_3 的基极电压 (Q_3 的集电极电压) 为

$$V_{B3} \approx -I_{E3} R_{E3} + V_{BE(\text{on})} \quad (8.108)$$

因此

$$V_{B3} = V_{C3} \approx (4 \times 0.1 + 0.6) \text{ V} = 1 \text{ V}$$

I_{C2} 可以从下式求出

$$I_{C2} \approx \frac{V_{CC} - V_{C2}}{R_B} \quad (8.109)$$

将有关参数代入, 得

$$I_{C2} \approx \frac{6 - 1}{5000} \text{ A} = 1 \text{ mA}$$

交流计算 现在可以利用本章中前面导出的方法进行交流分析。为了进行交流分析, 应使图 8.22a 中的由 Q_1 、 Q_2 和 Q_3 组成的反馈三级放大器同图 8.19a 的电路等同起来, 这样, 前面针对图 8.19a 电路而导出的结果, 便可直接应用于图 8.22a 的三级放大器。为了求出图 8.22a 电路的电压增益, 可以简单地把三级放大器的跨导乘以负载电阻 R_C , 因为射极跟随器 Q_4 的增益几乎精确地等于 1。需要指出, 对于交流信号, 可以假定电阻 R_D 通过大电容 C_B 接地, 因此除了对输入端起并联作用外, 对交流电路工作没有影响, 至于并联作用将在后面讨论。根据式(8.100), 图 8.22a 的串联-串联三级放大器的反馈系数 f 为

$$f = \frac{1}{0.99} \frac{100 \times 100}{100 + 100 + 640} = 12.0 \Omega \quad (8.110)$$

在这里假定 $\beta = 100$ 。

如果回路增益很大, 则根据式(8.101)可以算出图 8.22a 的三级放大器的跨导为

$$\frac{i_{o3}}{v_i} \approx \frac{1}{f} = \frac{1}{12} \text{ A/V} \quad (8.111)$$

式中 i_{o3} 为图 8.22a 中 Q_3 的小信号集流, 如果射极跟随器 Q_4 的输入阻抗很大, 则从 Q_3 视入的负载电阻为 $R_C = 600 \Omega$, 因而电路的电压增益为

$$\frac{v_o}{v_i} = -\frac{i_{o3}}{v_i} \times R_C \quad (8.112)$$

将式(8.111)代入式(8.112), 得

$$\frac{v_o}{v_i} = -50.0 \quad (8.113)$$

现在,讨论图 8.22a 电路的回路增益。利用图 8.19c 的基本放大器表示法计算正向增益 a , 便可求出回路增益。利用本例中的数据,假定 $z_s = 0$ 并略去反馈发生器,可将图 8.19c 改画成图 8.22b。它的小信号低频等效电路示于图 8.22c, 假定 $\beta = 100$, 通过简单的计算表明,基本放大器的增益为

$$a = \frac{i_{e1}}{v_i} = 20.3 \text{ A/V} \quad (8.114)$$

将式(8.110)和(8.114)联立,得

$$T = af = 12 \times 20.3 = 243.6 \quad (8.115)$$

现在,可以根据式(8.99)更精确地计算三级放大器的跨导

$$\frac{i_{e1}}{v_i} = \frac{a}{1+T} = \frac{20.3}{244.6} \text{ A/V} = 0.083 \text{ A/V} \quad (8.116)$$

将式(8.116)代入式(8.112),可得总电压增益为

$$\frac{v_o}{v_i} = -\frac{i_{e1}}{v_i} R_C = 0.083 \times 600 = 49.8 \quad (8.117)$$

这同式(8.113)所表示的近似值很接近。

从图 8.22c, 很容易求出基本放大器的输入电阻为

$$r_{ie} = 13.2 \text{ k}\Omega \quad (8.118)$$

当施加反馈时,输入电阻为

$$R_i = r_{ie}(1+T) \quad (8.119)$$

将式(8.118)和(8.115)代入式(8.119),得

$$R_i = 13.2 \times 244.6 \text{ k}\Omega = 3.23 \text{ M}\Omega \quad (8.120)$$

正如所预料的,在输入端的串联反馈会造成高的输入阻抗。可是,在本例中,对交流信号而言, R_D 直接对输入端旁路,这个电阻应看成是处在反馈回路之外的。由于 $R_D = 12 \text{ k}\Omega$ 而且远小于 R_i , 故电阻 R_D 决定该电路的输入阻抗。

最后,对电路的输出电阻进行一些讨论。通过把输出电阻 r_o 包含在 Q_2 模型中,便可由图 8.22c 计算出三级放大器的输出电阻。然后将所求出的这个电阻乘以 $(1+T)$, 其结果将远大于 Q_2 的集电极负载电阻 R_C ($R_C = 600 \Omega$), 因此,整个电路的输出电阻,基本上就是由 600Ω 源电阻驱动的射极跟随器 Q_1 的输出电阻,可表示为

$$R_o = \frac{1}{g_{m1}} + \frac{R_C}{\beta_1} = \left(\frac{26}{3.2} + \frac{600}{100} \right) \Omega = 14 \Omega \quad (8.121)$$

8.5.3 串联-并联(电压串联)反馈

串联-并联反馈原理图示于图 8.4, 它的基本放大器和反馈网络具有相同的输入电流和相同的输出电压。利用输入电流和输出电压作为独立变量的四端网络表示法, 就是混合 h 参数表示法, 它示于图 8.23。 h 参数可以用于表示串联-并联反馈的非理想电路, 如图 8.24a 所示。将图中输入端处的电压相加, 得

$$v_i = (z_s + h_{11s} + h_{11f})i_i + (h_{12s} + h_{12f})v_o \quad (8.122)$$

将输出端电流相加, 得

$$0 = (h_{21s} + h_{21f})i_i + (y_L + h_{22s} + h_{22f})v_o \quad (8.123)$$

现在定义

$$z_i = z_s + h_{11s} + h_{11f} \quad (8.124)$$

$$y_o = y_L + h_{22s} + h_{22f} \quad (8.125)$$

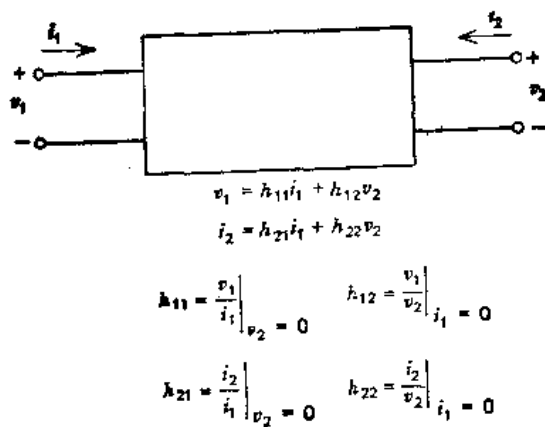


图 8.23 四端网络的 h 参数表示法

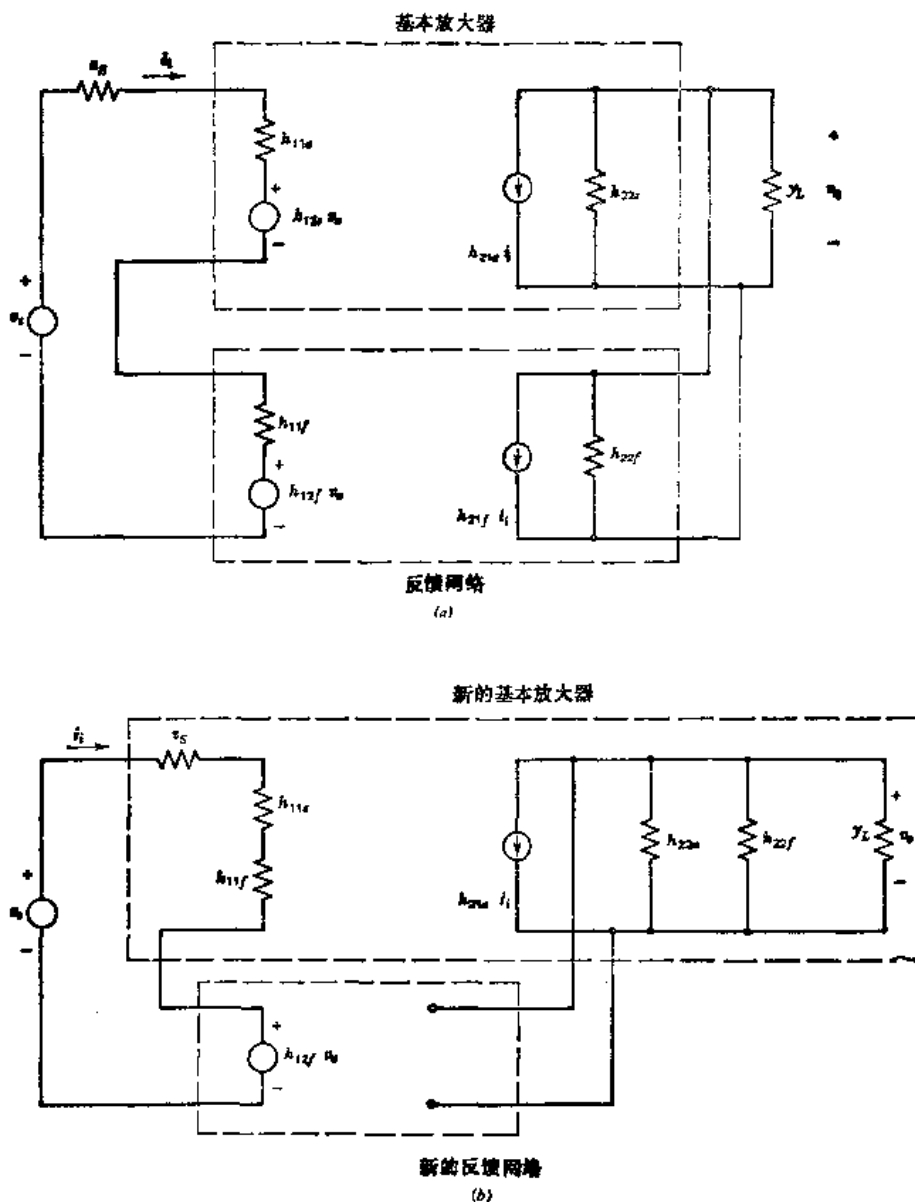


图 8.24 (a) 利用 h 参数表示法的串联-并联反馈组态;
(b) 略去发生器 $h_{21f}i_i$ 和 $h_{12e}v_o$ 后重新绘制图 (a) 的电路

采用前面例子中所作的假定

$$|h_{12a}| \ll |h_{12f}| \quad (8.126)$$

$$|h_{21a}| \ll |h_{21f}| \quad (8.127)$$

因而,可以得

$$\frac{v_o}{v_i} = A \approx \frac{-\frac{h_{21a}}{z_i y_o}}{1 + \left(-\frac{h_{21a}}{z_i y_o}\right) h_{12f}} = \frac{a}{1 + af} \quad (8.128)$$

式中

$$a = -\frac{h_{21a}}{z_i y_o} \quad (8.129)$$

$$f = h_{12f} \quad (8.130)$$

采用式(8.126)和(8.127)的近似关系,从图 8.24a 的电路中去掉发生器 $h_{12a}v_o$ 和 $h_{21a}i_i$, 便可得出利用式(8.129)的 a 和式(8.130)的 f 来表示的电路。这样就得到图 8.24b 的近似表示法,图中新的基本放大器包含了原先反馈网络的负载效应。和前面的例子一样,图 8.24b 的电路是表示式(8.128)、(8.129)和(8.130)的电路,因而具有理想反馈回路的形式。因此,8.4.1 节中所有的方程均可用于电路中。

今以图 8.25 的常用串联-并联运放电路作为例子进行讨论,该电路精确地符合上述模型。我们首先求图 8.26 中反馈网络的 h 参数:

$$h_{22f} = \frac{i_2}{v_2} \Big|_{i_1=0} = \frac{1}{R_F + R_E} \quad (8.131)$$

$$h_{12f} = \frac{v_1}{v_2} \Big|_{i_1=0} = \frac{R_E}{R_E + R_F} \quad (8.132)$$

$$h_{11f} = \frac{v_1}{i_1} \Big|_{v_2=0} = R_E \parallel R_F \quad (8.133)$$

利用式(8.127),略去 h_{21f} 。包含负载效应影响在内的完整的反馈放大器示于图 8.27,它 和图 8.24b 具有直接的对应关系(唯一的差别在于运放输出端用戴维南等效而不是用 Norton 等效)。

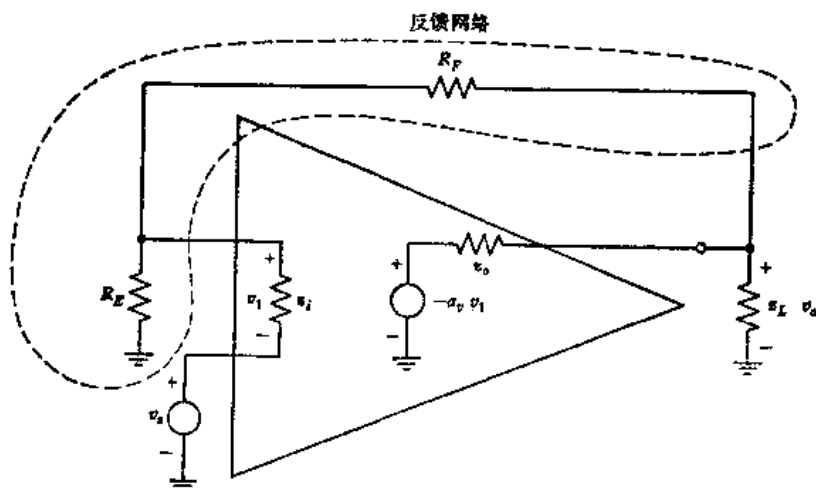


图 8.25 利用运放作为增益元件的串联-并联反馈电路

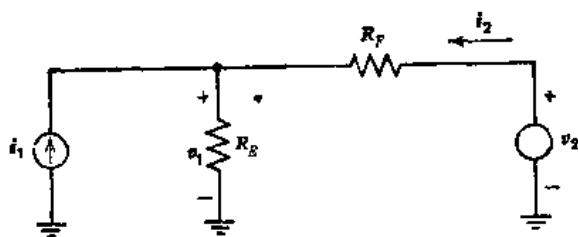


图 8.26 为了求图 8.25 中反馈网络的 h 参数而使用的电路

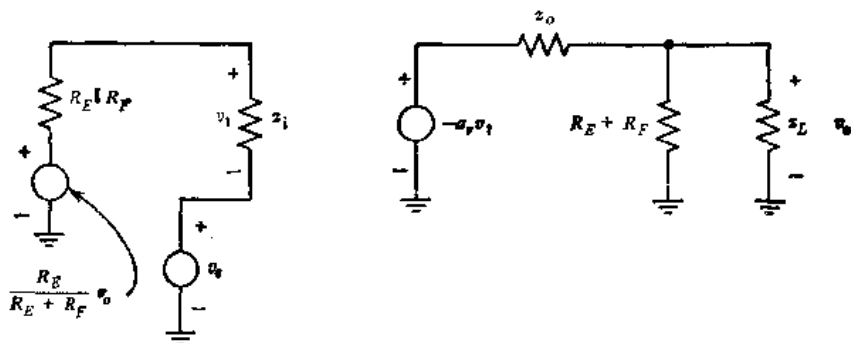


图 8.27 图 8.25 的等效电路

先略去反馈发生器,便可从图 8.27 求出基本放大器的增益 a , 得出

$$a = \frac{z_i}{z_i + R} a_v \frac{z_{LX}}{z_{LX} + z_o} \quad (8.134)$$

式中

$$R = R_E \parallel R_F \quad (8.135)$$

$$z_{LX} = z_L \parallel (R_E + R_F) \quad (8.136)$$

此外

$$f = \frac{R_E}{R_E + R_F} \quad (8.137)$$

因此,反馈回路的总增益为

$$A = \frac{v_o}{v_i} = \frac{a}{1 + af} \quad (8.138)$$

所以,利用式(8.134)和(8.137)便可估算出 A 。

例题 设利用一个差分放大器实现图 8.25 的电路,其低频参数为 $z_i = 100\text{k}\Omega$ 、 $z_o = 10\text{k}\Omega$ 以及 $a_v = 3000$ 。试计算 $R_E = 5\text{k}\Omega$ 、 $R_F = 20\text{k}\Omega$ 以及 $z_L = 10\text{k}\Omega$ 时,反馈放大器的低频输入阻抗。需要指出,在本例中 z_o 不象通常的运放那样小,这种情况能够在某些用途中出现。

解 解答这一问题的方法,最好先求出基本放大器输入阻抗,然后按照式(8.25)那样乘以 $(1 + T)$,便可计算出反馈放大器的输入阻抗。根据图 8.27,可以直接写出基本放大器的输入阻抗为

$$z_{id} = z_i + R_E \parallel R_F = (100 + 5 \parallel 20)\text{k}\Omega = 104\text{k}\Omega$$

图 8.27 中的 z_{LX} 和 $(R_E + R_F)$ 的并联组合表示成

$$z_{LX} = \frac{10 \times 25}{35} = 7.14\text{k}\Omega$$

将它代入式(8.134),便可求出图 8.27 中基本放大器的增益:

$$a = \frac{100}{100 + 4} \times 3000 \times \frac{7.14}{7.14 + 10} = 1202$$

根据式(8.132),可求出电路的反馈系数 f 为

$$f = \frac{5}{5 + 20} = 0.2$$

因此,回路增益为

$$T = af = 1202 \times 0.2 = 240$$

由此可得,反馈放大器的输入阻抗为

$$Z_i = z_{ie}(1 + T) = 104 \times 241 \text{k}\Omega = 25 \text{M}\Omega$$

在本例题中,由 $(R_F + R_E)$ 对输出端所引起的负载效应,会对基本放大器增益 a 起重大影响,因而也对反馈放大器的输出阻抗起重大影响。

作为串联-并联反馈电路的另一个例子,我们来讨论图 8.19a 所示的串联-串联三级放大器,但假设以 Q_3 的射极上电压作为输出信号,如图 8.28 所示。这是一个例子,说明如果从不同节点取出输出信号,同一电路怎样实现两种不同的反馈功能。和图 8.19a 时情况一样,图 8.28 中的基本放大器无法用四端网络来表示。然而,反馈网络可以表示为一个四端网络,而且以 h 参数法为宜,如图 8.29 所示。这一反馈网络的 h 参数可通过式(8.131)、(8.132)和(8.133)求出,而 h_{21} 则可略去。然后,可以按通常的方式进行图 8.29 的分析。但是在这种电路中还有最后一点值得指出,如果将图 8.29 电路同图 8.19c 的进行比较(为了使这两种电路等同,假定图 8.19c 中的 R_{E2} 等于图 8.29 中的 z_L),则二者存在一些小的差别。图 8.19c 中 Q_1 的射极电阻为 $R_{E1} \parallel (R_F + R_{E2})$,而图 8.29 中的则为 $R_{E1} \parallel R_F$ 。这种差别是不重要的,它只是对这种分析中所包含的近似程度的量度。

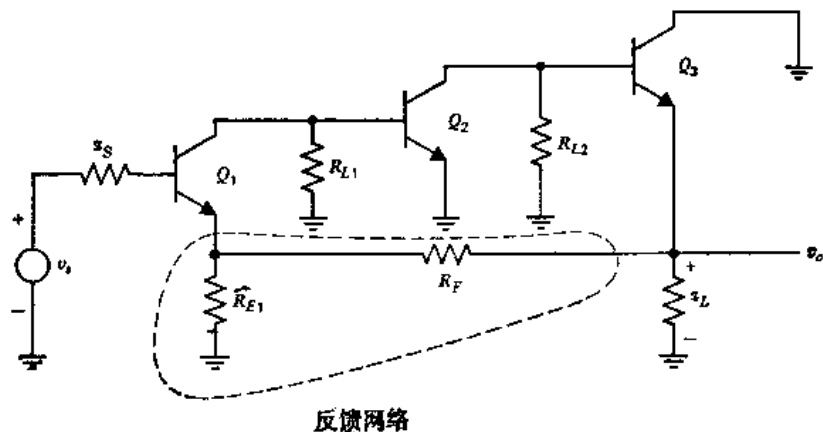


图 8.28 串联-并联反馈电路

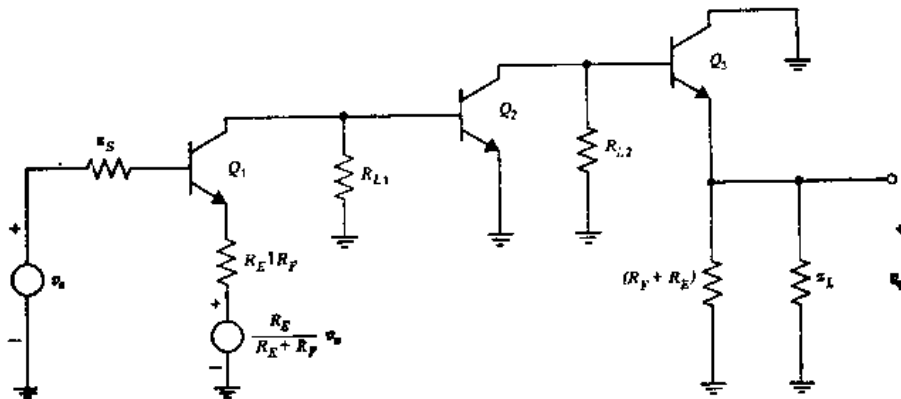


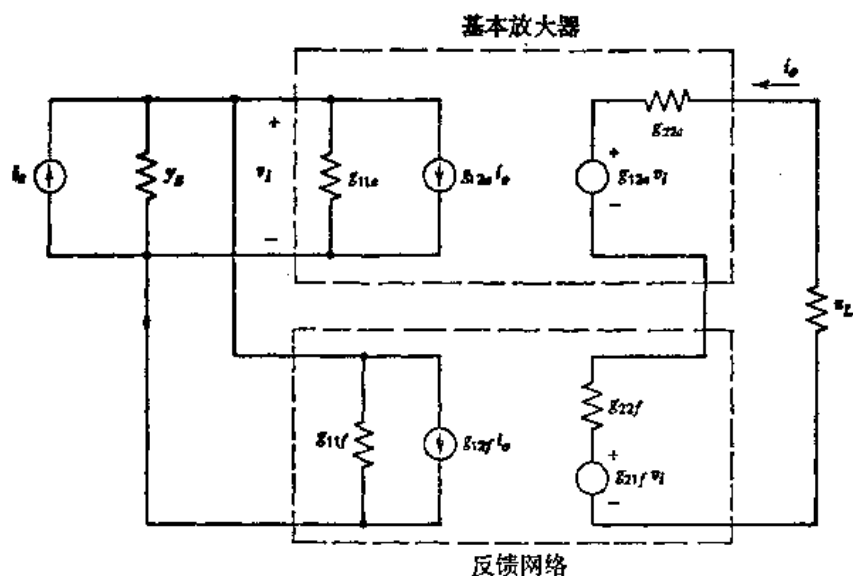
图 8.29 反馈网络应用四端网络表示时图 8.28 电路的等效电路

8.5.4 并联-串联(电流并联)反馈

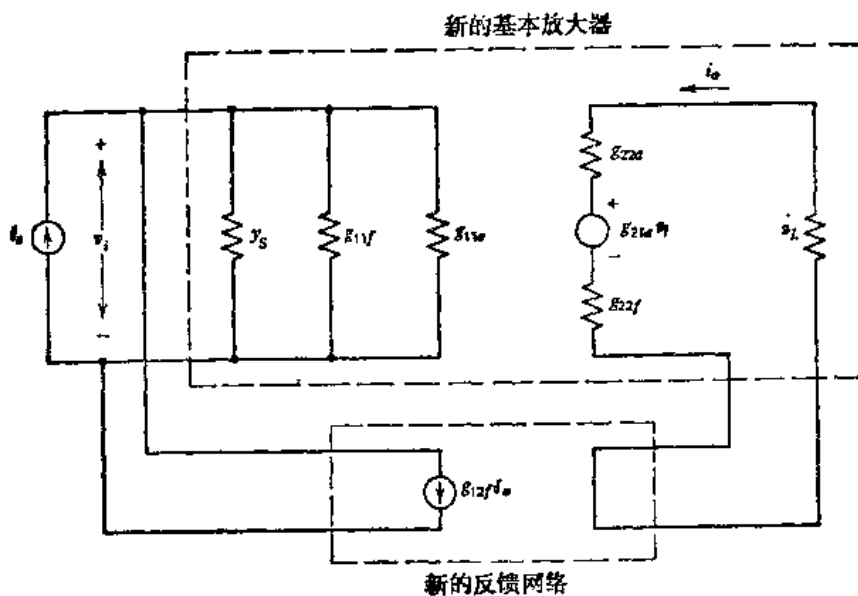
并联-串联反馈的原理图示于图 8.11。在这种情况下,基本放大器和反馈网络具有共同的输入电压和输出电流,这时以图 8.30 定义的混合 g 参数法最为适用。反馈电路示于



图 8.30 四端网络的 g 参数表示法



(a)



(b)

图 8.31 (a) 利用 g 参数表示法的并联-串联反馈组态; (b) 略去发生器 $g_{11f}v_1$ 和 $g_{12s}i_2$ 后重新画出的图(a)电路

图 8.31a, 在输入端可得

$$i_i = (y_s + g_{11s} + g_{11f})v_i + (g_{12s} + g_{12f})i_o \quad (8.139)$$

在输出端可得

$$0 = (g_{21s} + g_{21f})v_i + (z_L + g_{22s} + g_{22f})i_o \quad (8.140)$$

今定义

$$y_i = y_s + g_{11s} + g_{11f} \quad (8.141)$$

$$z_o = z_L + g_{22s} + g_{22f} \quad (8.142)$$

并假定

$$|g_{12s}| \ll |g_{12f}| \quad (8.143)$$

$$|g_{21s}| \gg |g_{21f}| \quad (8.144)$$

求得

$$\frac{i_o}{i_i} = A \approx \frac{-\frac{g_{21s}}{y_i z_o}}{1 + \left(-\frac{g_{21s}}{y_i z_o}\right) g_{12f}} = \frac{a}{1 + af} \quad (8.145)$$

式中

$$a = -\frac{g_{21s}}{y_i z_o} \quad (8.146)$$

$$f = g_{12f} \quad (8.147)$$

按照前面几个例子的同样方法, 可以得到去掉发生器 $g_{21f}v_i$ 和 $g_{12s}i_o$ 时的这种电路表示法, 这就是图 8.31b 的近似表示法。因为它具有理想反馈电路的形式, 所以 8.4.3 节的所有结果现在均可利用。

图 8.32 的电流反馈对是一种常见的并联-串联反馈放大器。由于图 8.32 的基本放大器不能用四端网络来表示, 因而无法直接使用图 8.31b 的表示法。然而, 和前面的几个例子一样, 反馈网络可以表示为一个四端网络, 因而可以用图 8.33 来计算 g 参数, 并得

$$g_{11f} = \left. \frac{i_1}{v_1} \right|_{i_2=0} = \frac{1}{R_F + R_E} \quad (8.148)$$

$$g_{12f} = \left. \frac{i_1}{i_2} \right|_{v_1=0} = -\frac{R_E}{R_E + R_F} \quad (8.149)$$

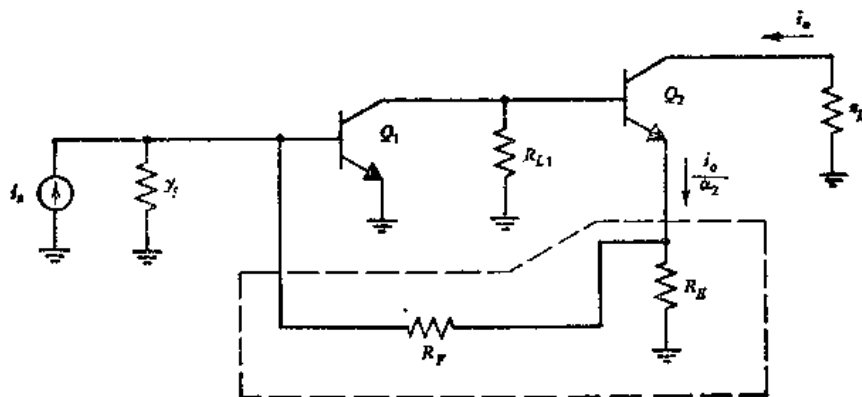


图 8.32 电流反馈对

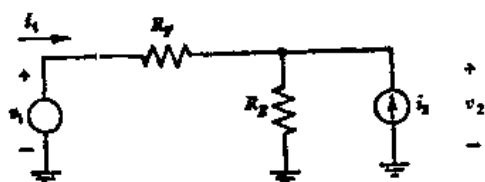


图 8.33 为了计算图 8.32 反馈网络的 h 参数而使用的电路

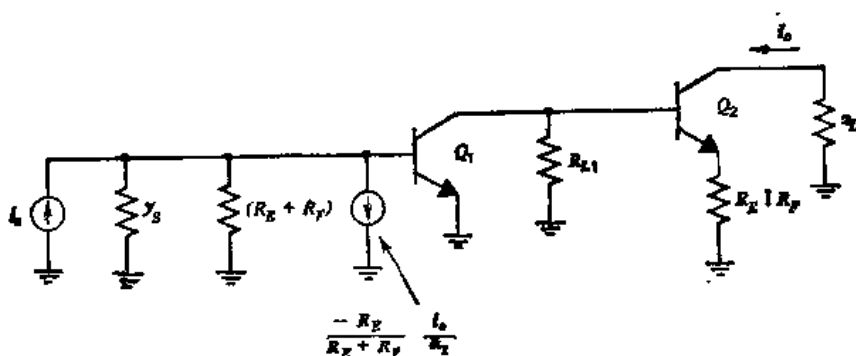


图 8.34 反馈网络利用四端网络表示法时图 8.32 电路的等效电路

$$g_{22f} = \left. \frac{v_2}{i_2} \right|_{i_1=0} = R_E \parallel R_f \quad (8.150)$$

利用式(8.144),可略去 g_{21f} 。假定 $g_{21f}v_1$ 可略去不计,可以把图 8.32 的电路重新画成如图 8.34 所示。这一电路有一个理想的输入相减节点,因而反馈函数可以等于

$$f = - \frac{R_E}{R_E + R_f} \frac{1}{\alpha_2} \quad (8.151)$$

取消反馈发生器并计算图 8.34 电路的电流增益,便可求出基本放大器的增益 a 。然后即可根据式(8.40)求出施加反馈时的总电流增益。

8.5.5 总 结

以上关于实际反馈电路以及反馈网络负载效应等方面所推导出来的结果,可总结如下。

首先,必须判定输入及输出变量,同时必须判定在输入端及输出端的反馈是并联还是串联。

通过下述步骤求出反馈函数 f 。如果反馈在输入端并联,可把输入反馈节点短路接地,然后计算反馈电流。如果反馈在输入端串联,可把输入反馈节点开路,然后计算反馈电压。在这两种情况下,如果反馈在输出端并联,则用电压源驱动反馈网络。如果反馈在输出端串联,则用电流源驱动反馈网络。

反馈网络对基本放大器的负载效应,可以按以下方法求出。如果反馈在输入端并联,可把输入反馈节点短路接地,以求出输出端的反馈负载效应。如果反馈在输入端串联,可把输入反馈节点开路,以求出输出端的反馈负载效应。同样地,如果反馈在输出端为并联或为串联,则应把输出反馈节点相应地短路或开路,以求出输入端的反馈负载效应。

这些结果和其他有关数据一起,列于表 8.1。

表 8.1

反馈接法	四端网 络参数 表示法	输出 变量	输入 变量	所能稳定的 传递函数	Z_i	Z_o	为了计算反馈网络的 负载效应		为了计算反馈函数 f
							对输入端 的影响	对输出端 的影响	
并联-并联	Y	v_o	i_i	$\frac{v_o}{i_i}$ 跨阻	低	低	输出反馈 节点短路	输入反馈 节点短路	在反馈网络的输出端 用电压源驱动,并计算流 进短路后输入端的电流
并联-串联	g	i_o	i_i	$\frac{i_o}{i_i}$ 电流增益	低	高	输出反馈 节点开路	输入反馈 节点短路	用电流源驱动反馈网 络并计算流进短路后输 入端的电流
串联-并联	h	v_o	v_i	$\frac{v_o}{v_i}$ 电压增益	高	低	输出反馈 节点短路	输入反馈 节点开路	用电压源驱动反馈网 络并计算开路后输入端 所产生的电压
串联-串联	z	i_o	v_i	$\frac{i_o}{v_i}$ 跨导	高	高	输出反馈 节点开路	输入反馈 节点开路	用电流源驱动反馈网 络并计算开路后输入端 所产生的电压

8.6 单级反馈

本章所进行过的各种反馈电路的讨论,主要系针对多级基本放大器的一般情况。可是,在这些电路中的某一些(诸如图 8.19a 的串联-串联三级放大器),所导出的等效电路中,一级或更多级含有射极电阻(参看图 8.19c)。如下所述,这样一级本身就相当于一个反馈电路。因此,图 8.19c 的电路,是在一个反馈回路内又含有反馈回路,而这对放大器性能有直接影响。例如,图 8.19c 中 Q_2 的射极电阻对 Q_3 起线性化作用,而且当回路闭环时对整个反馈也起同样作用。因此,在计算局部以及整个反馈回路的作用时,这种现象都是重要的。经常应用局部反馈这一术语来代替单级反馈。局部反馈经常被用于相互隔离的各级中,以及用于整个反馈回路的内部。在本节中,将分析两种基本单级反馈电路的低频特性。

8.6.1 局部串联反馈或射极负反馈

图 8.35a 示出一个局部串联反馈级。它可以视为 8.4.4 节及 8.5.2 节所介绍的串联-串联负反馈组态。由于不打算采用这些章节中的一般化结果,我们可以直接从图 8.35b 所示的低频、小信号等效电路,对所讨论的简单情形进行更直截了当的计算。为了简化起见,假定源阻抗等于零,但是,如果需要也可以集总于 r_s 之内。如果以图 8.35b 的 AA 平面所指向的方向进行戴维南等效,则图 8.35b 可改画成图 8.35c。图中,原有的输入相减节点仍然存在,而参量 $i_o R_E$ 则被当作反馈电压 v_{fb} 。写出图 8.35c 的方程组,可得

$$v_i = \frac{r_\pi}{r_\pi + r_s + R_E} (v_i - v_{fb}) \quad (8.152)$$

$$i_o = g_m v_i \quad (8.153)$$

$$v_{fb} = i_o R_E \quad (8.154)$$

这些方程组就是理想反馈方程组的形式,式中 v_i 为误差电压、 i_o 为输出信号而 v_{fb} 为反馈

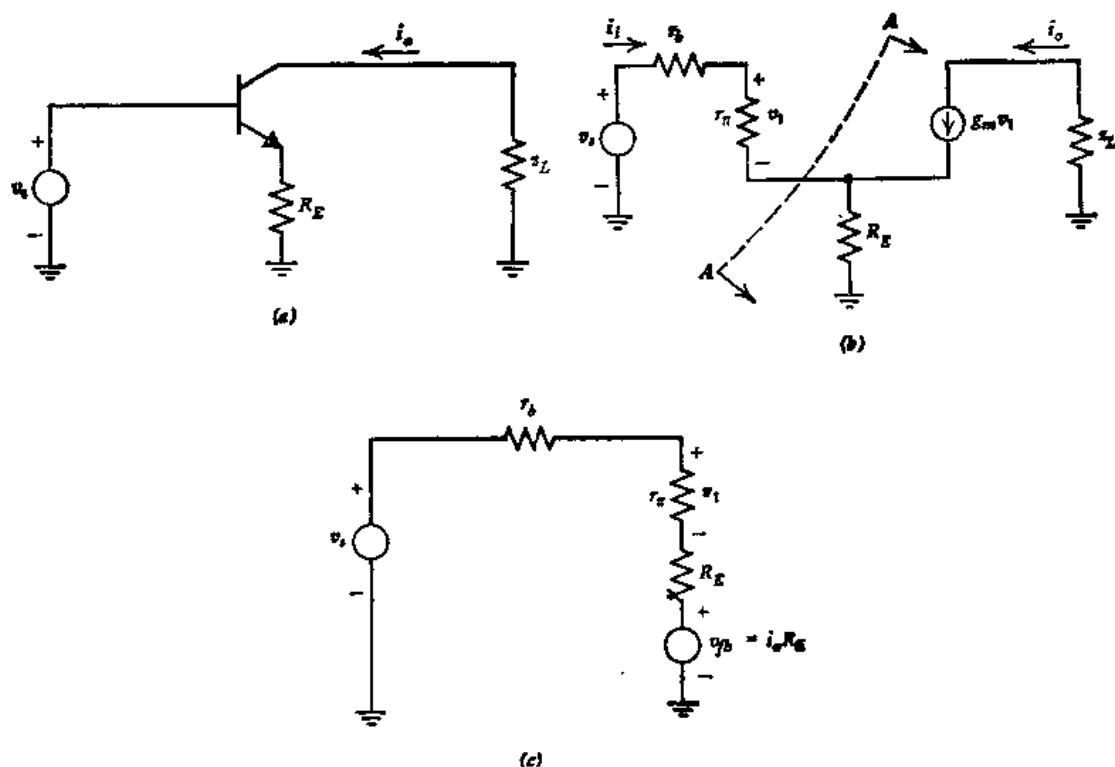


图 8.35 (a) 单级串联反馈电路; (b) 电路(a)的低频等效电路; (c) 电路(b)的等效电路

信号。根据式(8.152)和(8.153),得

$$i_o = \frac{g_m r_{\pi}}{r_{\pi} + r_b + R_E} (v_i - v_{fb}) \quad (8.155)$$

然后,可以使

$$a = \frac{g_m r_{\pi}}{r_{\pi} + r_b + R_E} \approx \frac{g_m}{1 + \frac{r_b + R_E}{r_{\pi}}} \quad (8.156)$$

根据式(8.154),得

$$f \approx R_E \quad (8.157)$$

因此,对于整个电路,可得

$$\frac{i_o}{v_i} = A = \frac{a}{1 + af} \approx \frac{1}{R_E} \frac{1}{1 + \frac{1}{R_E} \left(\frac{1}{g_m} + \frac{r_b + R_E}{\beta_0} \right)} \quad (8.158)$$

如果回路增益很大,则 $A \approx 1/R_E$,

回路增益 $T = af$, 所以

$$T = \frac{g_m R_E}{1 + \frac{r_b + R_E}{r_{\pi}}} \quad (8.159)$$

如果 $(r_b + R_E) \ll r_{\pi}$, 则

$$T \approx g_m R_E \quad (8.160)$$

电路的输入电阻可表示成

$$\begin{aligned}\text{输入电阻} &= (1 + T) \times (v_{ib} = 0 \text{ 时的输入电阻}) \\ &= (1 + T)(r_b + r_x + R_E)\end{aligned}\quad (8.161)$$

将式(8.159)代入式(8.161),得

$$\text{输入电阻} = r_b + R_E + r_x(1 + g_m R_E) \quad (8.162)$$

$$= r_b + r_x + (\beta_0 + 1)R_E \quad (8.163)$$

还可以证明,如果包含晶体管的输出电阻 r_o 在内,则电路的输出电阻可表示成

$$\text{输出电阻} \approx r_o \left(1 + \frac{g_m R_E}{1 + \frac{r_b + R_E}{r_x}} \right) \quad (8.164)$$

正如所料,通过使用射极反馈,输入及输出电阻都可以得到提高。

例题 试计算由图 8.22b Q_1 所表示的串联反馈级的低频参数。有关参数如下:

$$R_E = 88\Omega \quad r_x = 650\Omega \quad g_m = \frac{4}{26} \text{ A/V}$$

$$\beta_0 = 100 \quad r_o = 0$$

解 由 Q_1 在 Q_1 集电极上产生的负载作用,可按式(8.163)的输入电阻表示式求出,得

$$R_{i1} = (650 + 101 \times 88)\Omega = 9.54\text{k}\Omega \quad (8.165)$$

在 Q_1 集电极视入的输出电阻,可按式(8.164)求出,利用 $r_b = 5\text{k}\Omega$ 以考虑图 8.22b 的有限源电阻。如果假定 $r_o = 25\text{k}\Omega$ (当 Q_1 的 $I_E = 4\text{mA}$ 时),则根据式(8.164),可得

$$R_{o1} = 25 \left(1 + \frac{\frac{4}{26} \cdot 88}{1 + \frac{5088}{650}} \right) \text{k}\Omega = 63\text{k}\Omega \quad (8.166)$$

在图 8.22b 的例子中,上述输出电阻还要乘以串联-串联三级放大器的回路增益。

最后,如果图 8.22c 中 Q_1 集电极处的交流电压 v_1 已求出,则可利用式(8.158)求出 Q_1 的输出电流 i_1 为

$$\frac{i_1}{v_1} = \frac{1}{88} \frac{1}{1 + \frac{1}{88} \left(\frac{26}{4} + \frac{88}{100} \right)} \text{ A/V} = \frac{1}{95.4} \text{ A/V} \quad (8.167)$$

需要指出,由于 Q_1 基极处存在电压 v_1 ,故上述计算中的有效源电阻等于零。

8.6.2 局部并联反馈

图 8.36a 示出一个局部并联反馈级,它的低频小信号等效电路示于图 8.36b,为了简化,图中略去了基极电阻和源电阻。和局部串联反馈时一样,从等效电路可以直接进行直

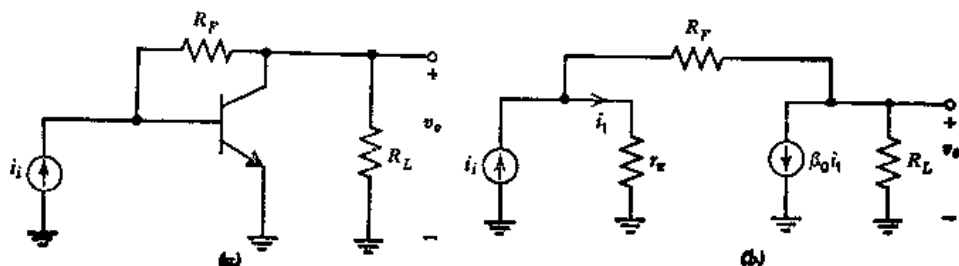


图 8.36 (a) 单级并联反馈电路; (b) 图(a)的低频等效电路

截了当的计算。通过用试验电流源取代受控电流源,然后计算其回路传输,便可容易地求出图 8.36b 的回路增益,其结果为

$$T = \beta_0 \frac{R_L}{R_L + R_F + r_\pi} \quad (8.168)$$

分析图 8.36b 说明,施加反馈时的传递函数为

$$A = \frac{v_o}{i_i} \approx \frac{-R_F}{1 + \frac{R_L + R_F + r_\pi + R_L r_\pi / R_F}{\beta_0 R_L}} \quad (8.169)$$

$$\approx \frac{-R_F}{1 + \frac{1}{T}} \quad (8.169a)$$

如果回路增益很大,则式 (8.169a) 变成

$$\frac{v_o}{i_i} \approx -R_F \quad (8.170)$$

输出电阻最好直接从图 8.36b 求出,它为

$$R_o = \frac{R_F + r_\pi}{\beta_0 + 1} \approx \frac{1}{g_m} + \frac{R_F}{\beta_0 + 1} \quad (8.171)$$

如所预料, R_o 值很小,而且当 R_F 减小或 β_0 增大时,它的下限等于 $1/g_m$ 。

最后,由图 8.36b 可求出输入电阻为

$$R_i \approx r_\pi \left\| \frac{R_F + R_L}{1 + g_m R_L} \right. \quad (8.172)$$

如所预料,当在输入端并联反馈时,输入电阻很小。需要指出,式(8.172)所得出的结果,和用反馈电阻代替反馈电容的 Miller 效应类似。

例题 试计算图 8.36a 的低频参数,设 $R_F = 10\text{k}\Omega$ 、 $R_L = 5\text{k}\Omega$ 、 $\beta_0 = 100$ 、 $I_C = 1\text{mA}$ 而且 $r_\pi = 2.6\text{k}\Omega$ 。

解 根据式(8.168),并联反馈时的回路增益为

$$T = 100 \frac{5}{5 + 10 + 2.6} = 28.4 \quad (8.173)$$

根据式(8.169a),传递函数为

$$\frac{v_o}{i_i} = -\frac{10\text{k}\Omega}{1 + \frac{1}{28.4}} = -9.66\text{k}\Omega \quad (8.174)$$

根据式(8.171),输出电阻为

$$R_o = \left(26 + \frac{10000}{101} \right) \Omega = 125\Omega \quad (8.175)$$

根据式(8.172),输入电阻为

$$R_i = 2600 \left\| \frac{10000 + 5000}{1 + \frac{5000}{26}} \right. \Omega = 75.4\Omega \quad (8.176)$$

8.7 看成反馈电路的稳压器

作为实际反馈电路最后一个例子,我们来讨论稳压器的工作情况。本节有两个目的,一是说明反馈在实际中的应用,一是介绍稳压器的设计原理。

稳压器是被广泛使用的组件,它可以在不大稳定的(合理的起伏)直流输入电压下产生恒定的保持稳定的输出电压,因而可以用作其他电路的电源电压^[3]。这样,电源电压的起伏基本上得到消除,因而可以使由这样电源供电的电路性能有所改善。

最常用的稳压器类型,是“串联”稳压器,其原理图示于图 8.37。所以称为“串联”,是因为控制输出电压的功率晶体管系同输出端串联。这一功率管就是图 8.37 所示的高增益电压放大器的最后一级。

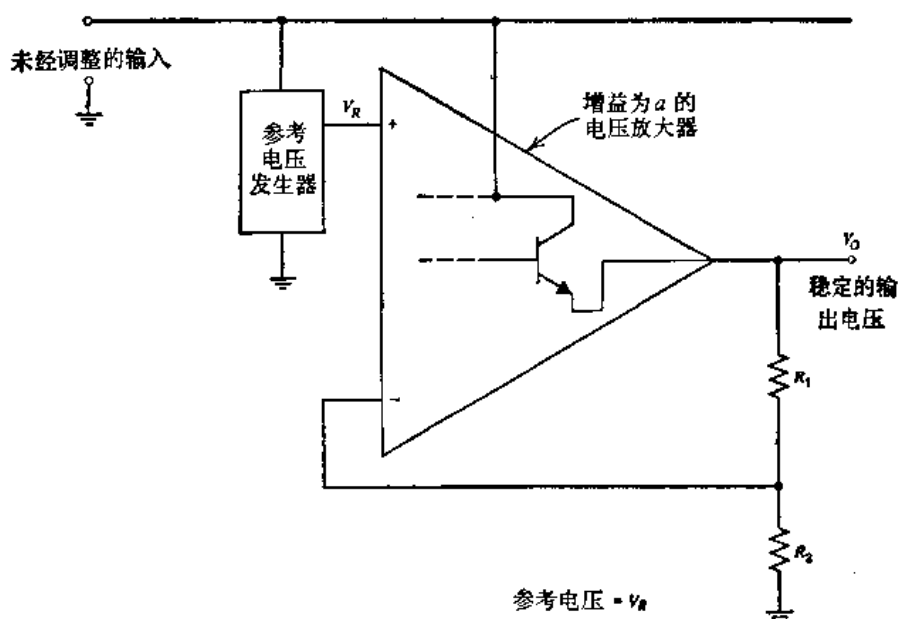


图 8.37 串联稳压器的原理图

在设计这一类电路时,前面各章所介绍的方法中,有许多都可以利用。利用第四章中介绍的齐纳二极管或能隙参考源,可以产生稳定的参考电压 V_R 。然后把它馈到高增益放大器的同相输入端,在这里同通过电阻 R_1 和 R_2 而从输出电压得到的取样进行比较。可以把这看成是一种串联-并联反馈方案,利用式 (8.137),可求出回路增益很大时的输出电压为

$$V_O = V_R \frac{R_1 + R_2}{R_2} \quad (8.177)$$

改变 R_1/R_2 比值,可以得到不同的输出电压。

图 8.37 中放大器所需要的特性,也就是第六章所述的一个好的运放所具有的特性。其中特别主要的是,需要低的漂移和失调,以便使输出电压 V_O 尽可能地稳定。需要指出,串联-并联反馈电路对于参考电压发生器,将呈现出高的输入阻抗,而这正好是为了使负载效应减到最小所希望的。此外,在 V_O 处的输出阻抗极小,而这也正是对一个良好的电压源的要求。如果反馈网络负载效应可以忽略(在这类电路中,这通常是合乎实际的假

定), 则可由式(8.29)求出稳压器的低频输出电阻为

$$R_o = \frac{r_{os}}{1 + T} \quad (8.178)$$

式中

$$T = a \frac{R_2}{R_1 + R_2} \quad (8.179)$$

而 r_{os} 为无反馈时放大器的输出电阻、 a 为稳压器所用放大器的正向增益的模值。

如果说改变比值 R_1/R_2 将使调整器的输出电压随之变化, 则式(8.178)及(8.179)说明 T 和 R_o 也要随之变化。假定 V_R 恒定而 $T \gg 1$, 则可通过把式(8.177)和(8.179)代入式(8.178), 得到

$$R_o = \frac{r_{os}}{a V_R} V_o \quad (8.180)$$

用来说明这一特性, 上式说明, 如果 a 、 V_R 和 r_{os} 固定不变, 则 R_o 就是 V_o 的函数。如果从稳压器取出的输出电流变化 ΔI_o , 则 V_o 将变化 ΔV_o , 它们之间关系为

$$\Delta V_o = R_o \Delta I_o \quad (8.181)$$

将式(8.180)代入式(8.181), 得

$$\frac{\Delta V_o}{V_o} = \frac{r_{os}}{a V_R} \Delta I_o \quad (8.182)$$

这个式子可以用来计算稳压器的负载稳定能力。负载稳定能力是一个广泛应用的技术指标, 它说明当 I_o 作一定变化时 V_o 的相对变化, 因而应当尽可能地小。

另一个常用的稳压器技术指标是电网稳定能力, 它是指输入电压作一定变化时 V_o 的相对变化。由于 V_o 与 V_R 成正比, 所以可以通过求输入电压变化时的参考电压 V_R 的变

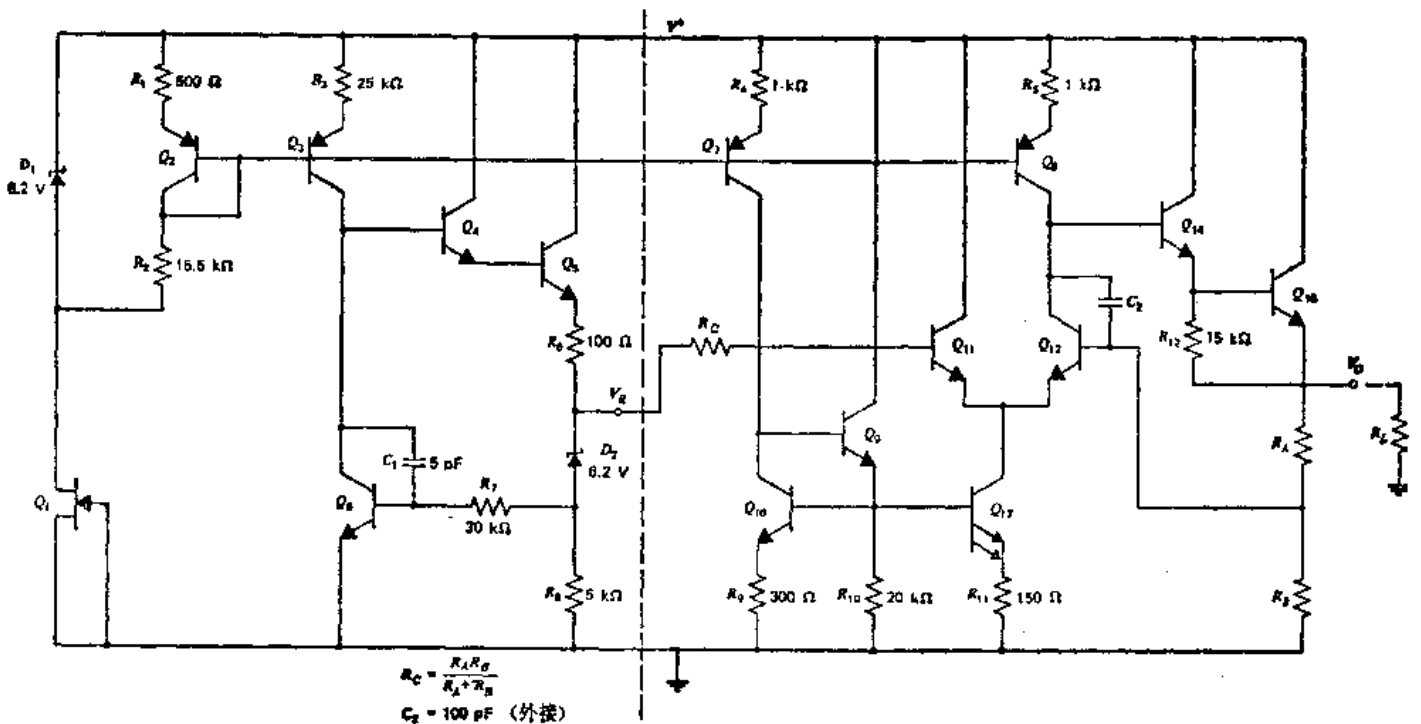


图 8.38 723 型集成稳压器的电路

化来确定电网稳定能力,因而它与所采用的具体参考电压电路有关。

作为实际稳压器的一个例子,今讨论图 8.38 所示的 723 型集成稳压器电路。与图 8.37 进行对比可以看出,图 8.38 中虚线左边的部分就是参考电压发生器。图 8.37 中的分压器电阻 R_1 和 R_2 在图 8.38 中用 R_A 和 R_B 表示,并系外接于芯片的。输出功率管 Q_{15} 集成在芯片上,并同 Q_{14} 构成 Darlington 组态以获得高的增益。差分对 Q_{11} 和 Q_{12} 和有源负载 Q_8 一起,贡献放大器的大部分增益。电阻 R_C 将参考电压耦合到比较器放大器,而 C_1 是一个外接电容用以防止高增益反馈回路产生振荡。它的作用将在第九章中讨论。

例题 试计算 723 的偏置条件和负载稳定能力。设总的电源电压为 15V。

解 从图 8.38 的左边部分开始进行偏置计算。集成 n 沟道 JFET 管 Q_1 的栅极同它的源极连接,因此起恒流源作用,它对齐纳二极管 D_1 提供偏置。齐纳二极管 D_1 产生的电压降约为 6.2V,它设定 Q_1 的参考电流为

$$\begin{aligned} I_{C1} &= -\frac{6.2 - V_{BE1}}{R_1 + R_2} \\ &= -\frac{6.2 - 0.6}{16000} \text{ A} \\ &= -348 \mu\text{A} \end{aligned} \quad (8.183)$$

需要指出,由于 I_{C1} 仅与齐纳二极管电压有关,而齐纳管本身又是由 Q_1 所提供的几乎不变的电流进行偏置,所以 I_{C1} 几乎与电源电压无关。

跨于 R_1 和 Q_1 上的电压,建立电流源 Q_3 、 Q_4 以及 Q_5 的电流为

$$I_{C3} = I_{C4} = -174 \mu\text{A} \quad (8.184)$$

$$I_{C5} = -10.5 \mu\text{A} \quad (8.185)$$

电流源 Q_5 建立电压参考电路的工作电流,而电压参考电路则由晶体管 Q_6 、 Q_7 、 Q_8 , 电阻 R_6 、 R_7 、 R_8 以及齐纳二极管 D_1 所组成。这一电路可以看成是第四章介绍的 Wilson 电流源的一种变型,而负反馈回路迫使 Q_8 中的电流等于 I_{C5} , 所以

$$I_{C8} = 10.5 \mu\text{A} \quad (8.186)$$

这里,忽略了 Q_8 的基流。

输出参考电压由齐纳二极管 D_1 的电压加上 Q_8 的基-射电压而组成。它们的温度系数有相互抵消的趋向,可以得到约 6.8V 的参考电压而其温度系数约为 $0.2\text{mV}/^\circ\text{C}$ 。通过 V_{BE8} 和 R_8 建立齐纳管的电流,它为

$$I_{D1} = \frac{V_{BE8}}{R_8} = \frac{600}{5} \mu\text{A} = 120 \mu\text{A} \quad (8.187)$$

Darlington 对 Q_9 、 Q_{10} 具有很大的回路增益,所以使电压参考节点具有非常低的输出阻抗。电阻 R_6 用以限制电流,并在电压参考节点偶而接地时起保护 Q_8 的作用。电阻 R_7 和电容 C_1 起高频补偿作用,用以防止反馈回路产生振荡。需要指出,在输出节点处反馈是并联的。参考节点处电压的任何变化(例如由于负载变化而引起的),都可在 Q_8 的基极上检测出来,并经过放大而馈到 Q_8 的基极,然后返回到输出端以抵消原先的变化。

通过电流源 Q_7 和 Q_8 使输出放大器得到偏置。 Q_7 的电流也就是 Q_{10} 的电流(略去 Q_7 的基极电流)。晶体管 Q_{11} 的面积为 Q_{10} 的两倍,而发射极电阻只有其一半。因此

$$I_{C11} = 2I_{C10} = 2I_{C7} = 348 \mu\text{A} \quad (8.188)$$

晶体管 Q_{12} 提供电流增益,使 Q_{10} 和 Q_{11} 的基流效应尽可能地减小。这种类型的电流源已在第四章中介绍过。

因此,差分对 Q_{11} 、 Q_{12} 的每一半的偏置电流为

$$I_{C11} = I_{C12} = \frac{1}{2} I_{C11} = 174 \mu\text{A} \quad (8.189)$$

由于 Q_6 、 R_7 和 Q_7 、 R_8 完全相同,故 Q_6 的电流为

$$I_{C6} = -174\mu\text{A} \quad (8.190)$$

晶体管 Q_6 起 Q_{12} 的有源负载作用,而且由于这两个器件的集流标称值相等,所以差分对的输入失调电压名义上等于零。

输出功率管 Q_{15} 的电流由负载电阻决定,而在电流限流电路(未示出)防止其继续增大前,可以高达 150mA 。电阻 R_{12} 提供泄漏电流,所以 Q_{14} 总是至少有 0.04mA 的偏置电流,甚至当 Q_{15} 的电流很低而且(或者)它的电流增益很大时也是如此。

式(8.182)说明,为了计算 723 的负载稳定能力,需要求出稳压器放大器的开环增益和输出电阻。为此,在图 8.39 示出这一放大器的差模交流等效电路。负载电阻 R_{L12} 成为 Q_6 的输出电阻,它可表示为

$$R_{L12} \approx r_{o6}(1 + g_{m6}R_7) \quad (8.191)$$

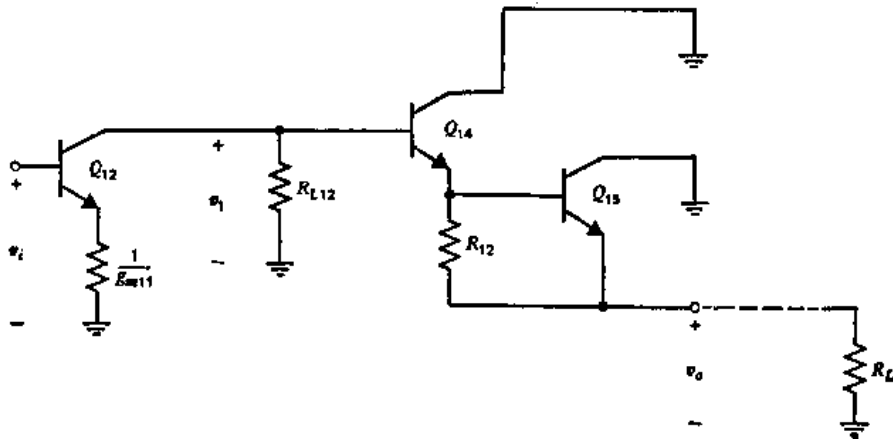


图 8.39 723 型稳压器中的稳压器放大器的交流等效电路

假定 Q_6 的 Early 电压为 100V 而 $I_{C6} = -174\mu\text{A}$, 便可求出 R_{L12} 值为

$$R_{L12} = \frac{100}{0.174} \left(1 + \frac{0.174}{26} 1000 \right) \text{k}\Omega = 4.42\text{M}\Omega \quad (8.192)$$

由于 $g_{m11} = g_{m12}$, 因而 Q_{12} 射极阻抗将跨导分成两半并使有效输出电阻为

$$R_{o12} = \left(1 + g_{m12} \frac{1}{g_{m11}} \right) r_{o12} \quad (8.193)$$

式中 r_{o12} 为 Q_{12} 本身的输出阻抗,如果 Early 电压为 100V 则等于 $575\text{k}\Omega$ 。

因此

$$R_{o12} = 1.15\text{M}\Omega \quad (8.194)$$

外接负载电阻 R_L 决定负载电流,因而也就决定 Q_{14} 和 Q_{15} 的偏置电流。可是, R_L 不包含在输出电阻的小信号计算之中,因为输出电阻是指从 R_L 视入电路的电阻。因此,为了计算交流输出电阻,可以假定 R_L 为无限大,因而输出 Darlington 对在 Q_{12} 集电极处没有负载作用。这样,便可求出电路的电压增益为

$$\begin{aligned} a &= \left| \frac{v_o}{v_i} \right| = \left| \frac{v_{14}}{v_i} \right| = \frac{g_{m12}}{2} (R_{o12} \parallel R_{L12}) \\ &= \frac{0.174}{26} \frac{1}{2} (1.15 \parallel 4.42) \times 10^4 = 3054 \end{aligned} \quad (8.195)$$

图 8.39 电路中的输出电阻 r_{os} 就是 Darlington 射极跟随器的输出电阻。如果假定 R_{12} 比 r_{o15} 大, 则

$$r_{os} = \frac{1}{g_{m15}} + \frac{1}{\beta_{15}} \left(\frac{1}{g_{m14}} + \frac{R_{12}}{\beta_{14}} \right) \quad (8.196)$$

$$R_e = R_{e11} \parallel R_{L12} = 913 \text{ k}\Omega \quad (8.197)$$

如果假定 Q_{13} 的集电极偏置电流为 20 mA 而 Q_{14} 的为 0.5 mA , 同时 $\beta_{13} = \beta_{14} = 100$, 则将其代入式 (8.196) 后得

$$\begin{aligned} r_{ee} &= \left[1.3 + \frac{1}{100} \left(52 + \frac{913000}{100} \right) \right] \Omega \\ &= (1.3 + 92) \Omega = 93 \Omega \end{aligned} \quad (8.198)$$

将 r_{ee} 及 a 代入式 (8.182) 并采用 $V_R = 6.8 \text{ V}$, 可得负载稳定能力为

$$\frac{\Delta V_O}{V_O} = \frac{93}{3054 \times 6.8} \Delta I_O = 4.5 \times 10^{-3} \Delta I_O \quad (8.199)$$

式中 ΔI_O 的单位为安培。

如果 ΔI_O 为 50 mA , 则由式 (8.199) 可得

$$\frac{\Delta V_O}{V_O} = 2 \times 10^{-4} = 0.02\% \quad (8.200)$$

这一答案与技术条件中所规定的 0.03% 很接近。需要指出, 当负载电流变化 50 mA 时, 输出电压变化的百分比将是极为微小的。

习 题

8.1 (a) 今有一个反馈放大器, 其正向增益 $a = 100000$ 而反馈系数 $f = 10^{-3}$. 试计算其总增益 A 以及当 a 变化 10% 时 A 变化的百分比。

(b) 如果 $f = 0.1$, 试重做习题 (a)。

8.2 设图 8.2 的特性曲线中, 有关数据如下: $S_{o1} = 15 \text{ V}$ 、 $S_{o2} = 7 \text{ V}$ 、 $a_1 = 50000$ 、 $a_2 = 20000$ 。

(a) 如上述放大器置于 $f = 10^{-4}$ 的反馈回路中时, 试计算并绘制其总转移特性, 如图 8.3 的那样。

(b) 如 $f = 0.1$, 试重做习题 (a)。

8.3 (a) 在习题 8.2b 的条件下, 如果施加幅值为 1.5 V 的正弦输入电压 S_i , 试绘出其输出电压波形 S_o 和误差电压波形 S_e 。

(b) 如果 S_i 的幅值为 2 V , 试重新做习题 (a)。

8.4 试针对并联-串联反馈放大器, 验算式 (8.40)、(8.41) 及 (8.42)。

8.5 试针对串联-串联反馈放大器, 验算式 (8.43)、(8.44) 及 (8.45)。

8.6 设图 8.15a 的并联-并联反馈放大器, $R_F = 100 \text{ k}\Omega$ 而 $R_L = 15 \text{ k}\Omega$, 试计算其输入阻抗、输出阻抗、回路增益以及总增益。对于运放, 设 $R_i = 500 \text{ k}\Omega$ 、 $R_o = 200 \Omega$ 而 $a_v = 75000$ 。

8.7 图 8.40 示出一个并联-并联反馈放大器的交流线路, 设所有的集流 $I_C = 1 \text{ mA}$ 、 $\beta = 200$ 、 $V_A = 50 \text{ V}$ 而且 $r_b = 0$ 。

(a) 试计算其低频的总增益 v_o/v_i 、回路增益、输入阻抗和输出阻抗。

(b) 设电路由 $1 \text{ k}\Omega$ 的源电阻驱动, 试问电路新的输出电阻为多大?

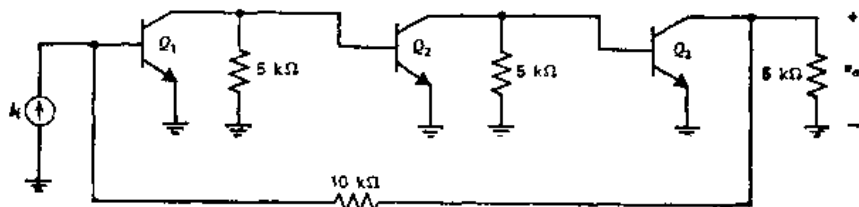


图 8.40 并联-并联反馈放大器的交流线路

8.8 平衡的集成串联-串联三级放大器的半电路示于图 8.19a。试计算低频时半电路的输入阻抗、输出阻抗、回路增益及总增益。计算时可应用以下数据: $R_{E1} = R_{E2} = 290 \Omega$ 、 $R_F = 1.9 \text{ k}\Omega$ 、 $R_{L1} =$

$10.6\text{k}\Omega$ $R_{L1} = 6\text{k}\Omega$.

晶体管的有关数据为: $I_{C1} = 0.5\text{mA}$, $I_{C2} = 0.77\text{mA}$, $I_{C3} = 0.73\text{mA}$, $\beta = 120$, $r_b = 0$ 而且 $V_A = 40\text{V}$.

8.9 如果以 Q_3 射极的电压作为输出信号,试重新做习题 8.8.

8.10 有一反馈放大器示于图 8.41. 器件的数据如下: $\beta_{npn} = 200$, $\beta_{pnp} = 100$, $V_{BE(on)} = 0.7\text{V}$, $r_b = 0$ 而且 $V_A = \infty$. 如果直流输入电压等于零,试计算低频时的总增益 v_o/v_i 、回路增益、输入阻抗以及输出阻抗.

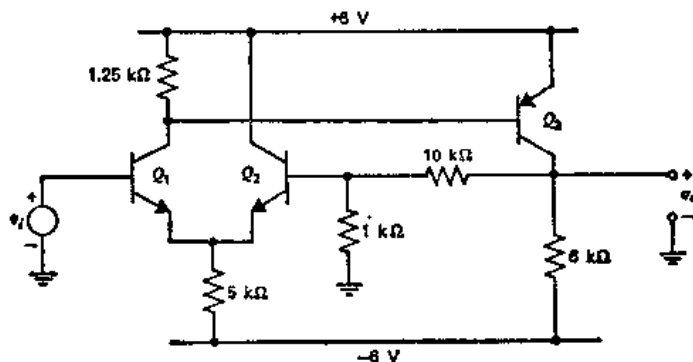


图 8.41 反馈放大器电路

8.11 一个平衡的集成串联-并联反馈放大器示于图 8.42.

(a) 如果共模输入电压等于零,试计算每一器件的偏置电流. 设 β 很大.

(b) 试计算该电路低频时的电压增益、输入阻抗、输出阻抗及回路增益, 计算时可应用以下数据: $\beta = 100$, $r_b = 50\Omega$, $V_A = \infty$, $V_{BE(on)} = 0.7\text{V}$.

8.12 如果图 8.42 电路的以下元件发生变化,试问电路的回路增益将如何变化? 请定性讨论之.

- (a) 输入级的 50Ω 射极电阻.
- (b) 500Ω 反馈电阻.
- (c) 输出端的 500Ω 负载电阻.

8.13 一个并联-串联反馈放大器的交流线路, 示于图 8.32. 其元件参数值为: $R_F = 1\text{k}\Omega$, $R_E = 100\Omega$, $R_{L1} = 4\text{k}\Omega$, $R_S = 1/\gamma_S = 1\text{k}\Omega$ 而且 $x_L = 0$.

器件有关数据为 $\beta = 200$, $r_b = 0$, $I_{C1} = I_{C2} = 1\text{mA}$ 而且 $V_A = 100$.

(a) 试计算低频时的总增益 i_o/i_i 、开环增益、输入阻抗以及输出阻抗.

(b) 如果 R_{L1} 值改变 $+10\%$, 试问总增益及输入阻抗的近似变化多大?

8.14 (a) 如果 $R_F = 5\text{k}\Omega$, $R_E = 200\Omega$, $R_{L1} = 10\text{k}\Omega$ 而且 $\gamma_S = 0$, 试重新作习题 8.13(a).

(b) 如果 Q_1 的集流增加 20% , 试问总增益以及输出电阻的近似变化多大?

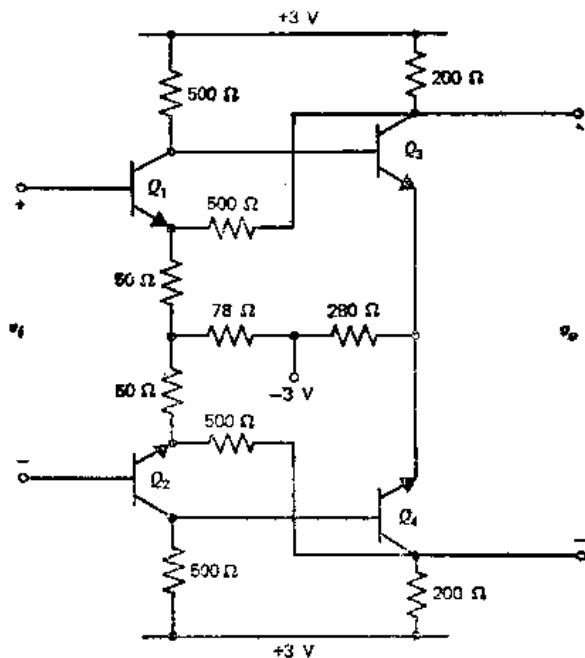


图 8.42 平衡的串联-并联反馈放大器

8.15 试计算局部串联反馈级低频时的跨导、输入阻抗、输出阻抗以及回路增益. 有关的参数为: $R_E = 200\Omega$, $\beta = 150$, $I_C = 1\text{mA}$, $r_b = 200\Omega$, $V_A = 80\text{V}$.

8.16 试计算局部并联反馈级低频时的跨阻、输入阻抗、输出阻抗以及回路增益。有关参数为： $R_F = 2\text{k}\Omega$ 、 $R_L = 2\text{k}\Omega$ 、 $\beta = 200$ 、 $I_C = 1\text{mA}$ 、 $r_b = 0$ 以及 $V_A = 100\text{V}$ 。

8.17 一个市售的宽带集成反馈放大器(733型),示于图8.43。它由一个局部串联反馈级驱动一个两级并联-并联反馈放大器而组成。输入级的电流输出对并联-并联输出级起电流驱动作用。

(a) 设所有器件的面积相等,试计算每一器件中的集电极偏置电流。

(b) 试计算 $R_L = 2\text{k}\Omega$ 时该电路低频的输入阻抗、输出阻抗以及总增益 v_o/v_i 。并计算输出级的回路增益。有关数据为: $\beta = 100$ 、 $r_b = 0$ 、 $r_e = \infty$ 。

8.18 如果负载为 $1\text{k}\Omega$ 时,要利用723型稳压器得到输出电压 $V_o = 10\text{V}$,试计算稳压器的输出电阻及回路增益。如果稳压器改接 500Ω 的负载以取代 $1\text{k}\Omega$ 负载,试计算新的 V_o 值。

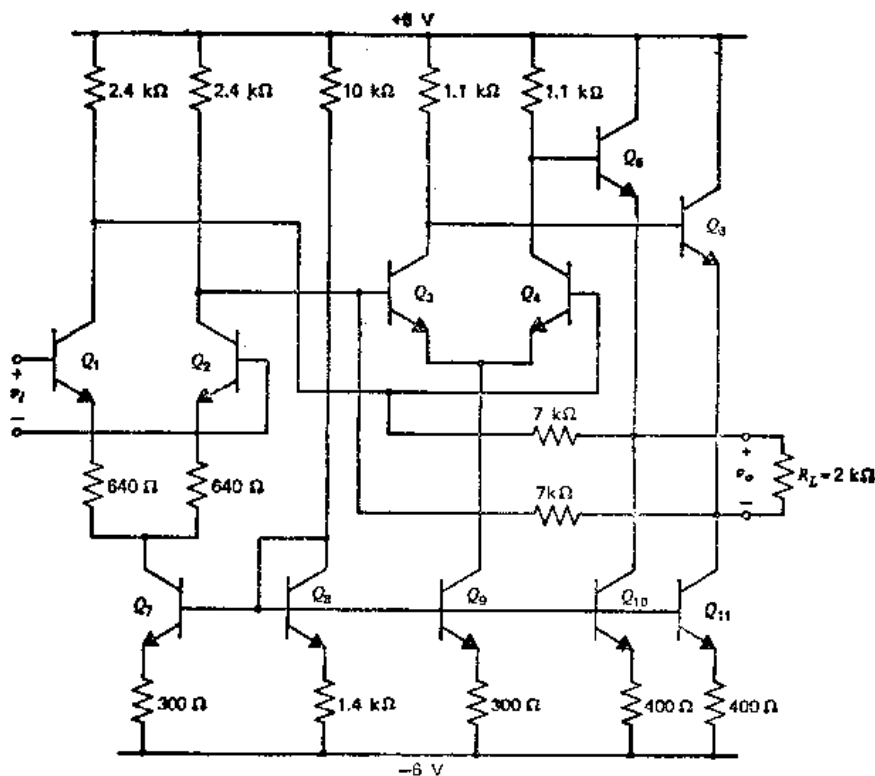


图 8.43 733 型宽带集成放大器的电路图

参 考 文 献

- [1] C. A. Desoer and E. S. Kuh, *Basic Circuit Theory*. McGraw-Hill, New York, 1969.
- [2] J. E. Solomon and G. R. Wilson, "A Highly Desensitized, Wideband Monolithic Amplifier," *IEEE J. Solid-State Circuits*, Vol. SC-1, pp. 19-28, September 1966.
- [3] A. B. Grebene, *Analog Integrated Circuit Design*. Van Nostrand Reinhold, New York, 1972, Chapter 6.

一 般 参 考 文 献

P. E. Gray and C. L. Searle, *Electronic Principles*. Wiley, New York, 1969.

第九章 反馈放大器的频率响应和稳定性

9.1 引言

在第八章中,介绍了负反馈对诸如增益及端子阻抗等电路参数的影响。看到了应用负反馈而使电路许多性能得到改善。例如,减轻了增益随有源器件参数变化的敏感度,而且减轻了由于电路非线性而引起的失真。

在本章中,将讨论负反馈对电路频率响应的影响。说明负反馈电路中振荡的可能性,并介绍通过电路的补偿以克服振荡的各种方法。最后,将研究补偿对反馈放大器大信号高频性能的影响。

9.2 反馈放大器中增益与带宽的关系

第八章说明了应用负反馈时靠牺牲增益使其降低到 $1/(1+T)$, 以换取各种性能的改善,其中 T 为回路增益。与此同时,得到改善的性能指标也提高 $(1+T)$ 倍。

负反馈除了有上述效果外,还有助于扩展放大器的带宽。今先讨论图 9.1 所示的一个简单基本放大器的反馈电路,放大器的

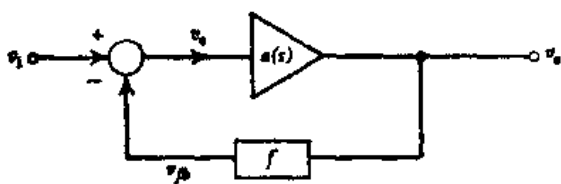


图 9.1 反馈电路组态

的增益函数只包含一个极点,可表示为

$$a(s) = \frac{a_0}{1 - \frac{s}{p_1}} \quad (9.1)$$

式中 a 为基本放大器的低频增益而 p_1 为基本放大器的极点,其单位为 rad/s 。假定反馈通路为纯电阻而且反馈函数 f 为常数。由于图 9.1 是一种理想的反馈安排,故它的总增益为

$$A(s) = \frac{v_o}{v_i} = \frac{a(s)}{1 + a(s)f} \quad (9.2)$$

式中回路增益为 $T(s) = a(s)f$ 。

将式(9.1)代入式(9.2),得

$$A(s) = \frac{\frac{a_0}{1 - \frac{s}{p_1}}}{1 + \frac{a_0 f}{1 - \frac{s}{p_1}}} = \frac{a_0}{1 - \frac{s}{p_1} + a_0 f} = \frac{a_0}{1 + a_0 f} \frac{1}{1 - \frac{s}{p_1} \frac{1}{1 + a_0 f}} \quad (9.3)$$

从式(9.3),可得低频增益 A_0 为

$$A_0 = \frac{a_0}{1 + T_0} \quad (9.4)$$

式中

$$T_0 = a_0 f = \text{低频回路增益} \quad (9.5)$$

从式(9.3)可得反馈电路的-3分贝带宽(即新的极点频率)为 $(1 + a_0 f) \cdot |p_1|$ 。所以,反馈将使低频增益减小到 $1/(1 + T_0)$,这同第八章的结论是一致的,但是现在可以明显地看到电路的-3分贝频率同样提高了 $(1 + T_0)$ 倍。需要指出,增益与带宽的乘积是一个常数。今把这些结果用图 9.2 的 Bode 图表示之,图中 $a(j\omega)$ 和 $A(j\omega)$ 的模值随频率的变化以对数坐标画出。显然, T_0 为任何值时的增益曲线均包含在 $|a(j\omega)|$ 曲线所构成的包络线限定范围之内。

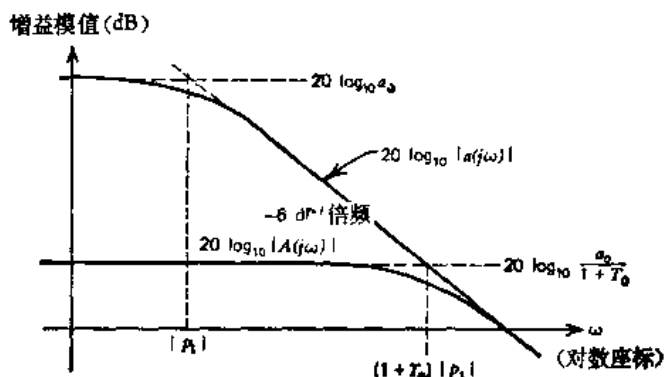


图 9.2 基本放大器和反馈放大器的增益模值与频率的关系

因为应用负反馈可以使设计人员用增益来换取带宽,所以负反馈被广泛地用作设计宽频带放大器的方法。所引起的增益降低可通过另加放大级予以补偿,这些放大级通常也都是反馈放大器。

现在,回顾一下反馈对总传递函数 $A(s)$ 极点的影响。从式(9.3)中明显看到,当低频回路增益 T_0 增大时, $A(s)$ 的极点值也随之增大。这一关系示于图 9.3,它表明在 s 平面上 $A(s)$ 极点的轨迹随 T_0 而变化的情况。极点从 $T_0 = 0$ 时的 p_1 开始,当 T_0 逐渐变正时它便沿着负的实数轴向外移动。图 9.3 就是简单的根迹图,它将在 9.5 节中给以进一步的讨论。

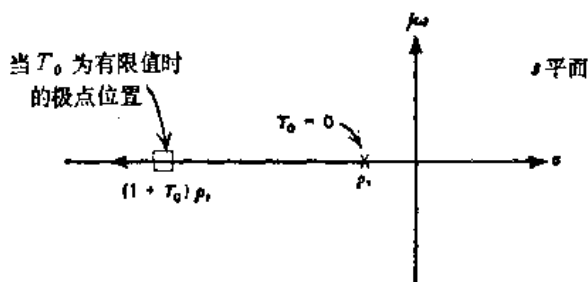


图 9.3 图 9.1 的电路当回路增益 T_0 变化时极点的轨迹

9.3 不稳定性和 Nyquist 判据^[1,2,3]

在上述简单例子中,假定基本放大器具有单极点的传递函数,这种情况与实际中通过内部补偿的诸如 741 型的运放非常接近。可是,许多放大器(包括未加补偿的 741 在内)

都具有多极点的传递函数,因而同上述结果有所差异。正如后面要介绍的,可用补偿方法来克服这些问题。

今讨论具有如下的三极点传递函数的放大器:

$$a(s) = \frac{a_0}{\left(1 - \frac{s}{p_1}\right)\left(1 - \frac{s}{p_2}\right)\left(1 - \frac{s}{p_3}\right)} \quad (9.6)$$

式中 $|p_1|$ 、 $|p_2|$ 、 $|p_3|$ (rad/s) 均为极点频率。这些极点示于图 9.4 的 s 平面上,而增益模值 $|a(j\omega)|$ 和相移 $a(j\omega)$ 与频率的关系则示于图 9.5, 在这里假定极点之间的频率约相隔 10 倍。同时,为简单起见,用渐近线来表示增益模值的曲线。当频率超过第一个

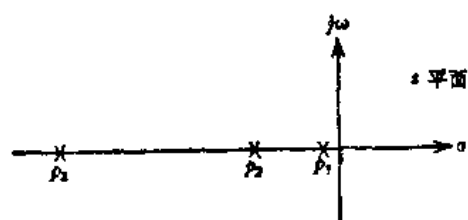


图 9.4 某一放大器在 s 平面上的极点

极点的频率 $|p_1|$ 时, $|a(j\omega)|$ 曲线按 -6dB/倍频 频跌落而相移 $a(j\omega)$ 接近于 -90° 。当超过 $|p_2|$ 时将按 -12dB/倍频 频跌落并且相移接近于 -180° , 而超过 $|p_3|$ 时则按 -18dB/倍频 频跌落并且相移接近于 -270° 。相移 $a(j\omega) = -180^\circ$ 处的频率具有特殊意义并用 ω_{180} 表示, 同时把这一频率下的 $|a(j\omega)|$ 值用 a_{180} 表示, 如果这三个极点被清晰

地分离隔开(相隔 10 倍以上), 则在频率为 $|p_1|$ 、 $|p_2|$ 和 $|p_3|$ 时的相移相应地约为 -45° 、 -135° 和 -225° 。为了简化起见,现在就假定是这样的情况。此外,假定增益模值可用渐近线表示,至于这些假定对实际情况的影响将在后面进行讨论。

现在讨论接在图 9.1 所示的反馈回路中的放大器的情况, 反馈回路的反馈函数为 f 。由于 f 为常数,故 $T(j\omega) = a(j\omega)f$ 随频率而变化的情况和 $a(j\omega)$ 一样。因此,利用图

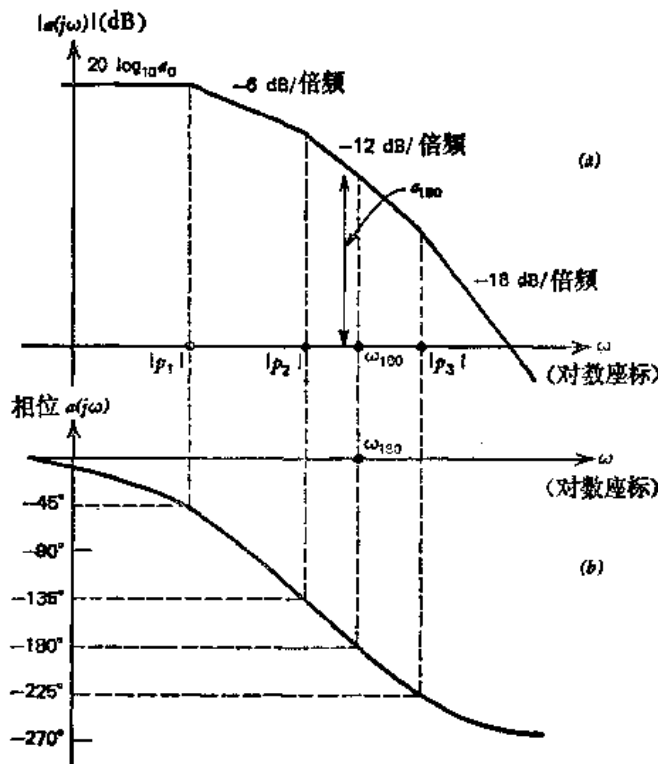


图 9.5 具有三极点传递函数的电路, 增益和相位随频率的变化

9.5 的数据和 f 值,便可在极坐标图上画出 $af(j\omega) = T(j\omega)$ 的模值和相位曲线(用 ω 作为参数)。这一例子中的这样一根曲线,示于图 9.6 (坐标未按比例),并被称为 Nyquist 图。图中曲线的变量为频率,它将从 $\omega = -\infty$ 变化到 $\omega = \infty$ 。当 $\omega = 0$ 时, $|T(j\omega)| = T_0$ 。而且相位 $T(j\omega) = 0$, 所以曲线以截距 T_0 与实数轴相交。图 9.5 说明,当 ω 增大时, $|a(j\omega)|$ 减小而相位 $a(j\omega)$ 变成负的,因此曲线落在第四象限内。当 $\omega \rightarrow \infty$ 时,相位 $a(j\omega) \rightarrow -270^\circ$ 而 $|a(j\omega)| \rightarrow 0$ 。所以,曲线向原点渐近并与虚数轴相切。在频率 ω_{180} 处,相位为 -180° 因而曲线与负实轴相交。如果 $|a(j\omega_{180})f| > 1$, 在该点 Nyquist 图将包容点 $(-1, 0)$, 如图中所示,下面即将看出,这一点具有特殊的意义。为了说明这一点,关于放大器稳定性的 Nyquist 判据可以陈述如下:

“如果 Nyquist 曲线包容点 $(-1, 0)$, 放大器就是不稳定的。”

简单地说,这个判据相当于对右半平面中传递函数 $A(s)$ 的极点所进行的数学检验。如果 Nyquist 曲线包容点 $(-1, 0)$, 则放大器在右半平面中就有一些极点,因而电路将发生振荡。实际上,包容点 $(-1, 0)$ 的次数就等于右半平面的极点数,在本例中为两个。假定在 $(\sigma_1 \pm j\omega_1)$ 处电路有一对复极点,而 σ_1 为正值,便可看出平面右半部极点的重要性。在这种情况下,电路的暂态响应含有 $K_1 \exp \sigma_1 t \sin \omega_1 t$ 项,如 σ_1 为正,该项表示一个不断增长的正弦函数(K_1 为表示初始条件的常数)。甚至不再施加输入信号这一项仍然存在,因此具有这样特征的电路被称为不稳定电路,或者说会产生振荡。

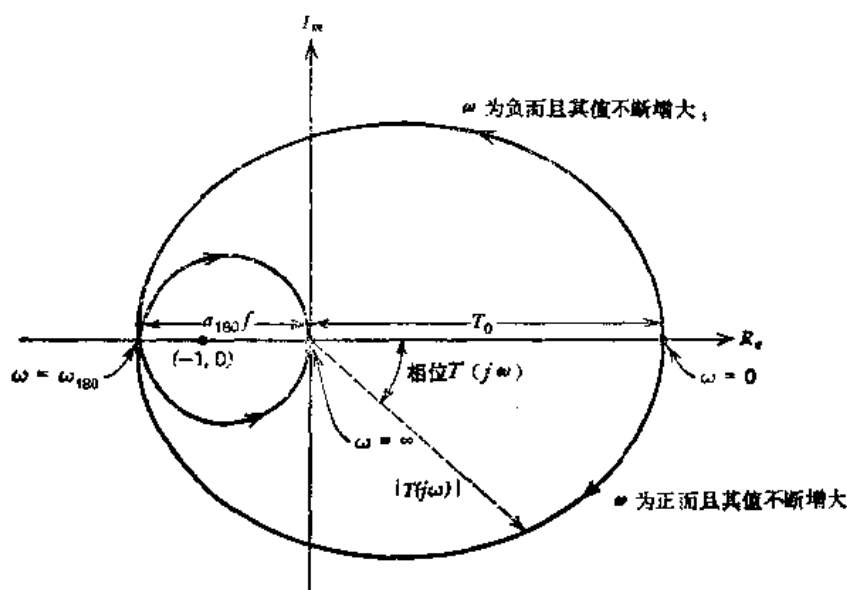


图 9.6 对应于图 9.5 特性的 Nyquist 图 $[T(j\omega)]$ 的模值及相位的极坐标曲线,图中坐标未按比例

如果假定 Nyquist 图通过点 $(-1, 0)$, 便可了解该点的重要性。这时,将式(9.2)用于频域,即可求出在频率为 ω_{180} 时, $T(j\omega) = a(j\omega)f = -1$ 而且 $A(j\omega) = \infty$ 。因此,反馈放大器可看作具有无限大的正向增益,而这表明它将发生不稳定和振荡。这种情况相当于 $A(s)$ 的极点落在 s 平面的 $j\omega$ 轴上。现在,如果增大 a_0 或 f 使 T_0 增大,则 Nyquist 图将线性地扩展,因而将包容着点 $(-1, 0)$ 。这相当于 $A(s)$ 的极点落在平面右半部,如图 9.7 所示。

根据以上关于稳定性的判据,可以推导出较简单的检验,它在大多数普通情况下是有用的.

“如果在相位 $T(j\omega) = -180^\circ$ 的频率处 $|T(j\omega)| > 1$, 则放大器就是不稳定的.”

应用 Nyquist 判据直接从图 9.6 中可以看出, 这个判据对所讨论例子的有效性.

为了说明反馈对放大器稳定性的影响, 今以具有式(9.6)所示增益函数的三极点放大器置于 f 为常数的负反馈回路中来进行讨论. 放大器的增益(dB)和相位再次示于图 9.8, 图中还画出 $20\log_{10} 1/f$ 的量值. 当施加反馈时, 由于

$$A_0 = \frac{a_0}{1 + a_0 f} \quad (9.7)$$

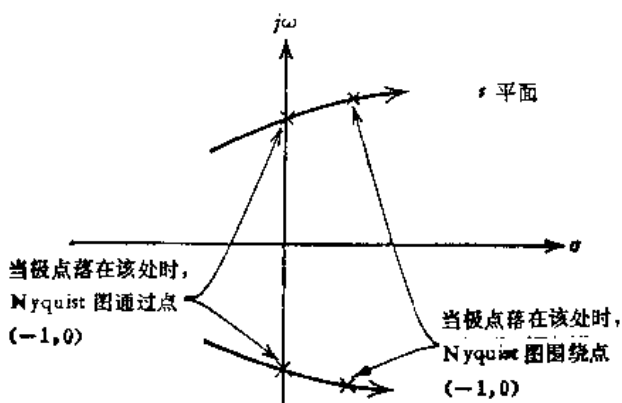


图 9.7 对应于不同 Nyquist 图的极点位置

如果

$$T_0 = a_0 f \gg 1$$

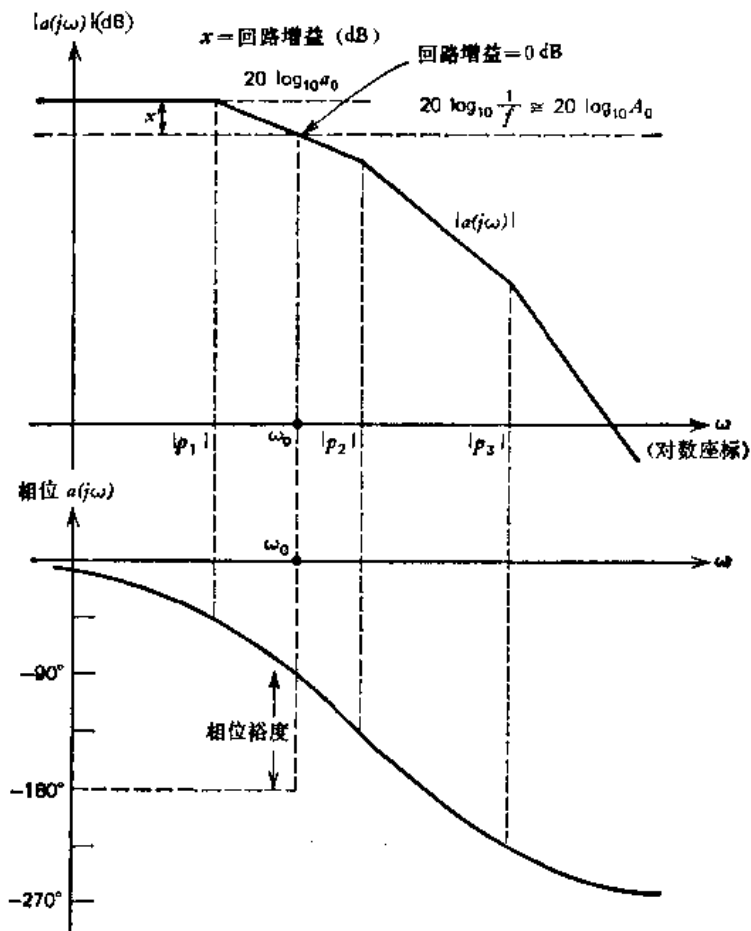


图 9.8 放大器增益及相位随频率的变化, 以便表示相位裕度

则

$$\frac{1}{f} \approx A_0 \quad (9.8)$$

所以 $20\log_{10} 1/f$ 值近似地等于以分贝 (dB) 表示的低频增益。

今讨论图 9.8 中曲线 $20\log_{10}|a(j\omega)|$ 与虚线 $20\log_{10} 1/f$ 之间的垂直距离。由于垂直坐标用分贝作为刻度,故该距离为

$$\pi = 20\log_{10}|a(j\omega)| - 20\log_{10} 1/f \quad (9.9)$$

$$\begin{aligned} &= 20\log_{10}|a(j\omega)f| \\ &= 20\log_{10}|T(j\omega)| \end{aligned} \quad (9.10)$$

因此,距离 π 以分贝 (dB) 为单位直接表示回路增益的模值 $|T(j\omega)|$ 。曲线 $20\log_{10}|a(j\omega)|$ 与虚线 $20\log_{10} 1/f$ 的交点,就是回路增益模值 $|T(j\omega)|$ 等于 0dB;即单位回路增益点,因此如果把虚线 $20\log_{10} 1/f$ 作为新的零轴线,则图 9.8 中以分贝表示的曲线 $|a(j\omega)|$ 便可当作以分贝表示的曲线 $|T(j\omega)|$ 。

9.1 节的简单例子说明,施加反馈时随频率而变的增益曲线 ($20\log_{10}|A(j\omega)|$),在与增益曲线 $20\log_{10}|a(j\omega)|$ 相交之前,与 $20\log_{10} A_0$ 曲线完全重合。在较高频率时,曲线 $20\log_{10}|A(j\omega)|$ 则简单地遵循基本放大器的 $20\log_{10}|a(j\omega)|$ 曲线而变化。这是因为在较高频率下,回路增益 $|T(j\omega)| \rightarrow 0$,而反馈已不再对放大器的增益起影响。

图 9.8 表明,在频率 ω_0 处回路增益的模值 $|T(j\omega)|$ 等于 1。同时表明,在该频率下 $T(j\omega)$ 的相位未达到 -180° ,因而利用上述改进后的 Nyquist 判据,可以认为这一反馈回路是稳定的。显然,在相位 $T(j\omega) = -180^\circ$ 的频率处, $|T(j\omega)| < 1$ 。如果把这一例子的坐标 Nyquist 图画出来,它将不包容点 $(-1, 0)$ 。

如果在相位 $T(j\omega) = -180^\circ$ 的频率下, $|T(j\omega)|$ 接近于 1,则放大器的稳定性只有较小裕度,这一点可以用两种不同的概念来加以表示。最常采用的概念是相位裕度,它可定义如下:

相位裕度 $= 180^\circ + [在 |T(j\omega)| = 1$ 的频率处的相位 $T(j\omega)]$ 。相位裕度示于图 9.8,只有它大于 0 时才具有稳定性。

对稳定性的另一种量度是增益裕度,它被定义为,在相位 $T(j\omega) = -180^\circ$ 的频率处以分贝表示的 $|T(j\omega)|$ 值,只有它小于零分贝时才具有稳定性。

现在来探讨相位裕度大小的意义。对于 9.1 节所讨论的反馈放大器,其基本放大器具有单极点响应特性,如果低频回路增益合理地大,显然相位裕度等于 90° 。这一情况示于

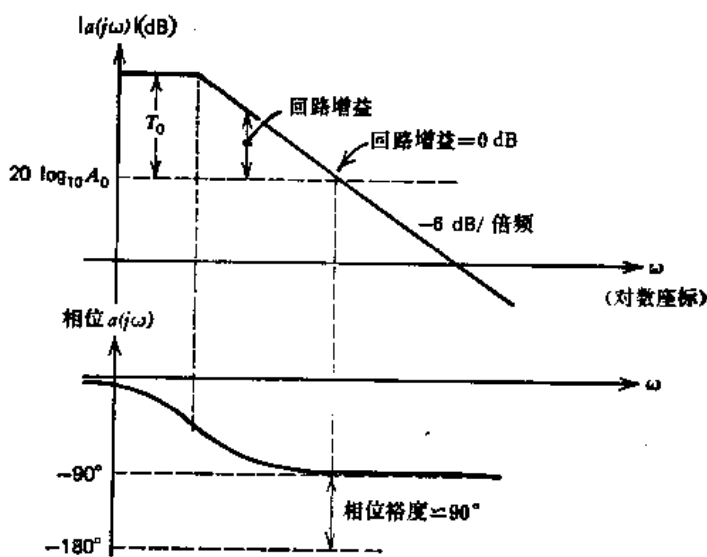


图 9.9 单极点基本放大器的增益和相位随频率而变化的曲线,用以表示低频回路增益为 T_0 时的相位裕度

图9.9,因而得到一个非常稳定的放大器。在实际中,相位裕度典型的较低容限等于 45° ,而最常用的是 60° 。

今讨论一个相位裕度为 45° 而反馈函数 f 为实数(因而为常数)的反馈放大器。因而

$$\text{相位 } T(j\omega_0) = -135^\circ \quad (9.11)$$

这里将

$$|T(j\omega_0)| = 1 \quad (9.12)$$

时的频率,定义为 ω_0 。假定 f 为实数,现在 $|T(j\omega_0)| = |a(j\omega_0)f| = 1$, 这意味着

$$|a(j\omega_0)| = \frac{1}{f} \quad (9.13)$$

总增益为

$$A(j\omega) = \frac{a(j\omega)}{1 + T(j\omega)} \quad (9.14)$$

将式(9.11)和(9.12)代入式(9.14),得

$$A(j\omega_0) = \frac{a(j\omega_0)}{1 + e^{-j135^\circ}} = \frac{a(j\omega_0)}{1 - 0.7 - 0.7j} = \frac{a(j\omega_0)}{0.3 - 0.7j}$$

因此,利用式(9.13),得

$$|A(j\omega_0)| = \frac{|a(j\omega_0)|}{0.76} = \frac{1.3}{f} \quad (9.15)$$

在 $|T(j\omega_0)| = 1$ 处的频率 ω_0 , 就是单极点基本放大器的标称的 -3dB 点,但是在这种情况下,存在着高于低频增益 $1/f$ 达 $2.4\text{dB}(1.3\times)$ 的峰值。

今讨论相位裕度为 60° 的情况。这时,在频率 ω_0 处

$$\text{相位 } T(j\omega_0) = -120^\circ \quad (9.16)$$

而且

$$|T(j\omega_0)| = 1 \quad (9.17)$$

用类似的分析,得

$$|A(j\omega_0)| = \frac{1}{f}$$

这时,在 $\omega = \omega_0$ 处不出现峰值,但是在该频率处也未曾发生增益的降低。

最后,可用类似方法计算相位裕度为 90° 时的情况。这时

$$\text{相位 } T(j\omega_0) = -90^\circ \quad (9.18)$$

而且

$$|T(j\omega_0)| = 1 \quad (9.19)$$

用类似的分析,得

$$|A(j\omega_0)| = \frac{0.7}{f} \quad (9.20)$$

正如所料,这时在频率 ω_0 处增益低于中频处 3dB 。

这些结果示于图9.10,图中表示不同相位裕度时归一的总增益随频率的变化。除了只有一个极点的相位裕度为 90° 的情况以外,假定响应主要取决于传递函数的前两个极点,这样便可画出曲线图。当相位裕度减小时,增益峰值渐次增大,直到相位裕度 $=0^\circ$ 时增益趋近于无限大并发生振荡为止。通常,在紧挨着 $|T(j\omega)| = 1$ 的频率处出现增益

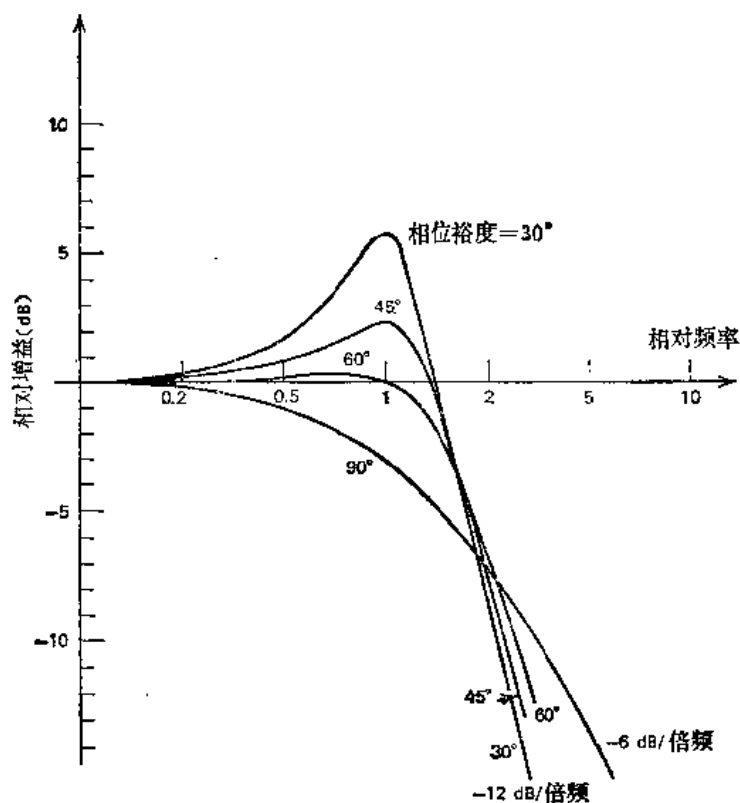


图 9.10 不同相位裕度时反馈放大器的归一总增益随归一频率的变化。
频率系归一到回路增益等于 1 时的频率

峰值,但是当相位裕度为 60° 时,在该频率处增益却低于峰值 0.2dB。需要指出,除了相位裕度为 90° 者外,当出现峰值后,各种相位裕度时的增益曲线都趋近于 -12dB/倍频 的渐近线。这是因为当传递函数存在两个极点时,开环增益按 -12dB/倍频 跌落。

9.4 补 偿

9.4.1 补偿理论

现在,再来讨论其增益和相位均示于图 9.8 的放大器。当反馈电路连接成满足图中的数据时,则如图 9.8 所示,正向增益为 A_0 而相位裕度为正值。所以,电路是稳定的。但是,如果通过加大 f (因而减小 A_0) 而使反馈量加大,则终将引起振荡。图 9.11 可用以说明这种情况,图中选 f_1 使相位裕度为零而相应的总增益为 $A \approx 1/f_1$ 。如果将反馈增大到 f_2 (因而总增益 $A_2 \approx 1/f_2$),则相位裕度成为负值,故电路便将振荡。因此,如果打算把放大器用于回路增益大于 $a_0 f_1$ 的反馈回路之中,则必须努力设法增大相位裕度。增大相位裕度的措施,通常称为补偿。必须指出,为了防止振荡,如果不采用补偿,则反馈放大器的正向增益不得小于 $A_1 \approx 1/f_1$ 。

最简单也是最常用的补偿方法,就是减小放大器的带宽(通常称之为频带压缩技术)。这就是有意地在放大器中引入一个主极点,以便当回路增益为 1 时迫使相移小于 -180° 。这种方法直截了当地牺牲了放大器的频率性能。

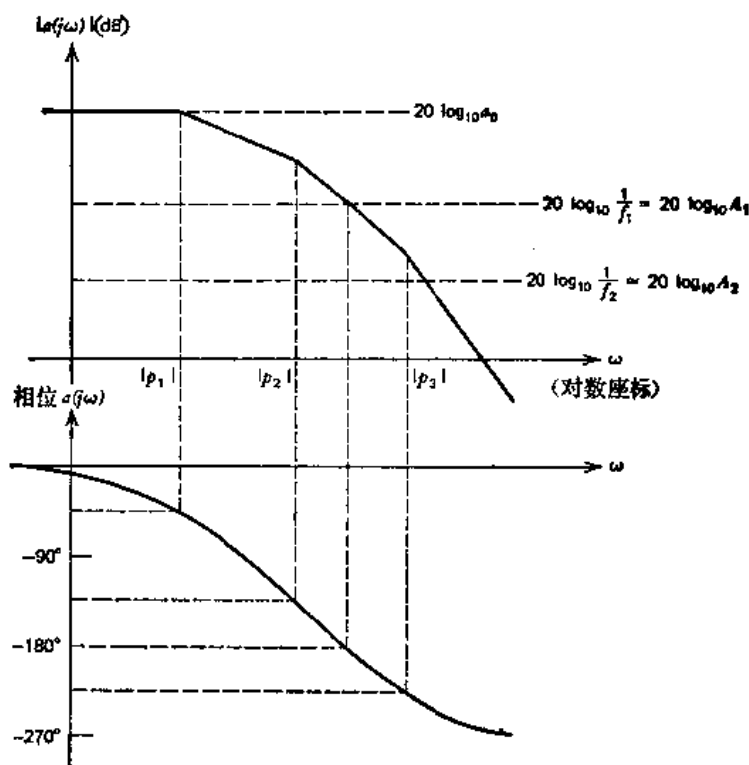


图 9.11 三极点基本放大器的增益和相位与频率的关系。反馈因子 f_1 使相位裕度为零, 反馈因子 f_2 使相位裕度为负值

对 $f = 1$ 的单位增益反馈组态进行补偿, 最为困难。在这种情况下, 回路增益曲线与基本放大器的增益曲线完全相同。今讨论这种情况, 并假定基本放大器具有图 9.11 所示的特性。为了对放大器进行补偿, 如图 9.12 所示, 在频率 $|p_D|$ 处引入一个新的主极点, 同时假定这对原放大器在频率为 $|p_1|$ 、 $|p_2|$ 和 $|p_3|$ 处的极点没有影响。实际情况往往并非如此, 但对某些电路例如 702 型运放却符合这种假定。

在放大器的增益函数中引入一个频率为 $|p_D|$ 的主极点, 可在频率达到 $|p_1|$ 前使增益按 $-6\text{dB}/\text{倍频}$ 跌落, 超过这一范围放大器的相位趋近于 -90° 。如果如图所示, 选择频率 $|p_D|$ 使得在频率 $|p_1|$ 处的增益 $|a(j\omega)|$ 为 1, 则对于所设的 $f = 1$ 的单位反馈情况, 其回路增益在频率 $|p_1|$ 处也将是 1。因而, 在这种情况下相位裕度就是 45° , 这意味着放大器是稳定的。而原来的放大器在这样的反馈接法下, 则是不稳定的。

为了实现稳定性, 在这种情况下所付出的代价是, 当撤除反馈后基本放大器的单位增益带宽仅为 $|p_1|$, 它远小于原来的带宽。此外, 当施加反馈时回路增益将在频率 $|p_D|$ 处便开始降低, 而且所有反馈的效益将随同回路增益的降低而减小。例如, 第八章中曾指出, 在一个放大器的输入端或输出端进行并联反馈, 将使基本的端子阻抗减小到 $1/[1 + T(j\omega)]$ 。因为 $T(j\omega)$ 是与频率有关的, 所以并联反馈放大器其端子阻抗将随着 $|T(j\omega)|$ 的开始减小而开始增大。因此, 高频端子阻抗将呈现为电感性的, 正如第七章中已计算过的射极跟随器的 z_o 。那样(参看习题 9.8)。

例题 如对 702 型运放进行单位增益补偿使其相位裕度为 45° , 试求所需要的主极点频率。原电路的低频增益为 $a_0 = 3600$ 而且其极点频率为 $-(p_1/2\pi) = 1\text{MHz}$, $-(p_2/2\pi) = 4\text{MHz}$ 及 $-(p_3/2\pi)$

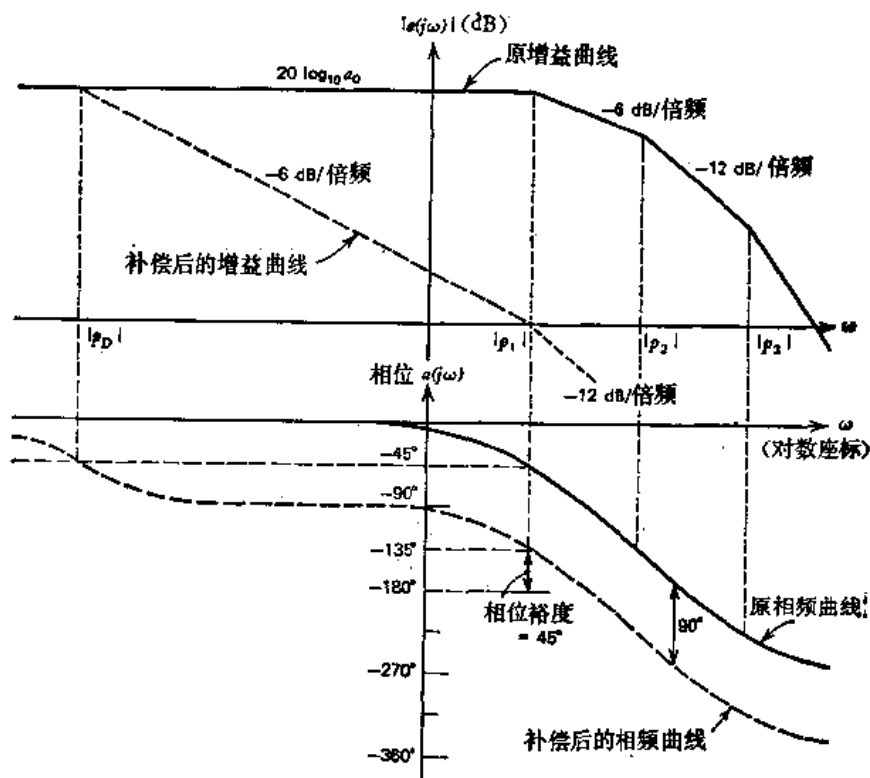


图 9.12 三极点基本放大器的增益和相位与频率的关系。通过引入一个模值为 $|p_D|$ 的负实数极点,可以对单位增益的反馈组态 ($f=1$) 实现补偿

$= 40\text{MHz}$ 。

解 在这一例子中,第二个极点 p_2 相当靠近极点 p_1 ,它将使放大器在 -3dB 频率处产生很大的相移。解决这一问题的措施是,先用上述推导的近似结果对所需主极点频率作出初步估算,然后通过试验调整频率得出所需要的结果。

图 9.12 的结果说明必须引入模值为 $|p_D|$ 的主极点,才能使增益按 -6dB/倍频 这样的频率函数,从 $a_0 = 3600$ 减小到当 $|p_1/2\pi| = 1\text{MHz}$ 时等于 1。因为 -6dB/倍频 表示成正比降低,故得

$$\left| \frac{p_D}{2\pi} \right| = \frac{1}{a_0} \left| \frac{p_1}{2\pi} \right| = \frac{10^4}{3600} \text{Hz} = 278\text{Hz}$$

这就得出传递函数为

$$a(j\omega) = \frac{3600}{\left(1 + \frac{j\omega}{|p_D|}\right) \left(1 + \frac{j\omega}{|p_1|}\right) \left(1 + \frac{j\omega}{|p_2|}\right) \left(1 + \frac{j\omega}{|p_3|}\right)} \quad (9.21)$$

式中极点频率的单位为 rad/s 。由方程 (9.21) 可得单位增益的频率为 780kHz 。这一数值略比设计值 1MHz 为低,因为在转折频率 $|p_1|$ 处,实际增益曲线比渐近线低 3dB 。根据式 (9.21),求得在 780kHz 处的相移为 -139° 而不是所希望的 -135° ,其中包括了极点 p_1 所贡献的 -11° 。尽管这一结果对大多数用途来说是足够精确的,但是通过试验方法减小 $|p_D|$ 直至达到式 (9.21) 所给出的单位增益频率下的相移为 -135° ,就可以精确地实现 45° 的相位裕度。在 $|p_D/2\pi| = 260\text{Hz}$ 时可以做到这一点,这时单位增益的频率为 730kHz 。

现在,讨论其特性如图 9.12 所示的(主极点位于频率 $|p_D|$ 处)放大器,当被置于 $f < 1$ (即总增益 $A_0 > 1$) 的反馈回路中时的性能。这一性能示于图 9.13。现在,在频率 ω_x 处回路增益跌落到 1,而电路的相位裕度则接近于 90° 。反馈电路的 -3dB 的带宽为 ω_x 。这时,电路的补偿超过需要,实际上带宽正在变坏。因此,尽管这对单位增益放大器来说,

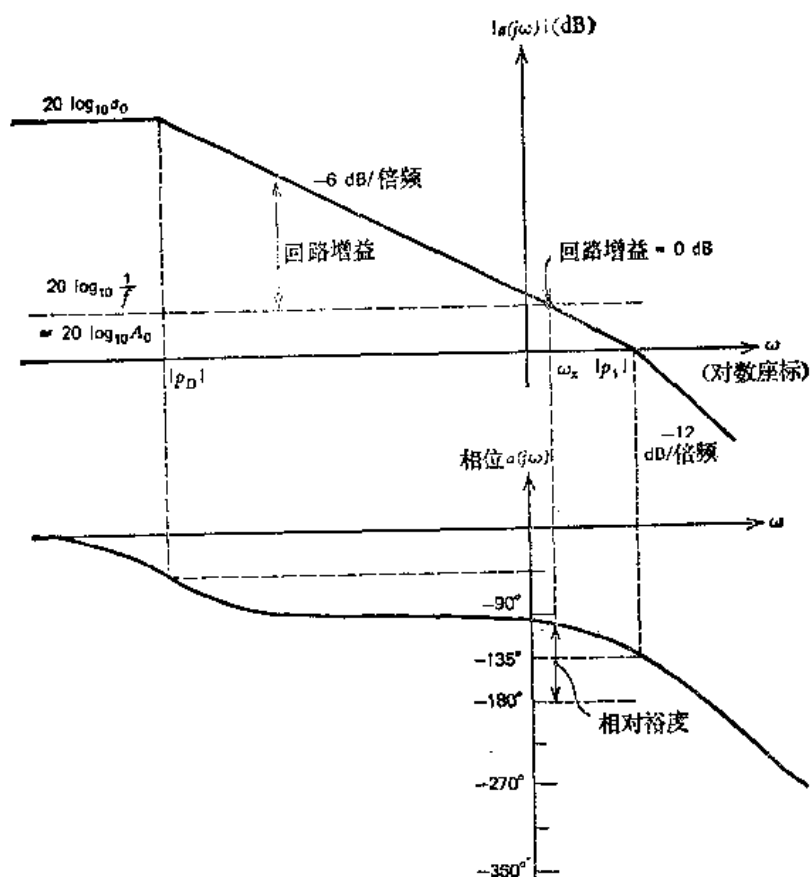


图 9.13 用于 $f = 1$ 而相位裕度为 45° 的反馈回路中并经补偿的放大器,其增益和相移随频率的变化。图中的相位裕度相当于在 $f < 1$ 的反馈回路中工作时的情况

是一种方便的补偿方法,并因而可以不加改变地用于其他用途(如在许多运放中所用的),但这种方法对带宽十分不利。对于需要最大带宽的用途,所设计的固定增益的放大器,通常使其补偿到所需要的增益值时具有合乎规定的相位裕度(典型值为 45° — 60°)。可是,运放是通用的电路,它应当能够与 f 值位于 0 — 1 范围内的不同反馈网络一起工作。如果这类电路由使用者来施加补偿,使其适合于所需的增益值,就可以实现最佳带宽,它可以在高增益值下,获得大得多的带宽,如图 9.14 所示。图中表示具有图 9.11 特性的放大器,在正向增益为 A_0 的反馈电路中工作时的补偿方法在频率 $|p'_D|$ 处增加一个主极点以获得 45° 的相位裕度。显然, $|p'_D| \gg |p_D|$, 而反馈放大器的 -3dB 带宽名义上等于 $|p_1|$, 在该频率处回路增益等于 0dB (不考虑峰值)。如果已经应用了单位增益补偿,则图 9.13 的 -3dB 频率将只等于 $\omega_x = |p_1|/A_0$ 。显然,由于 A_0 可以很大,所以带宽可以得到重大的改善。

在上述所讨论的各种补偿方案中,假定对放大器加进一个主极点,并假定原放大器中的各个极点不会因此而受影响。为了获得满意的电路带宽,补偿放大器的有效得多的方法就是,在电路上加进电容使原放大器主极点频率 $|p_1|$ 得到减小,以达到补偿的作用。这就要求引出放大器的内部节点,并了解在电路的哪些节点处加上电容可减小频率 $|p_1|$ 。

今讨论用这种方法对具有图 9.11 特性的放大器按单位增益工作进行补偿的效应。再次假定高频极点 p_2 和 p_3 不受这样做法的影响。实际上,随着补偿方法的不同,通常由于补偿而使这些极点往更高频率或更低频率处移动。这一点将在后面说明。

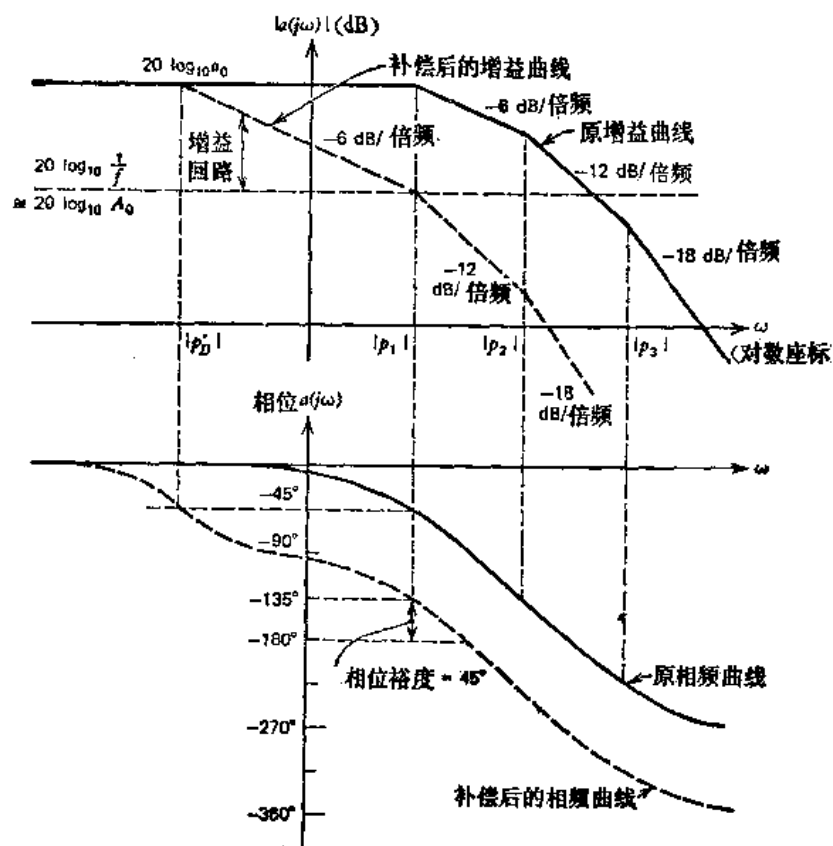


图 9.14 用于 $f < 1$ 而相位裕度为 45° 的反馈回路中并经补偿的放大器, 其增益和相位随频率的变化, 通过给放大器附加一个新的极点 p_D' 而实现补偿

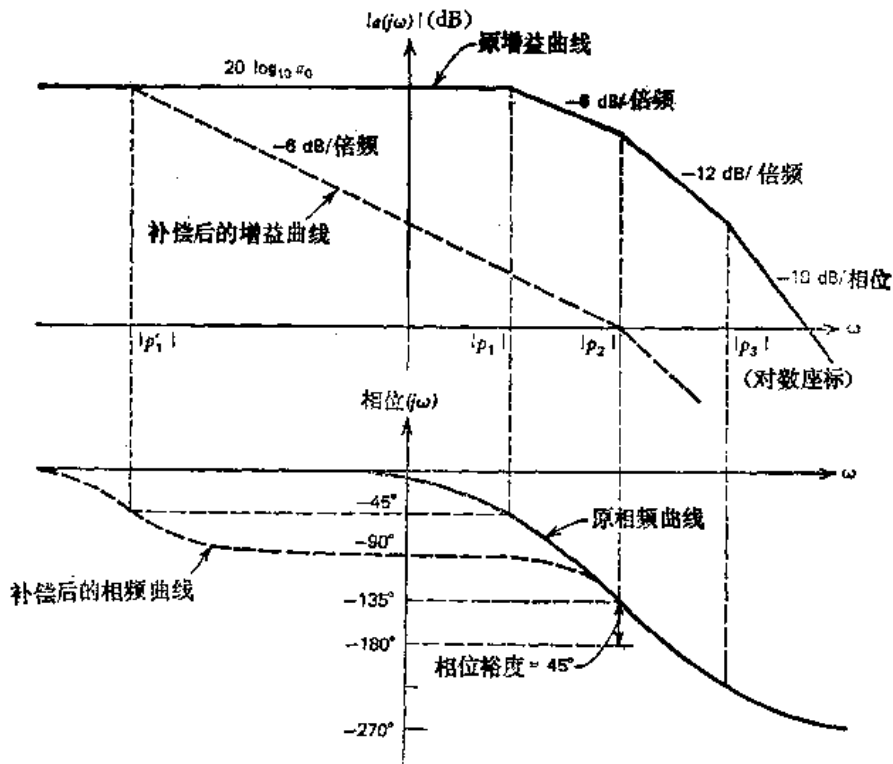


图 9.15 用于 $f = 1$ 而相位裕度为 45° 的反馈回路中并得到补偿的放大器, 其增益和相位随频率的变化, 通过减小原放大器主极点的频率 $|p_1|$ 而实现补偿

通过减小 $|p_1|$ 而使放大器得到补偿的情况,示于图 9.15。在单位增益反馈组态中,为使相位裕度为 45° ,主极点模值 $|p_1|$ 必将使增益在频率 $|p_2|$ (第二极点模值)处跌落到 1。因此,在单位增益组态中标称的带宽就是 $|p_2|$,而在这一频率处回路增益等于 1。它可以同图 9.12 所示的带宽 $|p_1|$ 进行比较,后者系通过在放大器上加入模值为 $|p_D|$ 的另一极点而实现补偿的。在实际放大器中,频率 $|p_2|$ 通常为频率 $|p_1|$ 的 5 倍或 10 倍,因而使频带带宽得到重大的改善。

本节分析的结果说明了,反馈电路中的基本放大器何以经常设计成尽可能少的级数。每一个增益级将不可避免地使传递函数增加更多的极点,因而使补偿问题更加困难,特别在如果需要宽的带宽时。

9.4.2 补 偿 方 法

为了用上述的使频带变窄的普通方法来补偿一个电路,必须加设一个电容以便在所需频率处贡献一个主极点。图 9.16 示出了实现这一点的一种方法,它就是 MC1530 型运放前两级所采用的方法。在输入级的两个集电极之间并接一个大电容 C 。图中未示出频带较宽的输出级。图 9.16 的差模半电路示于图 9.17,但是必须指出,在半电路中补偿电容值应予加倍。这种类型的电路的主极点,主要由 Q_4 的输入电容以及与 Q_4 有关的 Miller 电容所贡献(如果 R_5 不大时)。因此,所示的补偿方法将减小原放大器的主极点频率,因而才能实现所要求的补偿功能。然而,几乎可以肯定,当加设电容 C 后,放大器所有

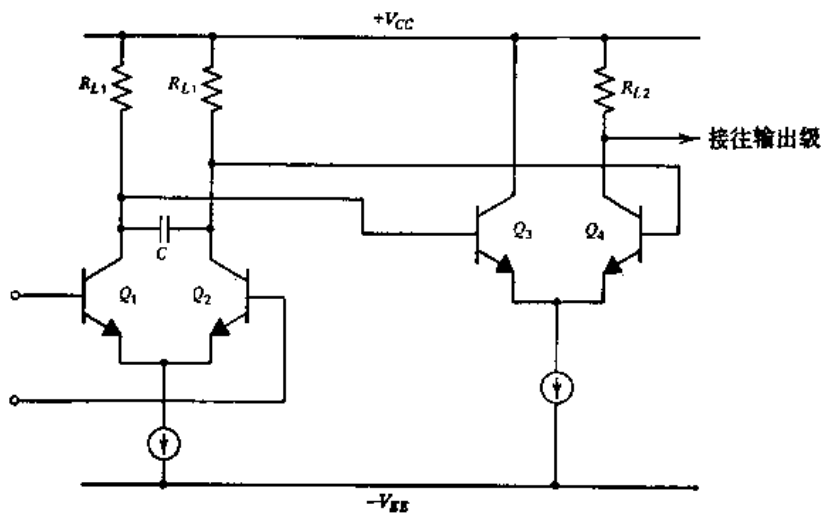


图 9.16 引入一个大电容 C 来补偿放大器

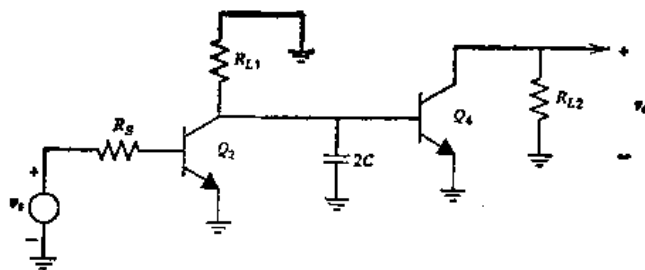


图 9.17 图 9.16 的差模半电路

较高频率的极点也将因之而变化。实际上,实现补偿设计的最佳方法是,利用计算机模拟或测量方法来确定原来的极点位置。先假设较高频率极点的频率不变,而对 C 的数值作出初次估算,然后将这一 C 值代入进行新的计算机模拟或测量,来验证这个假设。再以新的数据为根据来进行另一次的 C 值估算,重复几次以后,这一过程通常是收敛的。

利用零值时间常数分析法,可以估算图 9.17 的主极点模值。然而,如果所需的 C 值非常大,则这个电容将起主要作用,所以可以只考虑 C 而置电路中其他电容于不顾,就能很好地估算出主极点。这时,主极点的模值为

$$|p_D| = \frac{1}{2CR} \quad (9.22)$$

式中

$$R = R_{L1} \| R_{H1} \quad (9.23)$$

而且

$$R_{H1} = r_{b1} + r_{\pi1} \quad (9.24)$$

上述补偿方法的一个缺点,就是所需的 C 值非常大(其典型值 $>1000\text{pF}$),因而无法在单硅片上实现。

许多现代的运放可在单硅片上实现单位增益补偿,而不需要使用者采取进一步的补偿措施(但如前所述,当使用大于 1 的闭环增益时,这种方法将使带宽受到损失)。为了使集成运放实现内部补偿,要求使用小于 50pF 左右的电容。对于 741 型运放,利用图 9.18 所示的电容的 Miller 扩增效应就可以实现这一点。图中, 30pF 的补偿电容被接在 Darlington 对 $Q_{16}-Q_{17}$ 的输出集电极与输入基极之间,如第七章中介绍的,利用零值时间常数分析法,可求出它将产生一个频率为 4.9Hz 的极点。741 型运放补偿后的增益与相位曲线,示于图 9.19。这些曲线是采用 SLIC 程序和典型的 741 器件数据而得出的。曲线的数据表明,单位增益频率为 1.25MHz 、相位裕度为 80° 而低频增益为 108dB 。必须指出,由于不同的集成电路工艺给出不同的器件参数,市售的各种 741 电路的性能将稍有差异。

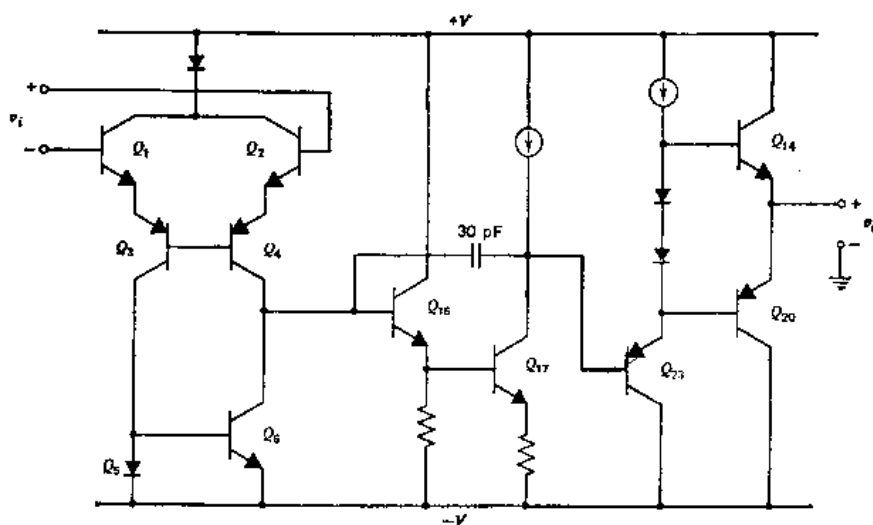


图 9.18 741 型运放的简化电路,用以表示利用一个环接在 Darlington 对 $Q_{16}-Q_{17}$ 上的 30pF 电容,通过 Miller 效应来实现补偿

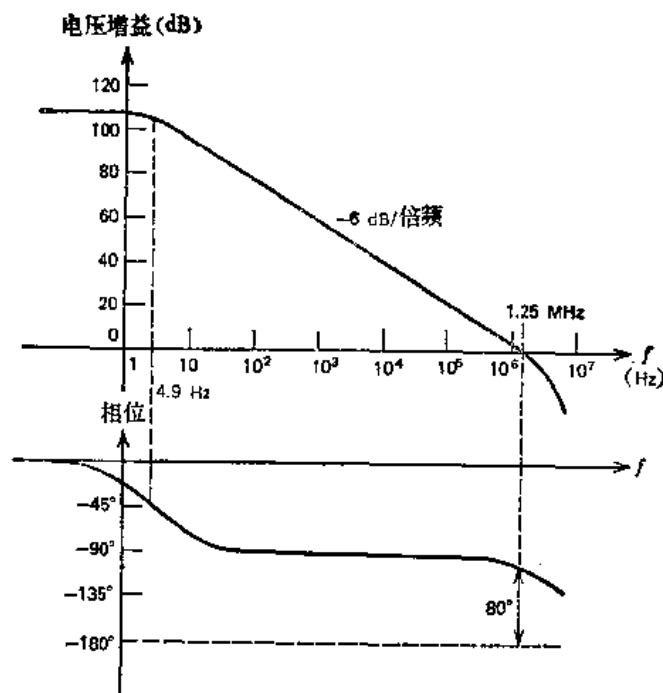


图 9.19 741 型运放的增益与相位随频率而变化的特性

由于允许采用可以在单硅片上集成的小电容器,使这种补偿方法具有另一个重要优点,这一优点是因为极点分离现象^[4]而造成的。为了说明极点分离现象,在图 9.20 中绘出了(不按比例)补偿前后用 SLIC 程序算出的 741 型运放的各个重要极点和零点。在补偿之前,电路具有模值为 18.9kHz 与 328kHz 的两个重要的低频极点。第七章中的计算表明,模值为 18.9kHz 的主极点,主要由于 Q_{16} 基极分路电容所造成。应用计算机将电路各部分中被略去的电荷储存考虑在内,计算的结果表明,模值为 328kHz 的极点也是由晶体管 Q_{16} 与 Q_{17} 所贡献的。其余的极点和零点,则由包括输入及输出级在内的电路各个部分所贡献。

经过补偿后,电路的极点和零点发生显著的变化,如图 9.20b 所示。这时,放大器将具有模值为 5kHz 的正是所要求的主极点,同时由于原有的模值为 328kHz 的第二主极点已被有效地消除,故还获得另一个好处。现在,第二以及较高阶的主极点,将在 10—15MHz 的频域内形成包括复极点在内的极点群。因为放大器的开环增益,在低于第二主极点的频率下,必须跌落到 1 (以保证足够的相位裕度),因此消除模值为 328kHz 的主极点,就非常有利于扩展电路的实际带宽。如果这个极点未被消除,则必须调整补偿电容器,以便使 741 的开环增益在低于 328kHz 的频率下跌落到 1。

上述的 741 运放两个低频极点的分离,因为含有 Darlington 对中其他的较高频率极点和零点,所以是一个比较复杂的过程。然而,如果假定用一个单管取代 Darlington 对,就能够对这一复杂过程给以说明。下面将说明在这样假定的条件下,所出现的类似的极点分离过程。

如果图 9.18 中的 Darlington 对 Q_{16} — Q_{17} 用单管取代,则该级的传递函数可按图 9.21 所示的近似等效电路进行计算。该级由有源负载的输出电流 i_s 来驱动,电阻 R_1 和 R_2 分别表示并联于输入端及输出端的总的分路电阻,它包含晶体管的输入电阻及输出电阻在

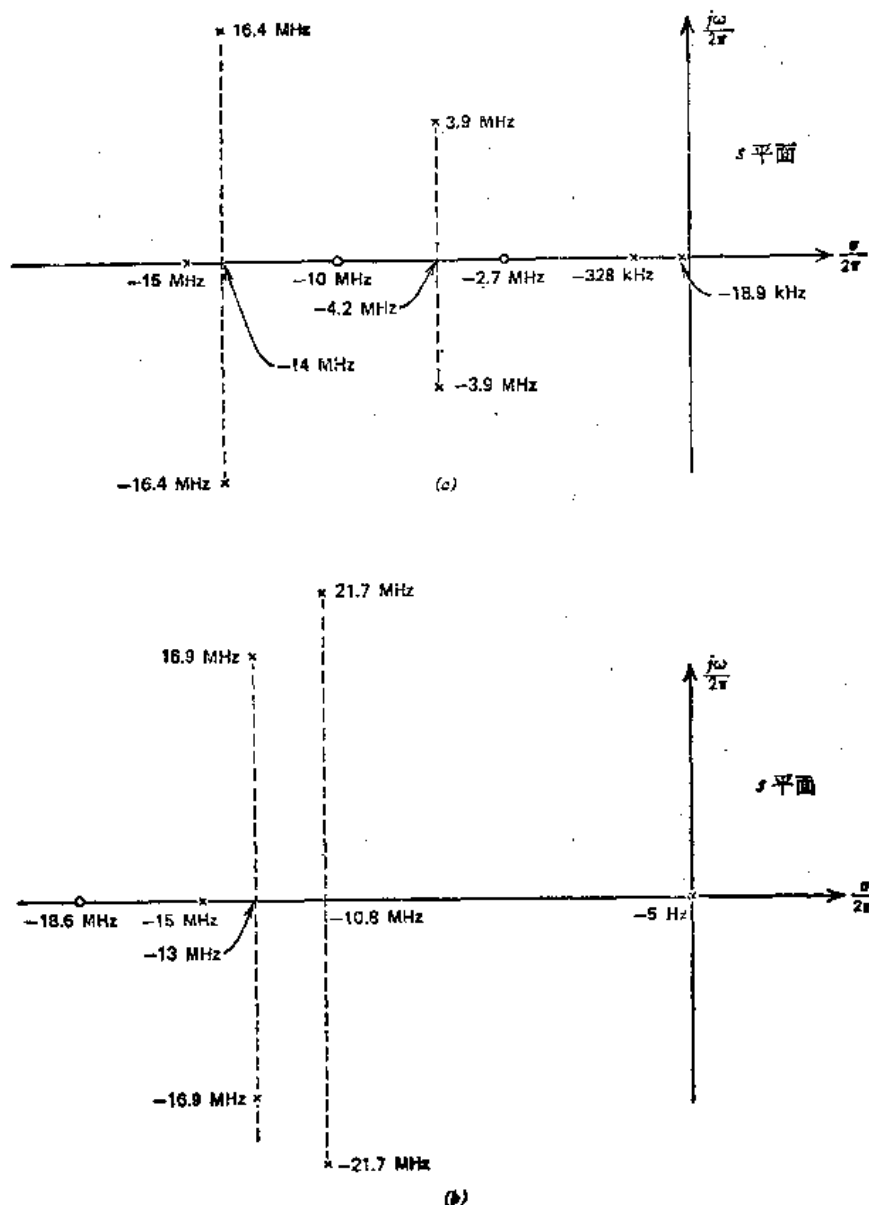


图 9.20 用计算机算出的 741 型运放的极点与零点。
(a) 补偿前; (b) 补偿后(不按比例)

内,而 C_1 和 C_2 则分别表示输入端与输出端处的总的并联电容。电容 C 表示晶体管的集-基电容加上补偿电容。

对于图 9.21 的电路

$$i_s = \frac{v_1}{R_1} + v_1 C_1 s + (v_1 - v_o) C s \quad (9.25)$$

$$g_m v_1 + \frac{v_o}{R_2} + v_o C s + (v_o - v_1) C s = 0 \quad (9.26)$$

根据式(9.25)和(9.26),得

$$\frac{v_o}{i_s} = - \frac{(g_m - C s) R_2 R_1}{1 + s[(C_2 + C) R_2 + (C_1 + C) R_1 + g_m R_2 R_1 C] + s^2 R_2 R_1 (C_2 C_1 + C C_2 + C C_1)} \quad (9.27)$$

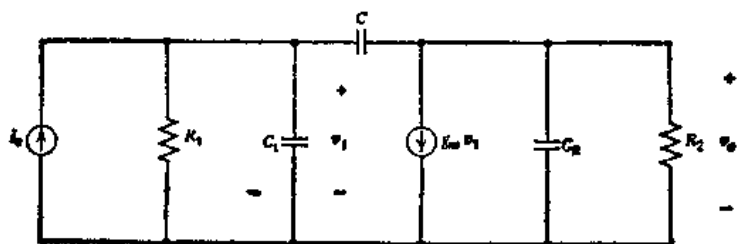


图 9.21 单晶体管级的小信号等效电路。反馈电容 C 包括补偿电容在内

该电路具有双极点的传递函数。如果 p_1 和 p_2 是电路的极点,则式(9.27)的分母可写成

$$D(s) = \left(1 - \frac{s}{p_1}\right) \left(1 - \frac{s}{p_2}\right) \quad (9.28)$$

$$= 1 - s \left(\frac{1}{p_1} + \frac{1}{p_2} \right) + \frac{s^2}{p_1 p_2} \quad (9.29)$$

因此,如果两个极点相隔很远(实际情况常常如此),则

$$D(s) \approx 1 - \frac{s}{p_1} + \frac{s^2}{p_1 p_2} \quad (9.30)$$

需要指出,其中假定 p_1 是主极点。

如果式(9.27)与(9.30)的系数相等,则

$$p_1 = - \frac{1}{(C_2 + C)R_2 + (C_1 + C)R_1 + g_m R_2 R_1 C} \quad (9.31)$$

如果 C 很大,则 C 所引起的 Miller 效应将起主要作用,故上式可近似地表示成

$$p_1 \approx - \frac{1}{g_m R_2 R_1 C} \quad (9.32)$$

式(9.31)的结果与利用零值时间常数分析法所获得的主极点相同。

现在,令式(9.27)和(9.30)中的 s^2 系数相等,并利用式(9.32),则可估算出非主极点 p_2 为

$$p_2 \approx - \frac{g_m C}{C_2 C_1 + C(C_2 + C_1)} \quad (9.33)$$

式(9.32)说明,主极点的模值 $|p_1|$ 将随着 C 的增大而减小,而式(9.33)说明, $|p_2|$ 将随着 C 的增大而增大。因此,增大 C 可促使两个极点分离。当 C 的数值远大于 C_1 和 C_2 时, $|p_2|$ 值趋近于 $g_m / (C_1 + C_2)$, 对于典型的参数值,这通常是一个比较高的频率(成十兆赫)。

值得指出,当 $C = 0$ 时,图 9.21 电路的极点落在

$$p_1 = - \frac{1}{R_1 C_1} \quad (9.34)$$

$$p_2 = - \frac{1}{R_2 C_2} \quad (9.35)$$

因此,当 C 从零开始增大时,图 9.21 电路的两个极点变化轨迹示于图 9.22。

上述计算说明了,对一个单管级加设一个大的 Miller 电容后,如何使非主极点移动到高得多的频率上去,因而放大器得到补偿的机理。在 741 中存在着与此相类似的过程,所以才能在补偿之后消除模值为 328kHz 的极点,如图 9.20 所示。对于 741 型运放,讨论

一下在图 9.18 中 Q_{16} 的基极简单地对地加接分路电容而进行补偿时所能达到的性能, 是有意义的。为了利用相同的器件参数而达到相同的相位裕度 80° , 根据计算机模拟求出, 需要 $0.3\mu\text{F}$ 的补偿电容, 它给出 0.27Hz 的主极点以及只有 63kHz 的单位增益频率, 第二个主极点频率为 294kHz 。可见, 第二个主极点频率只作非常小的移动, 所引起的变化只是极点模值的减小。因此, 采用这种补偿方法时, 电路所能达到的带宽, 只有采用 Miller 效应补偿时所能获得的 $1/20$ 。另一个明显的缺点, 就是 $0.3\mu\text{F}$ 的电容无法在硅片上集成。

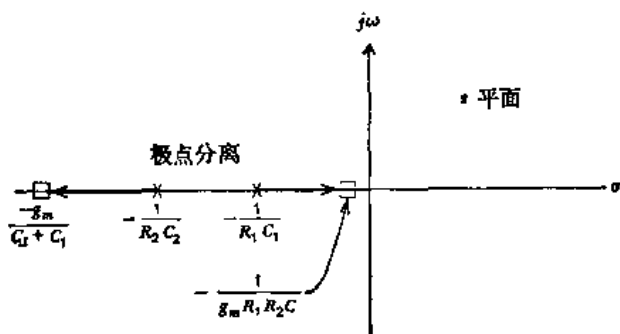


图 9.22 当 C 从零增大时图 9.21 电路的两个极点的轨迹

利用第七章中得到的数据, 可以求出在这种情况下下的主极点。这些数据说明, 从 Q_{16} 基极对地的总的分路电阻为 $1.95\text{M}\Omega$, 这个电阻和 $0.3\mu\text{F}$ 电容一起将使极点频率为

$$\frac{1}{2\pi RC} = \frac{1}{2\pi \times 1.95 \times 10^6 \times 0.3 \times 10^{-6}} = 0.27\text{Hz}$$

这同计算机的结果精确相符。

在图 9.21 的电路中, 可以看出上述不同补偿方法的效果。如令该电路中 C_1 很大以造成一个主极点, 则可从式(9.31)中算出, $p_1 \approx -1/R_1 C_1$ 。令式(9.27)和(9.30)中 s^2 的系数相等, 并利用上述的 p_1 值, 便可估算出非主极点。这时, 给出 $p_2 \approx -1/R_2(C_2 + C)$ 。这一 p_2 值与式(9.35)所得出的近似相等, 而后者系针对 $C = 0$ 时因而也就是出现极点分离前的情况的。可见, 令 C_1 很大而使图 9.21 电路中产生一个主极点将同时产生量值为 $|p_2|$ 的第二个极点, 它要比借助于增大 C 而产生主极点时所获得的第二个极点小得多。相同的普遍趋势, 也在 741 中存在, 只不过更为复杂一些。

本节导出的结果, 对于进一步阐明 7.3.3 节所讨论的问题, 很有用处。该节曾经指出, 在共射串级中所存在的集-基电容 C_μ , 有出现极点分离并造成一个主极点的趋势。如果将图 9.21 的等效电路, 用以表示共射级串级中重复的环节 (C_2 是后随级的输入电容并略去 r_b), 而且用电容 C 表示 C_μ , 则通过本级的计算表明, 存在 C_μ 事实上有产生主极点的趋势, 因为这时会出现极点的分离。因此, 对这类电路可以用零值时间常数法很好地估算出 $\omega_{-3\text{dB}}$ 。

9.5 根迹法^[5,6]

迄今为止, 本章所讨论的问题, 主要系关于反馈放大器稳定性以及利用频域方法进行补偿的计算。这种方法由于无须在设计上付出过多劳动, 即可使反馈放大器得到补偿, 因而获得广泛的应用。根迹法则包括对放大器实际极点和零点的计算, 以及当低频回路增益模值 T_0 变化时, 零、极点在 s 平面上移动的计算。因此, 这种方法要比频域法给出更多的有关放大器性能的数据, 但是也要付出更多的计算方面的劳动。在实际中, 某些问题用这两种方法都一样地能很好予以解决, 而另一些问题则用其中的一种方法解决更为简便。

所以电路设计者应当掌握应用两种方法的技能。下面将通过一个简单的例子来介绍根迹法。

9.5.1 三极点传递函数的根迹

今讨论其传递函数具有三个相同极点的放大器。该传递函数可写成

$$a(s) = \frac{a_0}{\left(1 - \frac{s}{p_1}\right)^3} \quad (9.36)$$

式中 a_0 为低频增益而 $|p_1|$ 为极点频率。今设这个放大器被置于图 9.1 所示的一个负反馈回路之中, 它的反馈网络具有等于常数的传递函数 f 。如果假定反馈负载效应很小, 则有反馈时的总增益为

$$A(s) = \frac{a(s)}{1 + a(s)f} \quad (9.37)$$

将式(9.36)代入式(9.37), 得

$$A(s) = \frac{\frac{a_0}{\left(1 - \frac{s}{p_1}\right)^3}}{1 + \frac{a_0 f}{\left(1 - \frac{s}{p_1}\right)^3}} = \frac{a_0}{\left(1 - \frac{s}{p_1}\right)^3 + T_0} \quad (9.38)$$

式中 $T_0 = a_0 f$ 为低频回路增益。

$A(s)$ 的极点就是下式的根:

$$\left(1 - \frac{s}{p_1}\right)^3 + T_0 = 0 \quad (9.39)$$

移项得

$$\left(1 - \frac{s}{p_1}\right)^3 = -T_0$$

由此

$$1 - \frac{s}{p_1} = \sqrt[3]{-T_0} = -\sqrt[3]{T_0} \text{ 或 } \sqrt[3]{T_0} e^{j60^\circ} \text{ 或 } \sqrt[3]{T_0} e^{-j60^\circ}$$

因此, 式(9.39)的三个根为

$$\begin{aligned} s_1 &= p_1 (1 + \sqrt[3]{T_0}) \\ s_2 &= p_1 (1 - \sqrt[3]{T_0} e^{j60^\circ}) \\ s_3 &= p_1 (1 - \sqrt[3]{T_0} e^{-j60^\circ}) \end{aligned} \quad (9.40)$$

这三个根就是 $A(s)$ 的极点, 因而式(9.39)可写成

$$A(s) = \frac{a_0}{1 + T_0} \frac{1}{\left(1 - \frac{s}{s_1}\right) \left(1 - \frac{s}{s_2}\right) \left(1 - \frac{s}{s_3}\right)} \quad (9.41)$$

式(9.40)可以用于计算低频回路增益 T_0 为任意值时的 $A(s)$ 的极点。当 $T_0 = 0$ 时, 正

如所料,三个极点均落在 p_1 。当 T_0 为有限值时,有一个极点将沿着负实轴向外推移,而另两个极点将与实轴各成 60° 角并朝着右半平面推移。图 9.23 示出了三个根的轨迹(或称为根迹),在这一根迹上的每一点,均与相应的 T_0 值相对应。在根迹上有重要意义的一点,就是两个复极点跨进右半平面时所对应的 T_0 值,它就是产生振荡的回路增益值。根据式(9.40)中的 s_2 表示式,这时 $\text{Re}(s_2) = 0$, 由此可得

$$1 - \text{Re}(\sqrt[3]{T_0} e^{j60^\circ}) = 0$$

即

$$\sqrt[3]{T_0} \cos 60^\circ = 1$$

因此

$$T_0 = 8$$

可见,任何具有三个相同极点的放大器,在低频回路增益 $T_0 > 8$ 时将出现自激振荡。这是一个十分严格的条件,它突出地说明,当需要较大 T_0 值时进行补偿的必要性。需要指出,根迹法不仅给出产生自激的 T_0 值,还可算出 $T_0 < 8$ 时放大器的各个极点,因而也就可以计算放大器的正弦响应和暂态响应。

可以由图 9.23,通过计算距离求出振荡频率:

$$\omega_0 = |p_1| \tan 60^\circ = 1.732 |p_1| \quad (9.42)$$

因此,当极点刚好进入右半面时,它的虚部量值便等于 $1.732 |p_1|$,而这就是增长着的正弦响应的频率。这就是说,如果复极点落在 $(\sigma \pm j\omega_0)$ 处,而 σ 又是很小的正值,则电路的暂态响应将包含一 $Ke^{at} \sin \omega_0 t$ 项,这一项就是表示一个不断增长的正弦波(K 为初始条件)。

利用频域方法以及 Nyquist 判据,来计算这种情况下造成不稳定的 T_0 值,是有用处的。根据式(9.36),回路增益为

$$T(j\omega) = \frac{a_0 f}{\left(1 + \frac{j\omega}{|p_1|}\right)^3} = \frac{T_0}{\left(1 + j \frac{\omega}{|p_1|}\right)^3} \quad (9.43)$$

$T(j\omega)$ 的模值和相位作为 ω 的函数,示于图 9.24。当 $T(j\omega)$ 的相移为 -180° 时对应的频率 ω_{180} , 可根据式(9.43)求得

$$180 = 3 \arctan \frac{\omega_{180}}{|p_1|}$$

由之可得

$$\omega_{180} = 1.732 |p_1| \quad (9.44)$$

将式(9.42)同式(9.44)进行比较,可得

$$\omega_{180} = \omega_0 \quad (9.45)$$

根据式(9.43)及式(9.44),可求出在 ω_{180} 处的回路增益模值为

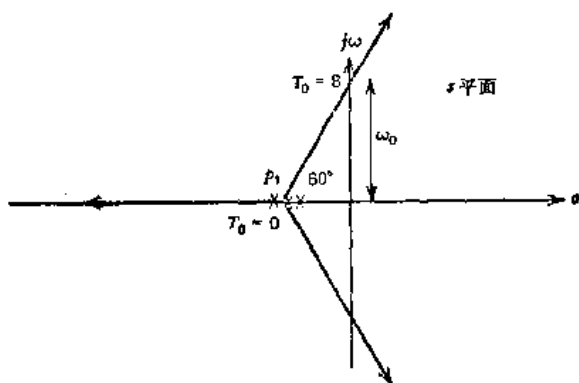


图 9.23 当 $T(s)$ 中有三个相同的极点时, 反馈放大器的根迹

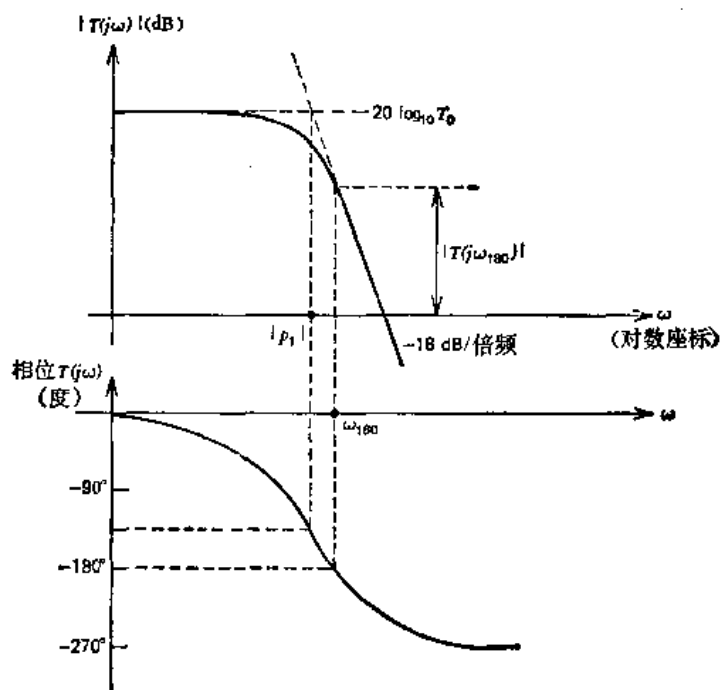


图 9.24 在 $T(s)$ 中有三个相同极点时, 反馈放大器的 $T(j\omega)$ 的模值和相移

$$|T(j\omega_{180})| = \frac{T_0}{|1 + j\frac{\omega_{180}}{p_1}|^3} = \frac{T_0}{8} \quad (9.46)$$

针对稳定性的 Nyquist 判据指出, 要求 $|T(j\omega_{180})| < 1$. 这就要求 $T_0 < 8$, 即与利用根迹法所得的结果相同。

9.5.2 根迹法作图的规则

在上述的简单例子中, 能够计算出精确的表示式, 使放大器的极点表示为 T_0 的函数, 因而也就可以准确地作出根迹图。可是, 在大多数实际情况中, 由于需要对三阶或更高阶多项式求解, 所以这样做是十分困难的。因此, 总结出一些规则, 以便无需精确求出极点位置就可作出根迹图, 这样就可以无需进行冗长的计算而获得许多有用的结果。

一般说来, 基本放大器的传递函数及反馈函数, 可用 s 的多项式比值来表示:

$$a(s) = a_0 \frac{1 + a_1 s + a_2 s^2 + \dots}{1 + b_1 s + b_2 s^2 + \dots} \quad (9.47)$$

它可写成

$$a(s) = a_0 \frac{N_a(s)}{D_a(s)} \quad (9.48)$$

同时设

$$f(s) = f_0 \frac{1 + c_1 s + c_2 s^2 + \dots}{1 + d_1 s + d_2 s^2 + \dots} \quad (9.49)$$

它可写成

$$f(s) = f_0 \frac{N_f(s)}{D_f(s)} \quad (9.50)$$

假设反馈网络对基本放大器所产生的负载效应已包括在式(9.47)之中。还假设,可以改变低频回路增益 a_0f_0 而不引起 $a(s)$ 或 $f(s)$ 频率响应的变化。

当施加反馈后的总增益为

$$A(s) = \frac{a(s)}{1 + a(s)f(s)} \quad (9.51)$$

将式(9.48)及(9.50)代入式(9.51),得

$$A(s) = \frac{a_0 N_a(s) N_f(s)}{D_f(s) D_a(s) + T_0 N_a(s) N_f(s)} \quad (9.52)$$

式中

$$T_0 = a_0 f_0 \quad (9.53)$$

为低频回路增益。

式(9.52)说明, $A(s)$ 的零点就是 $a(s)$ 的零点和 $f(s)$ 的极点。根据式(9.52)可以看出, $A(s)$ 的极点就是下式的根

$$D_f(s) D_a(s) + T_0 N_a(s) N_f(s) = 0 \quad (9.54)$$

现在,就来讨论两种极端的情况:

(a) 假设没有反馈,即 $T_0 = 0$ 。因而,根据式(9.54)可知, $A(s)$ 的极点就是 $a(s)$ 及 $f(s)$ 的极点。然而, $f(s)$ 的极点也就是 $A(s)$ 的零点,二者相消的结果,将使 $A(s)$ 的极点由 $a(s)$ 的极点所组成。在这种情况下, $A(s)$ 的零点就是 $a(s)$ 的零点。

(b) 令 $T_0 \rightarrow \infty$ 。因而式(9.54)成为

$$N_a(s) N_f(s) = 0 \quad (9.55)$$

该式说明,这时 $A(s)$ 的极点就是 $a(s)$ 的零点和 $f(s)$ 的零点。然而, $a(s)$ 的零点也就是 $A(s)$ 的零点,二者相消的结果,将使 $A(s)$ 的极点由 $f(s)$ 的零点所组成。在这种情况下, $A(s)$ 的零点就是 $f(s)$ 的极点。

规则1 根迹的支路始于 $T_0 = 0$ 时 $T(s) = a(s)f(s)$ 的极点,而终止于 $T = \infty$ 时 $T(s)$ 的零点。如果 $T(s)$ 的极点多于零点,则根迹中某些支路将延伸到无限大。

根迹延伸到无限大的例子,见图 9.3 和图 9.23。

将式(9.54)除以 $D_f(s) D_a(s)$, 可以导出更多的根迹作图法的规则。 $A(s)$ 极点就是下式的根:

$$1 + T_0 \frac{N_a(s) N_f(s)}{D_a(s) D_f(s)} = 0$$

即

$$T_0 \frac{N_a(s) N_f(s)}{D_a(s) D_f(s)} = -1$$

包含极点和零点的完整表示式为

$$T_0 \frac{\left(1 - \frac{s}{z_{a1}}\right) \left(1 - \frac{s}{z_{a2}}\right) \cdots \left(1 - \frac{s}{z_{f1}}\right) \left(1 - \frac{s}{z_{f2}}\right) \cdots}{\left(1 - \frac{s}{p_{a1}}\right) \left(1 - \frac{s}{p_{a2}}\right) \cdots \left(1 - \frac{s}{p_{f1}}\right) \left(1 - \frac{s}{p_{f2}}\right) \cdots} = -1 \quad (9.56)$$

式中 $z_{a1}, z_{a2}, \cdots$ 为 $a(s)$ 的零点;

$z_{f1}, z_{f2}, \cdots$ 为 $f(s)$ 的零点;

$p_{a1}, p_{a2}, \dots$ 为 $a(s)$ 的极点;

$p_{f1}, p_{f2}, \dots$ 为 $f(s)$ 的极点.

式(9.56)可改写成

$$T_0 \frac{(-p_{a1})(-p_{a2}) \cdots (-p_{f1})(-p_{f2}) \cdots}{(-z_{a1})(-z_{a2}) \cdots (-z_{f1})(-z_{f2}) \cdots} \times \frac{(s-z_{a1})(s-z_{a2}) \cdots (s-z_{f1})(s-z_{f2}) \cdots}{(s-p_{a1})(s-p_{a2}) \cdots (s-p_{f1})(s-p_{f2}) \cdots} = -1 \quad (9.57)$$

如果 $a(s)$ 和 $f(s)$ 的极点和零点均被限制在左半平面[这对 $A(s)$ 的极点不起限制], 则 $-p_{a1}, -p_{a2}, \dots$ 等等均为正值, 式(9.57)便可写成

$$T_0 \frac{|p_{a1}| \cdot |p_{a2}| \cdots |p_{f1}| \cdot |p_{f2}| \cdots (s-z_{a1})(s-z_{a2}) \cdots (s-z_{f1})(s-z_{f2}) \cdots}{|z_{a1}| \cdot |z_{a2}| \cdots |z_{f1}| \cdot |z_{f2}| \cdots (s-p_{a1})(s-p_{a2}) \cdots (s-p_{f1})(s-p_{f2}) \cdots} = -1 \quad (9.58)$$

满足式(9.58)的复变量 s 的各个值, 就是闭环函数 $A(s)$ 的各个极点. 式(9.58)要求同时满足两个条件, 应用这两个条件就可以确定根迹上的各个点.

满足式(9.58)的相位条件为

$$\frac{\angle s-z_{a1} + \angle s-z_{a2} \cdots + \angle s-z_{f1} + \angle s-z_{f2} + \cdots}{-\angle s-p_{a1} + \angle s-p_{a2} \cdots + \angle s-p_{f1} + \angle s-p_{f2}} = (2n-1)\pi \quad (9.59)$$

满足式(9.58)的模值条件为

$$T_0 \frac{|p_{a1}| \cdot |p_{a2}| \cdots |p_{f1}| \cdot |p_{f2}| \cdots |s-z_{a1}| \cdot |s-z_{a2}| \cdots |s-z_{f1}| \cdot |s-z_{f2}| \cdots}{|z_{a1}| \cdot |z_{a2}| \cdots |z_{f1}| \cdot |z_{f2}| \cdots |s-p_{a1}| \cdot |s-p_{a2}| \cdots |s-p_{f1}| \cdot |s-p_{f2}| \cdots} = 1 \quad (9.60)$$

现在讨论一个放大器, 其 $T(s)$ 的极点和零点如图 9.25 所示. 为了确定某任意点 X 是否落在根迹上, 应用了式(9.59)的相位条件. 需要指出, 先从 $T(s)$ 的各个零点和极点画出至点 X 的各个连线, 以得到式 (9.59) 的各个矢量, 然后将这些矢量的角度代回式 (9.59) 来检验是否满足相位条件. 针对落在轴上的点 Y 与 Z 来进行这种检验是很方便的.

在 Y 点

$$\angle s_Y - z_1 = 0^\circ$$

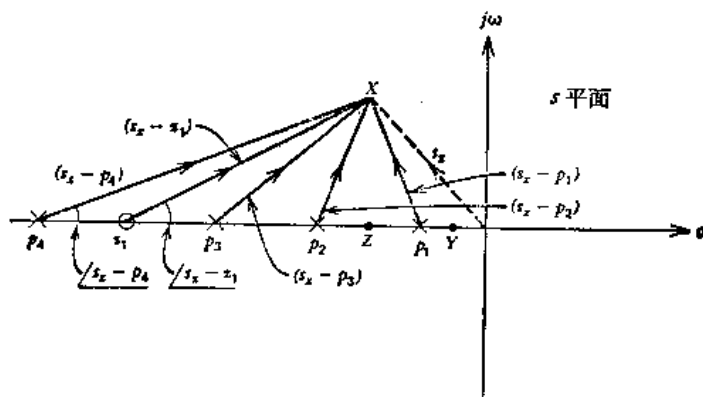


图 9.25 反馈放大器回路增益 $T(s)$ 的极点与零点. 图中画出至点 X 的各个矢量, 并确定 X 是否落在根迹上

$$\angle s_Y - p_1 = 0$$

等等。

可见,对Y点而言,所有的角度均为零,所以相位条件不能满足。显然,对于所有落在 p_1 右侧的各点,都是这种情况。

在Z点

$$\angle s_Z - z_1 = 0^\circ$$

$$\angle s_Z - p_1 = 180^\circ$$

$$\angle s_Z - p_2 = 0^\circ$$

$$\angle s_Z - p_3 = 0^\circ$$

$$\angle s_Z - p_4 = 0^\circ$$

这时,式(9.59)的相位条件得到满足,所以在轴上所有位于 p_1 与 p_2 之间的各点均落在轨迹上。同样地,应用相位条件很容易证明,实轴上 p_3 与 z_1 之间以及 p_4 的左边都存在轨迹。所以,下面的规则普遍地成立。

规则2 沿着实轴,只要右边有一个 $T(s)$ 的奇数极点与零点,便存在有轨迹。

现在,重新讨论图9.25的情况。规则1说明,轨迹的支路一定始于 p_1 、 p_2 、 p_3 与 p_4 。规则2则说明,轨迹存在于 p_3 与 z_1 之间,因此支路始于 p_3 而终止于 z_1 。规则2还说明,轨迹还存在于 p_4 的左边,因此支路始于 p_4 而一直延伸到无限大。始于 p_1 和 p_2 的支路也一定延伸到无限大,而这只有在这些支路脱离轴线如图9.26所示时,才有可能。这可以表达如下:

规则3 在实轴上落在 $T(s)$ 的极点对(或零点对)之间的所有轨迹的线段,都一定在某一内部转折点处从实轴分支出去。

由此还可以导出下列规则:

规则4 轨迹对称于实轴(因为复根只能以共轭对的形式出现)。

规则5 轨迹支路系成直角而脱离实轴,如图9.26所示。

规则6 轨迹支路由之脱离实轴之点,满足以下条件,从该点至 $T(s)$ 极点距离的倒

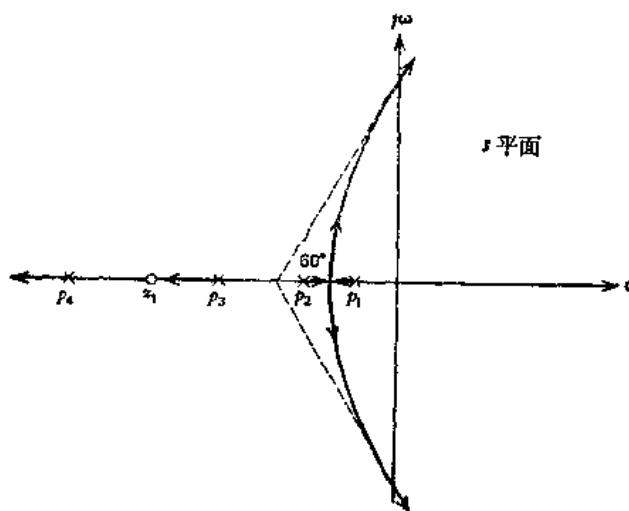


图9.26 图9.25的极点与零点的根迹图作图法

数矢量和等于从该点至 $T(s)$ 零点距离的倒数矢量和。

规则7 延伸到无限大的轨迹支路,其渐近线就是与实轴的夹角成 $[(2n-1)\pi]/(N_p - N_z)$ 的直线,式中 N_p 为 $T(s)$ 的极点数目而 N_z 为 $T(s)$ 的零点数目。

规则8 延伸到无限大的支路的渐近线,全都相交于实轴的某一点上,该点可由下式求出:

$$\sigma_s = \frac{\sum[T(s)\text{的极点}] - \sum[T(s)\text{的零点}]}{N_p - N_z} \quad (9.61)$$

为了绘制根迹图,还总结了若干其他规则,但上面介绍的这些规则,对放大器设计的大多数要求来说,已经足够了。应用这些规则,可以迅速得到任何情况下定性的根迹形状,并可在简单的情况下,计算放大器的性能。对于具有复杂零-极点图的电路,通常要求用计算机计算根迹,以便进行更详细的电路计算。

需要指出,上述规则全都建立在式(9.59)的相位条件上。一旦画出轨迹后,就可以采用式(9.60)的模值条件,求出所要求的任何一点处的低频回路增益 T_0 值,以便进行校准。

现在,通过例题来说明上述的步骤。

例题 在9.5.1节中,针对具有三个相同极点的放大器,计算了其根迹。所以选择这样例子,是为了分析的方便。现在,讨论更符合实际的情况,即放大器具有三个不同的极点并施加电阻性反馈。今需要画出反馈系数 f 变化时(即 T_0 变化时)该放大器的根迹图,同时假定 f 的变化不会引起基本放大器传递函数 $a(s)$ 的明显变化。参考第八章可以看出,对于大多数的实际电路,反馈系数 f 可以变化而不引起 $a(s)$ 的明显变化,这一点对运放电路来说,尤其如此。

解 设基本放大器的传递函数为

$$a(s) = \frac{100}{\left(1 - \frac{s}{p_1}\right)\left(1 - \frac{s}{p_2}\right)\left(1 - \frac{s}{p_3}\right)} \quad (9.62)$$

式中

$$p_1 = -1 \times 10^6 \text{ rad/s}$$

$$p_2 = -2 \times 10^6 \text{ rad/s}$$

$$p_3 = -4 \times 10^6 \text{ rad/s}$$

由于假定反馈电路为电阻性的,故回路增益 $T(s)$ 也含有三个极点。它的根迹图示于图9.27,而且为了方便起见,所有数字均归一到 10^6 rad/s 。

规则1和规则2说明,始于极点 p_1 和 p_2 的轨迹支路,先是彼此相向移动,然后又互相分开,趋近于渐近线并延伸到无限大。始于极点 p_3 的支路,则沿着负实轴延伸到无限大。

利用规则6可以求出 p_1 与 p_2 之间轨迹的脱离点。今以 σ_i 作为脱离点的坐标,则有

$$\frac{1}{\sigma_i + 1} + \frac{1}{\sigma_i + 2} + \frac{1}{\sigma_i + 4} = 0 \quad (9.63)$$

由这个二次方程对 σ_i 求解,可得 $\sigma_i = -3.22$ 或 -1.45 。因为脱离点落在实轴上的 -1 至 -2 之间,所以 $\sigma_i = -1.45$ 是唯一的可能解。

利用规则7可求出渐近线与实轴的夹角,它们等于 $\pm 60^\circ$ 和 180° 。渐近线与实轴交点的坐标 σ_s ,可由式(9.61)给出。根据式(9.61),得

$$\sigma_s = \frac{(-1 - 2 - 4) - 0}{3} = -2.33$$

画出这些渐近线后,就可以画出根迹图如图9.27所示,但应注意,根据规则5,轨迹系成直角脱离实轴。

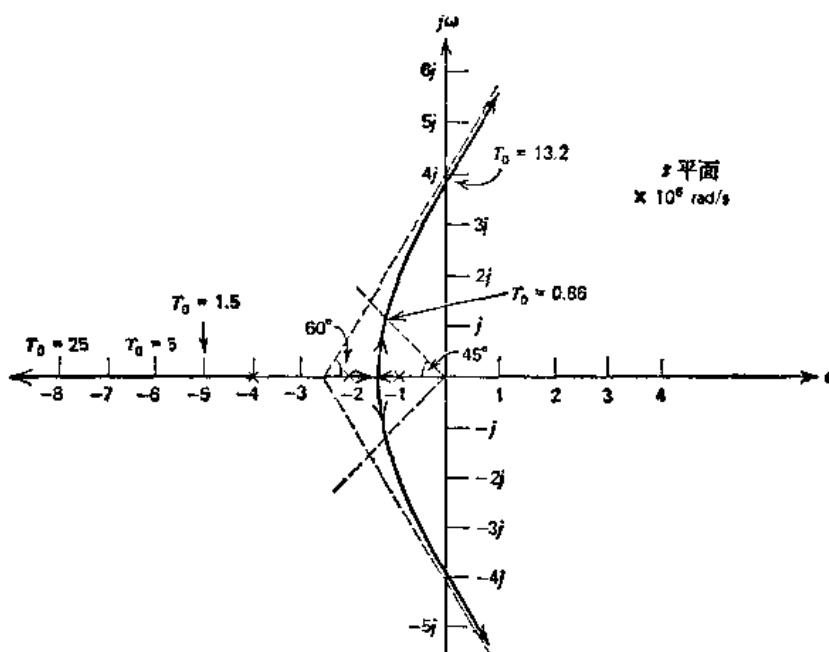


图 9.27 当 $T(s)$ 的极点落在 -1×10^6 、 -2×10^6 、 $-4 \times 10^6 \text{ rad/s}$ 时, 根迹图的举例

现在, 可以采用式(9.60)的模值条件, 针对回路增益来校准轨迹。在轨迹中使人感兴趣的有三个方面。它们是: 使极点变成复数所需要的回路增益; 使极点与负实轴成 45° 角所需要的回路增益; 以及引起振荡(即极点落在右半平面)所需要的回路增益。

今首先讨论使极点变成复数所需要的回路增益。轨迹上的这一点落在实轴上 $\sigma_i = -1.45$ 处。将 $s = -1.45$ 代入式(9.60), 可得

$$T_0 \frac{1 \times 2 \times 4}{0.45 \times 0.55 \times 2.55} = 1 \quad (9.64)$$

式中

$$\begin{aligned} |p_1| &= 1 & |p_2| &= 2 & |p_3| &= 4 \\ |s - p_1| &= 0.45 & |s - p_2| &= 0.55 & |s - p_3| &= 2.55 \end{aligned}$$

而且在所讨论之点

$$s = -1.45$$

根据式(9.64), 得 $T_0 = 13.2$ 。可见, 非常小的回路增益模值, 就可以使 p_1 和 p_2 碰在一起并分离开来。

使右半平面出现极点所需要的回路增益, 通过假定轨迹在该点与渐近线相重叠, 便可估算出来。因此, 我们假定轨迹与虚轴的交点满足

$$j2.33 \tan 60^\circ = 4.0j$$

于是, 利用式(9.60)可求出该点的回路增益, 得

$$T_0 \frac{1 \times 2 \times 4}{4.1 \times 4.5 \times 5.7} = 1 \quad (9.65)$$

式中

$$|s - p_1| = 4.1 \quad |s - p_2| = 4.5 \quad |s - p_3| = 5.7$$

而且在轨迹上该点

$$s = 4j$$

根据式(9.65), 得 $T_0 = 13.2$ 。由于该放大器的 $a_0 = 100$ [根据式(9.62)], 当 $T_0 = 1.32$ 时反馈放大器的总增益为

$$A_a = \frac{a_0}{1 + T_0} = 7.04$$

而且

$$f = \frac{T_0}{a_0} = 0.132$$

假定复极点与脱离点具有相同的实轴座标,就可计算复极点与负实轴成 45° 角时的回路增益。这样,利用式(9.60)及 $s = (-1.45 + 1.45j)$, 可得

$$T_0 \frac{1 \times 2 \times 4}{1.52 \times 1.55 \times 2.93} = 1$$

因此

$$T_0 = 0.86$$

最后,讨论使轨迹从极点 p_1 移出所需要的回路增益。当实轴极点为 -5 时,可利用式(9.60)及 $s = -5$, 来计算回路增益,得

$$T_0 \frac{1 \times 2 \times 4}{1 \times 3 \times 4} = 1$$

即

$$T_0 = 1.5$$

当这一极点落在 -6 时,回路增益为

$$T_0 \frac{1 \times 2 \times 4}{2 \times 4 \times 5} = 1$$

即

$$T_0 = 5$$

这些数值均标明在图 9.27 的根迹图上。

在本例中,将预估的在 $T_0 = 13.2$ 处将出现不稳定性,与利用 Nyquist 判据的结果进行比较是有用的。在频域中回路增益为

$$T(j\omega) = \frac{T_0}{\left(1 - \frac{j\omega}{10^6}\right)\left(1 + \frac{j\omega}{2 \times 10^6}\right)\left(1 + \frac{j\omega}{4 \times 10^6}\right)} \quad (9.66)$$

将有关数据代入,经过一系列的计算表明,当 $\omega = 3.8 \times 10^6 \text{ rad/s}$ 时 $\angle T(j\omega) = -180^\circ$ 。需要指出,这一数值与假定根迹同 $j\omega$ 轴的交点,即 $\omega = 4 \times 10^6 \text{ rad/s}$ 很接近。将 $\omega = 3.8 \times 10^6$ 代入式(9.66),可求出在该频率下回路增益为

$$|T(j\omega)| = \frac{T_0}{11.6} \quad (9.67)$$

因此,为了保证稳定性,根据 Nyquist 判据,要求 $T_0 < 11.6$ 。这与通过根迹法所求得的结果相接近。如果更精确地求出根迹与 $j\omega$ 轴的交点,则可证明,在 $3.8 \times 10^6 \text{ rad/s}$ 处,两种方法均将预估出当 $T_0 > 11.6$ 时将出现不稳定。

必须指出,图 9.27 的根迹图表明,反馈放大器的极点将随着 T_0 的变化而移动。9.5.2 节所阐述的理论已经指出,反馈放大器的零点就是基本放大器的零点与反馈网络的极点。在本例中,反馈放大器没有零点,但实际情况并非经常如此,应当记住,如果基本放大器的传递函数中具有零点,则它们将对总的传递函数起重要作用。

9.5.3 主极点补偿时的根迹

今讨论一个运放,它通过在 p_1 处产生一个主极点而得到补偿。如果假定第二个主极点落在 p_2 处,并略去高阶极点的影响,则施加电阻性反馈时的根迹图,示于图 9.28。应用规则 1 和规则 2 将指出,在实轴上 p_1 与 p_2 之间将存在根迹,利用规则 6 很容易求出脱离

点位于

$$\sigma_i = \frac{p_1 + p_2}{2} \quad (9.68)$$

应用规则 7 与规则 8 表明,渐近线与实轴成 90° 并与实轴相交于 σ_i 。

当 T_0 增大时,轨迹的支路交会在一起然后分离成为复数。如果 T_0 变得很大,则极点的虚数部分也变得很大,因而电路将在其总的增益函数 $A(j\omega)$ 中具有一个高频峰值。这一点同以前的认为相位裕度减小时将出现峰值的观点是一致的。

假设需要在这个放大器中获取最大带宽,但不允许出现峰值或只应有很小的峰值。这意味着当应用最大的回路增益时,极点应当不超出轨迹上标有 X 的点,从 X 点到原点的连线与负实轴之间的夹角为 45° , 利用式(9.60),可以算出在 X 点的回路增益为

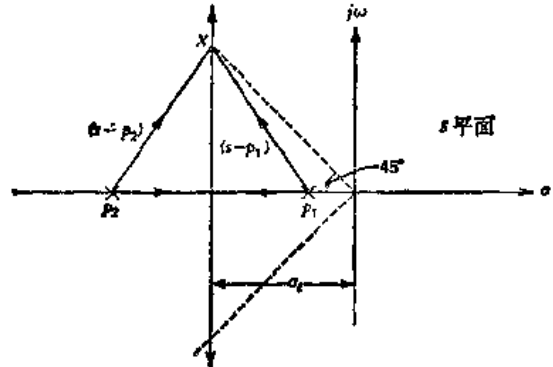


图 9.28 传递函数中有两个极点的运放的根迹图。
假定反馈是电阻性的

$$T_0 \frac{|p_1| \cdot |p_2|}{|s - p_1| \cdot |s - p_2|} = 1 \quad (9.69)$$

如果 p_1 是主极点,便可假定 $|p_1| \ll |p_2|$ 及 $\sigma_i = p_2/2$ 。对于在 45° 处的极点, $|s - p_1| = |s - p_2| \approx \sqrt{2} |p_2|/2$ 。因此,式(9.69)变成

$$T_0 = \frac{1}{|p_1| \cdot |p_2|} \left(\sqrt{2} \frac{|p_2|}{2} \right)^2$$

由此得

$$T_0 = \frac{1}{2} \frac{|p_2|}{|p_1|} \quad (9.70)$$

这就是为了在图 9.28 中 X 点处产生极点所需要的 T_0 值。现在可以清楚地看出,放大器带宽变窄的效应。 $|p_1|$ 越小,则使极点移动超出 45° 所需要的 T_0 值也越大。根据式(9.70),可以计算在给定的 T_0 和 $|p_2|$ 下为了保证适当的性能所需要的主极点模值 $|p_1|$ 。

例题 设 741 型运放用 $0.3\mu\text{F}$ 电容接在 O_{18} 的基极与地之间进行补偿,试估算补偿前及补偿后为了产生与负实轴成 45° 角的极点而需要的回路增益。

解 在补偿之前,741 型运放两个最主要的极点的模值为 18.9kHz 与 328kHz 。如果假定它们对靠近原点的根迹起主要作用,则可以根据式(9.70)求出为了产生成 45° 角的极点而需要的回路增益为

$$T_0 = \frac{1}{2} \frac{328}{18.9} = 8.7 (18.8\text{dB})$$

可见,不加补偿时,所能使用的回路增益总量极为有限。

使用 $0.3\mu\text{F}$ 电容补偿之后,根据以前的计算知道,主极点的模值为 0.27Hz 而第二主极点的模值为 294kHz 。假定其性能主要由这两个极点决定,则根据式(9.70)可求出为了产生与实轴成 45° 角的极点而需要的回路增益为

$$T_0 = \frac{1}{2} \frac{294000}{0.27} = 544000 = 115\text{dB}$$

由于大量的开环增益为 108dB , 所以甚至在单位增益反馈时 ($f=1$), 也不会产生峰值,因为这时的 T_0 也只有 108dB 。

9.5.4 反馈-零点补偿时的根迹

本章前面所介绍的补偿方法,只涉及到对基本放大器特性的改造。对于使用者要在很宽范围选择反馈网络、而补偿的效果又必须适用于这种情况的运放来说,这是一种通用的补偿方法,然而,就象分析计算中已经说明的那样,这种方法将使带宽受到很大损失。

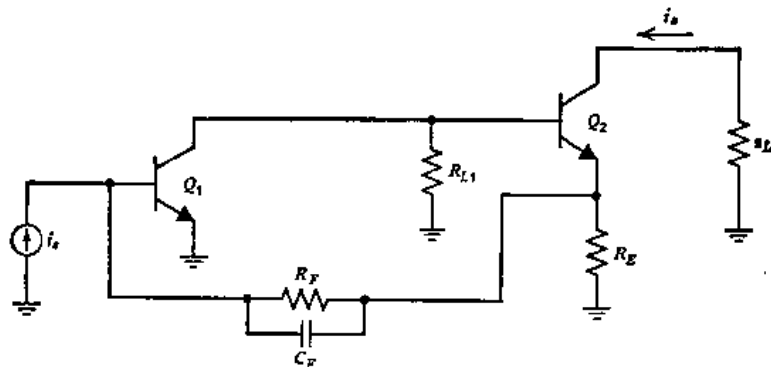


图 9.29 含有反馈电容 C_F 的并联-串联反馈放大器

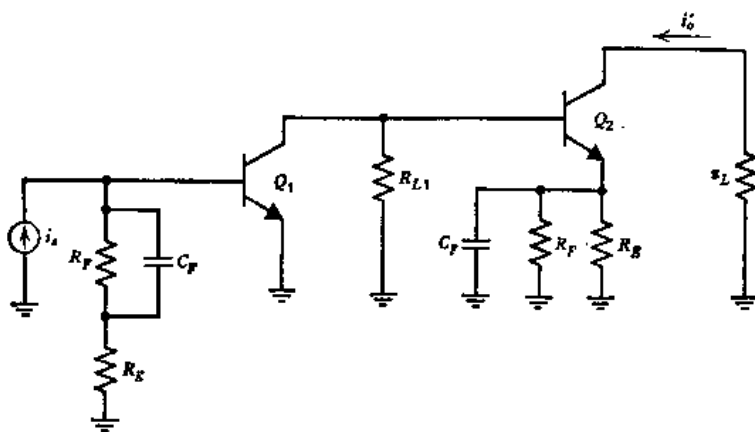


图 9.30 包括图 9.29 电路反馈负载效应的基本放大器

本节将介绍另一种的补偿方法,它主要着眼于改造反馈回路,因而通常适用于固定增益的放大器。对于带宽成为头等重要的宽频带放大器,这种补偿方法十分有用。图 8.32

所示的并-串联反馈放大器就是一个例子,它又被称为电流反馈对。这种补偿方法,通常适用于这种反馈跨越两级的放大器,也适用于诸如图 8.19a 所示的串联-串联三级放大器之类的电路。

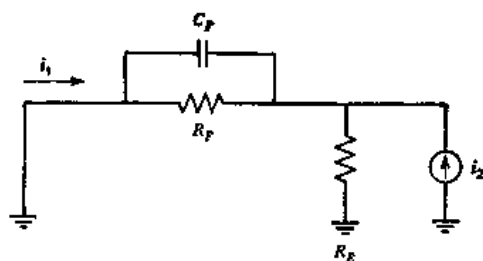


图 9.31 为了计算图 9.29 放大器反馈函数 f 而使用的电路

一个含有反馈电容 C_F 的并联-串联反馈放大器,示于图 9.29。包括该电路反馈负载效应的基本放大器,示于图 9.30。在放大器输入端与输出端之间的电容 C_F ,对电路的传递函数只有很小的影响。在这种情况下的反馈电路如图 9.31 所示,而反馈函数 f 则可表

在这种情况下,反馈函数 f 则可表

示为

$$f = \frac{i_1}{i_2} = -\frac{R_E}{R_F + R_E} \frac{1 + R_F C_F s}{1 + \frac{R_E R_F}{R_E + R_F} C_F s} \quad (9.71)$$

因此,反馈函数 f 在以下频率处包含一个零点:

$$\omega_z = \frac{1}{R_F C_F} \quad (9.72)$$

而在以下频率处有一个极点:

$$\omega_p = \frac{R_E + R_F}{R_E} \frac{1}{R_F C_F} \quad (9.73)$$

$(R_E + R_F)/R_E$ 的数值近似地等于施加反馈时整个电路的低频增益,由于经常满足 $(R_E + R_F)/R_E \gg 1$, 所以按式(9.73)给出的极点频率常常远大于零点频率, 于是可以假定极点可以忽略, 但是如果 $(R_E + R_F)/R_E$ 变得和 1 差不多时, 则极点就变得很重要因而必须予以考虑。

图 9.30 的基本放大器有二个由 Q_1 和 Q_2 所贡献的重要极点。虽然存在较高频的极点, 但它们不起主要作用, 因而可以忽略。这种假定的影响留待后面研究。因此, 图 9.29 电路的回路增益包括两个正向电路的极点和一个反馈零点, 它的根迹图如图 9.32 所示。为了便于说明, 设两个极点为 $p_1 = -10 \times 10^6 \text{ rad/s}$ 及 $p_2 = -20 \times 10^6 \text{ rad/s}$, 而零点为 $z = -50 \times 10^6 \text{ rad/s}$ 。为了便于计算, 各数均被归一化到 10^6 rad/s 。

现在假定, 可以在图 9.30 基本放大器参数不发生变化的条件下, 改变图 9.29 电路的回路增益。因此, 可以画出回路增益变化下的根迹图, 利用规则 1 和规则 2 表明, 实轴上 p_1 与 p_2 之间以及 z 的左侧均存在根迹。如图所示, 根迹必定在 p_1 与 p_2 之间的 σ_1 处脱离实轴, 并于 σ_2 处重新回到实轴。然后, 一个支路将沿实轴向右延伸并终止于零点, 而另一个支路则向左延伸到无限大。利用规则 6, 得

$$\frac{1}{\sigma_1 + 10} + \frac{1}{\sigma_1 + 20} = \frac{1}{\sigma_1 + 50} \quad (9.74)$$

将式(9.74)对 σ_1 求解, 得

$$\sigma_1 = -84.6 \text{ 或 } -15.4$$

显然, $\sigma_1 = -15.4$, 而另一个值则应为 $\sigma_2 = -84.6$ 。需要指出, 这两点至零点的距离相等, 而且实际上本例就能说明, 脱离实轴的根迹部分就是以零点为圆心的一个圆。由图 9.27 与图 9.32 可以明显看出, 根迹图的特征在绘制轨迹时是一种有用的手段。朝着零点弯曲的轨迹好象是被吸引到一起, 而离开极点弯曲的轨迹好象在相互排斥。

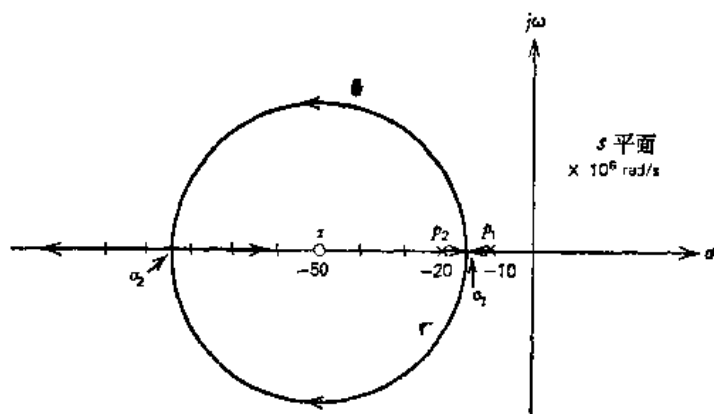


图 9.32 假定基本放大器对 $T(s)$ 贡献两个极点而反馈回路贡献一个零点时, 图 9.29 电路的根迹图

由图 9.32 可以清楚地看出,在对放大器进行补偿时反馈零点的效能。如设放大器只有极点 p_1 和 p_2 而没有反馈零点,则当施加反馈时放大器的两个极点将分离开来,并平行于虚轴而移动。对于实际的回路增益值 T_0 ,将会在 $j\omega$ 轴附近产生“高 Q ”极点,它将造成一个显著的峰值响应。在实际中,由于还存在较高频的极点,而且它们又有助于造成图 9.27 那样的轨迹,在这类轨迹中高频极点将使轨迹弯曲并进入右半平面,从而产生振荡(需要指出,这种现象与从另一角度来考虑的相位裕度不充分而引起的峰值响应和潜在的不稳定性,是相互一致的)。然而,当含有反馈零点时,将使轨迹脱离虚轴而弯曲,这样就允许设计者将极点安排在任何所需要的区域之中。

必须强调的一个重要特点就是,图 9.32 的根迹图给出了反馈放大器的极点。该图中的零点就是回路增益 $T(s)$ 的零点,因而必须包括在根迹图之中。然而,零点是由反馈网络贡献的因而它不是整个反馈放大器的零点。在 9.5.2 节中已指出,整个反馈放大器的零点就是基本放大器 $a(s)$ 的零点以及反馈网络 $f(s)$ 的极点。因此,在现在这种情况下,整个反馈放大器的传递函数只有两个极点而没有零点,如图 9.33 所示,而且假定通过正确地选择 z ,可以使两个极点被设置在与实轴成 45° 处。由于反馈零点将影响根迹,但又不作为整个放大器的零点而出现,故被称为幻零点。

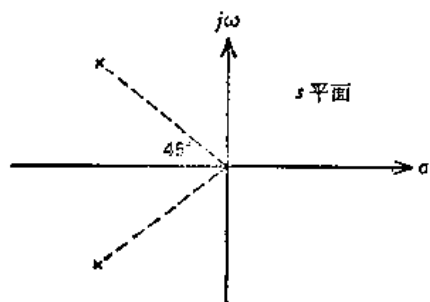


图 9.33 图 9.29 反馈放大器传递函数的极点, 传递函数不包含零点

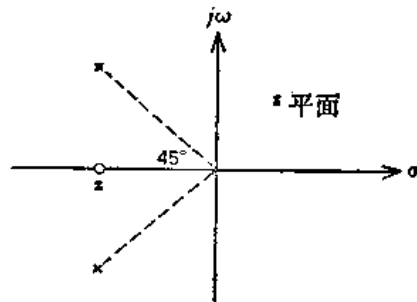


图 9.34 设基本放大器贡献一个零点时,图 9.29 反馈放大器传递函数的极点和零点

反之,如果零点 z 系由基本放大器所贡献,则情况就不一样了。对于同一个零点,虽然根迹图一样,但整个反馈放大器的传递函数将含有零点,如图 9.34 所示。因而,这个零点将对放大器的特性产生重要影响。指出这一点,是为了简要地说明正向回路与反馈回路零点之间的差别。在这种情况下,并没有切实可行的方法,来引入一个有用的正向回路的零点。

在结束这一论题之前,我们要指出较高频极点对图 9.32 根迹的影响,这一点将在图 9.35 中加以说明。一个高频极点 p_1 将如图示那样地使轨迹偏离原点,并产生具有超过预期的较大虚部的极点。落在实轴上的第三个极点,还会对最终放大器发生重要影响。通过改变上面所算出的 z 值,通常可以获得合乎要求的性能。

最后,本章所导出的结果,可以用于说明图 8.22a 中 MC1553 型串联-串联反馈三级放大器电路中的电容 C_F 和 C_F 的作用,这一电路已在第八章中介绍过。电容 C_F 在 Q_2 级中造成极点分离,并在基本放大器中产生一个主极点,它将对补偿起作用。然而,如前所述,一个大的 C_F 值将使放大器的带宽有很大损失,因而采用 C_F 引入一个反馈零点,通过它将根迹从虚轴引开,故将进一步有助于补偿。最终的设计通常是两种方法的结合,力求获得最佳的解决方案。

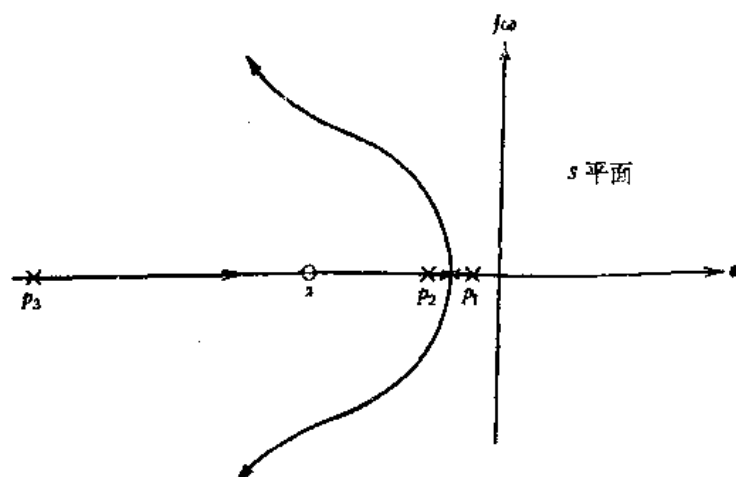


图 9.35 当包含一个基本放大器所附加的极点时,图 9.29 电路的根迹图

9.6 上升速率^[4]

本章的前几节讨论了反馈放大器在高频下的小信号特性。可是,在大的输入信号(阶跃或正弦信号)下反馈电路的特性也同样令人关注,下面就来讨论频率补偿对反馈放大器的大信号高频性能的影响。

9.6.1 上升速率受到限制的原因

通常施加一个 0—+5V 的阶跃输入电压,如图 9.36 所示,作为一个放大器的高频大信号性能的普通测试方法。该图示出了一个运放接成单位增益的反馈组态,并用以说明所述的论题。假设加上这样的输入电压时,电路一开始是成线性工作的,而且电路具有下式所示的单极点传递函数:

$$\frac{V_o(s)}{V_i(s)} = \frac{A}{1 + s\tau} \quad (9.75)$$

式中

$$\tau = \frac{1}{2\pi f_o} \quad (9.76)$$

而 f_o 则是一 3dB 的频率。由于电路接成一个电压跟随器,其低频增益 A 将接近于 1。如果假定情况果真如此,则利用式(9.75)可求出电路对这个阶跃输入 $[V_i(s) = 5/s]$ 的响应为

$$V_o(s) = \frac{1}{1 + s\tau} \frac{5}{s} \quad (9.77)$$

式(9.77)可以分解成

$$V_o(s) = \frac{5}{s} - \frac{5}{s + \frac{1}{\tau}} \quad (9.78)$$

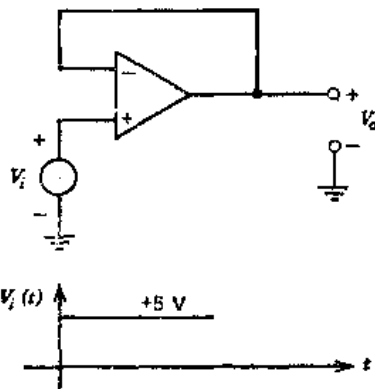


图 9.36 用于试验上升速率性能的电

根据式(9.78),可得

$$V_o(t) = 5(1 - e^{-t/\tau}) \quad (9.79)$$

采用 $f_o \approx 1.3\text{MHz}$ 的 741 型运放的有关数据,根据式(9.79)所确定的响应特性,示于图 9.37a. 该图说明, $V_o(t)$ 按指数律上升到 5V, 而输出电压达到其终值的 90%, 约需 $0.3\mu\text{s}$.

在这种试验中,由 741 型运放测得的典型输出电压,示于图 9.37b,它呈现出与图 9.37a

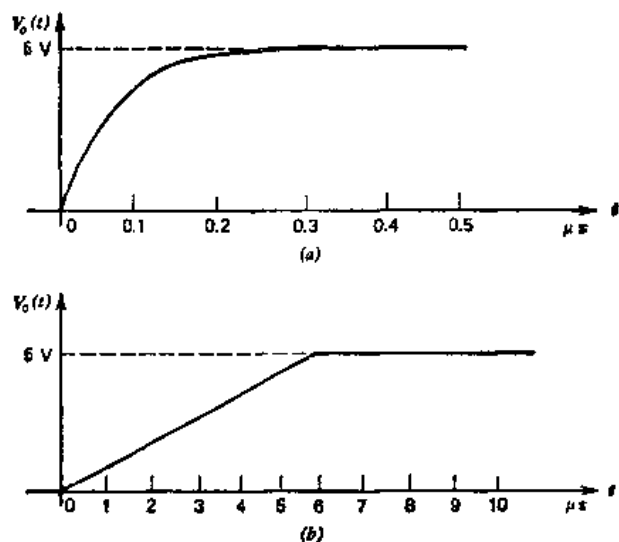


图 9.37 施加 5V 的阶跃输入时图 9.36 电路的响应.

(a) 根据式(9.79)所确定的 741 型运放的响应;

(b) 实测的 741 型运放的响应

完全不同的响应特性. 实测的输出电压以几乎恒定的斜率缓慢爬升, 约需 $5\mu\text{s}$ 才能达到其终值的 90%. 显然, 小信号线性分析方法无法用以估算处于这类状态下的电路性能. 图 9.37b 所示的响应特性, 是施加大的输入阶跃电压时典型的运放性能. 在恒定斜率区中输出电压的变化速率 dV_o/dt 称为上升速率, 通常以 $\text{V}/\mu\text{s}$ 作为单位.

通过分析图 9.36 的电路并考虑图 9.37 的响应, 就可以了解上述的估算特性和实测特性之间出现矛盾的原因. 当 $t=0$ 时, 输入电压跃升到 +5V, 但输出电压不能立即响应, 所以一开始时输出为零. 这样一来, 就有 5V 的差模信号加在运放的输入端, 它足以驱动输入级使其完全脱离它的线性工作范围. 以 741 型运放为例, 并通过图 9.38 所示的用于暂态特性分析的原理框图, 就可以看出这一点. 围绕 Darlington 级连接的补偿电容器 C , 将使这一级成为一个积分器, 而由输入级输出的并对补偿点进行充电的电流则为 I_x . 输入电压 V_i

对 I_x 的大信号转移特性, 就是具有四个串联 pn 结的差分对的转移特性, 它示于图 9.39. 这个特性同 3.4.1 节中所导出的简单差分对的转移特性相类似. 从图 9.39 可以看出, 能够用来对 C 进行充电的电流等于 $2I_1$, 而 I_1 为输入级每一侧晶体管的静态电流. 需要指

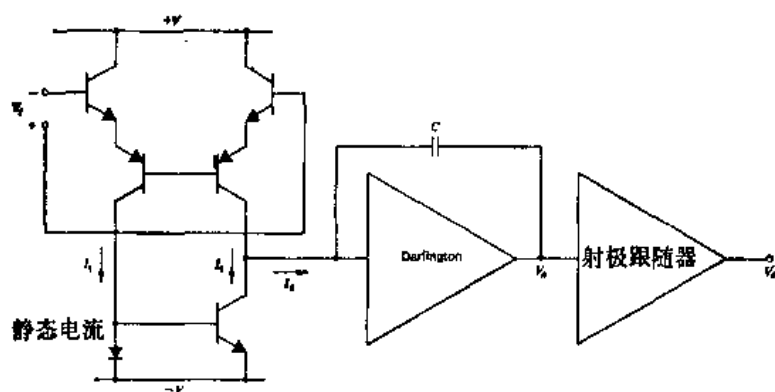


图 9.38 用于计算上升速率用的 741 型运放简化图

对 I_x 的大信号转移特性, 就是具有四个串联 pn 结的差分对的转移特性, 它示于图 9.39. 这个特性同 3.4.1 节中所导出的简单差分对的转移特性相类似. 从图 9.39 可以看出, 能够用来对 C 进行充电的电流等于 $2I_1$, 而 I_1 为输入级每一侧晶体管的静态电流. 需要指

出,当 $V_i = 120\text{mV}$ 时 I_x 将处于其终值的 10% 以内,因而如上所述,当加上 5V 的差模信号时输入级便受到“限制”并使 $|I_x| \approx 2I_1$ 。所以电路的工作是非线性的,而线性分析方法也就不能用以估算电路的性能。如果输入级仍然保持线性,则 5V 的输入电压将产生非常大的电流 I_x 对补偿电容进行充电。可是,事实上充电电流被限制在很小的 $2I_1$ 值,这就是实测的上升速率远小于线性分析估算值的原因。

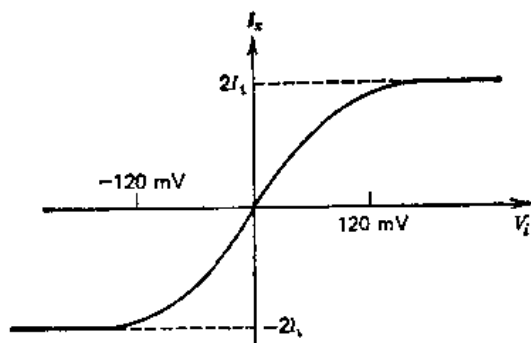


图 9.39 741 型运放输入级的大信号转移特性

考虑到图 9.38 的电路上加有大的输入电压,所以 $I_x = 2I_1$ 。这样, Darlington 级将成为输入电流为 $2I_1$ 的积分器,其输出电压为

$$V_o = \frac{1}{C} \int 2I_1 dt \quad (9.80)$$

因此

$$\frac{dV_o}{dt} = \frac{2I_1}{C} \quad (9.81)$$

式(9.81)指出,在上升周期内 V_o 将以恒定的速率变化,这与实验观察到的相一致。对于 741 型运放, $I_1 = 12\mu\text{A}$ 、 $C = 30\text{pF}$, 所以 $dV_o/dt = 0.8\text{V}/\mu\text{s}$, 它接近于实测值。显然,上升速率所以受到限制,是由于暂态期间内能够用于对补偿电容进行充电的电流受到限制的缘故。因此,当电路按单位增益来进行补偿时将得到最坏的上升速率,所以在比较上升速率性能时,必须明确规定电路的补偿条件。以上关于上升速率的计算都是根据图 9.38 的电路来进行的,而这一电路没有总的反馈。由于在上升周期内输入级完全截止,所以即使输入端接有反馈,对电路在这一时间内的工作也不会有所影响。所以,无论是否施加反馈,放大器的上升速率都是一样的。

9.6.2 改进上升速率的方法

为了对改善上升速率的各种方法作出评价,需要进行更普遍的分析。利用图 9.40 的电路就可以进行这项工作,该图是一个运放的普遍表示法。输入级的小信号跨导为 g_{m1} ,

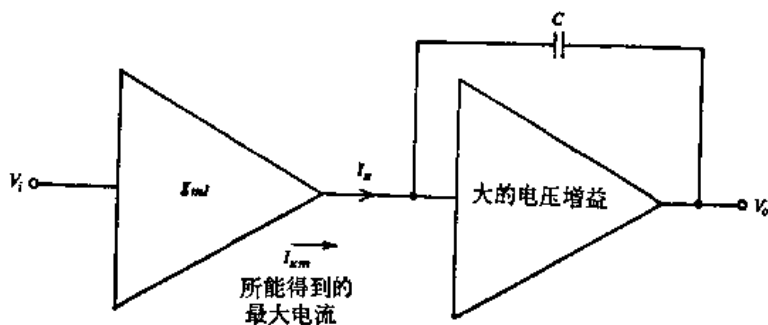


图 9.40 供计算上升速率用的运放的普遍表示方法

当施加大输入电压时,它可以输出最大的输出电流到补偿点。图中利用电容 C 的 Miller 效应来表示补偿的方式,因为这种补偿方法在大多数现代集成运放中具有代表性。

根据图 9.40 并利用式(9.81),可以求出大输入电压下的上升速率为

$$\frac{dV_o}{dt} = \frac{I_{xm}}{C} \quad (9.82)$$

现在讨论小信号工作。对于输入级,小信号的跨导为

$$\frac{\Delta I_x}{\Delta V_i} = g_{mi} \quad (9.83)$$

对于补偿级(它起积分器的作用),在高频下的传递函数为

$$\frac{\Delta V_o}{\Delta I_x} = \frac{1}{sC}$$

而在频域中

$$\frac{\Delta V_o}{\Delta I_x}(j\omega) = \frac{1}{j\omega C} \quad (9.84)$$

将式(9.83)与(9.84)联立,可得

$$\frac{\Delta V_o}{\Delta V_i}(j\omega) = \frac{g_{mi}}{j\omega C} \quad (9.85)$$

在我们前面讨论补偿时,曾经指出,在第二个主极点频率(ω_2)处或低于(ω_2)处,小信号开环电压增益($\Delta V_o/\Delta V_i(j\omega)$)必须跌落到1。为了计算的方便,如果假设为了实现单位增益工作,电路被补偿成具有 45° 的相位裕度,如图 9.15 所示,则由式(9.85)所给出的增益($\Delta V_o/\Delta V_i(j\omega)$)必定在频率 ω_2 处跌落到1(应选择补偿电容 C , 以保证做到这一点)。于是,根据式(9.85)

$$1 = \frac{g_{mi}}{\omega_2 C}$$

因此

$$\frac{1}{C} = \frac{\omega_2}{g_{mi}} \quad (9.86)$$

需要指出,式(9.86)系在小信号工作的基础上推导出来的。现在可以把它代入大信号的方程式(9.82),而得到

$$\text{上升速率} = \frac{dV_o}{dt} = \frac{I_{xm}}{g_{mi}} \omega_2 \quad (9.87)$$

式(9.87)使我们得以考虑电路参数对上升速率的影响,显而易见,在给定的 ω_2 下,要使上升速率增大必须增大比值 I_{xm}/g_{mi} 。在 741 型运放的情形中,我们有 $I_{xm} = 2I_1$ 、 $g_{mi} = qI_1/2kT$, 将其代入式(9.87),得出

$$\text{上升速率} = 4 \frac{kT}{q} \omega_2 \quad (9.88)$$

由于 I_{xm} 与 g_{mi} 均与偏置电流 I_1 成比例,所以 I_1 的影响在式中可以消去,因此在给定的 ω_2 下,上升速率与 I_1 无关。可是,如果提高 ω_2 ,显然将增大上升速率,在大多数高上升速率的电路中,就是按这样原理实现的。在这里,性能的改善系受到 IC 工艺中所能达到的晶体管频率特性的限制,因此进一步改善性能要依靠下述的电路的改进。

上述计算表明, 改变 741 型运放的偏置电流, 并不改变电路的上升速率。然而, 式 (9.87) 说明, 对于给定的 I_{xm} , 通过减小输入级的跨导, 可以增大上升速率。如图 9.41 所示, 通过使用射极反馈电阻以减小 g_{m1} , 就是增大上升速率的一种方法。可以证明, 这种输入级的小信号跨导为

$$g_{m1} = \frac{\Delta I_x}{\Delta V_i} = \frac{g_{m1}}{2} \frac{1}{1 + \frac{g_{m1} R_E}{2}} \quad (9.89)$$

式中

$$g_{m1} = \frac{q I_1}{kT} \quad (9.90)$$

I_{xm} 值仍然等于 $2I_1$ 。将式 (9.89) 代入式 (9.87), 得

$$\text{上升速率} = \frac{4kT}{q} \omega_2 \left(1 + \frac{g_{m1} R_E}{2} \right) \quad (9.91)$$

因此, 上升速率增大, 达到式 (9.88) 所给值的 $(1 + g_{m1} R_E / 2)$ 倍。其基本原因在于, 在给定偏流 I_1 下, 减小 g_{m1} 将减小所需的补偿电容 C , 如图 (9.86) 所示。

给这种方法造成实际限制的原因是, 图 9.41 的射极电阻上跨有直流电压, 因而这两个电阻值的失配, 将产生一个输入直流失调电压。使用大面积电阻 (条宽至少应为 1 密耳), 可以使该电阻值匹配到 0.2% (1/500) 以内。如允许电阻所贡献的最大输入失调电压为 1mV, 则电阻上所允许的最大电压降为

$$I_1 R_E |_{\max} = 500 \text{mV} \quad (9.92)$$

因此

$$g_{m1} R_E |_{\max} = \frac{q}{kT} I_1 R_E |_{\max} = \frac{500}{26} = 20 \quad (9.93)$$

将式 (9.93) 代入式 (9.91) 说明, 在所给定的数据下, 利用射极电阻所能达到的最大上升速率为原先的 11 倍。因此, 在 741 型运放电路中, 可以达到的上升速率为 $11 \times 0.8 = 8.8 \text{V}/\mu\text{s}$ 。

改善式 (9.87) 中比值 I_{xm}/g_{m1} 的另一种方法, 就是采用 FET 作为放大器的输入器件。在给定偏置电流的条件下, FET 的跨导仅为具有相同偏流值时双极型晶体管跨导的 3%。在大多数用途中, 这是 FET 的一个缺点, 但为了提高比值 I_{xm}/g_{m1} , 这恰是所需要的特性。利用 p 沟道 JFET 作为输入级, 示于图 9.42。对于典型的 FET 器件, 当偏流 $I_1 = 1 \text{mA}$ 时 $g_m = 1 \text{mA}/\text{V}$, 而将这些数据应用到图 9.42 的

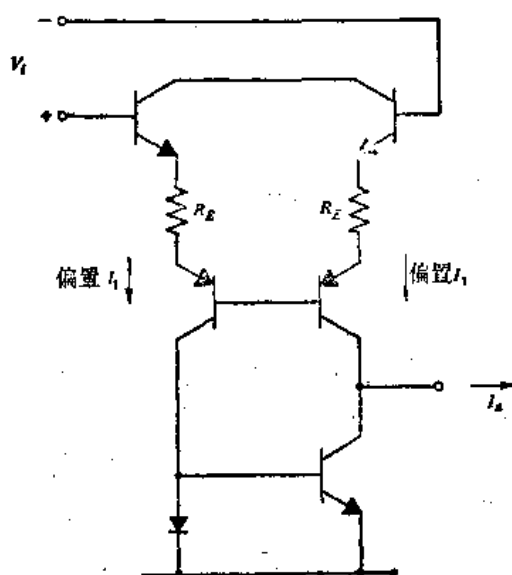


图 9.41 为了增大上升速率而在 741 型运放输入级中使用射极电阻

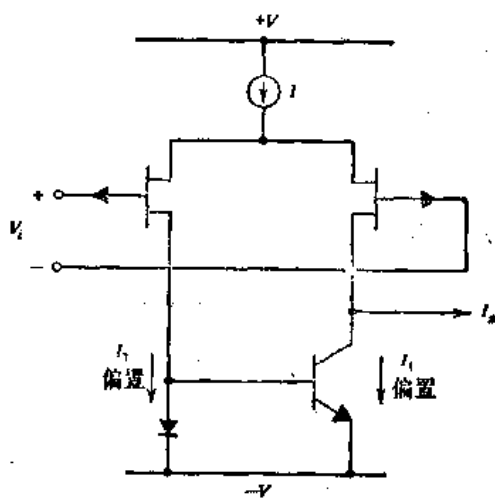


图 9.42 采用 p 沟道 JFET 的运放输入级

电路中,可得

$$g_{mi} = \frac{\Delta I_x}{\Delta V_i} = 1\text{mA/V} \quad (9.94)$$

$$I_{xm} = 2I_1 = 2\text{mA} \quad (9.95)$$

将这些数据代入式(9.87),在 $\omega_2 = 8 \times 10^6 \text{rad/s}$ (1.3MHz) 下,可得

$$\text{上升速率}|_{\text{FET}} = \frac{2 \times 10^{-3}}{10^{-3}} \times 8 \times 10^6 \text{V/s} = 16\text{V}/\mu\text{s}$$

现在,把这一数据同采用双极型输入器件的 741 型运放由式(9.88)所给出的结果相比较。为此,将 $\omega_2 = 8 \times 10^6 \text{rad/s}$ 代入式(9.88),得

$$\text{上升速率}|_{\text{双极型}} = 0.83\text{V}/\mu\text{s}$$

如同采用射极反馈电阻时一样,使用 FET 输入器件时的限制,同样是电路输入失调电压的增大。第三章中已经指出, FET 的输入失调电压一般说来至少为双极型晶体管的三倍,实际上常常远远超过此数。

最后,在各种改进上升速率方法的介绍中,还应该提到 Hearn 所提出的非线性或“B类”输入级^[7]。在这种方法中,输入级的小信号跨导基本上仍保持不变,但却大大增加了补偿电容充电的最大电流 I_{xm} 。这是通过在大的输入下工作时,输入级中可以提供其他通路,因而得以产生大的充电电流到补偿点。这种方法所获得的上升速率数量级可达 $30\text{V}/\mu\text{s}$, 但和前面其他方法一样,仍然是受到输入失调电压增大的限制。

9.6.3 上升速率限制对大信号正弦性能的影响

上面所述的上升速率的限制,对电路在较高频率下处理大的正弦信号的性能,也能起影响。今讨论图 9.36 的电路在施加大的正弦信号时的情况,如图 9.43a 所示。由于电路接成电压跟随器,故将迫使输出电压 V_o 跟随 V_i 的波形。如果

$$V_i = \hat{V}_i \sin \omega t \quad (9.96)$$

则

$$\frac{dV_i}{dt} = \omega \hat{V}_i \cos \omega t$$

故

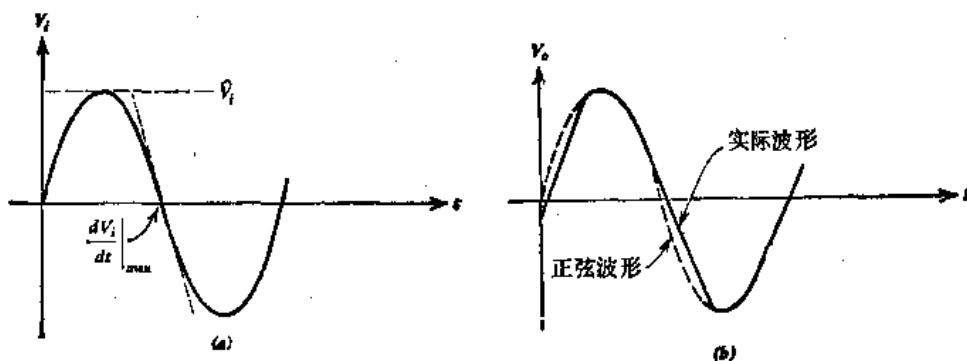


图 9.43 (a) 加在图 9.36 电路上的大正弦输入电压; (b) 通过输入(a)所造成的输出电压用以表示上升速率

$$\left. \frac{dV_i}{dt} \right|_{\max} = \omega \hat{V}_i \quad (9.97)$$

这说明 dV_i/dt 的最大值发生在波形穿过时间轴的交点处。只要式(9.97)所给出的 $dV_i/dt|_{\max}$ 值低于上升速率限制, 则输出电压将严格跟随输入电压。然而, 如果乘积 $\omega \hat{V}_i$ 大于上升速率限制时, 则输出电压将不再能够严格地跟随输入电压, 这时将产生图 9.43b 所示的那样波形失真。如果将一个与电源电压相等的 $\hat{V}_i$ 正弦波加在放大器上, 则随着正弦波频率的增大终将出现上升速率的限制。出现这种现象时的频率称为电路的“全功率”带宽(在实际中, 经常使用略低于电源电压的 $\hat{V}_i$, 以防止出现第五章中所介绍的那种限幅失真)。

例题 试计算 741 型运放的“全功率”带宽。设 $\hat{V}_i =$ 电源电压 $= 15\text{V}$ 。

解 根据式(9.97), 令

$$\omega \hat{V}_i = \text{上升速率}$$

故得

$$\omega = \frac{0.8\text{V}/\mu\text{s}}{15\text{V}} = 53.3 \times 10^3 \text{rad/s}$$

因此

$$f = 8.5\text{kHz}$$

这意味着, 当频率超过 8.5kHz 时, 如果 741 型运放的正弦输出幅值达到 15V, 则将开始呈现由于上升速率受到限制而引起的失真。

习 题

9.1 设有一个放大器, 其低频正向增益为 200 而其传递函数具有三个负实极点, 其模值分别为 1MHz、2MHz 及 4MHz。如果它置于 $f = 0.05$ 的负反馈回路之中, 试计算并绘制该放大器的 Nyquist 图。试问该放大器是否稳定? 并解释之。

9.2 试对习题 9.1 的放大器, 计算并绘制不加反馈时的增益(以 dB 表示)及相位随频率(用对数刻度的座标)而变化的曲线。并求出正好引起不稳定性时的 f 值, 以及给出 60° 相位裕度的 f 值。

9.3 设放大器的相位裕度为 20° , 试问在回路增益模值等于 1 的频率下, 闭环增益峰值(高于低频值)有多大?

9.4 设放大器的低频正向增益为 40000, 其传递函数具有三个负实极点, 它们的模值分别为 2kHz、200kHz 以及 4MHz。

(a) 如果放大器接入 f 为常数的反馈回路, 而且其低频增益 $A_o = 400$, 试估算其相位裕度。

(b) 如果 A_o 分别为 200 及 100, 试重新计算习题(a)。

9.5 设放大器低频正向增益为 5000, 其传递函数具有三个负实极点, 它们的模值分别为 300kHz、2MHz 以及 25MHz。

(a) 试计算相位裕度为 45° 的放大器要得到单位增益补偿时所需要的主极点频率, 假定原放大器极点仍保持不变。并问应用反馈时所造成的电路带宽有多大?

(b) 如果反馈回路的正向增益为 20dB 而相位裕度为 45° , 试求为了对它进行补偿所需要的主极点频率。

9.6 如果通过减小最低频极点的频率来补偿习题 9.5 的放大器。

(a) 试计算为了得到单位增益补偿并具有 45° 的相位裕度时所需要的主极点频率, 以及施加反馈时电路相应的带宽, 设其余的极点保持不动。

(b) 如果反馈回路的正向增益为 20dB 而相位裕度为 45° , 试求为了对它进行补偿所需要的主极点

频率,

9.7 试针对习题 9.4 的放大器,重新做习题 9.6.

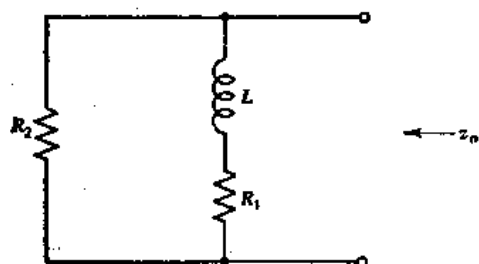


图 9.44 串联-并联反馈电路
输出阻抗的等效电路

模值分别为 30kHz、500kHz 以及 10MHz。电路采用与 741 一样的方法进行补偿,通过极点分离使第二个主极点变成负值。试计算在单位增益反馈接法中为了达到 60° 的相位裕度所需要的电容值,并计算使开环增益等于 0dB 时的频率。可利用第七章中对 741 所给出的低频数据,并假定模值为 10MHz 的极点不受补偿的影响。741 的低频增益等于 108dB。

9.10 如果采用从 Ω_1 基极接地的分路电容进行补偿, 试重新计算习题 9.10。假定这种方法仅对最低频率的极点起影响。

9.11 设有一个放大器的增益 $a_0 = 200$ ，而且它的传递函数具有三个负实极点，其模值分别为 1MHz、3MHz 和 4MHz，试计算并绘制应用反馈且 f 由 0 变化到 1 时的根迹图。试估算引起不稳定性的 f 值。

9.12 试针对习题 9.4 的放大器, 计算并绘制当 f 由 0 变化到 1 时的根迹图。试估算引起不稳定性的 f 值, 并利用 Nyquist 判据进行验算。

9.13 对于图 9.29 的电路,其参数值为 $R_F = 5k\Omega$ 、 $R_E = 50\Omega$ 而且 $C_F = 1.5pF$ 。电路的基本放大器示于图 9.30,而且它的两个负实极点的模值分别为 $3MHz$ 和 $6MHz$ 。基本放大器的低频电流增益为 4000。假定不用改变基本放大器的参数就可以使图 9.29 电路的开路增益改变,试绘制采用 C_F 和不用 C_F 的两种情况下,当 f 由零变化到 0.01 时该电路的根迹图。然后,针对 R_F 及 R_E 值合乎以上规定的图 9.29 的反馈放大器,试估算在采用 C_F 及不用 C_F 的两种情况下电流增益传递函数的极点位置,并在 $f = 10kHz$ 至 $f = 100MHz$ 的范围内,相对于对数刻度的频率座标绘制出每种情况下的增益模值曲线。

9.14 一个运放具有两个负实开环极点,其模值分别为 100Hz 及 120kHz , 还具有一个负实零点,其模值为 100kHz . 运放的低频开环电压增益为 100dB . 如果放大器置于一个负反馈回路之中,试绘制当 f 由 0 变化到 1 时的根迹图. 并计算 $f = 10^{-3}$ 及 $f = 1$ 时,反馈放大器的极点和零点.

9.15 如果习题 9.14 的电路, 其极点模值为 100Hz 及 100kHz 而零点的模值为 120kHz , 试重新做该题。

9.16 一个运放的输入级电路示于图 9.45。

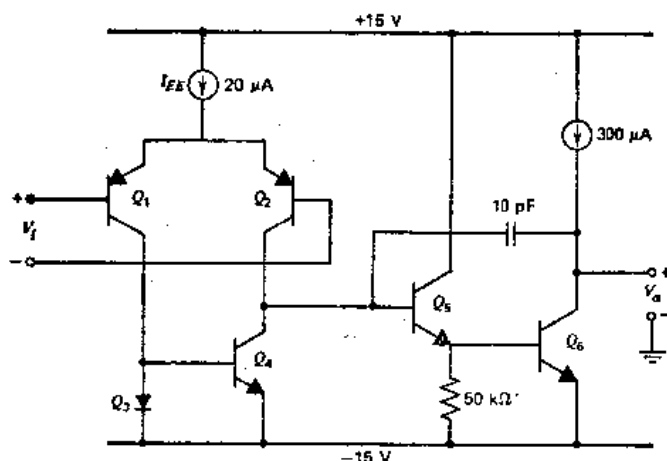


图 9.45 运放的输入级

(a) 假定频率响应主要取决于单极点, 试计算小信号电压增益 $|\Delta V_o/\Delta V_i(j\omega)|$ 等于 1 时的频

率,以及放大器的 V_o 的上升速率。

(b) 当阶跃输入 V_i 从 $-5V$ 跳变到 $+5V$ 时,试绘制 $0-20\mu s$ 时间内的响应 $V_o(t)$ 。假定电路接成同相的单位增益反馈回路。

9.17 如图 9.45 的电路采用从 Q_2 基极接到地的 $0.05\mu F$ 电容进行补偿,试重新做习题 9.16。假定从 Q_2 的基极至 V_o 的电压增益等于 500。

9.18 通过在图 9.45 的电路上,于 Q_1 及 Q_2 射极处各接一个 $10k\Omega$ 的电阻。如要得到同样的单位增益频率,试计算所需的新的补偿电容值以及上升速率改善的情况。

9.19 如果用 JFET 取代 Q_1 及 Q_2 , 试重新做习题 9.18。设每一个 JFET 均被偏置到 $300\mu A$ ($I_{EE} = 600\mu A$), 在这样偏流下 JFET 的 $g_m = 300\mu A/V$ 。

9.20 (a) 试计算图 9.45 电路的全功率带宽。

(b) 如果电路接成同相单位增益反馈回路,而且 V_i 为幅值等于 $10V$ 的正弦波其频率为 $45kHz$, 试绘制其输出电压 V_o 的波形。

参 考 文 献

- [1] K. Ogata. *Modern Control Engineering*. Prentice-Hall, Englewood Cliffs, N. J., 1970, Chapter 8.
- [2] P. E. Gray and C. L. Searle. *Electronic Principles*. Wiley, New York, 1969, Chapter 20.
- [3] R. D. Thornton et al. *Multistage Transistor Circuits*. Wiley, New York, 1965.
- [4] J. E. Solomon. "The Monolithic Op Amp: A Tutorial Study," *IEEE J. Solid-State Circuits*, Vol. SC-9, pp. 314—332, December 1974.
- [5] K. Ogata, Op cit.
- [6] P. E. Gray and C. L. Searle. Op cit. Chapter 19.
- [7] W. E. Hearn. "Fast Slewing Monolithic Operational Amplifier," *IEEE J. Solid-State Circuits*, Vol. SC-6, pp. 20—24, February 1971.

第十章 非线性模拟电路

10.1 引言

第一至第九章所讨论的各种模拟电路,其主要功能几乎完全是对信号进行线性放大。尽管所讨论的某些电路(例如 AB 类输出级),它的工作实际上是非线性的,但它对于通过放大器的信号所执行的工作,可以很好地用线性关系来近似。

在仪表系统、通信系统以及控制系统的设计中,经常需要使连续性模拟信号实现非线性工作。这些工作包括整流、调制、解调、频率变换、乘法运算及除法运算等。本章将对用单片集成电路来实现这些工作的最常用方法进行分析。首先,讨论利用二极管以及有源元件来实现精密整流。其次,讨论利用双极型管使非线性模拟电路同步,并分析 Gilbert 乘法器的单元电路,它是多种多样这类电路的基础。最后,讨论如何应用这种功能块,来作为小信号模拟乘法器、作为调制器、作为相位比较器以及作为大信号四象限乘法器等的问题。

根据对乘法器的讨论,我们引入一个非常有用的对调频(FM)与调幅(AM)信号进行解调,并与此同时,实现带通滤波的技术功能。这种电路称之为相位锁定回路(PLL),它特别适合于用集成结构来实现。在探讨了有关的基本概念之后,将分析在锁定条件下的 PLL 性能。然后再讨论瞬态的捕捉,最后,对一个实际的相位锁定回路的集成电路进行分析。

10.2 精密整流

整流也许是对时变信号实现非线性处理的一种最基本工作。一个理想的半波整流器是一种电路,它仅允许通过一种极性的信号电流或电压,而阻塞另一种极性的信号电压或电流的通过。一个理想的半波整流器的传递特性,示于图 10.1。图 10.1 还示出了第二种有用的整流器,即全波整流器的传递特性。实际的整流器可以分成两大类。第一类称为功率整流器,用来把交流功率变换成直流功率。这类电路几乎完全用硅二极管来实现整流功能,对它的性能要求是高效率 and 低成本。由于这类大功率电路绝大多数都利用分立式元件来实现,所以我们干脆不讨论这类电路。

第二类整流的任务,不是进行功率变换而是从信号中提取信息。例如,在某些类型的解调器中,便使用这种类型的全波整流器来确定信号的均方根值而在必须感受正、负两种极性信号的仪表系统中,也使用这类整流器。我们称这类整流器为精密整流器。在集成模拟子系统中,经常需要完成精密整流功能,本节就要讨论实现精密整流的电路方案。

二极管半波整流器的最简单形式,示于图 10.2a。当输入电压为正时,二极管反偏,输出端的电压就等于输入端的电压,如图 10.2b 等效电路所示。当输入电压由零变负时,在二极管开始传导电流之前,输出电压仍等于输入电压。当输入电压值大约等于 -0.6V 时,

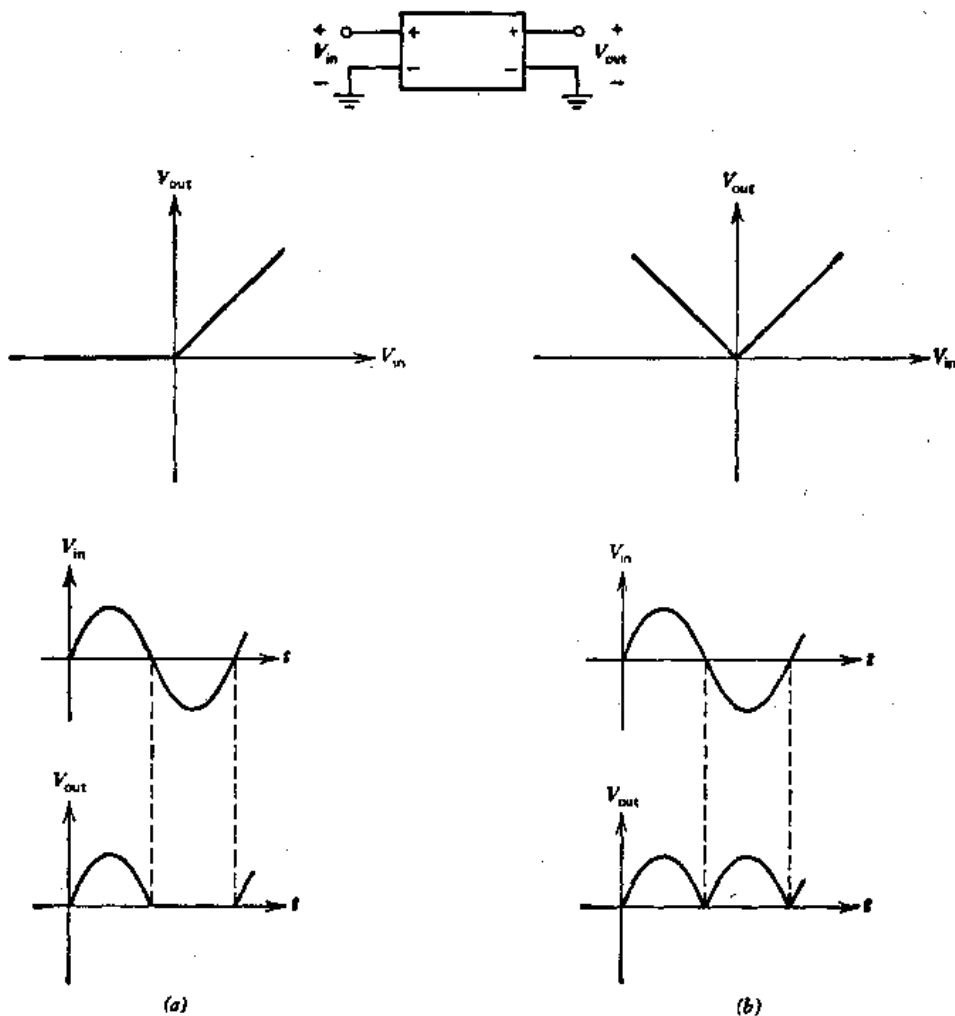


图 10.1 整流器的传递特性及对正弦输入波形的响应。(a) 半波整流器；(b) 全波整流器

二极管便开始导电。当输入电压幅值增大而超过该值时，二极管便使输出电压箝位在 -0.6V ，这种情况可用图 10.2c 的等效电路来表示。最终形成的直流转移特性，示于图 10.2d。如将一个正弦波加在输入端，则输出信号就是输入信号的半波整流，如图 10.2e 所示。

这种整流电路的一个重要缺点就是整流功能是不精确的，二极管的正向压降将使数值介于 0 至 -0.6V 的信号能够通过电路。例如，当信号的幅值仅为 $2\sim 3\text{V}$ 时，输出的波形就不再象图 10.1 所示的那样，是输入波形整流后的精确再现。在许多处理信号的用途中，这样的误差往往太大而无法接受。

通过附加有源元件，可以大大提高整流器的性能。今讨论图 10.3 所示的有源整流器。这时，二极管被由一个二极管和增益为 α 的运放所共同组成的子线路所取代。首先，来讨论二极管-运放组合的 I - V 特性。假设运放是理想的，则进入其输入端的电流等于零，因而所有电流 I 都将流经二极管而进入运放的输出端。

二极管的正向压降等于运放输入电压 V_i 与输出电压 V_o 之间的差值，所以二极管的电流 I 为

$$I = -I_s \left[\exp\left(\frac{V_o - V_i}{V_T}\right) - 1 \right] \quad (10.1)$$

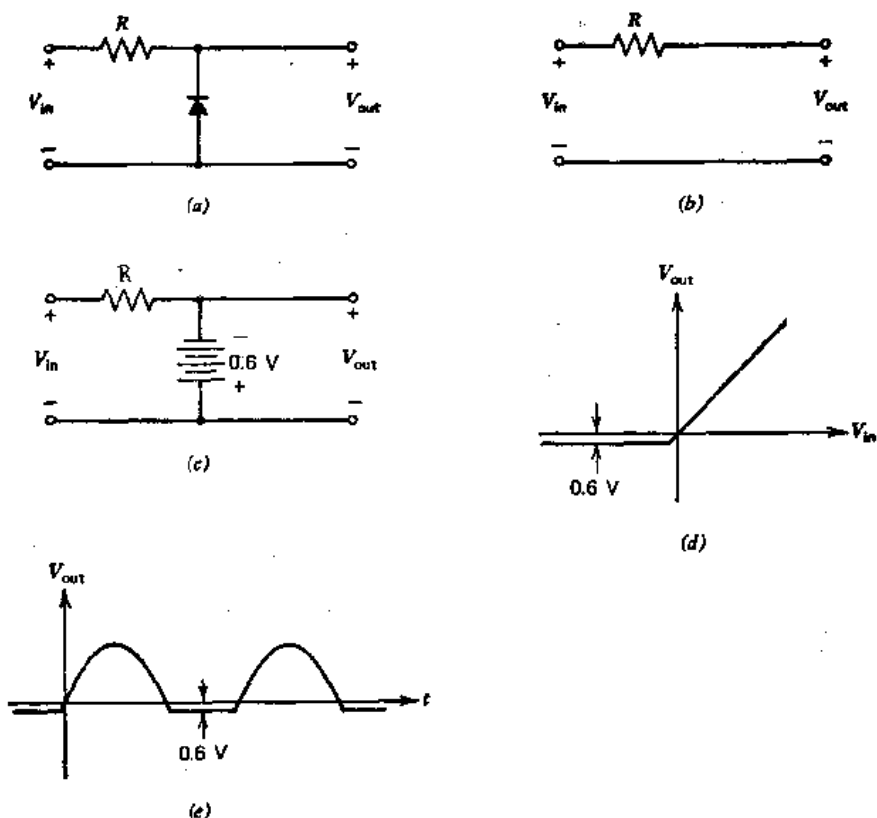


图 10.2 简单的二极管半波整流器。(a) 整流器电路；(b) 当 $V_{in} > -0.6V$ 时的等效电路；(c) 当 $V_{in} < -0.6V$ 时的等效电路；(d) 直流转移特性；(e) 对正弦输入的响应

运放的增益为 a , 故

$$V_o = -aV_i \quad (10.2)$$

需要指出, 电路的输出电压 V_{out} 并不等于运放的输出电压 V_o 。运放的输出仅起到驱动二极管的作用。电路的输出电压等于运放的输入电压。对于二极管为正偏的情况, 通过联立式(10.1)与(10.2), 可求出这个电压

$$V_i = -\frac{V_T}{a+1} \ln\left(\frac{-I}{I_s} + 1\right) = V_{out} \quad (10.3)$$

同单用二极管时的情况相比较, 正向压降被减小到 $1/(a+1)$ 。由于一个运放可以很容易得到几千倍的电压增益 a , 因此决定这一电路正向压降的因素, 实际上将是运放本身的输入失调电压。

当输入电压为正时, 运放驱动二极管进入反偏状态, 这时电路的特性就不再能够用式(10.3)来描述。由于存在二极管, 不可能有比二极管反向漏电流更大的电流流入复合器件。因此, 当图 10.3 的输入电压为正时, 将没有电流流入电阻, 因此运放的输入电压 V_i 便等于 V_{in} 。结果使运放输出电压越来越负, 直到输出级饱和。所以, 当输入电压为正时, 输入电压 V_{in} 便直接跨接在运放的两个输入端上, 而放大器处于饱和。

图 10.3a 整流器的直流转移特性, 示于图 10.3b。需要指出, 这一特性曲线非常接近于理想整流器的特性。

改进的精密半波整流器 图 10.3 的整流电路具有这样特性, 即当输入为正时运算放大器的输出为负而且处于饱和。如图 10.3c 所示, 当输入波形过零时, 运放的输出电压需

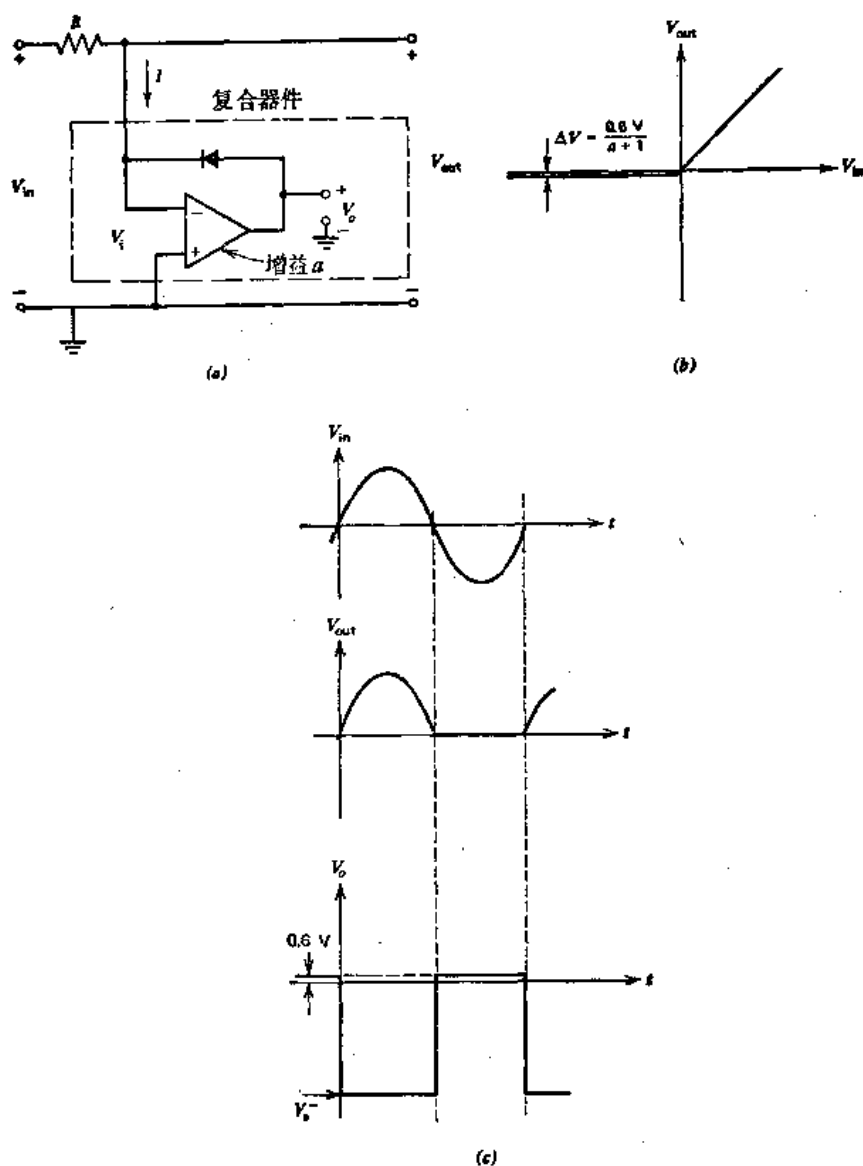
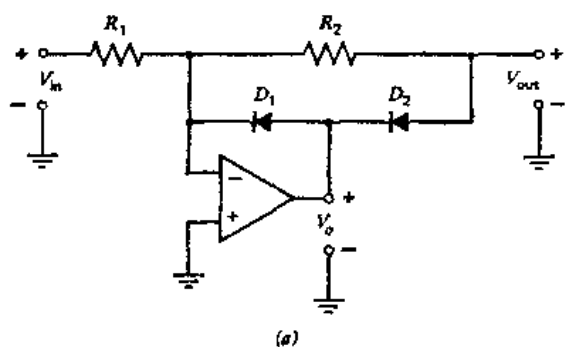


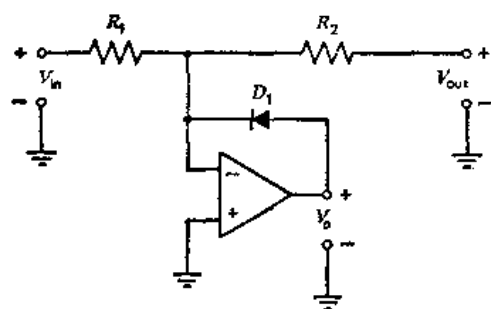
图 10.3 有源精密半波整流器。(a) 整流器电流；(b) 直流转移特性，如运放没有失调，则当 $V_{in} < 0$ 时输出电压处于微伏范围；(c) 精密整流器的输入与输出波形。 V_o 是运放的输出电压，在输入波形为正半周时， V_o 的值等于 V_{in} ，它是运放输出级达到饱和时的输出电压

要从它的饱和电压 (V_{T-}) 立即变化到 $+0.6V$ 。由于实际运放的上升速率受到限制(参看第九章)，因此当输入正弦信号频率提高时，输出波形将不再是精确的被整流的输入波形。图 10.4 所示的另一种电路，将显著地改善这一问题。除了增加一个二极管 D_2 和一个电阻 R_2 以外，这个电路和图 10.3 的电路一样。

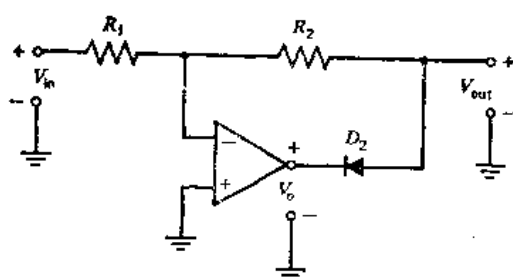
当输入电压小于零时，电路的工作情况与图 10.3 电路的完全相同。这种情况下的等效电路，示于图 10.4b。二极管 D_1 为正偏因而运放处于正向作用区。由于这时没有电流流入 R_2 ，所以运放的反相输入通过 D_1 的反馈而被箝位到地，因而输出电压也为地电位。当输入电压为正时，没有反向电流流经 D_1 ，因此运放的输出电压 V_o 被驱动成为负值。这样，将使 D_1 反偏而 D_2 正偏。结果，等效电路如图 10.4c 所示，它就是一个在输出端引线上串有正偏二极管的反相放大器。由于运放的高增益，只要二极管是正偏的，二极管对电



(a)



(b)



(c)

图 10.4 改进的精密整流器。(a) 整流器电路；(b) 当 $V_{in} < 0$ 时的等效电路；(c) 当 $V_{in} > 0$ 时的等效电路

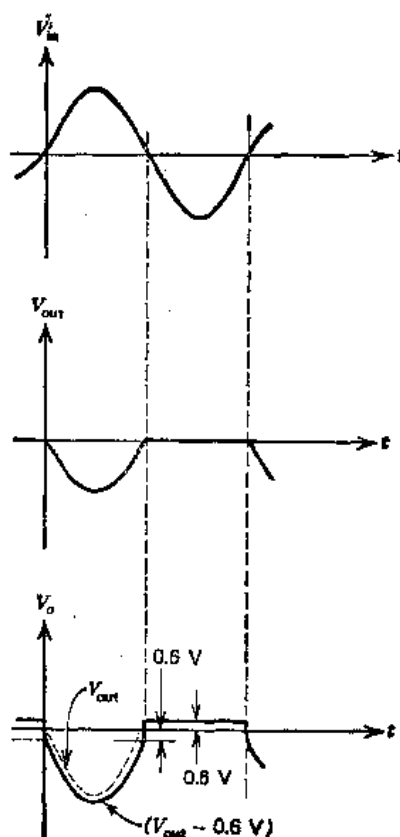


图 10.5 在正弦输入时,改进的精密整流器所对应的波形

路的性能就不起影响,所以电路起一个反相放大器的作用,它所给出的输出电压为

$$V_{out} = -\frac{R_2}{R_1} V_{in} \quad (10.4)$$

如图 10.5 所示,当输入信号由正变到负时,运算放大器输出电压所需要的变化,只相当于两个二极管的压降。实际上,上述电路只是多种多样有源整流器电路中的一种,而其他的这类电路,有的可以进行更为快速的工作^[1]。

10.3 双极型管的模拟乘法器

在模拟信号处理中,经常需要有这样一种电路,它接受两个模拟输入,并产生一个与输入的乘积成比例的输出。这种电路称为模拟乘法器。在下面几节中,我们将介绍几种模拟乘法器,它们均系以双极型管的指数转移功能作为工作的基础。

10.3.1 射耦对简单乘法器

在第三章中曾指出, 图 10.6 所示的射耦对, 其输出电流与差模输入电压之间存在以下关系:

$$I_{c1} = \frac{I_{EE}}{1 + \exp\left(-\frac{V_{id}}{V_T}\right)} \quad (10.5)$$

$$I_{c2} = \frac{I_{EE}}{1 + \exp\left(\frac{V_{id}}{V_T}\right)} \quad (10.6)$$

这里, 略去了基极电流。联立式(10.5)与(10.6), 可得两个输出电流之间的差值为

$$\Delta I_c = I_{c1} - I_{c2} = I_{EE} \tanh\left(\frac{V_{id}}{2V_T}\right) \quad (10.7)$$

这一关系示于图 10.7, 它说明射耦对本身就可以用作原始的乘法器。我们首先假定差模输入信号 V_{id} 远小于 V_T 。如果这一点成立, 便可以利用以下近似关系:

$$\tanh \frac{V_{id}}{2V_T} \approx \frac{V_{id}}{2V_T} \quad \text{当 } \frac{V_{id}}{2V_T} \ll 1 \text{ 时} \quad (10.8)$$

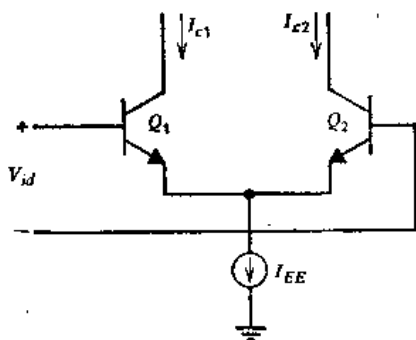


图 10.6 射耦对

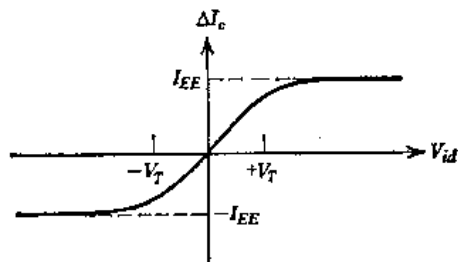


图 10.7 射耦对的直流转移特性

式(10.7)可化为

$$\Delta I_c = I_{EE} \left(\frac{V_{id}}{2V_T} \right) \quad (10.9)$$

电流 I_{EE} 实际上就是射耦对的偏置电流。如果在电路中再增加一些部分, 便可使 I_{EE} 与第二个输入信号 V_{i2} 成正比, 这样的电路示于图 10.8。因此, 可得

$$I_{EE} \approx K_o (V_{i2} - V_{BE(on)}) \quad (10.10)$$

将式(10.10)代入式(10.9), 可以算出射耦对的差模输出电流为

$$\Delta I_c = \frac{K_o V_{id} [V_{i2} - V_{BE(on)}]}{2V_T} \quad (10.11)$$

这样, 如果 V_{id} 很小而且 V_{i2} 大于 $V_{BE(on)}$, 上述电路便可完成乘法的功能。后一条件的限制意味着, 乘法器只能在 V_{id} — V_{i2} 平面的两个象限内起作用, 故这类乘法器称为双象限乘法器。对许多通信用途来说, 只能在两个象限内工作的这样限制是很苛刻的, 所以

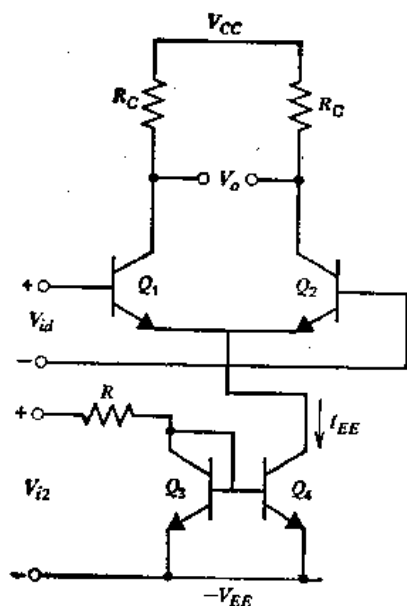


图 10.8 双象限模拟乘法器

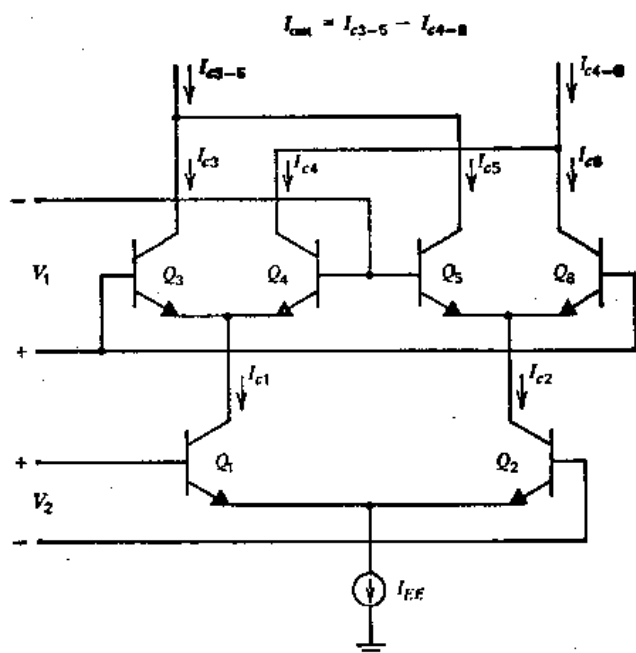


图 10.9 Gilbert 乘法器电路

大多数实际应用的乘法器应可在四个象限内工作。图 10.9 所示的 Gilbert 乘法器单元电路^[2],就是对射耦对单元电路的改进,它可完成四象限的乘法功能。它是大多数集成电路平衡乘法器系统的基础。一个射耦对与二个交叉耦合射耦对的串联接法,将产生一个特别有用的转移特性,这将在下一节予以介绍。

10.3.2 Gilbert 乘法器单元电路的直流分析

在以下的分析中,假定各个晶体管是相同的,各个晶体管及偏置电流源的输出电阻均可略去,同时还可略去基流。对于图 10.9 所示的 Gilbert 单元电路,可利用式 (10.5) 和 (10.6),求出 Q_3 和 Q_4 的集流为

$$I_{c3} = \frac{I_{c1}}{1 + \exp\left(\frac{-V_1}{V_T}\right)} \quad (10.12)$$

$$I_{c4} = \frac{I_{c1}}{1 + \exp\left(\frac{V_1}{V_T}\right)} \quad (10.13)$$

同样地,可求出 Q_5 和 Q_6 的集流为

$$I_{c5} = \frac{I_{c2}}{1 + \exp\left(\frac{V_1}{V_T}\right)} \quad (10.14)$$

$$I_{c6} = \frac{I_{c2}}{1 + \exp\left(-\frac{V_1}{V_T}\right)} \quad (10.15)$$

再次利用式 (10.5) 和 (10.6),可求出电流 I_{c1} 和 I_{c2} 同 V_2 的关系如下:

$$I_{c1} = \frac{I_{EE}}{1 + \exp\left(-\frac{V_2}{V_T}\right)} \quad (10.16)$$

$$I_{c2} = \frac{I_{EE}}{1 + \exp\left(\frac{V_2}{V_T}\right)} \quad (10.17)$$

将式(10.12)和(10.17)联立,可得用输入电压 V_1 和 V_2 来表示的集流 I_{c3} 、 I_{c4} 、 I_{c5} 以及 I_{c6} 的表示式:

$$I_{c3} = \frac{I_{EE}}{\left[1 + \exp\left(-\frac{V_1}{V_T}\right)\right] \left[1 + \exp\left(-\frac{V_2}{V_T}\right)\right]} \quad (10.18)$$

$$I_{c4} = \frac{I_{EE}}{\left[1 + \exp\left(-\frac{V_2}{V_T}\right)\right] \left[1 + \exp\left(\frac{V_1}{V_T}\right)\right]} \quad (10.19)$$

$$I_{c5} = \frac{I_{EE}}{\left[1 + \exp\left(\frac{V_1}{V_T}\right)\right] \left[1 + \exp\left(\frac{V_2}{V_T}\right)\right]} \quad (10.20)$$

$$I_{c6} = \frac{I_{EE}}{\left[1 + \exp\left(\frac{V_2}{V_T}\right)\right] \left[1 + \exp\left(-\frac{V_1}{V_T}\right)\right]} \quad (10.21)$$

由此可得,差模输出电流为

$$\begin{aligned} \Delta I &= I_{c3-5} - I_{c4-6} = I_{c3} + I_{c5} - (I_{c4} + I_{c6}) \\ &= (I_{c3} - I_{c6}) - (I_{c4} - I_{c5}) \end{aligned} \quad (10.22)$$

$$= I_{EE} \left[\tanh\left(\frac{V_1}{2V_T}\right) \right] \left[\tanh\left(\frac{V_2}{2V_T}\right) \right] \quad (10.23)$$

可见,直流转移特性就是两个输入电压双曲正切的乘积。

根据外加电压 V_1 及 V_2 相对于 V_T 值的大小,乘法器单元的实际应用可分为三大类。如果 V_1 及 V_2 的大小相对于 V_T 很小,则双曲正切函数可近似为线性的,因而电路起乘法器的作用可产生 V_1 与 V_2 的乘积。然而,如果在每一输入端串入非线性的特性来对双曲正切函数进行补偿,则可使输入电压保持在线性的范围大大扩展。这种方法在所谓四象限模拟乘法器中得到了应用。

如果输入电压之一大于 V_T 就构成第二类应用,这时被加以大信号的管子将成为开关而不再是近似于线性的器件。这样,就能够将所加的小信号同方波相乘,因此以这种方式工作的电路起一个调制器的作用。

在第三类应用中,加到两个输入端的信号均大于 V_T ,所以电路中所有六个晶体管均成为非饱和开关。这种工作方式,在检测两个限幅信号之间的相位差时很有用,在相位锁定回路以及有时称为相位检测器的组态中,需要这种功能。

我们首先研究,将电路作为两个连续信号的模拟乘法器时的情况。

10.3.3 Gilbert 单元电路的模拟乘法器

如前所述,双曲正切函数可以表示成无限级数:

$$\tanh x = x - \frac{x^3}{3} \dots \quad (10.24)$$

设 x 远小于 1, 则双曲正切可以近似为

$$\tanh x \approx x \quad (10.25)$$

将式(10.25)代入式(10.23),得

$$\Delta I \approx I_{EE} \left(\frac{V_1}{2V_T} \right) \left(\frac{V_2}{2V_T} \right) \quad \text{当 } V_1, V_2 \ll V_T \text{ 时} \quad (10.26)$$

可见,对于小幅度信号,电路起模拟乘法作用。遗憾的是,输入信号的幅值通常远大于 V_T , 但是,在这种组态中较大的信号可用若干方式来加以接收。结果是只有一个信号比 V_T 大, 在下面的射耦对中,可以使用射极负反馈电阻,以扩展 V_2 的线性输入范围,如图 10.10 所示。可惜,对交叉耦合的射耦对 Q_3-Q_6 不能使用这种方法,因为负反馈电阻会使这些器件中必须保持的 I_c 与 V_{be} 之间的非线性关系遭到破坏。

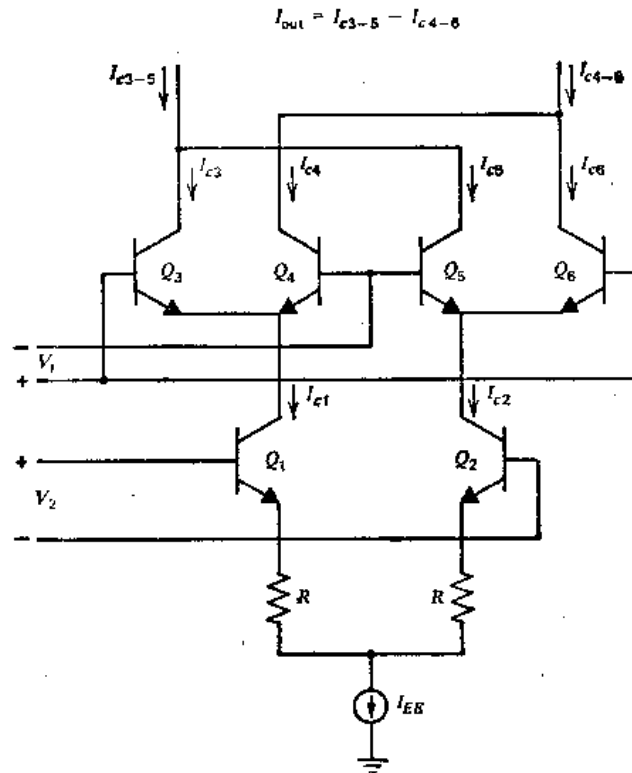


图 10.10 使用射极负反馈电阻的 Gilbert 乘法器,它可以用于扩大 V_2 输入电压保持线性工作的范围

另外一种方法是引入一个非线性,预先使输入信号发生畸变,以补偿基本单元电路的双曲正切的转移特性。所需的非线性就是双曲正切特性的反函数,图 10.11 示出了这种系统的假想例子。幸而,可以很容易得到这种特定的非线性。

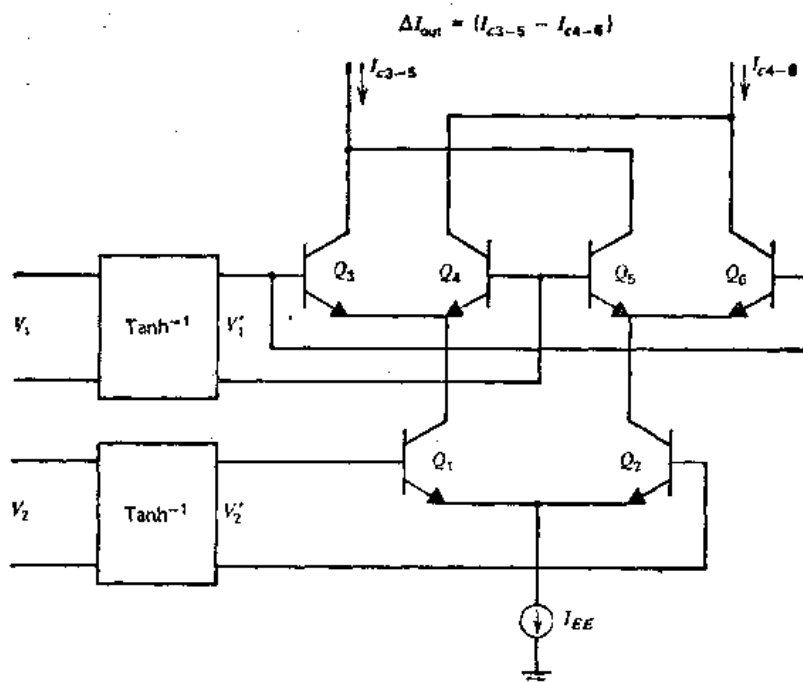


图 10.11 带有预畸变电路的 Gilbert 乘法器

今讨论图 10.12, 设一开始方框中的电路产生一个与输入电压 V_1 成线性关系的差模输出电流。于是

$$I_1 = I_{o1} + K_1 V_1 \quad (10.27)$$

$$I_2 = I_{o1} - K_1 V_1 \quad (10.28)$$

式中 I_{o1} 为 $V_1 = 0$ 时流入每一个输出引线的直流电流, 而 K_1 为电压-电流变换器的跨导。跨接于两个二极管接法的晶体管之间的差模电压为

$$\begin{aligned} \Delta V &= V_T \ln \left(\frac{I_{o1} + K_1 V_1}{I_s} \right) \\ &\quad - V_T \ln \left(\frac{I_{o1} - K_1 V_1}{I_s} \right) \\ &= V_T \ln \left(\frac{I_{o1} + K_1 V_1}{I_{o1} - K_1 V_1} \right) \end{aligned} \quad (10.29)$$

利用恒等式

$$\tanh^{-1} x = \frac{1}{2} \ln \left(\frac{1+x}{1-x} \right) \quad (10.30)$$

可以将式(10.29)的函数变换为所希望的表示式, 即

$$\Delta V = 2V_T \tanh^{-1} \left(\frac{K_1 V_1}{I_{o1}} \right) \quad (10.31)$$

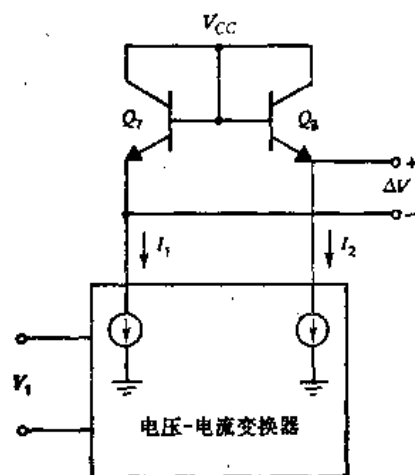


图 10.12 双曲正切反函数的电路

可见, 如按图 10.11 所示, 将这一功能块与每一个输入端相串联以补偿非线性, 则利用式(10.23)可使总的转移特性成为

$$\Delta I = I_{EE} \left(\frac{K_1 V_1}{I_{o1}} \right) \left(\frac{K_2 V_2}{I_{o2}} \right) \quad (10.32)$$

式中 I_{o1} 及 K_2 是接在 V_2 后面的功能块的参数。

$$-\frac{I_{o1}}{K_1} < V_1 < \frac{I_{o1}}{K_1} \quad (10.33)$$

$$-\frac{I_{o2}}{K_2} < V_2 < \frac{I_{o2}}{K_2} \quad (10.34)$$

图 10.13 完整的四象限乘法器

10.3.4 完整的模拟乘法器^[3]

作为电压-电流变换器的最常用组态,就是图 10.10 所示的具有射极负反馈的射耦对。

至于图 10.13 中的差分-单端变换器, 经常用图 6.4 所示的一个运放电路来实现。如果这一电路的跨阻为

$$\frac{V_{out}}{\Delta I} = K_3 \quad (10.35)$$

则将其代入式(10.32), 便可得出总的乘法器特性为

$$V_{out} = I_{EE} K_3 \frac{K_1}{I_{o1}} \frac{K_2}{I_{o2}} V_1 V_2 \quad (10.36)$$

因此, 在很宽范围内输出电压与乘积 $V_1 V_2$ 成比例。通常, 选择式(10.36)中的常数, 以便使

$$V_{out} = 0.1 V_1 V_2 \quad (10.37)$$

并使整个的电压范围为 $\pm 10V$ 。

10.3.5 Gilbert 乘法器单元电路作为平衡调制器与相位检测器

刚才介绍的四象限乘法器是乘法器单元电路的一个应用例子, 在这种应用中, 当正常工作时所有的器件均工作于正向作用区。这种用途的电路可以执行一个连续变化的模拟信号对另一个模拟信号的精密乘法。然而, 在通信系统中, 经常需要一个连续变化的信号同方波相乘。通过直接在交叉耦合射耦对上施加一个足够大的信号 (即大于 $2V_T$), 使四个晶体管中交替地实现两个完全截止而另外两个传导所有电流, 便可容易地用乘法器电路来达到这一要求。由于电路中的晶体管并未进入饱和, 所以这个过程能以很高的速度来实现。当一个正弦波加在小信号输入端而一个方波加到大信号输入端时, 所产生的一组典型波形见图 10.14。需要指出, 由于加进方波使乘法器中器件或被开启或被关断, 因此只要方波的幅值足够大, 能够使乘法器电路中的器件完全导通或者完全截止, 输出波形的幅值便与方波的幅值无关。因此, 这种组态的电路就不是执行两个波形的线性相乘, 实际上, 它是使小信号输入所产生的电路输出电压, 交替地乘以 $+1$ 和 -1 。

由两个输入信号的傅立叶 (Fourier) 级数, 便可直接导出输出的频谱。对于低频调制的正弦输入, 可得

$$V_m(t) = V_m \cos \omega_m t \quad (10.38)$$

对于高频的方波输入, 假定其幅值如上所述等于 ± 1 , 则其频谱为

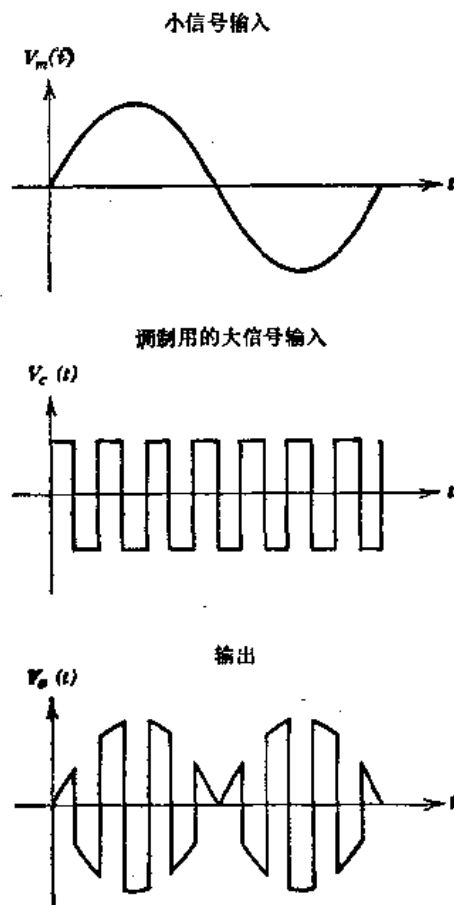


图 10.14 应用大输入信号时相位检测器的输入和输出波形

$$V_c(t) = \sum_{n=1}^{\infty} A_n \cos n\omega_c t, \quad A_n = \frac{\sin n\pi/2}{n\pi/4} \quad (10.39)$$

因此,输出信号为

$$V_o(t) = K[V_c(t)V_m(t)] = K \sum_{n=1}^{\infty} A_n V_m \cos \omega_m t \cos n\omega_c t \quad (10.40)$$

$$= K \sum_{n=1}^{\infty} \frac{A_n V_m}{2} [\cos(n\omega_c + \omega_m)t + \cos(n\omega_c - \omega_m)t] \quad (10.41)$$

式中 K 是乘法器由小信号输入端到输出端的增益的模值。频谱具有这样一些分量,它们的频率要比载波频率 ω_c 的每一次谐波高或低 ω_m (即等于 $n\omega_c \pm \omega_m$),但不包含与 ω_c 及其谐波频率相同的分量。输入信号及所造成的输出信号的频谱,示于图10.15。在输出中不存在落在载波频率的分量,是平衡调制器的一个非常有用的特性。通常,信号在调制过程

以后被滤波,因此只有接近 ω_c 的分量才能保留下来。

如果在调制输入端加进一个直流分量,就会在输出中造成落在其载波频率及其谐波频率上的信号分量。如果调制信号为

$$V_m(t) = V_m(1 + M \cos \omega_m t) \quad (10.42)$$

式中参数 M 称为调制指数,则输出信号为

$$\begin{aligned} V_o(t) = & K \sum_{n=1}^{\infty} A_n V_m \\ & \times \left[\cos(n\omega_c t) \right. \\ & + \frac{M}{2} \cos(n\omega_c + \omega_m)t \\ & \left. + \frac{M}{2} \cos(n\omega_c - \omega_m)t \right] \quad (10.43) \end{aligned}$$

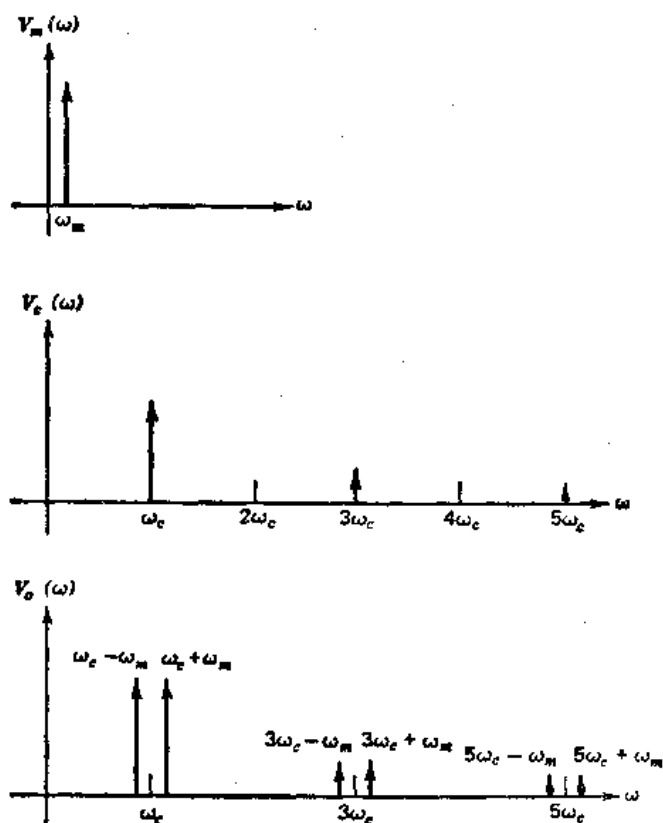


图 10.15 平衡调制器的输入及输出频谱

这一直流分量可以是有意加入以进行通常的调幅,也可以是由于调制器内器件的失调电压所造成,后者将在载波插制式调制器中造成不希望的载波馈泄。

需要指出,平衡调制器实际上起频率变换作用。调制信号 $V_m(t)$ 中所包含的信息原先集中在调制频率 ω_m 处。调制器将这个信息进行变换,使它所含的频谱分量落在通常称为载波的高频信号 $V_c(t)$ 的各次谐波附近。平衡调制器也用于进行解调,解调就是从载波附近的频带中将信息提取出来并变回低频信息。

在频率变换中,两个频率不同的信号被加在两个输入端,从输出信号中可以得到频率分量的和或差。如果把未经调制的频率均为 ω_0 的信号加在两个输入端,则电路便成为相

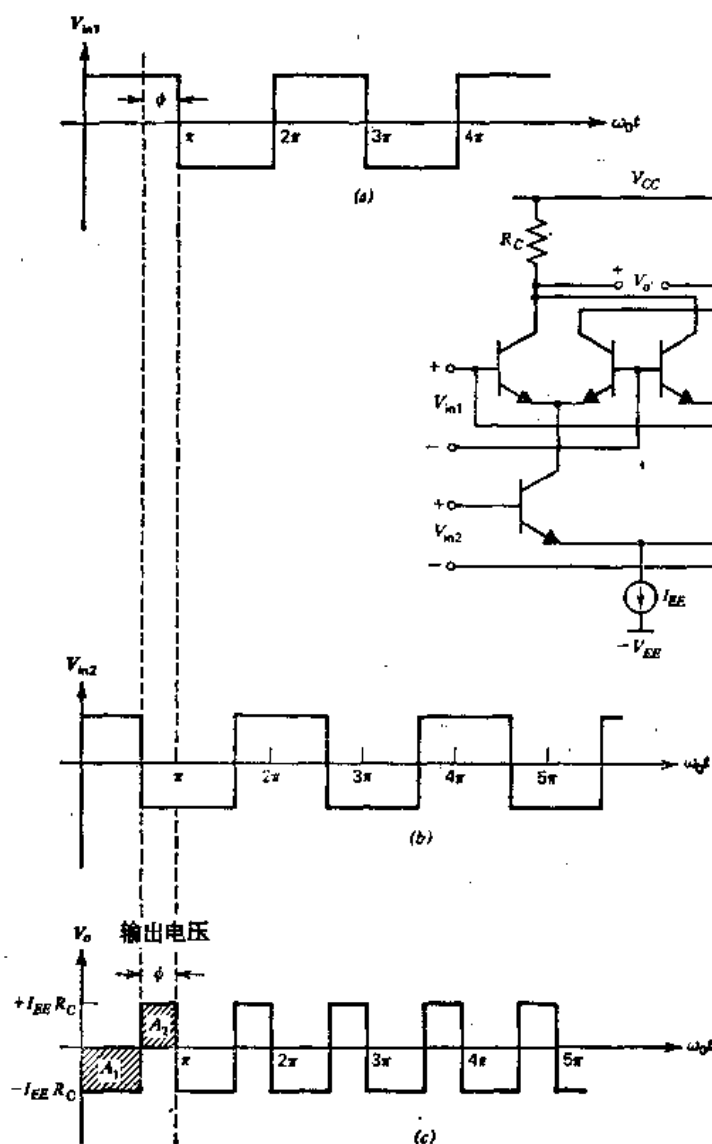


图 10.16 相位检测器的典型输入和输出波形

位检测器,它产生一个完全为直流分量的输出,而且其大小与两个输入信号之间的相位差成比例。今以图 10.16 中的两个输入波形为例进行讨论,这两个波形加在图中的 Gilbert 乘法器上。为了简化,首先假定两个输入的幅值都很大,因而电路中的所有晶体管都成为开关。所造成的输出波形,示于图 10.16c,它由一个直流分量以及一个两倍于输入频率的分量所合成。波形中的直流分量可表示为

$$V_{av} = \frac{1}{2\pi} \int_0^{2\pi} V_o(t) d(\omega_0 t) \quad (10.44)$$

$$= \frac{-1}{\pi} (A_1 - A_2) \quad (10.45)$$

式中面积 A_1 和 A_2 如图 10.16c 所示。因此

$$V_{av} = - \left[I_{EE} R_C \frac{(\pi - \phi)}{\pi} - \frac{I_{EE} R_C \phi}{\pi} \right] \quad (10.46)$$

$$= I_{EE} R_C \left(\frac{2\phi}{\pi} - 1 \right) \quad (10.47)$$

在图 10.17 中,画出了这一相位关系表示式。这一相位解调技术广泛地用于相位锁定回路之中。

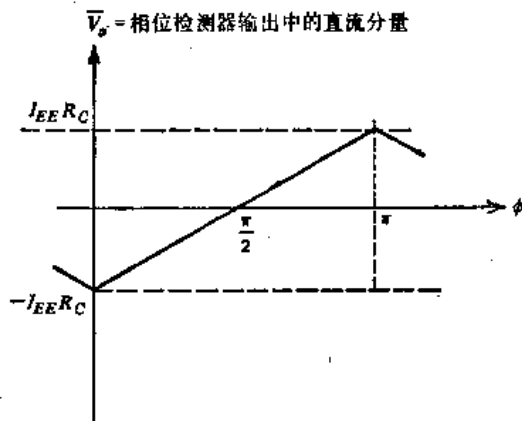


图 10.17 相位检测器的输出与相位差的关系

上面假定,输入波形幅值很大而且都是方波。如果输入信号幅值很大,由于乘法器成为开关,简单地在波形过零时由一种状态变换成另一种状态,所以实际的波形形状并不重要。当两个输入信号或其中之一的幅值,同 V_T 的幅值差不多或者比 V_T 小时,电路仍然起相位检测器功能。可是,这时的输出电压既同两个输入波形的相位差有关,又同两个输入波形的幅值有关。以这样方式工作的电路原理,将在 10.4.3 节中进一步讨论。

10.4 相位锁定回路

相位锁定回路 (PLL) 的概念,首先在 1930 年提出^[4]。从那时候起,它便在许多类型的通讯系统中得到应用,特别是在卫星通讯系统中。直到不久以前,对于大多数要求性能更为适度的消费系统或工业系统来说,使用相位锁定系统曾是过分复杂而昂贵的事情,因而使用更为经济的其他方法。但是,PLL 特别适合于单片集成结构,现在可以生产非常便宜的集成电路的相位锁定回路^[5]。在许多场合中,诸如调频解调器、立体声收音机的解调器、音调检测器、频率同步器及其他装置中,人们已注意应用 PLL 了。在本节中,首先介绍 PLL 的基本工作原理,然后用分析的方法讨论在锁定条件下的回路性能。再讨论它的一些应用情况,最后介绍集成电路 PLL 的设计方法。

10.4.1 相位锁定回路的概念

基本的相位锁定回路系统的方框图,示于图 10.18。组成系统的元件有相位比较器、回路滤波器、放大器以及压控振荡器。简单地说,压控振荡器 (VCO) 就是一个其频率与外加电压成比例的振荡器。当回路锁定于输入的周期性信号时,VCO 频率便精确地等于输入信号的频率。相位检测器产生一个直流或低频的信号,它同输入的信号及 VCO 输出的信号之间的相位差成比例。然后,这一相敏信号通过回路滤波及放大器,并被加到 VCO 的控制输入端上。例如,如果输入的信号频率略有错移,则 VCO 信号及输入的信号之间的相位差将开始随时间而增大。它所引起的 VCO 上控制电压的变化,将使 VCO 频

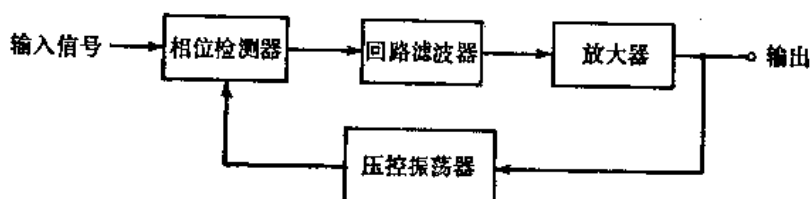


图 10.18 相位锁定回路系统

率返回到与输入的信号频率相等。这样,当输入信号频率变化时,回路仍能保持锁定,而 VCO 输入电压则与输入的信号频率成比例。这种性能使得 PLL 对调频信号的解调特别有用,这时输入的信号频率随时间而变化,而且含有所需要的信息。锁定回路对输入信号频率所能锁定的范围称为“锁定范围”。

PLL 性能的一个重要指标就是捕捉过程,通过这一过程使回路从未锁定的自由进行的状态进入信号锁定状态。在未锁定状态下, VCO 工作的频率相当于它的控制输入端施加的直流电压为零时的情况。这一频率称为中心频率,或称为自由工作频率。当所加的周期性信号频率接近于自由工作频率时,回路是否对它锁定取决于一些因素。实质上,捕捉过程是一种非线性过程,所以我们仅定性地介绍其暂态过程。

首先,假定回路滤波器与 VCO 的控制输入端是开环的,而加在 PLL 输入端上的信号频率接近于但不等于自由工作频率。常见的相位检测器是上一节所讨论的那种类型,但为了进行定性的讨论,我们假定相位检测器就是一个模拟乘法器,它把二个正弦波乘在一起。因此,乘法器-相位检测器的输出包含频率分量的和值及差值,假定频率分量的和值的频率相当高,因而可以由低通滤波器滤掉。这样,低通滤波器的输出就是一个正弦波,它的频率等于 VCO 自由工作频率与输入信号频率之差。

现在假定开环回路突然成为闭环,因而差频正弦波加在 VCO 的输入端。这将使得 VCO 本身的频率成为时间的正弦函数。我们假定输入的信号频率低于自由工作频率。由于 VCO 频率是时间的函数而不断地变化,它将交替地一会接近于输入信号频率,一会又离开这个频率。相位检测器的输出接近于正弦波,它的频率是 VCO 频率与输入信号频率之差。当 VCO 频率离开输入信号频率时,该正弦波的频率提高。当 VCO 频率接近于输入信号频率时,该正弦波的频率降低。如果我们观察一下这种现象对于相位检测器输出的影响,可以发现,当这个正弦差频波形的增量幅值为负时,它的频率将降低,而当它的增量幅值为正时,则频率将提高。这就使相位检测器的输出在捕捉过程中形成一个不对称的波形,如图 10.19 所示。这种波形的不对称在相位检测器的输出中将引入一个直流分量,它使平均的 VCO 频率趋近于输入信号频率,因而使二者频率之差逐渐减小。一旦系统达到锁定,当然频差便等于零,因而在回路滤波器输出中便只剩下直流电压。

回路的捕捉范围就是指输入信号频率围绕中心频率的偏摆范围,在这范围内回路将

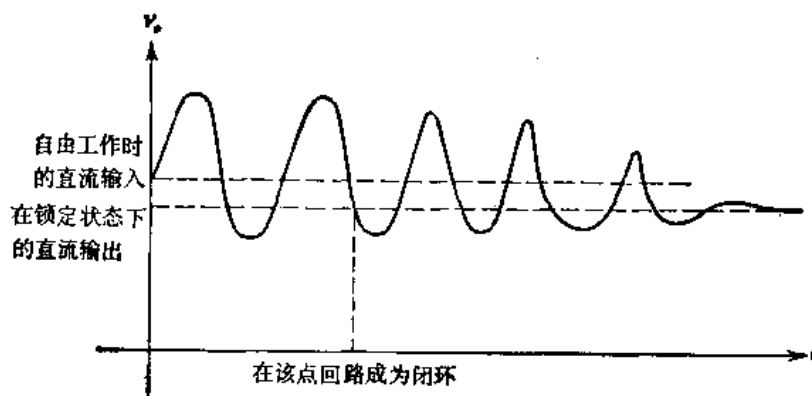


图 10.19 在捕获的暂态过程中典型的相位检测器的输出

从未锁定状态变成锁定状态, 捉入时间就是回路捕捉信号所需要的时间, 这两个参数都取决于回路本身增益的大小以及回路滤波器的带宽。回路滤波器的作用在于, 滤掉由于远离中心频率的干扰信号所造成的频率差值分量, 它还可以在由于暂时的强大干扰而使回路瞬时失去锁定时, 为回路提供记忆。因此, 缩小回路滤波器的带宽将有助于抑制带宽以外的信号, 但同时也减小了捕捉范围, 而且捉入时间也变得更长, 此外, 回路的相位裕度也就更差。

10.4.2 在锁定状态下的相位锁定回路

在锁定状态下, 在相位检测器的输出电压与 VCO 及输入信号之间的相位差之间, 存在着线性的关系。这一事实使得可以在锁定状态下, 利用标准的线性反馈概念来分析回路。这种工作方式下的系统方框图, 示于图 10.20。图中 K_D 为相位比较器的增益, 其单位为每弧度相位差若干伏, $F(s)$ 为回路滤波器的传递函数, 而正向回路中的任何增益则用 A 表示, K_O 为 VCO 的“增益”, 其单位为每伏若干 rad/s。

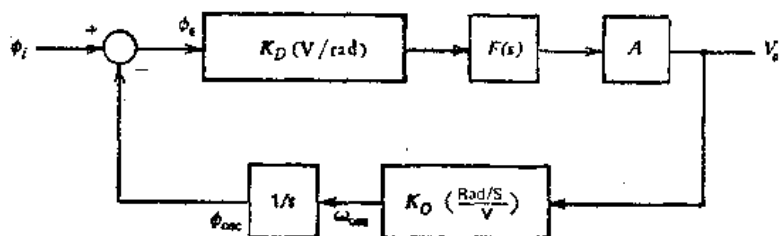


图 10.20 PLL 系统的方框图

如果在 VCO 的控制输入端施加恒定的输入电压, 则 VCO 的输出频率将保持不变。但是, 相位比较器可以感受 VCO 输出与输入信号之间的相位差。由于

$$\omega_{osc}(t) = \frac{d\phi_{osc}(t)}{dt} \quad (10.48)$$

因此

$$\phi_{osc}(t) = \phi_{osc}|_{t=0} + \int_0^t \omega_{osc}(t) dt \quad (10.49)$$

所以, VCO 输出的相位实际上等于 VCO 输出频率对时间的积分。可见, 在相位锁定回路中, 自然地进行一个积分过程。这一积分在图 10.20 中, 用方框 $1/s$ 来表示。

为了实际应用的原因, 事实上将 VCO 设计成当 VCO 输入电压 (即 V_o) 为零时, VCO 的频率并不为零。实际上, VCO 的输出频率 ω_{osc} 与 V_o 之间的关系为

$$\omega_{osc} = \omega_o + K_O V_o$$

式中 ω_o 为 $V_o = 0$ 时的自由工作频率。

从图 10.20 中可以看到, 该系统是一种经典的线性反馈控制系统^[6]。其闭环传递函数如下:

$$\frac{V_o}{\phi_i} = \frac{K_D F(s) A}{1 + K_D F(s) A \frac{K_O}{s}} \quad (10.50)$$

$$= \frac{sK_D F(s)A}{s + K_D K_O A F(s)} \quad (10.51)$$

通常,我们关心的是,该回路对输入端频率变化的响应,所以输入变量乃是频率而不是相位。由于

$$\omega_i = \frac{d\phi_i}{dt} \quad (10.52)$$

故

$$\omega_i(s) = s\phi_i(s) \quad (10.53)$$

因此

$$\frac{V_o}{\omega_i} = \frac{1}{s} \frac{V_o}{\phi_i} = \frac{K_D F(s)A}{s + K_D K_O A F(s)} \quad (10.54)$$

我们首先讨论回路滤波器完全取走而且 $F(s)$ 等于 1 时的情况。这种回路称为一阶回路,并具有以下关系:

$$\frac{V_o}{\omega_i} = \left(\frac{K_v}{s + K_v} \right) \left(\frac{1}{K_O} \right) \quad (10.55)$$

式中

$$K_v = K_O K_D A \quad (10.56)$$

因此,回路自然要产生一个一阶的低通传递特性。注意到我们系把输入信号频率 ω_i 作为输入变量,因此,上面所算出的响应,实际上就是从输入载波对回路电压输出作频率调制的响应。

上述的常数 K_v 称为回路带宽。如果回路锁定于载波信号,而载波的频率又是按频率 ω_m 随时间成正弦变化,则在回路的输出端上,将得到频率为 ω_m 的正弦波。当 ω_m 增大超过 K_v 时,输出端的正弦波幅值跌落。因而,回路带宽 K_v 就是正在由 PLL 解调的调制信号的有效带宽。 K_v 可以用一些回路参数表示,它就是相位检测器的增益、VCO 增益以及回路中任何其他电增益的乘积。这一单极点的根迹图作为回路增益 K_v 的函数,示于图 10.21a。图中还示出频率响应。图 10.21b 和下面例题将说明,回路对不同输入频率的响应。

例题 设 PLL 具有 $K_O = 2\pi(1\text{kHz/V})$ 、 $K_v = 500\text{s}^{-1}$ 而且自由工作频率为 500Hz。

(a) 试求固定的信号频率分别为 250Hz 和 1kHz 时的 V_o 。

解

$$V_o = \frac{\omega_i - \omega_o}{K_O} \quad \text{式中 } \omega_o \text{ 为振荡器自由工作频率}$$

在 250Hz 时

$$V_o = \frac{2\pi(250) - 2\pi(500)}{2\pi(1\text{kHz/V})} = -0.25\text{V}$$

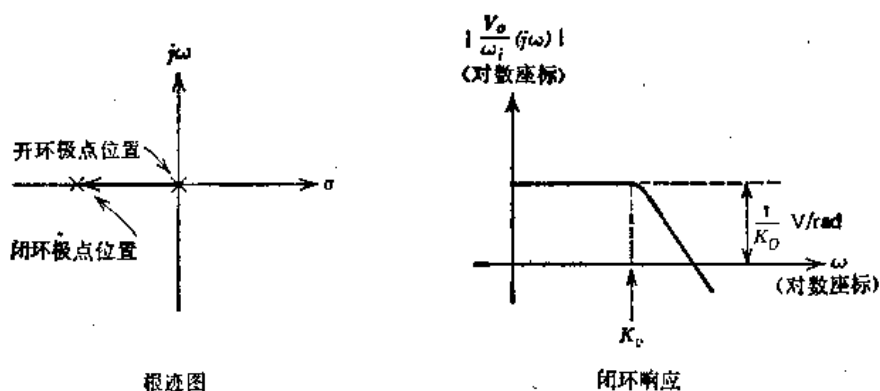
在 1kHz 时

$$V_o = \frac{2\pi(1\text{kHz}) - 2\pi(500)}{2\pi(1\text{kHz/V})} = +0.5\text{V}$$

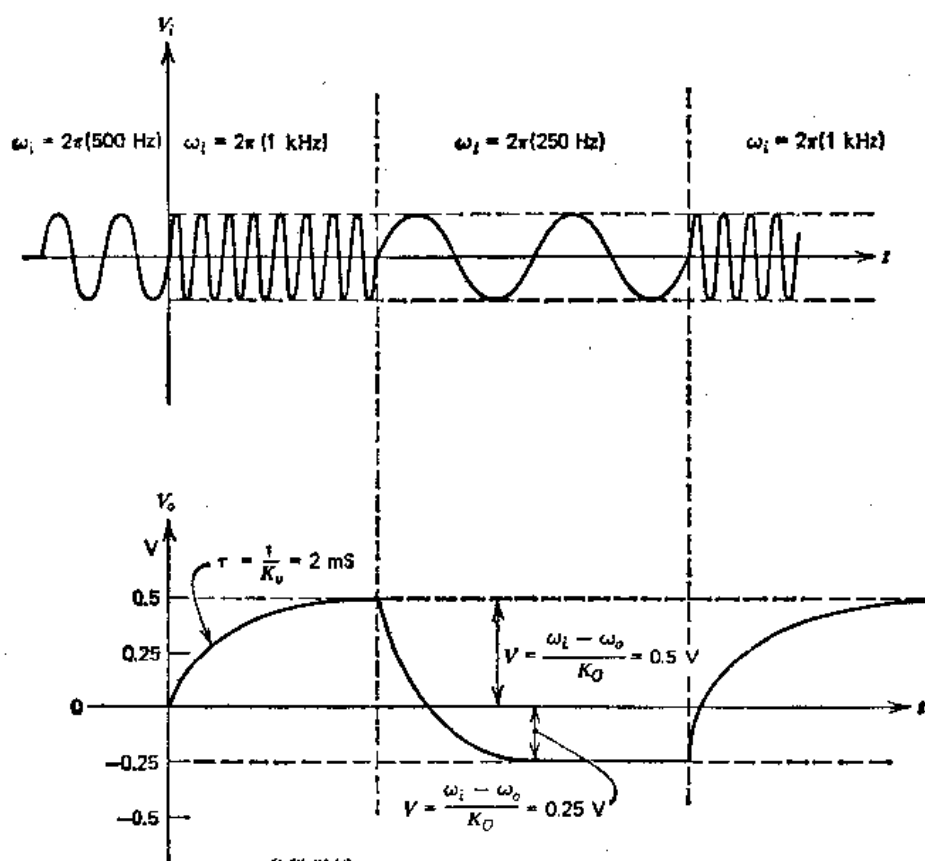
(b) 如输入信号为调频的,并具有

$$\omega_i(t) = (2\pi)500\text{Hz}[1 + 0.1 \sin(2\pi \times 10^3)t]$$

试求输出信号 $V_o(t)$ 。



(a)



参数举例:

$\omega_o = \text{振荡器自由工作频率} = 500 \text{ Hz}$

$K_o = 1 \text{ kHz/V}$

$K_v = 500 \text{ s}^{-1}$

(b)

图 10.21 (a) 一阶相位锁定回路的根迹图和频率响应; (b) 以一阶回路为例, 回路输出电压对输入频率阶跃变化的响应

解 根据式(10.55), 得

$$\begin{aligned} \frac{V_o(j\omega)}{\omega_i(j\omega)} &= \frac{1}{K_o} \left(\frac{K_v}{K_v + j\omega} \right) = \frac{1}{K_o} \left[\frac{K_v}{K_v + j(2\pi \times 10^3)} \right] \\ &= \frac{1}{2\pi(1\text{kHz/V})} \left(\frac{500}{500 + j628} \right) \\ &= \frac{1}{2\pi(1\text{kHz/V})} (0.39 - j0.48) \end{aligned}$$

$\omega_i(j\omega)$ 的模值为

$$|\omega_i(j\omega)| = (0.1)(500\text{Hz})(2\pi) = (50)(2\pi)$$

因而

$$V_o(j\omega) = \frac{50\text{Hz}}{1\text{kHz}} (0.39 - j0.48) = \frac{50}{1000} (0.62 \angle -51^\circ)$$

所以

$$V_o(t) = 0.031 \sin(2\pi \times 10^3 t - 51^\circ)$$

没有回路滤波器时,回路在实际工作中存在一些缺点。因为相位检测器实际上是一个乘法器,所以在它的输出端将产生一个和值频率分量以及一个差值频率分量。如果没有回路滤波器,这一载波频率倍频的分量将直接馈到输出端。此外,存在于输入信号中的所有带外干扰信号经过移频后也将在输出端出现。因此,在存在干扰信号的应用场合,非常需要回路滤波器。

集成电路 PLL 的最常见组态是二阶回路。这时,回路滤波器 $F(s)$ 就是一个单极点低通滤波器,通常用一个电阻和一个电容来实现。因此

$$F(s) = \left(\frac{1}{1 + \frac{s}{\omega_1}} \right) \quad (10.57)$$

将它代入式(10.54),传递函数变成

$$\frac{V_o(s)}{\omega_i(s)} = \frac{1}{K_o} \left(\frac{1}{1 + \frac{s}{K_v} + \frac{s^2}{\omega_1 K_v}} \right) \quad (10.58)$$

这一反馈系统的根迹图随 K_v 而变化的情况,示于图 10.22,图中还示出相应的频率响应。传递函数的根为

$$s = -\frac{\omega_1}{2} \left(1 \pm \sqrt{1 - \frac{4K_v}{\omega_1}} \right) \quad (10.59)$$

式(10.58)可以表示成

$$\frac{V_o}{\omega_i} = \frac{1}{K_o} \left(\frac{1}{\frac{s^2}{\omega_n^2} + \frac{2\zeta}{\omega_n} s + 1} \right) \quad (10.60)$$

式中

$$\omega_n = \sqrt{K_v \omega_1} \quad (10.61)$$

$$\zeta = \frac{1}{2} \sqrt{\frac{\omega_1}{K_v}} \quad (10.62)$$

和一阶情况时一样,决定回路带宽的基本因素是 K_v 。因此,使附加的极点频率 ω_1 尽可能降低而又不引起频率响应中的峰值达到不允许的程度。这一峰值所以具有意义,既因为它会使输出的被解调的调频信号发生失真,又因为它会使回路出现振铃响应,也就是当回路遭到瞬态干扰时会呈现低阻尼的振荡。一种好的折衷方案就是利用最大平直的低通极点组态,在这种组态中,将极点置于与负实轴成 45° 的射线上。对于这种响应,阻尼系数 ζ 必须等于 $1/\sqrt{2}$ 。所以

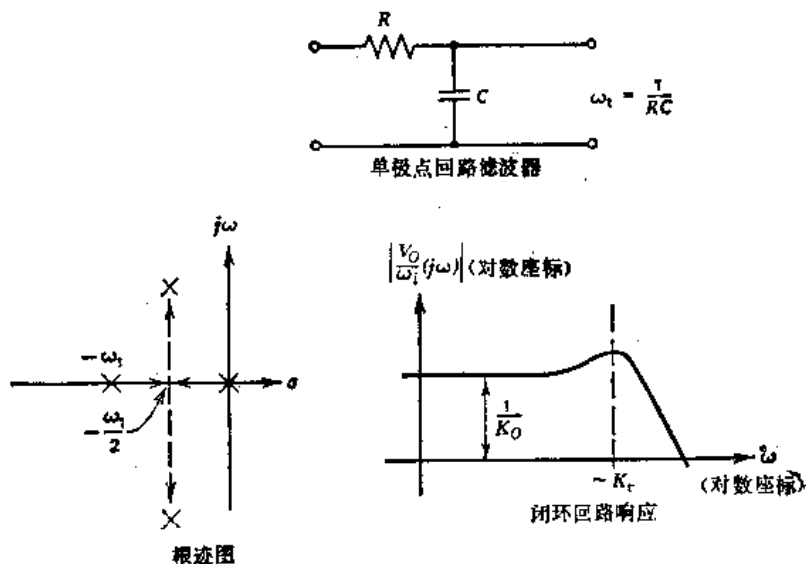


图 10.22 一个二阶的相位锁定回路, 其根迹图和频率响应

$$\frac{1}{\sqrt{2}} = \frac{1}{2} \sqrt{\frac{\omega_1}{K_r}} \quad (10.63)$$

所以

$$\omega_1 = 2K_r \quad (10.64)$$

可见, 传递函数 $(V_o/\omega_i)(j\omega)$ 的 -3dB 频率为

$$\omega_{-3dB} = \omega_n = \sqrt{K_r \omega_1} = \sqrt{2K_r} \quad (10.65)$$

因此, 正如前面所介绍的, 二阶回路的缺点在于, 回路的 -3dB 带宽基本上由回路增益 K_r 决定, 如式(10.65)所示。下面将要指出, 回路增益也决定锁定范围, 因此使用上述的简单的滤波器, 就可以把这二个参数限制在差不多大小的范围。在锁相通讯中出现的情况, 使它希望有宽的锁相范围以便跟踪强烈变化的信号频率, 但是仍然希望窄的回路带宽以便抑制带外的信号。使用非常低的 ω_1 就是为了达到这一目的, 而不是为了产生低阻尼的回路响应。通过在回路滤波器中增加一个零点, 可以在仍然保持满意的回路阻尼下, 使回路滤波器的极点变小。

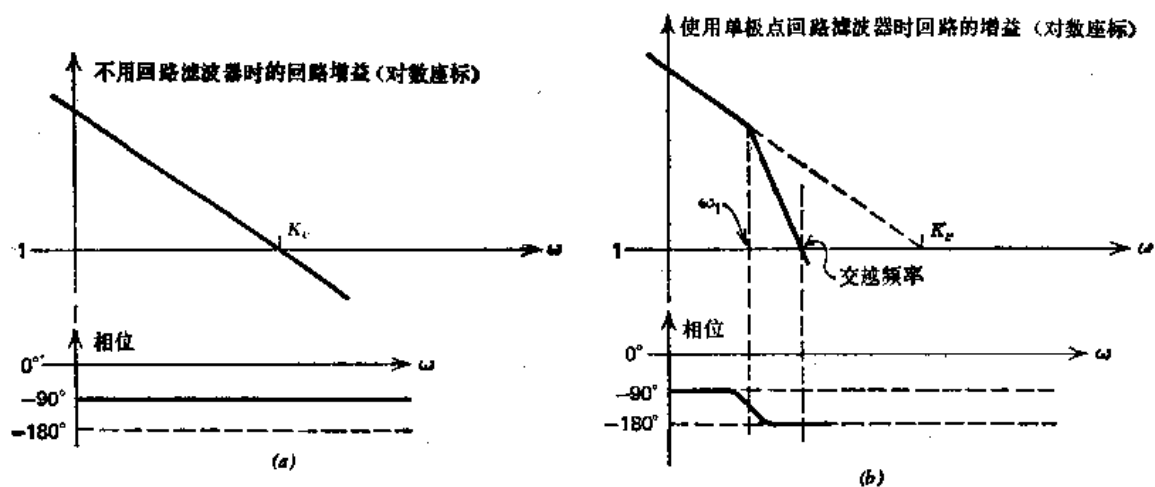


图 10.23a 不用回路滤波器时, PLL 的开环响应

图 10.23b 使用单极点滤波器而且 $\omega_1 \ll K_r$ 时, PLL 的开环响应

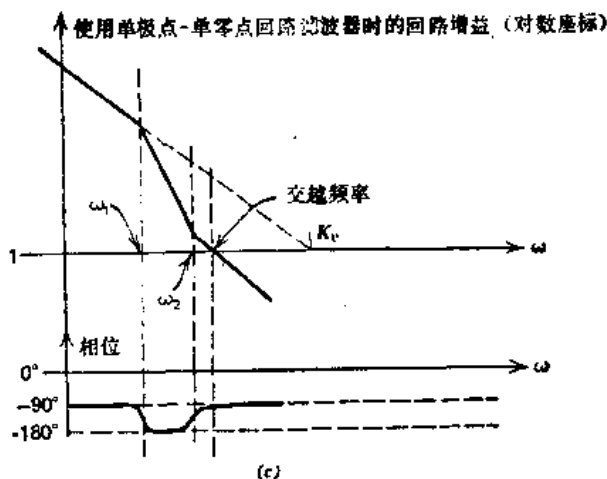


图 10.23c 当回路滤波器于 $s = -\omega_2$ 处增加一个零点时, PLL 的开环响应

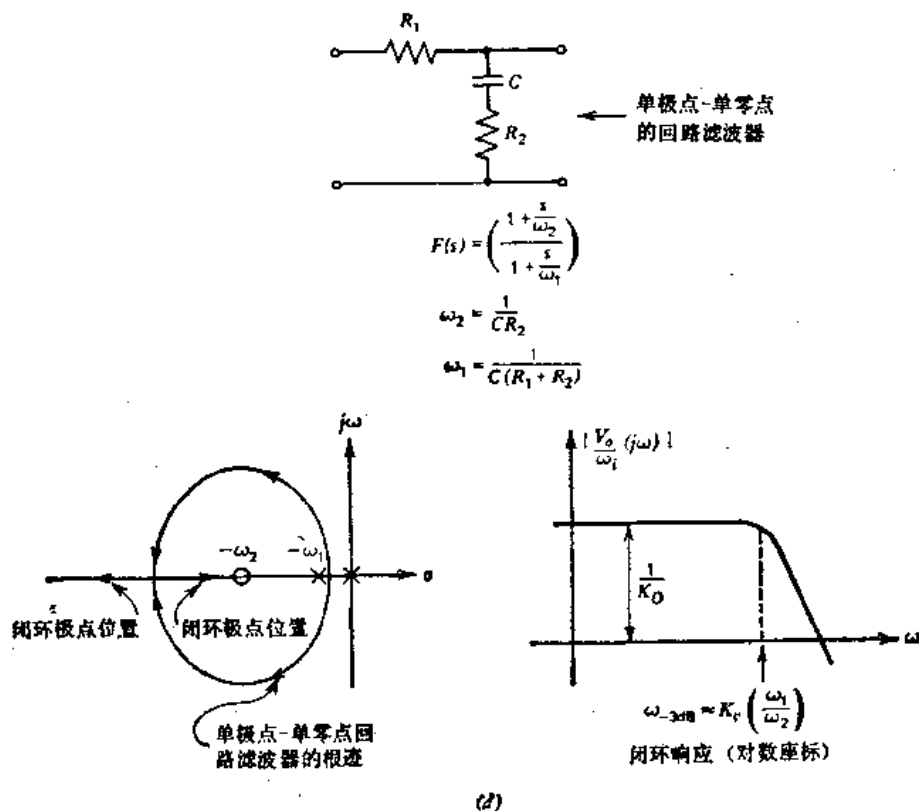


图 10.23d 一个零点时, 二阶 PLL 的根迹图和频率响应, 示出的频率响应相当于回路增益很大时的, 这样, 极点便如图所示落在根迹中

通过观察电路的开环响应, 便可清楚地看出增加一个零点对回路响应的影响。不用回路滤波器时, 电路的开环响应示于图 10.23a。由于回路本身具有积分的功能, 所以在整个频域内响应曲线的斜率均为 -20dB/倍频 , 而且与单位增益相交于 K_v 处。在图 10.23b 中, 使用一个回路滤波器, 而且 $\omega_1 \gg K_v$, 结果, 在交越频率处回路的相移非常接近于 180° 。而且闭环频率响应在交越频率处有一个尖锐的峰值。通过在回路滤波器中, 于 ω_2 处增加一个零点, 如图 10.23c 所示, 便可大大改善回路的相位裕度。需要指出, 在这种情

况下回路的带宽等于交越频率,并远远低于 K_v 。能够互相独立地设定回路的带宽以及 K_v ,是使用这种类型回路滤波器的优点。能够提供滤波器响应中所需要的零点和极点的一种 $R-C$ 电路,示于图 10.23d。图中还示出了这一回路滤波器的根迹图以及所造成的闭环响应。

回路锁定范围 回路锁定范围就是输入频率围绕中心频率偏摆而回路仍能保持锁定的范围。在大多数情况下,回路锁定范围将受相位比较器有限的相位比较范围所限制;一旦输入信号与 VCO 输出之间的相位差达到 90° 以上,相位比较器便失去其线性特性。典型的相位比较器的转移特性,示于图 10.17。从该图中可清楚地看出,为了保持锁定,在 VCO 输出与输入信号之间的相位差必须保持在零至 π 之间。如果相位差等于零或等于 π ,则相位比较器输出端上的直流电压幅值为

$$V_{o\max} = \pm K_D \left(\frac{\pi}{2} \right) \quad (10.66)$$

这一直流电压为电增益 A 所放大,然后加在 VCO 的输入端,它引起频率从自由工作的中心频率处移动

$$\Delta\omega_{\text{osc}} = K_D A K_O \left(\frac{\pi}{2} \right) = (K_v \pi / 2) \quad (10.67)$$

如果现在输入频率从自由工作频率移动开,则应有更大的电压作用于 VCO 上,以便使 VCO 的频率相应地移动。然而,相位检测器不能产生更大的直流输出电压,使 VCO 的频率继续移动,所以回路将不再锁定。因此,锁定范围 ω_L 可表示为

$$\omega_L = K_v \frac{\pi}{2} \quad (10.68)$$

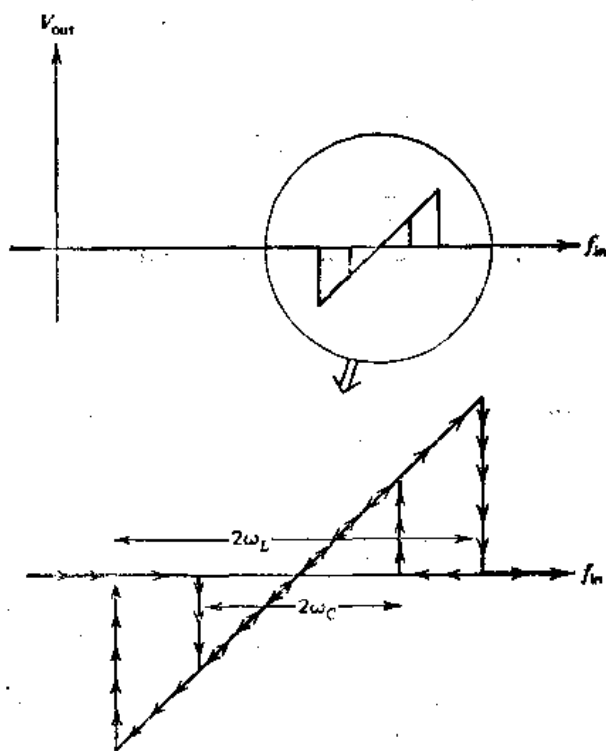


图 10.24 PLL 输出随输入频率的变化

这就是回路从自由工作频率任一侧所能跟踪的输入频率变化的频率范围。这一参数仅与回路的直流增益有关,而与回路的滤波器性能无关。

捕捉范围指的是,当原先处于未锁定状态时,原先未锁定的回路所能锁定的输入信号其频率的变化范围。因此捕捉范围总是小于锁定范围。当输入频率在中心频率两侧一定范围内掠过时,输出电压作为输入频率的函数将显示出滞后效应,如图 10.24 所示。如前所述,捕捉范围难以用解析的方法求出。作为非常粗糙的经验方法,可以利用以下步骤估算出近似的捕捉范围:今以图 10.18 为例进行说明,假定回路在回路放大器输出端处断开,而且其频率不等于自由工作的 VCO 频率的信号加在 PLL 的输入端,则出现于相位检测器输出端的

正弦差频分量值为

$$V_p(t) = \frac{\pi}{2} K_D \cos(\omega_i - \omega_{osc})t \quad (10.69)$$

式中 ω_i 为输入信号频率而 ω_{osc} 为 VCO 的自由工作频率。这一分量通过回路滤波器,而由于这一分量所造成的回路放大器的输出为

$$V_o(t) = \frac{\pi}{2} K_D A |F[j(\omega_i - \omega_{osc})]| \cos[(\omega_i - \omega_{osc})t + \phi] \quad (10.70)$$

式中

$$\phi = \angle F[j(\omega_i - \omega_{osc})]$$

因此,回路放大器的输出信号由差频的正弦波所组成,它的幅度由于通过回路滤波器

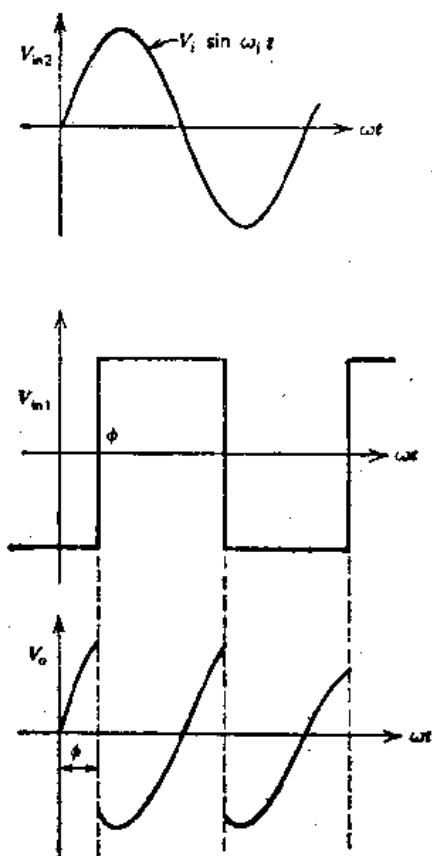


图 10.25 正弦波乘以一个同步的方波

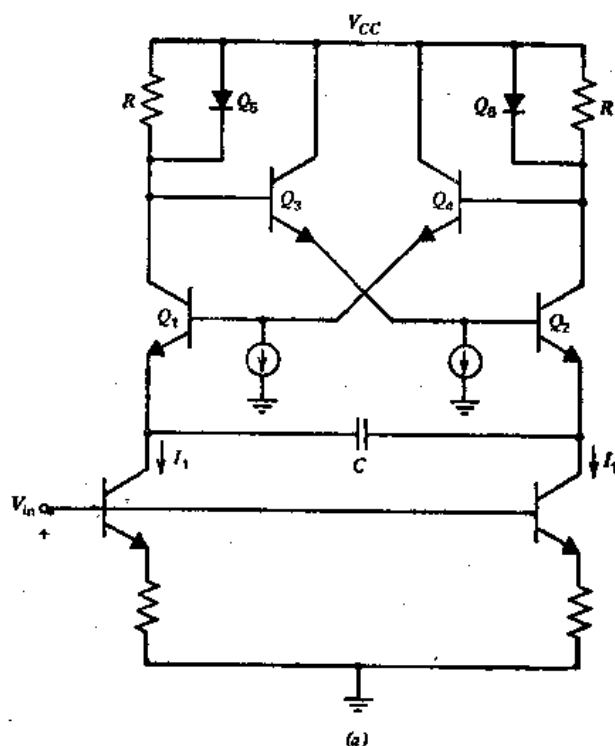


图 10.26a 压控射耦多谐振器

式中 R_C 为 Gilbert 乘法器中的集电极电阻而 g_m 为这些晶体管的跨导。因此，相位检测器的输出电压变成与输入信号幅值 V_i 成比例，如果信号的幅值变化，则相位锁定回路的回路增益将随之改变。所以，在信号幅值变化的场合，通常需要在相位检测器前面设置一个

放大器/限幅器以防止出现这一问题。例如，在调频解调器中，存在于输入调频信号中的任何调幅，都将被解调，因而产生错误的输出。

在 PLL 的用途中，相位检测器的频率响应，对于回路本身所能工作的频率范围，通常不是限制的因素。在高的工作频率时，器件的寄生电容将使载波频率发生馈泄，因而在中心频率处在输出中产生误差分量。但是，通过回路滤波器可以去掉这一分量，因而对回路性能不起重大影响。通常，VCO 才是工作频率范围的限制因素。

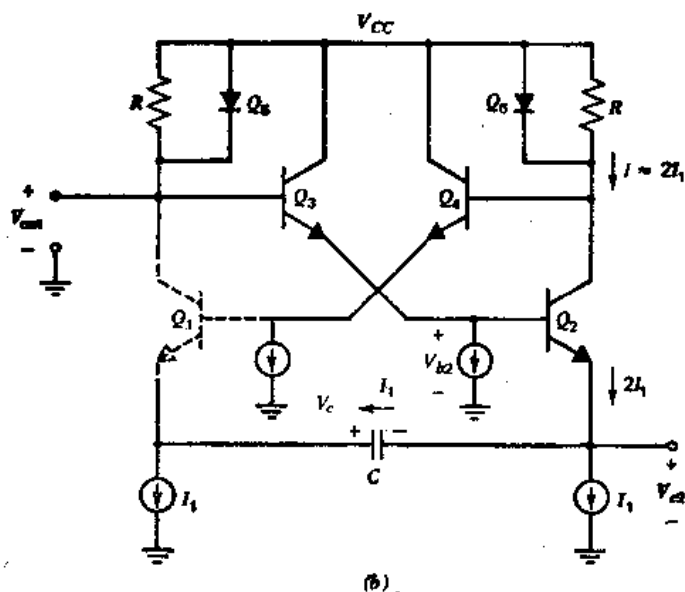


图 10.26b 半周中的等效电路

压控振荡器 工作频率范围、调频失真、中心频率漂移、以及中心频率、电源电压的敏感性,全都受 VCO 的性能决定。通常,集成电路的 VCO 就是 R-C 多谐振荡器,在多谐振荡器中电容的充电电流随控制输入端的信号而变化。我们首先讨论图 10.26a 所示的射耦多谐振荡器,它是作为这种用途的典型电路。首先假定 Q_1 关断而 Q_2 导通,来分析其工作过程。这时的电路如图 10.26b 所示。假定电流 I 很大,所以电压降 IR 大到足以使二极管 Q_2 导通。因此, Q_1 的基极较 V_{CC} 低一个二极管的压降,而发射极较 V_{CC} 低两个二极管的压降,因而 Q_1 的基极也较 V_{CC} 低两个二极管的压降。如果 Q_3 的基流可以忽略,则它的基极电位就是 V_{CC} ,因而它的射极较 V_{CC} 低一个二极管压降。所以 Q_2 的射极较 V_{CC} 低一个二极管的压降。由于 Q_1 关断,故电流 I_1 向电容器充电,使得 Q_1 的射极变得越来越负。当 Q_1 射极的电位变到比 V_{CC} 低三个二极管的压降时, Q_1 将导通。当 Q_1 导通后, Q_1 的集电极电流将使 Q_3 导通。结果, Q_3 的基极往负方向变动一个二极管的压降,使 Q_2 的基极也往负方向变动一个二极管的压降,因而 Q_2 将关断,由于 Q_4 也将随之关断,所以 Q_1 的基极往正方向变动一个二极管压降。结果,由于 C 上的电压不能瞬时跳变,所以 Q_2 的射-基结受到一个二极管压降的反偏置。现在,在电路再次改变其开关状态前,电流 I_1 必定对电容充电,使其电压往负方向变动两个二极管的压降。由于电路是对称的,根据电容充电所需要的时间,便可求出半周周期时间为

$$\frac{T}{2} = \frac{Q}{I_1} \quad (10.76)$$

式中 $Q = C\Delta V = 2CV_{BE(on)}$ 是电容器上的电荷。因此,振荡器的频率为

$$f = \frac{1}{T} = \frac{I_1}{4CV_{BE(on)}} \quad (10.77)$$

该电路中的各种波形,示于图 10.26c。这种射耦组态是非饱和的,而且只包含 npn 管。而且,在该电路中的电压摆幅很小。结果,对于典型的集成电路晶体管,这种电路可以工作的频率范围,高达 100MHz 左右。可是,由于中心频率随温度变化的漂移在较高频率时变

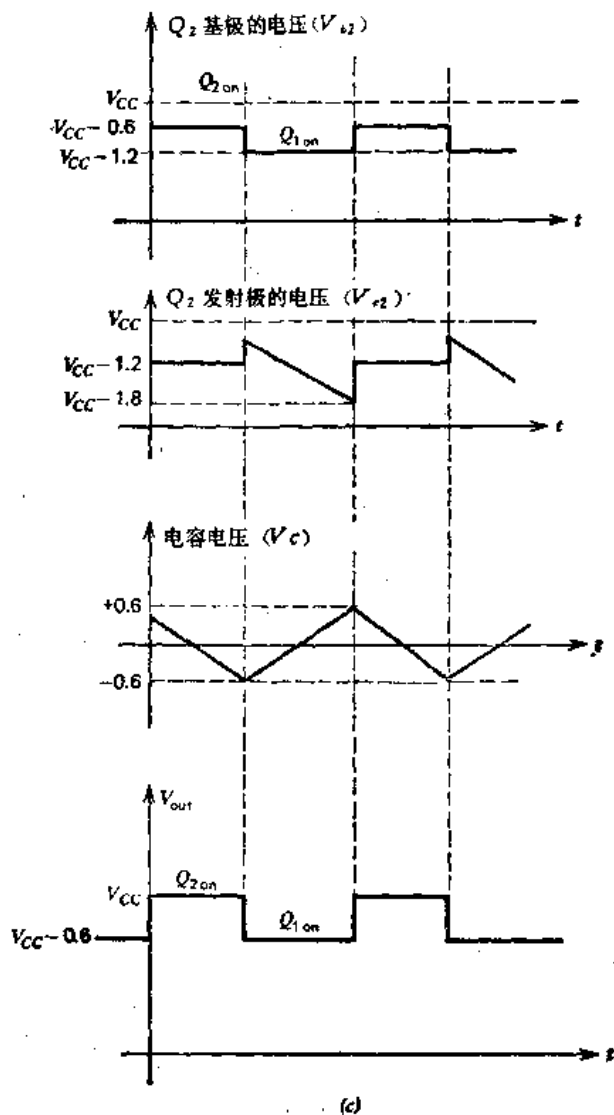


图 10.26c 射耦多谐振荡器内的各种波形

成很大,所以可以使用的频率范围被限制在低于该频率值。这种漂移是由于开关状态过渡过程本身占振荡周期中的百分比增大而引起的,而开关状态过渡过程的时间取决于电路的寄生参数、电路电阻、晶体管跨导以及晶体管输入电阻等,这些因素全都对温度敏感。

尽管射耦组态能够以高速工作,但是由于振荡周期同 $V_{BE(on)}$ 有关,所以甚至在低频时其中心频率对温度的敏感度仍相当大。利用式(10.77),可以求出振荡周期的温度系数为

$$\frac{1}{\omega_{osc}} \frac{d\omega_{osc}}{dT} = - \frac{1}{V_{BE(on)}} \frac{dV_{BE(on)}}{dT} = \frac{+2mV/^{\circ}C}{600mV} = +3300ppm/^{\circ}C \quad (10.78)$$

通过某种方法使电流 I_1 对温度的敏感度所产生的效应,正好与 $V_{BE(on)}$ 随温度变化的效应大小相等、方向相反,便能够对中心频率的温度敏感度进行补偿。

10.4.4 560B 型集成相位锁定回路分析

第一个实用的集成 PLL 是 560/561/562 系列电路,在 1970 年和 1971 年由一些制造厂使其成为商品。这些电路包含一个 Gilbert 型的相位检测器、一个射耦的具有温度补偿的 VCO,以及可以利用外接 R-C 电路来实现回路滤波器功能的设施。560B 的原理电路图示于图 10.27a。晶体管 Q_1-Q_{14} 构成偏置参考电路,它提供 13V 的独立电源。齐纳参考电压供相位检测器及 VCO 使用。它还经由 R_3 和 R_4 ,给差模输入端提供一个直流参考电位,使得输入端可以交流耦合。管 Q_{13} 和 Q_{14} 为 VCO 中的电流源提供参考电压,而管 Q_{11} 为相位检测器提供偏置电流。

VCO 由晶体管 Q_{23} 和 Q_{24} 以及射极跟随器 Q_{27} 和 Q_{28} 所组成,相位检测器由晶体管 $Q_{15}-Q_{20}$ 所组成,而相位检测器的差模输出,经由射极跟随器 Q_{21} 和 Q_{22} 以及射耦对 $Q_{35}-Q_{38}$,馈到 VCO。

现在分析这一电路,以便决定回路参数 K_D 和 K_O 。首先分析偏置参考电路,它单独示于图 10.27b。偏置电路产生一个稳定的 13V 的子电源,供 VCO 和相位比较器使用,所以当电源电压在 16 至 26V 的许用范围内变化时,这些电路中的偏置电压仍保持不变。今假定电源电压为 16V,在电路中受到电源电压影响的唯一电流水准,就是流经 R_{18} 及 Q_3-Q_6 链节中的电流。齐纳二极管 Q_3 和 Q_5 处于反偏,射-基结的击穿电压接近于 6.2V,所以

$$I_1 = \frac{V_{CC} - V_{Z3} - V_{BE4} - V_{Z5} - V_{BE6}}{R_{18}} \quad (10.79)$$

$$I_1 = \frac{(V_{CC} - 6.2 - 0.6 - 6.2 - 0.6)}{5.3k\Omega} = \frac{16 - 13.6}{5.3k\Omega} = 0.45mA \quad (10.80)$$

因此,作用在 Q_1 、 Q_2 和 Q_7 发射极上电压为 13.0V。假定 Q_7 在导电,则 Q_7 的上端电压为 6.8V。因此, R_{17} 中的电流为

$$I_{R17} = \frac{V_{Z7} + V_{BE8} - V_{BE13} - V_{BE14}}{R_{17}} \quad (10.81)$$

$$I_{R17} = \frac{6.2V + 0.6V - 0.6V - 0.6V}{11k\Omega} = 0.51mA \quad (10.82)$$

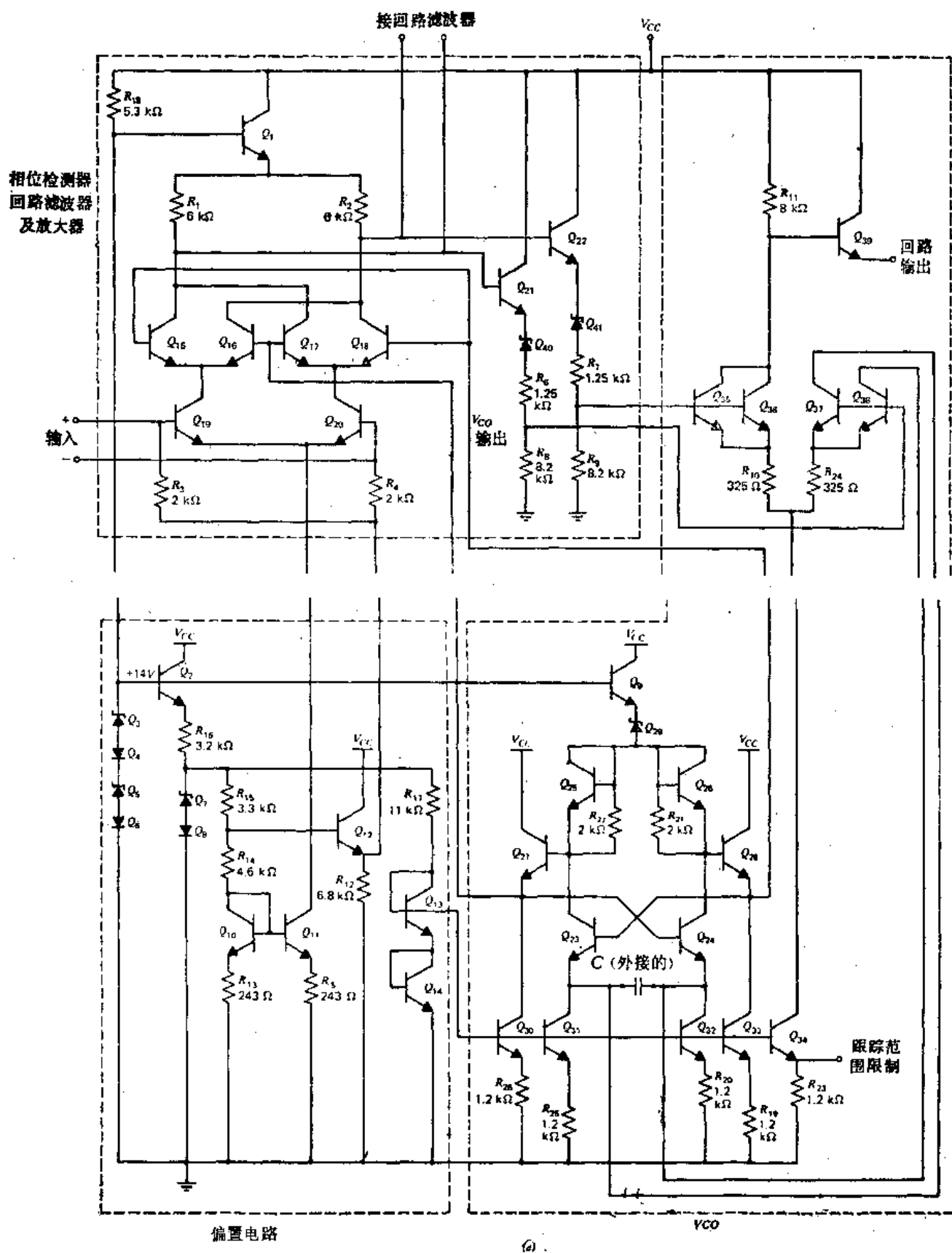


图 10.27a 560B 型相位锁定回路的电路原理图

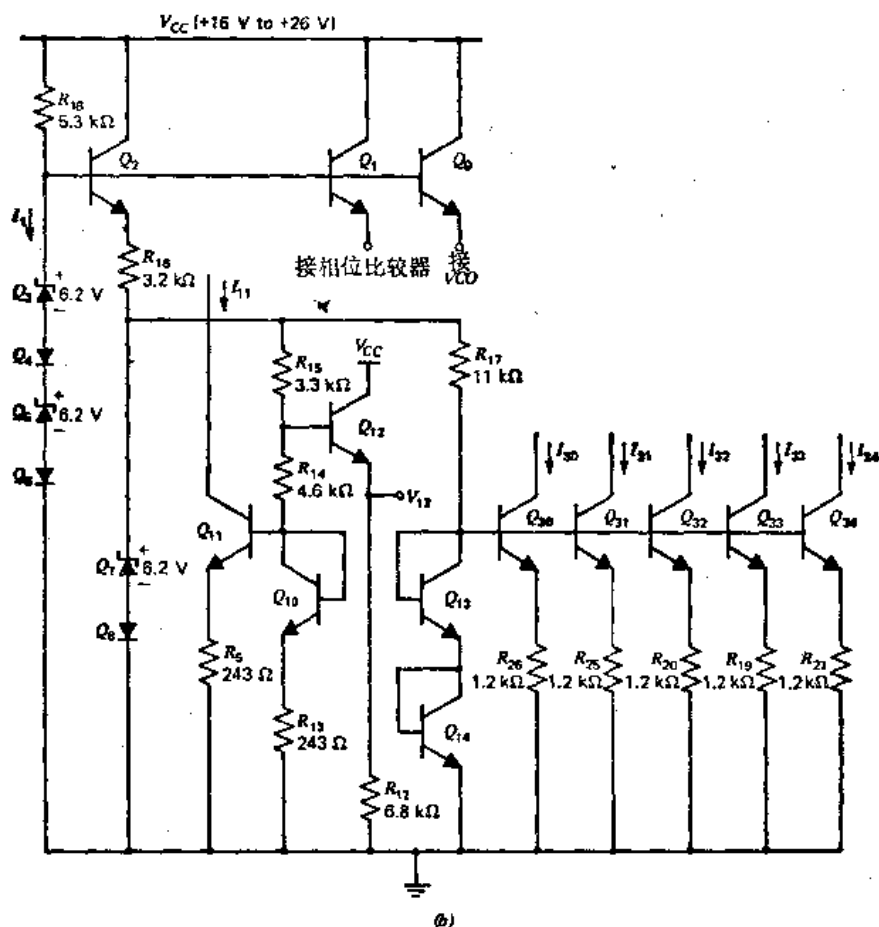


图 10.27b 560B 型相位锁定回路的偏置电路

Q_{11} 中的电流就是相位比较器中的偏置电流,它等于 Q_{10} 中的电流,其大小为

$$I_{C10} = I_{C11} = \frac{V_{Z7} + V_{BE8} - V_{BE10}}{R_{13} + R_{14} + R_{15}} \quad (10.83)$$

$$= \frac{6.8V - 0.6V}{8.14k\Omega} = 0.77mA \quad (10.84)$$

为输入端提供直流参考的偏置电压 V_{12} 为

$$V_{12} = V_{BE10} + (V_{BE8} + V_{Z7} - V_{BE10}) \left(\frac{R_{14} + R_{13}}{R_{15} + R_{14} + R_{13}} \right) - V_{BE12} \quad (10.85)$$

因此

$$V_{12} = 0.6V + (6.8 - 0.6) \left(\frac{4.84}{3.3 + 4.84} \right) V - 0.6V = 3.69V \quad (10.86)$$

加在电流源晶体管 $Q_{30} - Q_{34}$ 基极上的电压,较之地电位高出两个二极管压降。因此,跨于 $1.2k\Omega$ 的电阻 R_{26} 、 R_{25} 、 R_{20} 、 R_{19} 及 R_{23} 上的电压等于一个二极管的压降,因此通过这些电阻的电流约为 $0.5mA$ 。具有重要意义的是,根据下式可以看出这些电阻中的电流都具有很大的负温度系数:

$$\frac{dI}{dT} = \frac{d}{dT} \left[\frac{V_{BE(on)}}{R} \right] = \frac{V_{BE(on)}}{R} \left[\frac{1}{V_{BE(on)}} \frac{dV_{BE(on)}}{dT} - \frac{1}{R} \frac{dR}{dT} \right] \quad (10.87)$$

$$= \frac{V_{BE(on)}}{R} \left[\frac{-2 \text{ mV}/^{\circ}\text{C}}{600 \text{ mV}} - 1500 \times 10^{-6} \right] \quad (10.88)$$

因此

$$\frac{1}{I} \frac{dI}{dT} = -4800 \text{ ppm}/^{\circ}\text{C} \quad (10.89)$$

这一温度敏感度对 VCO 的中心频率漂移起了部分的温度补偿作用, 这种漂移是由于 VCO 内 $V_{BE(on)}$ 随温度而变化所造成的。

现在分析图 10.28 所示的相位检测器。如果 Q_{21} 和 Q_{22} 的基极电流可略去不计, 而且在输入端加以大的但受到限幅的信号, 则 Q_{21} 和 Q_{22} 基极上出现的电压只能取下面两个数值中之一, 即

$$V_{bi} = 13 \text{ V} \quad (10.90)$$

$$V_{io} = 13 \text{ V} - (I_{CH})(6 \text{ k}\Omega) = 8.38 \text{ V} \quad (10.91)$$

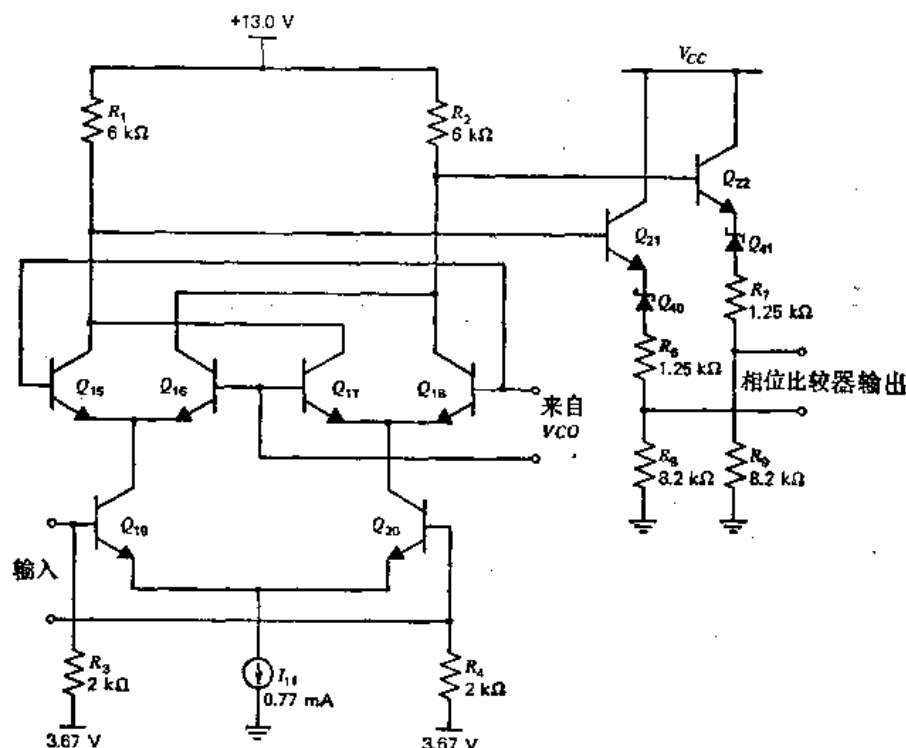


图 10.28 560B 型相位锁定回路中的相位比较器

因此, 差模方波输出的幅值等于 4.62V。由于 I_{CH} 的温度系数接近于扩散电阻 ($R_{13} + R_{14} + R_{15}$) 温度系数的负值, 而输出电压的摆幅就是这一电流同电阻 R_1 及 R_2 的乘积, 因此输出幅值的净温度系数很小。 $Q_{21} - Q_{40} - R_6 - R_8$ 及 $Q_{22} - Q_{41} - R_7 - R_9$ 这二个偏置线路的作用在于, 在驱动 VCO 输入之前, 移动信号的电平。 Q_{35} 和 Q_{38} 基极上的电压可取以下两个数值:

$$V_{bi} = (13 \text{ V} - V_{BE21} - V_{Z40}) \left(\frac{R_8}{R_6 + R_8} \right) \quad (10.92)$$

$$= (13 \text{ V} - 0.6 \text{ V} - 6.2 \text{ V}) \left(\frac{8.2}{8.2 + 1.25} \right) = 5.38 \text{ V} \quad (10.93)$$

$$V_{io} = (8.38V - V_{BE11} - V_{Z40}) \left(\frac{R_8}{R_8 + R_9} \right) = 1.37V \quad (10.94)$$

因此,相位检测器的差模输出的峰值等于 4.0V。利用式(10.47),可以求出差模输出的直流分量为

$$V_{av} = -(4.0\text{V})\left(1 - \frac{2\phi}{\pi}\right) \quad 0 < \phi < \pi \quad (10.95)$$

$$= K_D \left(\phi - \frac{\pi}{2} \right) \quad 0 < \phi < \pi \quad (10.96)$$

因此

$$K_D = \frac{4.0}{\pi/2} = 2.55 \text{ V/rad} \quad (10.97)$$

如果加在输入端的信号很小而不至出现限幅,则利用式(10.75),得相位检测器的增益为

$$K_D = \frac{V_i}{\pi} (2g_{m1} R_1) \frac{R_8}{R_8 + R_6} \quad (10.98)$$

$$= \frac{V_i}{\pi} \left[(2) \left(\frac{0.38 \text{ mA}}{26 \text{ mV}} \right) (6 \text{ k}\Omega) \right] \left(\frac{8.2}{9.45} \right) \quad (10.99)$$

$$= 48.4 V_i (\text{rad})^{-1} \quad (10.100)$$

式中 V_i 为正弦输入的峰值幅度,如以有效值 (rms) 表示,则

$$K_D = 68.4 V_i |_{\text{rms}} (\text{rad})^{-1} \quad (10.101)$$

因此,如有 1mV 有效值的输入,则 K_p 值便等于 0.068V/rad.

现在分析图 10.29 所示的压控振荡器。首先假定输入差模电压等于零, 所以四个射

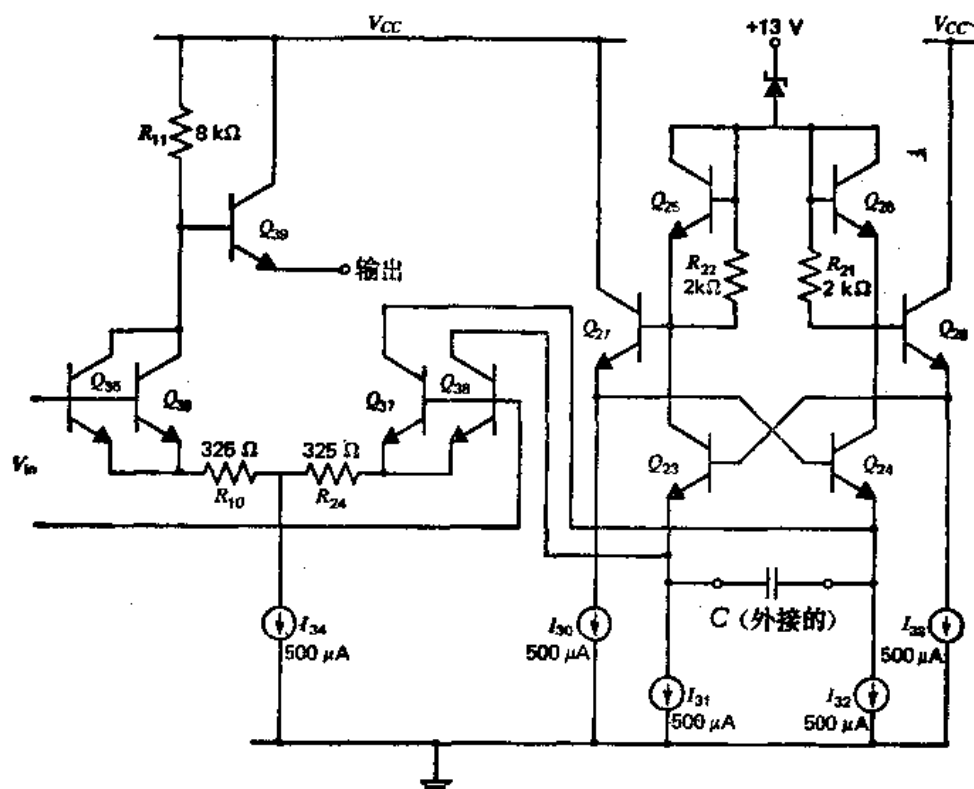


图 10.29 560B 型相位锁定电路的压控振荡器

耦管 Q_{35} — Q_{38} 通过同样的电流, 因此, Q_{37} 和 Q_{38} 的集电极电流等于 $125\mu\text{A}$, 而由 Q_{35} 和 Q_{34} 的发射极流出的总电流等于 $625\mu\text{A}$. 这一射耦多谐振荡器电路已在前面分析过, 而且根据式(10.77)可求出其自由工作频率为

$$f_o = \frac{I}{4CV_{BE(\text{on})}} \quad (10.102)$$

假定 $V_{BE(\text{on})}$ 为 0.6V , 则 VCO 的中心频率为

$$f_o = \frac{625 \times 10^{-6}}{4C \times 0.6} = \frac{0.26 \times 10^{-3}}{C} \quad (10.103)$$

为了得到 f_o 而需要的 C 值为

$$C = \frac{260}{f_o} \mu\text{F} \quad (10.104)$$

式中 f_o 的单位为 Hz , 而 C 的单位为 μF . PLL 的一个重要性能, 就是中心频率对温度的敏感度. 再次利用式(10.77), 可得

$$\frac{1}{f_o} \frac{df_o}{dT} = \frac{1}{I} \frac{dI}{dT} - \frac{1}{V_{BE}} \frac{dV_{BE}}{dT} - \frac{1}{C} \frac{dC}{dT} \quad (10.105)$$

产生 I_{31} 、 I_{32} 以及 I_{34} 的偏置电路已在前面分析过, 并在那里得出

$$\frac{1}{I} \frac{dI}{dT} = \frac{1}{V_{BE}} \frac{dV_{BE}}{dT} - \frac{1}{R} \frac{dR}{dT} \quad (10.106)$$

因而, 对于这一电路, 将式(10.106)代入式(10.105), 可得

$$\frac{1}{f_o} \frac{df_o}{dT} = -\frac{1}{R} \frac{dR}{dT} - \frac{1}{C} \frac{dC}{dT} \quad (10.107)$$

假定使用一个低温度系数的外接电容, 所以中心频率随温度的变化便只与制在电路上的扩散电阻随温度的变化有关. 这一温度系数的数量级通常为 1000 至 $1500\text{ppm}/^\circ\text{C}$. 通过重新设计偏置电路, 对电阻的变化进行温度补偿, 可以使这一较大的漂移得到减小.

由于 Q_{37} 和 Q_{38} 的集电极电流可以在零至 $250\mu\text{A}$ 范围内变化, 因此向电容充电的总电流可以在 500 至 $750\mu\text{A}$ 范围内变化, 而 VCO 的频率可以在其中心频率周围作 $\pm 20\%$ 的变化. 注意到 Q_{37} 和 Q_{38} 系复接在一起当作一个器件, 故可计算射耦对的小信号输入电压同流入 Q_{37} — Q_{38} 总的小信号输出电流的比值为

$$\frac{i_o}{v_i} = \frac{1}{2} \left(\frac{g_{m37-38}}{1 + g_{m37-38}R_{24}} \right) = \frac{1}{2} \frac{\left(\frac{1}{104\Omega} \right)}{1 + \left(\frac{325}{104} \right)} = \frac{1}{2} \left(\frac{1}{430\Omega} \right) \quad (10.108)$$

Q_{37} — Q_{38} 输出电流的一半, 在任一给定时间向电容充电, 使得

$$\frac{dI}{dV_{in}} = \frac{1}{2} \frac{i_o}{v_i} = \frac{1}{2} \frac{1}{860\Omega} \quad (10.109)$$

式中 V_{in} 为射耦对 Q_{35} — Q_{38} 的输入电压, 而 I 为设定 VCO 频率的电流. 根据式(10.77), 得

$$\frac{df}{dI} = \frac{1}{4CV_{BE(\text{on})}} \quad (10.110)$$

将式(10.109)和(10.110)联立, 得

$$\begin{aligned}
K_o &= \frac{df}{dV_{in}} \\
&= \frac{df}{dI} \frac{dI}{dV_{in}} \\
&= \frac{1}{8} \frac{1}{860 C V_{BE(on)}} \quad (10.111)
\end{aligned}$$

将式(10.77)代入式(10.111),得

$$K_o = \frac{f_o}{1720 I_o} \quad (10.112)$$

式中 I_o 为 $V_{in} = 0$ 时的 I 值, 等于 $625 \mu A$, 而 f_o 为相应于 I_o 时的 VCO 频率, 它被称为自由工作频率。因此

$$K_o = \frac{f_o}{1.08} \text{ Hz/V} = 0.15 \omega_o \text{ rad/Vs} \quad (10.113)$$

式中 $f_o = \omega_o / 2\pi$ 。所以, K_o 值通过式(10.111)中的电容而与 VCO 的自由工作频率有关。

现在, 结束对 560B 的分析。把 K_o 与 K_D 计算值结合起来, 便可求出大输入信号时的回路固有带宽 K_{ω} 为

$$K_{\omega} = K_D K_o = 2.55 \times 0.15 \omega_o \text{ rad/s} = 0.38 \omega_o \text{ rad/s} \quad (10.114)$$

需要指出, 由于回路中的所有增益均已并入 K_D 和 K_o , 所以在这种情况下的 $A = 1$ 。式(10.114)说明, 如果不存在其他限制因素, 则当载波信号频率偏离于正常值不超过 0.38 倍的 VCO 自由工作频率时, 锁定回路就能够跟踪它。回路固有带宽大的另一个重要意义在于, 对于回路滤波器没有零点的一阶回路及二阶回路来说, 当它们作为解调器使用时回路的带宽非常宽。

在 560B 电路中, 实际上通过把 VCO 的工作频率范围限制在中心频率的 20% 左右范围内, 有意地对 PLL 锁定范围予以限制。通过控制射耦对 $Q_{35} - Q_{38}$ 中的偏置电流便可实现这一点, 因为这一电流可以使 VCO 频率改变。使用者在实际电路中通过外接元件增大或减小这一电流, 便可从外部来控制这一锁定范围。应用这样方法来限制锁定范围的优点在于, 控制锁定范围时不影响回路带宽 K_{ω} 。

使用者可以通过若干方法来控制 PLL 的实际回路带宽 K_{ω} 。首先, 可以对图 10.28 的电阻 R_1 和 R_2 并联以外接电阻, 以减小其有效值。这可直接减小 K_D , 因而也就减小了 K_{ω} 。其次, 可以利用含有零点的回路滤波器, 这就可以把回路滤波器的极点置于远低于回路固有带宽 K_{ω} 的频率处, 而不会在回路频率响应中产生过大的峰值。

习 题

10.1 试求图 10.30 所示的电路的直流转移特性。齐纳二极管的反向击穿电压为 $6.2V$, 而且在击穿区的增量电阻为零。正向的 $V_{BE(on)} = 0.6V$ 。

10.2 试求出并绘制图 10.31 所示电路的直流转移特性。设 $V_{BE(on)} = 0.6V$ 。

10.3 试求出并绘制图 10.32 所示电路的直流转移特性。

10.4 试分别绘制 V_1 等于 $0.1V_T$ 、 $0.5V_T$ 及 V_T 时的图 10.9 Gilbert 乘法器的 I_{out} 对 V_2 的直流转移曲线。

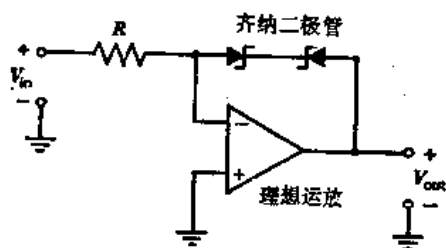


图 10.30 习题 10.1 的电路

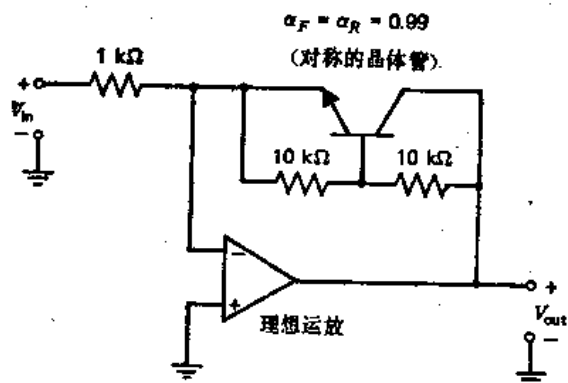


图 10.31 习题 10.2 的电路

10.5 对于图 10.6 的射耦对, 如要使它的转移曲线斜率同通过原点处的斜率相差 1%, 试求所需要的差模输入电压的幅值。

10.6 设在图 10.6 的射耦对上施加正弦信号, 如要使输出中三次谐波幅值小于基波的 1% 幅值, 试求最大许用的正弦波幅值。

提示: 射耦对的转移特性可用泰勒级数前两项来表示双曲正切函数进行近似。然后, 假定输出中所有其他谐波均可忽略不计, 因而输出电流可近似地表示为

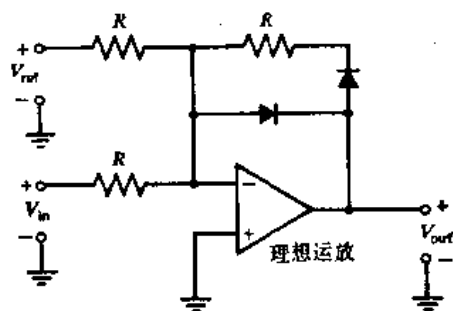
$$I_{out}(t) = I_a(\sin \omega_a t + \delta \sin 3\omega_a t)$$

式中 δ 为三次谐波失真百分数。

10.7 试求图 10.33 的电压-电流变换器在最坏情况下的输入失调电压。假定运放为理想的, 电阻失配为 $\pm 0.3\%$ 而晶体管 I_S 失配为 $\pm 2\%$, 基极电流可略去不计。

10.8 试求图 10.34 电路的直流转移特性。假定乘法器的 $Z = 0.1XY$ 。

10.9 设一个相位锁定回路的中心频率为 10^5 rad/s , K_O 为 10^3 rad/s 而且 K_D 为 1 V/rad , 回路



$V_{ref} = \text{常数}$

图 10.32 习题 10.3 的电路

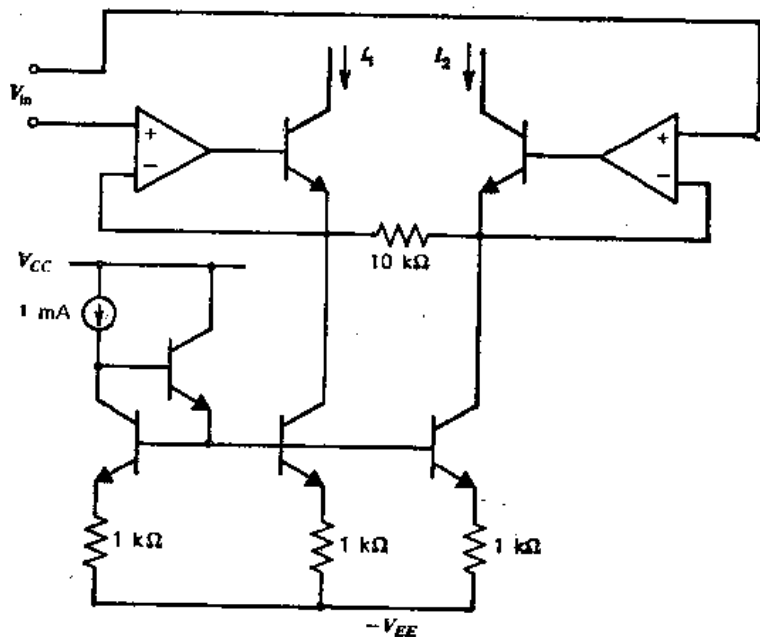


图 10.33 习题 10.7 的电路。所有运放均为理想的

中没有其他增益。试求一阶回路组态中的回路带宽。并求使闭环极点落于与原点成 45° 射线上所要求的单极点回路滤波器的极点位置。

10.10 对于习题 10.9 的 PLL, 试设计具有一个零点的回路滤波器, 使它能给回路增益以 100 rad/s 的交越频率。在回路交越频率处的回路相移应为 -135° 。

10.11 试估算习题 10.10 的 PLL 捕捉范围, 假定该范围并不人为地受 VCO 频率范围的限制。

10.12 设有一个利用 560B 的调频解调器, 其中心频率为 2 kHz 而且按一阶回路工作。输入信号在 1.95 kHz 至 2.05 kHz 之间交替变化, 而在这两个频率值之间的瞬时过渡的速率为 200 Hz 。试绘制解调后的输出电压波形。

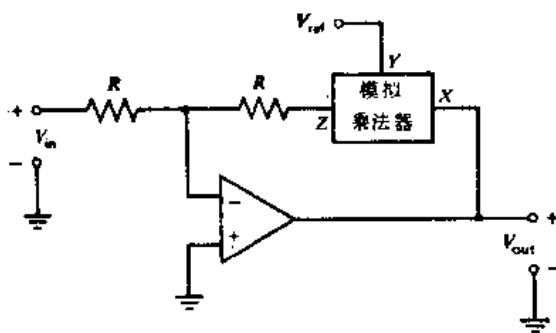


图 10.34 习题 10.8 的电路。运放为理想的

参 考 文 献

- [1] G. E. Tobey, J. G. Graeme, and L. P. Huelsman, *Operational Amplifiers*. McGraw-Hill, New York, 1971.
- [2] B. Gilbert, "A Precise Four-Quadrant Multiplier with Subnanosecond Response," *IEEE Journal of Solid-State Circuits*, Vol. SC-3, pp. 365—373, December 1968.
- [3] B. Gilbert, "A New High-Performance Monolithic Multiplier Using Active Feedback," *IEEE Journal of Solid-State Circuits*, Vol. SC-9, pp. 364—373, December 1974.
- [4] F. M. Gardner, *Phase-Lock Techniques*. Wiley, New York, 1966.
- [5] A. B. Grebene and H. R. Camenzind, "Frequency Selective Integrated Circuits Using Phase-Locked Techniques," *IEEE Journal of Solid-State Circuits*, Vol. SC-4, pp. 216—225, August 1969.
- [6] *Applications of Phase-Locked Loops*, Signetics Corporation, 1974.

第十一章 集成电路中的噪声

11.1 引言

本章讨论集成电路中的电噪声效应。这里所指的噪声现象,除了器件本身内部微小的电流与电压起伏所引起的之外,还把在高增益电路中成为问题的,人为信号的外部捡拾也包括在内。从根本上说,噪声的存在是因为电的载荷是不连续的,而是至少以与一个电子电荷相等的不连续量进行增减的。因此,噪声同集成电路器件中发生的基本过程有密切关系。

研究噪声非常重要。因为它一方面说明了在不明显降低信号质量的前提下,电路所能放大的电信号最低的电平。另一方面,噪声也规定了一个放大器的有用增益的上限,因为如果增益的增大不受限制,则来自输入级的噪声经过放大后,终将使电路的输出级达到某一极限,即出现截止或饱和。

在本章中,将讨论各种电子噪声源,并介绍各种常用器件含有噪声发生器时的等效电路。还将阐述把噪声发生器折算到输入端的电路分析方法,同时还进行诸如运算放大器这类复杂电路的噪声分析,并探讨噪声的计算机分析方法。最后,介绍一些用以表示电路噪声性能的常用方法。

11.2 噪声源

11.2.1 散粒噪声^[1,2,3,4]

散粒噪声总是同直流流动有关,因而在各种二极管和双极型晶体管中必定存在。图 11.1a 所示的二极管,在正向偏置区内器件内部的载流子浓度分布如图 11.1b 所示,研究这种浓度分布,就可以看出散粒噪声的产生原因。在第一章中曾指出,在耗尽区存在着电

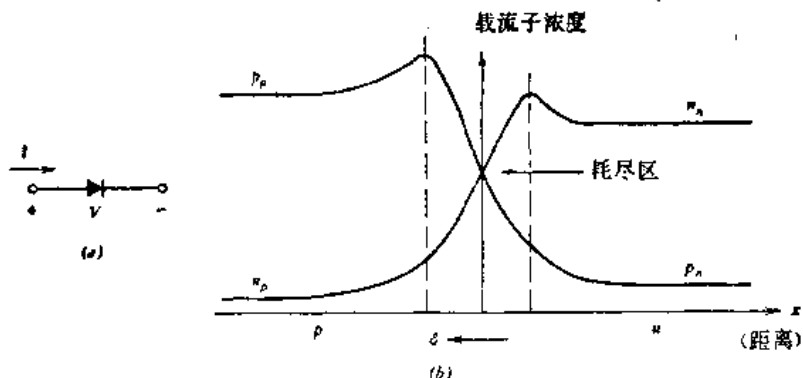


图 11.1 (a) 正向偏置的 $p-n$ 结二极管;
(b) 二极管中的浓度分布(坐标未按比例)

场 $\mathcal{E}$, 而在 p 型和 n 型区之间存在着电压 $(\phi_0 - V)$, 其中 ϕ_0 是二极管的自建电位而 V 是正向偏置电压。二极管内, 能量足以克服结上势垒的载流子, 包括来自 p 型区的空穴和来自 n 型区的电子, 组成二极管的正向电流 I 。这些载流子一旦跨越 pn 结, 便成为少数载流子而进行扩散。

每一个载流子跨越 pn 结的事件, 纯属随机事件, 它取决于载流子是否具有足够的能

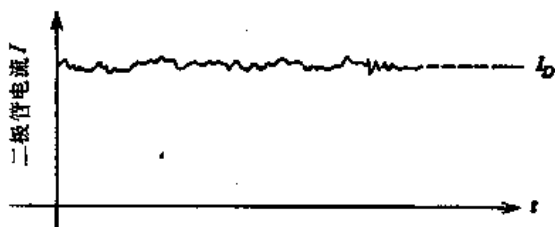


图 11.2 作为时间函数的二极管电流 I (座标未按比例)

量以及指向结面方向的速度大小。因此, 以稳态电流出现的外部电流 I , 实际上是由大量独立的随机电流脉冲所组成。如果使用高灵敏度的示波器观察电流, 则电流曲线如图 11.2 所示, 实际上是脉动的, I_D 只不过是平均电流。

I 的这种起伏称之为散粒噪声, 通常用对平均电流的偏差的均方值来表示, 可以写成 $\overline{i^2}$, 而

$$\begin{aligned}\overline{i^2} &= \overline{(I - I_D)^2} \\ &= \lim_{T \rightarrow \infty} \frac{1}{T} \int_0^T (I - I_D)^2 dt\end{aligned}\quad (11.1)$$

可以证明, 如果电流 I 是由平均值为 I_D 的一系列独立的随机电流脉冲所组成, 则所形成的噪声电流的均方值可表示为

$$\overline{i^2} = 2qI_D \Delta f (A^2) \quad (11.2)$$

式中, q 为一个电子的电荷 ($1.6 \times 10^{-19}C$), Δf 为带宽 (Hz)。式(11.2)说明, 噪声电流的均方值同测量带宽 Δf (Hz) 的大小成正比。因此, 被定义为噪声电流频谱密度的 $\overline{i^2}/\Delta f$ (A^2/Hz), 是一个同频率无关的常数, 具有这种频谱的噪声, 通常称为白噪声。由于噪声纯粹是一种随机信号, 所以任何时刻波形的瞬时值, 都无法预测。在电路计算中, 唯一可用的数据, 就是式(11.2)所给出的噪声电流均方值。式(11.2)中的带宽 Δf , 由噪声源所作用的电路决定。

在频率接近于 $1/\tau$ 之前, 式(11.2)一直保持正确, 这里 τ 是载流子通过耗尽区的渡越时间。大多数实际的电子器件, τ 值极小, 故直到频率进入千兆赫范围, 式(11.2)仍保持正确。假定每一个电荷载流子跨越耗尽区一次, 将产生一个宽度为 τ 的矩形脉冲, 则二极管噪声电流频谱密度随频率的变化曲线, 如图 11.3 所示。

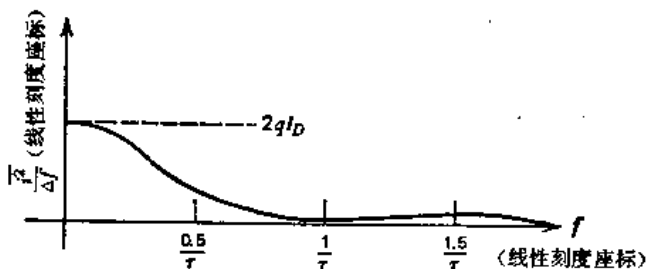


图 11.3 渡越时间为 τ 的二极管中, 散粒噪声的频谱密度 (座标未按比例)

例题 试求电流为 $1mA$ 的二极管, 在 $1MHz$ 的带宽内, 有多大的散粒噪声。

解 利用式(11.2), 可得

$$\overline{i^2} = 2 \times 1.6 \times 10^{-19} \times 10^{-3} \times 10^6 A^2 = 3.2 \times 10^{-16} A^2$$

故

$$i = 1.8 \times 10^{-8} A \text{ (均方根值)}$$

式中 i 为噪声电流的均方根值。

通过给二极管并联一个电流发生器,如图 11.4 所示,便可在二极管的低频、小信号等效电路中表示出散粒噪声效应。由于这种噪声信号的相位是随机的,而且它的大小只能用均方值来表示,所以它也没有极性。因此,图 11.4 中电流源的箭头方向无关紧要,它只不过用来表示这一发生器是一个电流源而已。在本章中,当我们只讨论具有随机相位的各种独立的噪声发生器时,都将按这种惯例处理。

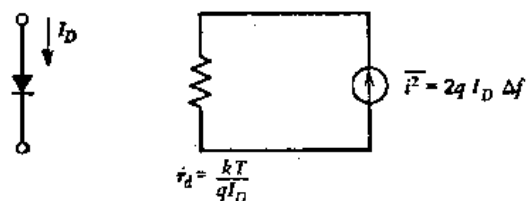


图 11.4 考虑噪声时,结型二极管小信号等效电路

由散粒噪声机理所产生的噪声电流,其幅度随时间作随机变化,所以只能用概率密度函数来表示。可以证明,散粒噪声的幅度分布是一种正态分布(高斯分布),在图 11.5 中,绘出了二极管电流的概率密度函数 $p(I)$ 随电流的变化。在任一时刻,二极管电流落在

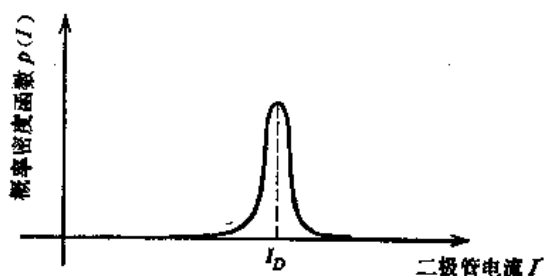


图 11.5 二极管电流 I 的概率密度函数
(座标未按比例)

I 与 $(I + dI)$ 值之间的概率,可由 $p(I)dI$ 求出。如 σ 是正态分布的标准差,则在 68% 的时间内,二极管电流的幅度将处于 $I_D \pm \sigma$ 的范围之中。根据概率论中的定义,变量 σ^2 就是 $(I - I_D)$ 的均方值,所以由式(11.1),可得

$$\sigma^2 = \overline{i^2}$$

再利用式(11.2),使得

$$\sigma = \sqrt{2qI_D \Delta f} \quad (11.3)$$

应当指出,从理论上说,噪声幅度可能趋于无限大的正值或负值。然而,当幅度增大时,它的出现概率降低得非常迅速,所以,具有实际意义的噪声幅度范围,只有 $\pm 3\sigma$ 。在 99.7% 的时间内,噪声幅度将处于这一范围中。关于正态分布的基本内容,已在第三章附录 A.3.1 中作了简要介绍。

应当着重指出,图 11.3 所示的噪声分布同频率的关系,是由于空穴和电子跨越 pn 结具有随机的性质所造成。今讨论所有载流子均以同样的时间间隔跨越 pn 结时的情况,由于每一载流子具有 $1.6 \times 10^{-19} \text{C}$ 的电荷,所以要得到 1mA 的电流,需要每 $1.6 \times 10^{-16} \text{s}$ 出现一次电流脉冲。对这样的波形进行傅立叶分析,可以得出图 11.6 所示的频谱特性,它表示一个平均电流或直流电流 I_D 以及每间隔 $1/\Delta t$ 的各种谐波,其中 Δt 为波形的周期并等于 $1.6 \times 10^{-16} \text{s}$ 。因此,第一个谐波落在 $6 \times 10^6 \text{GHz}$,它远远超出器件的有用频率,所以在正常的工作频域内不产生噪声。

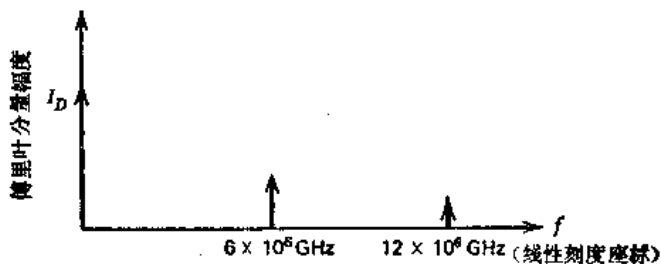


图 11.6 假定载流子均匀发射时,散粒噪声的频谱

11.2.2 热 噪 声^[1,3,5]

热噪声与散粒噪声的产生机理完全不同。由于在导体中,典型的电子漂移速度远小于电子的热运动速度,所以在普通的电阻中,热噪声总是由电子的随机热运动所造成,而与是否存在直流无关。因为热噪声的噪声源是电子的热运动,当然它同绝对温度 T 有关。事实上热噪声同 T 成正比,而散粒噪声则与 T 无关。当 T 趋近于零时,热噪声也趋近于零。

在一个电阻 R 中,热噪声可以用串联的电压发生器 $\overline{v^2}$ 来表示,如图 11.7a 所示,也可以用并联的电流发生器 $\overline{i^2}$ 表示,如图 11.7b 所示。这两种表示方法是等效的,它们分别为

$$\overline{v^2} = 4kTR\Delta f \quad (11.4)$$

$$\overline{i^2} = 4kT \frac{1}{R} \Delta f \quad (11.5)$$

式中, k 为玻尔兹曼常数。在室温下, $4kT = 1.66 \times 10^{-20} \text{V} \cdot \text{C}$ 。式(11.4)与式(11.5)说明,噪声的频谱密度仍与频率无关,对热噪声来说,当

频率达到 10^{13}Hz 之前,这一关系一直是正确的。因此热噪声是另一种白噪声源。可以指出,从式(11.4)可以推导出式(11.5)的 Norton 等效表示式

$$\overline{i^2} = \frac{\overline{v^2}}{R^2} \quad (11.6)$$

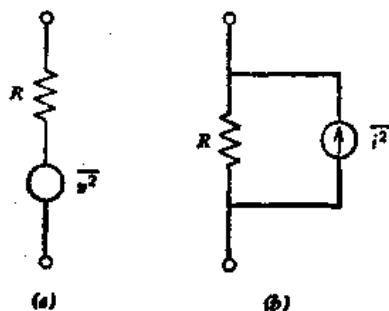


图 11.7 热噪声的两种表示方法

可以表示热噪声数量级的一个值得记忆的有用数字,就是在室温(300K)下 $1 \text{k}\Omega$ 电阻中的热噪声频谱密度 $\overline{v^2}/\Delta f$,它约等于 $16 \times 10^{-18} \text{V}^2/\text{Hz}$,也可以用均方根的形式表示成 $v \approx 4 \text{nV}/\sqrt{\text{Hz}}$,式中使用 $\text{nV}/\sqrt{\text{Hz}}$

作为单位,是为了强调噪声电压均方根系随着带宽的平方根而变化。另一个同样有用的数字,就是室温下 $1 \text{k}\Omega$ 电阻的热噪声同 $50 \mu\text{A}$ 直流所引起的散粒噪声大小一样。

上面介绍的热噪声是一种基本的物理现象,它存在于任何线性无源电阻之中,包括各种普通电阻、天线的辐射电阻、扬声器和传声器之中均存在热噪声。在扬声器和传声器中,噪声源乃是空气分子的热运动。在天线中,噪声源则是天线所指向的目标的黑体辐射。在所有情况下,式(11.4)与(11.5)都可以用于求噪声的均方值。

热噪声的幅度分布也是正态分布。由于散粒噪声与热噪声均具有平直的频率谱,而且其幅度均成正态分布,所以当电路存在这两种噪声时,便难加以区别。散粒噪声和热噪声与功率相等的正弦波同时作用下的波形,示于图 11.21。

11.2.3 闪烁噪声^[6,7,8] ($1/f$ 噪声)

这种类型的噪声存在于所有有源器件以及诸如碳质电阻等某些分立式无源元件之中。产生闪烁噪声的原因有各种各样,但在双极型晶体管中,主要系由射-基耗尽层中因沾污而引起的陷阱以及晶体的缺陷而造成的。这些陷阱捕获与释放载流子的方式与时间

常数,均是随机的,而且同工艺过程有关,从而使闪烁噪声信号的能量集中于低频。

闪烁噪声总是同直流的流动有关,而且可以由下式得出其频谱密度

$$\overline{i^2} = K_1 \frac{I^a}{f^b} \Delta f \quad (11.7)$$

式中 Δf 为在频率 f 处的窄小带宽;

I 为直流电流;

K_1 为随特定器件而定的常数;

a 为位于 0.5—2 范围内的常数;

b 为大约等于 1 的常数。

如果式(11.7)中 $b = 1$, 则闪烁噪声的频谱密度将具有 $1/f$ 的频率相关性, 如图 11.8 所示, 所以闪烁噪声又称为“ $1/f$ 噪声”。尽管在高闪烁噪声水准的器件中, 直到兆赫频域这种噪声源仍对器件的噪声起主导作用, 但是一般说来, 闪烁噪声在低频时才是最重要的。

上面已经指出, 只有流过直流时才存在闪烁噪声。因此, 在碳质电阻中, 除非有直流流过电阻, 否则不会有闪烁噪声, 然而, 只要温度保持恒定, 电阻中总是存在热噪声, 而无论是否有直流流过无关。因此, 只要不流过直流, 在低频、低噪声集成电路中, 如有需要就可以采用碳质电阻作为外接元件。然而, 如果这类电路的外接电阻必须流过直流, 则必须采用没有闪烁噪声的金属膜电阻。

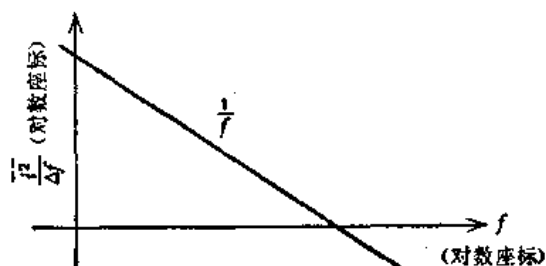


图 11.8 闪烁噪声频谱密度随频率的变化

在本章的前几节中, 我们看到散粒噪声与热噪声信号都有完全确定的均方值, 它们可以使用流过的电流、电阻以及若干常见的物理常数来表示。与此相反, 式(11.7)所给出的闪烁噪声信号的均方值则含有未知常数 K_1 。 K_1 值的大小, 不仅由于器件型号不同而在数量级上有所不同, 就是使用相同工艺过程得到的硅片, 制成的不同晶体管或集成电路, K_1 值也有巨大差别。这一特点, 是由于闪烁噪声同沾污及晶体缺陷有关而造成的, 因为即使在同一硅片上的不同位置, 这两种因素亦按随机变化而有所不同。然而, 实验表明, 如果对一定工艺过程制成的许多器件, 通过测量求出其典型的 K_1 值, 则可用这一 K_1 值来估算同一工艺过程制成的集成电路的典型的(平均的)闪烁噪声性能^[9]。

值得重视的闪烁噪声的最后一个特性, 就是它的幅度分布, 测量表明, 它通常是非正态分布的。

11.2.4 猝发噪声^[7] [“炒爆噪声 (Popcorn Noise)”]

这是另一种类型的低频噪声, 存在于某些集成电路及分立式晶体管之中。虽然已经证明, 猝发噪声与重金属离子沾污有关, 但是, 产生这种噪声的原因, 至今尚未完全弄清。通常, 掺金器件具有很高的猝发噪声水准。

从示波器上看到的猝发噪声波形, 如图 11.9a 所示, 它是一种在若干个(两个以上)不

连续水准上的噪声的猝发,所以才称为猝发噪声。猝发噪声脉冲的重复率,通常落在音频频域(几千赫以下)内,如果把它接到扬声器时,就会产生“炒爆”声,所以又把猝发噪声称为“炒爆噪声”。

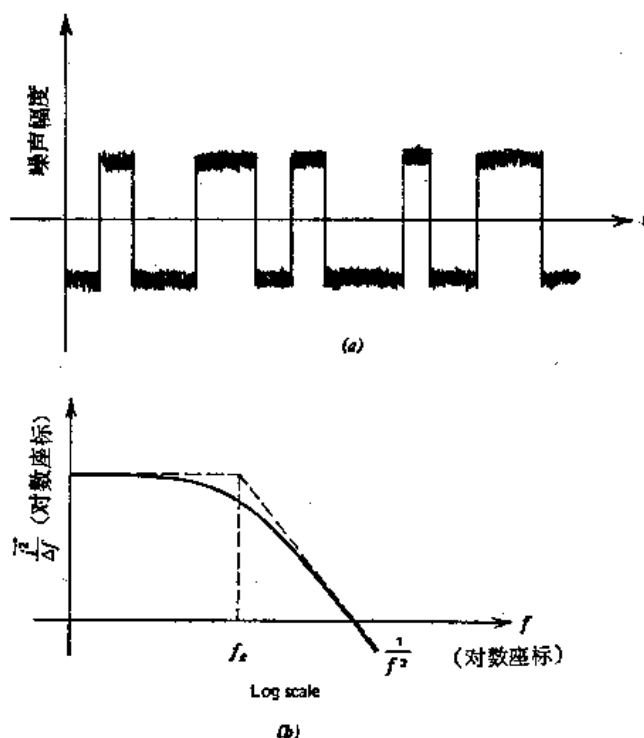


图 11.9 (a) 典型的猝发噪声波形; (b) 猝发噪声频谱密度随频率的变化

可以由下式得到猝发噪声的频谱密度:

$$\frac{\overline{v^2}}{\Delta f} = K_2 \frac{I^c}{1 + \left(\frac{f}{f_c}\right)^2} \Delta f \quad (11.8)$$

式中 K_2 为随特定器件而定的常数;

I 为直流电流;

c 为位于 0.5—2 范围内的常数;

f_c 为随给定噪声过程而定的特定频率。

图 11.9b 示出了猝发噪声的频谱曲线,它说明猝发噪声具有特有的典型的驼峰状频谱分布。在较高频域,噪声频谱跌落为 $1/f^2$ 。

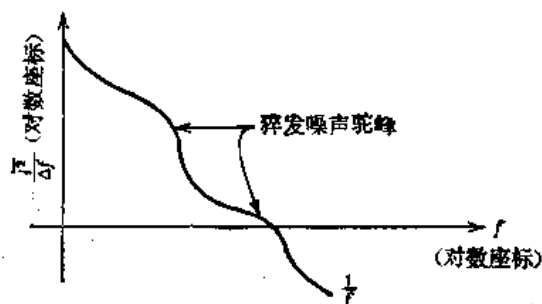


图 11.10 多重猝发噪声源与闪烁噪声复合的频谱密度

猝发噪声过程的出现,经常具有多重时间常数,从而在频谱中会多次出现驼峰。可是,闪烁噪声频谱总是始终不变地以 $1/f$ 跌落,所以,它们复合的低频噪声频谱经常如图 11.10 所示。和闪烁噪声时一样,猝发噪声的常数 K_2 也是在非常宽的范围内变化,所以必须通过实验求得。猝发噪声的幅度分布也是非正态分布。

11.2.5 雪崩噪声^[10]

这种噪声类型是由于 pn 结中的齐纳击穿或雪崩击穿而造成的。在雪崩击穿时,在反偏置的 pn 结耗尽区中,空穴和电子获得足够的能量,通过与硅原子的碰撞而产生许多空穴-电子对。这一过程是累积的,所以会产生一系列大的随机噪声尖峰。雪崩噪声总是同直流流动有关,但它要比相同电流下所产生的散粒噪声大得多[散粒噪声可由式(11.2)得出],这是因为单个的载流子能够触发一个雪崩过程,结果引起包含许多载流子共同运动的电流猝发,总的噪声就是许多这类随机猝发的总和,当然比散粒噪声大得多。

电路中使用齐纳二极管,往往是雪崩噪声成为问题的最常见原因。因为这类器件会产生雪崩噪声,所以一般在低噪声电路中都避免使用它。使用齐纳二极管时,可用一个串联的电压发生器 $\bar{v}^2$ 来表示噪声,如图 11.11 所示。图中的直流电压 V_z 是二极管的击穿电压,而串联电阻 R 的典型值为 $10-100\Omega$ 。 $\bar{v}^2$ 的大小很难预估,因为它取决于器件的结构及硅晶体的一致性,但是对于直流齐纳电流为 0.5mA 时,通过测量得到的典型值为 $\bar{v}^2/\Delta f \approx 10^{-14}\text{V}^2/\text{Hz}$ 。注意,这与 $600\text{k}\Omega$ 电阻中的热噪声电压完全等效,并将淹没掉 R 中的热噪声。噪声的频谱密度近似于平直的,但幅度分布通常是非正态分布。

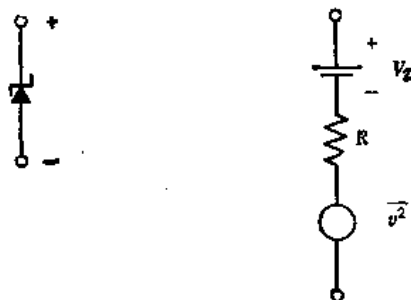


图 11.11 考虑噪声时,齐纳二极管的等效电路

11.3 集成电路元件的噪声模型

以上各节讨论了电子线路中噪声的各种实际来源。在本节中,将把这些噪声源综合在一起,以建立包括噪声源在内的二极管、双极型晶体管以及场效应晶体管的小信号等效电路。

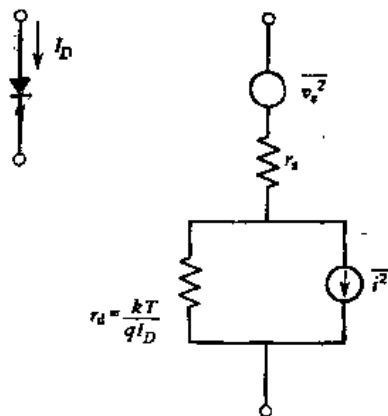


图 11.12 含有噪声源时,完整的二极管小信号等效电路

11.3.1 结型二极管

在考虑散粒噪声时,已扼要讨论了结型二极管的等效电路。现在,在图 11.4 所示的基本等效电路上,加上一个串联电阻 r_s ,便可得到图 11.12 所示的完整等效电路。因为 r_s 是由于硅材料的电阻率所产生的实际电阻,所以可以表示热噪声。实验说明,任何闪烁噪声都可以用一个与 r_s 相并联的电流源来表示。这样便不难把闪烁噪声同散粒噪声结合在一起,用式(11.10)来表示

$$\bar{v}_i^2 = 4kT r_s \Delta f \quad (11.9)$$

$$\bar{i}^2 = 2qI_D \Delta f + K \frac{I_D^6}{f} \Delta f \quad (11.10)$$

11.3.2 双极型晶体管^[11]

在工作于正向作用区的双极型晶体管中,通过扩散和漂移跨越基区的少数载流子,将被集-基结所收集。进入集-基耗尽区的少数载流子,受到该处电场的加速并扫跨该区而到达集电极。载流子通过扩散(或漂移)而到达集-基结的时刻,纯属随机过程,因此晶体管的集流系由一连串随机电流脉冲所组成。所以,集电极电流 I_c 呈现出式(11.2)所确定的全散粒噪声,而且可以用加在集电极和发射极之间的散粒噪声电流源 $\bar{i}_c$ 来表示,如图 11.13 等效电路所示。

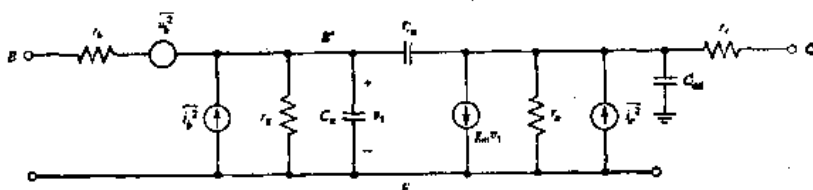


图 11.13 含有噪声源时,完整的晶体管小信号等效电路

晶体管中的基流 I_B ,是由载流子在基区与基-射耗尽区中发生复合,以及由基区向射区中注入载流子而造成的。所有这些过程都是独立的随机过程,所以 I_B 也呈现出全散粒噪声,它可以用图 11.13 上的散粒噪声电流源 $\bar{i}_b$ 来表示。

晶体管的基极电阻 r_b 是一种真实电阻,所以具有热噪声。集电极串联电阻 r_c 虽然也有热噪声,但由于它与高阻抗的集电极节点相串联,因此这种噪声可以忽略不计,通常不必包含在模型之中。应当指出,模型中的电阻 r_x 和电阻 r_o 都是虚设电阻,它们仅是为了建立模型的需要而虚设的,当然没有热噪声。

实验表明,双极型晶体管中的闪烁噪声与猝发噪声,可用跨接于管内基-射结的电流发生器表示。它们不难同散粒噪声结合在一起,用一个电流源 $\bar{i}_b$ 表示。如果将 V_{CE} 控制在至少比击穿电压 BV_{CE0} 低 5V,则双极型晶体管中的雪崩噪声就可以忽略不计,所以在本章的后面计算中,都不考虑雪崩噪声。

考虑噪声时,完整的双极型晶体管小信号等效电路,示于图 11.13。因为产生这些噪声的物理机理都是互不相关的,所以所有的噪声源都是彼此独立的,它们可以分别用下列均方值表示:

$$\overline{v_b^2} = 4kTr_b\Delta f \quad (11.11)$$

$$\overline{i_c^2} = 2qI_c\Delta f \quad (11.12)$$

$$\overline{i_b^2} = \underbrace{2qI_B\Delta f}_{\text{散粒噪声}} + \underbrace{K_1 \frac{I_B^2}{f} \Delta f}_{\text{闪烁噪声}} + \underbrace{K_2 \frac{I_B^2}{1 + \left(\frac{f}{f_c}\right)^2} \Delta f}_{\text{猝发噪声}} \quad (11.13)$$

图 11.13 的等效电路,对 *npn* 管和 *pnp* 管都适用,但在以上各式中,使用的 I_B 与 I_c 值,均为 *pnp* 管的。

利用式(11.13)可以求出基极电流的噪声频谱,如图 11.14 所示。为了简化起见,图

中路去了猝发噪声。散粒噪声与闪烁噪声的频谱密度渐近线，在频率 f_s 处相交， f_s 被称为闪烁噪声的“转折”频率。对某些特别精制的晶体管， f_s 可低至 100Hz；而对于一般的晶体管， f_s 可高达 10MHz。

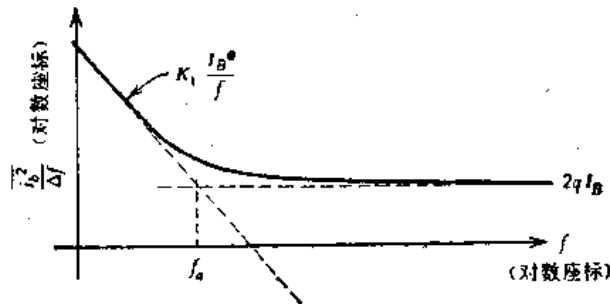


图 11.14 双极型晶体管中，基流噪声的频谱密度

11.3.3 场效应晶体管^[12,13]

场效应管 (FET) 的构造，已在第一章中介绍。已经谈过，连接源极与漏极的导电沟道的电阻，系受栅-源电压的调制，因而栅-源电压可以控制漏极电流。由于导电沟道材料是电阻性的，所以有热噪声，而且还是 FET 中 (包括 JFET 和 MOSFET) 的主要噪声源。在 FET 小信号等效电路中，热噪声源可用接在漏极与源极之间的电流源 $\bar{i}_d^2$ 来表示，如图 11.15 所示。实验说明，FET 中的闪烁噪声也可以用漏-源间的电流源表示，所以它可以同热噪声一起，合并到电流源 $\bar{i}_d^2$ 内。FET 中另一种噪声源，就是栅极漏电流所产生的

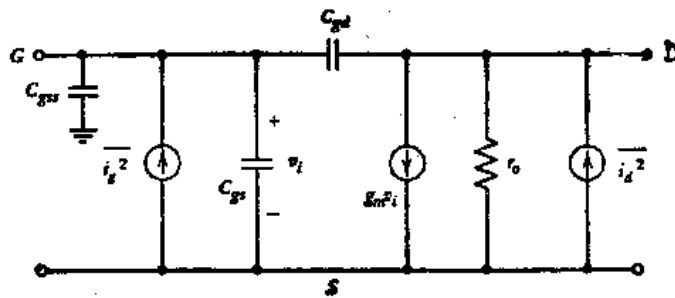


图 11.15 含有噪声源时，FET 的小信号等效电路

散粒噪声，在图 11.15 中用 $\bar{i}_g^2$ 表示，通常散粒噪声是非常小的。只有在接到 FET 栅极上的驱动源阻抗极大时，散粒噪声才变得重要。图 11.15 中的两种噪声源是彼此独立的，它们可用下列各式表示

$$\bar{i}_g^2 = 2qI_G \Delta f \quad (11.14)$$

$$\bar{i}_d^2 = \underbrace{4kT \left(\frac{2}{3} g_m \right) \Delta f}_{\text{热噪声}} + \underbrace{K \frac{I_D^a}{f} \Delta f}_{\text{闪烁噪声}} \quad (11.15)$$

式中 I_G 为栅极漏电流；

I_D 为漏极偏置电流；

K 为随特定器件而定的常数；

a 为位于 0.5—2 范围内的常数；

g_m 为管子工作点处的跨导。

11.3.4 电 阻

集成及薄膜电阻具有热噪声,它可由式(11.4)和(11.5)求出,它在电路中的表示方法如图 11.7 所示。11.2.3 节还指出,各种分立式碳质电阻还有闪烁噪声,因此,当使用这些电阻作为集成电路的外接元件时,必须考虑噪声的影响。

11.3.5 电容器与电感器

电容器是集成电路中的普通元件,它包括寄生电容和为了一定用途而专门引入的电容。而电感器,一般说来难以在硅片上制成,有时也是作为外接元件而使用,特别在集成通信系统中,常常如此。理想的电容器或电感器都没有噪声。然而,实际的电容器或电感器总是有寄生电阻,因而也都有热噪声,它可由式(11.4)与(11.5)求出。在集成电路中,电容器的寄生电阻,通常用串联于电容器的小电阻来模拟,而电感器中的寄生电阻,则可用串联的或并联的电阻进行模拟。

11.4 电路噪声的计算方法^[14,15]

上面导出的各种器件含有噪声源时的等效电路,当然可以用来计算电路的噪声性能。但是,总得首先建立含有噪声发生器的电路的计算方法,这些噪声发生器可能是电流源,也可能是电压源。下面就来研究如何建立计算方法的问题。

今先考虑一个噪声电流源,其均方值为

$$\overline{i^2} = S(f)\Delta f \quad (11.16)$$

式中 $S(f)$ 为噪声频谱密度。图 11.16a 表示,任意噪声发生器的 $S(f)$ 值随频率的变化曲线。在窄小的带宽 Δf 中,噪声电流的均方值可由式(11.16)求出,因而它的均方根值如下:

$$i = \sqrt{S(f)\Delta f} \quad (11.17)$$

在带宽 Δf 中的噪声电流,可以近似地用均方值为 i 的正弦电流发生器来表示^[14],如图 11.16b 所示。如果现在把带宽 Δf 中的噪声电流作为电路的输入信号处理,则可用正弦发生器取代它,这样就可以使用普通的方法对电路进行分析,因而能够计算出噪声电流的效应。当算出电路对正弦输入的响应以后,便可从输出正弦的均方值,得出在带宽 Δf 中

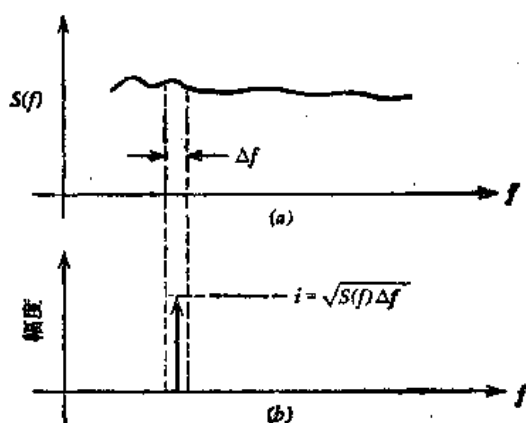


图 11.16 用一个均方根值相同的等效正弦量,表示在带宽 Δf 中的噪声

输出噪声的均方值。这样一来,网络的噪声计算便可简化为通常的正弦电路的分析计算。只有存在多个噪声源时,如实际电路中常见的那样,才有一些差别。这时,每一个噪声源

均用一个单独的正弦发生器来代表,因而可以分别计算每一个发生器的输出贡献。把每一个输出正弦的均方贡献叠加起来,就可以算出带宽 Δf 中以均方值表示的总输出噪声。但是,使用叠加法的前提,在于各个原始的噪声源必须是彼此独立的,这一点将在后面给以证明。如果使用前面各节所导出的等效噪声电路,它们所有的噪声源都是由独立的机理所产生,因而都是互不相关的,那么,使用叠加法的前提总是能够得到满足的。

今以图 11.17 所示的两个电阻串联时的情况,作为例子加以说明。电阻 R_1 与 R_2 分别具有如下的噪声发生器:

$$\overline{v_1^2} = 4kTR_1\Delta f \quad (11.18)$$

$$\overline{v_2^2} = 4kTR_2\Delta f \quad (11.19)$$

为了计算两个串联电阻所产生的均方噪声电压 $\overline{v_T^2}$, 令 $v_T(t)$ 表示总噪声电压的瞬时值, $v_1(t)$ 与 $v_2(t)$ 分别表示各自发生器的电压瞬时值。则

$$v_T(t) = v_1(t) + v_2(t) \quad (11.20)$$

因此

$$\begin{aligned} \overline{v_T(t)^2} &= \overline{[v_1(t) + v_2(t)]^2} \\ &= \overline{v_1(t)^2} + \overline{v_2(t)^2} + 2\overline{v_1(t)v_2(t)} \end{aligned} \quad (11.21)$$

因为噪声发生器 $v_1(t)$ 与 $v_2(t)$ 分属于不同电阻,所以它们一定是彼此独立的。因此,它们乘积的平均值 $\overline{v_1(t)v_2(t)}$ 一定等于零,于是式(11.21)成为

$$\overline{v_T^2} = \overline{v_1^2} + \overline{v_2^2} \quad (11.22)$$

可见,若干个独立噪声发生器总和的均方值将等于各个均方值的总和。将式(11.18)、(11.19)代入式(11.22),可得

$$\overline{v_T^2} = 4kT(R_1 + R_2)\Delta f \quad (11.23)$$

式(11.23)得出的值,恰好就是使用式(11.4)对阻值为 $(R_1 + R_2)$ 的电阻中热噪声的估算值,可见,两种方法的结果是一致的。这些结果,同前面介绍的用独立的正弦发生器代替噪声发生器所得到的结果,也是一致的。不难证明,当两个以上彼此独立的电压发生器串联时,电压总和的均方值等于各个电压均方值之和。

通过以上计算,讨论了两个噪声电压源串联时的情况。同样可以证明,对于独立的噪声电流源并联时,也可以得到类似的结果,就是说,电流总和的均方值等于各个电流均方值之和。其实,在 11.3 节中建立噪声模型时,就已经认为这样的结论是正确的,例如,对于双极型晶体管中三个独立的噪声电流发生器(散粒噪声、闪烁噪声以及猝发噪声),就被合并为一个基-射噪声源。

11.4.1 双极型晶体管的噪声性能

今以图 11.18a 所示的简单的单级晶体管交流电路作为例子,说明在电路计算中,如何处理噪声发生器以考虑电路的噪声性能。单级晶体管交流放大器,含有噪声源时的小信号等效电路见图 11.18b。必须着重指出,为了进行噪声计算,用于分析的等效电路必须是实际使用的电路组态。就是说,不能使用图 11.18a 所示的电路,作为差分放大器的半

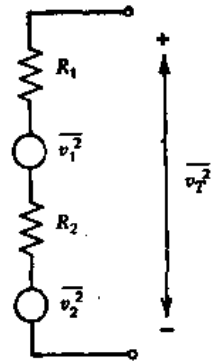


图 11.17 计算两个串联电阻所产生的总噪声 $\overline{v_T^2}$ 而使用的电路

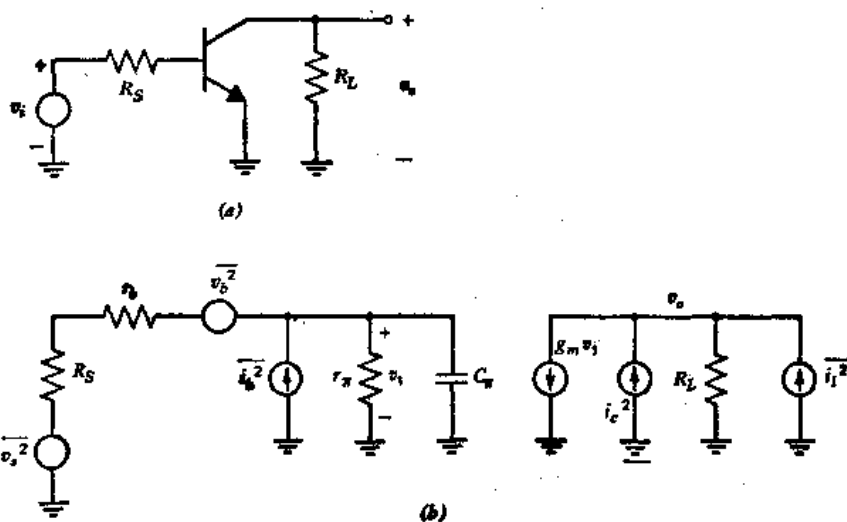


图 11.18 (a) 简单的晶体管交流放大器电路; (b) 含有噪声源时的小信号等效电路

电路表示方法来进行差分放大器的噪声计算, 因为差分对的每一侧中的噪声源, 都对总输出噪声有影响。

在图 11.18b 的等效电路中, 略去了外加输入信号 v_i , 因此输出信号 v_o 仅由噪声发生器所决定。假定 C_μ 很小可以略去不计, 同时也略去了输出电阻 r_o 。晶体管的噪声发生器前面已介绍过, 而

$$\overline{v_s^2} = 4kTR_S\Delta f \quad (11.24)$$

$$\overline{i_f^2} = 4kT \frac{1}{R_L} \Delta f \quad (11.25)$$

逐个考虑每一个噪声源, 并假定每一个噪声源都可以用均方值与其相等的正弦发生器来取代, 就可以算出总输出噪声。今首先考虑 R_S 产生的噪声发生器 v_s , 于是

$$v_1 = \frac{Z}{Z + r_\pi + R_S} v_s \quad (11.26)$$

式中

$$Z = r_\pi \parallel \frac{1}{j\omega C_\pi} \quad (11.27)$$

由 v_s 所引起的输出噪声电压为

$$v_{o1} = -g_m R_L v_1 \quad (11.28)$$

将式(11.26)代入式(11.28), 可得

$$v_{o1} = -g_m R_L \frac{Z}{Z + r_\pi + R_S} v_s \quad (11.29)$$

式(11.29)中包含的相位信息是没有意义的, 因为噪声信号的相位是随机的, 因此式(11.29)中唯一有价值的数值, 就是由 v_s 所产生的输出电压的均方值。根据式(11.29), 它等于

$$\overline{v_{o1}^2} = g_m^2 R_L^2 \frac{|Z|^2}{|Z + r_\pi + R_S|^2} \overline{v_s^2} \quad (11.30)$$

使用类似的计算方法, 不难证明, 由于 $\overline{v_b^2}$ 与 $\overline{i_f^2}$ 而在输出端产生的噪声电压, 分别为

$$\overline{v_{o2}^2} = g_m^2 R_L^2 \frac{|Z|^2}{|Z + r_\pi + R_S|^2} \overline{v_b^2} \quad (11.31)$$

$$\overline{v_{o3}^2} = g_m^2 R_L^2 \frac{(R_s + r_b)^2 |Z|^2}{|Z + r_b + R_s|^2} \overline{i_b^2} \quad (11.32)$$

由于 $\overline{i_1^2}$ 与 $\overline{i_2^2}$ 而在输出端产生的噪声电压, 分别为

$$\overline{v_{o4}^2} = \overline{i_1^2} R_L^2 \quad (11.33)$$

$$\overline{v_{o5}^2} = \overline{i_2^2} R_L^2 \quad (11.34)$$

由于所有五种噪声发生器都是彼此独立的, 所以总输出噪声为

$$\begin{aligned} \overline{v_o^2} &= \sum_{n=1}^5 \overline{v_{on}^2} \\ &= g_m^2 R_L^2 \frac{|Z|^2}{|Z + r_b + R_s|^2} [\overline{v_s^2} + \overline{v_b^2} + (R_s + r_b)^2 \overline{i_b^2}] \\ &\quad + R_L^2 (\overline{i_1^2} + \overline{i_2^2}) \end{aligned} \quad (11.36)$$

将前面所得到的各种噪声发生器表示式代入上式, 可得

$$\begin{aligned} \frac{\overline{v_o^2}}{\Delta f} &= g_m^2 R_L^2 \frac{|Z|^2}{|Z + r_b + R_s|^2} [4kT(R_s + r_b) + (R_s + r_b)^2 2qI_B] \\ &\quad + R_L^2 \left(4kT \frac{1}{R_L} + 2qI_C \right) \end{aligned} \quad (11.37)$$

假定闪烁噪声很小可以忽略不计, 所以上式中未包含闪烁噪声。今将式(11.27)的 Z 值代入式(11.37), 可得

$$\begin{aligned} \frac{\overline{v_o^2}}{\Delta f} &= g_m^2 R_L^2 \frac{r_x^2}{(r_x + R_s + r_b)^2} \frac{1}{1 + \left(\frac{f}{f_1}\right)^2} [4kT(R_s + r_b) + (R_s + r_b)^2 2qI_B] \\ &\quad + R_L^2 \left(4kT \frac{1}{R_L} + 2qI_C \right) \end{aligned} \quad (11.38)$$

式中

$$f_1 = \frac{1}{2\pi(r_x \parallel R_s)C_\pi} \quad (11.39)$$

由式(11.38)表示的输出噪声电压频谱密度包含着两部分: 与频率有关的部分和常数的部分。所以存在与频率有关的部分, 是因为当频率高于 f_1 后, 级增益开始跌落, 因此由发生器 $\overline{v_s^2}$ 、 $\overline{v_b^2}$ 以及 $\overline{i_b^2}$ 所引起的经过放大后而在输出端出现的噪声, 也将随着频率超过

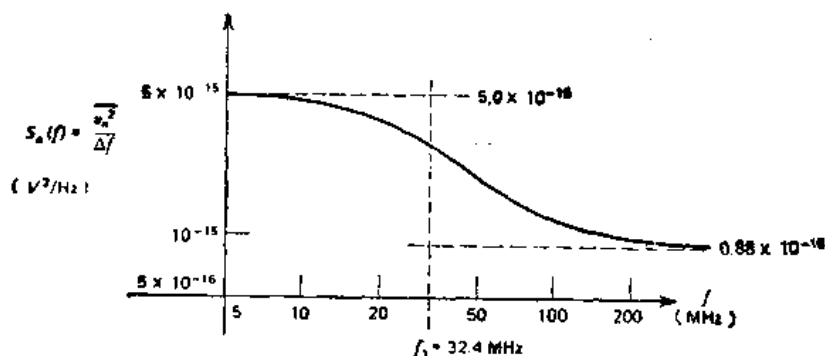


图 11.19 图 11.18 电路输出端的噪声电压频谱

f_1 而开始跌落。至于式(11.38)中的常数项, 则是由噪声发生器 $\overline{v_i^2}$ 与 $\overline{v_r^2}$ 所产生的。应当指出, 如果 C_μ 的影响不能忽略不计, 则这部分的噪声贡献, 也将同频率有关。式(11.38)表示的噪声电压频谱密度, 可以用图 11.19 的曲线形式表示。

例题 为了取得定量的认识, 今指定式(11.38)中各项参数值如下:

$$\begin{aligned} I_C &= 100\mu\text{A} \quad \beta = 100 \quad r_b = 200\Omega \\ R_s &= 500\Omega \quad C_\pi = 10\text{pF} \\ R_L &= 5\text{k}\Omega \end{aligned}$$

试求图 11.18 电路的输出噪声电压的频谱密度。

解 将以上各项参数值代入式(11.38), 同时将室温时的 $4kT = 1.66 \times 10^{-10}\text{V}^2/\text{C}$ 一起代入, 可得

$$\begin{aligned} \frac{\overline{v_o^2}}{\Delta f} &= \left[5.82 \times 10^{-12} \frac{1}{1 + \left(\frac{f}{f_1}\right)^2} (700 + 9.4) + 1.66 \times 10^{-10} (5000 + 48.080) \right] \text{V}^2/\text{Hz} \\ &= \frac{4.13 \times 10^{-11}}{1 + \left(\frac{f}{f_1}\right)^2} + 0.88 \times 10^{-10} \text{V}^2/\text{Hz} \end{aligned} \quad (11.40)$$

由式(11.39), 可得

$$f_1 = 32.4\text{MHz} \quad (11.41)$$

式(11.40)说明, 输出噪声电压的频谱密度在低频时为 $5.0 \times 10^{-11}\text{V}^2/\text{Hz}$, 在高频时逐渐趋近于 $0.88 \times 10^{-10}\text{V}^2/\text{Hz}$ 。在这种情况下, 输出噪声的主要贡献者是源电阻 R_s , 其次是晶体管的基极电阻 r_b 。图 11.19 上的曲线, 就是表示式(11.40)所给出的噪声频谱。

例题 假定上例中的放大器与后随级相接, 后者使带宽陡峭地截止于 1MHz 。试求输出端总噪声电压。

解 由于图 11.19 所示的噪声频谱, 在低于 $f_1 = 32.4\text{MHz}$ 的频域中, 并未明显地开始下降, 所以可以认为, 在 $0-1\text{MHz}$ 的带宽内, 噪声频谱为常数并等于 $5.0 \times 10^{-11}\text{V}^2/\text{Hz}$ 。因此, 图 11.18a 电路在 1MHz 带宽内, 输出端的总噪声电压为

$$\overline{v_{oT}^2} = 5.0 \times 10^{-11} \times 10^6 \text{V}^2 = 5.0 \times 10^{-5} \text{V}^2$$

即

$$v_{oT} = 7.1\mu\text{V} \text{ (均方根值)} \quad (11.42)$$

现在假定图 11.18a 的放大器不是与一个限制带宽的后随级相接, 而是直接馈到一个宽频带的检测器上(可以是一个示波器或一个电压表)。为了求出这种情况下的总输出噪声电压, 必须把每一个频率增量 Δf 在输出端的贡献总和起来。这样就把问题简化为, 将图 11.19 的噪声电压频谱密度曲线, 按检测器的带宽求积分。例如, 如果检测器具有 $0-50$ 兆赫的陡峭截止的带宽, 则总输出噪声电压便为

$$\begin{aligned} \overline{v_{oT}^2} &= \sum_{f=0}^{50 \times 10^6} S_o(f) \Delta f \\ &= \int_0^{50 \times 10^6} S_o(f) \Delta f \end{aligned} \quad (11.43)$$

式中

$$S_o(f) = \frac{\overline{v_o^2}}{\Delta f} \quad (11.44)$$

它是由式(11.40)确定的噪声频谱密度。实际上, 这类积分的精确计算通常是很困难的, 所以往往采用近似的计算方法。必须指出, 如果使用图解法求式(11.43)的积分, 则噪

声频谱密度随频率而变化的曲线,必须用线性刻度的座标进行绘制。

11.4.2 等效输入噪声及最小可分辨信号

在上一节中,计算了图 11.18 的电路所产生的输出噪声。然而,讨论电路噪声性能的主要意义,在于了解当噪声降低输出信号质量之前,电路所能处理的最小输入信号有多大。基于这种原因,通常使用等效输入噪声信号这一术语,来表示噪声性能,它所产生的输出噪声与电路原有的一样。用这样方法,就可以把等效输入噪声直接同输入信号进行比较,因而容易确定噪声对这些信号的影响。为此,把图 11.18 的电路,改用图 11.20 表示,在图 11.20 中 $\bar{v}_{IN}^2$ 是一个输入噪声电压发生器,它产生的输出噪声与所有的原有噪声发生器产生的一样。因此,图 11.20 上所有其他噪声源,都可以取消。使用和图 11.18b 相同的等效电路,就可以得到图 11.20 电路的输出噪声电压

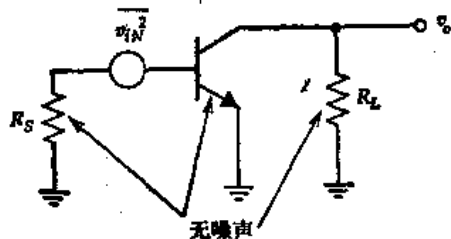


图 11.20 用一个等效输入噪声电压来表示电路的噪声性能

$$\bar{v}_o^2 = g_m^2 R_L^2 \frac{|Z|^2}{|Z + r_b + R_S|^2} \bar{v}_{IN}^2 \quad (11.45)$$

如果这一噪声表示式中的 $\bar{v}_o^2$, 同根据式(11.37)求出的 $\bar{v}_o^2$ 相等, 则可以算出电路的等效输入噪声电压:

$$\begin{aligned} \frac{\bar{v}_{IN}^2}{\Delta f} = & 4kT(R_S + r_b) + (R_S + r_b)^2 2qI_B \\ & + \frac{1}{g_m^2 R_L^2} \frac{|Z + r_b + R_S|^2}{|Z|^2} R_L^2 \left(4kT \frac{1}{R_L} + 2qI_C \right) \end{aligned} \quad (11.46)$$

应该指出, 由于 $|Z|$ 值随频率而变化, 所以式(11.46)所给出的噪声电压频谱密度将在高频时增大。由于器件的增益随着频率的增高而跌落, 这对输出端噪声发生器 $\bar{v}_o^2$ 与 $\bar{v}_i^2$ 折算到输入端时有巨大影响。

例题 试求图 11.18 电路在 0—1MHz 带宽内的总输入噪声电压 $\bar{v}_{INT}^2$ 。

解 可以利用前面导出的式 (11.46) 进行计算。由于前面例题中, 已求出电路的总噪声输出电压 $\bar{v}_o^2$, 所以只要把 $\bar{v}_o^2$ 除以电路的电压增益平方, 就可以得出在 1MHz 带宽内的 $\bar{v}_{INT}^2$ 。今以 A_v 表示图 11.18 电路的低频小信号电压增益, 则

$$A_v = \frac{r_c}{r_b + r_e + R_S} g_m R_L$$

将前面例题中给出的有关数据代入, 便得

$$A_v = \frac{26000}{200 + 26000 + 500} \frac{5000}{260} = 18.7$$

因为噪声频谱在 1MHz 范围内为平直的, 所以可以应用低频电压增益来计算 $\bar{v}_{INT}^2$, 于是

$$\bar{v}_{INT}^2 = \frac{\bar{v}_o^2}{A_v^2} = \frac{5 \times 10^{-13}}{18.7^2} \text{ V}^2 = 14.3 \times 10^{-14} \text{ V}^2$$

故求得

$$v_{INT} = 3.78 \mu\text{V} \quad (\text{均方根值})$$

以上例题说明, 电路在 $0-1\text{MHz}$ 带宽内的噪声, 相当于在输入端串联一个 $3.78\mu\text{V}$ (均方根值) 的噪声电压源。这一噪声电压可以用来估算电路所能放大的最小信号, 故有时称之为最小可分辨信号 (MDS)。MDS 的大小同信号的性质及应用情况有极其密切的关系。如果不采用专门的滤波或编码技术, 则可认为 MDS 就等于放大器在通频带范围内的等效输入噪声电压。因此, 在上述例题中

$$\text{MDS} = 3.78\mu\text{V} \text{ (均方根值)}$$

如果把 $3.78\mu\text{V}$ (均方根值) 的正弦波加到这一电路上, 并用一个示波器来观察在 1MHz 带宽中的输出, 则如图 11.21 所示, 外加的正弦波信号几乎无法同噪声相区别。图 11.21 上的噪声波形, 是散粒噪声与热噪声的典型波形。

图 11.21 图 11.18 的电路, 在输入端接上 $3.78\mu\text{V}$ (均方根值) 的正弦波时, 输出端的电压波形。电路的带宽限制在 1MHz 范围内, 这时的等效输入噪声电压为 $3.78\mu\text{V}$ (均方根值)

11.5 等效输入

在上节中, 计算了特定组态的等效输入的表示式, 从式中可看到, 等效输入噪声电压。本节将把这种方法推广成为更普遍和更有用的。用两个等效输入噪声发生器来表示, 如图 11.22 所示, 变换成为除了没有内部噪声源外其余都以噪声电压发生器 $\bar{e}_n$ 和噪声电流发生器 $\bar{i}_n$ 考虑, 则可证明, 这种电路表示方法对任一般的情况, 这两种噪声发生器并非彼此独

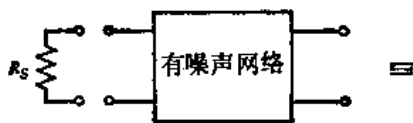
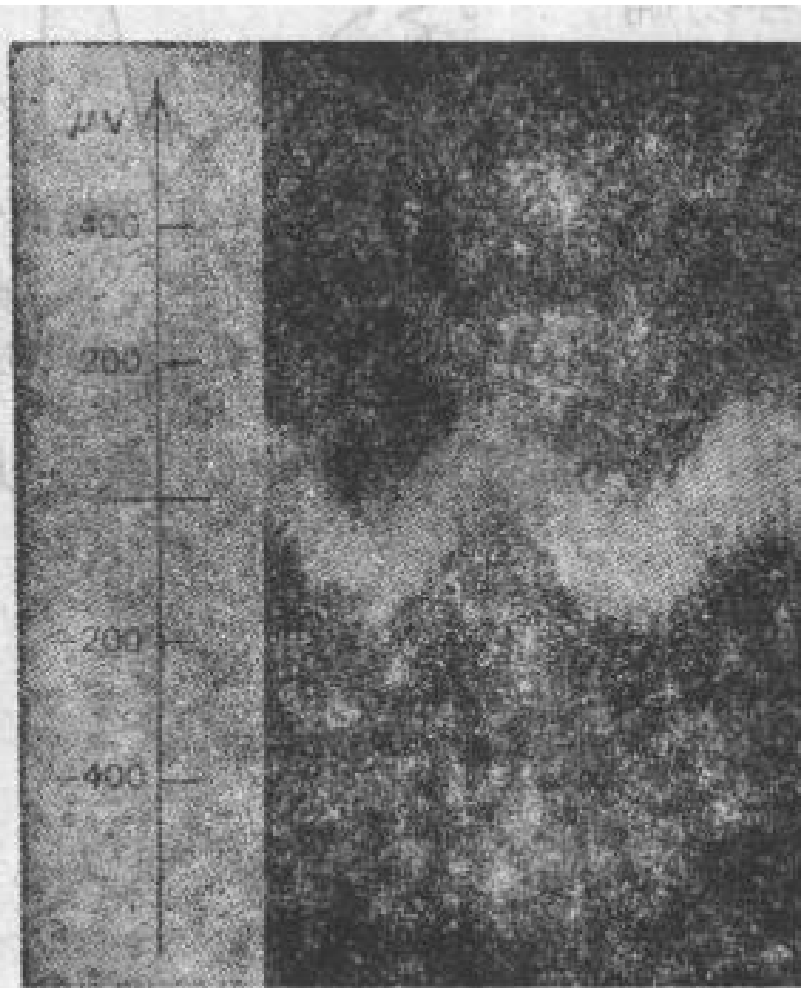


图 11.22 四端网络中的噪声, 用等效



把相关性包含在噪声表示方法之中,将使计算工作大为复杂。如果相关性很明显时,往往回到使用含有内部噪声源的原始网络进行计算,反而更容易些。然而,在大量实际电路中,相关性是微弱的所以可以忽略不计。此外,如果等效输入噪声电压 $\overline{v_i^2}$ 和 $\overline{i_i^2}$ 中,只有一种起主要作用,则相关性也可以忽略不计。因此,使用这种表示方法就显得非常有用,通过后面的讨论,就可以清楚地看到这一点。

下面说明,何以既需要用一個等效输入噪声电压发生器,又需要用一個等效输入噪声电流发生器,才能够对任意源电阻的电路,表示其噪声性能。今以两种极端情况,即源电阻等于零或等于无限大的情况给以讨论。如果 $R_s = 0$, 则图 11.22 中的 $\overline{v_i^2}$ 被短路,但通常原始电路仍有输出噪声,所以需要用一个等效输入噪声电压 $\overline{v_i^2}$ 来表示电路的噪声性能。同样的,如果 $R_s = \infty$, 则图 11.22 中的 $\overline{i_i^2}$ 就不能产生输出噪声,所以需要 $\overline{i_i^2}$ 来表示原始的含有噪声的网络的噪声性能。如果 R_s 为有限值时,则同时需要 $\overline{v_i^2}$ 和 $\overline{i_i^2}$ 作为电路的等效输入噪声发生器。

图 11.22 的等效输入发生器的数值不难求出。首先把两种电路的输入端分别给以短路,并令二者的输出噪声相等,就可以求出 $\overline{v_i^2}$ 的值。再把两种电路的输入端开路,并令二者的输出噪声相等,就可以求出 $\overline{i_i^2}$ 。下面分别针对双极型晶体管和场效应管来进行这一工作。

11.5.1 双极型晶体管噪声发生器

根据图 11.23a 的等效电路,可以计算双极型晶体管等效输入噪声发生器。在短路负载并略去 C_μ 的情况下,计算输出噪声。后面将说明这样做是可以的。图 11.23a 的电路可以用图 11.23b 的电路来等效,对于任何类型源阻抗,两种电路都将得出相同的输出噪声。

分别把这两种电路短路,并令二者的输出噪声 i_o 相等,便可求出 v_i^2 值。在计算中,我们使用均方根值表示噪声量,由于所有噪声发生器都是彼此独立的而且具有随机的相位,所以不用考虑各种噪声量的符号,噪声发生器的极性对计算结果不起影响。将图 11.23

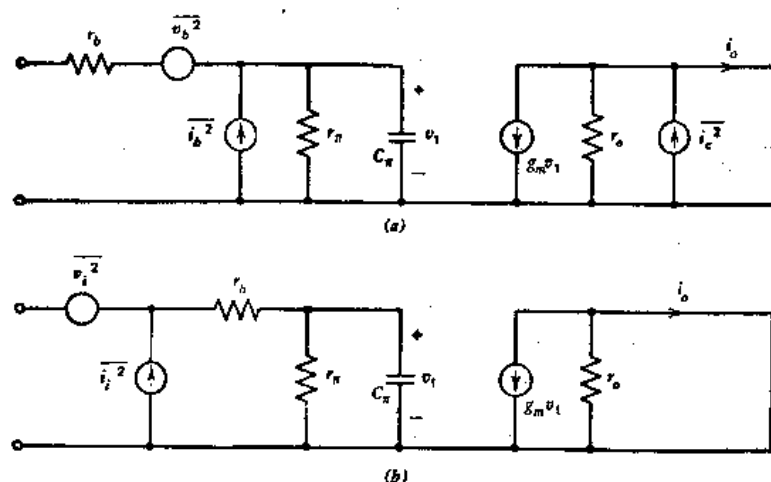


图 11.23 (a) 含有噪声发生器时,双极型晶体管小信号等效电路;
(b) 使用等效输入噪声发生器来表示(a)电路的噪声性能。

的两种电路的输入端进行短路,并假定 r_b 很小 ($\ll r_e$) 而且二者的 i_e 相等,则可得

$$g_m v_b + i_c = g_m v_i \quad (11.47)$$

所以

$$v_i = v_b + \frac{i_c}{g_m} \quad (11.48)$$

因为 r_b 很小,所以在计算中不考虑 $\bar{i}_b^2$ 的作用。

利用 v_b 与 i_c 是彼此独立的这一事实,便可从式(11.48)得出

$$\bar{v}_i^2 = \bar{v}_b^2 + \frac{\bar{i}_c^2}{g_m^2} \quad (11.49)$$

把式(11.11)所表示的 $\bar{v}_b^2$ 和式(11.12)所表示的 $\bar{i}_c^2$ 代入式(11.49),可得

$$\bar{v}_i^2 = 4kT r_b \Delta f + \frac{2qI_c \Delta f}{g_m^2}$$

因此

$$\frac{\bar{v}_i^2}{\Delta f} = 4kT \left(r_b + \frac{1}{2g_m} \right) \quad (11.50)$$

这样一来,可把双极型晶体管的等效输入噪声电压频谱密度,看成是由于一个电阻 R_{eq} 所产生的,这样

$$\frac{\bar{v}_i^2}{\Delta f} = 4kT R_{eq} \quad (11.51)$$

式中

$$R_{eq} = r_b + \frac{1}{2g_m} \quad (11.52)$$

所以 R_{eq} 被称为“等效输入噪声电阻”。实际上,这一虚设电阻的一个组成部分 r_b , 是一个串联于输入端的实际电阻,而另一个组成部分 $1/2g_m$ 则代表折算到输入端的集流散粒噪声效应。尽管在高集电极偏置电流下, $r_b \ll r_e$ 的假设并不正确,因此在这种情况下应当取消这一假设,而用另外的方法计算 $\bar{v}_i^2$, 但是,在一般情况下,式(11.50)与(11.51)却是两个极其有用的近似表示式。

利用式(11.50),很容易看出 r_b 和 I_c , 哪一个对噪声 $\bar{v}_i^2$ 起更主要的作用。例如,当 $I_c = 1\mu A$ 时,则 $1/2g_m = 13k\Omega$, 但 r_b 的典型数值为 100Ω , 两者相比,显然 I_c 起主要作用。在另一种情况下,如果 $I_c = 10mA$, 则 $1/2g_m = 1.3\Omega$, 这时的噪声 $\bar{v}_i^2$, 显然主要由 r_b 所产生。因为低的源阻抗时, $\bar{v}_i^2$ 接近于被短路,所以 $\bar{v}_i^2$ 是这时的主要噪声发生器,所以要在低的源阻抗时取得良好的噪声性能,就需要尽可能地降低 R_{eq} 。通过设计低 r_b 的晶体管,以及使管子在大集电极偏置电流下工作以减小 $1/2g_m$, 都可以降低 R_{eq} 。最后,必须指出,从式(11.50)可以看到,双极型晶体管的等效输入噪声电压频谱密度与频率无关。

为了计算等效输入噪声电流发生器 $\bar{i}_i^2$, 可把图 11.23 的两种电路的输入端加以开路,并使二者的输出噪声电流 i_e 相等,同时使用均方根值表示噪声量,可得

$$\beta(j\omega) i_i = i_c + \beta(j\omega) i_b \quad (11.53)$$

所以

$$i_i = i_b + \frac{i_c}{\beta(j\omega)} \quad (11.54)$$

由于 i_b 与 i_c 是彼此独立的发生器,故可从式(11.54)得出

$$\overline{i_i^2} = \overline{i_b^2} + \frac{\overline{i_c^2}}{|\beta(j\omega)|^2} \quad (11.55)$$

式中

$$\beta(j\omega) = \frac{\beta_0}{1 + j \frac{\omega}{\omega_\beta}} \quad (11.56)$$

式中 β_0 是低频小信号的电流增益[参见式(1.122)与式(1.126)].

将式(11.12)所表示的 $\overline{i_b^2}$ 和式(11.13)所表示的 $\overline{i_c^2}$ 代入式(11.55),可得

$$\frac{\overline{i_i^2}}{\Delta f} = 2q \left[I_B + K'_1 \frac{I_B^2}{f} + \frac{I_c}{|\beta(j\omega)|^2} \right] \quad (11.57)$$

式中

$$K'_1 = \frac{K_1}{2q} \quad (11.57a)$$

为了简化起见,式中略去了猝发噪声项.式(11.57)括号中的最后一项,表示折算到输入端的集流噪声.在低频时,这一项成为 I_c/β_0^2 ,在典型的 β_0 值下, I_c/β_0^2 比 I_B 小得多故可忽略不计.这一前提成立时, $\overline{i_b^2}$ 和 $\overline{i_c^2}$ 就不包含公共的噪声源,因而是完全彼此独立的.然而,高频时式(11.57)的最后一项增大并可能成为主要分量,这时, $\overline{i_b^2}$ 与 $\overline{i_c^2}$ 均包含来自 $\overline{i_i^2}$ 的贡献,因而两者之间的相关性将变得重要起来.

可以把式(11.57)所给出的等效输入噪声电流频谱密度,看成是表示全散粒噪声的电流 I_{eq} 所产生的,这样

$$\frac{\overline{i_i^2}}{\Delta f} = 2q I_{eq} \quad (11.58)$$

式中

$$I_{eq} = I_B + K'_1 \frac{I_B^2}{f} + \frac{I_c}{|\beta(j\omega)|^2} \quad (11.59)$$

所以 I_{eq} 被称为“等效输入散粒噪声电流”,这是一个虚设的电流,它由三部分组成:管子的基流、表示闪烁噪声的第二项以及表示折算到输入端的集流噪声的第三项.从式(11.59)中可以看到,在晶体管中使用小的偏置电流,以及使用高 β 的晶体管,都可以使 I_{eq} 尽可能减小.当晶体管与高的源阻抗相接时,由于 $\overline{i_b^2}$ 成为这时的主要等效输入噪声发生器,所以在这种情况下要得到良好的噪声性能,显然需要使用小的偏置电流和选用高 β 的管子.需要指出,为了使 $\overline{i_b^2}$ 尽可能减小而要求使用小的偏置电流,和为了使 $\overline{i_c^2}$ 尽可能减小而要求使用大的偏置电流,显然是互相矛盾的.

利用式(11.57),可以绘制出等效输入噪声电流发生器的频谱密度 $\overline{i_i^2}/\Delta f$ 随频率变化的曲线.当晶体管参数为典型值时,这一曲线如图 11.24 所示.在这种情况下,无论在高频端还是在低频端,频谱密度都与频率有关.在低频端由于闪烁噪声使频谱密度随频率降低而增大,在高频端由于折算到输入端的集流噪声使频谱密度随频率的升高而增大.折算到输入端的噪声,所以在高频时增大,是因为晶体管的电流增益在高频时开始跌落的缘故,这就是高频时晶体管噪声性能恶化的原因.

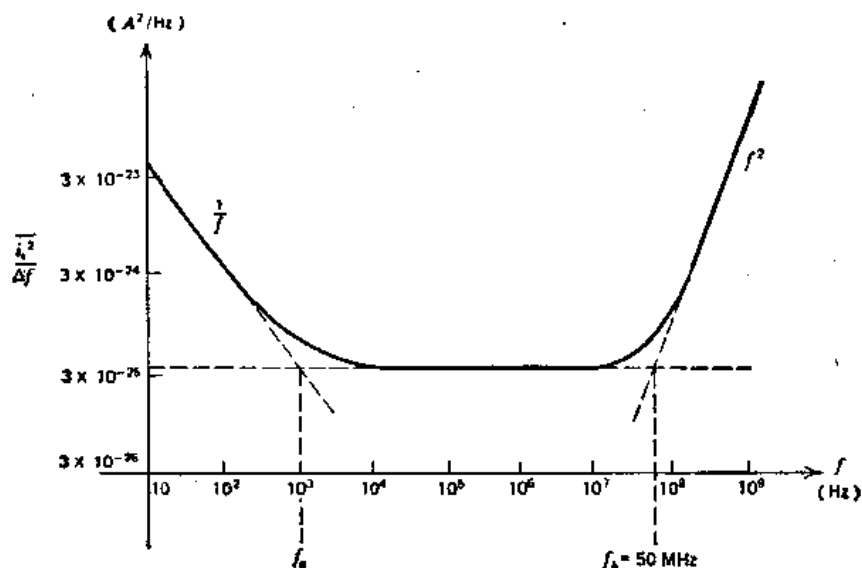


图 11.24 在 $I_C = 100\mu A$ 、 $\beta_0 = \beta_F = 100$ 、 $f_T = 500\text{MHz}$ 的条件下，双极型晶体管等效输入噪声电流频谱密度，其中包括了典型的闪烁噪声。

图 11.24 中的频率 f_b 是高频噪声渐近线同中频噪声渐近线的交点，可以由式(11.57)求出

$$\beta(jf) = \frac{\beta_0}{1 + j \frac{f}{f_T} \beta_0} \quad (11.60)$$

式中 β_0 是低频小信号的电流增益。因此，式(11.57)中表示集流噪声的第三项在高频时为

$$2q \frac{I_C}{|\beta(jf)|^2} = 2q \frac{I_C}{\beta_0^2} \left(1 + \frac{f^2}{f_T^2} \beta_0^2 \right) \approx 2q I_C \frac{f^2}{f_T^2} \quad (11.61)$$

式(11.61)说明，高频时等效输入噪声电流频谱随 f^2 而增大。令式(11.61)与中频噪声 $2q[I_B + (I_C/\beta_0^2)]$ 相等，便可求出频率 f_b 。当 β_0 为典型数值时，中频噪声近似地等于 $2qI_B$ ，令它与式(11.61)相等，可得

$$2qI_B = 2qI_C \frac{f_b^2}{f_T^2}$$

因此

$$f_b = f_T \sqrt{\frac{I_B}{I_C}} \quad (11.62)$$

大信号(或直流)的电流增益定义为

$$\beta_F = \frac{I_C}{I_B} \quad (11.63)$$

因此，式(11.62)可化为

$$f_b = \frac{f_T}{\sqrt{\beta_F}} \quad (11.64)$$

根据图 11.24 所给出的数据，可求得此例中的 $f_b = 50\text{MHz}$ 。

计算了上述输入噪声发生器之后，便不难算出任何源阻抗时的晶体管噪声性能。今讨论图 11.25a 所示的源阻抗为 R_s 的简单电路，作为例子。该电路的噪声性能，可用串联

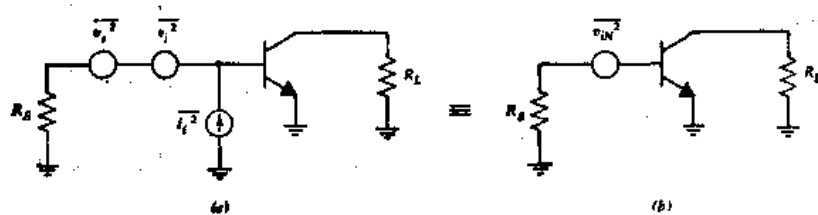


图 11.25 用单个等效输入噪声电压发生器来表示电路的噪声。
(a) 原始电路; (b) 等效电路

于电路输入端的总的等效噪声电压 $\overline{v_{iN}^2}$ 来表示, 如图 11.25b 所示。略去 R_L 中噪声不计 (这一点将在后面讨论), 并令图 11.25a 和 b 中的晶体管基极上总的噪声电压相等, 可得

$$v_{iN} = v_i + v_i' + i_i R_s$$

如果忽略 v_i 和 i_i 之间的相关性不计, 则由上式可得

$$\overline{v_{iN}^2} = \overline{v_i^2} + \overline{v_i'^2} + \overline{i_i^2} R_s^2 \quad (11.65)$$

将式(11.50)表示的 $\overline{v_i^2}$ 、式(11.57)表示的 $\overline{i_i^2}$ 代入式(11.65), 并忽略闪烁噪声, 可得

$$\frac{\overline{v_{iN}^2}}{\Delta f} = 4kTR_s + 4kT \left(r_b + \frac{1}{2g_m} \right) + R_s^2 2q \left[I_B + \frac{I_C}{|\beta(f)|^2} \right] \quad (11.66)$$

在 r_b 很小的假设下, 式(11.66)与式(11.46)几乎一样。

例题 试利用 11.4.1 节中例题一的数据和式(11.66), 计算图 11.25a 电路在 0—1 MHz 带宽内的总输入噪声电压, 计算中可忽略闪烁噪声不计。

解 低频时, 式(11.66)可简化为

$$\begin{aligned} \frac{\overline{v_{iN}^2}}{\Delta f} &= 4kT \left(R_s + r_b + \frac{1}{2g_m} \right) + R_s^2 2qI_B \\ &= [1.66 \times 10^{-22} (500 + 200 + 130) + 500^2 \times 3.2 \times 10^{-19} \times 10^{-6}] \text{V}^2/\text{Hz} \\ &= (13.8 + 0.08) \times 10^{-18} \text{V}^2/\text{Hz} \\ &= 13.9 \times 10^{-18} \text{V}^2/\text{Hz} \end{aligned}$$

在 1MHz 带宽内的总输入噪声为

$$\overline{v_{iNT}^2} = 13.9 \times 10^{-18} \times 10^6 \text{V}^2 = 13.9 \times 10^{-12} \text{V}^2$$

因此

$$v_{iNT} = 3.73 \mu\text{V} \text{ (均方根值)}$$

这一结果同 11.4.2 节中例题的结果几乎完全一样。然而, 本节所用方法的优点在于, 只要知道任何特定器件的等效输入发生器, 就可以立即写出答案, 这样可以节省许多时间。同时, 也更加容易看出各种噪声发生器的相对贡献。例如, 在本例题中, 等效输入噪声电流显然就是一个可以忽略不计的因素。

11.5.2 场效应晶体管噪声发生器

场效应晶体管 (FET) 的等效输入噪声发生器, 可以由图 11.26a 的等效电路算出。这一电路可以用图 11.26b 的电路来等效。这两种电路都是在短路负载及忽略 C_{gs} 的情况下, 进行输出噪声的计算。

如果对图 11.26 的两种电路, 分别给以短路, 同时令二者的输出噪声电流 i_o 相等, 则可得

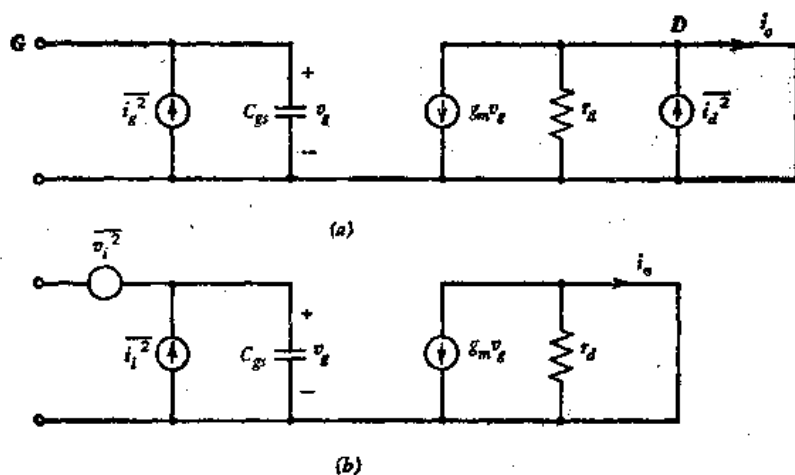


图 11.26 (a) 含有噪声发生器的 FET 小信号等效电路;
(b) 用两个输入噪声发生器表示电路(a)的等效电路

$$i_d = g_m v_i$$

因此

$$\overline{v_i^2} = \frac{\overline{i_d^2}}{g_m^2} \quad (11.67)$$

将式(11.15)表示的 $\overline{i_d^2}$ 代入式(11.67), 可得

$$\frac{\overline{v_i^2}}{\Delta f} = 4kT \frac{2}{3} \frac{1}{g_m} + K \frac{I_D^a}{g_m^2 f} \quad (11.68)$$

FET 的等效输入噪声电阻 R_{eq} 定义为

$$\frac{\overline{v_i^2}}{\Delta f} = 4kT R_{eq}$$

式中

$$R_{eq} = \frac{2}{3} \frac{1}{g_m} + K' \frac{I_D^a}{g_m^2 f} \quad (11.69)$$

而

$$K' = \frac{K}{4kT}$$

在超过闪烁噪声发生范围的频域中, $R_{eq} = (2/3)(1/g_m)$. 在 $g_m = 1\text{mA/V}$ 时, $R_{eq} = 667\Omega$, 它远远大于在相应偏置电流(约 1mA)下的双极型晶体管的 R_{eq} 值. FET 的等效输入噪声电压频谱密度随频率而变化的典型曲线, 示于图 11.27. 同双极型晶体管时的情况不同, FET 的等效输入噪声电压发生器中包含闪烁噪声, 而且闪烁噪声扩展到 MHz 频域的情况, 也是常常发生的.

分别使图 11.26 的两种电路输入端开路, 并令二者的输出噪声相等, 使得

$$i_i \frac{g_m}{j\omega C_{gs}} = i_g \frac{g_m}{j\omega C_{gs}} + i_d$$

因此

$$i_i = i_g + \frac{j\omega C_{gs}}{g_m} i_d \quad (11.70)$$

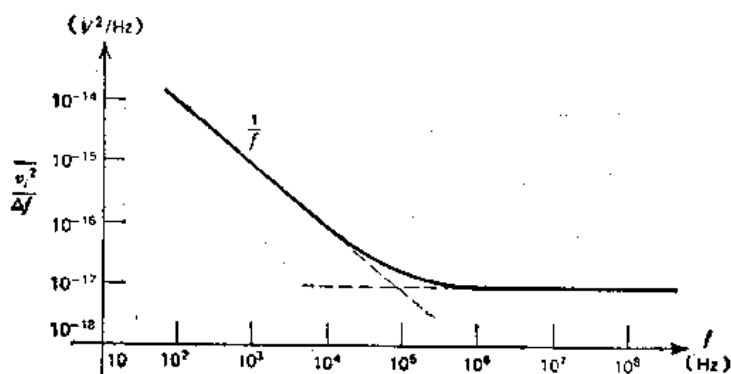


图 11.27 FET 的典型等效输入噪声电压频谱密度

因为 i_g 和 i_d 是彼此独立的发生器,故可由式(11.70)得出

$$\overline{i_i^2} = \overline{i_g^2} + \frac{\omega^2 C_{gs}^2}{g_m^2} \overline{i_d^2} \quad (11.71)$$

将式(11.14)表示的 $\overline{i_g^2}$ 与式(11.15)表示的 $\overline{i_d^2}$ 代入式(11.71),可得

$$\frac{\overline{i_i^2}}{\Delta f} = 2qI_G + \frac{\omega^2 C_{gs}^2}{g_m^2} \left(4kT \frac{2}{3} g_m + K \frac{I_D^2}{f} \right) \quad (11.72)$$

在式(11.72)中, FET 的交流电流增益可以看成是

$$A_i = \frac{g_m}{\omega C_{gs}} \quad (11.73)$$

因此,把输出端的噪声发生器除以 A_i^2 ,就可以折算到输入端。低频时,输入噪声电流发生器取决于栅极漏电流 I_G ,而 I_G 是非常小的(低达 $10^{-12}A$ 以下)。因此,当驱动源阻抗高时, FET 的噪声性能将远远优于双极型晶体管,因为在这种情况下,输入噪声电流发生器将起主要作用,而 FET 的 $\overline{i_i^2}$ 远小于双极型晶体管。然而,必须强调指出,在一般情况下,双极型晶体管的输入噪声电压发生器 [式(11.50)] 小于 FET 的 [式(11.68)],原因是在给定的偏置电流下,双极型晶体管具有更大的 g_m 。因此,当驱动源阻抗低时,双极型晶体管的噪声性能,通常优于 FET。

11.6 反馈对噪声性能的效应

在讨论反馈对噪声性能效应时,使用两种等效输入噪声发生器 $\overline{v_n}$ 和 $\overline{i_n}$ 表示电路的噪声性能,是一种非常有用的方法。下面将首先讨论理想反馈对一个放大器的噪声性能的效应,然后再讨论实际反馈情况对噪声性能的影响。

11.6.1 理想反馈对噪声性能的效应

图 11.28a 示出一个串-并联反馈放大器,电路的反馈网络理想性体现在两个方面,对输入端的信号反馈是纯电压源以及反馈网络的单向性。基本放大器噪声可用等效输入发生器 $\overline{v_n}$ 和 $\overline{i_n}$ 表示,整个电路的噪声性能可用等效输入发生器 $\overline{v_i}$ 和 $\overline{i_i}$ 表示,如图 11.28b

所示。分别使两个电路的输入端短路，并令二者的输出信号相等，便可求出 $\overline{v_i^2}$ 的值。然

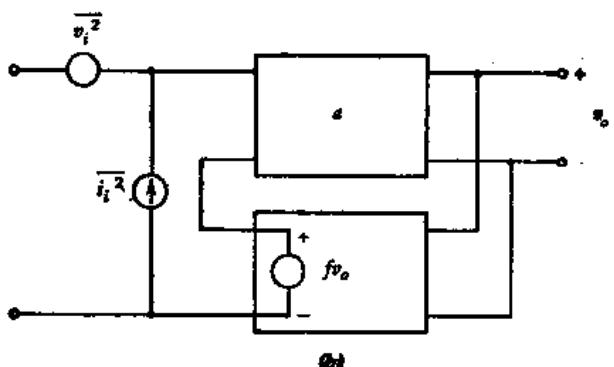
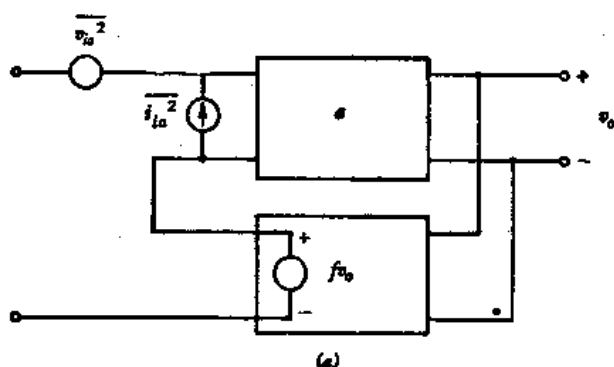


图 11.28 (a) 含有噪声发生器的串联-并联反馈放大器；

(b) 用两个输入噪声发生器等效表示电路 (a)。

可能的反馈组态，以上的结论都是成立的。

而，由于反馈网络的输出具有零阻抗，所以两个电路的电流发生器均被短路，因而只有在

$$\overline{v_i} = \overline{v_{is}} \quad (11.74)$$

时，两个电路才是相同的。

如果两个电路的输入端开路，则它们的电压发生器均具有浮离的端子，因而对电路不起影响。这时，要得到相等的输出，必须

$$\overline{i_i} = \overline{i_{is}} \quad (11.75)$$

因此，在理想反馈的情况下，可以原封不动地把等效输入噪声发生器挪到反馈网络外面，这样，反馈对电路的噪声性能也就不起影响。但由于反馈减小了电路增益，所以反馈也就减小了输出噪声，不过有用信号也被减小同样倍数，因而信/噪比没有改变。不难证明，对于第八章所介绍的所有四种可

11.6.2 实际反馈对噪声性能的影响

上一节所讨论的理想化的串联-并联反馈电路，在实际中通常按图 11.29a 所示的接法来具体实现。这里，反馈电路就是 R_F 与 R_E 所组成的电阻分压器。如果基本放大器的噪声用等效输入噪声发生器 $\overline{i_{is}^2}$ 和 $\overline{v_{is}^2}$ 表示，而且把 R_F 和 R_E 中的热噪声发生器也包括在内，则电路便将如图 11.29b 所示。整个电路的噪声性能可以用两个等效输入发生器 $\overline{v_i^2}$ 和 $\overline{i_i^2}$ 来表示，如图 11.29c 所示。

为了计算 $\overline{v_i^2}$ ，可把图 11.29b 和 c 的电路输入端分别短路，并令二者的输出噪声相等。不难求出

$$v_i = v_{is} + i_{is}R + \frac{R_F}{R_F + R_E} v_e + \frac{R_E}{R_F + R_E} v_f \quad (11.76)$$

式中

$$R = R_F \parallel R_E \quad (11.77)$$

假定式(11.76)中所有噪声源都是彼此独立的，则可得

$$\overline{v_i^2} = \overline{v_{is}^2} + \overline{i_{is}^2}R^2 + 4kTR\Delta f \quad (11.78)$$

其中作了如下的代换：

$$\overline{v_e^2} = 4kTR_E\Delta f \quad (11.79)$$

$$\overline{v_f^2} = 4kTR_F\Delta f \quad (11.80)$$

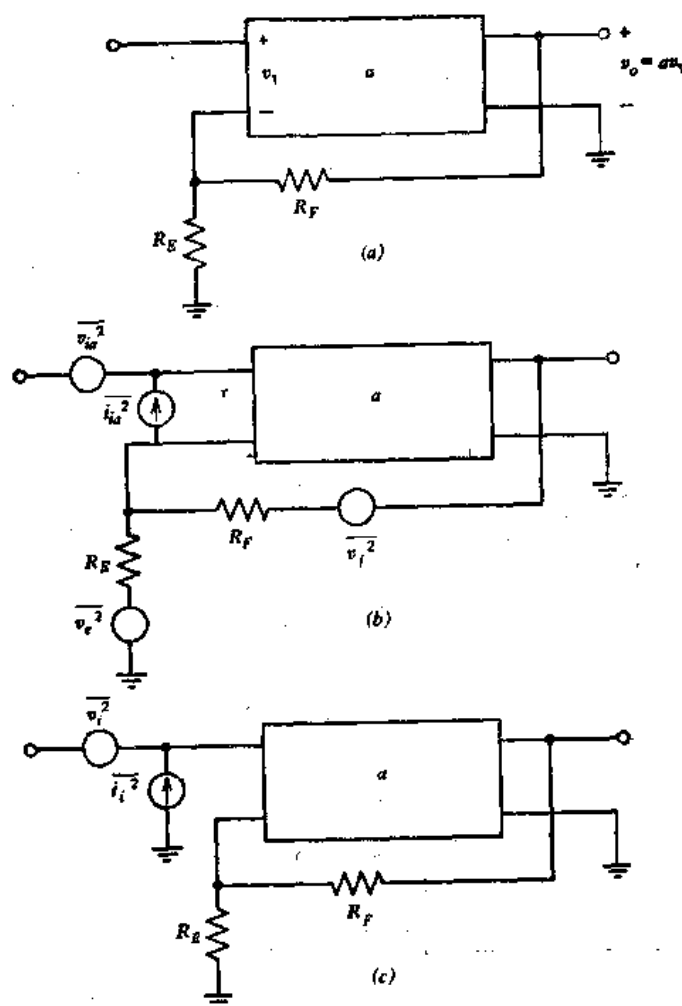


图 11.29 (a) 串联-并联反馈电路; (b) 含有噪声发生器的串联-并联反馈电路; (c) 用两个输入噪声发生器等效表示电路 (b)

式(11.78)说明,在实际情况下,整个放大器的等效输入噪声电压,除了包括基本放大器的输入噪声电压外,还要加上另外两项。式(11.78)中的第二项通常可以忽略不计,但是表示 $R = R_E \parallel R_F \approx R_E$ 中的热噪声的第三项,通常是很大的。

把两种电路的输入端分别开路,并令二者的输出噪声相等,则可求出等效输入噪声电流 $\overline{i_i^2}$ 。显然

$$\overline{i_i^2} \approx \overline{i_{en}^2} \quad (11.81)$$

由于反馈电阻中的噪声不再被放大,而只是并联地出现于输出端。因此,等效输入噪声电流将不受施加反馈的影响。对在输入端的串联反馈,以上的结论通常是成立的。对于单级串联反馈,在 $R_F = \infty$ 和 $R = R_E$ 的条件下,以上各式都成立。

如果图 11.29 中的基本放大器是一个运算放大器,则计算方法略有改变。因为这时为了表示噪声,必须把运算放大器看成是六端网络器件(这将在 11.8 节和图 11.39 中加以说明)。但是,如果在以上计算中,把图 11.39 的电路当作基本放大器,则所得到的表达式同式(11.78)和(11.81)非常接近。

现在讨论对输入端并联反馈的情况,并以图 11.30a 所示的并联-并联反馈电路作为一个例子。如果基本放大器的噪声源为 $\overline{v_{en}^2}$ 和 $\overline{i_{en}^2}$, 而 R_F 的噪声源为 $\overline{v_f^2}$, 则图 11.30a 可改

用图 11.30b 表示,再把这些噪声源折算到输入端,改用 $\overline{v_i^2}$ 和 $\overline{i_i^2}$ 表示,则电路将如图 11.30c 所示。

将图 11.30b 和 c 的输入端开路,并令二者的输出噪声相等,可得

$$i_i = i_{ia} + \frac{v_{ia}}{R_F} + i_f \quad (11.82)$$

假定式 (11.82) 中所有噪声源都是彼此独立的,则可得

$$\overline{i_i^2} = \overline{i_{ia}^2} + \frac{\overline{v_{ia}^2}}{R_F^2} + 4kT \frac{1}{R_F} \Delta f \quad (11.83)$$

可见,在应用并联反馈时,等效输入噪声电流是由基本放大器的输入噪声电流,加上表示反馈电阻中热噪声的第三项所组成。式 (11.83) 中的第二项,通常可以忽略不计。在输入端并联反馈时,这些结论通常是成立的。在第八章中,介绍过对作为基本放大器负载的反馈电路的计算方法,按照这种方法来计算反馈电阻中热噪声对等效输入噪声所起的贡献,是一种可资遵循的普遍规则。当代表输入端反馈负载的并联或串联电阻一经确定之后,就可以

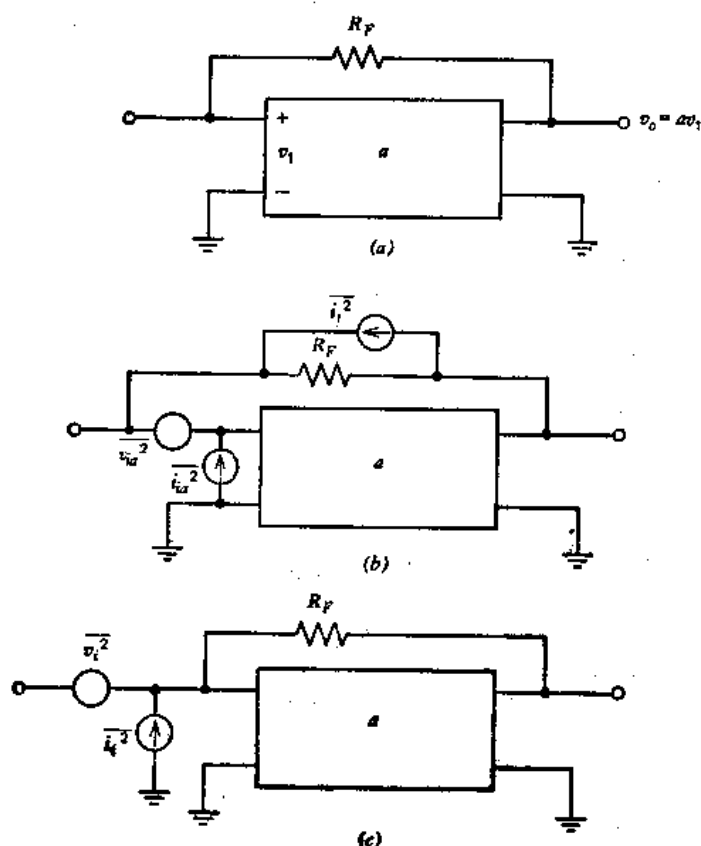


图 11.30 (a) 并联-并联反馈电路; (b) 含有噪声发生器的并联-并联反馈电路; (c) 用两个输入噪声发生器等效表示电路 (b)

利用这些电阻来计算反馈电阻对输入端热噪声所作的贡献。

如果把图 11.30b 和 c 的电路输入端分别短路,并令二者的输出噪声相等,则可得

$$\overline{v_i^2} \approx \overline{v_{ia}^2} \quad (11.84)$$

对于在输入端的并联反馈,式 (11.83) 和 (11.84) 通常是成立的。当图 11.30 的基本放大器是一个运算放大器时,也可以直接应用这两个公式,因为这时的基本放大器一个输入端接地,所以运放也就成为四端网络了。

以上所得结果,可以用来说明前面作出的某些假设的正确性。例如,11.5.1 节中在计算双极型晶体管的等效输入噪声发生器时,曾假设集-基电容 C_{μ} 可忽略不计,这一电容起单级并联反馈作用,因此即使 Miller 效应起主要作用时,它对晶体管的等效输入噪声发生器也没有明显的影响。应当指出,电容器与图 11.30 中的 R_F 不同,它不会产生热噪声,同时,式 (11.83) 中的第二项应该改为 $\overline{v_{ia}^2}/|Z_F|^2$, 式中 Z_F 是 C_{μ} 的阻抗,由于在所有有用频率中, $|Z_F|$ 都非常大,所以这一项也就可以忽略不计。

例题 今以宽带电流反馈对,作为反馈放大器中含有噪声时的计算例子,它的交流线路见图 11.31。电路由一个电流源驱动,电路的频率响应 $|(i_o/i_i)(j\omega)|$ 直到 100MHz 才开始迅速跌落,在此之前一直保持平直。试求为了使输出端信/噪比大于 20dB,最小的输入信号 i_i 应该多大? 计算使用的有关数据

如下: $\beta_1 = \beta_2 = 100$, $f_T = 300\text{MHz}$, $I_{C1} = 0.5\text{mA}$, $I_{C2} = 1\text{mA}$, $f_{T1} = 500\text{MHz}$, $r_{b1} = r_{b2} = 100\Omega$. 闪烁噪声可以忽略不计。

解 根据上面讨论的各种方法,可以直观地写出这一电路的等效输入噪声发生器。通过预备性验算表明,由于 $20\text{k}\Omega$ 的级间电阻以及由于 Q_1 的基极电流噪声所引起的输入噪声,均可忽略不计。使用 11.2.2 节中的公式,求出 $20\text{k}\Omega$ 电阻可贡献 $2.5\mu\text{A}$ 的等效噪声电流,而 Q_1 的基流为 $10\mu\text{A}$,与 Q_1 的 $500\mu\text{A}$ 集流相比较,前两种电流当然都可以忽略不计。这样一来,整个电路的输入噪声发生器,就是把 Q_1 的输入噪声发生器挪到反馈回路外面,再加上反馈电阻所贡献的噪声而组成。

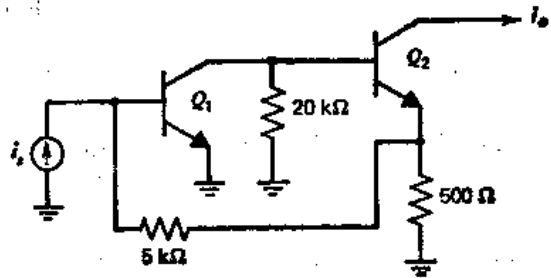


图 11.31 电流反馈对的交流线路

应用第八章所介绍的方法,可以导出对于图

11.31 电路包括反馈负载和噪声源在内的基本放大器,如图 11.32 所示。整个电路的等效输入噪声电流发生器,可以根据图 11.32 或者在 $R_F = 5.5\text{k}\Omega$ 下利用式(11.83)求出。由于假设电路由一个电流源驱动,所以等效输入噪声电压无足轻重。由式(11.83),可得

$$\overline{i_i^2} = \overline{i_{is}^2} + \frac{\overline{v_{is}^2}}{(5500)^2} + 4kT \frac{1}{5500} \Delta f \quad (11.85)$$

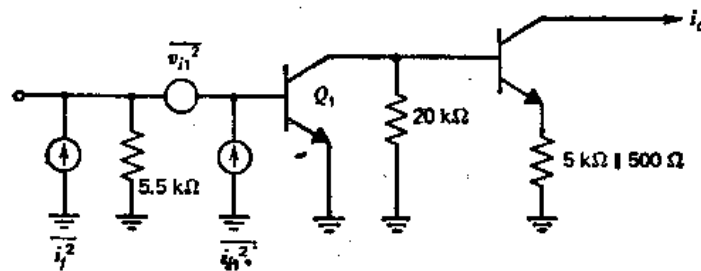


图 11.32 含有反馈负载及噪声源在内的,表示图 11.31 电路的基本放大器

利用式(11.57)并忽略闪烁噪声,可求出

$$\overline{i_{is}^2} = 2q \left(I_B + \frac{I_C}{|\beta(jf)|^2} \right) \Delta f$$

因此

$$\frac{\overline{i_{is}^2}}{\Delta f} = 2q \left(5 + \frac{500}{|\beta|^2} \right) \times 10^{-6} \text{A}^2/\text{Hz} \quad (11.86)$$

将式(11.86)代入式(11.85),可得

$$\frac{\overline{i_i^2}}{\Delta f} = 2q \left(5 + \frac{500}{|\beta|^2} \right) \times 10^{-6} + \frac{\overline{v_{is}^2}}{(5500)^2 \Delta f} + 2q(9.1) \times 10^{-6} \quad (11.87)$$

式中,把 $5.5\text{k}\Omega$ 电阻中的噪声用 $9.1\mu\text{A}$ 的等效噪声电流来表示。

利用式(11.50),可得

$$\frac{\overline{v_{is}^2}}{\Delta f} = 4kT \left(r_{b1} + \frac{1}{2g_m} \right) = 4kT(126)$$

将上式除以 5500^2 ,可得

$$\frac{\overline{v_{is}^2}}{(5500)^2 \Delta f} = 4kT \frac{1}{240000} \quad (11.88)$$

$$= 2q(0.2) \times 10^{-6} \quad (11.89)$$

因此,利用式(11.88),可以把式(11.87)中含有 $\overline{v_{is}^2}$ 的第二项,看成是与一个 $240\text{k}\Omega$ 电阻中的热噪声相

等效,也可以用式(11.89)所表示的 $0.2\mu\text{A}$ 的等效噪声电流来表示这种噪声。在本例题中,这一项可以忽略不计,实践上也常常如此。

把式(11.87)中各项都加起来,可得

$$\begin{aligned}\frac{\overline{i_i^2}}{\Delta f} &= 2q \left(5 + \frac{500}{|\beta|^2} + 0.2 + 9.1 \right) \times 10^{-4} \text{A}^2/\text{Hz} \\ &= 2q \left(14.3 + \frac{500}{|\beta|^2} \right) \times 10^{-4} \text{A}^2/\text{Hz}\end{aligned}\quad (11.90)$$

式(11.90)表明,同预期的一样,高频时晶体管的等效输入噪声电流频谱密度将上升(由于 β 跌落所致)。在一个没有反馈的单管中,等效输入噪声电流也随频率的增高而上升,但是由于晶体管的增益随频率的增高而跌落,因此,无反馈晶体管的输出噪声频谱,总是随着频率的升高而跌落(参见 11.4.1 节)。然而,在使用反馈时,负反馈使增益不随频率变化,因此在达到放大器带宽的边缘之前,反馈电路的输出噪声频谱将随着频率的增高而上升。图 11.33 清楚地表明了这一点,在这一图中示出了输入噪声电流频谱、放大器频率响应的平方值以及输出噪声电流频谱(等于前二者的乘积)。电路的电流增益 $A_i \approx 11$ 。

对输出噪声频谱密度 $\overline{i_o^2}/\Delta f$ 进行积分,可以得到电路的总输出噪声 $\overline{i_{or}^2}$, 由于

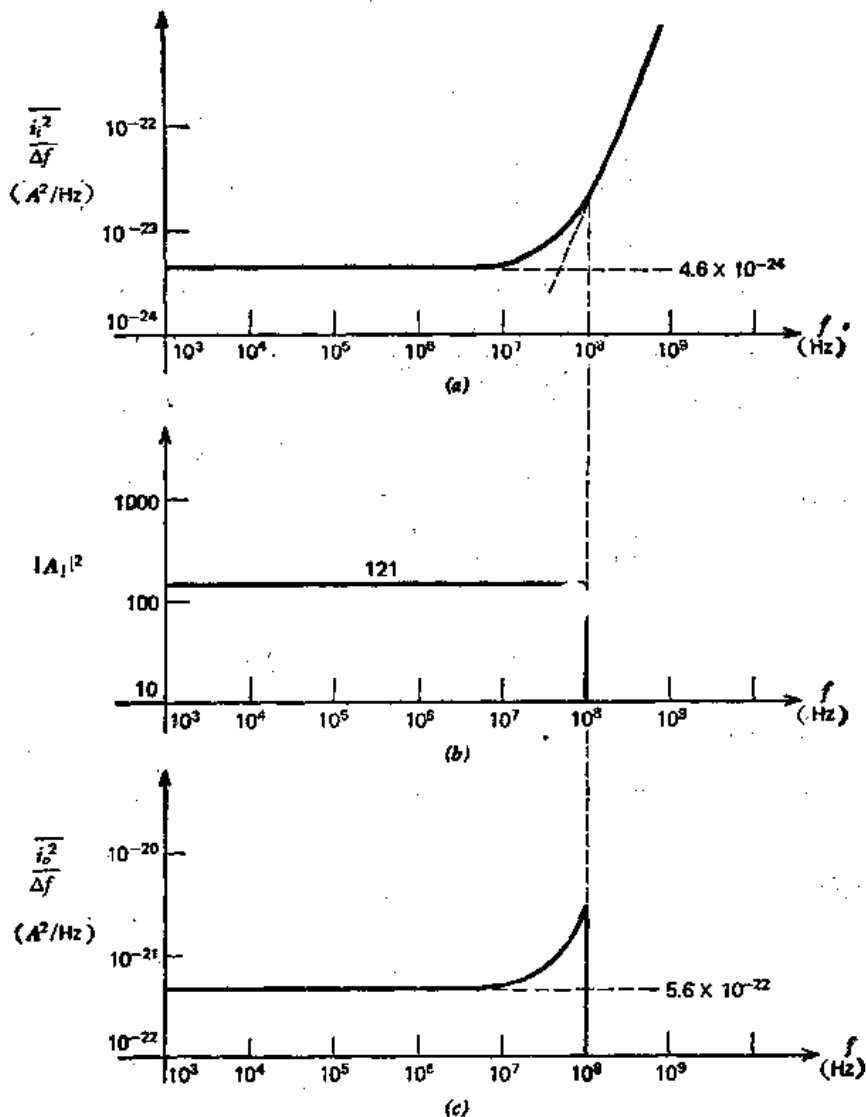


图 11.33 图 11.32 电路的噪声性能。(a) 等效输入噪声频谱;
(b) 频率响应平方值;(c) 输出噪声频谱

$$\frac{\overline{i_e^2}}{\Delta f} = A_i^2 \frac{\overline{i_i^2}}{\Delta f} \quad (11.91)$$

因此

$$\begin{aligned} \overline{i_{eT}^2} &= \int_0^B A_i^2 \frac{\overline{i_i^2}}{\Delta f} df \\ &= A_i^2 \int_0^B 2q \left(14.3 + \frac{500}{|\beta(f)|^2} \right) \times 10^{-4} df \end{aligned} \quad (11.92)$$

式(11.92)中利用了式(11.90)。根据题目中给出的条件,在 $B = 10^8 \text{Hz}$ 之前 A_i 一直保持不变,故电流增益

$$\beta(f) = \frac{\beta_0}{1 + j \frac{\beta_0 f}{f_{T1}}} \quad (11.93)$$

因此

$$\frac{1}{|\beta(f)|^2} = \frac{1}{\beta_0^2} \left(1 + \frac{\beta_0^2 f^2}{f_{T1}^2} \right) \quad (11.94)$$

将式(11.94)代入式(11.92),可得

$$\overline{i_{eT}^2} = A_i^2 2q \times 10^{-4} \int_0^B \left[14.3 + \frac{500}{\beta_0^2} \left(1 + \frac{\beta_0^2 f^2}{f_{T1}^2} \right) \right] df \quad (11.95)$$

$$= A_i^2 2q \times 10^{-4} \left[14.3f + \frac{500}{\beta_0^2} f + \frac{500}{f_{T1}^2} \frac{f^3}{3} \right]_0^B \quad (11.96)$$

将题目中所给的数据 $\beta_0 = 100$ 和 $B = 100 \text{MHz} = f_{T1}/3$ 代入,可得

$$\overline{i_{eT}^2} = A_i^2 \times 2q \times 10^{-4} (14.3B + 18.6B) \quad (11.97)$$

$$\overline{i_{eT}^2} = A_i^2 \times 1.05 \times 10^{-13} \text{A}^2 \quad (11.98)$$

所以,等效输入噪声电流为

$$\overline{i_{iT}^2} = \frac{\overline{i_{eT}^2}}{A_i^2} = 1.05 \times 10^{-13} \text{A}^2$$

故得

$$i_{iT} = 32.4 \text{nA} \text{ (均方根值)} \quad (11.99)$$

所以,等效输入噪声电流为 32.4nA (均方根值),而且式(11.97)说明等效输入噪声中与频率有关的部分起主要作用。因此,要得到大于 20dB 的信噪比,输入信号电流 i_s 必须大于 $0.32 \mu\text{A}$ (均方根值)。

11.7 其他晶体管组态的噪声性能

在集成电路设计中,常常采用不同于前面所讨论的共射级晶体管组态。例如,741型运算放大器就采用由射极跟随器驱动共基级的差分输入级。现在,就来讨论这类组态的噪声性能。

11.7.1 共基级噪声性能

共基级有时作为低输入阻抗的电流放大器使用。如前所述,在741型运放中它被用来作为电平移动电路。因此,有必要对这种电路的噪声性能进行讨论。

图 11.34a 示出了共基级电路,图 11.34b 则示出它的小信号等效电路,电路中含有从

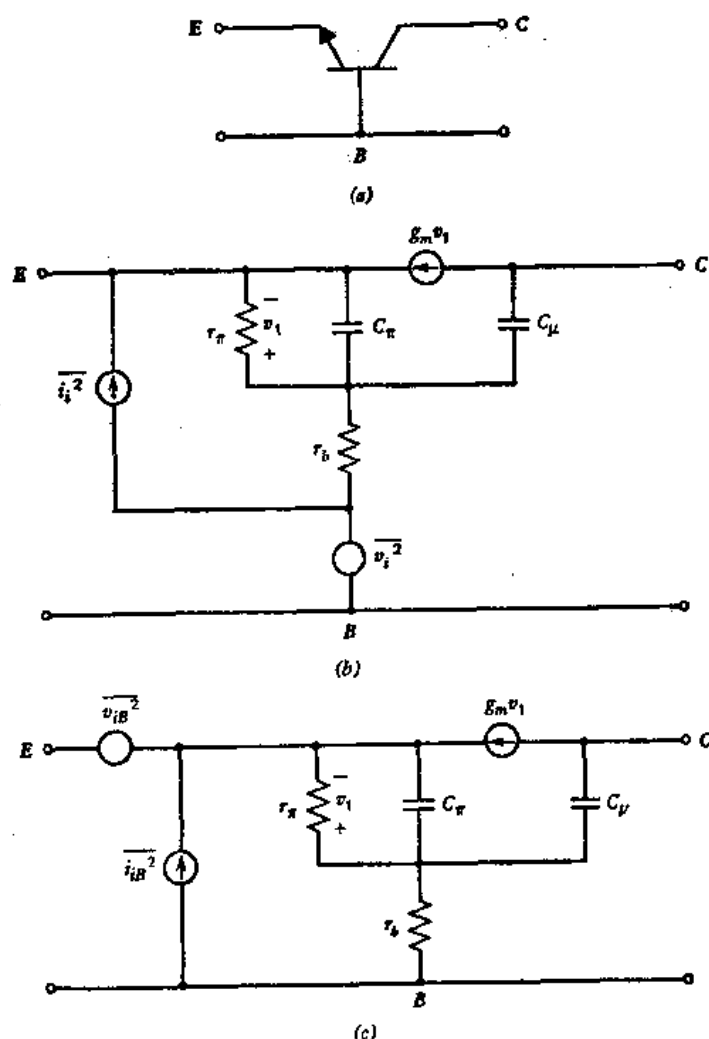


图 11.34 (a) 共基晶体管组态; (b) 含有噪声发生器的共基等效电路;
(c) 含有输入噪声发生器的共基等效电路

共射级导出的等效输入噪声发生器, 因为这些噪声发生器可以表示任何接法下的晶体管噪声性能, 所以图 11.34b 就是一种有根据的表示共基噪声性能的方法. 在图 11.34c 中, 使用等效输入噪声发生器 $\overline{v_{iB}^2}$ 和 $\overline{i_{iB}^2}$ 这样标准方式, 来表示共基级的噪声性能. 通过交替地使图 11.34b 和 c 的电路输入端短路与开路的方法, 并令二者输出噪声相等, 便可求出 $\overline{v_{iB}^2}$ 和 $\overline{i_{iB}^2}$ 与共射输入发生器之间的关系, 它可表示为

$$\overline{i_{iB}^2} = \overline{i_i^2} \quad (11.100)$$

$$\overline{v_{iB}^2} = \overline{v_i^2} \quad (11.101)$$

可见共射和共基接法时, 二者的等效输入噪声发生器是相同的, 因此, 尽管两种组态输入阻抗相差悬殊, 但它们的噪声性能却是一样的.

虽然共射级和共基级的噪声性能名义上相同(对相同的器件参数而言), 但是共基级的一种特性使它通常不宜用作低噪声的输入级. 这就是共基级的电流增益 $\alpha \approx 1$, 因此共基级输出端的任何噪声电流, 将不经衰减地直接折算到输入端. 这样一来, 具有 $5\mu A$ 等效噪声电流的一个 $10k\Omega$ 负载电阻, 就会在输入端产生同样大小的等效噪声电流. 在许多电路中, 这种现象将成为输入电流噪声的主要来源. 就是共基电路的后随级的等效

输入噪声电流,也要原封不动地折算到共基级的输入端。在分立式共基电路中,可以通过使用变压器给共基级输出端提供电流增益,来克服这一问题。然而,除非在外接元件上想办法,这种方案对集成电路设计是不适用的。

11.7.2 射极跟随器噪声性能

今以图 11.35 所示的射极跟随器进行讨论。可以利用以上各节的结论,计算这种电路的噪声性能。可以把它看成是串联反馈级,因而晶体管的等效输入噪声发生器,能够原封不动地挪到整个电路的输入端。这样一来,如果 z_L 中的噪声可以忽略不计,则射极跟随器的等效输入噪声发生器,就和共射级及共基级的一样。然而,这时负载 z_L 中的电压噪声(z_L 可以看成是反馈电阻),将与后随级的等效输入噪声电压一起,原封不动地被传回输入级。因为射极跟随器的电压增益约等于 1,所以后随级的电压噪声显得重要,这就使射极跟随器的噪声性能降低。

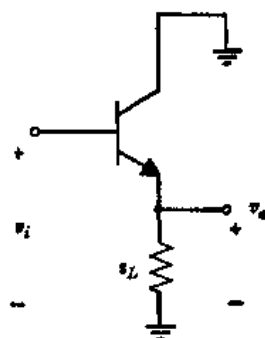


图11.35 射极跟随器电路

11.7.3 差分对的噪声性能

差分对是线性集成电路的基本组成单元,因此它的噪声性能是极其重要的。图 11.36a 示出了一个差分对,如图所示,每一个器件的基极通常是独立的输入端。因此,这种电路一般不能用四端网络来表示,所以它的噪声性能,也就不能按通常方式用两个输入噪声发生器来表示。然而,可以应用前面所介绍的方法,来建立一种针对这种电路的等效噪声表示方法,这就是在差分对的每一个输入端各采用两个噪声发生器,图 11.36b 就是这种表示方法,而图 11.36c 则表示这种电路的更简单模型,它只有三个噪声发生器。

分别考虑每一个器件的噪声贡献可以建立图 11.36b 所示的噪声表示方法。今先讨论 Q_1 中的噪声,它可以用输入噪声发生器 $\bar{v}_1$ 和 $\bar{i}_1$ 来表示,如图 11.37a 所示。这些噪声发生器和单管时的一样,可以用式(11.50)和(11.57)分别求出。开始时先假定晶体管 Q_2 是无噪声的,而从它的射极看进去的阻抗为 z_{E2} 。应当指出, z_{E2} 是 Q_2 的基极对地阻抗的函数。正如前面几节所介绍,图 11.37a 中的噪声发生器可以原封不动地挪到电路的输入端(与 z_{E2} 无关),如图 11.37b 所示。于是,利用这种表示方法,无论 Q_1 和 Q_2 基极对地为任何阻抗,都可以计算出差分对中 Q_1 所产生的输出噪声。

现在,讨论 Q_2 所产生的噪声。通过类似的方法,它也可以用噪声发生器 $\bar{v}_2$ 和 $\bar{i}_2$ 来表示,如图 11.37c 所示。这时可设 Q_1 是无噪声的,而 z_{E1} 是由 Q_1 射极看进去的阻抗。如果 Q_1 和 Q_2 相同,则图 11.37b 和 c 中的等效输入噪声发生器也就相同。然而,由于它们是由不同的晶体管所产生的,因此图 11.37b 和 c 中的噪声发生器是彼此独立的。因此,含有 Q_1 和 Q_2 所产生噪声的差分对的总噪声性能,可以按图 11.36b 那样表示,在任一输入端接上任何源电阻时,这种表示方法均可适用。噪声发生器 $\bar{v}_1$ 和 $\bar{i}_1$ 基本上是指每一晶体管单独产生的。如果 R_L 或后随级产生的噪声是重要的,则应把它们对称地折算回对应的输

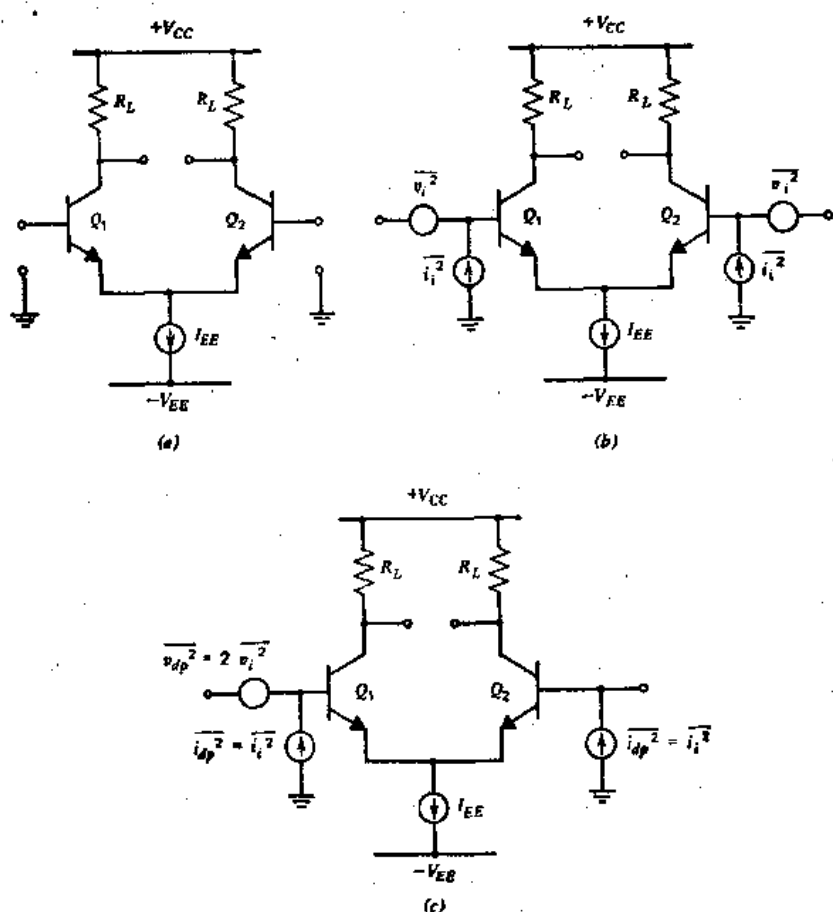


图 11.36 (a) 差分对电路; (b) 完整的差分对噪声表示方法;
(c) 简化的差分对噪声表示方法

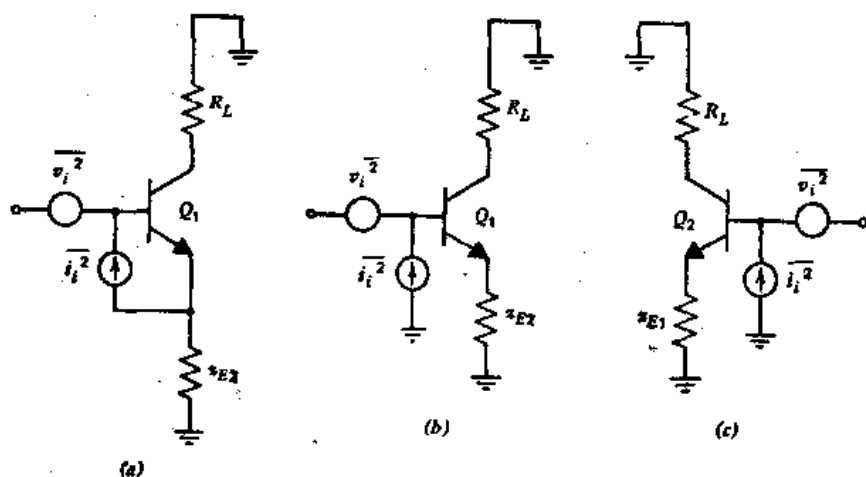


图 11.37 (a) 仅含有 Q_1 产生的噪声时, 差分对的交流线路; (b) 将 Q_1 产生的噪声折算到输入端时, 差分对的交流线路; (c) 仅含有 Q_2 产生的噪声时, 差分对的交流线路

入端。实际上, 电流源 I_{EE} 也将包含噪声, 在表示方法中也可以把它也包括进去。但是, 如果电路是理想平衡的, 则电流源噪声就是一种共模信号, 因而不会产生差模输出。

如果电路的共模抑制比很高, 则图 11.36b 的噪声表示方法可以适当简化。这时, 可把一个噪声电压发生器移到另一侧, 如图 11.36c 所示。如果在一个输入端, 把两个相等

的噪声电压发生器通过串联叠加起来,同时选择这两个发生器使在 Q_2 基极上的噪声电压被抵消掉,那么,就可以证明上述方法的正确性。这样,就可以用两个彼此独立的噪声电压发生器与 Q_1 的基极相串联,同时用数值为 $\sqrt{2v_i^2}$ 的单一噪声电压发生器来取代它们。于是,对于图 11.36c 的电路,可得

$$\overline{v_{dp}^2} = \overline{v_i^2} \quad (11.102)$$

$$\overline{i_{dp}^2} = \overline{i_i^2} \quad (11.103)$$

式中 $\overline{v_{dp}^2}$ 与 $\overline{i_{dp}^2}$ 是差分对的等效输入噪声发生器。

差分对常常在 Q_2 基极接地的情况下工作,这时, Q_2 基极上的噪声电流发生器被短路。因此,就可以用接在 Q_1 基极上的两个噪声发生器,来表示电路的噪声性能,如图 11.36c 所示。在这种情况下,差分对的等效输入噪声电流发生器,可以简单地看成只由一个晶体管所单独产生的,而等效输入噪声电压发生器,则等于任一晶体管的均方值的两倍。这样一来,对于低源阻抗,差分对的等效输入噪声电压,较之集流与差分对管子相同的共射级,要高出 3dB。

11.8 运算放大器中的噪声

按低噪声工作设计的集成电路放大器,通常使用带电阻负载的简单共射级或差分对,作为输入级。由于输入级兼有电流与电压增益,所以后随级的噪声一般就无关紧要,而且电阻性负载也只有很小的噪声贡献。使用本章所介绍的方法,就可以十分直观地分析这类电路的噪声。然而,这种类型的电路(725 型运放就是一个例子),不足以使诸如增益、带宽等重要的运放参数最佳化。在运放中使用有源负载,就可以用很少的放大级来实现极高的增益,这是电路设计中的重大改进,例如,741 型运放就是这样。可是,根据电路的特性,有源负载将对它本身的内部噪声进行放大,因而使电路的噪声性能显著变坏。下面通过对 741 型运放进行近似的噪声分析来说明这一点,同时指出在设计通用电路时应采取的折衷措施。

图 11.38a 表示 741 型运放输入级的简化电路。如图所示,可以把晶体管 Q_2 看成是一个二极管,有源负载的元件 Q_5 、 Q_6 、 R_1 及 R_3 都将产生噪声,并在 i_o 处贡献输出噪声。由于晶体管 Q_3 、 Q_4 对有源负载呈现高阻抗,所以可划出独立的部分如图 11.38b 所示,来计算有源负载所产生的噪声。由 Q_6 与 R_3 所产生的噪声,可用等效输入发生器 $\overline{v_{ie}^2}$ 和 $\overline{i_{ie}^2}$ 来表示。由于二极管 Q_5 和电阻 R_1 在 Q_6 基极处呈现出较低阻抗,所以 $\overline{i_{ie}^2}$ 可以忽略不计。应用 11.6.2 节的结果,并忽略闪烁噪声不计,可得

$$\frac{\overline{v_{ie}^2}}{\Delta f} = 4kT \left(r_{be} + \frac{1}{2g_{m6}} + R_3 \right) \quad (11.104)$$

由二极管 Q_5 产生的噪声(根据 11.2.1 节)为

$$\frac{\overline{i_{ie}^2}}{\Delta f} = 2qI_{CS} \quad (11.105)$$

由于二极管的小信号阻抗 $r_d = kT/qI_{CS} = 1/g_{m5}$, 所以二极管噪声可以变换为一个与二极管相串联的戴维南等效电压

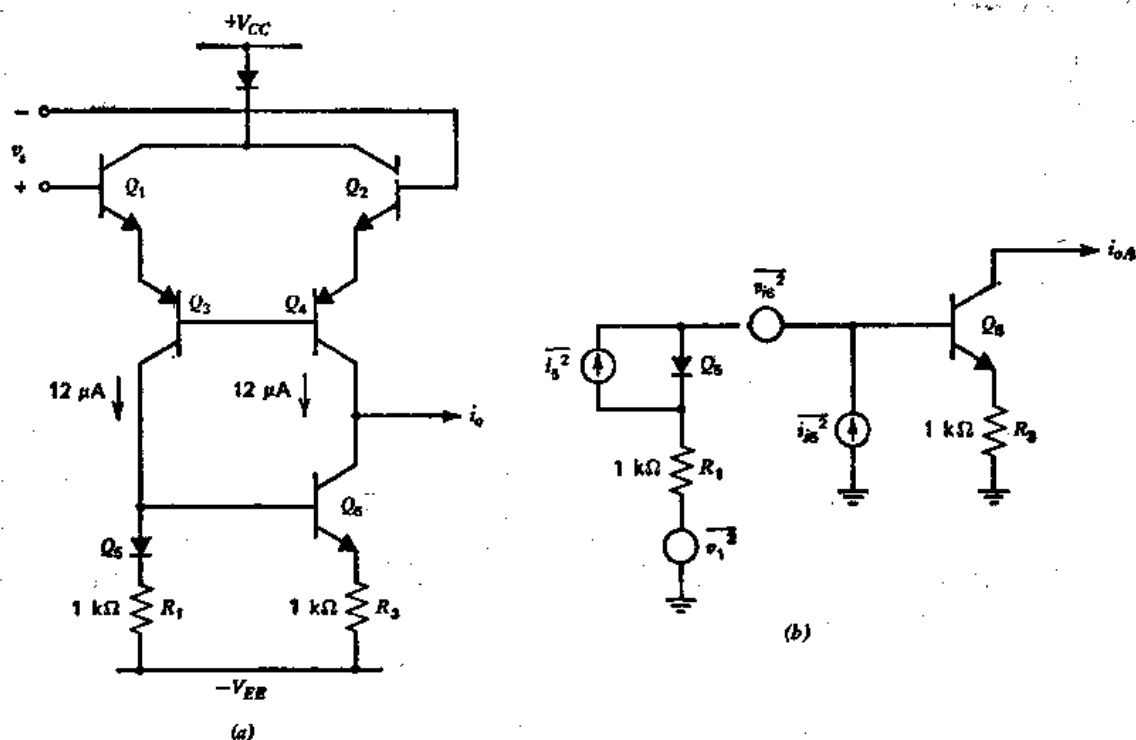


图 11.38 (a) 741 型运放输入级的简化电路; (b) 741 型运放有源负载(含有噪声)的交流线路

$$\frac{\overline{v_3^2}}{\Delta f} = 2qI_{CS} \frac{1}{g_{m5}^2} = 4kT \frac{1}{2g_{m5}} \quad (11.106)$$

此外,还存在一个由 Q_5 基极电阻所产生的并与 Q_5 串联的噪声电压

$$\frac{\overline{v_{b5}^2}}{\Delta f} = 4kTr_{b5} \quad (11.107)$$

最后,由于 R_1 所产生的噪声为

$$\frac{\overline{v_1^2}}{\Delta f} = 4kTR_1 \quad (11.108)$$

把式 (11.106)、(11.107)、(11.108) 和 (11.104) 所表示的各个噪声分量,加起来成为一个噪声电压发生器 $\overline{v_A^2}$, 并把它同 Q_6 基极串联,可得

$$\frac{\overline{v_A^2}}{\Delta f} = 4kT \left(r_{b6} + \frac{1}{2g_{m6}} + R_3 + \frac{1}{2g_{m5}} + r_{b5} + R_1 \right) \quad (11.109)$$

该噪声发生器可计算如下。 Q_5 和 Q_6 中的偏置电流近似地为 $12\mu A$, 因此 $1/2g_{m5} = 1/2g_{m6} = 1.08k\Omega$, 同时 $R_1 = R_3 = 1k\Omega$, 而低电流下工作的小型器件的 r_b 典型值为 500Ω , 故式 (11.109) 成为

$$\frac{\overline{v_A^2}}{\Delta f} = 4kT(5160) \quad (11.110)$$

它将产生噪声输出 i_{oA} :

$$i_{oA} \approx \frac{1}{\frac{1}{g_{m6}} + R_3} v_A \approx \frac{v_A}{3160} \quad (11.111)$$

将式 (11.110) 代入式 (11.111), 可得

$$\frac{\overline{i_{oA}^2}}{\Delta f} = 4kT \frac{5160}{3160^2} \quad (11.112)$$

可以用标准的方法,把它折算回图 11.38a 上完整电路的输入端。为了讨论 $\overline{i_{oA}^2}$ 对等效输入噪声电压的贡献,假定在图 11.38a 完整电路的输入端上施加电压 v_i ,则

$$\frac{i_o}{v_i} = \frac{g_{m1}}{2}$$

因此

$$\overline{i_o^2} = \frac{g_{m1}^2}{4} \overline{v_i^2} \quad (11.113)$$

令式(11.112)和(11.113)所表示的输出噪声电流相等,便可得出由 $\overline{i_{oA}^2}$ 所产生的等效输入噪声电压为

$$\frac{\overline{v_{iA}^2}}{\Delta f} = 4kT \frac{5160}{3160^2} \frac{4}{g_{m1}^2} = 4kT \frac{5160}{3160^2} 4 \times 2160^2 = 4kT(9640) \quad (11.114)$$

因此,有源负载将对 741 型运放,产生一个相当于 9.64kΩ 的等效输入噪声电阻。

现在,再反过来研究图 11.38a,便可以求出其余主要的噪声贡献。根据 11.7.1 节结论可知, Q_3 和 Q_4 在它们自己发射极上的等效输入噪声电压,相当于一个共射级的等效输入噪声电压,而 11.7.2 节的结论则说明,这一噪声电压可以原封不动地挪到整个电路的输入端,因为射极跟随器 Q_1 和 Q_2 具有单位电压增益。因为从 Q_3 、 Q_4 分别视入 Q_1 、 Q_2 射极的源阻抗是非常低的,因此 Q_3 、 Q_4 在它们自己射极上的等效输入噪声电流很小,在近似分析中,可以忽略这一噪声电流的贡献。最后,11.7.3 节的结果说明,差分输入级的等效输入噪声电压平方,正好就是电路每一半的噪声电压平方之和,这样便得出由 Q_1 — Q_4 所产生的输入噪声电压贡献为

$$\frac{\overline{v_{iB}^2}}{\Delta f} = 4kT \left(\frac{1}{2g_{m1}} + \frac{1}{2g_{m2}} + \frac{1}{2g_{m3}} + \frac{1}{2g_{m4}} + r_{b1} + r_{b2} + r_{b3} + r_{b4} \right) \quad (11.115)$$

假定每一器件的集电极偏置电流是 12μA,而且式(11.115)中的 $r_b = 500\Omega$,则可算出

$$\frac{\overline{v_{iB}^2}}{\Delta f} = 4kT(6320) \quad (11.116)$$

把式(11.114)和(11.116)相加,可得 741 型运放的总输入噪声电压为

$$\frac{\overline{v_i^2}}{\Delta f} = 4kT(16000) \quad (11.117)$$

因此,可以用一个 16kΩ 的等效输入电阻,来代表 741 型运放的输入噪声电压。这是一个很大的数值,它同测量的结果以及计算机的计算结果,都非常接近。由此可见,有源负载是噪声的主要贡献者。为了给这种噪声电压幅值以一个数量的概念,以 741 型运放受 1 千欧源电阻驱动时为例,则电路的噪声功率将增加到源电阻本身贡献的 16 倍。

上面计算了 741 型运放的等效输入噪声电压。用类似的计算方法,可以求出它的等效输入噪声电流,结果说明,噪声电流主要由输入器件的基流所产生。射极跟随器输入级的电流增益,将足以使后随级的噪声,包括有源负载中的噪声在内,对输入电流噪声的贡献可以忽略不计。由于电路是差分的,所以要由上面算出的等效噪声电压,加上两个等效输入噪声电流发生器才能组成完整表示噪声的等效电路,如图 11.39 所示。这种表示方法,是根据 11.7.3 节中关于差分对噪声性能的讨论而得出的。当略去闪烁噪声时,等效输

入噪声电流发生器为

$$\frac{\overline{i_i^2}}{\Delta f} \approx 2qI_B$$

式中 I_B 是图 11.38a 中 Q_1 或 Q_2 的基极电流。将典型参数值代入,可得

$$\frac{\overline{i_i^2}}{\Delta f} \approx 2q(0.2 \times 10^{-6}) \quad (11.118)$$

在第六章中,已经介绍了若干种特殊的运放结构,现在就可以讨论它们的噪声性能。曾经介绍过三种减小一个运放输入偏置电流的方法,这些方法将导致大不相同的噪声性能。第一种方法是图 6.35 所示的偏置电流抵消方案,它是通过从 Q_5 与 Q_6 注入输入偏置电流,以抵消 Q_1 与 Q_2 的基流,可是 Q_5 与 Q_6 集电极电流所包含的噪声,同 Q_1 与 Q_2 的基流噪声是互不相关的,因此,这种结构的总输入噪声电流被增大了,噪声性能实际上反倒恶化了。由于这种电路的输入级中没有有源负载,所以等效输入噪声电压基本上不受影响,而主要取决于 Q_1 与 Q_2 中的偏置电流。

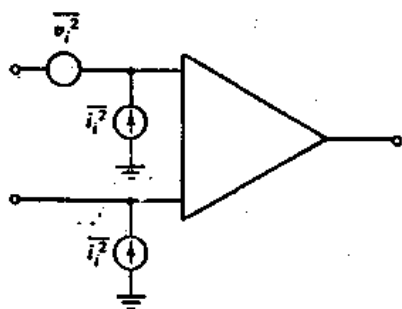


图 11.39 整个运放的噪声表示方法

另外两种减小输入偏置电流的电路,一是图 6.36 所示的使用超 β 器件的电路,另一是图 6.38 所示的使用 JFET 输入器件的电路。这两种方法,都可以显著减小输入噪声电流,因此可以改善噪声性能。这两种电路中的等效输入噪声电压,取决于输入器件的偏置电流以及有源负载的特性。

11.9 噪声带宽

在迄今为止的噪声分析中,通常均假设电路具有简单的增益-频率特性,亦即具有如图 11.33b 所示陡峭的带缘。这样就使电路的总噪声计算,简化为在这个频带内对噪声频谱密度进行积分。实际上,许多电路并不具有这样理想的增益-频率特性,在这样情况下电路的总噪声计算就要复杂得多。可是,如果电路的等效输入噪声频谱密度是个常量,而且与频率无关(即为白噪声),则可以应用下面将要介绍的噪声带宽的概念,使计算简化。

今讨论图 11.40 所示的一个放大器,并假设它系由低源阻抗所驱动,因此将由等效输入噪声电压决定电路的噪声性能。开始时设输入噪声电压频谱密度 $\overline{v_i^2}/\Delta f = S_i(f) = S_{i0}$ 是平直的,如图 11.41a 所示。进而再设电路的电压增益的模值平方 $|A_v(jf)|^2$ 如图 11.41b 所示。输出噪声电压频谱密度 $S_o(f) = \overline{v_o^2}/\Delta f$ 是输入噪声电压频谱密度同电压增益平方的乘积,如图 11.41c 所示。把零至无限大之间每一频率增量 Δf 中、 $S_o(f)$ 的噪声贡献总和起来,便可得到总输出噪声电压



图 11.40 含有等效输入噪声电压发生器的电路

$$\overline{v_o^2} = \sum_{f=0}^{\infty} S_o(f) \Delta f = \int_0^{\infty} S_o(f) df = \int_0^{\infty} |A_v(jf)|^2 S_{i0} df$$

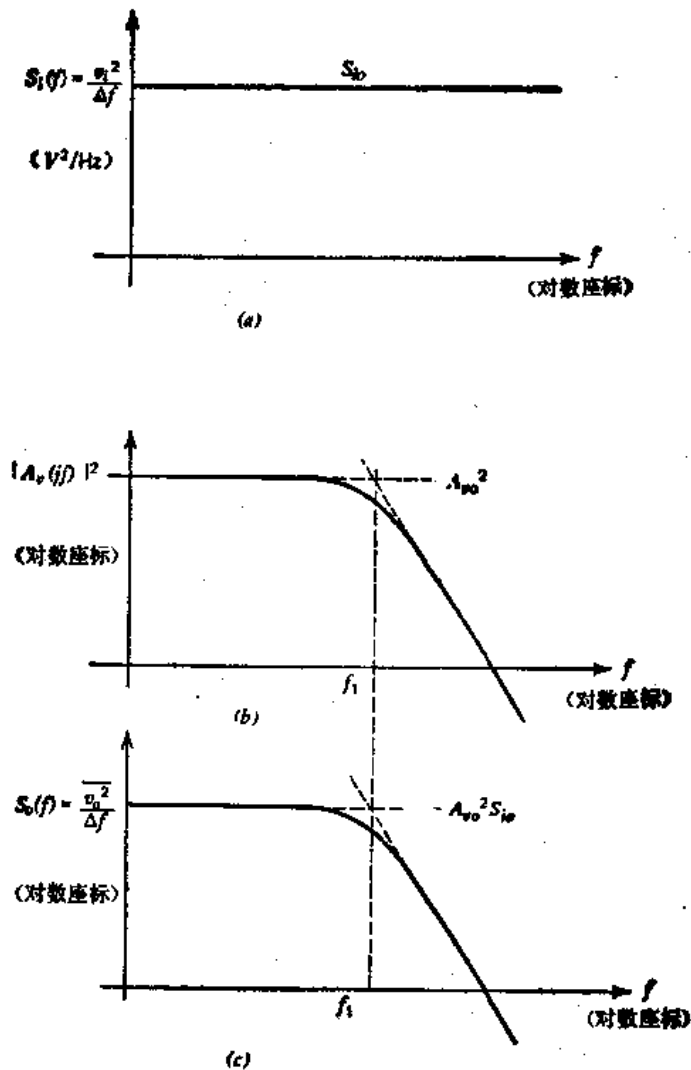


图 11.41 对图 11.40 电路的假设参数的图示。(a) 等效输入噪声电压频谱密度；(b) 电路传递函数的平方；(c) 输入噪声电压频谱密度

$$= S_{i0} \int_0^{\infty} |A_v(jf)|^2 df \quad (11.119)$$

除了非常简单的传递函数外,要对式(11.119)的积分求值往往是困难的。然而,如果把问题变换成归一化的形式,则普通的电路函数的积分,就可以用求值法及列表法求出,以便用于计算噪声。为了说明这一问题,可对图 11.42 表示的传递函数进行讨论,这一传递函数具有与原始电路相同的低频值 A_{v0} ,但在频率 f_N 处有陡峭的带缘。根据在相同的输入噪声电压下,可获得和原始电路一样的总输出噪声电压,来选定频率 f_N 。因此

$$\overline{v_{ot}^2} = S_{i0} A_{v0}^2 f_N \quad (11.120)$$

如果式(11.119)和(11.120)相等,则可得

$$f_N = \frac{1}{A_{v0}^2} \int_0^{\infty} |A_v(jf)|^2 df \quad (11.121)$$

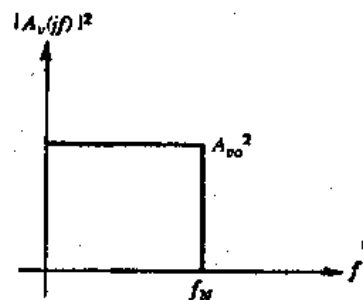


图 11.42 电路的传递函数;它给出具有图 11.41b 所示传递函数的电路相同的输出噪声

式中 f_N 是电路的等效噪声频带。虽然它是针对电压传递函数而导出的,但是这个结果可以用于任何类型的传递函数。需要指出,只要能够得到电路传递函数的测量数据,就可以对式(11.121)的积分求值。

只要用式(11.121)求出噪声的带宽,就不难通过式(11.120)求出电路的总输出噪声。式(11.121)形式的优点,在于电路的增益被归一化到它的低频值,因此对 f_N 的计算将只涉及到电路的频率响应。使用普通的方法就可以做到这一点,于是,所有类型的电路,都可以用一种方法计算。今以一个具有单极点频率响应的放大器为例,加以说明。它的频率响应可表示为

$$A_v(jf) = \frac{A_{v0}}{1 + j \frac{f}{f_1}} \quad (11.122)$$

式中 f_1 为 -3dB 的频率。这样,便可由式(11.121)求出该电路的噪声带宽

$$f_N = \int_0^{\infty} \frac{df}{1 + \left(\frac{f}{f_1}\right)^2} = \frac{\pi}{2} f_1 = 1.57 f_1 \quad (11.123)$$

这一公式表示了任何单极点电路的噪声带宽,而且指出,噪声带宽总是 -3dB 带宽的 1.57 倍。因此,传递函数如式(11.122)所示的电路所产生的噪声,好象在频率为 $1.57 f_1$ 处具有陡峭的带缘。

当传递函数随频率而跌落的陡度越来越大时,噪声带宽将趋近于 -3dB 的带宽。例如,一个复极点对负实轴为 45° 的双极点传递函数,它的噪声带宽只比 -3dB 带宽大 11%。

例题 今设 741 型运放用于反馈组态,其低频增益 $A_{v0} = 100$, 试通过求噪声带宽的方法,计算出源阻抗为零而且忽略闪烁噪声的条件下,该电路总输出噪声 v_{oT} 有多大。

解 如果运放的单位增益带宽为 1.5MHz , 则在增益为 100 的组态中,单极点响应的传递函数将具有 15kHz 的 -3dB 频率。根据式(11.123),可求出噪声带宽为

$$f_N = 1.57 \times 15\text{kHz} = 23.5\text{kHz} \quad (11.124)$$

假设电路由零源阻抗驱动,并采用前面算出的 $16\text{k}\Omega$ 作为等效输入噪声电阻值,则可算出 741 型运放的低频输入噪声电压频谱密度为

$$S_{i0} = \frac{v_i^2}{\Delta f} = 4kT(16000) = 2.66 \times 10^{-16} \text{V}^2/\text{Hz} \quad (11.125)$$

采用 $A_{v0} = 100$, 并以式(11.124)、(11.125)的结果代入式(11.120),即可求出总输出噪声电压为

$$\overline{v_{oT}^2} = 2.66 \times 10^{-16} \times 10^4 \times 23.5 \times 10^3 \text{V}^2 = 6.25 \times 10^{-10} \text{V}^2$$

因此

$$v_{oT} = 25\mu\text{V}$$

以上都是在输入噪声频谱系平直的假设下,进行噪声带宽的计算。这在实际中,通常都是正确的,在这种情况下,噪声带宽的概念是有用的。但是,也存在许多噪声频谱随频率而变化的例子。在这些情况中,总输出噪声电压为

$$\overline{v_{oT}^2} = \int_0^{\infty} S_o(f) df \quad (11.126)$$

$$= \int_0^{\infty} |A_v(jf)|^2 S_i(f) df \quad (11.127)$$

式中 $A_v(jf)$ 为电路的电压增益;

$S_i(f)$ 为输入噪声电压频谱密度.

如果在外加输入信号频率处,电路的电压增益为 A_{vs} , 则总的等效输入噪声电压便为

$$\overline{v_{it}^2} = \frac{1}{A_{vs}^2} \int_0^{\infty} |A_v(jf)|^2 S_i(f) df \quad (11.128)$$

$$= \int_0^{\infty} \left| \frac{A_v(jf)}{A_{vs}} \right|^2 S_i(f) df \quad (11.129)$$

式(11.129)说明,在通常的情况下,通过对输入噪声电压频谱与归一化的电压增益函数的乘积进行积分,就可以求出一个电路的总的等效输入噪声电压.

在本节中,要讨论的最后一个论题,就是计算直耦放大器闪烁噪声时所出现的问题.今以这样一个放大器进行讨论,它的输入噪声频谱密度如图 11.43a 所示,而它的电压增益在零至 $f_1 = 10\text{kHz}$ 的频域内保持平直,在 f_1 处陡峭截止,如图 11.43b 所示.这样,应用式(11.129)就可以求出总等效输入噪声电压为

$$\begin{aligned} \overline{v_{it}^2} &= \int_0^{f_1} S_i(f) df = \int_0^{f_1} \left(1 + \frac{1000}{f} \right) \times 10^{-16} df \\ &= 10^{-16} [f + 1000 \ln f]_{f_2}^{f_1} \end{aligned} \quad (11.130)$$

当积分中使用等于零的下限时, $\overline{v_{it}^2}$ 将等于无限大,这就使式(11.130)的计算发生问题.这意味着在 $1/f$ 处,噪声信号具有无限大功率.在实际中,对 $1/f$ 噪声频谱的测量表明,一个连续的 $1/f$ 同所能测到的最低频率(每天一周或更低)有关.只有在注意到 $1/f$ 噪声终将变成很难同热漂移相区别,而且用所观察到周期来规定积分的下限时,上述问题才能得到解决.例如,我们所能观察到的频率 $f_2 = 1\text{Hz/天}$,则应使用 $f_2 = 1.16 \times 10^{-5}\text{Hz}$ 作为积分的下限,变换式(11.130)的积分下限后,可得

$$\begin{aligned} \overline{v_{it}^2} &= 10^{-16} [f + 1000 \ln f]_{f_2}^{f_1} \\ &= 10^{-16} \left[(f_1 - f_2) + 1000 \ln \frac{f_1}{f_2} \right] \end{aligned} \quad (11.131)$$

将 $f_1 = 10\text{kHz}$ 和 $f_2 = 1.16 \times 10^{-5}\text{Hz}$ 代入式(11.131),可得

$$\overline{v_{it}^2} = 10^{-16} (10000 + 20600) = 3.06 \times 10^{-12} \text{V}^2$$

因此

$$v_{it} = 1.75 \mu\text{V}$$

如果积分下限改为 1Hz/年 ,即 $f_2 = 3.2 \times 10^{-8}\text{Hz}$,则由式(11.131),可得

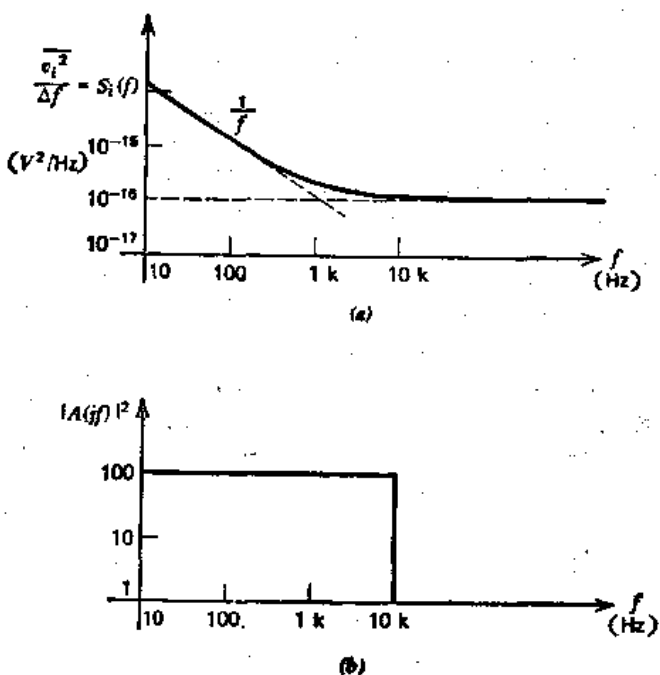


图 11.43 (a) 某一电路的输入噪声电压频谱密度;
(b) 电路传递函数的平方

$$\overline{v_{it}^2} = 10^{-16}(10000 + 26500) = 3.65 \times 10^{-12} \text{V}^2$$

因此

$$v_{it} = 1.9 \mu\text{V}$$

因为在式(11.131)中 $\overline{v_{it}^2}$ 系 f_2 的对数函数,所以在 f_2 进一步减小时,噪声电压也不会有多大的变化。

11.10 噪声指数与噪声温度

11.10.1 噪声指数

表示电路噪声性能的最普通方法,就是上面介绍的用输入噪声发生器进行表示的方法。但是,目前已经出现若干种表示噪声性能的特殊方法,它们在某些特殊情况下使用是很方便的。下面介绍其中的两种。

噪声指数(F)通常用于表示一个电路或一个器件的噪声性能。它的缺点在于,只能在电阻性的源阻抗时才可使用。这就使它在许多噪声性能很重要的应用场合中无法使用。然而,在源阻抗经常为电阻性的通信系统中,噪声指数 F 却被广泛地用作噪声性能的量度指标。

一个电路的噪声指数,可定义为

$$F = \frac{\text{输入信噪比}}{\text{输出信噪比}} \quad (11.132)$$

式中 F 常常用 dB 进行表示。从定义中可以清楚地看到噪声指数这一概念的效用,它直接说明电路使信噪比 (S/N) 恶化了多少。例如,某一电路输入端的 S/N 为 50dB,而电路的噪声指数为 5dB,故可立即算出,电路输出端的 S/N 为 45dB。



图 11.44 在电路的输入端和输出端上,信号功率和噪声功率

今讨论图 11.44 所示的电路,其中 S 表示信号功率而 N 表示噪声功率。通常取源电阻中的噪声作为输入噪声功率 N_i ,而输出噪声功率 N_o 则是包括电路的噪声贡献和从源电阻传送来的噪声加在一起的总输出噪声。根据式(11.132)可得噪声指数

$$F = \frac{S_i}{N_i} \frac{N_o}{S_o} \quad (11.133)$$

对于一个理想的无噪声放大器,所有输出噪声均来自输入端的源电阻,如果 G 是电路的功率增益,则可求出输出信号 S_o 与输出噪声 N_o 分别如下:

$$S_o = GS_i \quad (11.134)$$

$$N_o = GN_i \quad (11.135)$$

将式(11.134)与(11.135)代入式(11.133)可得 $F = 1$, 换句话说,在理想的无噪声放大器中, F 为零分贝。

从式(11.133)可以推导出另一个有用的,关于 F 的定义如下:

$$F = \frac{S_i N_o}{N_i S_o} = \frac{N_o}{G N_i} \quad (11.136)$$

式(11.136)可以改写为

$$F = \frac{\text{总输出噪声}}{\text{由源电阻产生的输出噪声分量}} \quad (11.137)$$

必须指出,因为 F 被规定为功率比,所以用dB表示时应按 $10\log_{10}$ 取值(数字比)。

在前几节的计算中曾经指出,大多数电路的噪声参数均随频率而变化,因此,在计算某一电路的噪声指数时,必须规定带宽范围。通常在频率 f 处,取出窄小带宽 Δf ,来规定噪声指数,这里 $\Delta f \ll f$ 。这样的噪声指数称为点噪声指数,并被用于调谐放大器以及后面接有选频电路的宽带放大器之中。对于宽带放大器,要在很宽的带宽范围内利用其输出,常常以平均噪声指数规定其噪声性能。这就需要应用前面几节所介绍的各种方法,求出感兴趣的频带范围内的总输出噪声。

在许多情况下,计算噪声指数的最方便方法,还是回到器件的原始等效电路,根据它的基本噪声发生器来进行计算。可是,如果使用图11.45的等效输入噪声发生器的表示方法,就能够多少看出一些关于电路参数对噪声指数的影响。图11.45中,电路的输入阻抗为 z_i 、电压增益 $G = v_o/v_x$,电路由源电阻 R_s 所驱动并接有负载 R_L 。源电阻的热噪声为 $\overline{i_s^2}$,而电路本身的噪声则可用 $\overline{v_i^2}$ 与 $\overline{i_i^2}$ 表示,假设 $\overline{v_i^2}$ 与 $\overline{i_i^2}$ 是互不相关的。 i_{signal} 表示信号源。

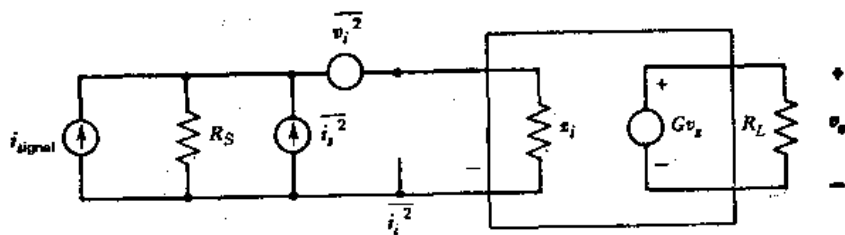


图 11.45 计算噪声指数时,使用的等效输入噪声表示方法

由于 $\overline{v_i^2}$ 与 $\overline{i_i^2}$ 而在输入端产生的噪声为

$$v_{xA} = v_i \frac{z_i}{z_i + R_s} + i_i \frac{R_s z_i}{R_s + z_i}$$

因此

$$\overline{v_{xA}^2} = \overline{v_i^2} \frac{|z_i|^2}{|z_i + R_s|^2} + \overline{i_i^2} \frac{|R_s z_i|^2}{|R_s + z_i|^2} \quad (11.138)$$

由于 $\overline{v_i^2}$ 与 $\overline{i_i^2}$ 而在 R_L 中所造成的噪声功率为

$$N_{oA} = \frac{|G|^2}{R_L} \overline{v_{xA}^2} = \frac{|G|^2}{R_L} \left(\overline{v_i^2} \frac{|z_i|^2}{|z_i + R_s|^2} + \overline{i_i^2} \frac{|R_s z_i|^2}{|R_s + z_i|^2} \right) \quad (11.139)$$

由于源电阻噪声发生器 $\overline{i_s^2}$ 而在 R_L 中所造成的噪声功率为

$$N_{oB} = \frac{|G|^2}{R_L} \frac{|R_s z_i|^2}{|R_s + z_i|^2} \overline{i_s^2} \quad (11.140)$$

在窄小带宽 Δf 中,源电阻的噪声为

$$\overline{i_s^2} = 4kT \frac{1}{R_s} \Delta f \quad (11.141)$$

将式(11.141)代入式(11.140),可得

$$N_{oB} = \frac{|G|^2}{R_L} \frac{|R_s z_i|^2}{|R_s + z_i|^2} 4kT \frac{1}{R_s} \Delta f \quad (11.142)$$

利用式(11.137)中对噪声指数的定义,并把式(11.142)和(11.139)代入,可得

$$F = \frac{N_{oA} + N_{oB}}{N_{oB}} = 1 + \frac{N_{oA}}{N_{oB}} \quad (11.143)$$

$$= 1 + \frac{\overline{v_i^2}}{4kT R_s \Delta f} + \frac{\overline{i_i^2}}{4kT \frac{1}{R_s} \Delta f} \quad (11.144)$$

式(11.144)给出了,假设 $\overline{v_i^2}$ 和 $\overline{i_i^2}$ 之间相关性可忽略时,电路的点噪声指数。必须指出,除了和源电阻 R_s 以及等效输入噪声发生器有关外, F 同所有电路参数 (G 、 z_i 、 R_L) 都不发生关系。

从式(11.144)中可以看出,当改变 R_s 时, F 存在有极小值。如果 R_s 值非常小,则 $\overline{v_i^2}$ 发生器起主要作用,而当 R_s 很大时, $\overline{i_i^2}$ 就成为最重要的了。通过把式(11.144)对 R_s 进行微分,可以求出使 F 为极小值的 R_s 为

$$R_{s\text{opt}}^2 = \frac{\overline{v_i^2}}{\overline{i_i^2}} \quad (11.145)$$

在一般情况下,甚至 $\overline{v_i^2}$ 与 $\overline{i_i^2}$ 存在明显的相关性时,这一结论都是成立的。用分贝表示的 F 值随 R_s 而变化的曲线见图 11.46。

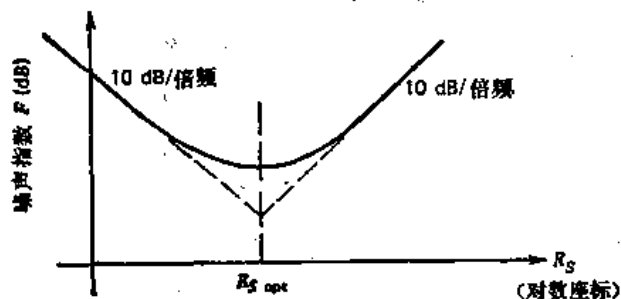


图 11.46 噪声指数 F 随源电阻 R_s 的变化

改变 R_s 时 F 存在有极小值,是低噪声调谐放大器输入端广泛使用变压器的一种原因。这种方法可以对源阻抗进行变换,使它能够给出最小的噪声指数,而同时又使电路的损耗最小。

今以低频至中频频域中双极型晶体管的噪声指数作为例子,说明如何

求最佳值 $R_{s\text{opt}}$, 在这种频域中,闪烁噪声及高频效应均可忽略不计。根据式(11.50)、(11.57),可得

$$\overline{v_i^2} = 4kT \left(r_b + \frac{1}{2g_m} \right) \Delta f$$

$$\overline{i_i^2} = 2qI_B \Delta f = 2q \frac{I_C}{\beta_F} \Delta f$$

将这些数值代入式(11.145),可得

$$R_{s\text{opt}} = \frac{\sqrt{\beta_F}}{g_m} \sqrt{1 + 2g_m r_b} \quad (11.146)$$

当 R_s 等于这一最佳值 (opt.) 时,可由式(11.144)求出最佳的(即最小的)噪声指数

$$F_{\text{opt}} \approx 1 + \frac{1}{\sqrt{\beta_F}} \sqrt{1 + 2g_m r_b} \quad (11.147)$$

当集流 $I_C = 1\text{mA}$ 、 $\beta_F = 100$ 、 $r_b = 50\Omega$ 时,由式(11.146)可得 $R_{s\text{opt}} = 572\Omega$,因而可求出 $F_{\text{opt}} = 1.22$,改用 dB 表示,则等于 $10\log_{10}1.22 = 0.9\text{dB}$ 。必须指出,当 β_F 增加以及 r_b 和 g_m 减小时, F_{opt} 都要降低。可是,增加 β_F 和减小 g_m ,都会引起 $R_{s\text{opt}}$ 值的增大,因此,用这样方法来降低 F_{opt} ,在实际中是难以实现的。

再以低频时的 FET 作为另一个例子,说明这个问题。略去闪烁噪声不计,可以根据 11.5.2 节的方法,算出等效输入噪声发生器为

$$\overline{v_i^2} \approx 4kT \frac{2}{3} \frac{1}{g_m} \Delta f \quad (11.148)$$

$$\overline{i_i^2} \approx 0 \quad (11.149)$$

用这些数值代入式(11.144)和(11.145),可得 $R_{s\text{opt}} \rightarrow \infty$ 和 $F_{\text{opt}} \rightarrow 0\text{dB}$ 。所以,在大的源电阻时, FET 有卓越的噪声性能。可是,如果源电阻小(千欧以下)而且无法使用变压器时, FET 的噪声指数可能不如双极型晶体管。在源电阻的数量级在兆欧以上时, FET 通常较双极型晶体管具有低得多的噪声指数。

11.10.2 噪声温度

噪声温度是又一种的噪声表示方法,而且同噪声指数有密切关系。电路的噪声温度 T_n ,可定义为在该温度下,源电阻 R_s 所产生噪声输出必定等于电路本身所产生的噪声输出。如果把这些条件应用到图 11.45 的电路,则由于电路本身所产生的输出噪声 N_{dB} 仍保持不变,但由于源电阻所引起的输出噪声则成为

$$N'_{\text{dB}} = \frac{|G|^2}{R_L} \frac{|R_s z_i|^2}{|R_s + z_i|^2} 4kT_n \frac{1}{R_s} \Delta f \quad (11.150)$$

把式(11.142)中的 N_{dB} ,代入式(11.150),可得

$$N'_{\text{dB}} = N_{\text{dB}} \frac{T_n}{T} \quad (11.151)$$

式中, T 为规定电路噪声性能时的温度条件(通常使用 T 等于 290K)。将式(11.151)代入式(11.143),可得

$$\frac{T_n}{T} = (F - 1) \quad (11.152)$$

式中 F 用功率比值表示而不是用 dB 表示。

这样一来,噪声温度同噪声指数便建立起直接联系。对 F 几乎等于 1 的非常低噪声的放大器,噪声温度提供了一种方便而有价值的测度噪声性能的方法,这也是噪声温度的主要用途。噪声指数 $F = 2(3\text{dB})$ 时,相当于 $T_n = 290\text{K}$,而 $F = 1.1(0.4\text{dB})$ 时,相当于 $T_n = 29\text{K}$ 。

习 题

11.1 试求图 11.47 电路在 v_o 处的噪声电压频谱密度 (V^2/Hz),并由此求出在 100kHz 带宽内的总噪声。计算时可忽略结电容效应、闪烁噪声和串联于二极管的电阻。

11.2 如果图 11.47 中二极管有闪烁噪声,试求在 $f = 1\text{Hz}$ 至 $f = 10\text{MHz}$ 频域内 v_o 中的输出噪声电压频谱密度 (V^2/Hz),并用对数座标绘制频谱密度曲线。用式(11.7)计算闪烁噪声时,可使用

$\alpha = \beta = 1$, $K_I = 3 \times 10^{-14} \text{ A}$.

11.3 如果二极管两端并联一个 1000 pF 的电容, 重新解答习题 11.2 中各种问题.

11.4 今有一放大器, 其交流线路见图 11.48. 电路由电流源 i_s 驱动, 有关数据如下: $R_S = 1 \text{ k}\Omega$, $R_L = 10 \text{ k}\Omega$, $I_C = 1 \text{ mA}$, $\beta = 50$, $r_b = 0$, $r_s = \infty$.

试求 v_o 中总噪声电压频谱密度 (V^2/Hz), 然后计算最小可分辨信号 (MDS) i_s . 计算时假定电路带宽为 2 MHz 并在该处陡峭地截止; 此外, 结电容效应和闪烁噪声可忽略不计.

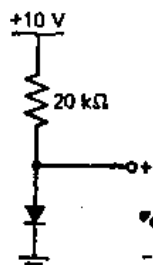


图 11.47 二极管电路

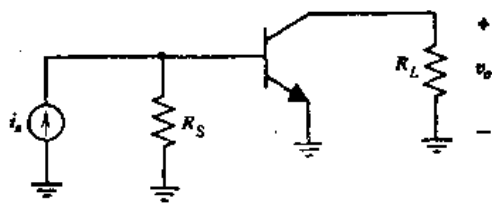


图 11.48 放大器的交流线路

11.5 如用一个 JFET 代替图 11.48 中的双极型晶体管, 而且 $g_m = 0.5 \text{ mA/V}$ 、栅极漏电流 $I_G = 10^{-10} \text{ A}$, 试重新计算习题 11.4.

11.6 试求图 11.48 电路中的等效输入噪声电压与噪声电流发生器(忽略 R_S 作用), 并用求出的结果, 计算图 11.48 电路在 2 MHz 带宽内的总等效输入噪声电流, 计算时使用 $R_S = 1 \text{ k}\Omega$. 然后, 用求出的结果同习题 11.4 的结果进行比较. 两种噪声发生器之间的相关性可忽略不计.

11.7 图 11.49 表示了四种能够使输入阻抗大于 $100 \text{ k}\Omega$ 的交流线路.

(a) 在忽略闪烁噪声和结电容效应的条件下, 推导出四种电路的等效输入噪声电压与噪声电流发生器的表示式. 图 11.49a 所示电路在信号源侧一定要有 $100 \text{ k}\Omega$ 电阻.

(b) 假定后随级带宽限制在 $0 \sim 20 \text{ kHz}$ 、而且陡峭截止, 试计算每一种电路的总输入噪声电压的大小, 然后, 把这些电路作为低噪声放大器同低源阻抗的放大器进行比较.

11.8 在忽略结电容效应下, 试计算图 11.49a 所示电路的等效输入噪声电压与噪声电流发生器,

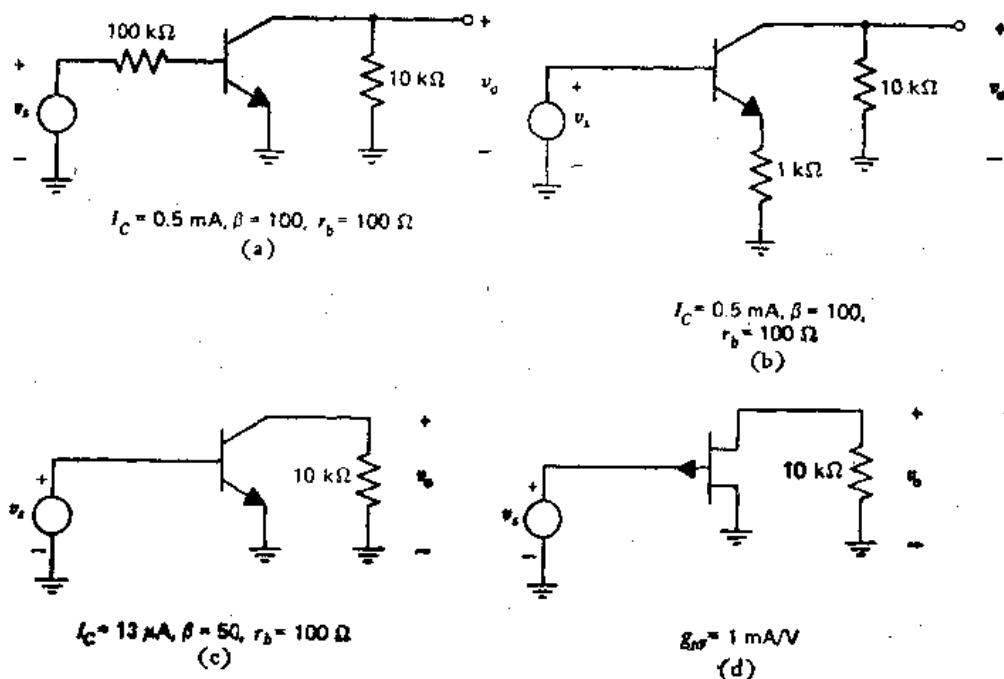


图 11.49 能够使输入电阻 $R_i > 100 \text{ k}\Omega$ 四种电路的交流线路

计算中假定 JFET 漏极电流中闪烁噪声频谱密度与 $100\text{k}\Omega$ 时的热噪声频谱密度相等。此外,假定后级带宽限制在 $0.001\text{--}20\text{kHz}$ 、而且陡峭截止,试计算总等效输入噪声电压的大小。

11.9 图 11.50 表示低输入阻抗的共基放大器的交流线路。

(a) 试求该电路在 Q_1 射极上的等效输入噪声电压与噪声电流发生器, 计算时可使用 $I_{C1} = I_{C2} = 1\text{mA}$, $r_{b1} = r_{b2} = 0$, $\beta_1 = \beta_2 = 100$, $f_{T1} = f_{T2} = 400\text{MHz}$, 可忽略闪烁噪声,但要考虑晶体管中的结电容效应。

(b) 如果 $R_S = 5\text{k}\Omega$ 而且后一级带宽限制在 150MHz 并陡峭截止,试求使输出信噪比为 10dB 时的 i_s 值。

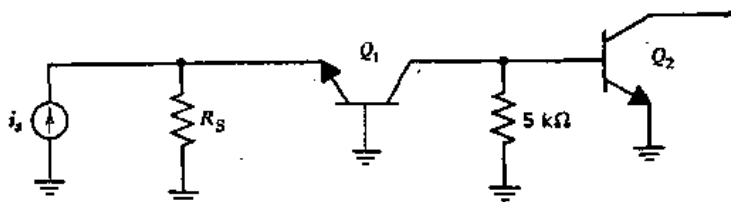


图 11.50 共基放大器的交流线路

11.10 图 11.51a 表示超 β 输入级电路

(a) 在忽略闪烁噪声和结电容效应下, 试计算该级等效输入噪声电压与噪声电流发生器 $\overline{v^2}$ 与 $\overline{i^2}$ 。有关数据如下: $I_{EE} = 1\mu\text{A}$, $\beta_1 = \beta_2 = 5000$, $r_{b1} = r_{b2} = 500\Omega$ 。

(b) 如果电路由一个 $R_S = 100\text{M}\Omega$ 的源电阻驱动, 如图 11.51b 所示, 试求在带宽为 1kHz 时, 总等效输入噪声电压 v_s 。

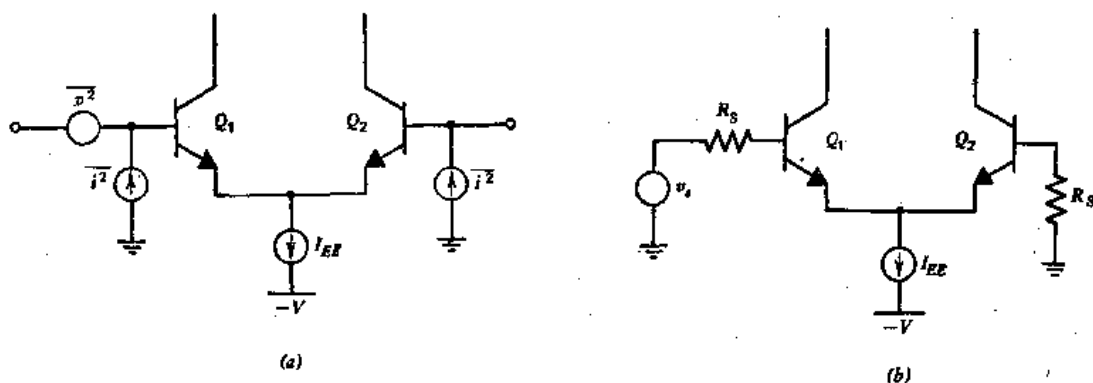


图 11.51 超 β 输入级电路

11.11 如果习题 11.10 中有源元件改用 JFET, 而且 $I_G = 10^{-14}\text{A}$, $g_m = 0.5\text{mA/V}$, 试重新计算习题 11.10。

11.12 如果在图 11.47 电路中的二极管两端, 并联一个 100pF 的电容, 试计算电路的噪声带宽, 并用所得结果计算总输出噪声电压 v_o 。计算时可忽略闪烁噪声及串联于二极管的电阻。

11.13 图 11.52 表示一个差分输入级

(a) 在忽略闪烁噪声下, 试求出 Q_1 基极上等效输入噪声电压和噪声电流发生器的表示式。

(b) 假定电路在它的频率响应中, 在 30MHz 处有一主极点, 而且 $R_S = 50\Omega$, 试求总等效输入噪声电压与输出噪声电压。有关数据如下: $\beta = 100$, $r_b = 200\Omega$ 。

11.14 今有一双极型晶体管, 有关参数如下:

(a) $I_C = 2\text{mA}$, $\beta_F = 50$, $r_b = 100\Omega$ 。

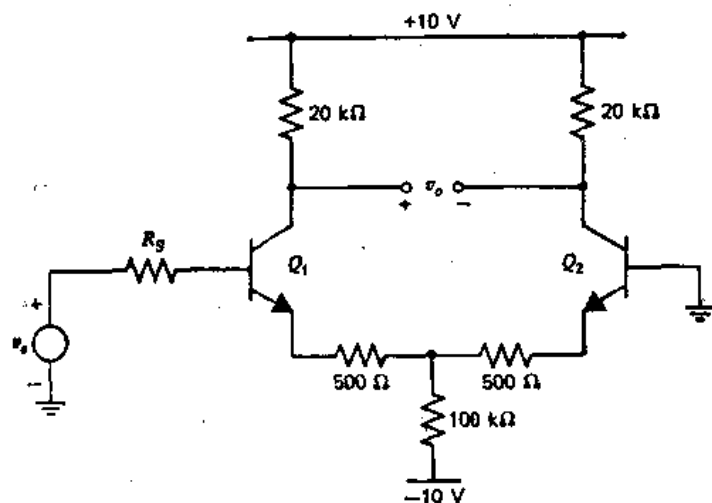


图 11.52 差分对输入级

(b) $I_C = 10\mu\text{A}$, $\beta_F = 100$, $r_b = 300\Omega$.

试分别求出能给出最小噪声指数的源电阻值、以及与此相应的用 dB 表示的噪声指数大小。计算时忽略闪烁噪声与结电容效应。

11.15 如果晶体管具有转折频率为 1kHz 的闪烁噪声,试重新计算习题 11.14,并求出 500Hz 时的点噪声指数。

11.16 如果晶体管具有 $1\text{k}\Omega$ 的射极电阻,试重新计算习题 11.14。

11.17 (a) 在忽略闪烁噪声和结电容效应下,试求图 11.52 电路当 $R_s = 50\Omega$ 时的噪声指数,并用 dB 表示之。

(b) 如果 R_s 改为 100Ω 或 $200\text{k}\Omega$ 时,试问这两种情况下的噪声指数同题(a)比较是增加了还是减小了,并解释之。

(c) 如果 $R_s = 200\text{k}\Omega$ 而且每一管子均具有 10kHz 的闪烁噪声转折频率,试求当电路的点噪声指数为 20dB 时的低端频率。

11.18 (a) 今有一并联反馈放大器如图 11.53 所示,试利用管子的等效输入噪声发生器,求 $R_s = 10\text{k}\Omega$ 时的电路点噪声指数,并用 dB 表示之。有关数据如下: $I_C = 0.5\text{mA}$, $\beta = 50$, $r_b = 100\Omega$ 。计算时忽略闪烁噪声及结电容效应不计。

(b) 如果管子的 $f_T = 500\text{MHz}$,试求噪声指数高于其低频值 3dB 时的频率。

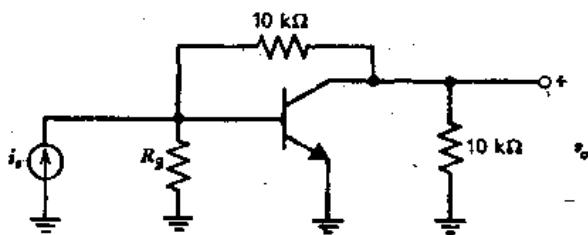


图 11.53 单级并联反馈放大器的交流线路

11.19 (a) 在忽略结电容效应下,计算图 11.50 电路在 $R_s = 5\text{k}\Omega$ 时的噪声指数,并用 dB 表示之。所用有关数据同习题 11.9。

(b) 如果每一管子的闪烁噪声转折频率为 1kHz,试求当点噪声指数比习题(a)中的值高出 3dB 时的低端频率。

11.20 在忽略闪烁噪声下,试求图 8.22a 所示的 MC1553 电路的总等效输入噪声电压。计算时

$\beta = 100$ 、 $r_b = 100\Omega$ ，并假定频率响应在 50MHz 处陡峭截止。利用所得结果再求当源电阻为 50Ω 时，电路的平均噪声指数。

11.21 在忽略结电容效应下，试求图 8.40 的并联反馈电路，在 0.01Hz 至 100kHz 带宽内的总等效输入噪声电流。计算时的有关数据如下： $\beta = 200$ 、 $r_b = 300\Omega$ 、 $I_C = 1\text{mA}$ 。而且晶体管的闪烁噪声转折频率 $f_n = 5\text{kHz}$ 。

参 考 文 献

- [1] M. Schwartz. *Information Transmission, Modulation, and Noise*. McGraw-Hill, New York, 1959 Chapter 5.
- [2] W. B. Davenport, Jr. and W. L. Root. *An Introduction to the Theory of Random Signals and Noise*. McGraw-Hill, New York, 1958, Chapter 7.
- [3] J. L. Lawson and G. E. Uhlenbeck. *Threshold Signals*. McGraw-Hill, New York, 1950, Chapter 4.
- [4] A. Van der Ziel. *Noise*. Prentice-Hall, New York, 1954, Chapter 5.
- [5] W. B. Davenport, Jr. and W. L. Root, op. cit., Chapter 9.
- [6] J. L. Plumb and E. R. Chenette. "Flicker Noise in Transistors," *IEEE Trans. Electron Devices*, Vol. ED-10, pp. 304—308, September 1963.
- [7] R. C. Jaeger and A. J. Broderson. "Low-Frequency Noise Sources in Bipolar Junction Transistors," *IEEE Trans. Electron Devices*, Vol. ED-17, pp. 128—134, February 1970.
- [8] M. Nishida. "Effects of Diffusion-Induced Dislocations on the Excess Low-Frequency Noise," *IEEE Trans. Electron Devices*, Vol. ED-20, pp. 221—226, March 1973.
- [9] R. G. Meyer, L. Nagel, and S. K. Lui. "Computer Simulation of $1/f$ Noise Performance of Electronic Circuits," *IEEE J. Solid-State Circuits*, Vol. SC-8 pp. 237—240, June 1973.
- [10] R. H. Haiz. "Controlled Noise Generation with Avalanche Diodes," *IEEE Trans. Electron Devices*, Vol. ED-12, pp. 198—207, April 1965.
- [11] D. G. Peterson. "Noise Performance of Transistors," *IRE Trans. Electron Devices*, Vol. ED-9, pp. 296—303, May 1962.
- [12] A. Van der Ziel. "Thermal Noise in Field-Effect Transistors," *Proc. IRE*, Vol. 50, pp. 1808—1812, August 1962.
- [13] C. T. Sah. "Theory of Low-Frequency Generation Noise in Junction-Gate Field-Effect Transistors," *Proc. IEEE*, Vol. 50, pp. 795—814, July 1964.
- [14] W. R. Bennett. "Methods of Solving Noise Problems," *Proc. IRE*, Vol. 44, pp. 609—638, May 1956.
- [15] E. M. Cherry and D. E. Hooper. *Amplifying Devices and Low-Pass Amplifier Design*. Wiley, New York, 1968, Chapter 8.
- [16] H. A. Haus et al. "Representation of Noise in Linear Twoports," *Proc. IRE*, Vol. 48, pp. 69—74, January 1960.

书中所用单位中外文对照表

Å	埃 = 10^{-10} 米	in	英寸
A	安培	K	开氏温度一度
°C	摄氏温度一度	m	米
C	库仑	mil	密耳 = 10^{-3} 英寸
dB	分贝	min	分
F	法拉	rad	弧度
H	亨利	s	秒
ho	姆欧	V	伏特
Hz	赫兹	W	瓦特
I	安培	Ω	欧姆

国际单位制词冠说明

国际符号	中文代号	代表因数
G	吉	10^9
M	兆	10^6
k	千	10^3
c	厘	10^{-2}
m	毫	10^{-3}
μ	微	10^{-6}
n	纳(旧称毫微)	10^{-9}
p	皮(旧称微微)	10^{-12}

索引

一 画

一阶相位锁定回路 385

二 画

二阶相位锁定回路 388

二阶效应(在运放分析中的) 231

二次谐波失真 189

二极管

结型 73

齐纳型, 见“齐纳二极管”

二氧化硅层 48

三 画

三次谐波失真 189

大信号模型

双极型晶体管 7

场效应晶体管(JFET) 38

上升时间 281

上升速率 359

对正弦信号的影响 364

改善方法 361

小信号模型

双极型晶体管 22

运算放大器 230

JFET 39

与电源无关的偏置 158

与温度无关的偏置 164

四 画

开环增益 211

无源元件(集成电路中的) 68

匹配

电阻的 236

晶体管电流源的 156

器件的 236

不稳定性(放大器的) 329 347

互补的输出级 191

少数载流子寿命 9

反相放大器 212

反常作用区 16

反馈 211 286

对失真的影响 288

对端子阻抗的影响 291

对增益敏感度的影响 287

负载效应 295 305

各种关系表 317

回路增益 287

并联-串联 294 314 356

并联-并联 292 296

串联-串联 302 304

串联-并联 289 309 321

单级 317

实际组态 295

组态 289

带宽 328

理想分析 286

反馈放大器带宽 328

反馈-零点补偿 356

介质隔离 74

双扩散 JFET 75

双扩散 pnp 管 78

双极型二极管

小信号模型 22

反常作用区 16

击穿电压 17 52

大信号模型 7

扩散浓度分布 53

饱和区 14

饱和电流 55 168

制造 51

参数小结 62 65 67

基区电阻 28 56

基区充电电容 24

基区渡越时间 24

寄生电容 27 59

集-基电阻 26

集电区串联电阻 28 57

输入电阻 24

输出电阻 25

输出特性 13

跨导 23

噪声 410 419

五 画

击穿 5

β 管的击穿 77

击穿电压

齐纳 6

结型二极管 6

基-射结 17

集-射结 14

集-基结 17 51

漏-栅极 39 76

功耗(封装所起的影响) 82

功率双曲线 182

功率转换效率 181

功率输出

共射组态 188

射极跟随器 188

A类 188

B类 194

正向作用区 7 23 65

正态分布 123 126 405

本征载流子浓度 2 45

可逆变换条件 16

可靠性(集成电路的) 84

平方律转移特性(FET的) 36

平均功率 180

平衡调制器 379

四端网络表示法 295 304

电平移动 219

电压放大器 292

电压增益 91

电网稳定能力 322

电导率 45

电阻

外延 70

发射区扩散 69

基区扩散 68

基区沟道 69

电阻失配 363

电阻率 45

电流反馈对 315 356 427

电流放大器 291

电流源

匹配 156

串级电流源 137

简单的 131

Widlar 134 221

Wilson 139 323

电流源的输出电阻 136

电流增益

小信号的 25

小信号高频 30

与工作状态的关系 20 67

反常的 16

正向的 10

温度系数 20

npn管 62

pnp管 62

电容

栅-衬底 40

栅-源 39

栅-漏 39

耗尽区(层) 3 27 39 59

基区充电电容 24 273

基-射结 27 60

基-集结 27 59 273

集-衬底 60

电容(器)

集成电路 71

MOS 72

电容率 2

失真

共射级 188

通过负反馈减轻 288

失配

在差分放大器中的影响 120

器件的 236

失调电压 217

有源负载射耦对的 154

射耦对 121

源耦 JFET 对 124

741型运放 231 233 243

失调电流 124

射耦对 124

741型运放 231 243

失调微调 235

白噪声 404

外延电阻 70

外延生长 50

主极点 253 263 269 275 336 344
 闪烁噪声 406
 闪烁噪声转折频率 411
 半电路概念 111
 发射区电阻 28
 发射区扩散电阻 69
 发射区注入效率 11
 对数放大器 214

六 画

场效应管

大信号模型 38
 小信号模型 39
 双扩散 75
 击穿电压 38 76
 平方律特性 36
 对上升速率的影响 363
 夹断电压 34
 运放中的输入器件 240
 转移特性 33
 差分对(源耦对) 117
 离子注入 76
 跨导 39
 输出电阻 39
 噪声 411 423
 共射-共基电流源 137
 共射-共基组态(接法) 103 270
 共射-共基频率响应 270
 共射串接的频率响应 268
 共射组态 90
 共射输出级 186
 共基级噪声性能 431
 共基组态 93 278
 共基输出级 190
 共基频率响应 261
 共集-共集组态 100
 共集组态 96
 共模半电路 114
 共模抑制比 115 217 231 272
 有源负载级的 155
 频率响应 255
 共模-差模增益 110
 共模输入电阻 116
 共模增益 110
 压控振荡器 382 393 397

成品率 79
 有源负载 139 219 324
 失调电压 423
 共射放大器 139
 共模抑制比 155
 差分放大器 144
 噪声 435
 死区 192
 夹断(FET中) 34
 扩散(杂质的) 46
 扩散电阻 68
 扩散电流 8
 扩散层薄层电阻 47
 扩散浓度分布(双极型管) 53
 扩散常数 8
 扩增因子 6
 过载保护 206
 光刻 48
 光致抗蚀剂 49
 同心式几何布局 238
 同相放大器 214
 回路增益 212 287 300
 迁移率 45
 自由工作频率 383 399
 自举偏置法 161
 自偏置法 161
 全功率带宽 365
 全 *nnp* 管的输出级 202
 负反馈, 见“反馈”
 负载线 179 195
 负载稳定能力 822
 杂质浓度 44
 多级放大器频率响应 263
 多集电极横向 *pnp* 管 220
 齐纳二极管 6 19 72 394 236 321 323
 400
 齐纳二极管温度系数 72
 齐纳二极管噪声 409
 齐纳偏置参考电路 165
 交叉互连 69
 交叉失真 192 198 205
 交界频率 29
 闭环回路增益 211 287
 并联反馈 319
 并联-串联反馈 294 314 356

并联-并联反馈 292 296

七 画

运放对理想特性的偏离 216

运算放大器

小信号模型 230

反相放大器 212

失调电压 217

失调电流 217

对理想特性的偏离 216

共模抑制比 217

同相放大器 214

低输入电流 238

低漂移 234

应用 211

补偿 335

设计注意 232

差分放大器 214

高精度运放 233

输入电阻 217

输入偏置电流 216

输出电阻 218

频率响应 275

等效电路 218

整流电路 368

噪声 435

725 型运放 235

741 型运放分析 218

FET 输入 240

运算放大器等效电路 218

均匀基区晶体管 7

芯片 53

极点分离 342

时间响应 279

时间常数 31

零值时间常数 264

串联反馈 317

串联-串联三级放大器 303 309 358

串联-串联反馈 295 302 306

串联-并联反馈 289 309 321

低水准注入 8 63

低漂移运放 234

沟道电阻 69 70

沟槽腐蚀 74

补偿

反馈零点补偿 356

补偿方法 340

补偿电容 276 323 340 361

补偿理论 335

放大器补偿 335

741 型运放 341

局部反馈 317

八 画

转移特性

共射级 186

射极跟随器 176

B 类输出级 192

非主极点 254

721 型运放的 278

非线性 185 198 204 376

非线性模拟运算 215

版图设计 236

饱和 91

饱和区(双极型管的) 14

饱和电流(双极型管的) 55 168

放大级

双管 100

单管 89

A 类 183

AB 类 192 220

B 类 191

放大器

电压放大器 293

电流放大器 295

运算放大器, 见“运算放大器”

两级放大器 285

热电偶放大器 233

宽带放大器 262 271 284 303 306 428

327 356

跨导放大器 295

跨阻放大器 294

单片集成运放的设计注意 232

单位增益反馈组态 336

单级反馈 317

单级频率响应 249

炒爆噪声 407

实际的 B 类输出级 196

空间电荷区, 见“耗尽区”

衬底 pnp 管 64

限幅 178 192

九 画

玻尔兹曼近似法 7

封装(集成电路的) 82

相加节点 286

相加点约束 214

相位检测器 375 380 391 397

相位锁定回路

一阶回路 385

二阶回路 387

回路带宽 385 388 400

根迹图 387

捕捉范围 383 390

基本概念 382

集成电路(结构) 382 391

锁定范围 383 390 400

560B 型回路分析 394

相位裕度 333 336 389

相关性 418

临界电场 5

复合 44

复合的 *pnp* 205

结的击穿 5

结二极管 73

脉冲响应 281

差分半电路 113 273

差分对

· 双极型管(射耦对) 105

噪声性能 433

JFET 117

差分放大器 214

差模共模增益 110

差模变换为单端 219

差模输入电阻 116

差模增益 110

突变结 1

十 画

耗尽区

电容 4 27 39 59 273

集-基结 12 52

JFET 中 34

pn 结的 1

起动电路 161

根迹法(图) 345 387

三极点传递函数 346

反馈零点补偿 356

主极点补偿 354

根迹法作图规则 348

振荡 331 347 358

捕捉范围 381 390

热电偶放大器 233

热阻 82

热噪声 406

乘法器电路 372

积分器 215

射区扩散电阻, 见“发射区扩散电阻”

射极负反馈 98 274 317 363

射极跟随器 96

对驱动级要求 184

转移特性 176

输出级 176 306

频率响应 256

端子阻抗 259

噪声性能 431

射耦对 105 373 401

小信号分析 108

转移特性 106

射极负反馈影响 107

射耦对多谐振荡器 393

准互补输出级 205

高水准注入 64

高斯分布(正态分布) 123 126 405

高精度运放 197

效率

共射级 188

射极跟随器 179

A 类 181

B 类 194

离子注入 51

离子注入 JFET 76 242

宽带放大器 262 271 284 303 306 327

443 356

调制器 375

能隙参考 168

预沉淀 47

十一 画

理想反馈分析 286

基区(极)电阻 28 56
 基区扩散 52
 基区扩散电阻 68
 基区传送系数 11
 基区充电电容 24
 基区宽度 7
 基-射电压温度系数 11 168
 雪崩击穿 6 18 39
 雪崩噪声 409
 推挽输出级 191
 掺杂浓度 44
 敏感度(对电源电压) 159
 偏置电流 216
 偏置电流的抵消 238
 偏置参考电路
 齐纳电压参考 165
 V_{BE} 参考 160
 猝发噪声 407
 谐波失真 188
 混合 π 模型 26
 寄生性元件
 双极型晶体管 27 72
 JFET 40
 隐埋层 51

十 二 画

超 β 管 76 240 438
 散粒噪声 403
 最小可分辨信号 417
 晶片 44
 短路电流增益 92
 短路保护 206 224
 集电极串联电阻 28 57
 集成电路
 无源元件 68
 电阻 68
 电流源 131
 电容 71
 成本考虑 81
 运放 211
 制造 44
 制造成品率 79
 经济性 79
 封装 82
 相位锁定电路 382

输出级 176
 频率响应 249
 器件模型 1
 噪声 403
 集成电路制造 44
 集成电路偏置 131
 集-基电阻 26
 等效输入散粒噪声电流 421
 等效输入噪声电阻 420
 等效输入噪声发生器 418
 锁定范围 383 390 400
 温度系数
 双极型管电流增益的 20
 齐纳二极管的 73
 基-射电压的 11 168
 偏置参考电路的 162
 集成电路电阻的 70
 渡越时间 24
 隔离扩散 52
 缓变结 4

十 三 画

概率分布 126
 零值时间常数分析 264
 输出级
 共基组态 190
 共射组态 186
 全 $n-p-n$ 管的 202
 保护 206
 准互补输出级 205
 射极跟随器 176 306
 709 型运放 197
 741 型运放 198 229
 A 类 183 306
 AB 类 192 220
 B 类 191
 频率响应
 双极型管的频响指标 29
 共射-共基组态 270
 共射串接组态 268
 共基组态 261
 共模抑制比的 255
 共模增益 254
 多级放大器 263
 单级放大器 249

射极跟随器 256
 741 型运放 276
 频谱密度(噪声的) 404 416 421 430
 跨导放大器 295
 跨阻放大器 294
 微分器 215
 微调 235
 源耦 JFET 对
 大信号分析 117
 小信号分析 119

十 四 画

拥挤作用 28
 模拟乘法器 372
 模型选择(IC 分析时) 89
 稳压器 321
 稳压器分析(723 型集成稳压器的) 323
 漂移
 运算放大器 234
 射耦对 123
 源耦 JFET 对 124
 漏电流 5 15
 栅-源漏电流 37
 集-基漏电流 17
 精密整流器 368
 隧道效应 6 72

十 五 画

增益带宽乘积 329
 增益裕度 333
 横向 pnp 管 62 221

十 六 画

薄层电阻 47
 薄膜电阻 78
 整流器 368
 噪声
 二极管中 409
 反馈效应 425
 双极型管中 410 419
 电阻中 412
 电容及电感中 412
 电路计算 412
 白噪声 404
 共基级 431

有源负载中 435
 场效应管中 411 423
 齐纳二极管中 409
 闪烁噪声 406
 运算放大器 435
 直耦放大器中 441
 带宽 438
 射极跟随器 433
 差分对 433
 雪崩噪声 409
 偏流抵消方案 438
 猝发噪声 407
 超 β 电路中 438
 散粒噪声 403
 热噪声 406
 幅度分布 405
 等效输入噪声 417
 频谱密度 404 416 421 430
 模型 409
 噪声发生器 418
 噪声指数 441
 噪声温度 445
 1/f 噪声 406
 741 型运放中 435

十 七 画

瞬时功率(功耗) 180 195

数 字

741 型运放的小信号分析 224
 741 型运放的极点和零点 342
 741 型运放的直流分析 224
 741 型运放的高频等效电路 276

外 文 字 母

A 类输出级 183 306
 AB 类输出级 192 220
 B 类输出级 192
 Darlington 组态 100 323 342 361
 Early 电压 13 25 132
 Early 效应 18
 Ebers-Moll 方程 16
 FET 的截止 34
 Gilbert 乘法器 374
 g 参数 314