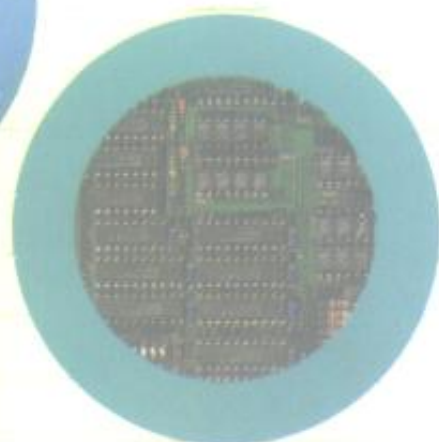
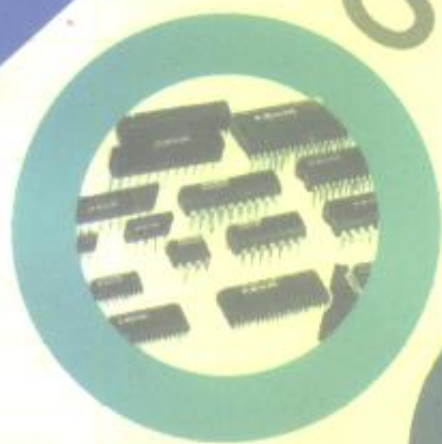


CMOS 4000系列

60 种常用

集成电路的应用

魏立君 韩华琦 编



人 民 邮 电 出 版 社

CMOS 4000 系列 60 种 常用集成电路的应用

魏立君 韩华琦 编



人民邮电出版社

登记证号(京)143号

内 容 提 要

本书以近200个应用实例,从不同的角度,展示了CMOS 4000系列60种常用集成电路的应用,同时,对CMOS集成电路进行了比较详细的分类,并给出了管脚图、真值表及国内外产品的代换资料。

本书通俗易懂,实用性强,且便于查阅,是广大电子技术人员及无线电爱好者了解和掌握CMOS 4000系列集成电路应用的帮手。

CMOS 4000系列60种常用集成电路的应用 CMOS 4000 Xilie 60 Zhong Changyong Jicheng Dianlu de Yingyong

魏华君 韩华琦 编

责任编辑 唐繁荣

人民邮电出版社出版发行

北京东长安街27号

人民邮电出版社河北印刷厂印刷

新华书店总店科技发行所经销

开本: 787×1092 1/32 1993年2月 第 一 版

印张: 14 页数: 224 1993年2月 河北第1次印刷

字数: 315 千字 插页: 1 印数: 1~8 000册

ISBN7-115-04776-6/TN·554

定 价: 7.50 元

前 言

随着半导体技术的发展，各种系列的集成电路新产品不断出现，集成电路的应用也日益广泛，其中CMOS集成电路也以其良好的性能特点显示出强大的生命力。当前，除了ECL电路因具有超高速性能外，其他各种类型的数字集成电路无不受到CMOS电路的挑战和冲击，一些早期应用广泛的集成电路，如标准TTL、HTL及PMOS等，正在逐步被CMOS取代。因此了解和掌握CMOS电路的原理和应用就显得越来越重要了。

本书以国产CMOS CC4000系列数字集成电路为基础，按数字集成电路的逻辑功能进行了比较细致的分类。选择了60种比较典型的CMOS集成电路，并以近200个应用实例从不同角度对每种电路的使用做了详细说明。为了方便读者阅读和选用，书中还对CMOS集成电路的逻辑功能、管脚排列、真值表及国外产品代换做了简明介绍。

本书在编写过程中，侧重于讲叙CMOS集成电路的应用，使读者能够很容易地掌握CMOS电路的使用。本书可供广大电子工程技术人员或电子爱好者借鉴和参考。

限于我们的水平，书中难免有错误和缺点，敬望读者批评指正。

魏立君
韩华琦

目 录

第一部分 CMOS集成电路基础知识

一、CMOS集成电路发展概述.....	(1)
二、CMOS集成电路的主要性能及特点.....	(2)
三、CMOS集成电路工作原理简述.....	(4)
四、CMOS集成电路应用常识.....	(5)
五、CMOS集成电路的接口电路.....	(13)
六、CMOS集成电路使用注意事项.....	(24)

第二部分 门电路

一、四2输入端或非门集成电路CC4001.....	(27)
1. R-S触发器.....	(28)
2. 脉冲键控多谐振荡器.....	(30)
3. 触摸控制器.....	(31)
4. 故障报警器.....	(32)
5. 四变量偶数译码器.....	(33)
二、四2输入端与非门集成电路CC4011	(34)
1. 三稳态触发电路.....	(36)
2. 触摸式延时开关.....	(37)
3. 倍频电路.....	(38)
4. 电子报警器.....	(40)
5. 光电转换控制电路.....	(41)
三、8输入端可扩展多功能门集成电路CC4048.....	(43)

1. 12输入端 或/与 门.....	(44)
2. 16输入端或非门.....	(46)
3. 无溢出可逆计数器.....	(47)
四、六反相缓冲/变换器集成电路CC4049.....	(48)
1. 机械开关用整形电路.....	(49)
2. 直流倍压器.....	(50)
3. 直流三倍压电路.....	(51)
4. 金属探测器.....	(52)
5. CMOS驱动TTL接口 电路.....	(54)
五、六反相器集成电路 CC4069.....	(55)
1. 简易多谐振荡器.....	(56)
2. 水位告警器.....	(57)
3. 石英晶体振荡器.....	(58)
4. 电平指示器.....	(59)
5. 集成电路收音机.....	(60)
六、四2输入端或门集成电 路 CC4071.....	(62)
1. 脉冲跳变检测器.....	(63)
2. 双时钟—单时钟转换电路.....	(64)
3. 多输入端或门.....	(66)
4. 数字加法器.....	(66)
七、四2输入端与门集成电 路 CC4081.....	(67)
1. 电路状态显示器.....	(69)
2. 金属探测器.....	(70)
3. JK触发器.....	(72)
4. 脉冲分配器.....	(73)
八、可选通三态输出六反相/缓冲器集成电路 CC4502	(75)

1. 多路数据传输开关..... (76)
2. 数据转换开关..... (77)
3. 双向总线数据传递电路..... (78)

第三部分 触发器

- 一、双D触发器集成电路 CC4013..... (80)
 1. 单脉冲发生器..... (81)
 2. 移相电路..... (83)
 3. 触模式转换开关..... (84)
 4. 定时开关..... (85)
- 二、双JK触发器集成电路CC4027..... (87)
 1. T触发器..... (88)
 2. 时钟变换电路..... (90)
 3. 轻触开关..... (91)
- 三、四锁存D型触发器集成电路 CC4042..... (93)
 1. 智力竞赛抢答器..... (94)
 2. 4路电子开关..... (95)
 3. 中继寄存器..... (97)
- 四、四三态R—S锁存触发器集成电路CC4043..... (98)
 1. 消除波形抖动电路..... (99)
 2. 单稳态电路..... (101)
 3. 总线数据锁存器..... (102)
- 五、四2输入端施密特触发器集成电 路 CC4093..... (103)
 1. 自激多谐振荡器..... (104)
 2. 脉冲—脉冲串发生器..... (106)
 3. 脉冲展宽电路..... (107)
- 六、双单稳态触发器集成电 路 CC4098..... (109)

1. 肖入信号隔离器.....	(110)
2. 尖脉冲检测器.....	(112)
3. 键控振荡器.....	(114)
4. 噪声消除电路.....	(115)
七、8位可寻址锁存器集成电路 CC4093.....	(117)
1. 多通道信号分离译码器.....	(118)
2. 间隔多相时钟产生电路.....	(119)
3. 交叉点开关通道.....	(121)

第四部分 计数器

一、14位二进制串行计数器/分频器集成电路

CC4020 (异步).....	(125)
1. 数控单稳多谐振荡器.....	(126)
2. 节电自动开关.....	(127)
3. 电子定时器.....	(129)
4. 微机故障检测器.....	(130)

二、7位二进制串行计数器/分频器集成电路

CC4024 (异步).....	(132)
1. 电冰箱保护器.....	(133)
2. D/A转换器.....	(134)
3. 脉冲延迟控制器.....	(135)
4. 直流电机旋转量控制器.....	(137)

三、12位二进制串行计数器/分频器集成电路

CC4040 (异步).....	(139)
1. 序列脉冲漏失检测电路.....	(140)
2. 电子音叉.....	(142)
3. 数字钟晶振时基电路.....	(143)

4. 1/N 计数器分频器·····	(144)
四、14位二进制串行计数器/分频器和振荡器集成	
电路 CC4060 (异步)·····	(146)
1. 秒信号发生器·····	(148)
2. 延时报警器·····	(149)
3. EPROM擦除器·····	(150)
五、十进制(八进制)计数/分配器集成电路	
CC4017 (CC4022)·····	(152)
1. 三相方波发生器·····	(154)
2. 单稳脉宽扩展电路·····	(156)
3. 循环彩灯·····	(157)
4. 电子互锁开关·····	(158)
5. 八通道模拟数据选择器·····	(160)
六、可预置数可逆计数器(二进制或BCD)	
集成电路 CC4029·····	(161)
1. 触控式电压调节器·····	(165)
2. 电子音量调节器·····	(166)
3. 双时钟并行计数器·····	(168)
4. 快速同步压控振荡器·····	(170)
七、可预置数BCD(4 位二进制)加/减计	
数器集成电路CC4510 (CC4516)·····	(171)
1. 峰值采样保持电路·····	(172)
2. 随机掷数电路·····	(175)
3. 倒计数器·····	(178)
4. 可控硅导通角控制电路·····	(180)
5. 脉宽可控的脉冲发生器·····	(182)
八、双BCD(4 位二进制)同步加计数器集成电路	

CC4518 (CC4520)	(184)
1. 秒信号发生电路	(186)
2. 二进制至BCD码 变 换 器	(188)
3. 四级并行计数器	(190)
4. 电子电位器	(190)
5. 由电位器调节的分频器	(193)
九、可预置数BCD (4 位二进制) 同步1/N计数器集成	
电路CC14522 (CC14526)	(194)
1. 可编程序分频器	(195)
2. 定量脉冲发生器	(197)
3. 减脉冲输出电路	(199)
4. 程控减计数器	(201)
5. 变并行码为等值脉冲电路	(203)
十、可预置数BCD (4 位二进制) 加计数器集成电路	
CC40160 (CC40162) 、 CC40161 (CC40163) ...	(205)
1. 可编程并行加计数器	(205)
2. 可编程串行加计数器	(209)
3. 可预置 5 位计数器	(210)
4. 移位寄存器	(212)
十一、可预置数BCD (4 位二进制) 加/减计数器集	
成电路CC40192 (CC40193)	(213)
1. 可编程1/N计数分频 器	(214)
2. 压力测试器	(216)
3. 数控单稳多谐振荡器	(219)
4. 减法电路	(221)
5. 频率检测电路	(222)

第五部分 译码器

一、BCD—锁存/7段译码/驱动器集成电路

- CC4511 (225)
- 1. 数字显示器 (226)
- 2. 4状态逻辑测试笔 (228)
- 3. 脉冲宽度测量电路 (230)
- 4. 特殊显示电路 (231)

二、十进制计数/7段译码器集成电路CC4026和

- CC4033 (233)
- 1. 2~9分频计数器 (233)
- 2. 数字钟显示转换电路 (236)
- 3. 60分频电路 (238)

三、BCD—十进制译码器集成电路 CC4028 (240)

- 1. 4—16地址译码器 (240)
- 2. 4状态锁定触发器 (242)
- 3. 5状态键盘控制器 (244)
- 4. 楼梯照明灯控制器 (245)

四、4位锁存/4-16线译码器集成电路CC4514

- (CC4515) (247)
- 1. 可编程多路控制器 (250)
- 2. 电子步进开关 (251)
- 3. 公共汽车到站指示器 (252)
- 4. 256线地址选1译码器 (254)

五、双二进制4选1译码器/分离器集成电路 CC4555

- (CC4556) (256)
- 1. 4通道模拟数据选择器 (257)

2. 数据解调器..... (258)
3. 8 地址选 1 译码电路..... (259)
4. 16地址选 1 译码电路..... (261)

第六部分 移位寄存器

一、双 4 位串入一并出移位寄存器集成电路

- CC4015 (264)
1. 时序脉冲分配器..... (265)
 2. 数据排队电路..... (266)
 3. 可识别输入信号的数字积分器..... (268)
 4. 频移键控信号 (FSK) 产生电路..... (269)

二、8 位串入/并入一串出移位寄存器集成电路

- CC4014(CC4021)..... (271)
1. 并行一串行数据转换器 (之一) (272)
 2. 并行一串行数据转换器 (之二) (274)
 3. 并行数据复用显示电路..... (275)

三、4 位并入/串入一并出/串出移位寄存器集成电路

- CC4035 (CC40195) (278)
1. 7 位串行—并行转换电路..... (280)
 2. 7 位并行—串行转换电路..... (282)
 3. 循环码计数器..... (283)

四、4 位并入/串入一并出/串出移位寄存器(左移/右

- 移) 集成电路CC40194..... (284)
1. 双向通用移位寄存器..... (286)
 2. 数/模转换器..... (287)
 3. 8 位串行—并行转换器..... (288)

第七部分 模拟开关和数据选择器

- 一、四双向模拟开关集成电路 CC4066..... (291)
 - 1. 数控电阻网络..... (292)
 - 2. 程控电压发生器..... (294)
 - 3. 可变极性放大器..... (296)
 - 4. 程控电压衰减器..... (297)
 - 5. 4路信号转换控制器..... (299)
- 二、单八路模拟开关集成电路 CC4051..... (300)
 - 1. 多功能音响发生器..... (302)
 - 2. 多路模拟调制信号解调器..... (303)
 - 3. 电子电位器..... (305)
 - 4. 键控式多音调信号发生器..... (307)
- 三、单十六路模拟开关集成电路 CC4067 (309)
 - 1. 16通道数据选择器..... (309)
 - 2. 数字图形发生器..... (311)
 - 3. 扫描式十六进制字符键盘..... (313)
- 四、四与或选择器集成电路 CC4019..... (314)
 - 1. 原码/反码选择器..... (315)
 - 2. 与/异或选择器..... (316)
 - 3. 左/右移位寄存器..... (318)
- 五、八路数据选择器集成电路 CC4512..... (319)
 - 1. 8通道数据选择器..... (319)
 - 2. 8路信号发生器..... (321)
 - 3. 微机数据采集器..... (324)

第八部分 运算电路

- 一、四 2 输入端异或门集成电路 CC4070..... (325)
 - 1. 原码/反码选择器..... (326)
 - 2. 互补尖脉冲输出电路..... (327)
 - 3. 奇偶校验电路..... (328)
 - 4. 区间电压指示器..... (329)
- 二、4 位数值比较器集成电路 CC4585..... (332)
 - 1. 最大数据和最小数据检出电路..... (334)
 - 2. 脉宽可控的脉冲发生器..... (336)
 - 3. 定时控制器..... (337)
 - 4. 状态改变检测器..... (339)
- 三、4 位超前进位全加器集成电路 CC4008..... (340)
 - 1. $4 \times N$ 二进制并行加法器..... (341)
 - 2. BCD 码—4 位二进制数译码器..... (343)
 - 3. 并行二进制加/减法器..... (344)
 - 4. 二—十进制数的平均值运算电路..... (347)
- 四、BCD (4 位二进制) 比例乘法器集成电路
CC4527 (CC4089) (348)
 - 1. 比例乘法运算电路..... (349)
 - 2. 比例加法运算电路..... (355)
 - 3. 除法运算电路..... (358)
 - 4. 电子节拍器..... (360)

第九部分 特殊电路

- 一、锁相环集成电路 CC4046..... (363)
 - 1. 频率峰值保持电路..... (366)

2. 倍频电路.....	(368)
3. 报警器电路.....	(369)
二、8位优先编码器集成电路 CC4532.....	(370)
1. 0~9 数字键盘编码器.....	(371)
2. 16级优先编码器.....	(373)
3. 8路数显报警器.....	(374)
4. 由键盘控制的定时器.....	(376)

第十部分 综合应用举例

1. 视频信号切换器.....	(379)
2. 多功能定时器.....	(381)
3. 音响数字控制器.....	(384)
4. 红外遥控电路.....	(387)
5. 电子射猎游戏机.....	(390)
6. 声光报时钟.....	(393)
7. 数控驱蚊器.....	(395)
8. 可编程定时器.....	(398)
9. 快门速度检测器.....	(400)
10. 收音机自动选台器	(401)
11. 电风扇自然风产生器	(402)
12. 电子调光控制器	(405)
附录1 CMOS集成电路直流电阻	(408)
附录2 C系列管脚排列表.....	(414)
附录3 同类产品对照表.....	(417)
附录4 TTL与CMOS功能相近型号.....	(419)
附录5 CMOS与其它数字集成电路性能对照表.....	(421)
附录6 CMOS 4000系列集成电路检索表.....	(423)

附录 7 CMOS集成电路外引线功能端文字符号…… (429)

第一部分

CMOS集成电路基础知识

一、CMOS集成电路发展概述

CMOS术语是Complementary Metal-Oxide Semiconductor一词的缩写。它的中文意思是“互补型金属氧化物半导体(器件)”。

CMOS集成电路是60年代初发展起来的，主要应用在空间电子设备以及军事科学领域。由于最初的CMOS集成电路工作速度较低，因此应用范围受到很大的限制。随着制作工艺的逐步完善和设计的不断发展，到了70年代CMOS的应用远远超过了60年代，并迅速扩展到各种电子工业产品领域。进入80年代后，相继开发成功的HCMOS(高速CMOS)电路，其速度与TTL并驾齐驱。CMOS集成电路的产值、产量和种类在数字集成电路产品中所占的比例仅次于TTL电路，并有超越TTL电路的趋势。据某些专家推测：90年代将是CMOS集成电路的时代。除了ECL集成电路因具有超高速性能而受影响较小外，其它各种类型的数字集成电路都将受到CMOS集成电路的冲击。某些早期应用广泛的集成电路，如标准TTL、HTL及PMOS等，将被CMOS集成电路所取代。

综上所述，在现代电子技术飞速发展的条件下，广大的电

子技术人员，了解和掌握CMOS集成电路的原理及其应用就显得特别迫切和重要。

二、CMOS集成电路的主要性能及特点

1. 功耗低

CMOS集成电路采用场效应管，且都采用互补结构，工作时两个串联的场效应管总是处于一个管导通，另一个管截止的状态，电路静态功耗理论上为零。实际上，由于存在泄漏电流，CMOS电路尚有微量静态功耗。单个门电路的功耗典型值仅为 20 nW ，动态功耗（在 1 MHz 工作频率时）也仅为几 mW 。

2. 工作电压范围宽

CMOS集成电路供电系统简单，供电电源体积小，基本上不需稳压。国产CC4000系列的集成电路，可在 $3\sim 18\text{ V}$ 电压下正常工作。

3. 逻辑摆幅大

CMOS集成电路的逻辑高电平“1”、逻辑低电平“0”分别接近于电源高电位 V_{DD} 及电源低电位 V_{SS} 。当 $V_{DD}=15\text{ V}$ ， $V_{SS}=0\text{ V}$ 时，输出逻辑摆幅近似 15 V 。因此，CMOS集成电路的电源电压利用系数是各类集成电路中指标最高的。

4. 抗干扰能力强

CMOS集成电路的电压噪声容限的典型值为电源电压的45%，保证值为电源电压的30%。随着电源电压的增加，噪声

容限电压的绝对值必然成比例地增长。对于 $V_{DD}=15V$ 的供电电压（当 $V_{SS}=0V$ 时），电路将有7V左右的噪声容限。

5. 输入阻抗高

CMOS集成电路的输入端一般都是由保护二极管和串联电阻构成的保护网络，故比一般场效应管的输入电阻稍小，但在正常工作电压范围内，这些保护二极管均处于反向偏置状态，直流输入阻抗取决于这些二极管的泄漏电流，通常情况下，等效输入电阻高达 $10^8 \sim 10^{11} \Omega$ ，因此CMOS集成电路几乎不消耗驱动电路的功率。

6. 温度稳定性好

由于CMOS集成电路的功耗很低，内部发热量少，而且，CMOS电路线路结构和电气参数都具有对称特性，在环境温度发生变化时，某些参数能起到自动补偿作用，因而CMOS集成电路的温度特性非常好。一般陶瓷金属封装的电路，工作温度范围为 $-55 \sim +125^\circ C$ ；塑料封装的电路工作温度范围为 $-45 \sim +85^\circ C$ 。

7. 扇出能力强

扇出能力是用电路输出端所能带动的输入端数来表示的。由于CMOS集成电路的输入阻抗极高，因此电路的输出能力受输入电容的限制，但是，当CMOS集成电路用来驱动同类型电路时，如不考虑速度，一般可以驱动50个以上的输入端。

8. 抗辐射能力强

CMOS集成电路中的基本器件是MOS晶体管，属于多数

载流子导电器件。各种射线辐射对其导电性能的影响都十分有限，因而特别适用于制作航天及核试验设备。

9. 可控性好

CMOS集成电路输出波形的上升和下降时间可以控制，其输出信号的上升和下降时间的典型值为电路传输延迟时间的125~140%。

10. 接口方便

因为CMOS集成电路的输入阻抗高和输出摆幅大，所以易于被其他电路所驱动，也容易驱动其他类型的电路或器件。

三、CMOS集成电路工作原理简述

下面我们通过CMOS集成电路中的一个最基本单元电路一反相器（其他复杂的CMOS集成电路大多是由反相器单元组合而成）入手，分析一下它的工作过程。

利用一个P沟道MOS管和一个N沟道MOS管互补连接就构成了一个最基本的反相器单元如图1-1。图中 V_{DD} 为正电源端， V_{SS} 为负电源端。电路设计采用正逻辑方法，即逻辑“1”为高电平，逻辑“0”为低电平。

图1-1中，当输入电压 V_I 为低电平“0”（ V_{SS} ）时，N沟道MOS管的栅—源电压 $V_{GSN}=0V$ （源极和衬底一起接 V_{SS} ），由于是增强型管，所以管子截止，而P沟道MOS管的栅—源电压 $V_{GSP}=V_{SS}-V_{DD}$ 。若 $|V_{SS}-V_{DD}|>|V_{TP}|$ （MOS管开启电压），则P沟道MOS管导通，所以输出电压 V_O 为高电

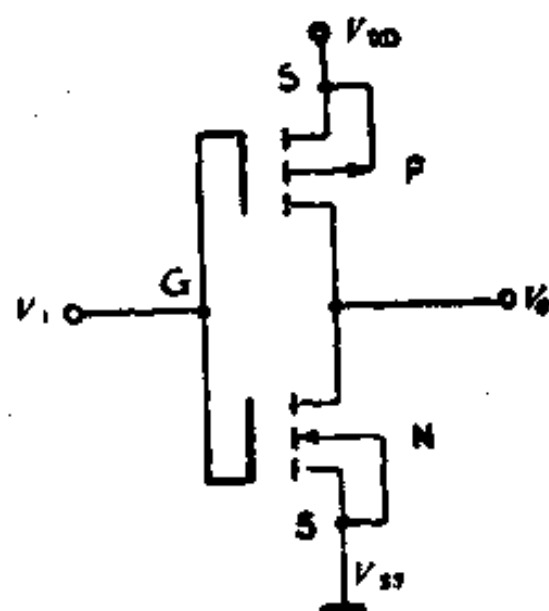


图 1-1 反相器单元

平“1” (V_{DD})，实现了输入和输出的反相功能。

当输入电压 V_i 为高电平“1” (V_{DD}) 时， $V_{GSN} = (V_{DD} - V_{SS})$ 。若 $(V_{DD} - V_{SS}) > V_{GSN}$ ，则N沟道MOS管导通；此时 $V_{GSP} = 0V$ ，P沟道MOS管截止，所以此时 V_o 为低电平“0” (V_{SS})，与 V_i 互为反相关系。

由上述分析可知，当输入信号为“0”或“1”的稳定状态时，电路中的两个MOS管总有一个处于截止状态，使得 V_{DD} 和 V_{SS} 之间无低阻抗直流通路，因此静态功耗极小。这便是CMOS集成电路最主要的特点。

四、CMOS集成电路应用常识

1. 电路的极限范围

表1-1列出了CMOS集成电路的一般参数，表1-2列出了CMOS集成电路的极限参数。CMOS集成电路在使用过程中

表 1-1 CMOS集成电路(CC4000系列)的一般参数表

参 数 名 称	符号	单位	电源电压 $V_{DD}(V)$	数 值	
				最大值	最小值
静态功耗电流	I_{DD}	μA	5		0.25
			10		0.50
			15		1.00
输入电流	I_i	μA	18		± 0.1
输出低电平电流	I_{OL}	mA	5	0.51	
			10	1.3	
			15	3.4	
输出高电平电流	I_{OH}	mA	5	-0.51	
			10	-1.3	
			15	-3.4	
输入逻辑低电平电压	V_{IL}	V	5		1.5
			10		3
			15		4
输入逻辑高电平电压	V_{IH}	V	5	3.5	
			10	7	
			15	11	
输出逻辑低电平电压	V_{OL}	V	5		0.05
			10		0.05
			15		0.05

表 1-2 CMOS集成电路(CC1000系列)的极限参数表

参 数 名 称	符 号	极 限 值
最高直流电源电压	$V_{DD(max)}$	+18V
最低直流电源电压	$V_{SS(min)}$	-0.5V
最高输入电压	$V_{I(max)}$	$V_{DD} + 0.5V$
最低输入电压	$V_{I(min)}$	-0.5V
最大直流输入电流	$I_{I(max)}$	$\pm 10mA$
储存温度范围	T_S	$-65 \sim +150^{\circ}C$
工作温度范围	T_A	$-55 \sim +100^{\circ}C$
(1) 陶瓷扁平封装		$-55 \sim +100^{\circ}C$
(2) 陶瓷双列直插封装		$-55 \sim +125^{\circ}C$
(3) 塑料双列直插封装		$-40 \sim +85^{\circ}C$
最大允许功耗	P_M	200mW
(1) 陶瓷扁平封装 $T_A = -55 \sim +100^{\circ}C$		
(2) 陶瓷双列直插封装 $T_A = -55 \sim +100^{\circ}C$ $T_A = +100 \sim +125^{\circ}C$		500mW 200mW
(3) 塑料双列直插封装 $T_A = -55 \sim +60^{\circ}C$ $T_A = +60 \sim +85^{\circ}C$		500mW 100mW
外引线焊接温度(离封装根部 $1.59 \pm 0.97mm$ 处焊接, 设定焊接时间为10s)	T_L	$+265^{\circ}C$

是不允许在超过极限的条件下工作的。当电路在超过最大额定值条件下工作时，很容易造成电路损坏，或者使电路不能正常工作。

应当指出的是：CMOS集成电路虽然允许处于极限条件下工作，但此时对电源设备应采取稳压措施。这是因为当供电电源开启或关闭时，电源上脉冲波的幅度很可能超过极限值，会将电路中各MOS晶体管电极之间击穿。上述现象有时并不呈现电路失效或损坏现象，但有可能缩短电路使用寿命，或者在芯片内部留下隐患，使电路的性能指标逐步变劣。

2. 工作电压、极性及其正确选择

在使用CMOS集成电路时，工作电压的极性必须正确无误，如果颠倒错位，在电路的正负电源引出端或其他有关功能端上，只要出现大于0.5V的反极性电压，就会造成电路的永久失效。

虽然CMOS集成电路的工作电压范围很宽，如CC4000系列电路在3~18V的电源电压范围内都能正常工作，但使用时应充分考虑以下几点：

(1) 输出电压幅度的考虑

电路工作时，所选取的电源工作电压高低与电路输出电压幅度大小密切相关。由于CMOS集成电路输出电压幅度接近于电路的工作电压值，因此供给电路的正负工作电压范围可略大于电路要求输出的电压幅度。

(2) 电路工作速度的考虑

CMOS集成电路的工作电压选择，直接影响电路的工作速度。对CMOS集成电路提出的工作速度或工作频率指标要求往往是选择电路工作电压的主要因素。如果降低CMOS集成电路的工作电压，必将降低电路的速度或频率指标。

(3) 输入信号大小的考虑

工作电压将限制CMOS集成电路的输入信号摆幅，对于CMOS集成电路来说，除非对流经电路输入端保护二极管的电流施加限流控制，输入电路的信号摆幅一般不能超过供给电压范围，否则将会导致电路的损坏。

(4) 电路功耗的限制

CMOS集成电路所选取的工作电压愈高，则功耗就愈大。但由于CMOS集成电路功耗极小，所以在系统设计中，功耗并不是主要考虑的设计指标。

3. 输入端和输出端使用规则

(1) 输入端的保护方法

在CMOS集成电路的使用中，要求输入信号幅度不能超过 $V_{DD}-V_{SS}$ 。输入信号电流绝对值应小于10mA。如果输入端接有较大的电容C时，应加保护电阻R，如图1-2所示。R的阻值约为几十 Ω 至几k Ω 。

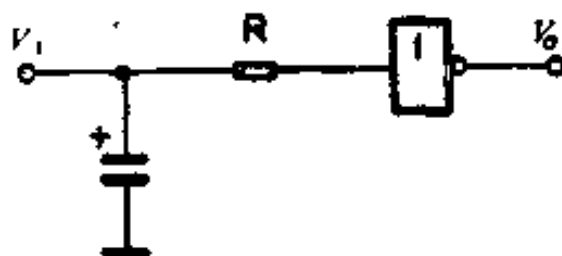


图 1-2 保护方法连接图

(2) 多余输入端的处置

CMOS集成电路多余输入端的处置比较简单，下面以或门及与门为例进行说明。如图1-3所示，或门（或非门）的多余输入端应接至 V_{SS} 端；与门（与非门）的多余输入端应接至 V_{DD} 端。当电源稳定性差或外界干扰较大时，多余输入端一般

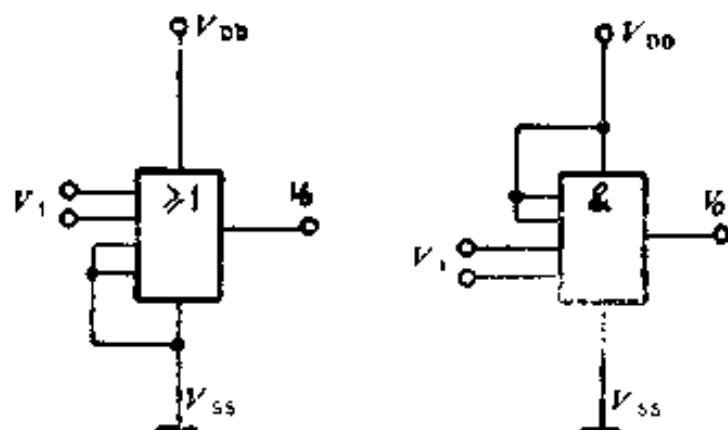


图 1-3

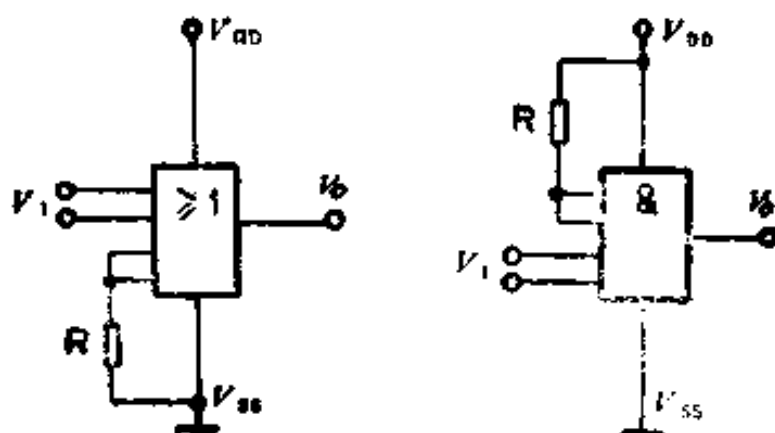


图 1-4

不直接与电源（地）相连，而是通过一个电阻 R 再与电源（地）相连，如图1-4所示， R 的阻值约为几百 $k\Omega$ 。

另外，采用输入端并联的方法来处理多余的输入端也是可行的。但这种方法只能在电路工作速度不高，功耗不大的情况下使用。

（3）多余门的处置

CMOS集成电路在一般使用中，可将多余门的输入端接 V_{DD} 或 V_{SS} ，而输出端可悬空不管。

当用CMOS集成电路来驱动较大输入电流的元器件时，可将多余门按逻辑功能并联使用。

(4) 输出端使用方法

在高速数字系统中，负载的输入电容将直接影响信号的传输速度，在这种情况下，CMOS集成电路的扇出系数一般取为10~20。此时，如果输出能力不足，通常的解决办法是选用驱动能力较强的缓冲器（如四同相/反相缓冲器CC4041），以增强输出端吸收电流的能力。

4. 寄生可控硅效应的防护措施

由于CMOS集成电路的互补特点，造成了在电路内部有一个寄生的可控硅（VS）效应。

当CMOS集成电路受到某种意外因素激发，如电感，电火花，在电源上引起的噪声往往要超过CMOS集成电路的击穿电压（约25V）。这时，集成电路的 V_{DD} 端和 V_{SS} 端之间会出现一种低阻状态，电源电压突然降低，电流突然增加，如果电源没有限流措施，就会把电路内部连接 V_{DD} 或 V_{SS} 的铝条烧断，造成电路永久性损坏。

如果电源有一定的限流措施（例如电源电流限在250mA以内），在出现大电流、低电压状态时，及时关断电源，就能保证电路安全无损。重新打开电源，电路仍能正常工作。

简单的限流方法是用电阻和稳压管进行限流，如图1-5所示。图中稳压管的击穿电压就是CMOS集成电路的工作电压，电阻用来限流，电容用来提供电路翻转时所需要的瞬态电流。

寄生VS造成损坏的电路用万用表电阻档就可判断。正常电路， V_{DD} — V_{SS} 之间有二极管特性；VS烧毁的电路， V_{DD} ~

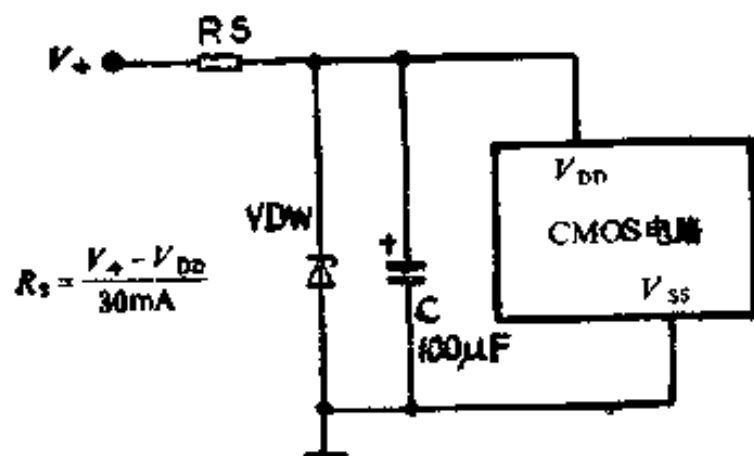


图 1-5

V_{SS} 之间呈开路状态。

在系统中，被损坏的电路如果加交流信号，其输出电平范围很窄，即高电平不到 V_{DD} ，低电压不到 V_{SS} ，而且不能驱动负载。

正常的CMOS集成电路用JT-1 晶体管特性测试仪测量，能得到如图 1-6 所示的击穿特性曲线。测试方法： V_{DD} 接正电源， V_{SS} 接地，所有的输入端接 V_{SS} 或 V_{DD} ，测量集成电路的击穿特性。

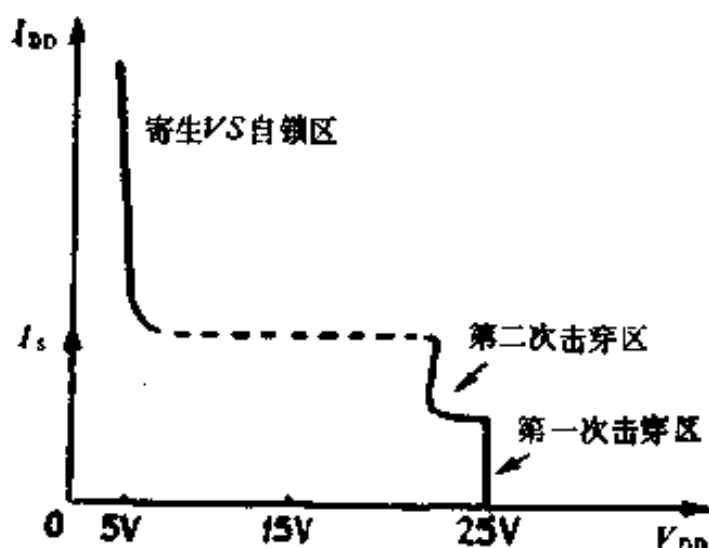


图 1-6 击穿特性曲线

五、CMOS集成电路的接口电路

在CMOS集成电路的应用过程中，不可避免地要遇到不同类别的器件间相互连接的问题。当各器件的逻辑电平互不一致，不能正确接受和传递信息时，要使用接口电路。这里主要介绍两类接口。

1. CMOS集成电路驱动其它器件

(1) CMOS—TTL集成电路的接口

由于TTL的低电平输入电流为 1.6mA ，而CMOS的低电平输出电流只有 1.5mA ，因而一般都得加一个接口电路。这里介绍一种采用单电源的接口电路。在图1-7中，门Ⅱ起接口电路的作用，是CMOS集成电路缓冲/电平变换器，起缓冲驱动或逻辑电平变换的作用，具有较强的吸收电流的能力，可直接驱动TTL集成电路，因而连接简便。但是，使用时需要注意相位问题。电路中CC4049是六反相缓冲/变换器，而CC4050是六同相缓冲/变换器。

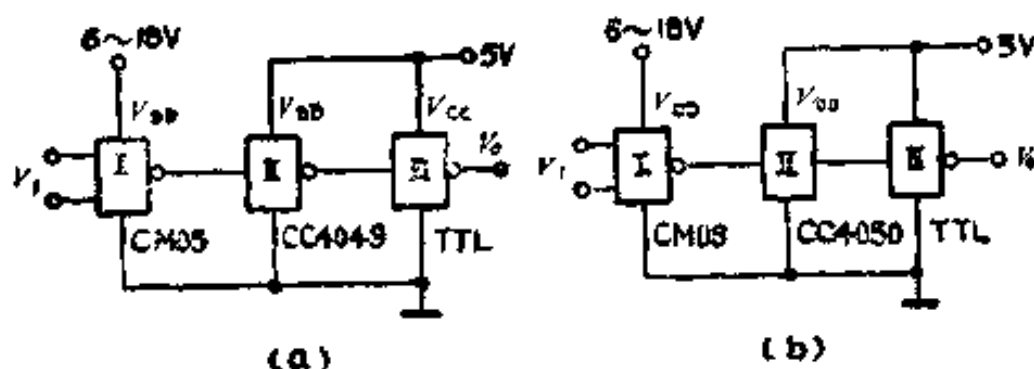


图 1-7 CMOS-TTL集成电路接口

(2) CMOS—HTL集成电路的接口

HTL集成电路是标准的工业用集成电路，具有较高的抗干扰性能。由于CMOS电路的工作电压范围很宽，因而可与HTL集成电路共用+15V电源。此时，两者之间的 V_{OH} 、 V_{OL} 及 I_{IH} 、 I_{IL} 均互相满足，不必另设接口电路，直接相连即可，连接电路见图1-8。

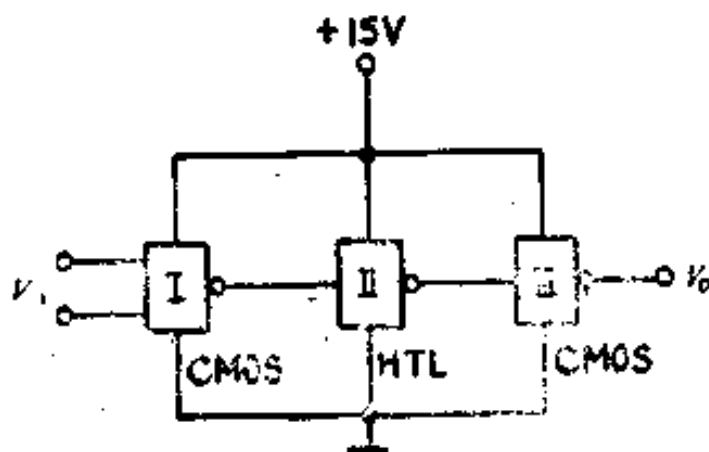


图 1-8 CMOS-ETL集成电路接口

(3) CMOS—ECL集成电路的接口

ECL集成电路是一种非饱和型的数字逻辑电路。其工作速度居所有逻辑电路之首。ECL采用负电源供电。CMOS集成电路驱动ECL集成电路可使用单电源工作，如图1-9所示。ECL集成电路加-5.2V工作电压，CMOS的 V_{DD} 接地，

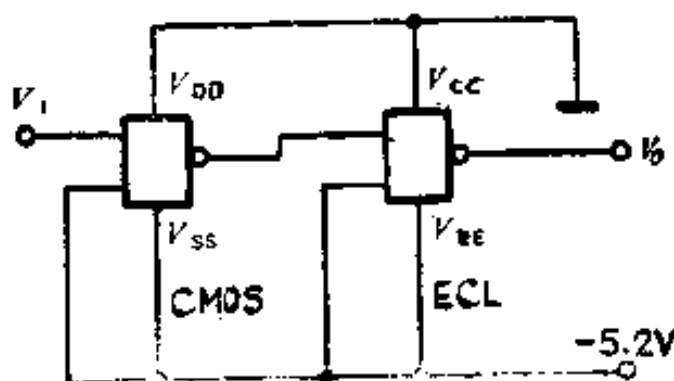


图 1-9 CMOS ECL集成电路接口

V_{ss} 接至 $-5.2V$ 。以ECL集成电路CE10102为例, (CE10102内部包括4个2输入或非门), 流入ECL的输入高电平电流 I_{IH} 为 $265\mu A$, 输入高电平电压 V_{IH} 为 $-1.105V$, 在单电源下CMOS电路可以满足ECL集成电路的输入需要。

(4) CMOS—NMOS集成电路的接口

NMOS集成电路是N沟道MOS电路, NMOS集成电路的输入阻抗很高,基本上不需要吸收电流,因此,CMOS与NMOS集成电路连接时不必考虑电流的负载问题。

NMOS集成电路大多采用单组正电源供电,并且以 $5V$ 为多。CMOS集成电路只要选用与NMOS集成电路相同的电源,就可与NMOS集成电路直接连接。不过,从NMOS到CMOS直接连接时,由于NMOS输出的高电平低于CMOS集成电路的输入高电平,因而需要使用一个(电位)上拉电阻 R ,如图1-10所示, R 的取值一般选用 $2\sim 100k\Omega$ 。

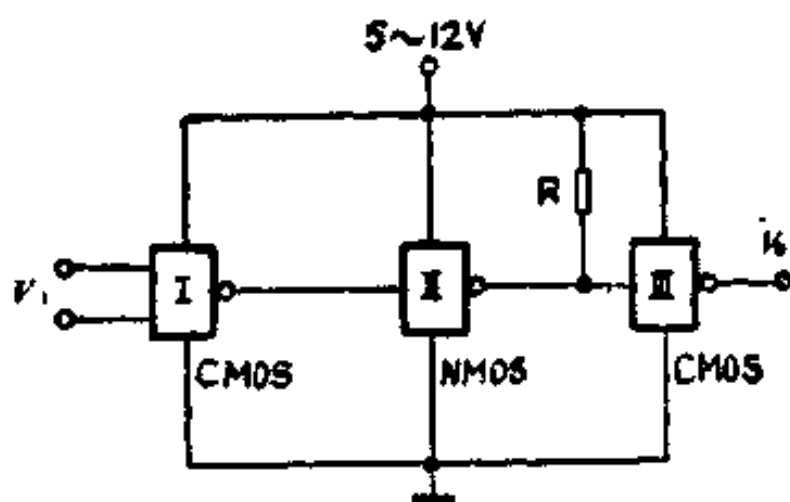


图 1-10 CMOS-NMOS集成电路接口

(5) CMOS—PMOS集成电路的接口

PMOS集成电路是一种适合在低速、低频领域内应用的器件。PMOS集成电路采用 $-24V$ 电压供电。如图1-11所示的CMOS—PMOS接口电路采用两种电源供电。采用直接接口

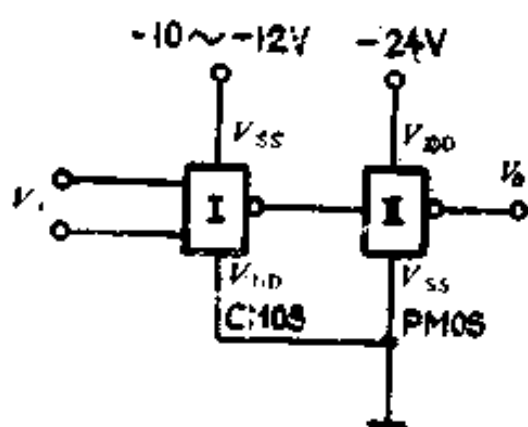


图 1-11 CMOS-PMOS集成电路接口

方式，一般CMOS的电源电压选择在 $10 \sim 12V$ 就能满足POMS对输入电平的要求。

(6) CMOS—工业控制电路的接口

工业控制电路是工业控制系统中常用的电路，多采用 $24V$ 工作电压。图 1-12示出了CMOS电路与工业控制电路的连接方法。图中 R_1 是晶体三极管 VT 的基极偏流电阻， VT 的作用是把CMOS电路较低的逻辑高电平拉到 $24V$ ，使两者构成良好的连接。

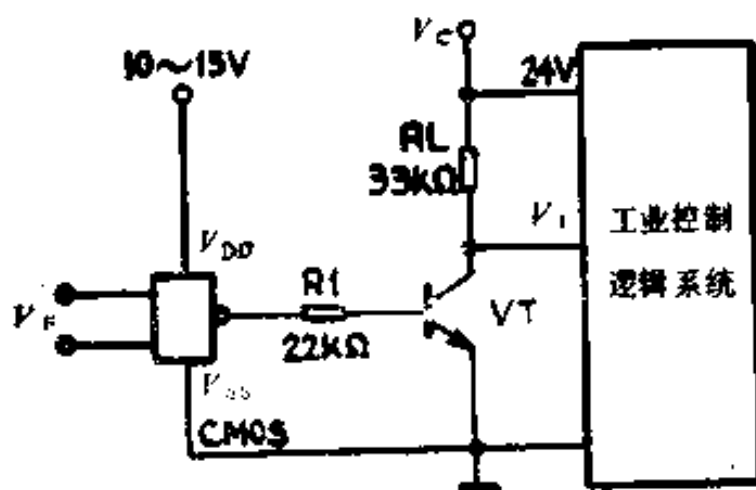


图 1-12 CMOS-工业控制电路的接口

(7) CMOS—晶体三极管 VT 的接口

图 1-13(a)是CMOS集成电路驱动晶体三极管的接口。晶

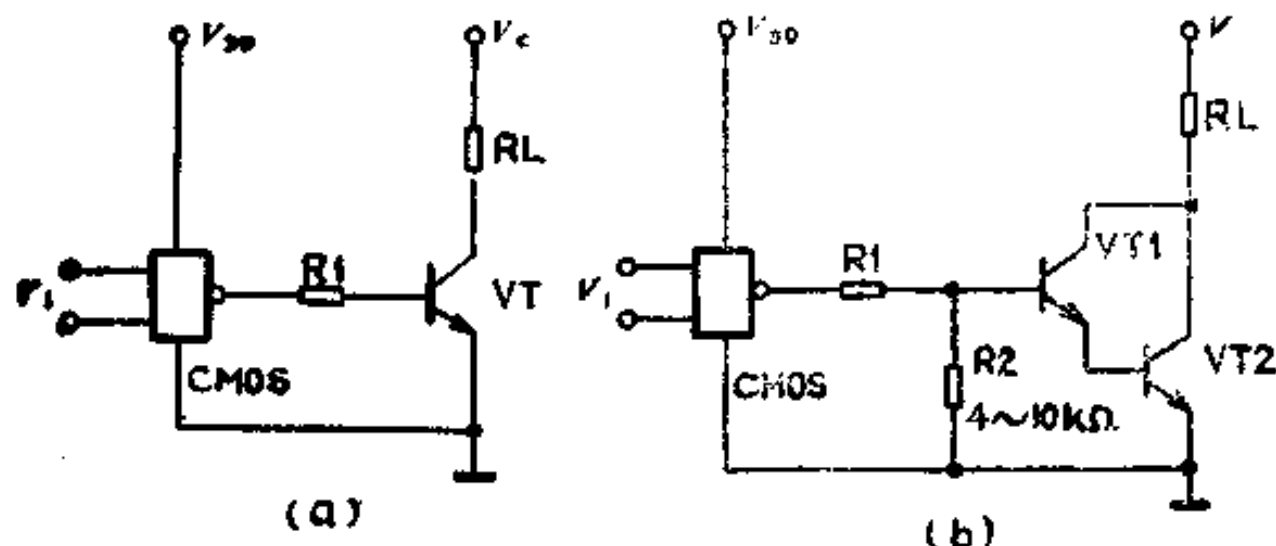


图 1-13 CMOS—晶体三极管VT的接口

体三极管VT采用共发射极形式连接R1是VT的负载电阻,R1是VT的基极偏流电阻,R1的大小由公式 $R1 = (V_{OH} - V_{BE}) / I_B$ 决定。式中 I_L 为负载电流。使用时应先根据 V_L 和 I_L 来选定 V_O ,然后估算 I_B ($I_B = I_L / \beta$) 是否在CMOS集成电路的驱动能力之内。如超出,可换用 β 值更高的晶体三极管或达林顿管,如图1-13(b)所示。晶体三极管VT按 I_L 选定, $I_B = I_L / (\beta_1 \cdot \beta_2)$,电阻R1的取值为

$$R1 = \frac{V_{OH} - 1.4}{I_B + 1.4/R2}$$

式中R2是为改善电路的开关特性而引入的,其值一般取为4~10kΩ。

(8) CMOS—发光二极管LED的接口

发光二极管(LED)具有高可靠性、低功耗、长寿命等多项重要特性,是与CMOS集成电路配合使用的最佳终端显示器件之一。发光效率较高的LED可由CMOS集成电路直接驱动,特别当 $V_{DD} = 10 \sim 18V$ 时,绝大多数的LED能够有足够的亮度。应当说明,用CMOS集成电路驱动LED应串入限流电

阻，因为当 $V_{DD}=10V$ 时，其输出短路电流可达20mA左右，若不加适当的限流保护，极易导致LED或CMOS集成电路损坏。图1-14(a)是CMOS集成电路输出低电平点亮LED的电路，电阻R可通过公式 $R=(V_{DD}-V_{OL}-V_{LED})/I_{LED}$ 求出。图1-14(b)是CMOS集成电路输出高电平点亮LED的电路，电阻R的数值通过公式：

$$R=(V_{OH}-V_{LED})/I_{LED} \text{ 求出。}$$

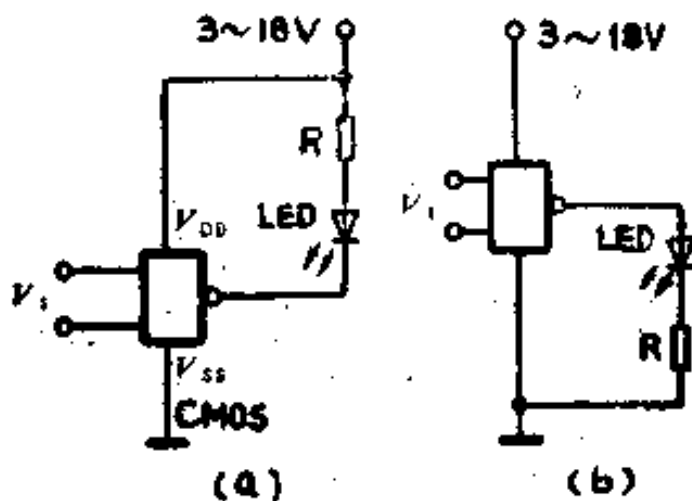


图 1-14 CMOS—发光二极管的接口

式中 V_{LED} 和 I_{LED} 分别是LED的工作电压和工作电流。

如果在低电源电压下工作的CMOS集成电路要驱动LED，或者使用负载能力较差的COOO系列CMOS集成电路驱动LED，均可能难以使LED发出足够明亮的光。解决的办法是加一级晶体管驱动电路，以获得足够的驱动能力。

(9) CMOS—可控硅VS的接口

一般中、小功率可控硅的触发电流约在10mA以下，故多数CMOS集成电路能够直接驱动可控硅。具体电路如图1-15所示。若需要更大的驱动电流，可改为CMOS缓冲器（例如CC4041）或缓冲/驱动器（例如CC40107），也可加一级晶体

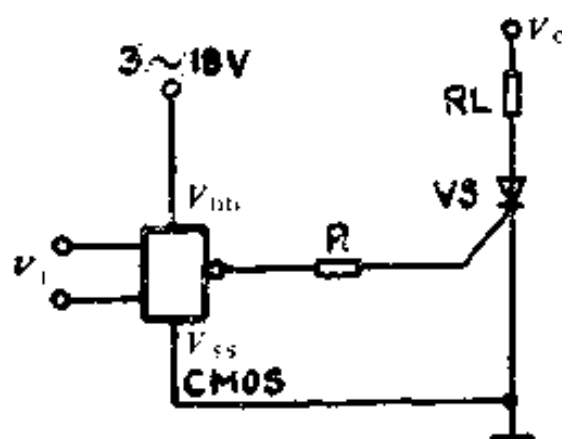


图 1-15 CMOS—可控硅VS的接口

三极管电路。

2. 其它器件驱动CMOS集成电路

(1) TTL—CMOS集成电路的接口

利用集电极开路的TTL门电路可以方便灵活地实现TTL与CMOS集成电路的连接，其电路如图1-16所示。图中的 R_L 是TTL集电极开路门的负载电阻，一般取值为几百 Ω 到几 $M\Omega$ 。 R_L 取较大值便于减小集电极开路门的功耗，但在一定程度上影响电路的工作速度。一般情况下， R_L 可取 $47\sim 220k\Omega$ ；中速、高速工作场合取 $20k\Omega$ 以下较为合适。

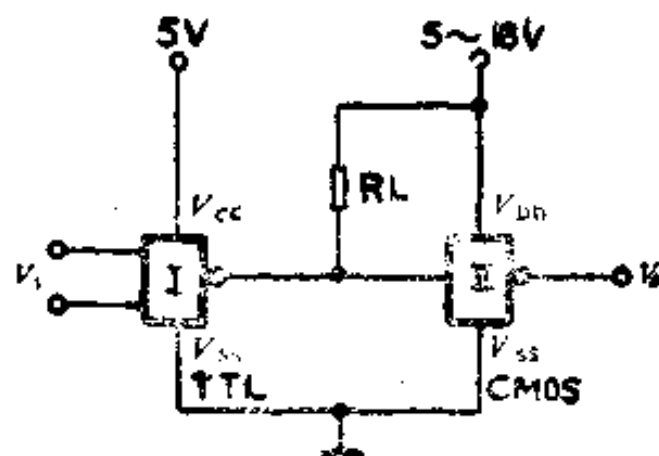


图 1-16 TTL-CMOS集成电路的接口

(2) ECL—CMOS集成电路的接口

ECL集成电路驱动CMOS集成电路的连接方法如图 1-17 所示。它利用MC1024(ECL)的输出去驱动晶体三极管VT,再由VT去驱动CMOS集成电路。

当MC1024的两个输入端都是 -8V 时, VT截止;若两个输入中的一个为 -1.6V ,在两个输出之间就有 1.6V 的电压,即可驱动晶体管VT。

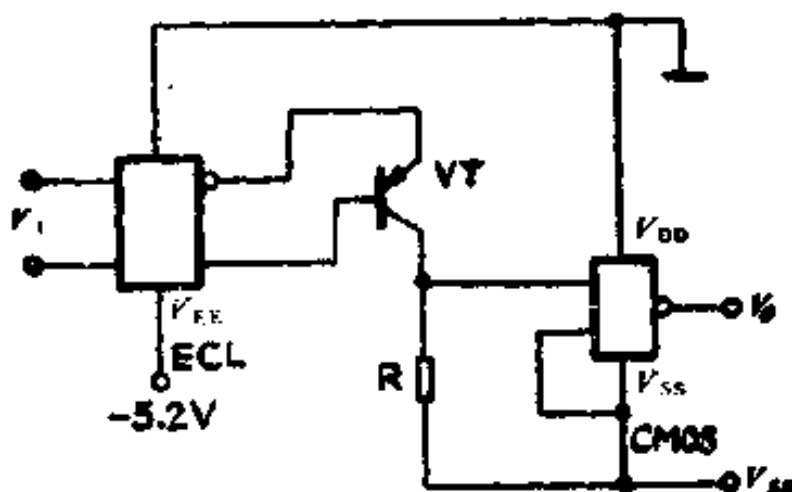


图 1-17 ECL-CMOS集成电路的接口

(3) 工业控制电路—CMOS集成电路的接口

图 1-18 所示接口电路, 是利用分压电阻R1、R2将 24V 工

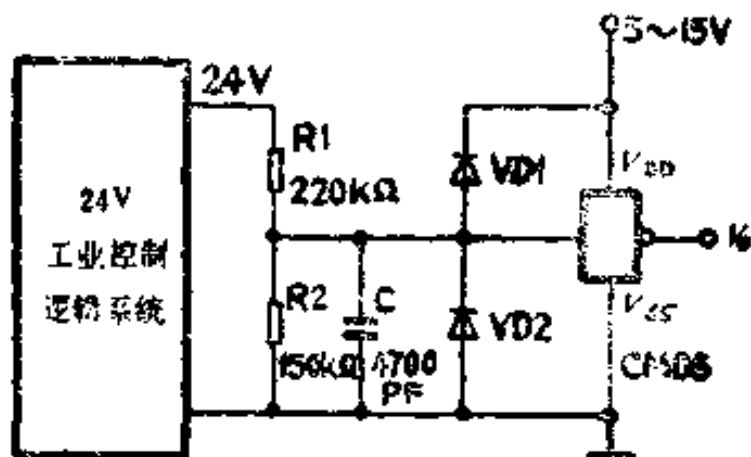


图 1-18 工业控制电路—CMOS集成电路的接口

业控制电路与CMOS集成电路连接。滤波电容C提高了CMOS集成电路的抗干扰能力，两个箝位二极管VD1、VD2用来保证输入信号被控制在 V_{DD} 和 V_{SS} 之间。

(4) NMOS—CMOS集成电路的接口

NMOS集成电路驱动CMOS集成电路的接口比较简单。图1-19为其中的一种电路。实际使用时只考虑当晶体三极管VT截止时，它的集电极电压符合CMOS集成电路的输入高电平电压这一条件。图中 R_c 的取值可在 $2 \sim 10k\Omega$ 范围内。由于VT的饱

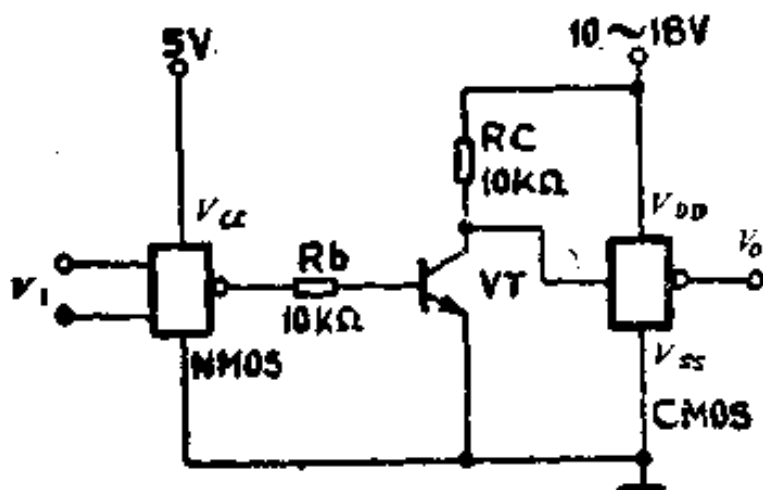


图 1-19 NMOS-CMOS集成电路的接口

和压降一般都比较小，都能符合CMOS输入逻辑低电平的要求。

(5) 机械开关触点—CMOS集成电路的接口

许多电子设备都要通过拨盘开关、按钮、扳键、钮子开关和继电器等与外界的传感器或人工操作设备发生联系，但由于这些开关的触点都是机械的，所以在通断过程中会出现瞬间抖动，这些抖动输入到CMOS集成电路中，就会干扰正常的逻辑关系。因此，在这类场合中应用，需要设置防抖动接口。图

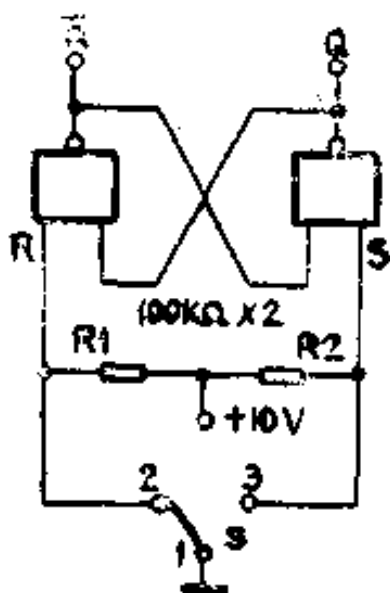


图 1-20 机械开关触点—CMOS 集成电路的接口

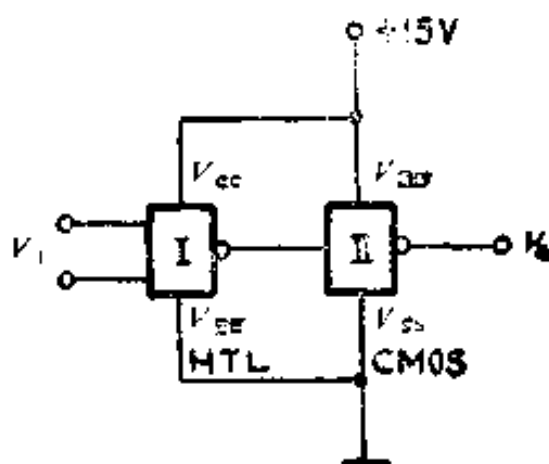


图 1-21 HTL—CMOS集成 电路的接口

1-20所示电路是采用CMOS与非门来构成的R-S触发器 防抖 动接口。

(6) HTL—CMOS集成电路的接口

HTL集成电路的电源电压为15V，其输出高电平电压 V_{OH} 和输出低电平电压 V_{OL} 完全适合于驱动 $V_{DD}=15V$ 的CMOS集成电路，因此两者间不需另设接口电路，直接连接即可，电源也可通用，如图1-21所示。

(7) PMOS—CMOS集成电路的接口

如图1-22所示的PMOS——CMOS集成电路的接口电路采用两种电源供电。这样连接后，尽管PMOS集成电路的输出电平对自身的 V_{SS} 端来讲仍为负值，但对CMOS集成电路的 V_{SS} 端而言却变成正值、或零、或略低于零。例如当CMOS使用12V电源时，其输入电平为 $V_{IH}=10V$ 、 $V_{IL}=0V$ ，完全适合接口的需要。

图1-22(a)中R取值应使CMOS输入电流不大于 $50\mu A$ ；(b)中R取值应使PMOS的 V_{OL} 为 $-9.5\sim-10V$ 。

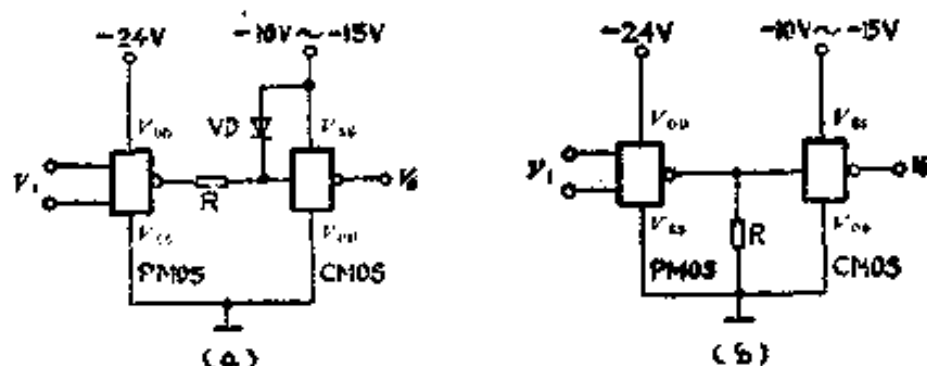


图 1-22 PMOS—CMOS电路的接口

(8) HCMOS—CMOS集成电路的接口

这种情况通常较少遇见。由于两者均是CMOS器件，故接口很容易，在CMOS与HCMOS同用一组电源时，直接连接便可。

(9) 运算放大器—CMOS集成电路的接口

由于运算放大器电路采用 $\pm 15V$ 双电源供电的较多，其输出电压最大可达 $\pm 13V$ 左右。对CMOS集成电路来讲，输入信号不能超过电源电压，因此需在CMOS的输入端设置负向钳位二极管予以保护。此外，如果CMOS的电源电压低于 $13V$ ，则还应设置正向钳位二极管，用以防止CMOS的输入电路被超过 V_{DD} 较多的输入正向电压而烧坏。考虑了以上两个因素，我们可得到如图1-23(a)所示的运算放大器驱动CMOS的接口电路。图中 R_1 的作用是限制运算放大器的输入电流，避免器件因过流而损坏； VD_1 和 VD_2 分别为正向和负向输入钳位二极管。

对于采用单电源供电的运算放大器，因其输出对地无负向成分，故CMOS的输入负向钳位二极管可不设。如果运算放大器与CMOS同用一组电源，则正向钳位二极管也可省去。这样两者就可直接连接，如图1-23(b)所示。应该注意，有的运算放

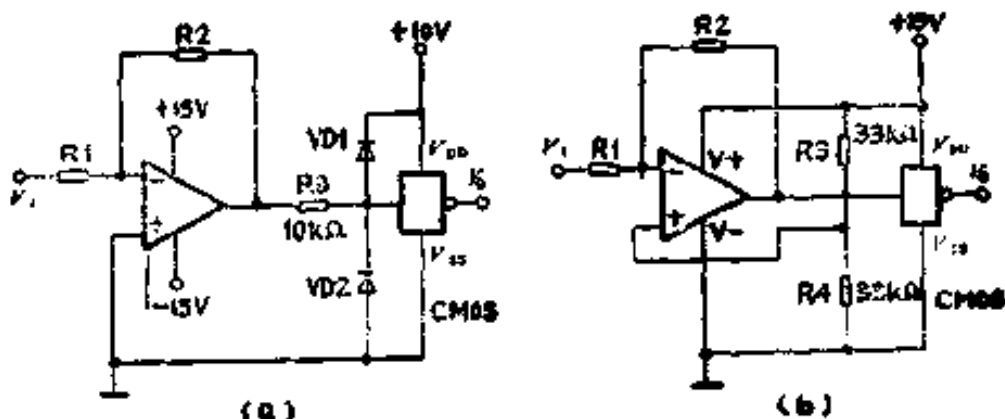


图 1-23 运算放大器—CMOS集成电路的接口

大器不宜或不能在较低的电源电压下工作，倘若运算放大器的电源电压高于CMOS的电源电压，就仍需设置正向钳位二极管和限流电阻。

六、CMOS集成电路使用注意事项

1. CMOS电路的安装

为了避免由于静电感应而损坏电路，焊接CMOS集成电路所使用的电烙铁必须良好接地，焊接时间不得超过5s。最好使用20~25W内热式电烙铁和502环氧助焊剂，必要时可使用插座。

在接通电源的情况下，不应装拆CMOS集成电路。凡是与CMOS集成电路接触的工序，使用的工作台及地板严禁铺垫高绝缘的板材（如橡胶板、玻璃板，有机玻璃、胶木板等），应在工作台上铺放严格接地的细铜丝网或铜丝网，并经常检查接地的可靠性。

2. CMOS集成电路的测试

测试时所有测试CMOS集成电路的仪器、仪表均应良好接地。如果是低阻信号源，应保证输入信号不超过CMOS集成电路的电源电压范围（CXXX系列为7~15V，CC4000系列为3~18V），即 $V_{ss} \leq V_i \leq V_{DD}$ 。如果输入信号一定要超过CMOS电源电压范围，则应在输入端加一个限流电阻，使输入电流不超过5mA，以避免CMOS集成电路内部的保护二极管烧毁。

若信号源和CMOS集成电路用两组电源，开机时，应先接通CMOS电源，后接通信号源电源。关机时，应先关信号源电源，后关CMOS电源。

3. CMOS集成电路的保护措施

因为CMOS集成电路输入阻抗极高，随机的静电积累很可能使电路引出端任意两端的电压差超过MOS管栅击穿电压，从而引起电路损坏。所以，CMOS集成电路不用时应把电路的外引线全部短路，或放在导电的屏蔽容器内，以防被静电击穿。

4. CMOS集成电路的互换

在使用中有些CMOS集成电路是可以直接换用的。如国产CC4000可与国外产品CD4000、MC14000直接互换。

对于那些管脚排列和封装形式完全一致，但电参数有所不同的CMOS集成电路，换用时要十分注意。如国产CC4000和CXXX中的有些品种，它们的工作电压有所差异，CC4000为3~18V、C×××为7~15V。在换用时要考虑到电源供电

及负载能力问题。

另外，对于那些封装形式及管脚排列不同的CMOS集成电路，一般不能直接换用。如果需要换用，则应做一些相应的变换使两者功能相同的引出端一一对应。

第二部分

门 电 路

门电路是数字集成电路的基本单元，它既可以单独使用，也可以组成具有其它逻辑功能的电路。按照门电路的逻辑功能特点，可将CMOS门电路分为八类：（1）或非门；（2）与非门；（3）或门；（4）与门；（5）反相器；（6）缓冲器；（7）组合逻辑门；（8）具有三态输出的逻辑门。其品种有20余种。本书以比较典型的电路为例进行介绍。

一、四 2 输入端或非门集成电路CC4001

或非门是执行或非功能的逻辑部件，其逻辑关系的特点是：只有当输入端全部为低电平“0”状态时，输出端为高电平“1”状态；在其余输入情况下，输出端为低电平“0”状态。或非门逻辑图如图2-1所示。真值表见表2-1。



图 2-1 或非门逻辑图

逻辑关系式为：

$$Y = \overline{A + B}$$

式中A和B为输入端，Y为输出端。

CC4001集成电路内部是由四个2输入端或非门单元电路

表 2-1

CC4001真值表

A	B	Y
0	0	1
1	0	0
0	1	0
1	1	0

构成，其管脚排列如图2-2所示。该电路在或非门中应用较多。

国产CC4001可由国外产品CD4001MC14001直接换用，也可与国产C039代换使用，代换时应注意管脚排列及有关参数的选择。

1. R—S触发器

电路用途：

在电路的试验或制作中，如果没有或非门结构的R—S触发器（如CC4043），可利用四2输入端或非门CC4001集成电路构成R—S触发器。另外，在某些电路中也可利用剩余的或非门构成R—S触发器。

工作原理：

图2-3所示电路将CC4001中的两个2输入端或非门的输入端与输出端交叉耦合，可以构成R—S触发器。当R端和S端均为低电平“0”状态时，输出端Q和 $\bar{Q}$ 保持原状态；当R端为高电平“1”状态，S端为低电平“0”状态时，则输出端Q为低电平“0”状态，输出端 $\bar{Q}$ 为高电平“1”状态；当R端和S端均为高电平“1”状态时，则Q和 $\bar{Q}$ 端将同时输出为低电平“0”，这样作为一个互补输出的二进制逻辑单元来说，这种

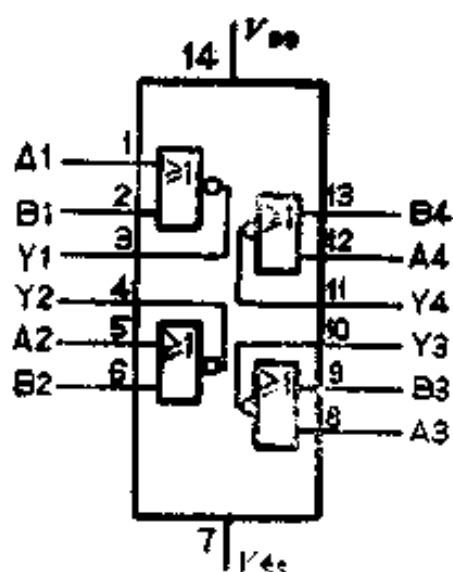


图2-2 CC4001的管脚排列图

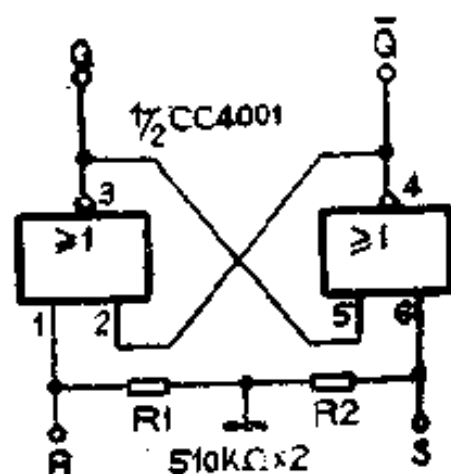


图 2-3 R-S触发器

情况是不允许的。而且当R、S同时由高电平“1”变为低电平“0”时输出状态将无法确定（随机的）。R—S触发器的真值表见表2-2。

电路处置：

本例中，R—S触发器是由四2输入端或非门集成电路CC4001中的两个门构成。使用时，应将输入端R、S分别经电阻R1、R2接 V_{SS} （地），不允许悬空，电阻值可选择在 $100\text{ k}\Omega \sim 1\text{ M}\Omega$ 。另外，CC4001集成电路中剩余门若无它用可将输入端接 V_{DD} 或 V_{SS} ，输出端则可悬空不管。⑭脚（ V_{DD} ）接

表 2-2 R-S触发器真值表

输 入		输 出	
R	S	Q	$\bar{Q}$
1	1	不 确 定	
1	0	0	1
0	1	1	0
0	0	Q	$\bar{Q}$

正电源，⑦脚（ V_{SS} ）接地。

2. 脉冲键控多谐振荡器

电路用途：

该电路主要用于那些频率稳定性和准确性要求不太严格的低频时钟振荡源。

工作原理：

图2-4所示电路是由四2输入端或非门CC4001中的两个门构成的键控多谐振荡器。

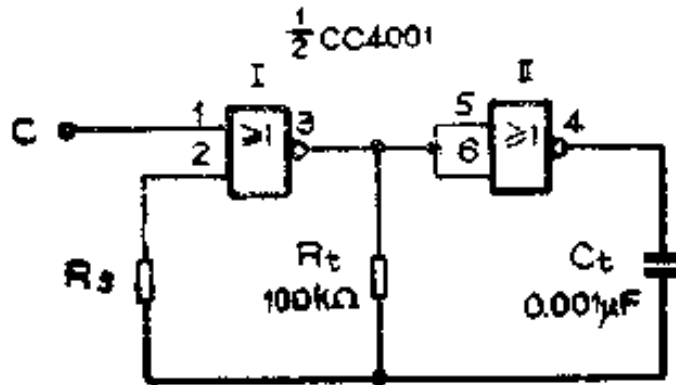


图 2-4 脉冲键控多谐振荡器

将门 I 的一个输入端作为控制端 C 来控制振荡的产生或停止。门 I 的另一输入端作为多谐振荡器的反馈输入端。当控制端 C 为高电平“1”状态时，振荡器停振；当 C 为低电平“0”状态时，振荡器开始振荡。

电路中， R_t 为振荡电阻， C_t 为振荡电容， R_s 为补偿电阻，通常取 $R_s = 10R_t$ 。电路的振荡频率由下式决定：

$$f = \frac{1}{2.2R_t \cdot C_t}$$

本电路的振荡频率为 4.5kHz。

电路处置：

本例中，四 2 输入端或非门集成电路 CC4001 只用了 2 个门，其中门 I 为或非门连接，门 II 为反相器连接。剩余的 2 个门若无它用可将输入端接 V_{DD} 或 V_{SS} ，输出端可悬空。⑭脚 (V_{DD}) 接正电源、⑦脚 (V_{SS}) 接地。

3. 触摸控制器

电路用途：

该电路可用于电器控制或报警器。

工作原理：

图 2-5 所示电路是由四 2 输入端或非门 CC4001、晶体三极管 VT 和继电器 KR 等构成的触摸控制器。

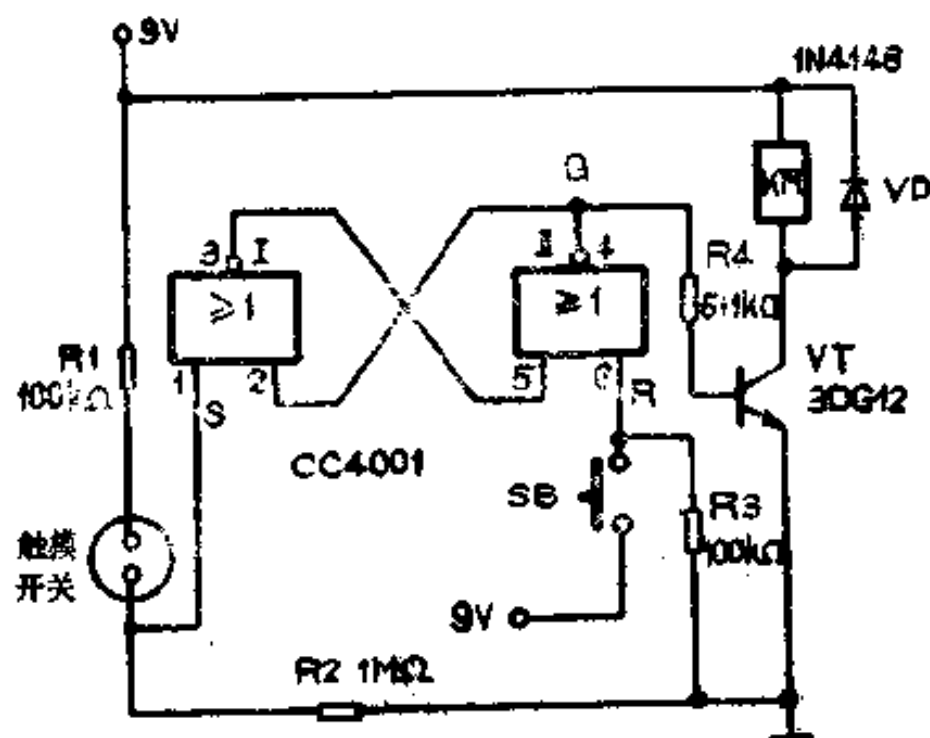


图 2-5 触摸控制器

电路中 CC4001 的门 I 和门 II 组成 R-S 触发器。首先，用脉冲的上升沿给 R 端复位（按下 SB），复位后，输出端 Q 为低电平“0”状态，VT 截止，KR 释放。平时触发器的 S 端

(1脚)由下拉电阻R2拉至低电平“0”状态,当用手指触摸微型触摸开关时,9V电源通过人体电阻使R-S触发器的S端(①脚)的电平高于开门电平,R-S触发器翻转,输出端Q由低电平“0”状态变为高电平“1”状态,VT导通,KR吸合,使被控制电器通电或使报警器报警。只有按动复位按钮SB,才能回到起始状态,关断电器或解除报警。

电路处置:

本例中,四2输入端或非门集成电路CC4001的⑭脚(V_{DL})接9V正电源,⑦脚(V_{SS})接地。⑥脚(R端)接下拉电阻R3,使其平时处于低电平“0”状态。其它管脚处理方法同1。

4. 故障报警器

电路用途:

该电路主要用于自控设备中的自动报警,也可用作防盗报警器。

工作原理:

图2-6所示电路是由四2输入端或非门CC4001、晶体三极管VT和扬声器等构成故障报警器。

电路中CC4001的门Ⅰ和门Ⅱ组成一个低频振荡器,门Ⅲ和门Ⅳ组成一个音频振荡器。在A点用外加低电平“0”状态来控制低频振荡器工作,音频振荡器则由低频振荡器输出来控制。平时A点通过12V电源及上拉电阻R1处于高电平“1”状态,低频振荡器不起振,其输出端④脚为高电平,故音频振荡器不起振,故障报警器不工作;当A点出现低电平“0”状态时,低频振荡器工作,门Ⅰ输出低电平,由门Ⅲ和门Ⅳ构成的音频振荡器开始工作,并通过驱动VT使扬声器发出调制的变

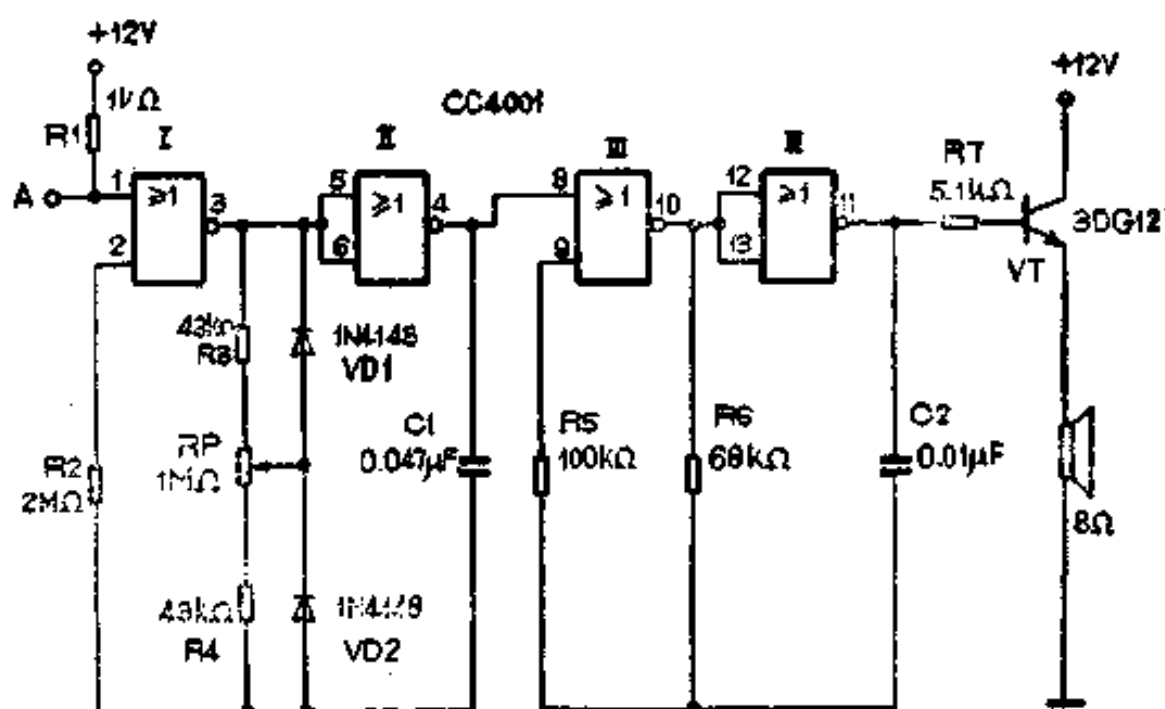


图 2-6 故障报警器

调音响，产生报警信号。

电路中RP、R3、R4、VD1、VD2及C1构成占空比调整电路，用于调整音响变调时间。

电路处置：

本例中，使用一片四 2 输入端或非门集成电路 CC4001。其中门 I、门 III 为或非门连接，门 II、门 IV 为反相器连接。⑭脚(V_{DD})接 12V，⑦脚(V_{SS})接地。

5. 四变量偶数译码器

电路用途：

该电路主要用于计算机或自动控制设备中，对采集的 4 位二进制数进行奇偶鉴别。当采集的数据为偶数时，电路输出端有响应。

工作原理：

图2-7所示电路是由四 2 输入端或非门CC4001和三 3 输入

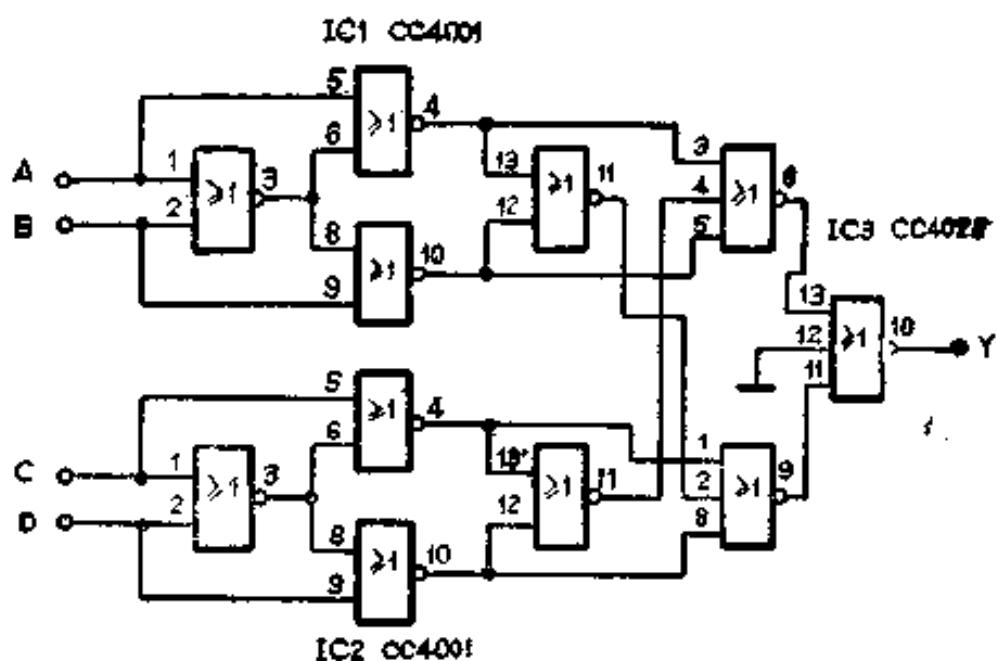


图 2-7 四变量偶数译码器

端或非门CC4025构成的四变量偶数译码器。

当采集数据由A、B、C、D端送入译码器后，其输出端Y便作出相应的响应。如果输入的4位二进制数A、B、C、D中有偶数个为高电平“1”状态，则输出端Y也为高电平“1”状态。如果输入数据有奇数个为高电平“1”状态，则输出端Y为低电平“0”状态。这样，当输入数据随机变化时译码器输出端Y可检出偶数的个数。

四变量偶数译码器的输入输出关系波形图见图2-8。

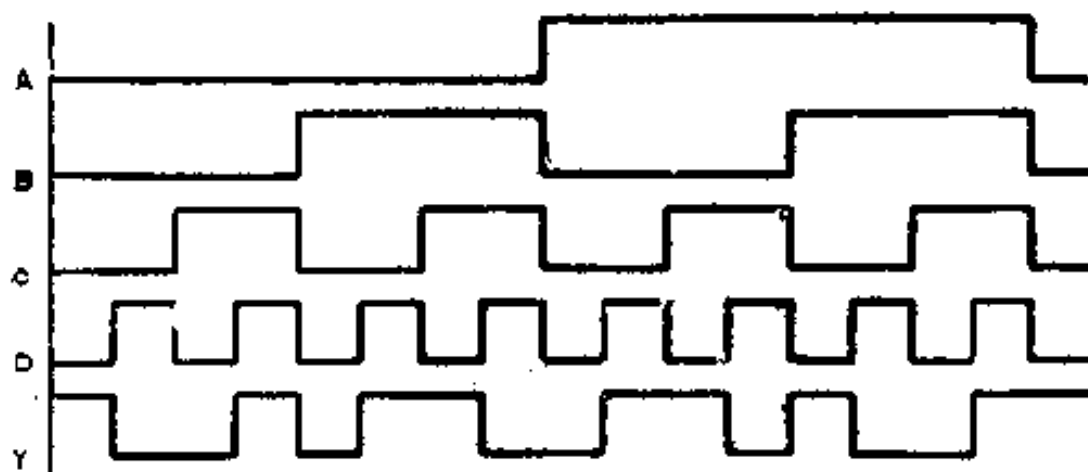


图 2-8 波形图

电路处置:

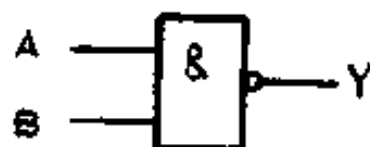
本例中, 使用 2 片四 2 输入端或非门集成电路 CC4001, ⑭脚(V_{DD})接正电源, ⑦脚(V_{SS})接地。

二、四 2 输入端与非门集成电路 CC4011

与非门是执行与非功能的逻辑部件, 其逻辑关系的特点是: 只有当输入端全部为高电平“1”状态时, 输出端才为低电平“0”状态; 在其余输入情况下, 输出端均为高电平“1”状态。与非门逻辑图如图2-9所示。

真值表见表2-3。逻辑关系式为:

$$Y = \overline{A \cdot B}$$



式中 A 和 B 为输入端, Y 为输出端。

图 2-9 与非门逻辑图

表 2-3

CC4011真值表

A	B	Y
0	0	1
1	0	1
0	1	1
1	1	0

CC4011集成电路内部是由四个 2 输入端与非门单元电路构成, 其管脚排列如图2-10所示。该电路在与非门中应用较多。

国产CC4011可由国外产品CD4011、MC14011直接换用，也可与国产C036代换使用，代换时应注意管脚排列及有关参数的选择。

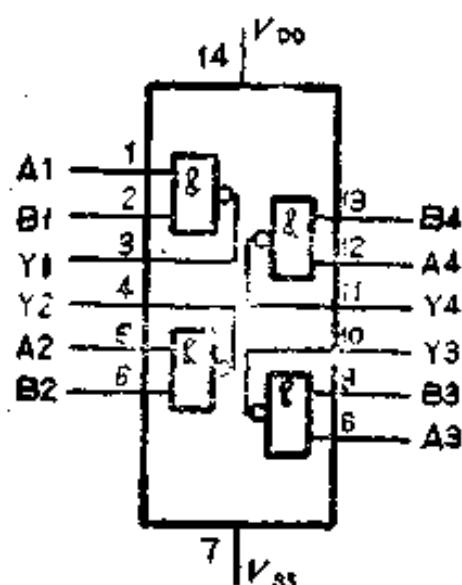


图 2-10 CC4011的管脚排列图

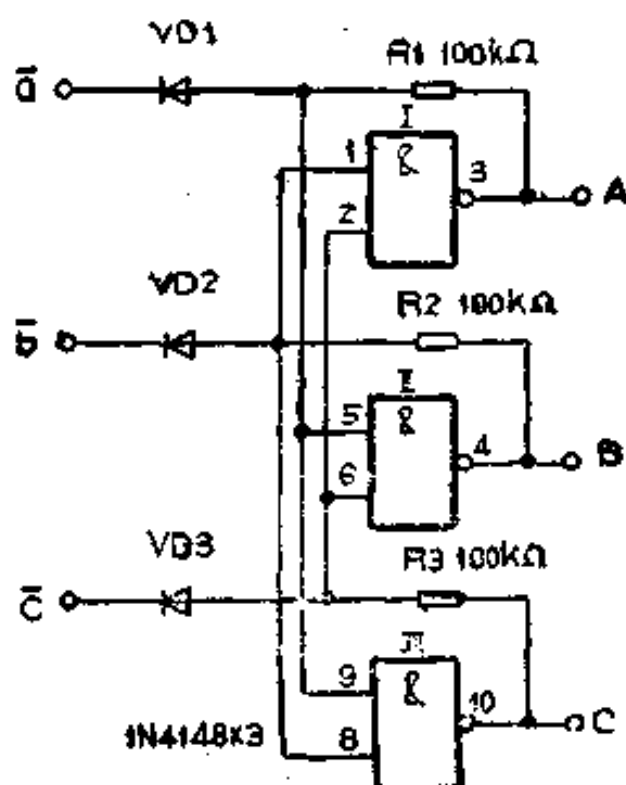


图 2-11 三稳态触发电路

1. 三稳态触发电路

电路用途：

该电路主要用于多路信号的选择及自控设备中的数据鉴别。

工作原理：

图2-11所示电路是由四 2 输入端与非门CC4011和二极管 VD 等构成的三稳态触发器。

当 $\bar{a}$ 、 $\bar{b}$ 、 $\bar{c}$ 3 个输入信号中的 1 个为低电平“0”状态时，A、B和C 3 个输出中只有相对应的 1 个输出为低电平“0”状态，其它输出为高电平“1”状态。

假设 $\bar{a}$ 的输入为低电平“0”时，则B和C输出为高电平

“1”，因此，与非门 I 的两个输入都为高电平“1”，其输出为低电平“0”。该低电平通过 R1 反馈至与非门 II、III 的输入端，使它们的输出端维持高电平“1”。即使输入 $\bar{a}$ 回到高电平“1”，仍然可以维持这种状态。

同理， $\bar{b}$ 的输入为低电平“0”时，B 输出为低电平“0”，A、C 输出高电平“1”； $\bar{c}$ 端输入为低电平“0”时，C 输出为低电平“0”，A、B 输出为高电平“1”。

电路处置：

本例中，四 2 输入端与非门集成电路 CC4011 只使用了 3 个门，剩余 1 个门若无它用可将输入端接 V_{DD} 或 V_{SS} ，输出端可悬空，⑭脚(V_{DD})接正电源，⑦脚(V_{SS})接地。

2. 触摸式延时开关

电路用途：

该电路可用于控制电路或定时报警器电路。

工作原理：

图 2-12 所示电路是由四 2 输入端与非门 CC4011、晶体管 VT 和继电器 KR 等构成的触摸式延时开关。

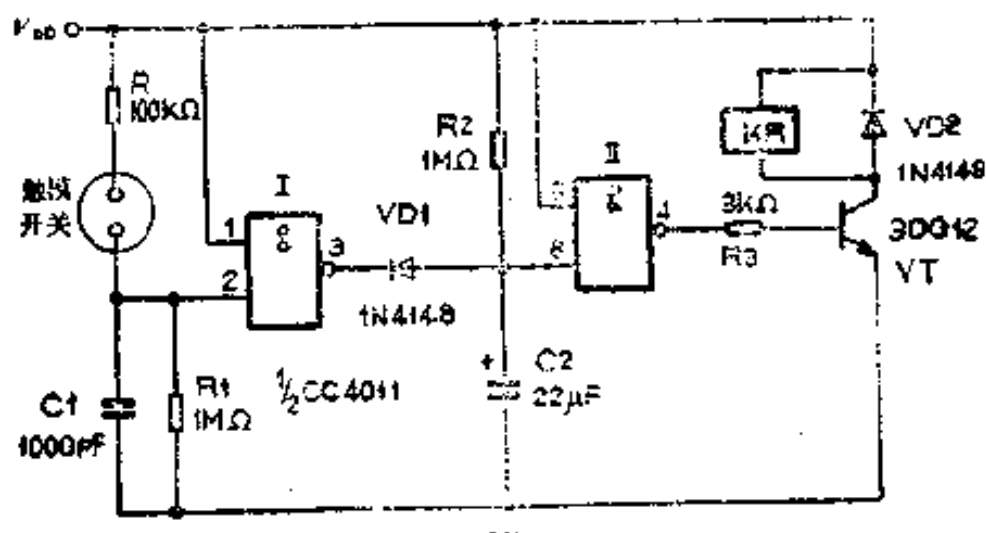


图 2-12 触摸式延时开关

电路中，门Ⅰ的①脚和门Ⅱ的⑤脚平时均为高电平“1”使其均为开门状态，而门Ⅱ另一个输入端（⑥脚）由于在稳态时C2经R2已充好电，所以也为高电平“1”状态，因此门Ⅱ输出（④脚）为低电平“0”状态，晶体三极管VT截止，继电器KR不吸合。当人手碰摸触摸开关时， V_{DD} 通过人体电阻给C1充电，使门Ⅰ输入端（②脚）由原来的低电平“0”状态变为高电平“1”状态，输出变为低电平“0”状态，二极管VD1导通，C2就通过二极管VD1放电。这样门Ⅱ的一个输入端（⑥脚）变为低电平“0”状态，输出端（④脚）就变为高电平“1”状态，该高电平通过限流电阻R3使VT导通，于是继电器KR吸合，负载工作（如将灯点亮）。而当手离开开关后，门Ⅰ输出又为高电平“1”状态，VD1截止，C2又经R2充电，经过大约10s时间（决定于C2及R2的乘积），C2上电压升高至一定值，门Ⅱ输出又变为低电平“0”状态，VT截止，继电器KR释放，负载停止工作（如灯熄）。

电路处置：

本例中，四2输入端与非门集成电路CC4011只使用了2个与非门，剩余2个门若无它用可将输入端接 V_{DD} （或 V_{SS} ），输出端可悬空，⑭脚（ V_{DD} ）接正电源，⑦脚（ V_{SS} ）接地。

3. 倍频电路

电路用途：

该电路主要用于数控设备中的频率变换，可将输出频率变为原频率的2倍。

工作原理：

图2-13所示是由1片四2输入端与非门CC4011构成的倍频电路。

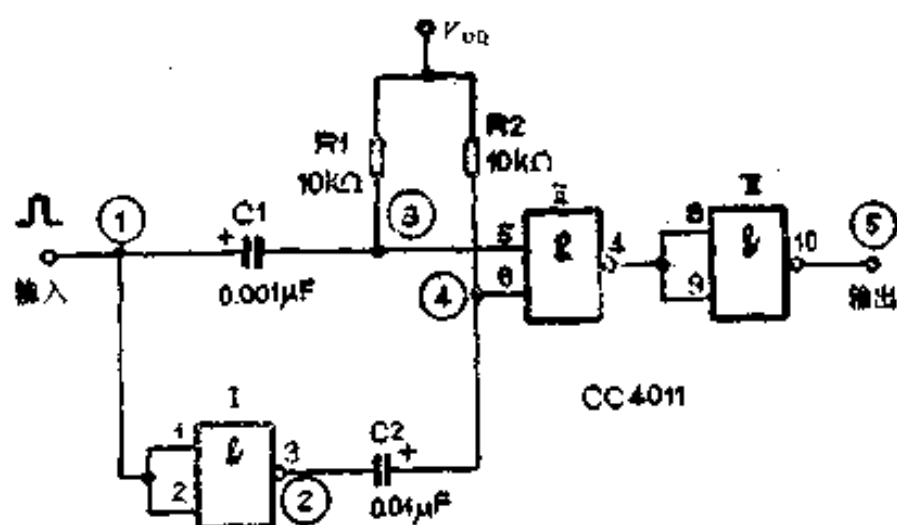


图 2-13 倍频电路

电路工作时输入方波的前沿一路经 R_1 、 C_1 构成的微分电路，微分后送至门Ⅰ的一个输入端⑤脚，再经门Ⅰ反相、整形输出。输入信号后沿是通过门Ⅰ反相后经 R_2 、 C_2 构成的微分电路，微分后送到门Ⅰ的另一个输入端（⑥脚），经门Ⅰ和反相器门Ⅱ输出，于是在门Ⅱ的输出端（⑩脚）得到二倍频输出。各点波形如图2-14所示。

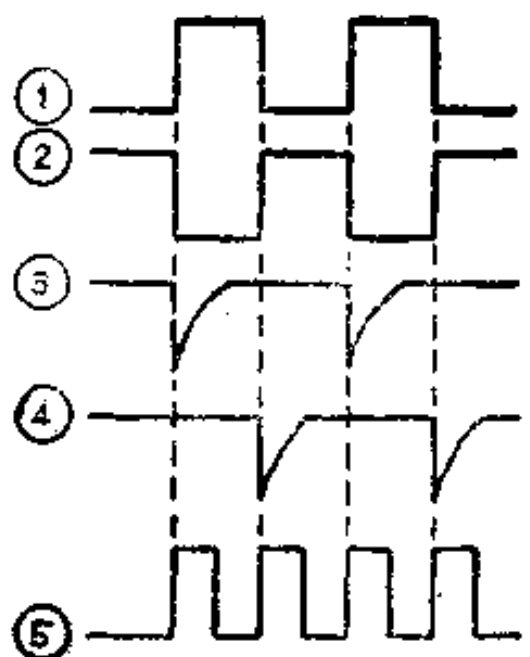


图 2-14 波形图

电路处置:

本例中, 四 2 输入端与非门集成电路 CC4011 只用了 3 个门, 其中门 I 和门 II 接成反相器使用, 门 III 作与非门使用。多余门若无它用其输入端可接 V_{DD} 或 V_{SS} , 输出端悬空。⑭脚 (V_{DD}) 接正电源, ⑦脚 (V_{SS}) 接地。

4. 电子报警器

电路用途:

当有人触动装了报警器的门锁时, 报警器就会发出长达 5 分钟的警报信号。

工作原理:

图 2-15 所示电路是由四 2 输入端与非门 CC4011、场效应管和晶体三极管 VT 等构成的电子报警器。

当人体接触到场效应管 VT1 的栅极 G 时, 由于感应电场的

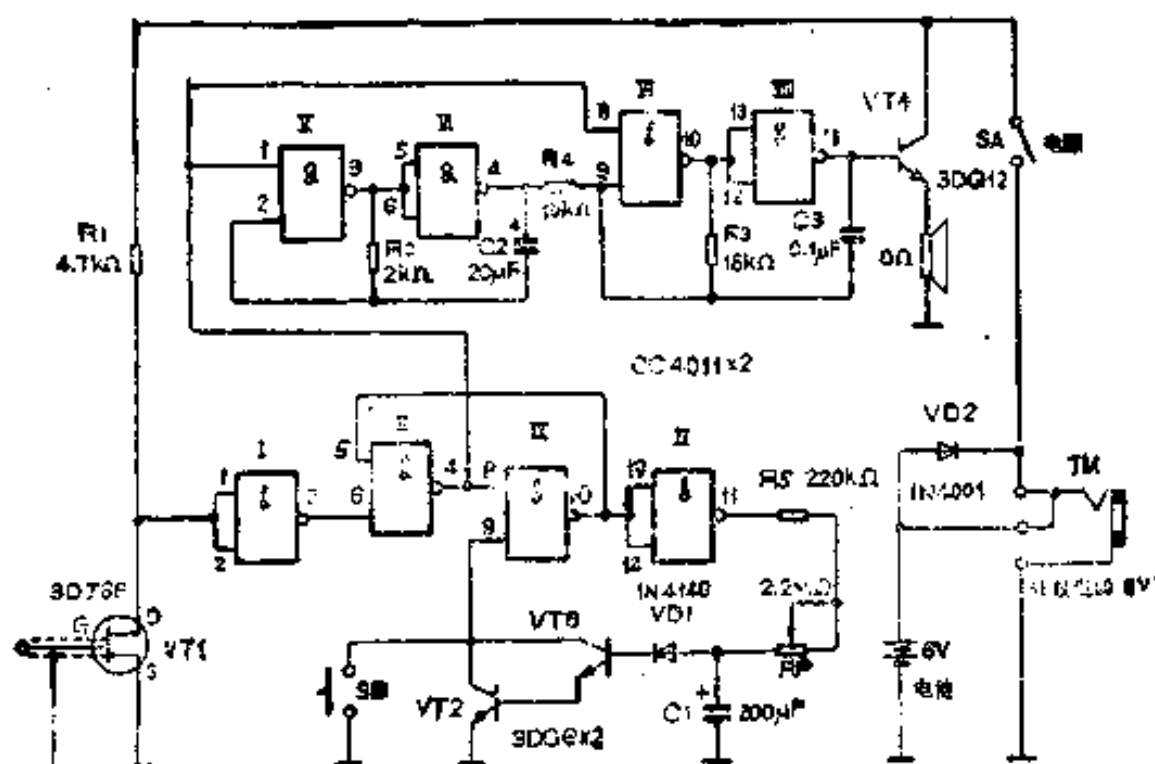


图 2-15 电子报警器

作用，它的源极S和漏极D之间的电流就急剧减小，电阻R1上的电压降也随之减小，使门Ⅰ的①、②脚由原来的低电平“0”状态变为高电平“1”状态，输出端③脚变为低电平“0”状态。由门Ⅱ和门Ⅲ组成的R—S触发器被触发翻转。这时门Ⅱ的输出端④脚为高电平“1”状态，所以控制门Ⅴ和门Ⅵ构成的超低频振荡器起振。同时，门Ⅲ的输出端⑩脚为低电平“0”状态，它经门Ⅳ反相后⑪脚为高电平“1”状态，故通过电阻R5、RP给电容C1充电。当C1上的电压上升到2.1V时，二极管VD1开始导通，复合管VT2、VT3也导通。复合管的输出分两路，一路由复位按钮SB构成复位控制；另一路至门Ⅲ的另一个输入端⑨脚，于是R—S触发器又被触发翻转回到原始状态，同时由与非门Ⅴ、Ⅵ、电阻R2和电容C2组成的3~5Hz超低频振荡器和由其控制的，由门Ⅶ、门Ⅷ和R3、C3组成的4kHz音频振荡器都停振。

当两个振荡器都工作时，由于音频振荡器受超低频振荡器的控制，扬声器可发出象警笛一样的报警声，调节电位器RP，可以改变充电电流的大小，从而改变鸣笛时间的长短。

电路处置：

本例中，使用2片四2输入端与非门集成电路CC4011，其中门Ⅰ、Ⅳ、Ⅵ、Ⅷ接成反相器使用，门Ⅱ、Ⅲ、Ⅴ、Ⅶ作与非门使用。⑭脚（ V_{DD} ）接6V电源，⑦脚（ V_{SS} ）接地。

5. 光电转换控制电路

电路用途：

该电路具有光电转换，无触点自锁，声光报警，控制等多种功能。可用于光电检测及控制电路中。

工作原理：

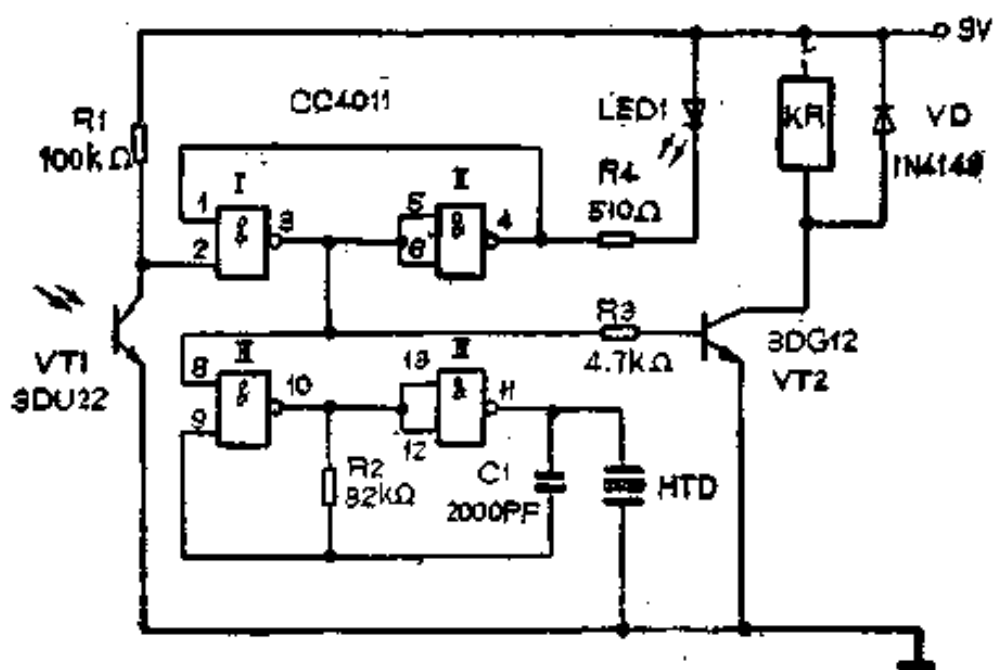


图 2-16 光电转换控制电路

图2-16所示电路是由光电管VT1、四2输入端与非门CC4011的门Ⅰ、门Ⅱ、发光二极管LED1等构成光电转换控制电路。CC4011的门Ⅲ、门Ⅳ等组成声报警电路；晶体管VT2和继电器KR等组成控制电路。

该电路属于光照启动型。平时VT1不受光，由于其内阻很大，因此门Ⅰ②脚的输入电平高于由门Ⅰ、门Ⅱ组成的双稳电路的翻转电平，门Ⅱ输出为高电平“1”状态，所以LED1不亮。因门Ⅰ输出为低电平“0”状态，所以VT2也截止，KR为释放状态。同时门Ⅲ、门Ⅳ、R2、C1组成的多谐振荡器因门Ⅲ的控制输入端（⑧脚）为低电平“0”状态，所以振荡器不工作，压电片HTD也不发声。

当VT1受光照时，其内阻减小，使门Ⅰ的输入电平低于它的翻转电平。这样，门Ⅰ输出为高电平“1”状态，门Ⅱ输出为低电平“0”状态，LED1亮，振荡器起振，HTD发声。同时VT2也导通，KR为吸合状态，输出光控执行信号。由于门

Ⅱ的输出端与门Ⅰ的控制输入端相连，因此这时门Ⅱ输出的低电平反馈回门Ⅰ的控制端，锁住了门Ⅰ，使其输出锁定为高电平“1”状态。在这种情况下，即使VT1不再受到光照，电路仍将处在报警状态，除非重新启动电源才能解除报警。

电路处置：

本例中，四2输入端与非门集成电路CC4011的门Ⅱ、门Ⅳ接成反相器使用，门Ⅰ、门Ⅲ作与非门使用。④脚（ V_{DD} ）接9V电源，⑦脚（ V_{SS} ）接地。

三、8输入端可扩展多功能门集成电路 CC4048

多功能门是指可以用同一块电路实现多种逻辑功能的电路。

CC4048是一种8输入端可扩展多功能门。电路中 K_0 、 K_1 和 K_2 为逻辑功能控制输入端， K_3 为三态控制端。通过改变 K_0 、

表 2-4 CC4048真值表

K_0	K_1	K_2	逻辑功能
0	0	0	或非
0	0	1	代
0	1	0	或/与
0	1	1	或/与非
1	0	0	与
1	0	1	与非
1	1	0	与/或非
1	1	1	与/或

注： $K_3=1$ ，输出端有效； $K_3=0$ ，输出端高阻抗

K_a 和 K_b 的输入状态，用同一块电路可以实现8输入端的或非、或、或/与、或/与非、与、与非、与/或非和与/或等8种逻辑功能。若要求输入端数多于8，可以利用扩展输入端EXP外接一定的逻辑门，来增加输入端数。

CC4048的真值表见表2-4。

CC4048的管脚排列如图2-17所示。

国产CC4048可由国外产品CD4048、MC14048直接换用，也可与国产C041代换使用，代换时应注意管脚排列及有关参数的选择。

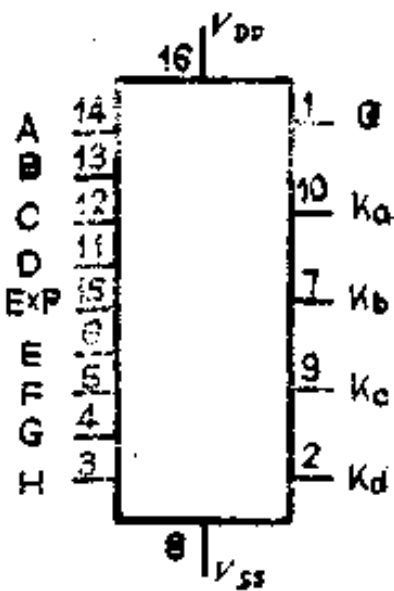


图 2-17 CC4048的管脚排列图

由CC4048构成的8种逻辑功能门等效电路如图2-18所示。

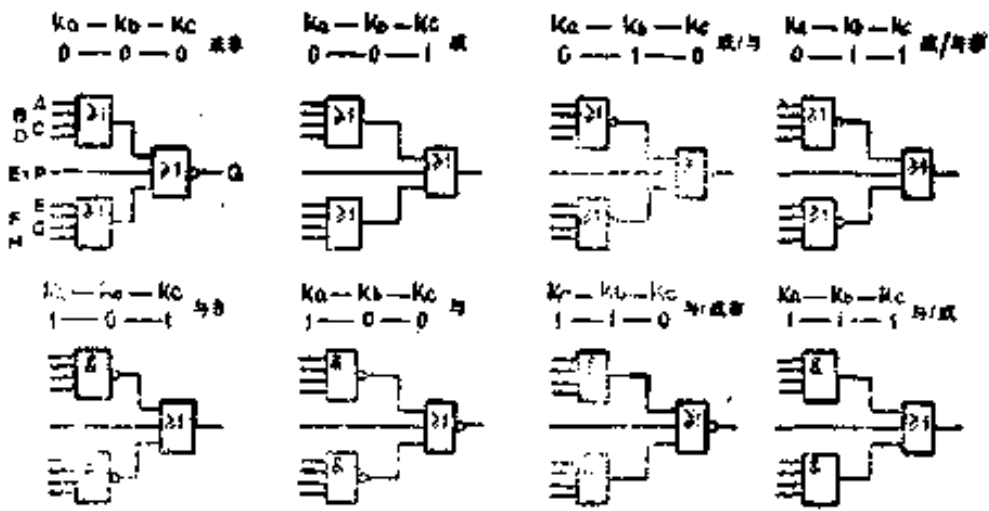


图 2-18 等效电路

1. 12输入端或/与门

电路用途：

该电路利用 8 输入端可扩展多功能门 CC4048 的扩展输入端。增加了输入端数，可以解决使用中的多端输入或/与问题。

工作原理：

图2-19所示电路是由 8 输入端可扩展功能门 CC4048、双 4 输入端或非门 CC4002 构成的 12 输入端或/与门。

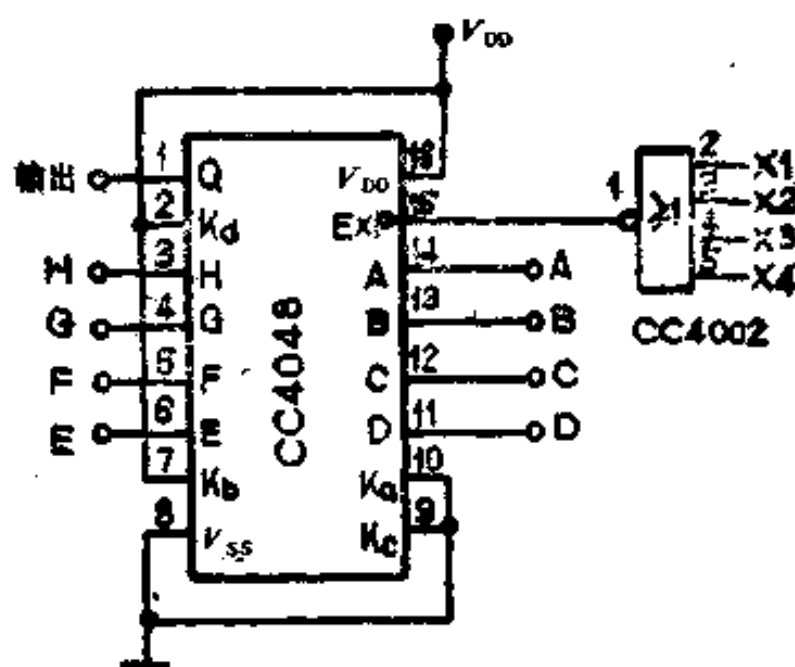


图 2-19 12 输入端或/与门

电路中 CC4048 的 3 个控制端 K_a 、 K_b 、 K_c 接成 0-1-0 状态，根据表 2-3 可知，此时的逻辑功能为或/与。扩展的 4 个输入信号 $X_1 \sim X_4$ 经 CC4002 的输入端输入，并由输出端加至 CC4048 的扩展 EXP 输入端，由此实现 12 输入端或/与门功能。其输出端关系如下式：

$$Q = (A + B + C + D) \cdot (E + F + G + H) \cdot (X_1 + X_2 + X_3 + X_4)$$

电路处置：

本例中，8 输入端可扩展多功能门集成电路 CC4048 的三

态控制端 K_a 及功能控制端 K_b 接 V_{DD} ，功能控制端 K_c 、 K_d 接 V_{SS} ，⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

2. 16输入端或非门

电路用途：

该电路利用CC4048的扩展输入端增加了输入端数，可以解决使用中的多端输入或非问题。

工作原理：

图2-20所示电路是由2片8输入可扩展多功能CC4048构成的16输入端或非门。

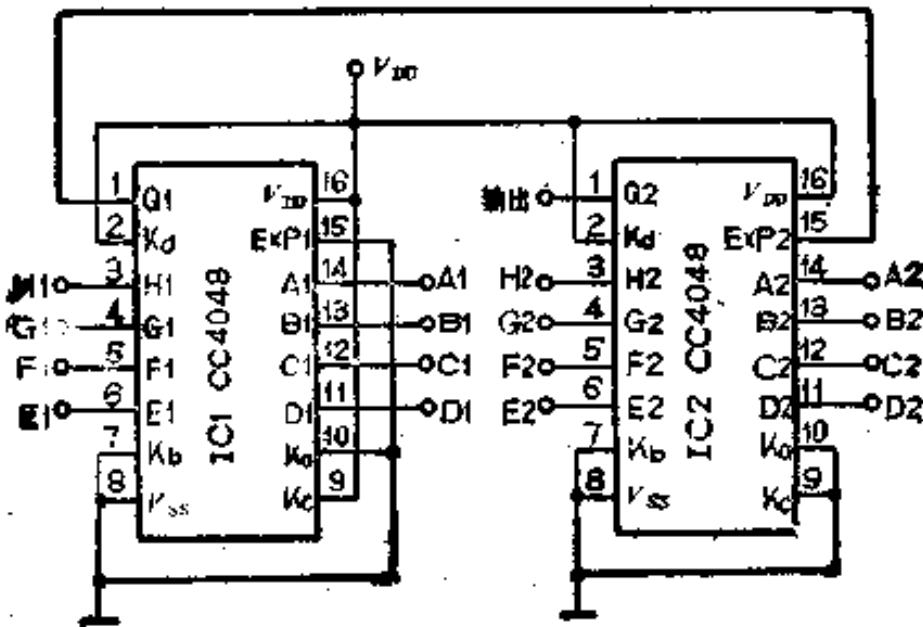


图 2-20 用多功能门构成16输入端或非门

电路中IC1（CC4048）的 K_a 、 K_b 、 K_c 接成0-0-1状态，根据表2-4可知，其逻辑功能为“或”。扩展输入端EXP1不用，接 V_{SS} 。IC2的 K_a 、 K_b 、 K_c 接成0-0-0状态，根据表2-4可知，逻辑功能为“或非”。把IC1电路的Q1端直接连接到IC2电路的扩展端EXP2，在IC2电路Q2端就可得到16输入端或非输出结

果。其输出端关系如下式：

$$Q2 = A1 + B1 + C1 + D1 + E1 + F1 + G1 + H1 + A2 + B2 + C2 + D2 + E2 + F2 + G2 + H2$$

电路处置：

本例中，IC1的 K_a 、 K_b 端接 V_{DD} ， K_c 、 K_d 及EXP1端接 V_{SS} 。
IC2的 K_a 接 V_{DD} ， K_b 、 K_c 、 K_d 接 V_{SS} 。IC1和IC2的⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

3. 无溢出可逆计数器

电路用途：

该电路能在本身满值范围内自动进行加减计数：加计数到全“1”后转换成减计数，而减计数到全“0”后又自动转换成加计数，永不溢出。常用于控制D/A转换器的波形合成器中。

工作原理：

图2-21所示电路是由8输入端可扩展多功能门CC4048、可预置4位二进制加/减计数器CC40193和四2输入端CC4011

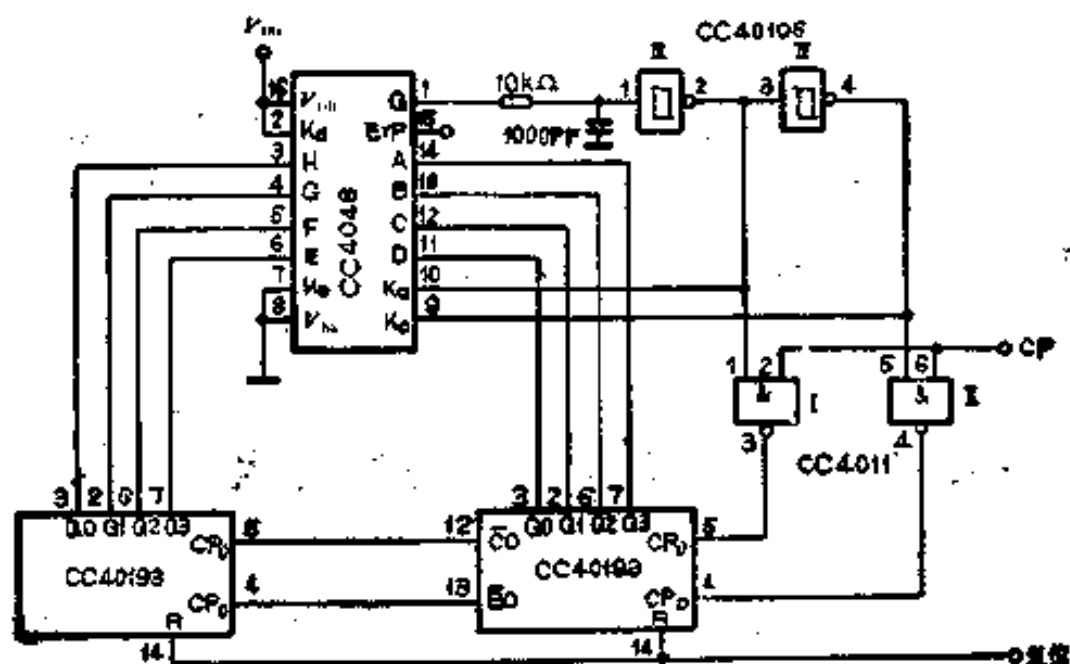


图 2-21 无溢出可逆计数器

构成的无溢出可逆计数器。

电路中CC40193的加减控制端 CP_U 、 CP_D 由CC4011的门Ⅰ和门Ⅱ控制。当门Ⅰ的输出端为低电平“0”状态时，CC40193进行加计数；当门Ⅱ的输出端为低电平“0”状态时，CC40193进行减计数。CC4048控制端的状态与计数器CC40193的状态有一定关系。例如：当CC40193进行加计数时，CC4048的输出端Q为低电平“0”状态，经过施密特门Ⅲ反相后，使控制端 K_0 为高电平“1”状态，经门Ⅳ反相后，使 K_0 为低电平“0”状态。又因 K_0 接地，所以由控制端的状态可知，控制门逻辑功能为与逻辑，其输出

$$Q = ABCDEFGH$$

因此，一旦计数器加计数到全“1”，Q即变为高电平“1”状态，关闭门Ⅰ、打开门Ⅱ开始减计数。而这时CC4048的控制端 K_0 - K_3 状态变成0011，门的功能变成了“或”门，即输出端

$$Q = A + B + C + D + E + F + G + H$$

当减计数器到全“0”时，Q变为“0”，又转换成加法计数，如此往复。

电路处置：

本例中，8输入端可扩展多功能门集成电路CC4048的逻辑功能控制端 K_4 接 V_{DD} ， K_5 接 V_{SS} ，扩展输入端EXP悬空，⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

四、六反相缓冲/变换器集成电路CC4049

CMOS缓冲/变换器，主要作为接口电路，起缓冲驱动或者逻辑电平变换的作用。

CC4049集成电路内部是由六个反相缓冲/变换器单元电路构成。它能实现高低电平间的转换。CC4049管脚排列如图2-22所示。

国产CC4049可与国外CD4049、MC14049直接换用，也可与国产J330代换使用，代换时应注意管脚排列及有关参数的选择。

1. 机械开关用整形电路

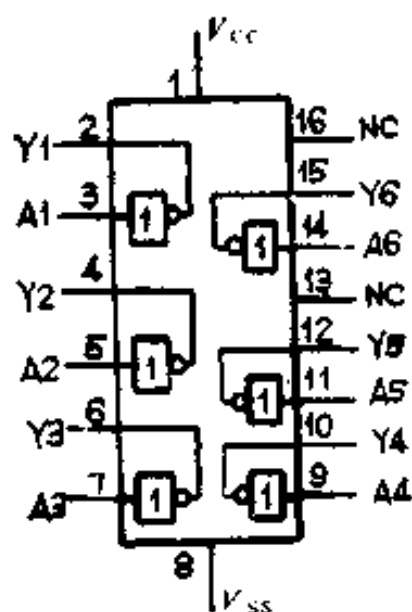
电路用途：

这种电路主要用于消除机械开关或手动开关在开关瞬间产生的抖动脉冲。

工作原理：

图2-23所示的电路是由反相缓冲/变换器CC4049及2只电阻构成的机械开关用整形电路。它可以消除按钮开关SB在开关瞬间造成的输出电压抖动。

在未接按钮时，门Ⅱ的输入端(⑤脚)经SB''接地，输出端



注NC为空脚

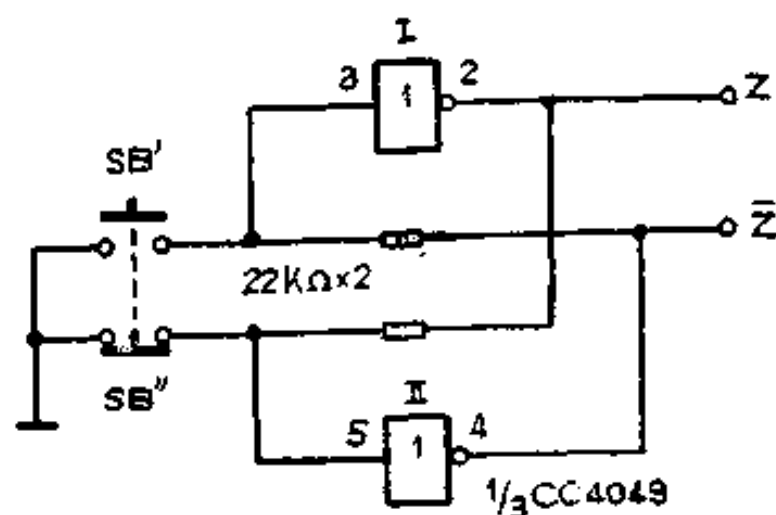


图 2-22 CC4049的管脚排列图

图 2-23 机械开关用整形电路

($\overline{Z}$) 为高电平“1”状态，门 I 输入端 (③脚) 为高电平“1”状态，输出端 Z 则为低电平“0”状态；当按钮开关 SB 被按下之后，经 SB' 使 Z 输出端变为高电平“1”状态， $\overline{Z}$ 输出端变为低电平“0”状态并锁定。即使此时开关出现抖动也不会影响电路输出状态，从而达到了消抖的目的。

电路处置：

本例中，六反相缓冲/变换器集成电路 CC4049 只用了两个门。剩余 4 个门若无它用可将输入端接 V_{CC} 或 V_{SS} 。①脚 (V_{CC}) 接正电源，⑧脚 (V_{SS}) 接地。

2. 直流倍压器

电路用途：

该电路主要起直流升压的作用，可用于供给电流不大的电器设备中。

工作原理：

图 2-24 所示电路是由六反相缓冲变换器 CC4049 等构成的直流倍压器。

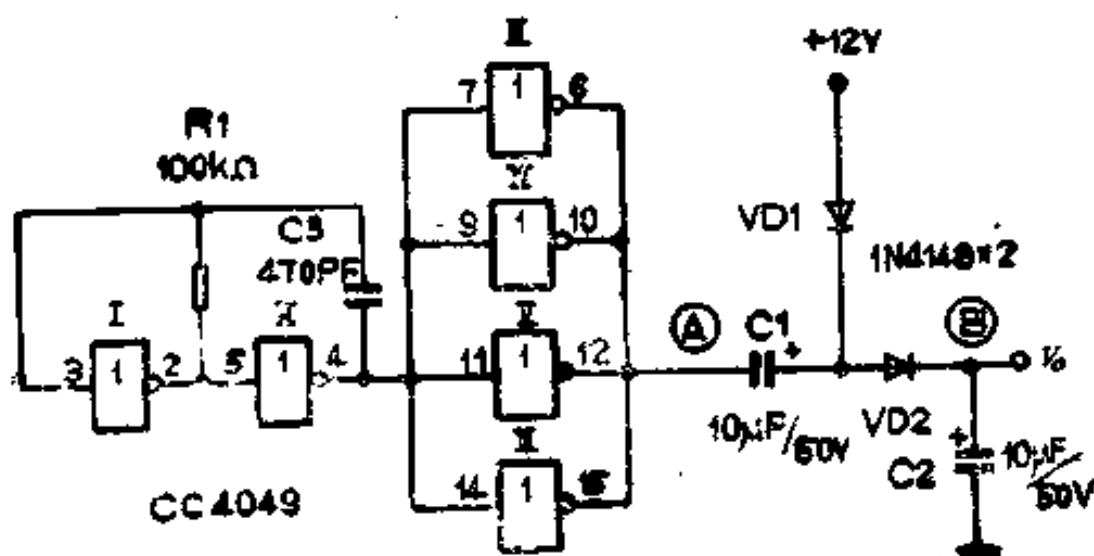


图 2-24 直流倍压器

该电路可以使直流电源电压升高到近两倍的电压值（无负载时）。CC4049的门Ⅰ、门Ⅱ和电阻R1、电容C3组成一个振荡器，其频率约为10kHz。门Ⅲ～Ⅵ并联后作为缓冲器以产生较强的驱动能力，降低负载对电路产生的影响。

根据振荡器振荡频率的不同，图中A点将周期性地变化，有时相当于接地，有时相当于接电源正极。当A点为低电平“0”状态（略高于0V）时，C1和C2分别通过二极管VD1和VD2充电到电源电压值。当A点为高电平“1”状态（略低于12V）时，与C1上的12V电压串联后成为24V，经VD2再充到C2上，这就使C2上充电的电压几乎为电源电压的两倍。于是输出端得到了24V电压。当然，考虑到二极管的管压降，实际输出将略低于24V。

电路处置：

本例中，六反相缓冲/变换器集成电路CC4049的①脚（ V_{CC} ）接12V电源，⑧脚（ V_{SS} ）接地。

3. 直流三倍压电路

电路用途：

该电路可将一直流电压变为原电压的3倍左右。可用于供给电流较小的升压电器设备中。

工作原理：

图2-25所示电路是由六反相缓冲/变换器CC4049等构成直流三倍压电路。

CC4049的门Ⅰ和门Ⅱ组成方波振荡器，然后由振荡器的输出驱动后面的反相器（门Ⅲ、Ⅳ）。

设电源接通时A点为低电平“0”状态（电压略高于0V），则 V_{CC} 电压通过VD1对C2充电。当门Ⅲ翻转之后，A点变为高

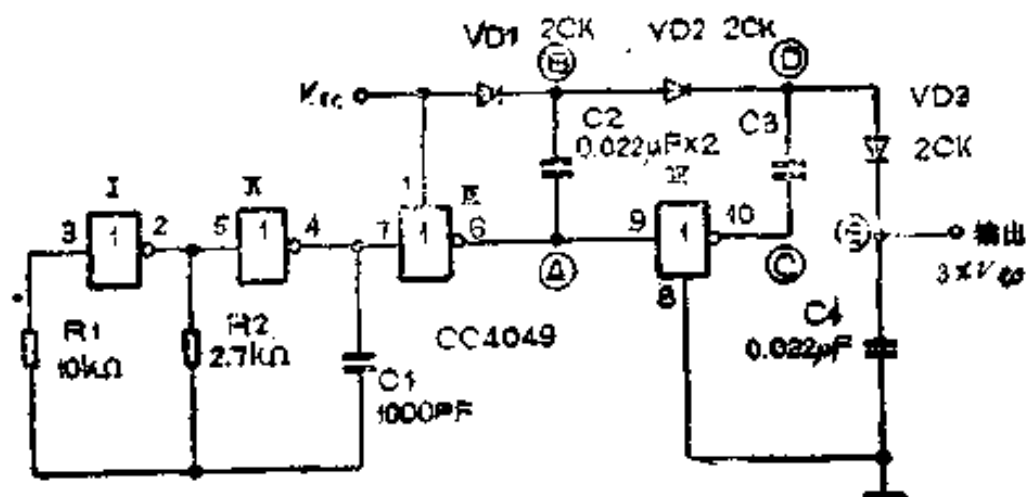


图 2-25 直流三倍压电路

电平“1”状态(电压略低于 $12V$)使B点的电压上升为 $2V_{cc}$ 。此时门Ⅳ的输出端变为低电平“0”状态,并使VD2导通, C3两端电压变为 $2V_{cc}$ 。在下个半周期里, C点电压升为 V_{cc} , D点电压变为 $3V_{cc}$,经VD3对C4充电,使输出实现3倍压的目的。由此可知,电路稳定工作时, A、B、D点分别输出为 V_{cc} 、 $2V_{cc}$ 、 $3V_{cc}$ 三种电压值。

电路处置:

本例中,六反相缓冲/变换器集成电路CC4049使用了四个门,剩余2个门若无它用可将输入端接 V_{cc} 或 V_{ss} ,输出端悬空。①脚(V_{cc})接正电源,⑧脚(V_{ss})接地。

4. 金属探测器

电路用途:

该金属探测器能准确地检查出埋设在木材表面下 $5cm$ 深处的残钉断头。

工作原理:

图2-26所示电路是由六反相缓冲/变换器集成电路CC4049

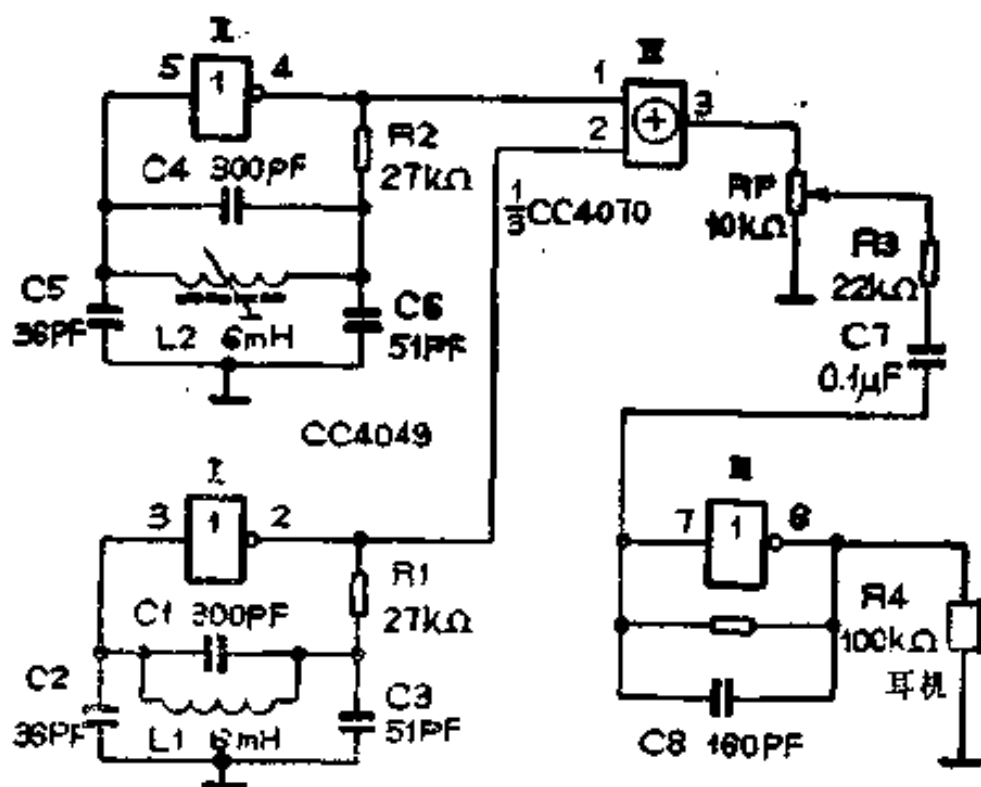


图 2-26 金属探测器

的门I、电感线圈L1、电容C1等组成一个频率约为160kHz的振荡器；门II、L2、C4等组成一个频率可调约为160kHz的振荡器。调节L2使两组振荡器的谐振频率相差1kHz左右。

两个振荡器产生的振荡脉冲加在四异或门CC4070的门IV的输入端上，于是门IV输出两种信号：一种是1kHz的低频差拍信号；另一种是321kHz（或319kHz）的高频信号。门III、R4和C8组成一个10kHz的有源低通滤波器，通过它后，高频信号被滤除，只留下1kHz的低频信号被耳机所接收。

L1为探测线圈，当它接近金属物时，L1所在的振荡器组的振荡频率将有所改变，因而从耳机中可以听到异常的音调。

电路处置：

本例中，六反相缓冲/变换器集成电路CC4049只用了3个门。剩余3个门若无它用可将输入端接 V_{CC} 或 V_{SS} ，输出端悬空。

①脚(V_{CC})接正电源，⑧脚(V_{SS})接地。

5. CMOS驱动TTL接口电路

电路用途:

该电路主要用于CMOS集成电路到TTL集成电路电平转换接口。

工作原理:

图2-27所示电路是由六反相/变换器CC4049构成的CMOS驱动TTL接口电路。

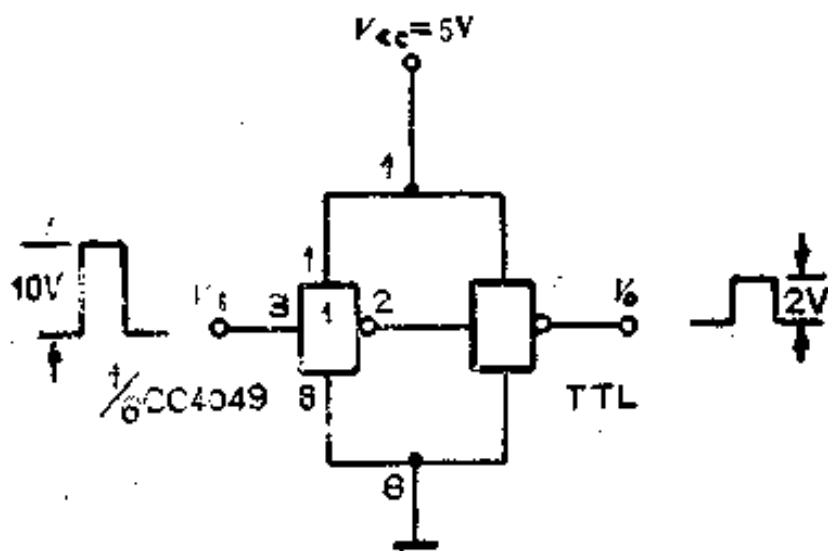


图 2-27 CMOS驱动TTL接口电路

实现CMOS到TTL的接口,可以借助专门设计的CMOS接口电路。CC4049的输出吸收电流和供给电流均达3mA以上,用它做接口,可以有效地驱动TTL电路。

由于TTL电路的输入短路电流较大,就要求CMOS电路在 V_{OL} 为0.5V时能给出足够的驱动电流。CC4049的输入保护比较特殊,输入端可施加高于电源 V_{CC} 的信号。

本例中,当 V_{CC} 取5V时,其输入端可以施加5~15V的信号。这样可以实现CMOS——TTL的转换。

电路处置:

本例中，只画出了用1/6CC4049构成的接口电路，在实际电路中往往需要若干个门进行驱动，如有剩余门可按前述方法处理。CC4049的①脚(V_{DD})接5V，⑧脚(V_{SS})接地。

五、六反相器集成电路CC4069

反相器是执行逻辑反相功能的电路，其逻辑关系的特点是：当输入端为低电平“0”状态时，输出端为高电平“1”状态；当输入端为高电平“1”状态时，输出端为低电平“0”状态。反相器逻辑图如图2-28所示。真值表见表2-5，逻辑关系式为：



图 2-28 逻辑图

$$Y = \overline{A}$$

式中A为输入端，Y为输出端。

表 2-5 CC4069真值表

A	Y
0	1
1	0

CC4069内部是由六个反相器单元电路构成，其管脚排列如图2-29所示。该电路在反相器中应用较多。

国产CC4069可由国外产品CD4069、MC14069直接换用，也可与国产CO33代换使用，代换时应注意管脚排列及有关参数的选择。

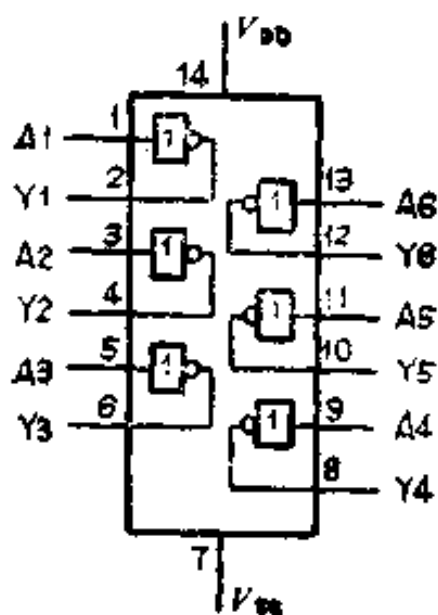


图 2-29 CC4069的管脚排列图

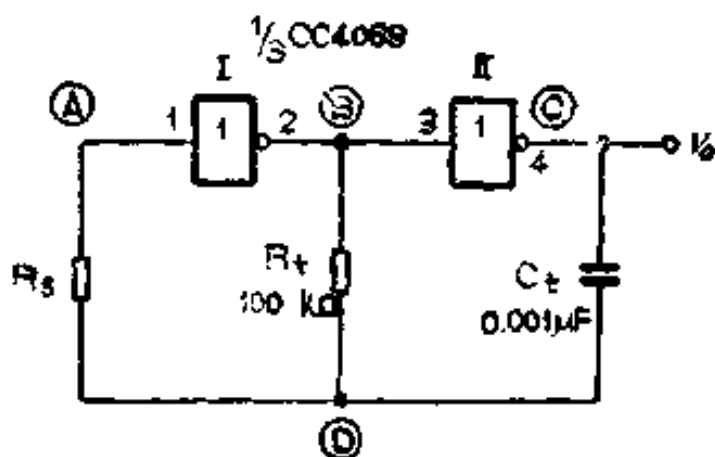


图 2-30 简易多谐振荡器

1. 简易多谐振荡器

电路用途:

该电路适用于那些频率稳定性和准确性要求不太严格的低频时钟振荡电路。

工作原理:

图2-30所示电路是由六反相器CC4069等构成的简易多谐振荡器。

电路中 R_s 是补偿电阻,用于改善由于电源电压的变化而引起的振荡频率的失稳。 R_t 应能使门I处于传输特性过渡区(同时也就保证了门II处于传输特性过渡区),这样便于电路起振。

电路的振荡通过 C_t 的充放电过程完成。振荡能量由电源提供。

设非门的转换电压(阈值电压)为 V_{TR} 。当电源接通后,如果 $V_A < V_{TR}$,则门I输出为高电平“1”状态,门II输出为

低电平“0”状态。这是电路的一个暂稳态。由于 $V_A < V_B$ ，因此必然有一个电流从B点经 R_1 、 R_2 到A点。由于 $V_C < V_B$ ，必然同时还有一个电流经 R_1 、 C_1 到C点为 C_1 充电。结果是随着充电过程的继续， V_B 按指数规律上升，因而 V_A 也随之上升。当 V_A 上升到门Ⅰ的阈值电压 V_{TH} 时，门Ⅰ翻转，输出低电平“0”状态，门Ⅱ则输出高电平“1”状态，电路进入另一个暂稳态。

暂稳态不可能长久维持，因为电容 C_1 要通过 R_1 放电，随后又经 R_1 反向充电，使 V_A 按指数规律逐渐下降。当 V_A 降到小于 V_{TH} 时，门Ⅰ和门Ⅱ再次翻转，电路又恢复到初始状态的暂稳态。此后，电路不断重复上述过程，产生周期振荡，输出矩形脉冲。

电路中 $R_2 = 10R_1$ 时，其振荡周期为 $T = 2.2R_1C_1$ 。

电路处置：

本例中，六反相器集成电路CC4069只用了2个门，剩余4个门若无它用可将输入端接 V_{DD} 或 V_{SS} ，⑭脚(V_{DD})接正电源，⑦脚(V_{SS})接地。

2. 水位告警器

电路用途：

该电路能在水塔或水箱将要断水前发出告警信号，以便通知有关人员及时加水。

工作原理：

图2-31所示电路是由六反相器CC4069、发光二极管LED等构成的水位告警器。

电路中A、B为金属探测棒，告警水位可由其所设位置决定。当水位高于告警水位时，A、B棒浸在水中，由于它的导

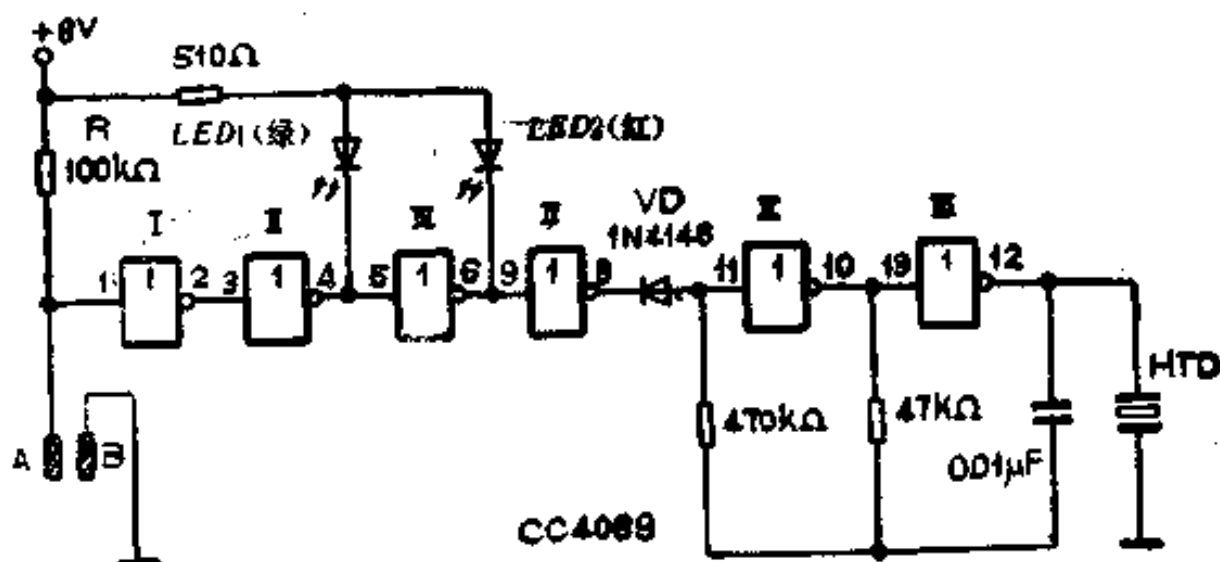


图 2-31 水位告警器

电作用使CC4069门Ⅰ的①脚为低电平“0”状态，门Ⅰ的④脚也为低电平“0”状态，因此LED1点亮。同时门Ⅳ的⑧为低电平“0”状态使二极管VD导通，由门Ⅴ、Ⅵ组成的音频振荡器不能起振，HTD不发声。

当水位低于A、B棒设定位置时，A、B棒露出水面，门Ⅰ的①脚由上拉电阻R拉至高电平“1”状态，门Ⅲ的⑥脚也为低电平“0”状态，因此LED2点亮。同时门Ⅳ的⑧脚为高电平“1”状态，VD反向截止振荡器起振，HTD发出报警声。

电路处置:

本例中，六反相器集成电路CC4069的⑭脚(V_{DD})接+6V电源，⑦脚(V_{SS})接地。

3. 石英晶体振荡器

电路用途:

该电路主要用作精度较高时钟振荡源。

工作原理:

图2-32所示电路是由石英谐振晶体和六反相器集成电路

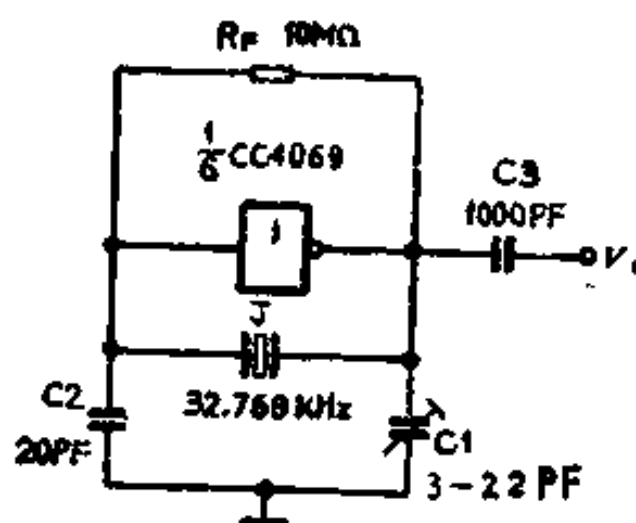


图 2-32 石英晶体振荡器

CC4069的1个门构成的正弦波振荡器。

和普通的RC移相振荡器相比，晶体振荡器的频率稳定度可高达 10^{-5} 或更高。这是RC移相振荡器无法达到的高指标(RC移相振荡器的频率稳定度只能达到 10^{-2} 的量级)。

CMOS非门与负反馈偏置电阻 R_F 构成反相放大电路。石英晶体J与C1、C2构成 π 型正反馈支路。石英晶体在其固有谐振频率的附近，自身呈感性，此电感与电容C1、C2构成谐振回路，形成选频移相反馈网络反馈到放大器输入端，产生振荡。调整C1可微调振荡频率。

电路处置：

本例中，六反相器集成电路CC4069只用了1/6个门，剩余门若无它用可将输入端接 V_{DD} 或 V_{SS} ，输出端悬空。⑭脚(V_{DD})接正电源，⑦脚(V_{SS})接地。

4. 电平指示器

电路用途：

该电路主要用作录音机或音响放大器的电平指示器。通过

该指示器可以显示其音量的强度。

工作原理：

图2-33所示是由六反相器CC4069、晶体二极管VD和发光二极管LED等构成的电平指示器。

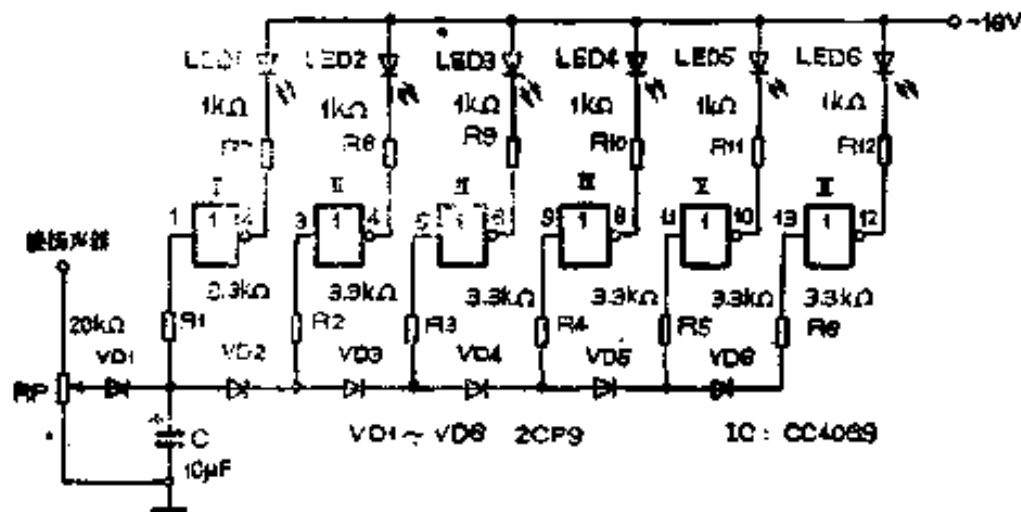


图 2-33 电平指示器

当没有信号输入时，各门的输入端均为低电平“0”状态，输出端均为高电平“1”状态，所以所有发光二极管都不亮。当有信号输入且信号逐渐加大超过VD1的管压降(0.6V)时，则门I的输入端变为高电平“1”状态，其输出端变为低电平“0”状态，此时LED1经R7点亮。但其它LED仍不发光。如果输入信号继续增大，则LED2、LED3…逐级点亮。

电路中RP是调整电位器，可调整电平指示器的最小起始值。

电路处置：

本例中，采用1片六反相器集成电路CC4069。⑭脚(V_{DD})接6V电源，⑦脚(V_{SS})接地。

5. 集成电路收音机

电路用途：

该收音机可接收较强的广播信号，接收频率范围为535—1650kHz。

工作原理：

图2-34所示电路是由1片六反相器CC4069所构成的收音机。

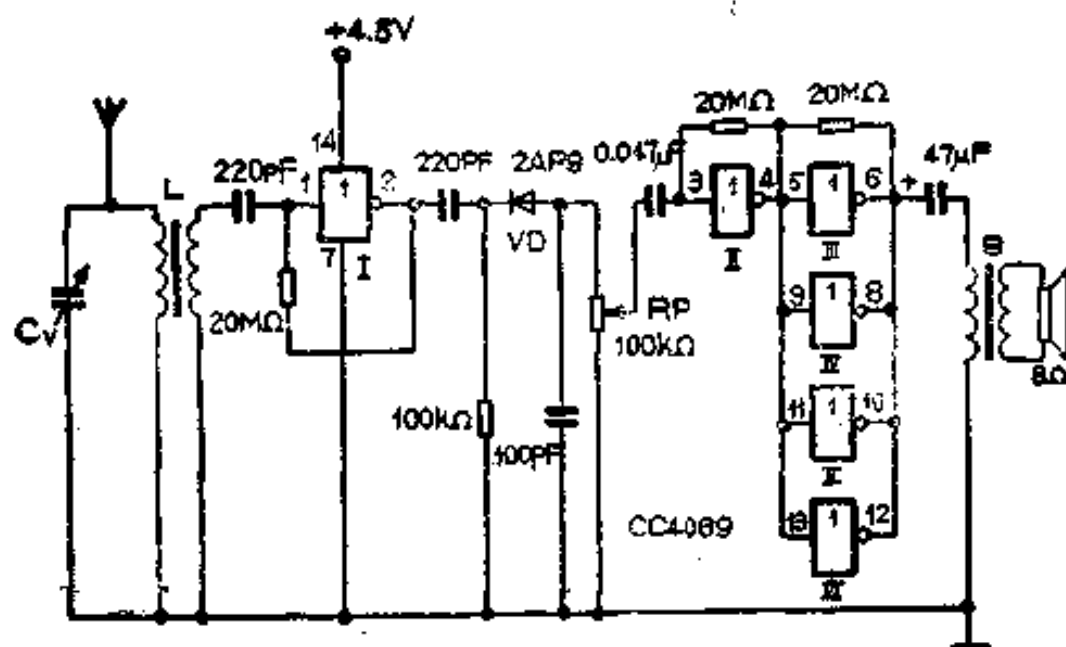


图 2-34 集成电路收音机

我们知道CMOS门电路不但能用来产生和处理数字信号，而且在适当地设置门的偏置工作点，便可作为线性放大器。为了不失真地放大输入信号，必须给CMOS非门以适当的静态偏置。通常将偏置点设在 $V_{DD}/2$ 处。这时输入信号的动态范围最大，并且随电源电压的不同而变化，一般在200~300mV之间。偏置电阻的设定一般取值范围是20~50MΩ。

综上所述，利用1片六反相器集成电路CC4069可组成如图2-34所示的收音机电路。

电路中L、Cv组成天线谐振回路，所接收的信号由二极管VD检波后送入由门II组成的低放电路放大。为了增大输出功率将门III~VI并联使用，低放信号由输出变压器耦合至扬声器。

器。

电路处置：

本例中，六反相器集成电路CC4069的⑭脚(V_{DD})接+4.5V电源，⑦脚(V_{SS})接地。

六、四 2 输入端或门集成电路CC4071

或门是执行“或”功能的逻辑部件，其逻辑关系的特点是：只有当输入端全部为低电平“0”状态时，输出才为低电平“0”状态，只要有一个输入端为高电平“1”状态，输出端便为高电平“1”状态。或门逻辑电路如图2-35所示。真值表见表2-6。其逻辑关系式为：

$$Y = A + B$$

式中A、B为输入端，Y为输出端。

CC4071内部是由四个2输入端或门单元电路构成，其管脚排列如图2-36所示。

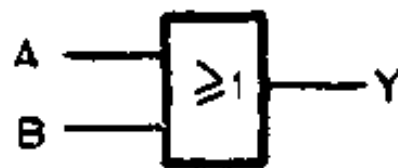


图 2-35 或门逻辑图

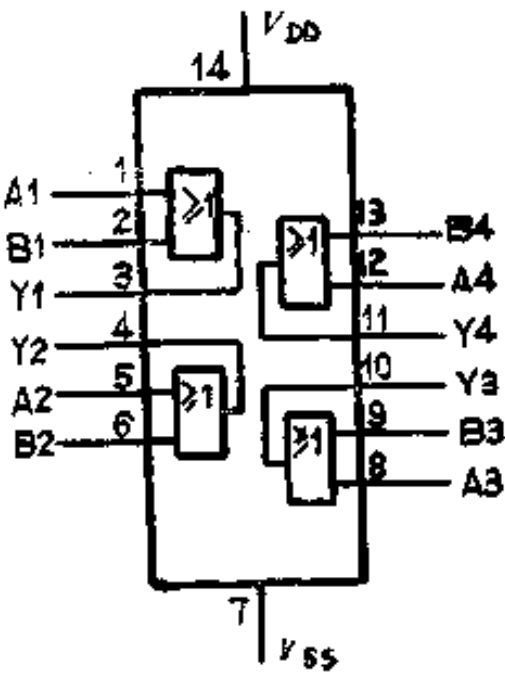


图 2-36 CC4071的管脚排列图

国产CC4071可由国外产品 CD4071，MC14071 直接换用。

表 2-3

CC 071真值表

A	B	Y
0	0	0
1	0	1
0	1	1
1	1	1

1. 脉冲跳变检测器

电路用途:

该检测器能够检测出输入脉冲的正跳变还是负跳变, 可用于定时检测或倍频。

工作原理:

图2-37所示电路是由六反相器CC4069和四2输入端或门

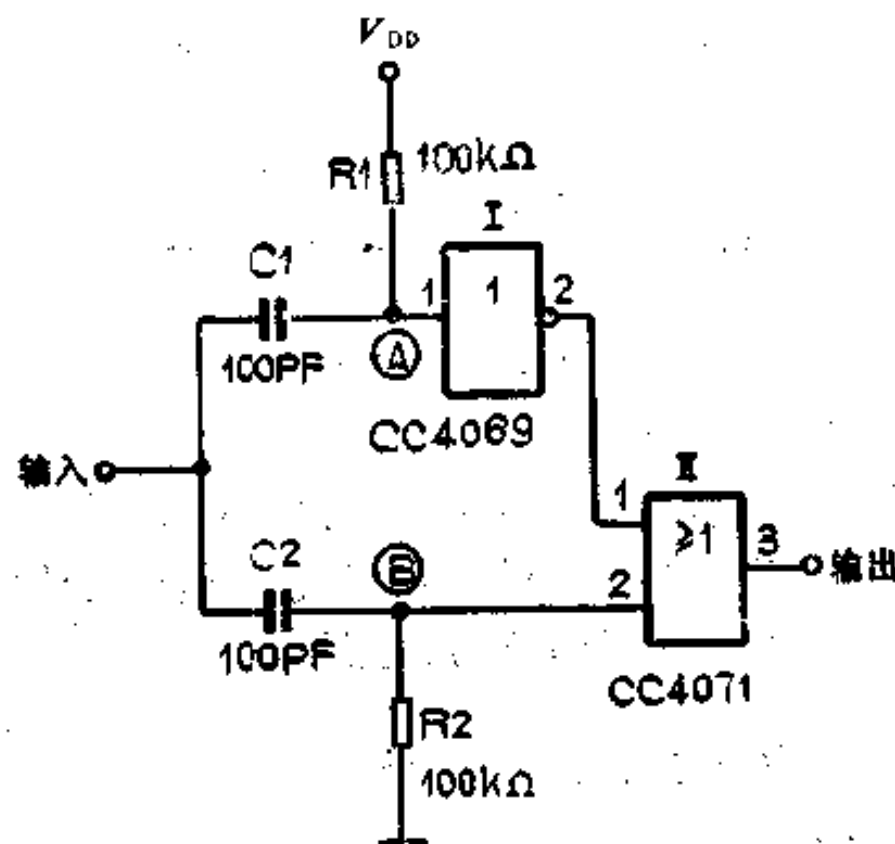


图 2-37 脉冲跳变检测器

CC4071构成的脉冲跳变检测器。

电路中R1和R2将A点和B点分别拉向高电平 V_{DD} 和低电平 V_{SS} 。没有信号输入时，CC4071的③脚输出为低电平“0”状态。当输入脉冲上升沿时，在A、B点都有一个正脉冲产生，A点脉冲经门Ⅰ反相加至门Ⅱ①脚为负脉冲，从而CC4071的③脚输出一个正脉冲。在脉冲沿的下降沿，A点有一个负脉冲产生，CC4071的①脚输入一个正脉冲，但B点为负脉冲，因而③脚也输出一个正脉冲。波形见图2-38。因之它可作倍频用。

电路中R和C的数值决定了输出脉冲的宽度。但要注意： $R \cdot C$ 不能太大，要保证两个沿之间有足够的间隔，使A点回到高电平“1”状态，B点回到低电平“0”状态。此外，如果电容大于500pF，最好在输入端再串入数kΩ的限流保护电阻。

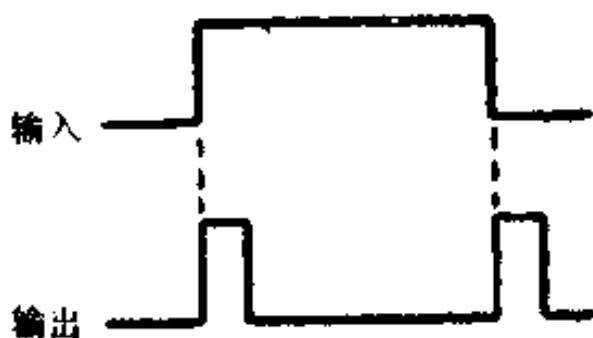


图 2-38 波形图

电路处置：

本例中，四2输入端与门集成电路CC4071只用了1个门，剩余门若无它用可将输入端接 V_{DD} 或 V_{SS} ，输出端悬空。⑭脚（ V_{DD} ）接正电源，⑦脚（ V_{SS} ）接地。

2. 双时钟—单时钟转换电路

电路用途：

该电路主要用于双时钟可逆计数器中，可将双时钟输入转换为单时钟输入。

工作原理：

图2-39所示电路是由六反相器CC4069和四2输入端与门CC4071构成的双时钟—单时钟转换电路。

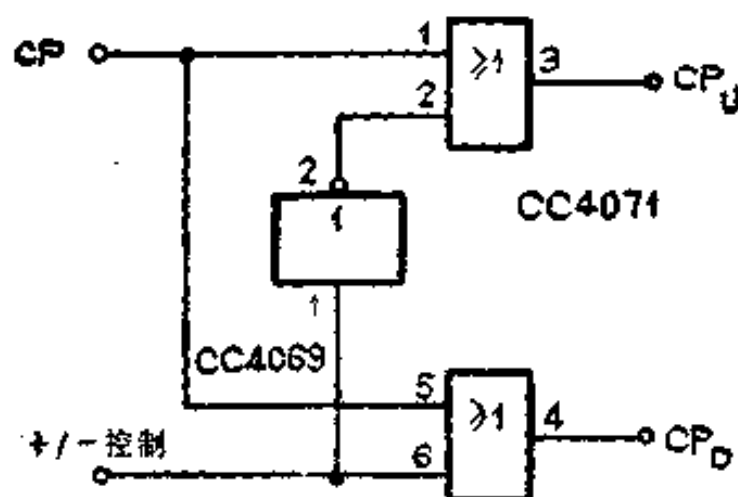


图 2-39 双时钟—单时钟转换电路

双时钟可逆计数器有如下特点：当做加计数时，从 CP_U 端输入脉冲，但此时， CP_D 端必须为高电平“1”状态；做减计数时，从 CP_D 端输入脉冲， CP_U 端也必须为高电平“1”状态。因此图2-39所示电路只要在可逆计数器的加减控制端 CP_U 和 CP_D 上加上不同的电平，即可分别实现加、减计数。

当 $+/-$ 控制端为高电平“1”状态时，计数器作加计数；当 $+/-$ 控制端为低电平“0”状态时，计数器作减计数。

电路处置：

本例中，四2输入端与门集成电路CC4071只用了2个门，剩余的2个门若无它用可将输入端接 V_{DD} 或 V_{SS} ，输出端悬空。⑭脚（ V_{DD} ）必须接计数器的正电源，⑦脚（ V_{SS} ）接地。

3. 多输入端或门

电路用途：

该电路主要用于多输入端的扩展。

工作原理：

图2-40所示电路是利用门电路的级连方法连接成的，即用四2输入端或门CC4071，并分别将每个门的输出端接至下一级的输入端，构成5输入端或门，其逻辑关系为：

$$Z = A + B + C + D + E$$

电路处置：

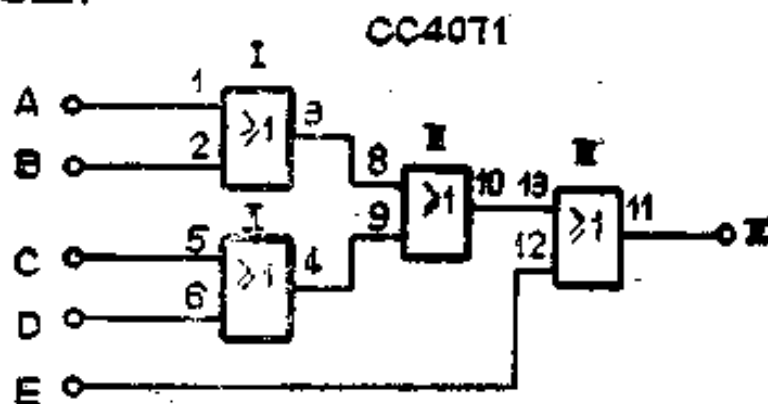


图 2-40 多输入端或门

本例中，使用1片四2输入端或门集成电路CC4071。⑭脚（ V_{DD} ）接正电源，⑦脚（ V_{SS} ）接地。

4. 数字加法器

电路用途：

该电路主要用于二进制数加法运算。

工作原理：

图2-41所示电路是由四2输入端或门CC4071、四2输入端与门CC4081和四异或门CC4070构成的数字加法器。

电路中，有三个信号输入端：被加数A、加数B和进位 C_I 。

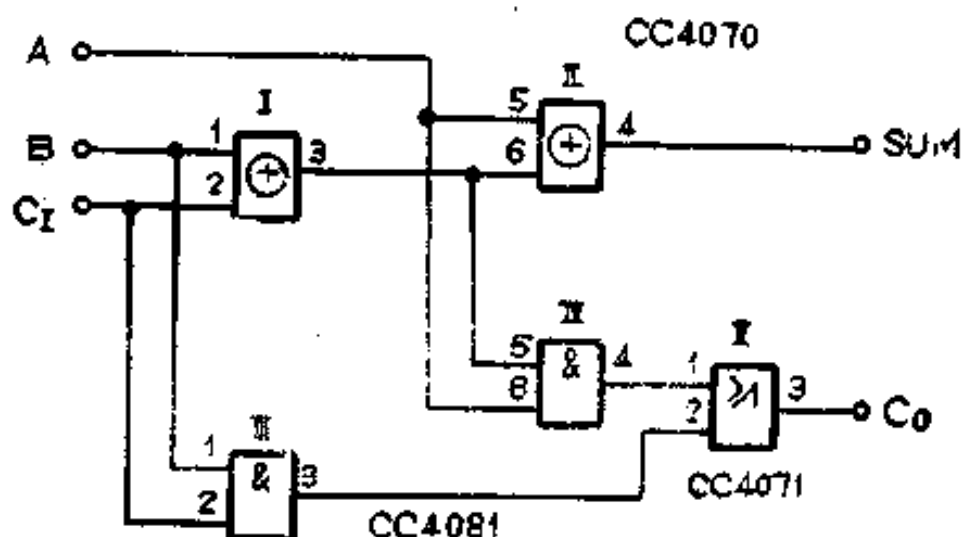


图 2-41 数字加法器

有两个输出端：和数SUM和进位数 C_0 。如果将两个1位二进制数相加，因每一个数有0和1两种状态，所以相加时有4种可能的情况，即00、01、10、11。

例如：A = “1”、B = “1”、 C_1 = “0”

计算结果应为“10”即：SUM = “0”、 C_0 = “1”。表明和数为“0”，进位数为“1”。

电路处置：

本例中，四2输入端或门集成电路CC4071只用了1个门，剩余门若无它用可将输入端接 V_{DD} 或 V_{SS} ，输出端悬空。⑭脚（ V_{DD} ）接正电源，⑦脚（ V_{SS} ）接地。

七、四2输入端与门集成电路CC4081

与门是执行“与”功能的逻辑部件，其逻辑关系的特点是：只有当输入端全部为高电平“1”状态时，输出才为高电平“1”状态，只要有一个输入端为低电平“0”状态，输出端便为低

表 2-7 CC4081真值表

A	B	Y
0	0	0
1	0	0
0	1	0
1	1	1

电平“0”状态。与门逻辑图见图2-42。真值表见表2-7，其逻辑关系式为：

$Y = A \cdot B$

式中A、B为输入端，Y为输出端。

CC4081内部是由四个 2 输入端与门单元电路构成，其管脚排列如图2-43所示。

国产CC4081可由国外产品 CD4081，MC14081 直接换用。

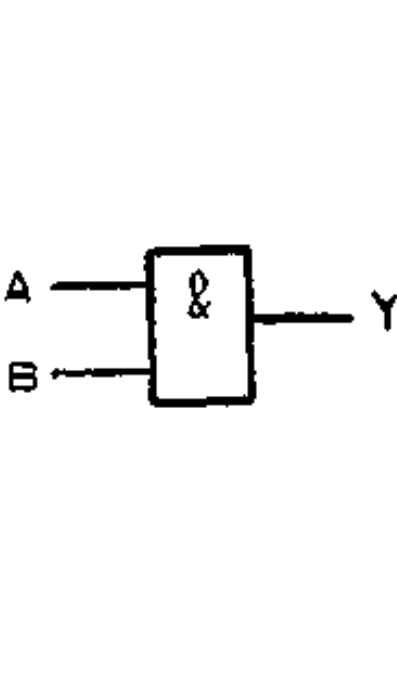


图 2-42 与门逻辑图

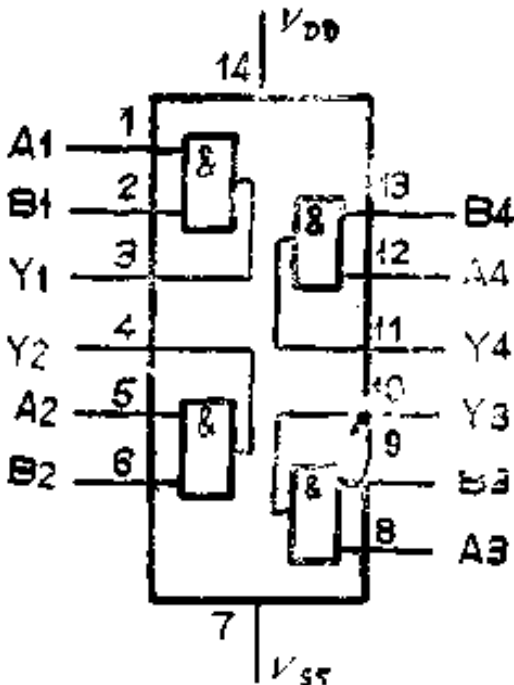


图 2-43 CC4081的管脚排列图

1. 电路状态显示器

电路用途：

利用发光二极管的明、暗、闪烁三种指示方式，用两个发光二极管可显示 8 种电路状态。

工作原理：

图2-44所示电路是由四 2 输入端与非门CC4011、三 3 输入端与门CC4073、四 2 输入端与门CC4081和四 2 输入端或非门CC4001构成的电路状态显示器。

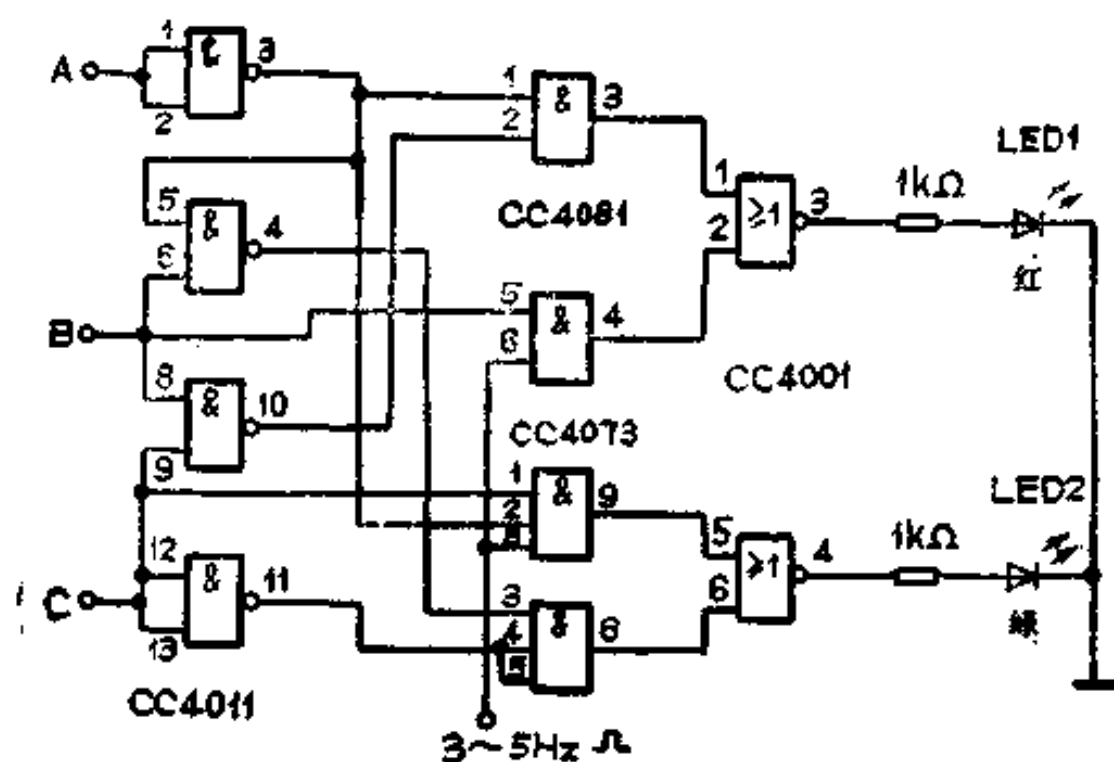


图 2-44 电路状态显示器

电路是用CMOS门电路进行译码后，再驱动发光二极管。电路中需加一个 3 ~ 5 Hz 的方波（其频率和占空比可调节），此方波分别送至CC4081的⑥脚和CC4073的⑧脚。当B输入为高电平“1”状态时，闪烁脉冲通过与门CC4081的④脚送至或门CC4001的②脚。如果此时A输入点也为高电平“1”状

态，则CC4001的①脚为低电平“0”状态，③脚输出闪烁脉冲使红色发光管闪亮。绿色发光管工作过程相同。

以上电路的输入数码ABC的状态与红、绿二个发光二极管指示状态的关系如表2-8所示。

表 2-8

C B A	红	绿
0 0 0	D	D
0 0 1	B	D
0 1 0	D	B
0 1 1	F	D
1 0 0	D	F
1 0 1	B	B
1 1 0	F	F
1 1 1	F	B

注：B—亮 D—暗 F—闪

电路处置：

本例中，四2输入端与门集成电路CC4081只用了2个门，剩余2个门若无它用可将输入端接 V_{DD} 或 V_{SS} ，输出端悬空。
⑭脚（ V_{DD} ）接正电源，⑦脚（ V_{SS} ）接地。

2. 金属探测器

电路用途：

金属探测器在军事、工业生产等方面有着广泛的应用。其探测方法有许多种，该电路采用电磁谐振法。

工作原理：

图2-45所示电路是由1片四2输入端与门CC4081等构成的金属探测器。

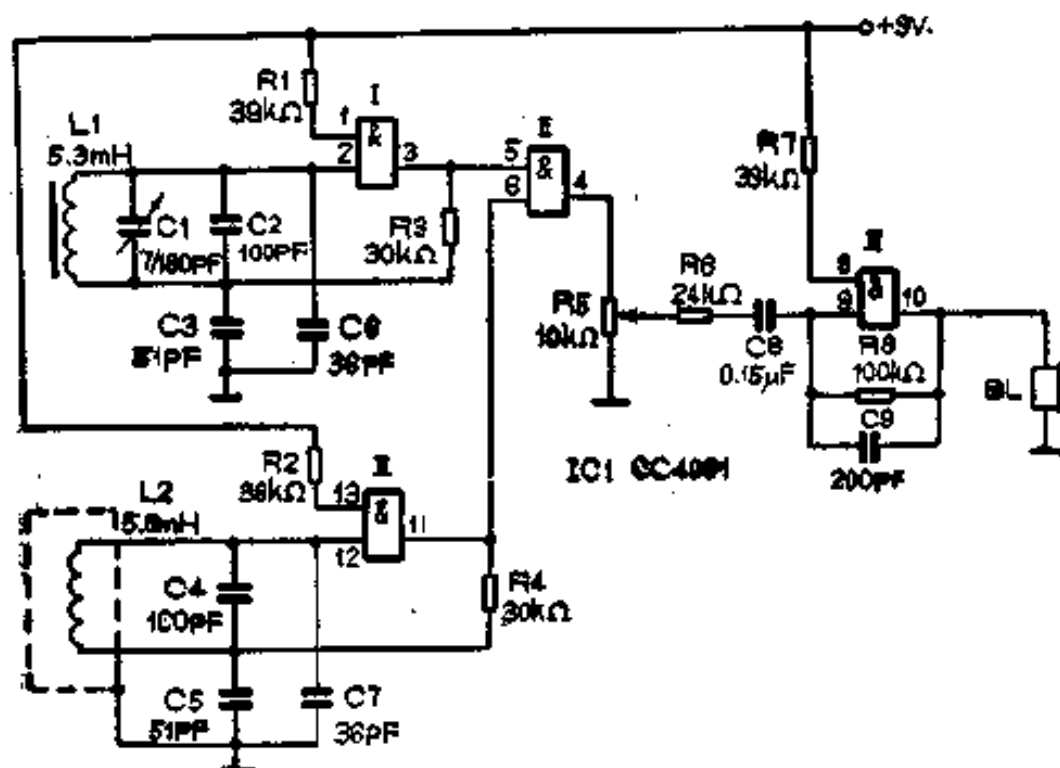


图 2-45 金属探测器

L1、C1和门Ⅰ构成探测器的基频振荡器电路，调谐C1可使振荡频率在130~200kHz内变化。探测线圈L2、C4和门Ⅱ构成的振荡器的自由谐振频率约为160kHz，当调整C1使L1、C1的振荡频率与L2、C4的自由振荡频率一致时，也就是约160kHz时，差拍为零，与门Ⅱ无输出，耳机BL中无声音。当L2接近金属物时，BL中就有了一个随L2与金属物距离的变化而变化的音调产生，这个音调是两个不同频率通过门Ⅱ而差拍获得的，且距离越近，音调就越尖（即频率越高）。反过来说，由音调的高低就可判别被测物的远近、深浅。调节R5可改变BL音量的大小。

电路处置：

本例中，四2输入端与门集成电路CC4081的⑭脚（ V_{DD} ）

接+9V，⑦脚（ V_{SS} ）接地。

3. JK触发器

电路用途：

在试验中，如无JK触发器集成电路CC4027，可采用该电路构成。此种电路应用比较普及。

工作原理：

图2-46所示电路是由1片四2输入端与门集成电路CC4081和1片双D触发器集成电路CC4013构成JK触发器。在附加两个2输入端与门的D触发器中，与门的两个输入端分别构成J、K端，时钟脉冲从CC4013的CP端输入，Q端的脉冲频率即为时钟频率的2分频。

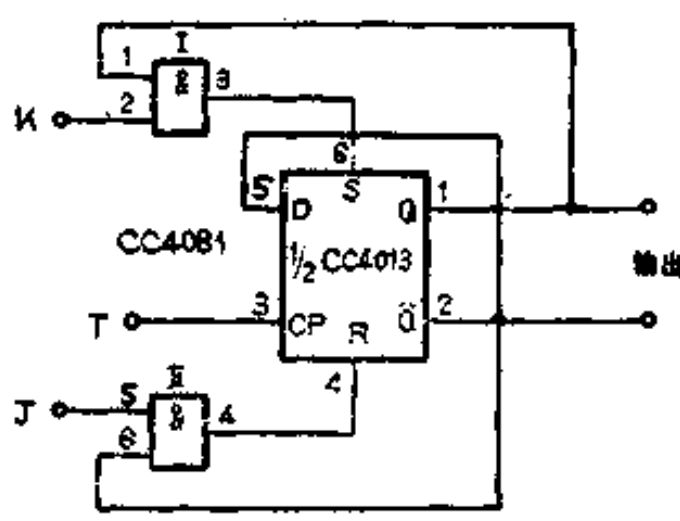


图 2-46 JK触发器

触发器的触发前后状态见表2-9。

电路处置：

本例中，四2输入端集成电路CC4081只用了2个门，剩余2个门若无它用可将输入端接 V_{DD} 或 V_{SS} ，输出端悬空。⑭脚（ V_{DD} ）必须接D触发器的正电源，⑦脚（ V_{SS} ）接地。

表 2-9

触发前状态			CP	触发后状态	
输入		输出		输出	
J	K	Q		Q	$\bar{Q}$
1	ϕ	0	$\uparrow$	1	0
ϕ	0	1	$\uparrow$	1	0
0	ϕ	0	$\uparrow$	0	1
ϕ	1	1	$\uparrow$	0	1
ϕ	ϕ	ϕ	$\downarrow$	Q	$\bar{Q}$

注：表中 $\uparrow$ 表示时钟脉冲上升沿； $\downarrow$ 表示时钟脉冲下降沿； ϕ 表示任意状态。此项说明在全书中适用。

4. 脉冲分配器

电路用途：

该电路主要用作脉冲检测器及单脉冲分配器，用以分选宽窄不同的脉冲。

工作原理：

图 2-47 所示是由四 2 输入端与门 CC4081、四 2 输入端或

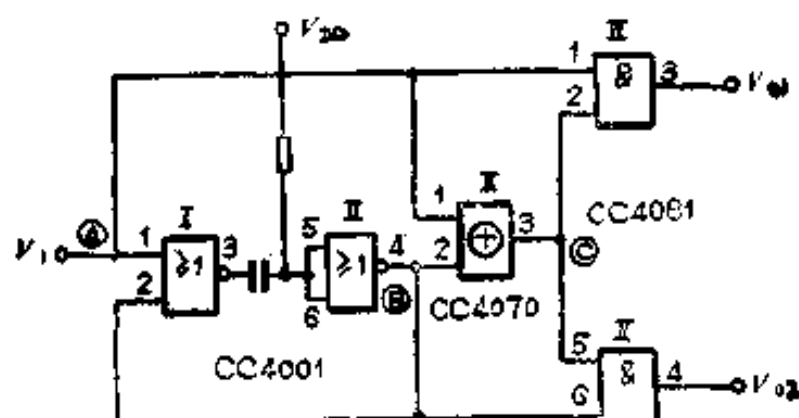


图 2-47 脉冲分配器

非门CC4001和四异或门CC4070构成的脉冲分配器。

电路中，门Ⅰ和门Ⅱ构成单稳态电路，只要调整单稳态电路的时间常数，使它的输出脉冲宽度大于输入的较窄脉冲信号X并小于较宽脉冲信号Y，这样将单稳态电路的输出与输入脉冲相“异或”后可以得到两种不同的脉冲信号，如图2-48中所示的C点信号。依据在单稳态脉宽内得到“异或”信号（如 V_{01} 所示），还是单稳脉宽外得到的“异或”信号（如 V_{02} 所示），可将输入的两种不同宽度的脉冲分选开来。输出端 V_{01} 取得输入的窄脉冲部分，而 V_{02} 取得输入的宽脉冲部分。

电路处置：

本例中，四2输入端与门集成电路CC4081只用了2个门，剩余2个门若无它用可将输入端接 V_{DD} 或 V_{SS} 。⑭脚(V_{DD})接正电源，⑦脚(V_{SS})接地。

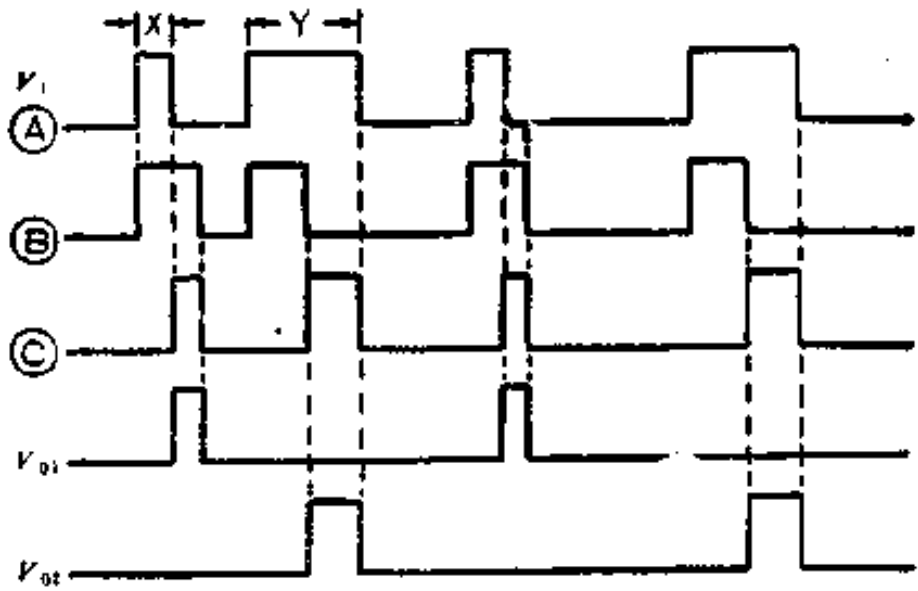


图 2-48 波形图

八、可选通三态输出六反相/缓冲器集成电路CC4502

三态缓冲器有一个“三态控制”端 DIS 和一个“禁止输入”端 INH 。当处于两态输出时具有较强的吸收电流能力。可以直接驱动TTL电路。

CC4502是由6个具有三态输出的反相/缓冲器单元电路组成。CC4502的真值表见表2-10，管脚排列如图2-49所示。

表 2-10

CC4502真值表

DIS	INH	D_n	Q_n
0	0	0	1
0	0	1	0
0	1	ϕ	0
1	ϕ	ϕ	Z

注：Z为高阻状态

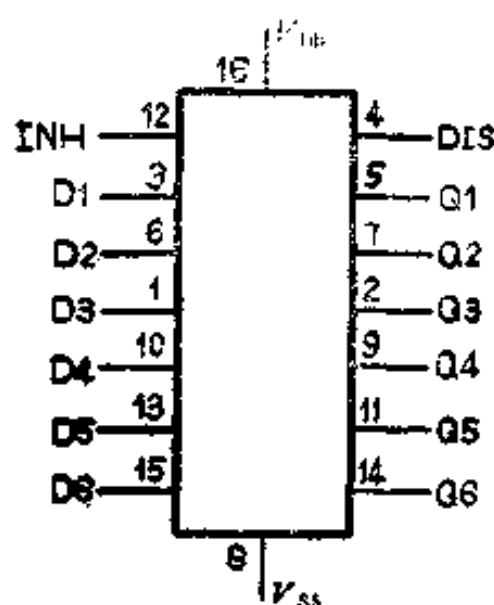


图 2-49 CC4502的管脚排列图

国产CC4502可由国外产品CD4502、MC14502直接换用。

1. 多路数据传输开关

电路用途：

该电路主要用于数据的单向传输，可作为多路数据传输开关。

工作原理：

如图 2-50所示电路是由 2 片可选通三态输出六反相器/缓冲器CC4502及 $\frac{1}{6}$ 反相器CC4069构成的 2 路数据传输开关。

当控制输入端 E 为低电平“0”状态时，门 I 的 DIS 端(④脚)也为低电平“0”状态，门 I 呈导通状态，A 路数据被传递。控制输入端 E 另一路经门 II 反相后输出为高电平“1”状态，使门 II 的 DIS 端为高电平“1”状态，门 II 呈高阻状态，所以 B 路数据被禁止。

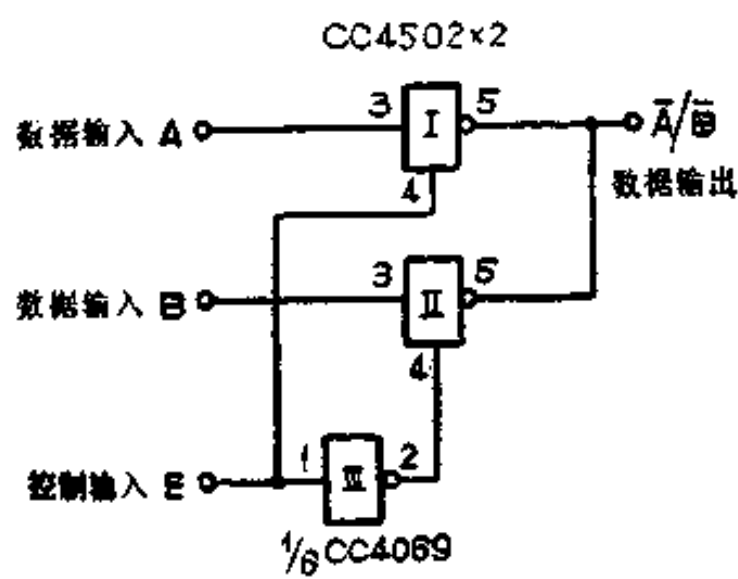


图 2-50 多路数据传输开关

当控制输入端 E 为高电平“1”状态时，门Ⅱ的DIS端为低电平“0”状态，门Ⅱ呈导通状态， B 路数据被传递；门Ⅰ的DIS端为高电平“1”状态时，门Ⅰ呈高阻状态，所以 A 路数据被禁止。

如果需要扩展更多路的数据传递，则可采用多片CC4502进行连接。

电路处置：

本例中，使用2片可选通三态输出六反相/缓冲器集成电路CC4502，各片中只用1个门，多余的门如无它用可将输入端接 V_{DD} 或 V_{SS} ，输出端悬空。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地，⑫脚(INH)接地。

2. 数据转换开关

电路用途：

该电路主要用于单路或多路的数据转换，可作为总线转换控制器。

工作原理：

图2-51所示电路是由2片可选通三态输出六反相/缓冲器CC4502及 $\frac{1}{6}$ 的反相器CC4069构成的数据转换开关。

当控制输入端为低电平“0”状态时，门Ⅰ和门Ⅲ的DIS为低电平“0”状态，门Ⅰ和门Ⅲ呈导通状态，数据 A 、 B 通过门Ⅰ和门Ⅲ后数据输出 $\overline{A}$ 、 $\overline{B}$ 。此时门Ⅱ和门Ⅳ呈高阻状态，数据被禁止。

输入端 E 为高电平“1”状态时，经反相器门Ⅴ反相后使门Ⅱ和门Ⅳ的DIS端为低电平“0”状态，数据 A 、 B 通过门Ⅱ和门Ⅳ，数据输出为 $\overline{B}$ 、 $\overline{A}$ 。此时门Ⅰ和门Ⅲ呈高阻状态，

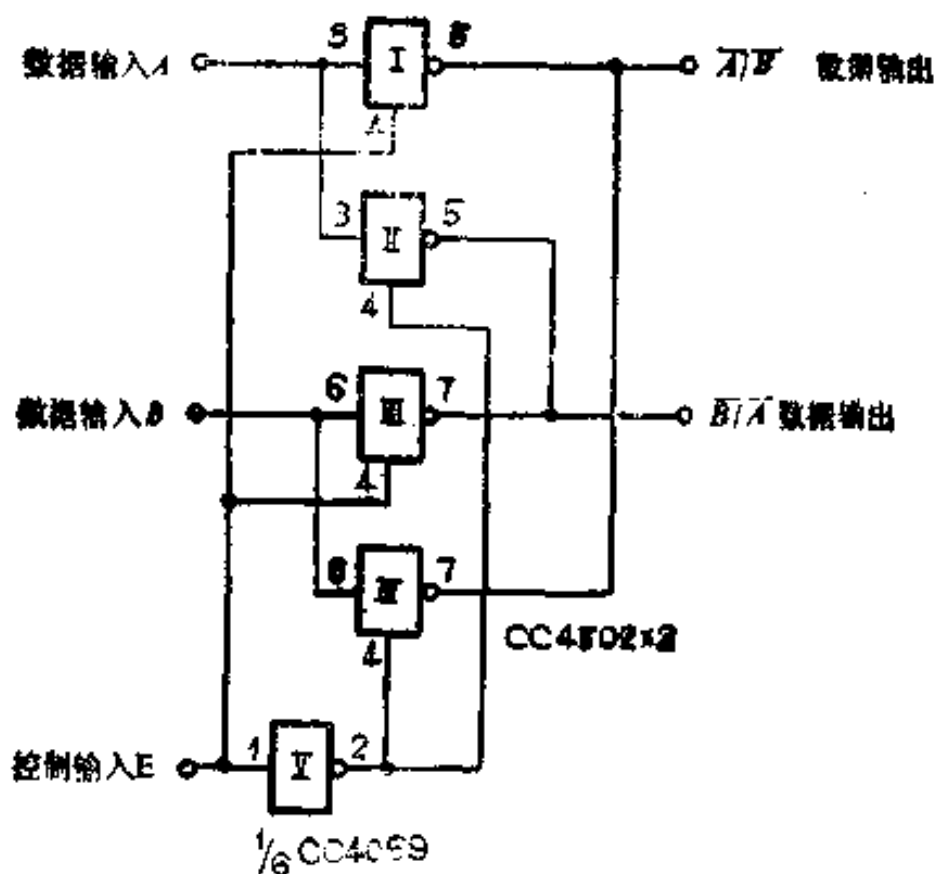


图 2-51 数据转换开关

数据被禁止。

如需扩展更多路的数据转换,可采用多片CC4502连接。

电路处置:

本例中，使用 2 片可选通三态输出六反相/缓冲器集成电路 CC4502，每片各用 2 个门。多余门若无它用可将输入端接 V_{DD} 或 V_{SS} ，输出端悬空。⑬脚(V_{DD})接正电源，⑦脚(V_{SS})接地，⑫脚(INH)接地。

3. 双向总线数据传递电路

电路用途:

该电路主要用于单板机的数据总线进行双向数据传输。

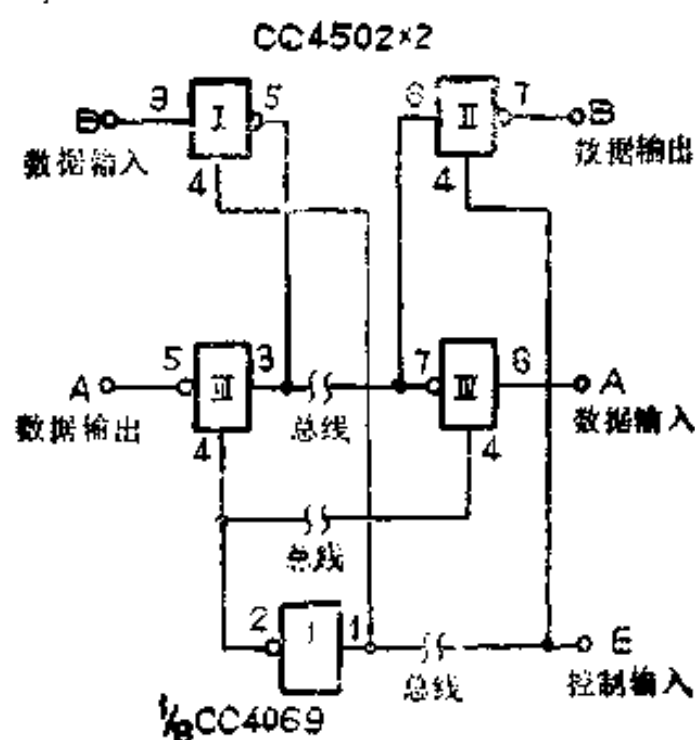


图 2-52 双向总线数据传递电路

工作原理:

图 2-52 所示电路是由 2 片可选通三态输出六反相/缓冲器 CC4502 构成双向总线数据传递电路。

当控制输入端 E 为高电平“1”状态时, 经 1/6 CC4069 反相后, 使门 III 和 IV 的控制端 DIS 为“0”状态电平。因此门 III 和门 IV 被打开, 因门 I 和门 II 的 DIS 为高电平“1”状态, 因此被禁止, 数据从 A 路门 IV 送入, 经总线到门 III 输出。当 E 为低电平“0”状态时, 门 I、门 II 被打开, 门 III、IV 被禁止, 数据从 B 路门 I 送入, 经总线到门 II 输出。

电路处置:

本例中, 2 片可选通三态输出六反相/缓冲器集成电路 CC4502 单独使用, 每片中的剩余门若无它用可将输入端接 V_{DD} 或 V_{SS} , 输出端悬空。⑥脚(V_{DD})接正电源, ⑧脚(V_{SS})接地。

第三部分

触 发 器

触发器是时序电路的基本单元之一。时序电路的输出状态不仅取决于该时刻的输入状态，而且还与前一刻的输入状态有关。它的状态变换经常是借助时钟脉冲的“触发”作用。因此，分析电路时必须考虑时钟脉冲的各有关因素。

各种计数器、分频器和移位寄存器基本采用由触发器作为主要部件的逻辑单元。此外，触发器在信号产生、变换和控制电路中也有广泛应用。

CMOS触发器按其结构和工作方式不同，可分为 7 类：
(1) D 触发器；(2) JK 触发器；(3) 锁存 D 型触发器；(4) R—S 触发器；(5) 施密特触发器；(6) 单稳态触发器；(7) 8 位可寻址锁存器。其品种有 10 余种。本书以比较典型的电路为例进行介绍。

一、双 D 触发器集成电路 CC4013

D 触发器输出状态的改变依赖于时钟脉冲的触发作用，即在时钟脉冲触发时，输入数据。

D 触发器由时钟脉冲上升沿触发，置位和复位有效电平为高电平“1”。D 触发器通常用于数据锁存或控制电路中，也

表 3-1

CC4013真值表

CP	D	R	S	Q	$\bar{Q}$
↑	0	0	0	0	1
↑	1	0	0	1	0
↓	ϕ	0	0	Q	$\bar{Q}$
ϕ	ϕ	1	0	0	1
ϕ	ϕ	0	1	1	0
ϕ	ϕ	1	1	1	1

是组成移位、计数和分频电路的基本逻辑单元。

CC4013是双D触发器，每个电路内部包含2个D触发器单元，CC4013的真值表见表3-1。管脚排列如图3-1所示。

国产CC4013可由国外产品CD4013、MC14013直接换用，也可与国产C043代换使用，代换时应注意管脚排列及有关参数的选择。

1. 单脉冲发生器

电路用途：

该电路主要用于自控设备中的单脉冲时钟源。

工作原理：

图3-2所示电路是由双D触发器CC4013和六反相器CC4069等构成的单脉冲发生器。

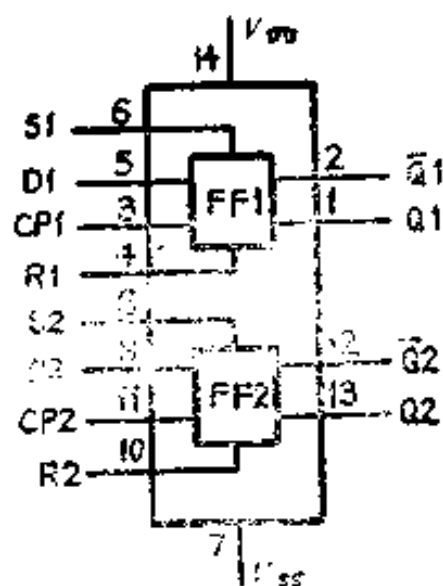


图 3-1 CC4013的管脚排列图

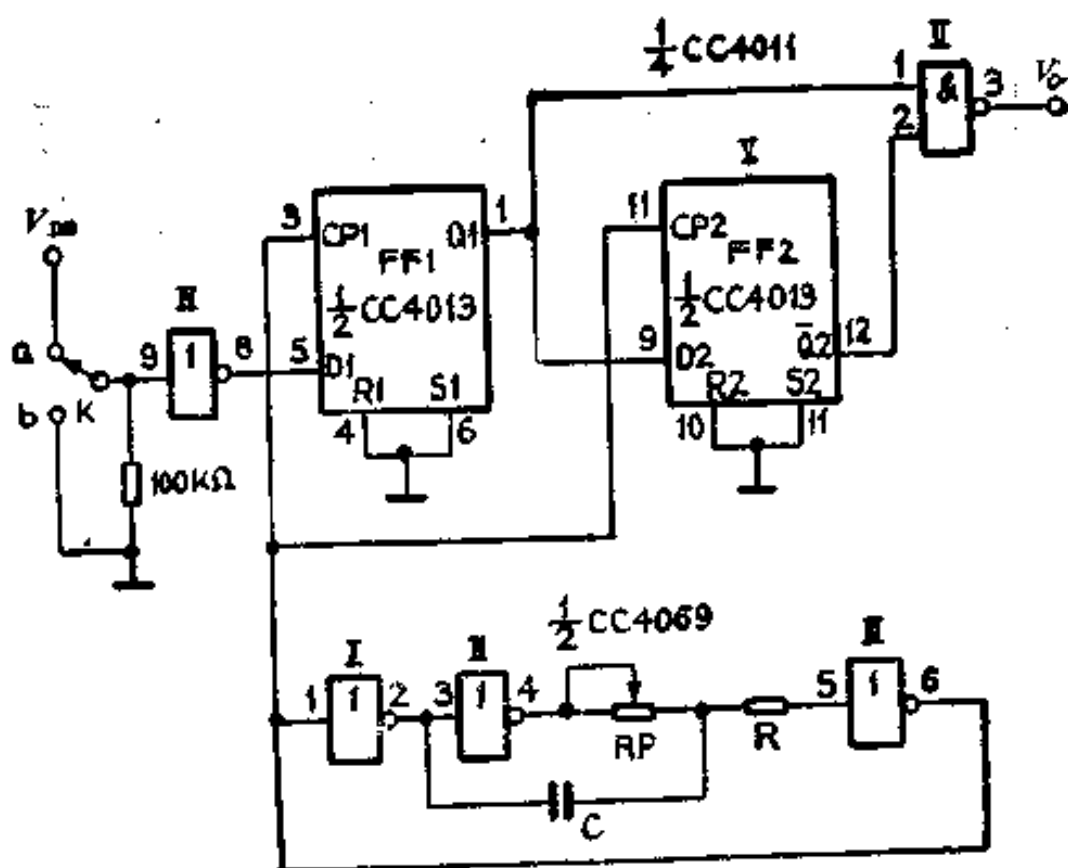


图 3-2 单脉冲发生器

如图3-3所示,在 t_1 时刻,开关K从位置“a”打到“b”,使门Ⅳ的输入端由原来的高电平“1”状态变为低电平“0”状态,则其输出端变为高电平“1”状态,使触发器的D1也为高

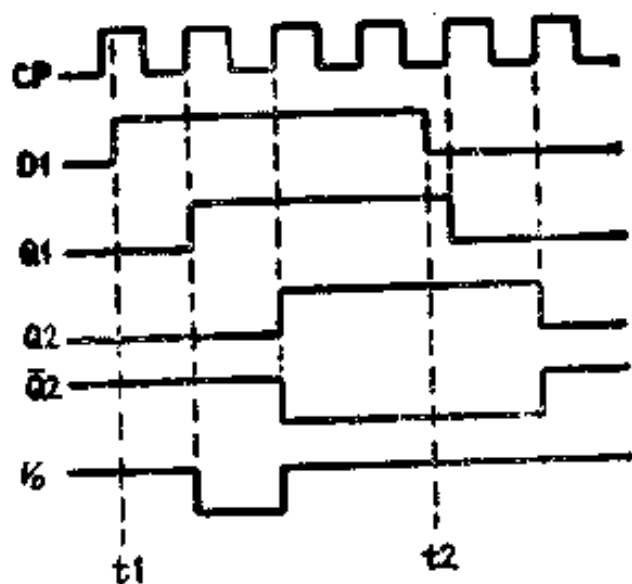


图 3-3 波形图

电平“1”状态，于是在FF1的Q1端得到与CP同步的正向脉冲，即Q1由低电平“0”状态跳变为高电平“1”状态，而在FF2的 $\overline{Q2}$ 端得到比Q1延迟一个时钟周期的负向脉冲。将Q1和 $\overline{Q2}$ 的输出作为一个与非门V的输入，则输出 V_0 为一个单脉冲。在 t_2 时刻，开关从“b”打到“a”，使门V的输入变为高电平“1”状态，输出端变为低电平“0”状态，因此时为脉冲沿负跳变。所以，触发器FF1和FF2保持原状态，则 V_0 也保持原状态不变。

电路中时钟脉冲由CC4069和R、C组成的环形振荡器产生。振荡器的频率可由R、C根据需要选定，RP起微调作用。

电路处置：

本例中，使用1片双D触发器集成电路CC4013。FF1的②脚（ $\overline{Q1}$ ）和FF2的③脚（Q2）可悬空。⑭脚（ V_{DD} ）接正电源，⑦脚（ V_{SS} ）接地。

2. 移相电路

电路用途：

在某些电子线路中，需要有两个频率相同但相位差为 90° 的脉冲信号。该电路可满足上述需求。

工作原理：

图3-4所示电路是由1片双D触发器CC4013构成的移相电路。

电路中，FF1的Q1端接FF2的D2端，FF2的 $\overline{Q2}$ 接FF1的D1端，FF1和FF2共用一个时钟输入端。电路工作时，在CP脉冲的作用下，便可在Q1和Q2端得到相位差为 90° 的脉冲信号。其波形如图3-5所示。

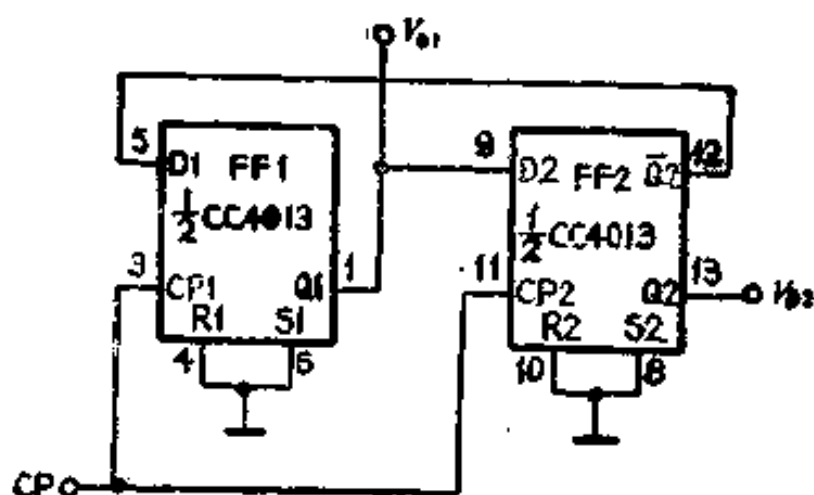


图 3-4 移相电路



图 3-5 波形图

电路处置：

本例中，采用 1 片双 D 触发器集成电路 CC4013，其 R、S 端均接地。⑭脚（ V_{DD} ）接正电源，⑦脚（ V_{SS} ）接地。

3. 触摸式转换开关

电路用途：

该电路可用一个触摸开关完成“开”或“关”的功能，适用作自动控制设备中的电源及转换开关。

工作原理：

图 3-6 所示电路，将双 D 触发器（ $\frac{1}{2}$ CC4013）接成 T 触发器形式，输出端 Q 接一个晶体三极管（VT）以驱动继电器（KR）。四 2 输入端或非门 CC4071 的门 I 和门 II 接成单稳

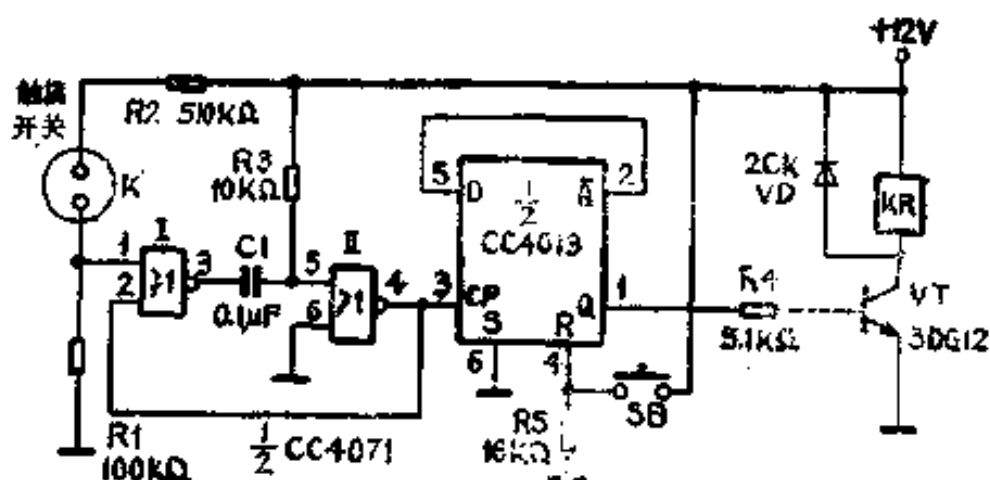


图 3-6 触摸式反转开关

态触发器。

当用手指触摸K时， V_{DD} 通过人体电阻触发单稳电路，产生一个固定宽度的脉冲。此脉冲送至CC4013的③脚(CP端)。触发后Q端由原来的低电平“0”状态跳变为高电平“1”状态，并通过限流电阻R4使三极管VT导通，继电器KR吸合来控制被控电器。

当第二次触摸K时，相当于单稳电路又给CC4013送来一个时钟脉冲。此时Q端由高电平“1”状态变为低电平“0”状态，三极管VT截止，继电器KR释放，关断被控电器。电路中SB为复位按钮。

电路处置：

本例中，双D触发器集成电路CC4013只用了1/2，剩余1/2可将输入端全部接地，输出端悬空。⑭脚(V_{DD})接12V电源，⑦脚(V_{SS})接地。

4. 定时开关

电路用途：

该电路是一种实用性很强的定时开关。定时范围为1s至几十min。

工作原理：

图3-7所示电路是由1片双D触发器CC4013及外围元件构成定时开关。

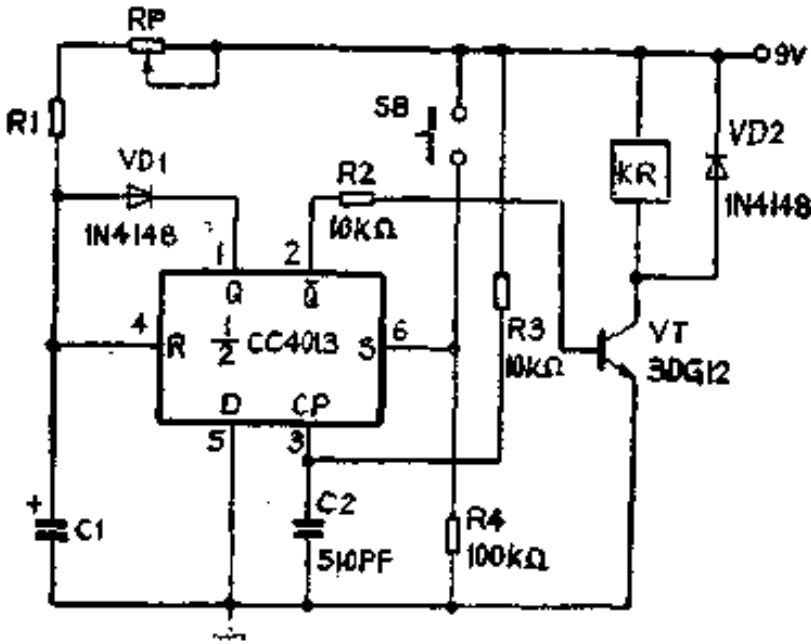


图 3-7 定时开关

按动SB后，定时开始，CC4013的置位端S为高电平“1”状态，所以输出端Q为高电平“1”状态， $\overline{Q}$ 为低电平“0”状态，三极管VT截止，继电器KR为释放状态。此时VD1处于反偏而截止，C1通过RP和R1充电，使CC4013的复位端R的电平按指数规律上升，当上升到R端的阈值电平时，D触发器立即翻转复位，Q端输出为低电平“0”状态， $\overline{Q}$ 端输出为高电平“1”状态。于是VT导通，KR吸合，定时结束。与此同时，C1经VD1放电，为下次定时作准备。

定时时间的长短取决于 $R_1 + RP$ 和C1的乘积。表3-2列出了不同定时时间的元件参数。

表 3-2

$R1$	RP	$C1$	控制时间范围
$30k\Omega$	$1M\Omega$	$50\mu F$	$1 \sim 45s$
$60k\Omega$	$1M\Omega$	$220\mu F$	$10s \sim 4min$
$1M\Omega$	$4.7M\Omega$	$220\mu F$	$3 \sim 15min$

电路处置:

本例中, 双D触发器集成电路CC4013只用了 $\frac{1}{2}$, 剩余的 $\frac{1}{2}$ 可将所有输入端接地, 输出端悬空。⑭脚(V_{DD})接9V电源, ⑦脚(V_{SS})接地。

二、双JK触发器集成电路CC4027

JK触发器是由D触发器的D端增加控制门形成的。触发器的S和R信号为时钟脉冲异步输入信号。它们一出现有效的高电平时, 其它操作就处于被禁止状态。当输入端 $J=K=$ “1”电平时, 其输出状态在时钟脉冲的触发下发生翻转, 即 $Q_{n+1}=\overline{Q_n}$ 。JK触发器具备计数功能, 在时序逻辑电路中得到广泛的应用。

CC4027内部包含两个JK触发器单元。CC4027的真值表见表3-3, 管脚排列如图3-8所示。

国产CC4027可由国外产品CD4027、MC14027直接换用, 也可与国产C044代换使用, 代换时应注意管脚排列及有关参数的选择。

表 3-3 CC4027真值表

触 发 前 状 态					CP	触发后状态		
输 入				输出		输 出		
J	K	S	R	Q		Q	$\overline{Q}$	
1	ϕ	0	0	0	$\uparrow$	1	0	
ϕ	0	0	0	1	$\uparrow$	1	0	
0	ϕ	0	0	0	$\uparrow$	0	1	
ϕ	1	0	0	1	$\uparrow$	0	1	
ϕ	ϕ	0	0	ϕ	$\uparrow$	Q	$\overline{Q}$	不变化
ϕ	ϕ	1	0	ϕ	ϕ	1	0	
ϕ	ϕ	0	1	ϕ	ϕ	0	1	
ϕ	ϕ	1	1	ϕ	ϕ	1	1	

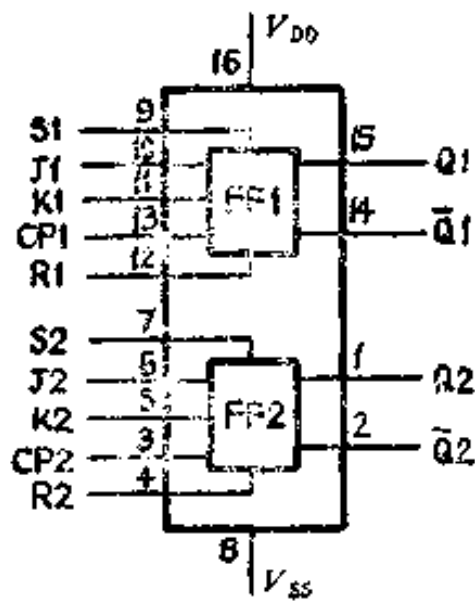


图 3-8 CC4027的管脚排列图

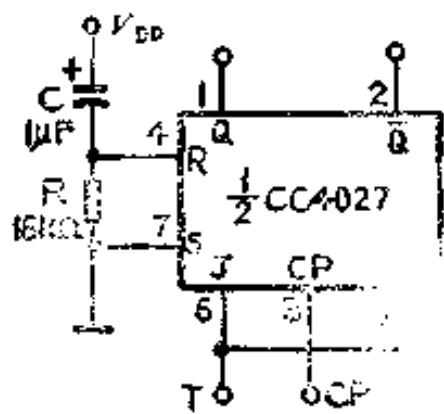


图 3-9 T触发器

1. T触发器

电路用途：

将J-K触发器接成T触发器,这种连接方式应用较为广泛,主要用于控制设备中的转换开关。

工作原理:

图3-9所示电路,将双J-K触发器CC4027的J-K端短接,即可构成T触发器。它的逻辑功能比较简单,当控制端 $T=“1”$ 时,每来一个时钟脉冲它的输出端状态都要翻转一次,而在 $T=“0”$ 时保持原状态不变。它的真值表见表3-4。

表 3-4

T	Q_n	Q_{n+1}
0	0	0
0	1	1
1	0	1
1	1	0

当 T 恒为“1”时,特性方程为:

$$Q_{n+1} = \overline{Q_n}$$

从式中可以看出,只要有时钟脉冲到达,触发器的状态就要翻转。为了确保开机后 $Q=“0”$,在CC4027的R端加入了由RC构成的自动清零电路。

电路处置:

本例中,双JK触发器集成电路CC4027只用了1/2,剩余1/2如无它用可将所有输入端接地,输出端悬空。⑩脚(V_{DD})接正电源,⑧脚(V_{SS})接地。

2. 时钟变换电路

电路用途:

该电路主要用于单一双时钟脉冲的转换,可作为双时钟可逆计数器的脉冲源。

工作原理:

图 3-10 所示电路是由双J-K触发器CC4027和四2输入端与非门CC4011构成的时钟变换电路。

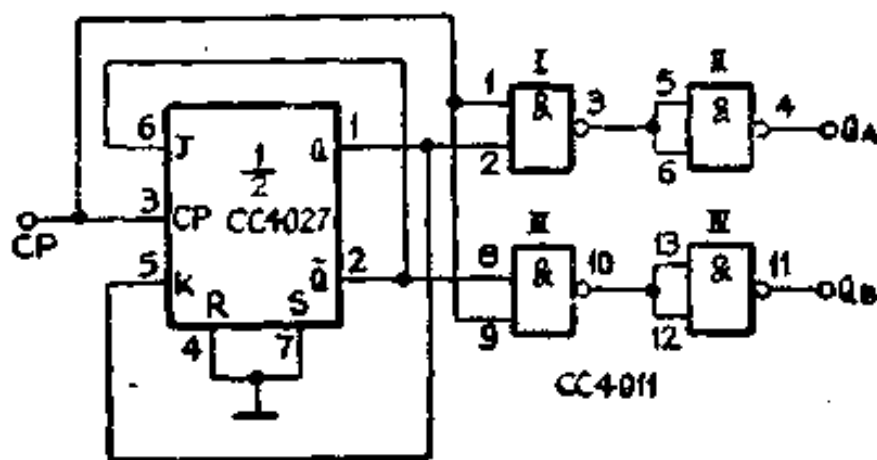


图 3-10 时钟变换电路

将CC4027的J端(⑥脚)接至 $\overline{Q}$ 端(②脚), K端(⑤脚)接至Q端(①脚), CP端(③脚)接与门I和门II的输入端。

假设Q端初始状态为低电平“0”状态,当CP脉冲上升沿到达后,Q端变为高电平“1”状态, $\overline{Q}$ 端为低电平“0”状态。CP脉冲和Q端输出经门I相与后送入反相器门II,输出一个与CP脉冲同步的脉冲。

当第二个CP上升沿到达后,Q变为低电平“0”状态, $\overline{Q}$ 变为高电平“1”状态。CP脉冲和 $\overline{Q}$ 端输出经门III相与后送入反相器门IV,输出一个与CP脉冲同步的脉冲。

应当指出:经转换的双时钟脉冲,其频率为CP的二分之

一。 Q_A 与 Q_B 相差 180° 。波形如图 3-11 所示。

电路处置：

本例中，双 JK 触发器集成电路 CC4027 只用了 $1/2$ ，剩余 $1/2$ 若无它用可将输入端全部接地，输出端悬空。⑩脚 (V_{DD}) 接正电源，③脚 (V_{SS}) 接地。

3. 轻触开关

电路用途：

该电路主要用于自控设备中的电源开关、转换开关等。是一种比较高档的开关控制器件。

工作原理：

图 3-12 所示电路是由一片双 J-K 触发器 CC4027、晶体三极管 VT 及继电器 KR 等构成的轻触开关。

电路中 CC4027 的 FF1 (Q_1 、 $\overline{Q}_1$ 输出)、LED1、VT1 及 KR1 构成电源开关。FF2 (Q_2 、 $\overline{Q}_2$ 输出) LED2、LED3、VT2、VT3、VT4 及 KR2 构成转换开关。

图 3-12 中 CC4027 的 FF1、FF2 均接成 T 触发器形式。即将所有 JK 端接 V_{DD} ，S 端接 V_{SS} 。由 T 触发器的逻辑功能可知：当 $T = "1"$ 时，每来一个时钟脉冲，它的输出端都要翻转一次。其特性方程为：

$$Q_{n+1} = \overline{Q}_n$$

接通电源后，12V 电源给电容 C1 充电，使复位端 R1 (⑫脚) 瞬间为高电平 "1" 状态，FF1 为复位状态，即 Q_1 为 "0"， $\overline{Q}_1$ 为 "1"，VT1、VT2、VT4 截止，KR1 为释放状态。此

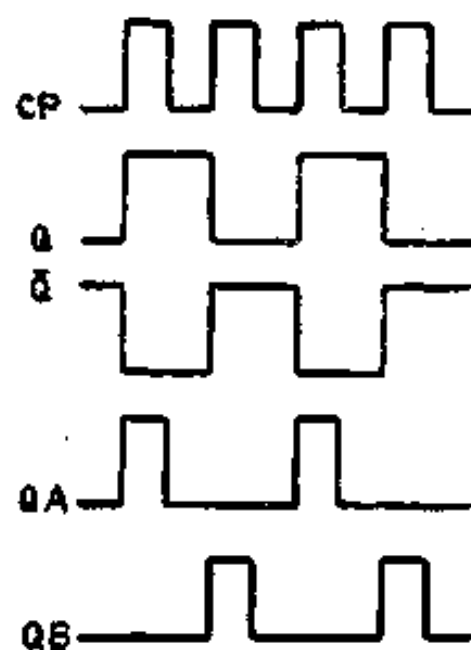


图 3-11 波形图

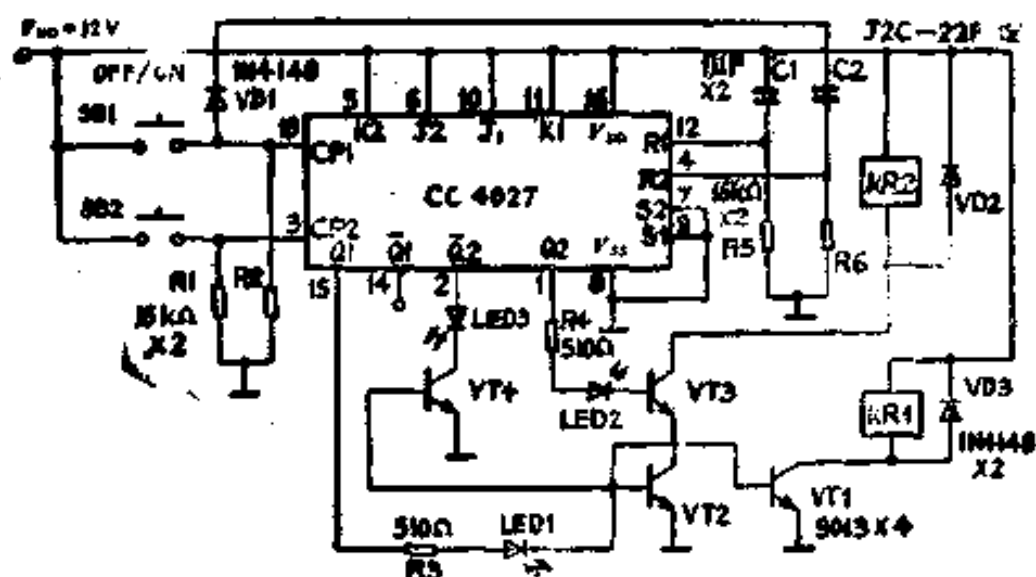


图 3-12 轻触开关

时即使按动SB2，控制电路也不工作。

当按动SB1时，CP1端(⑬脚)得到一个上升沿脉冲，使FF1翻转，即Q1为高电平“1”状态。此时LED1点亮，VT1导通，KR1吸合，其触点控制电源变压器的次级线圈并使之接通，给电器设备供电。在按下SB1的同时，高电平通过VD1给电容C2充电，使FF2的复位端R2(④脚)瞬间得到高电平而使FF2复位，即Q2为低电平“0”状态， $\overline{Q2}$ 为高电平“1”状态，此时LED3通过VT4点亮。因Q2为低电平，所以VT3截止，KR2释放状态。此时再按动SB2，CP2端(③脚)便得到一个上升沿脉冲，使FF2翻转。即Q2为高电平“1”状态， $\overline{Q2}$ 为低电平“0”状态，此时LED2点亮，VT3导通，KR2吸合，其触点使控制设备接通。如再次按动SB2，则使控制设备关断。

电路处置：

本例中，双JK触发器集成电路CC4027的两个触发器均接成T触发器。其中③、⑬、④、⑫脚分别经电阻R1、R2、R5、

R6接至低电平。 $\overline{Q}1$ (⑭脚)可悬空。⑩脚(V_{DD})接12V电源, ⑧脚(V_{SS})接地。

三、四锁存D型触发器集成电路CC4042

CC4042为时钟控制锁存D型触发器。四个D型触发器的CP端连接引出, 成为公共时钟端; 极性选择POL端的电平状态决定时钟脉冲有效触发极性: 是上升沿触发或是下降沿触发。CP和POL的逻辑状态相同时数据D才被传输至Q端, 否则数据被锁存。

CC4042的管脚排列如图3-13所示, 真值表见表3-5。

国产CC4042可由国外产品CD4042、MC14042直接换

用,也可与国产C421代换使用, 代换时应注意管脚排列及有关

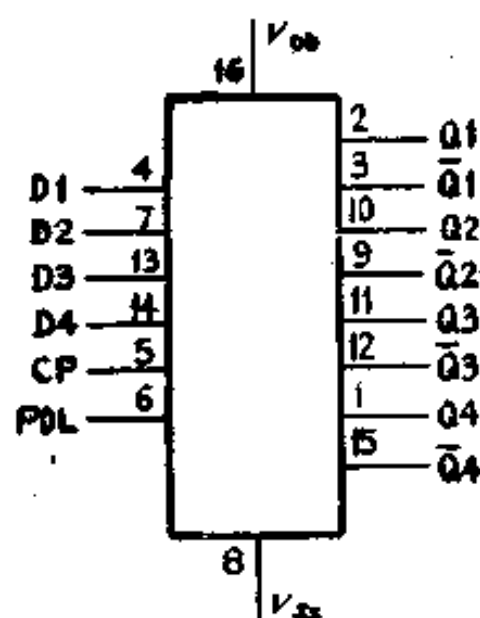


图 3-13 C4042的管脚排列图

表 3-5 CC4042真值表

CP	POL	Q
0	0	D
↑	0	锁存
1	1	D
↓	1	锁存

参数的选择。

1. 智力竞赛抢答器

电路用途：

该电路能鉴别出 4 个数据中的第 1 个到来者，而对随之而后到来的其它数据信号不再传输和作出响应。至于哪一位数据最先到来，则可从LED指示看出。该电路主要用于智力竞赛抢答器中。

工作原理：

图3-14所示电路是由四锁存D型触发器 CC4042、双 4 输入端与非门CC4012、四2输入端或非门CC4001和六同相缓冲/变换器CC4010构成的智力竞赛抢答器。

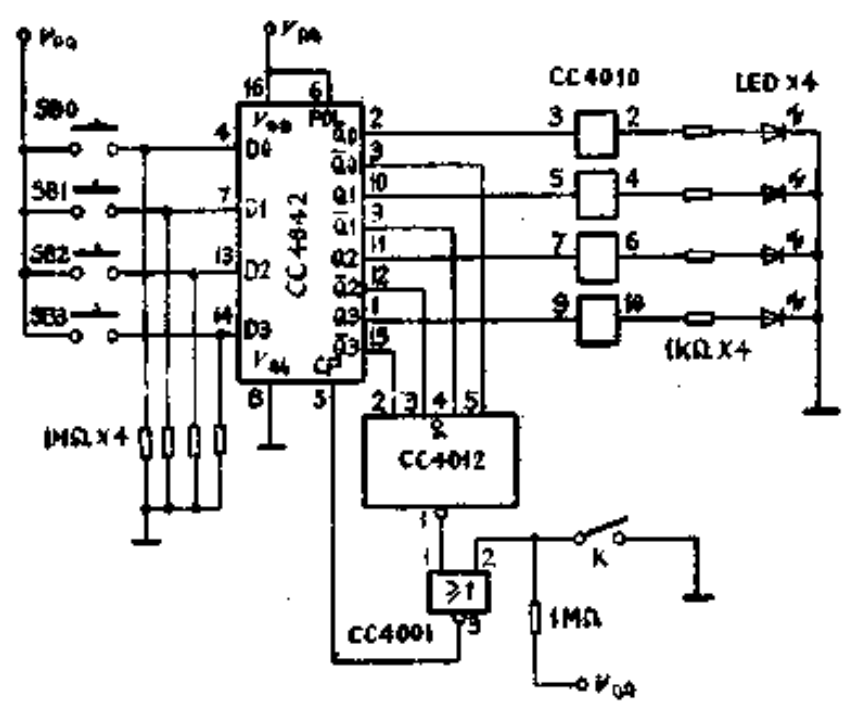


图 3-14 智力竞赛抢答器

电路工作时，CC4042的极性端POL处于高电平“1”，CP端电平由 $\overline{Q0} \sim \overline{Q3}$ 和复位开关产生的信号K决定。复位开关K断开时，CC4001的②脚经上拉电阻接 V_{DD} ，由于SB0~SB3

均为关断状态, $D0 \sim D3$ 均为低电平“0”状态, 所以 $\overline{Q0} \sim \overline{Q3}$ 为高电平“1”状态, CP端为低电平“0”状态, 锁存了前一次工作阶段的数据。新的工作阶段开始, 复位开关K闭合, CC4001的②脚接地, CC4012的输出端①脚也为低电平“0”状态, 所以CP端为高电平“1”状态。以后, CP的状态完全由CC4042的 $\overline{Q}$ 输出端电平决定。一旦数据开关(SB0~SB3)有一个闭合, 则 $Q0 \sim Q3$ 中必有一端最先处于高电平“1”状态, 相应的LED被点亮, 指示出第一信号的位数。同时CC4012的①脚为高电平“1”状态, 迫使CP为低电平“0”状态, 在CP脉冲下降沿的作用下, 第一信号被锁存。电路对以后的信号便不再响应。

该电路还可用于数字系统中, 可检测群脉冲的时序。图中的SB0~SB3开关如果是机械触点, 则需对输入信号进行整形, 以提高系统抗干扰能力。CC4010为电平接口电路, 将CMOS集成电路高电平电压转换成适合LED工作的电压。

电路处置:

本例中, 四锁存D型触发器集成电路CC4042的数据输入端 $D0 \sim D3$ (④、⑦、⑬、⑭脚)分别经过一个电阻下拉为低电平“0”状态。极性控制端POL接 V_{DD} 。⑮脚(V_{DD})接正电源, ⑧脚(V_{SS})接地。

2. 4路电子开关

电路用途:

在实验中常需要将多路波形同时在示波器上显示出来, 而多踪示波器价格较高。这里介绍一个用CMOS集成电路作的4路电子开关, 它与一般的单踪示波器配合, 能同时显示4路波形。

工作原理：

图3-15所示电路是由四锁存D型触发器CC4042、四双向模拟开关CC4066、三3输入端或非门CC4025和晶体三极管VT等构成的4路电子开关。

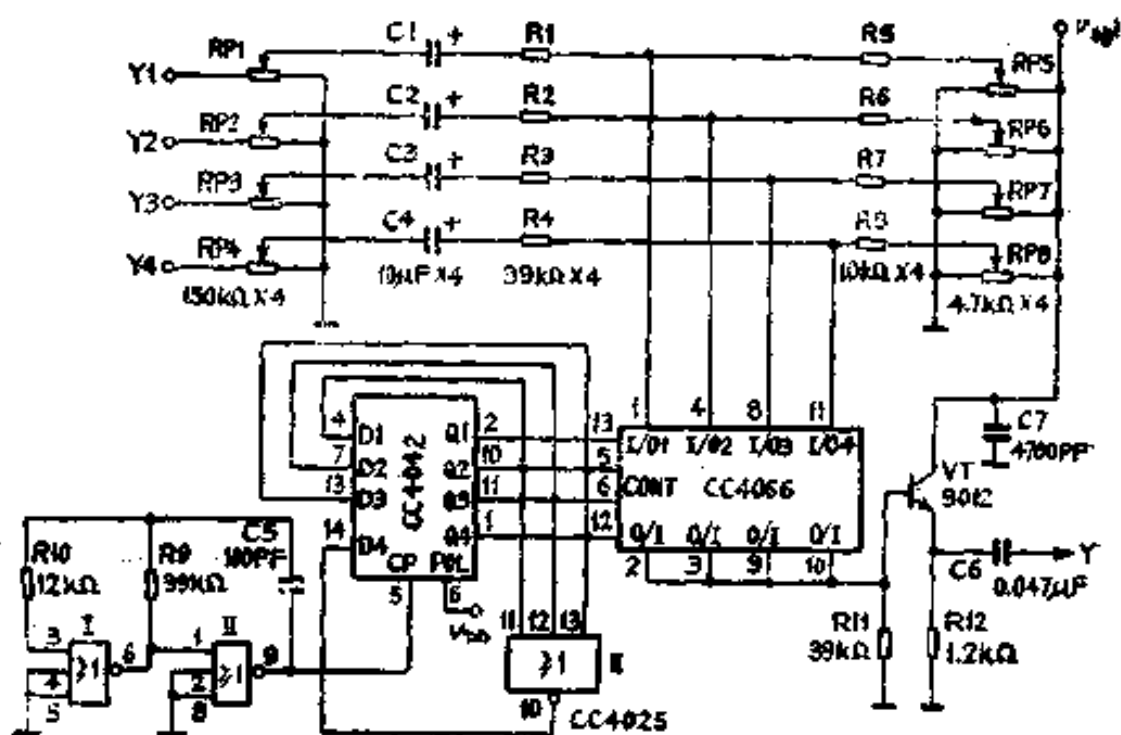


图 3-15 4路电子开关

4路被测信号分别从Y1~Y4端经RP1~RP4衰减后，通过C1~C4、R1~R4送到CC4066(I/O)₁~(I/O)₄端，CC4066的4个控制端CONT1~4(⑬、⑤、⑥、⑫脚)分别接由CC4042和CC4025组成的循环顺序脉冲发生器的Q1~Q4端。其循环过程为：CC4025门Ⅰ和门Ⅱ构成的振荡器为CC4042的CP端提供脉冲。设CC4042的数据端D1~D3起始值全为低电平“0”状态，则门Ⅱ输出高电平“1”状态。D4也变为“1”，在CP的作用下，Q4输出也为高电平“1”，D3也为高电平“1”。因此在CP作用下，Q1~Q4端轮流变为高电平“1”状态，使

CC4066中各路模拟开关输出的信号轮流送到示波器Y输入端，示波器便依次显示出4路被测信号的波形。由于CP脉冲频率较高，人眼视觉具有暂留作用，所以4种波形好象同时在示波器上显示。分别调节RP5~RP8，可以调节各路波形在示波管上的纵向位置。

由VT组成的射随器，目的是减小示波器输入电容的影响，提高显示波形的清晰度。

电路处置：

本例中，四锁存D型触发器集成电路CC4042的 $\overline{Q}1\sim\overline{Q}4$ 端（③、⑨、⑫、⑮脚）悬空不用，极性选择端POL接 V_{DD} 。⑯脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

3. 中继寄存器

电路用途：

中继寄存器是锁定触发器最为普通的使用方式，它能保持显示信息不致在计数过程中造成闪烁现象。

工作原理：

图3-16所示电路是由双BCD码同步加计数器CC4518、四锁存D型触发器CC4042和BCD8段译码器C302构成的中继寄存器。

电路中将CC4042的输入端与CC4518的输出端相连接，CC4042输出端接C302的输入端，CC4042的极性选择端POL接低电平“0”状态。当CP端为低电平“0”状态时，计数器将数据送至译码器，当CP端出现上升沿时，锁定当前数据。C302译码器的译码输出可驱动荧光数码管。当输入的BCD码大于1001时，译码器输出无限制功能，即显示不规则字形。

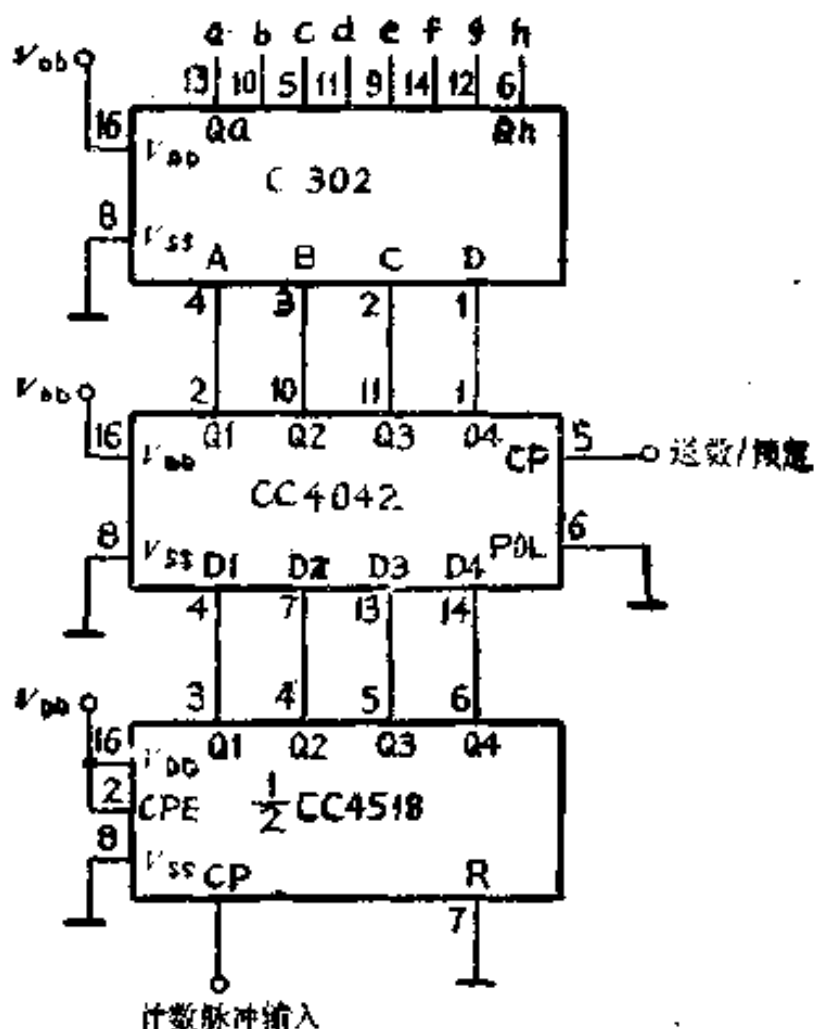


图 3-16 中继寄存器

电路处置：

本例中，四锁存D型触发器集成电路CC4042只用了同相输出端，反相输出端③、⑨、⑫、⑮脚可悬空。

四、四三态R-S锁存触发器集成电路CC4043

R-S触发器是最简单的触发器，由与非门或者或非门交叉而成，输入端R为复位端，S为置位端。

CC4043为三态R-S锁存触发器，每个电路内部包含4个

R-S触发器单元，输出端均用CMOS传输门对输出状态施加控制。当传输门截止时，电路输出呈“三态”，即高阻状态。

CC4043为或非门结构，以高电平“1”触发。其真值表见表3-6。管脚排列如图3-17所示

表 3-6 CC4043真值表

S	R	DIS	Q
ϕ	ϕ	0	Z
0	0	1	保持
0	1	1	0
1	0	1	1
1	1	1	1

国产CC4043可由国外产品CD4043、MC14043直接换用，也可与国产C420代换使用，代换时应注意管脚排列及有关参数的选择。

1. 消除波形抖动电路

电路用途：

用机械触点开关产生单脉冲波形时，由于机械触头（拨盘、按键或开关）的抖动，将会使单脉冲波形产生毛刺甚至不稳定。使用三态R-S锁存触发器可有效地克服这种抖动现象。

工作原理：

图3-18所示电路是由1片四三态R-S锁存触发器CC4043构成的消除波形抖动电路。

当开关K打到S端时，输出端Q为高电平“1”状态，此

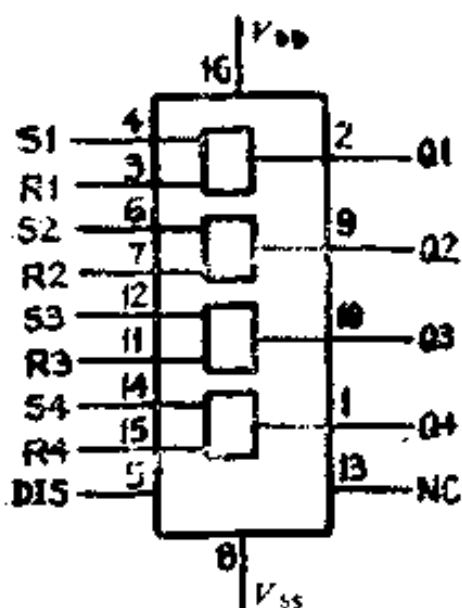


图 3-17 CC4043的引脚排列图

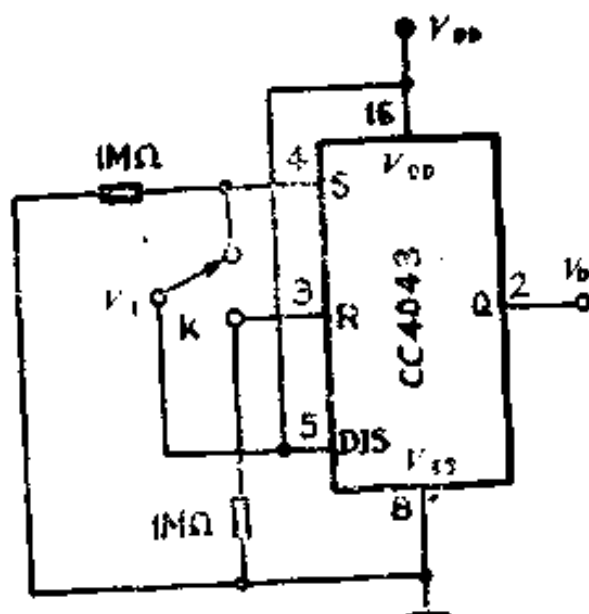


图 3-18 消除波形抖动电路

时，尽管机械触点在S端形成脉冲抖动信号，但只要机械触点不返回到R端，则输出端Q电平保持不变；同理，当开关打到R端时，输出端Q变为低电平“0”状态，并锁定此状态。因此对于用机械开关的单脉冲发生器来说，在开关抖动的状况下，可保证输出理想的单脉冲信号。其波形如图3-19所示。

电路处置：

本例中，四三态R-S锁存触发器集成电路CC4043只用了1/4，剩余的3/4若无它用可将输入端全部接地，输出端悬空。

③、④脚通过下接电阻平时处于低电平。⑤脚（DIS）端接高

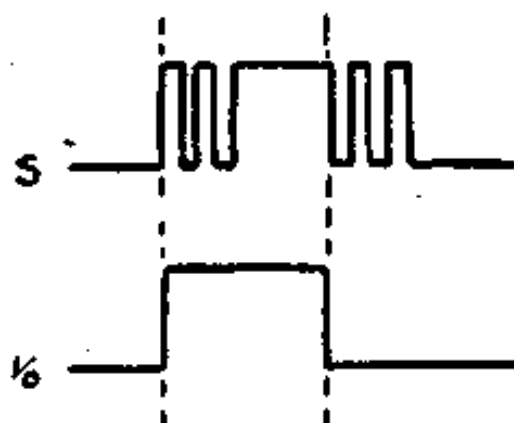


图 3-19 波形图

电平。

2. 单稳态电路

电路用途:

该电路主要用于自控设备中的延时电路及脉冲发生器。

工作原理:

图3-20所示电路是由四三态R—S锁存触发器CC4043组成的单稳态电路。

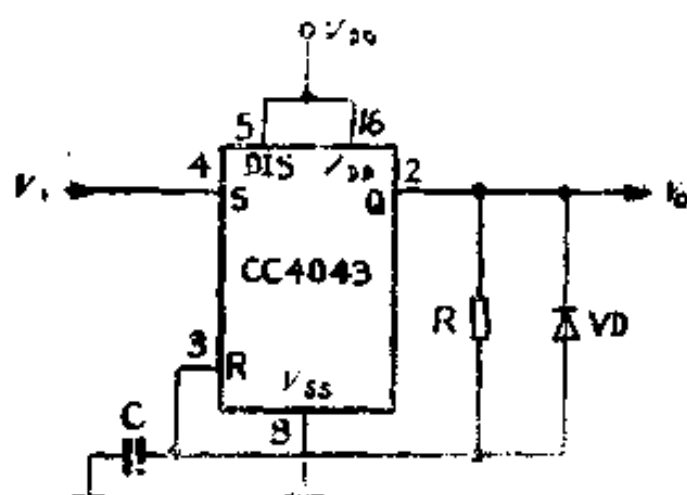


图 3-20 单稳态电路

信号 V_i 的上跳沿从触发器的 S 端输入, 输出 V_o 随之改变为高电平“1”状态。此时如果输入信号 V_i 回到低电平“0”状态, 在一段时间里输出 V_o 却仍然保持高电平。输出脉冲的宽度 t_w 取决于 RC 的时间常数。电容 C 上的电位由于 V_o 为高电位经电阻 R 充电而逐渐上升, 一旦达到触发器 R 端转换电压 V_{TR} 时, 输出 V_o 即从高电平恢复到低电平。同时 R 端通过 VD 放电变为低电平。这就是单稳态电路在输入信号作用下的工作过程, 其输出脉冲宽度 t_w 可由下式表示:

$$t_w = -RC \ln \left(1 - \frac{V_{TR}}{V_{DD}} \right) \approx 0.69RC$$

输出波形如图3-21所示。

电路处置:

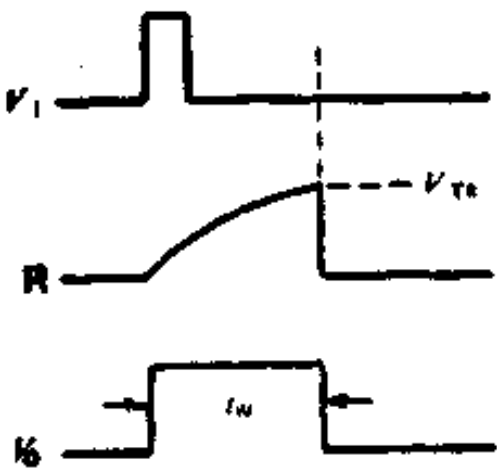


图 3-21 波形图

本例中CC4043 四 三态 R—S锁存触发器集成电路 只用了1/4，剩余的3/4若无它用可将输入端全部接地，输出端悬空。⑤脚（DIS）端接 V_{DD} 。

3. 总线数据锁存器

电路用途:

该电路主要用于计算机或单板机中总线数据的传输及锁存。该电路结构简单，并可扩展为多路使用。

工作原理:

图3-22所示电路是由四三态R—S锁存触发器CC4043、四2输入端与门CC4081和六反相缓冲器/变换器CC4049构成的总线数据锁存器。

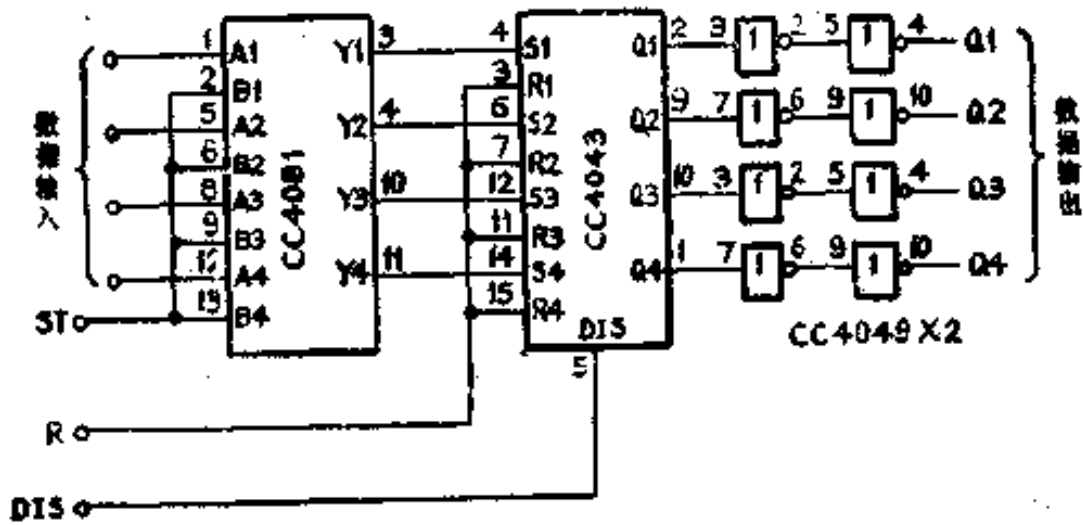


图 3-22 总线数据锁存器

设输入数据由CC4081的A端输入，B端连接在一起作数据选通端ST之用。当ST为高电平“1”状态时，数据通过CC4081送至CC4043的S端。将CC4043的R端连接在一起作为复位端。当R为高电平“1”状态时，CC4043复零。数据总线输出Q1~Q4都为低电平“0”状态。

CC4043的DIS端用作三态功能控制，控制其数据的输出与否。在传输数据时，当DIS为“1”，ST为“1”，有下述逻辑关系：

$$Q_n = ST \cdot DIS \cdot A$$

当选通信号ST为低电平“0”状态，数据被封锁。控制信号DIS为低电平“0”状态，CC4043的输出端处于高阻态，数据被锁存。

每当总线锁存器接受新的数据时，应预先使CC4043复位端R置为高电平“1”状态。电路中CC4049起缓冲隔离作用。

电路处置：

本例中，四三态R-S锁存触发器集成电路CC4043的R端和DIS端平时不能为悬空状态，可通过一个电阻接低电平“0”状态。⑥脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

五、四2输入端施密特触发器集成电路

CC4093

施密特触发器可对脉冲波形进行整形，使脉冲的上升沿或下降沿变得陡直。施密特触发器具有翻转特性，还可以用于电压幅度鉴别电路中。施密特触发器外接定时元件（R、C），

还可组成单稳态触发器，多谐振荡器等。CMOS施密特触发器电源电压范围宽，输入阻抗高，特别适合作运算放大器和传输线的接口及逻辑电平转换电路。

CC4093内部是由四个2输入端施密特与非门单元电路构成，其管脚排列如图3-23所示。

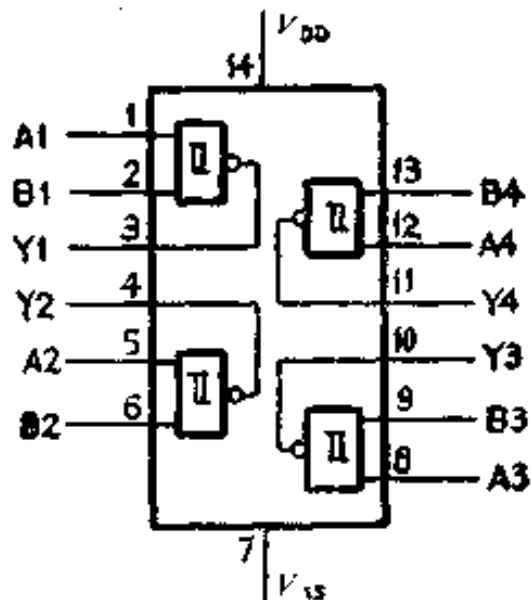


图 3-23 CC4093的管脚排列图

国产CC4093可由国外产品CD4093、MC14093直接换用。

1. 自激多谐振荡器

电路用途：

由施密特触发器组成多谐振荡器时，仅需要外接一个电阻和一个电容。该电路主要用作对精度要求不高的低频振荡源，其振荡与否是可控的。

工作原理：

图3-24所示电路是由四2输入端施密特触发器CC4093构成的自激多谐振荡器。

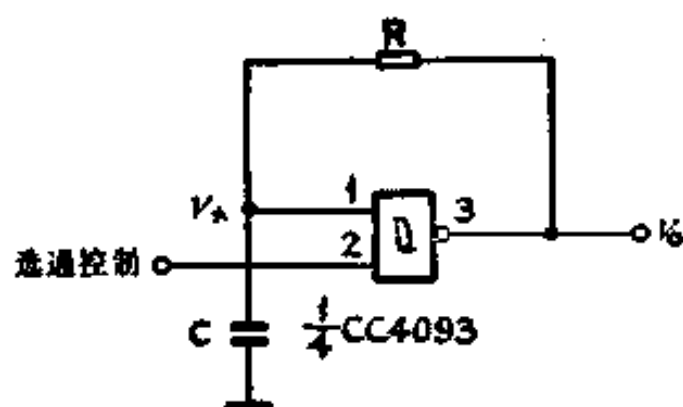


图 3-24 自激多谐振荡器

电路中CC4093的一个输入端通过电阻R与输出端相连；另一个输入端作为选通控制端。当选通控制端为高电平“1”状态时，电路起振。若输出端为高电平“1”状态时，电容C经电阻R充电， V_A 点的电平逐渐上升，一旦达到 V_{T+} （正向阈值电压）时，施密特触发器输出变为低电平“0”状态，接着电容C通过R放电，当 V_A 电压降低至 V_{T-} （负向阈值电压）时，输出又变为高电平“1”状态。如此往复形成振荡。

这种振荡器频率范围较宽，其频率为：

$$f_0 = \frac{1}{RC \ln \left[\frac{(V_{DD} - V_{T-})}{(V_{DD} - V_{T+})} \cdot \frac{V_{T+}}{V_{T-}} \right]}$$

式中 $50\text{k}\Omega \leq R \leq 1\text{M}\Omega$

$100\text{pF} \leq C \leq 1\mu\text{F}$

振荡波形如图3-25所示。

电路处置：

本例中，四2输入端施密特触发器集成电路CC4093只用了一个门，剩余门若不用可将输入端接 V_{DD} 或 V_{SS} ，输出端悬空。⑭脚（ V_{DD} ）接正电源，⑦脚 V_{SS} 接地。

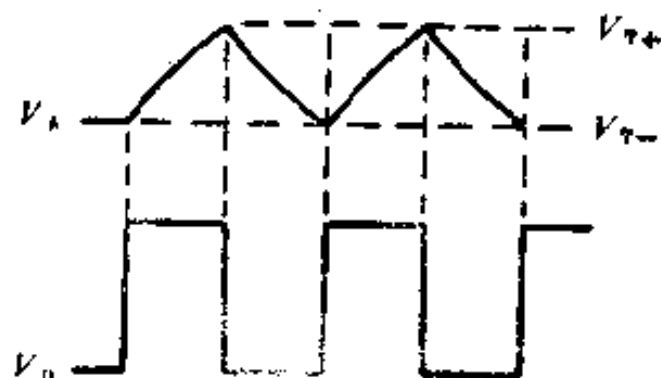


图 3-25 波形图

2. 脉冲—脉冲串发生器

电路用途:

该电路能产生正负脉冲串、主要用于遥控设备中。

工作原理:

图3-26所示电路是由1片四2输入端施密特触发器CC4093等构成的脉冲—脉冲串发生器。

如果按一下SB,就相当于给门 I 输入一个脉冲信号, R2、

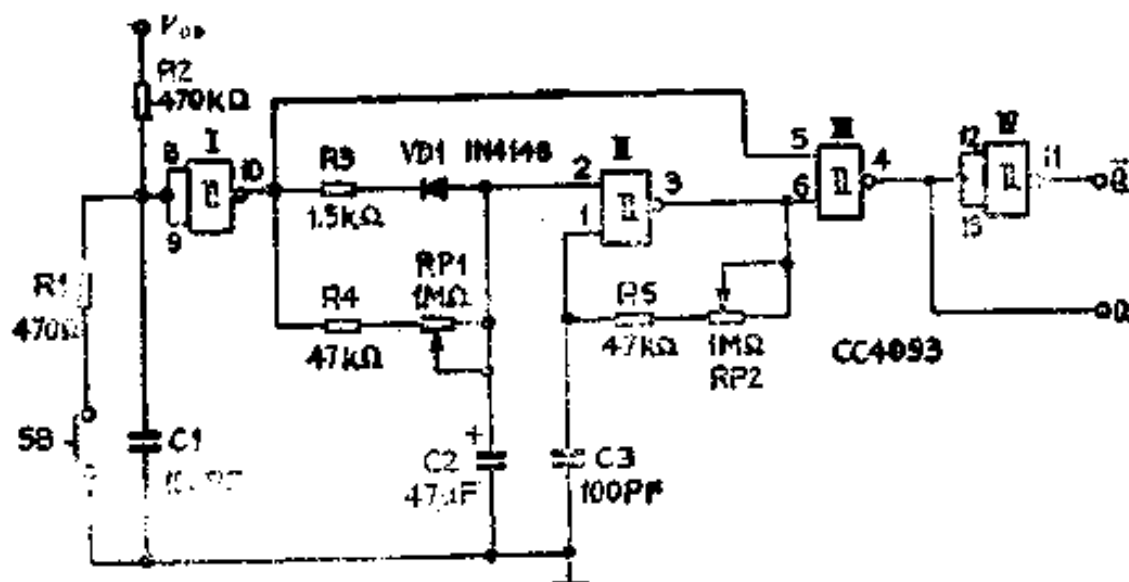


图 3 26 脉冲—脉冲串发生器

C1能消除可能出现的干扰（例如开关噪声）。此时，门Ⅰ输出一个规整的脉冲，此脉冲经门Ⅲ、门Ⅳ输出2个相位相反的单脉冲信号。如SB按下的时间较长，那么从SB开始按下到电路工作将有一段延迟时间（可用RP1来改变）。C2便在这段时间内经R4、RP1充电到能使振荡器Ⅱ开始振荡的门限电平。此时，这个门Ⅱ电路产生一个脉冲串信号（其频率可由RP2调整），然后经门Ⅲ、门Ⅳ送到输出端输出。

R3、VD1被用来保证C2迅速放电，以避免如果快速重复按下或释放SB时，振荡器不起振。

电路处置：

本例中，四2输入端施密特触发器集成电路CC4093的门Ⅰ和门Ⅳ作为反相器使用，门Ⅱ和门Ⅲ作为施密特触发器使用。⑭脚（ V_{DD} ）接正电源，⑦脚（ V_{SS} ）接地。

3. 脉冲展宽电路

电路用途：

该电路利用施密特触发器可将输入窄脉冲展宽。主要用于延时控制电路中。

工作原理：

图3-27所示电路是由四2输入端施密特触发器CC4093等

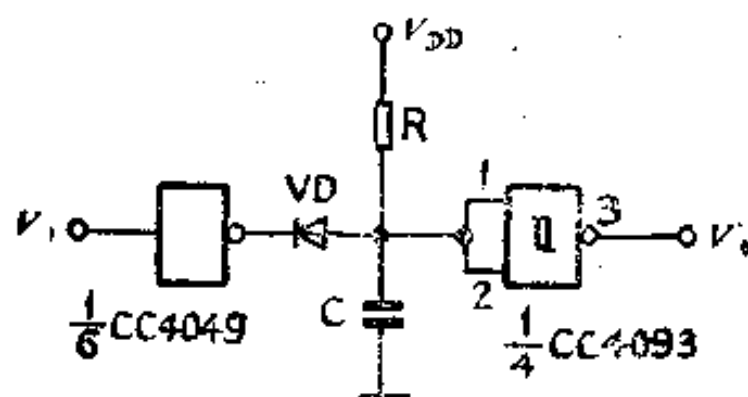


图 3-27 脉冲展宽电路

构成的脉冲展宽电路。

当输入端输入的正向窄脉冲上升沿到来时, V_i 由低电平“0”状态变为高电平“1”状态, 经六反相缓冲/变换器CC4049的1个门反相后便输出一个反向窄脉冲, 电容C经二极管VD对CC4049的输出端放电。当电容上的电位下降至施密特触发器CC4093负向阈值电压 V_{T-} 时, V_o 输出电压由低电平“0”状态变为高电平“1”状态。当输入脉冲的下降沿变为低电平“0”状态后, 二极管VD反向截止, V_{DD} 经电阻R对电容C充电, C上升至 V_T 时, 电路输出 V_o 恢复到低电平“0”状态。

输出波形如图3-28所示。图中 t_w 为脉冲宽度, t_{vd} 为传输时间。

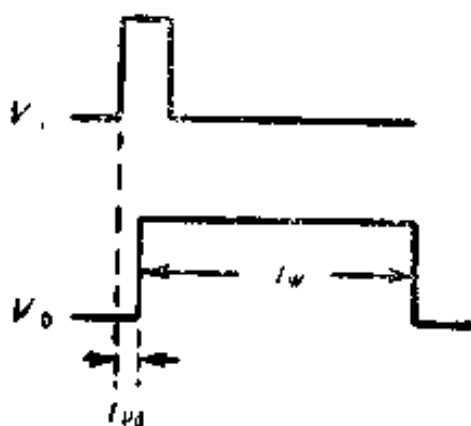


图 3-28 波形图

输出脉冲宽度可由下式设定:

$$t_w \approx RC \ln \left(\frac{V_{DD} - V_{BE}}{V_{DD} - V_{T+}} \right)$$

式中 V_{BE} 是二极管VD的正向压降。

电路处置:

本例中, 四二输入端施密特触发器集成电路CC4093只用了—个门, 剩余门若无它用可将输入端接 V_{DD} 或 V_{SS} , 输出端悬空。⑭脚(V_{DD})接正电源, ⑦脚(V_{SS})接地。

六、双单稳态触发器集成电路CC4098

单稳态触发器的特点是，在输入脉冲的触发下，其输出端产生一个具有恒定宽度的矩形脉冲，也就是说当触发器被触发后，会翻转到另一个状态，而该状态又是暂时稳定的，经过时间 t 后又回到初始状态。

单稳态触发器通常用于脉冲信号展宽，延迟及整形。此外，还可作振荡器、数字滤波器和频率—电压变换器等。

CC4098内部包含两个单稳触发器单元。触发脉冲从 TR_+ 或 TR_- 端引入， R_X (R_{X1} R_{X2})、 C_X (C_{X1} C_{X2})是外接的定时元件，决定输出脉冲宽度（暂态时间）。 R_X 最小值为 $5k\Omega$ ， C_X 最大值为 $100\mu F$ 。

CC4098的管脚排列如图3-29所示，真值表见表3-7。

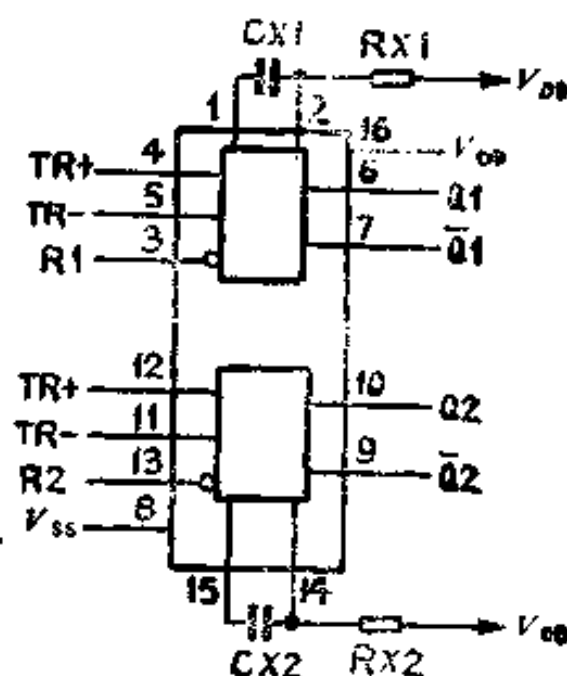


图 3-29 CC4098的管脚排列图

表 3 7

CC4098真值表

TR_+	TR_-	R	Q	$\overline{Q}$
↑	↓	1	⌈	⌋
0	↑	1	⌈	⌋
φ	φ	0	0	1

国产CC4098可由国外产品CD4098、MC14528直接换用，也可与国产J210代换使用，代换时应注意管脚排列及有关参数的选择。

1. 首入信号隔离器

电路用途：

一般星状分配的局部网络，信号通过不同的通道到达一点，容易相互干扰。首入信号隔离器，能传输首先到达的信号，并将其余各路断开，从而实现了信号隔离。

工作原理：

图3-30所示电路是由双单稳触发器CC4098、四双向模拟开关CC4066及或非门CC4001等构成的首入信号隔离器。

当3个输入端A、B、C均无信号，3个单稳态触发器CC4098的输出均处于低电平“0”状态，因此CC4001各门的输入端全部为低电平，“0”状态输出全部为高电平“1”状态，使CC4066的6个模拟开关（K1~K6）全部接通，在输出端 V_o 得到恒定的低电平“0”状态。一旦某一通道（假定为A通道）出现高电平，单稳电路IC1立即输出一个正脉冲，使CC4001的门I和门II的输出变为低电平“0”状态，关闭模拟开关K3~K6，从而禁止B和C通道的信号输入，A通道信号到达

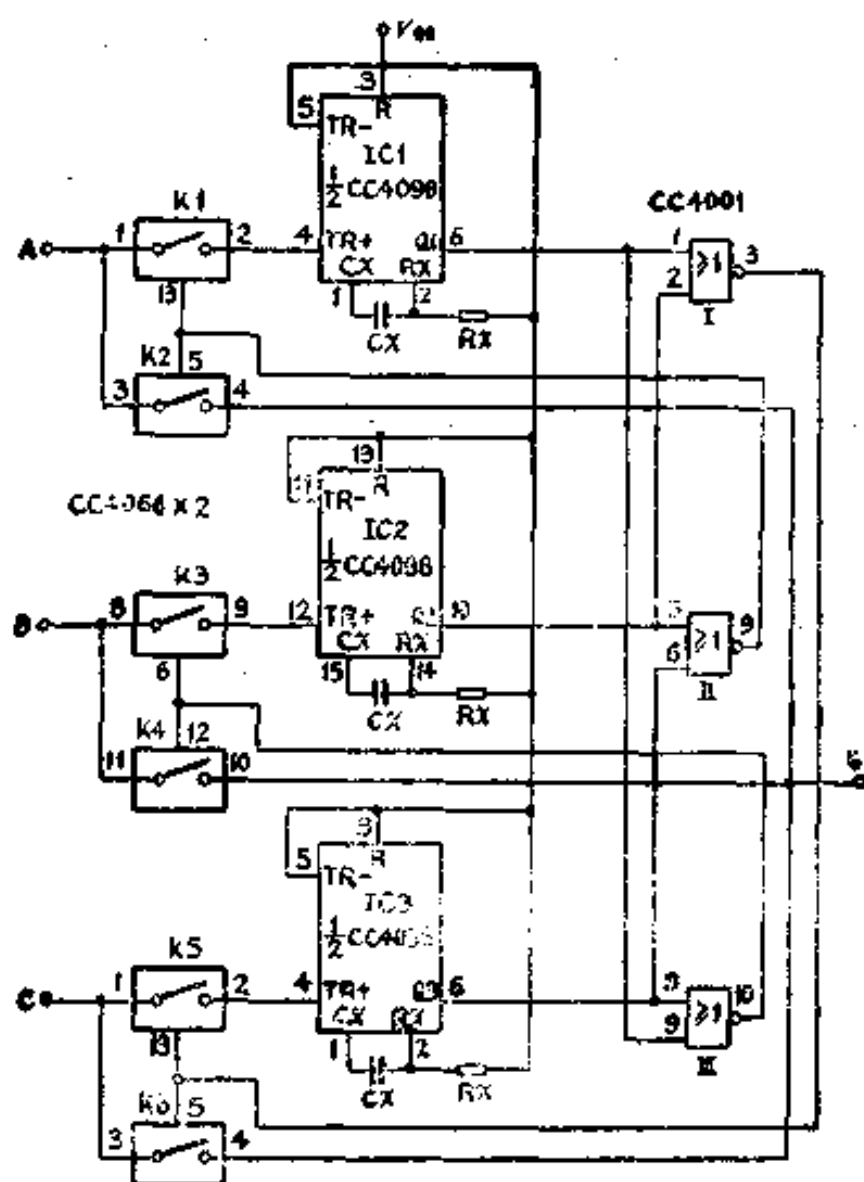


图 3-30 首入信号隔离器

输出端。

单稳态触发器CC4098应具有重复触发的功能，以保证连续数据输出，其脉冲宽度应至少能包含两个时钟周期。因此应适当选取 C_x 、 R_x 之值。脉冲宽度可由下式计算：

$$t_w = -R_x C_x \ln \left(\frac{V_{DD} - V_{TR}}{V_{DD}} \right) \\ \approx 0.69 R_x \cdot C_x$$

电路处置：

使用双单稳态触发器集成电路CC4098时应注意，当CP上升沿由 TR_+ 端输入时， TR_- 端必须为高电平“1”状态，当CP下降沿由 TR_- 端输入时， TR_+ 端必须为低电平“0”状态。本例中IC1、IC2、IC3均接成上升沿触发方式。CC4098的IC3只用了1/2，剩余1/2可将输入端接地，输出端悬空。⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

2. 尖脉冲检测器

电路用途：

该电路主要用于检测数字电路中因寄生噪声或竞争现象产生很窄的尖脉冲。该检测器能查出脉宽小于预定值的信号并用发光二极管显示。

工作原理：

图3-31所示电路是由双单稳触发器CC4098、四2输入端与非门CC4011和六反相器CC4069等构成的尖脉冲检测器。

被测信号经一级反相器整形后分为两路，一路用上升沿触发单稳电路IC1，另一路用下降沿触发单稳电路IC2。预先将IC1和IC2的单稳宽度调节到要求的宽度。这样，如果在这段时间内发生两次跳变，就会被检测出来。

若输入端输入正脉冲的宽度小于设定值时，其上升沿触发IC1，并在IC1的单稳周期尚未结束时又用下降沿触发IC2。于是Q1和Q2都为高电平“1”状态，CC4011的门Ⅰ输出低电平去触发后面由门Ⅱ和门Ⅲ构成的RS触发器，使其翻转点亮发光二极管LED。

若输入端输入负脉冲的宽度小于设定值时，情况与上述相似，不过先触发IC2，后触发IC1。

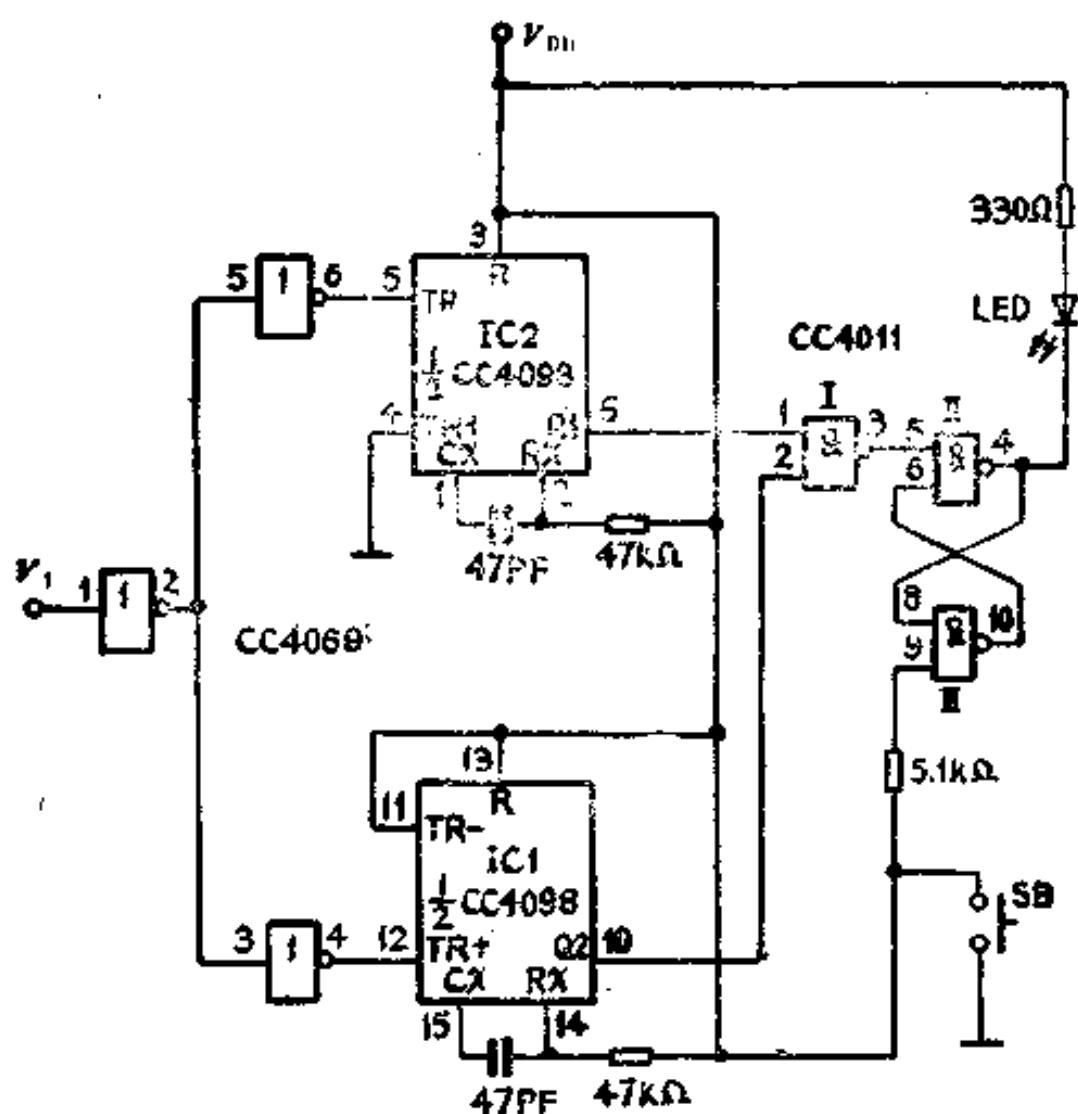


图 3-31 尖脉冲检测器

若输入端输入正常宽度的脉冲时，IC1和IC2的触发时间差得较远，第二次触发总是落在第一个单稳期以外，所以两组单稳输出不重合，门I不会输出低电平去触发后面的RS触发器，发光二极管不亮。

按钮开关SB用于复位，使发光二极管LED熄灭。如果复位以后，发光二极管LED再次点亮，说明尖脉冲出现的很频繁。

电路处置：

本例中，使用了一片双单稳态触发器集成电路CC4098，

IC1接成了上升沿触发状态，IC2接成下降沿触发状态。⑯脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

3. 键控振荡器

电路用途：

该电路是由单稳态触发器构成的频率和占空比可调的键控振荡器，主要用作精度要求不高的低频信号发生器。

工作原理：

图3-32所示电路是由双单稳态触发器CC4098、四2输入端与非门CC4011等构成的键控振荡器。

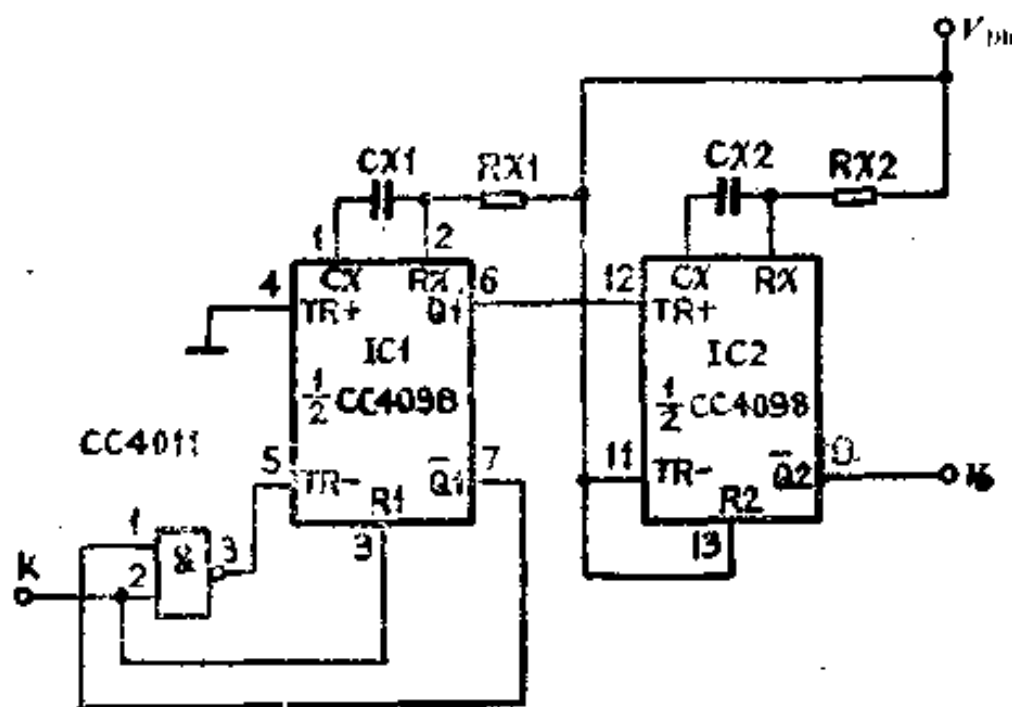


图 3 32 键控振荡器

当键控输入端K为低电平“0”状态时，CC4098（IC1）为复位状态，即Q1为低电平“0”状态， $\bar{Q}1$ 为高电平“1”状态，并使CC4011的①脚为高电平“1”状态。当键控输入端K为高电平“1”状态时，（IC1的R1端也为高电平“1”）经2输入与非门以负跳沿触发单稳电路IC1，使Q1由低电平跳

变为高电平，以上跳沿触发单稳电路IC2，从 $\overline{Q}_2$ 输出振荡脉冲。其振荡输出频率由单稳电路IC1的外接元件 R_{x1} 和 C_{x1} 确定，占空比由单稳电路IC2的外接元件 R_{x2} 和 C_{x2} 确定。

振荡脉冲周期 T_s 由下式决定：

$$T_s = T_1 + T_2$$

$$\text{式中： } T_1 = \frac{R_{x1} \cdot C_{x1}}{2}; \quad T_2 = \frac{R_{x2} \cdot C_{x2}}{2}$$

$$\text{其中： } 10\text{k}\Omega \leq R_x \leq 10\text{M}\Omega$$

$$0.0001\mu\text{F} \leq C_x \leq 0.1\mu\text{F}$$

电路处置：

本例中，双单稳态触发器集成电路CC4098的IC1接成下跳沿触发状态，IC2接成上跳沿触发状态。⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

4. 噪声消除电路

电路用途：

在控制系统中经常出现不必要的尖峰或毛刺波形即噪声，噪声会引起控制系统的误动作。利用单稳态触发器可构成噪声消除电路。

工作原理：

图3-33所示电路是由双单稳态触发器CC4098、双D触发器CC4013和反相器CC4069等构成的噪声消除电路。

当电路工作时，输入数据脉冲 V_I 同时加至CC4098的 TR_+ 端和CC4013的D端，CC4098的输出 $\overline{Q}$ 作为D触发器的时钟。

当单稳态过程结束时，CC4098的 $\overline{Q}$ 端输出脉冲上升沿将输入数据 V_I 传输至CC4013的输出端Q。当 V_I 为低电平“0”状态时，通过CC4069的1个门反相后使CC4013复位。如果在 V_I

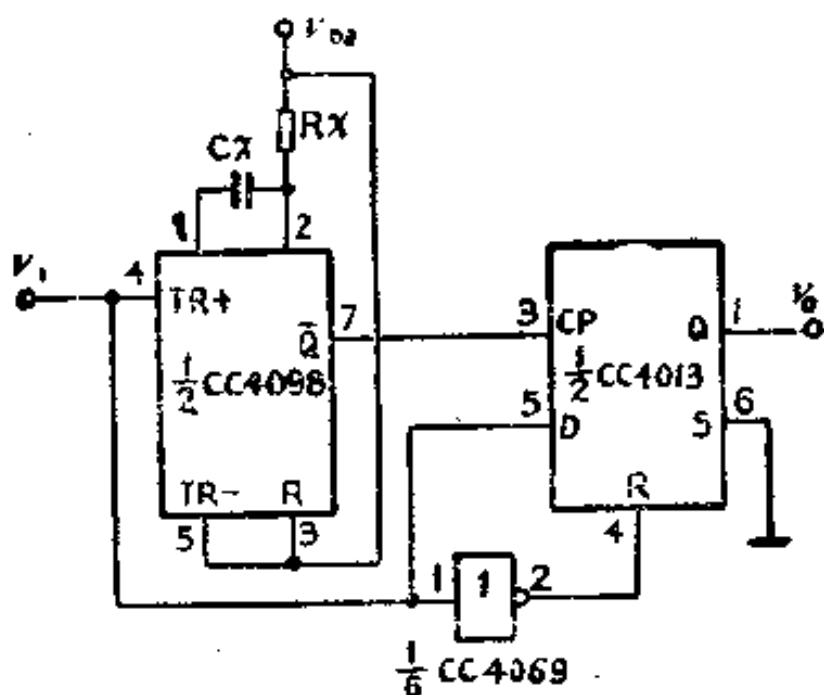


图 3-33 噪声消除电路

中窜入噪声毛刺波形，由于毛刺的宽度小于单稳脉冲输出，尽管也触发单稳态触发器，但是，在单稳结束时（由暂稳回至稳态），CC4098的 $\overline{Q}$ 端发生波形跳变，CC4013的D端已呈低电平“0”状态，所以输出 V_o 仍为低电平“0”状态。这样便有效地抑制了噪声的干扰。

波形如图3-34所示。

电路处置：

本例中，双单稳态触发器集成电路CC4098连接成上跳沿触发状态，并且只用了1/2，剩余1/2若无它用可将输入端接地，输出端悬空。⑬脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

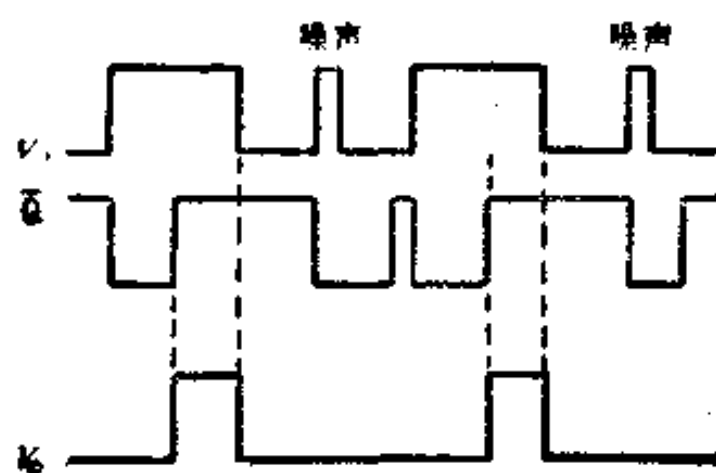


图 3-34 波形图

七、8 位可寻址锁存器集成电路 CC4099

CC4099主要用于数据的串行—并行转换和 A/D 模数转换。它是由 8 个相同结构的锁存器附加一些控制电路组成。它有 3 个地址码输入端 $A_0 \sim A_2$ ，8 个锁存器输出端 $Q_0 \sim Q_7$ 。控制端主要有：写允许控制端 WD ；数据输入/输出端 D ；复位输入端 R 。

CC4099的管脚排列如图 3-35 所示。真值表见表3-8。

国产CC4099可由国外产品 CD4099、MC14099直接换用。

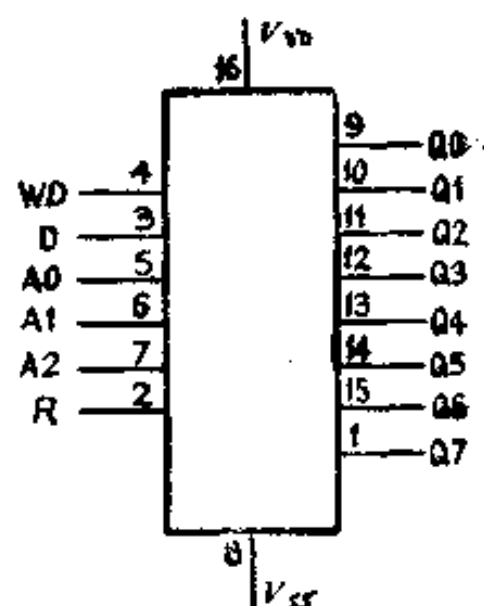


图 3-35 CC4099的管脚排列图

表 3-8

CC4099真值表

WD	R	被选中的锁存器	未选中的锁存器
0	0	等于 D 端状态	保持原来状态
0	1	等于 D 端状态	复 位
1	0	保持原状态	保持原来状态
1	1	复 位	复 位

1. 多通道信号分离译码器

电路用途:

该电路主要用于数字电路中多通道信号分离及 4 线-16 线数字译码。

工作原理:

图3-36所示电路是由 2 片 8 位可寻址锁存器CC4099和六反相器CC4069构成的多通道信号分离译码器。

当地址输入 ($A_3A_2A_1A_0$) 取 0 (0000) 至 7 (0111) 时, 此时 IC1 及 IC2 的 R 端均为高电平“1”状态、IC1 的 WD 端为低电平“0”状态, IC1 按信号分离方式工作。由 CC4099 真值表可知, 其输出端 $DO_1 \sim DO_8$ 中每次只有被地址选中的那个输出端跟随 D 端, 其余的输出端都为低电平“0”状态。而 IC1 的 WD 端经反相后, 使 IC2 的 WD 端为高电平“1”状态, 所以 IC2 则工作于复位方式, 即所有输出端 ($DO_9 \sim DO_{16}$) 都为低电平“0”状态。

当地址输入 ($A_3A_2A_1A_0$) 取 8 (1000) 至 15 (1111) 时, IC1 工作于复位方式; 而 IC2 工作于信号分离方式。这样, 当地址输入取 0 ~ 15 时, 分别有 $DO_1 \sim DO_{16}$ 中的一个与 D 跟

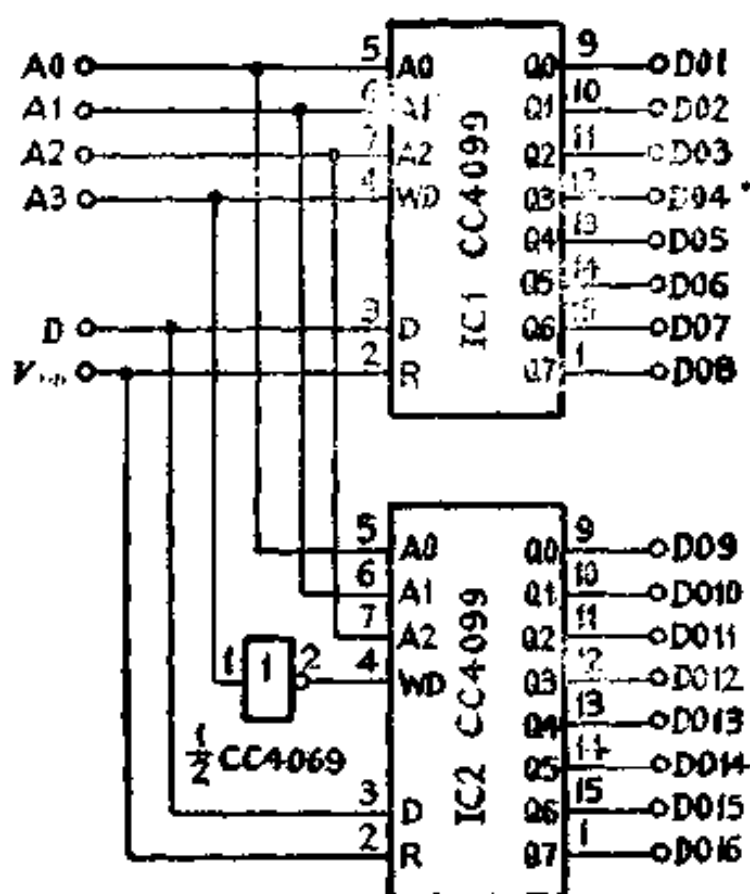


图 3-36 多通道信号分离译码器

随，其余15个DO端都为低电平“0”状态。这就是16通道信号分离器的功能。

若D端固定接“高”电平(V_{DD})，则当地址输入取0~15时，DO1~DO16依次为高电平“1”状态，而其余15个DO端都为低电平“0”状态。即为4线-16线译码器的功能。

电路处置：

本例中，使用了2片8位可寻址锁存器集成电路CC4099，其⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

2. 间隔多相时钟产生电路

电路用途：

该电路能在CC4099的8个输出端产生具有一定间隔的单脉冲系列，因此，在作通道选择或程序控制信号等应用时，能可靠地保证信号的通断顺序。

工作原理：

图3-37所示电路是由8位可寻址锁存器CC4099和7位二进制串行计数器/分频器CC4024构成间隔多相时钟产生电路。

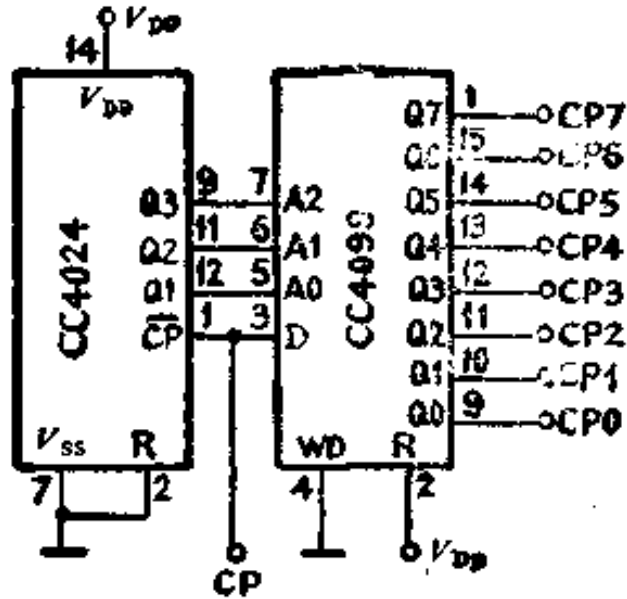


图 3-37 间隔多相时钟产生电路

电路中CC4024是7位2进制串行计数/分频器，时钟脉冲的下跳沿使其计数，CC4024的输出数据可作为CC4099的地址码。在CP脉冲的作用下，CC4024的输出端依次为000、001、010、011……。CC4099输出端Q0、Q1、Q2、Q3……便相应的输出间隔多相的时钟脉冲。其脉冲宽度为输入时钟CP的高电平宽度，且每相时钟脉冲和相邻时钟脉冲都有一个相同的间隔，它等于输入时钟CP的低电平宽度。

其波形如图3-38所示。

电路处置：

本例中，8位可寻址锁存器集成电路CC4099的R端接

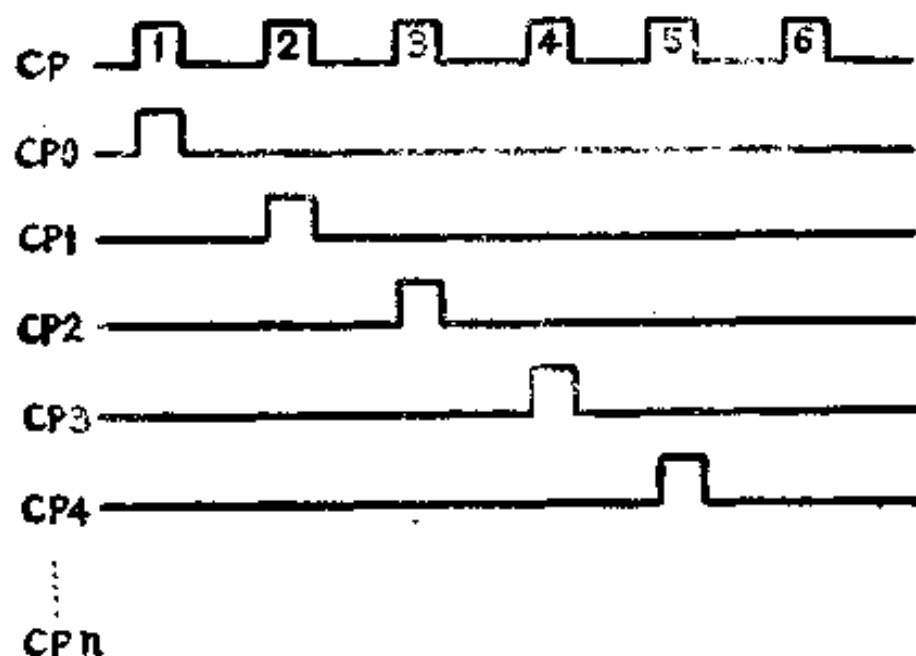


图 3-38 波形图

V_{DD} , WD 端接 V_{SS} 。⑩脚(V_{DD})接正电源, ⑧脚(V_{SS})接地。

3. 交叉点开关通道

电路用途:

交叉点开关通道主要用于自动控制中的多路数据传输和数据转换。

工作原理:

如图3-39所示电路是由两块8位可寻址锁存器CC4099电路和几个门电路配合, 控制 $S_0 \sim S_{15}$ 16个电子开关(由4块四双向模拟开关CC4066组成)构成的交叉点开关通道。 $S_0 \sim S_{15}$ 分别控制 $X_1Y_1 \sim X_4Y_4$ 通道。

当 R 及 WDI 为不同电平时, 由CC4099真值表可知电路有四种不同的开关控制功能:

当 R 为低电平“0”状态, WDI 为低电平“0”状态时, IC_1

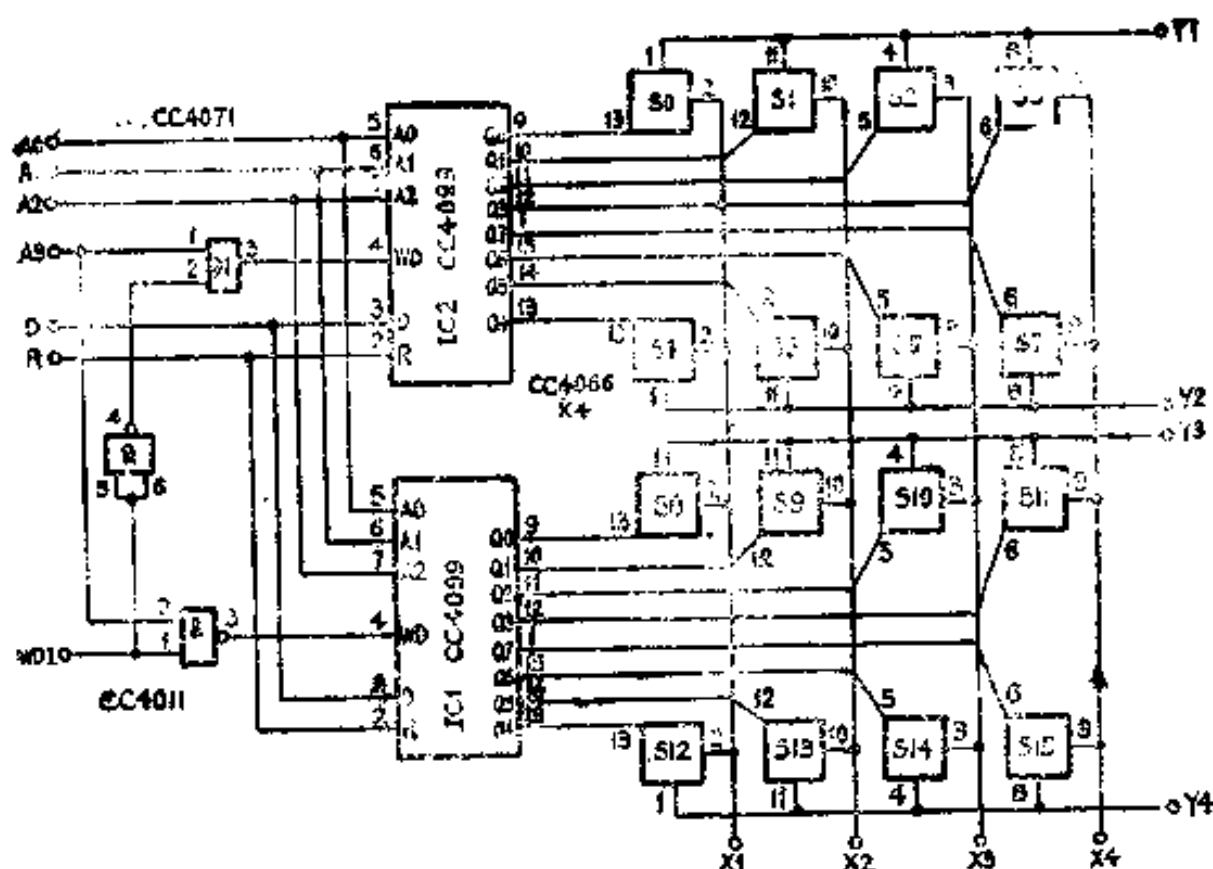


图 3 39 交叉点开关通道

和IC2的WD端均为高电平“1”状态，输出端保持原状态，16个开关的通断状态均不变，且与地址及数据D的变化无关。

当R为低电平“0”状态，WDI为高电平“1”状态时，IC1和IC2的WD端状态都取决A3。当地址（A3A2A1A0）从0至15时，依次有S0至S15其中之一被选中并由D控制其通断状态，而其它开关都保持原状态不变。

当R为高电平“1”状态，WDI为低电平“0”状态时，IC1和IC2的R端和WD端都为高电平“1”状态，所以CC4099工作于复位状态，其输出全部为“0”，模拟开关全部断开。

当R为高电平“1”状态，WDI为高电平“1”状态时，由地址选中的开关由D控制其通断，D为“1”时开关通，D为“0”时开关断。但未选中的其它15个开关全部断开。

为此可根据模拟开关 $S_0 \sim S_{15}$ 的导通状态，选择不同的 $X_1Y_1 \sim X_4Y_4$ 通道。

电路处置：

本例中，使用两片 8 位可寻址锁存器集成电路 CC4099，其⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

第四部分

计数器

在计算机、数控装置及各种数字仪表中，计数器得到了广泛的应用。计数器除用于计数外，还大量用作分频、程序控制及逻辑控制等。从本质上说，计数器是一个记忆装置，它能记住有多少个时钟脉冲送到输入端，并用输出端的不同状态来表示。显然，计数器需用具有记忆功能的触发器来构成。从电路分类来看，计数器属于时序电路。

在CMOS电路系列中，计数器种类较多，按其工作方式不同可分为：2进制码计数器，BCD码计数器、串行计数/分频器、计数/脉冲分配器等几类。按其时序不同又可分为同步计数器和异步计数器。两种计数器各有其特点。

异步计数器主要特点在于各级时钟是串行连接的。此外，异步计数器的级数比同步计数器要多。但是由于受外引线的限制，级数越多，则引出端头也相应增多，使其通用性降低。异步计数器主要用于分频电路或计时电路。

典型异步计数器有：CC4020、CC4024、CC4040、CC4060。

同步计数器的主要特征是计数单元由同一时钟来驱动，因此各计数单元的状态可以同时翻转，不存在计数单元传输延迟时间累积问题。计数器的最高工作频率只受一级计数单元及有关进位门延时的限制，因而工作频率比异步计数器要高。此

外，同步计数器中各输出级间的输出延迟的差异可减至最小，因而译码后产生的过度脉冲尖峰就更窄，其宽度将小于计数单元最大传输延迟时间与最小传输延迟时间之差。

典型同步计数器有：CC4017、CC4022、CC4029、CC4510、CC4516、CC4518、CC4520、CC14522、CC14526、CC40160、CC40162、CC40161、CC40163、CC40192及CC40193。

一、14位二进制串行计数器/分频器集成电路CC4020（异步）

CC4020内部是由14个T型触发器组成的串行二进制计数器。它有两个输入端，一个是时钟输入端 $\overline{CP}$ ，另一个是清零端R。有14个分频输出端Q1~Q14，最大分频系数为16384。CC4020所有的输入和输出端都设有缓冲级，因而可得到较好的噪声容限。

CC4020的管脚排列如图4-1所示。真值表见表4-1。

表 4-1 CC4020真值表

$\overline{CP}$	R	功 能
↑	0	计 数
↓	1	复 位

国产CC4020可由国外产品CD4020、MC14020直接换用。

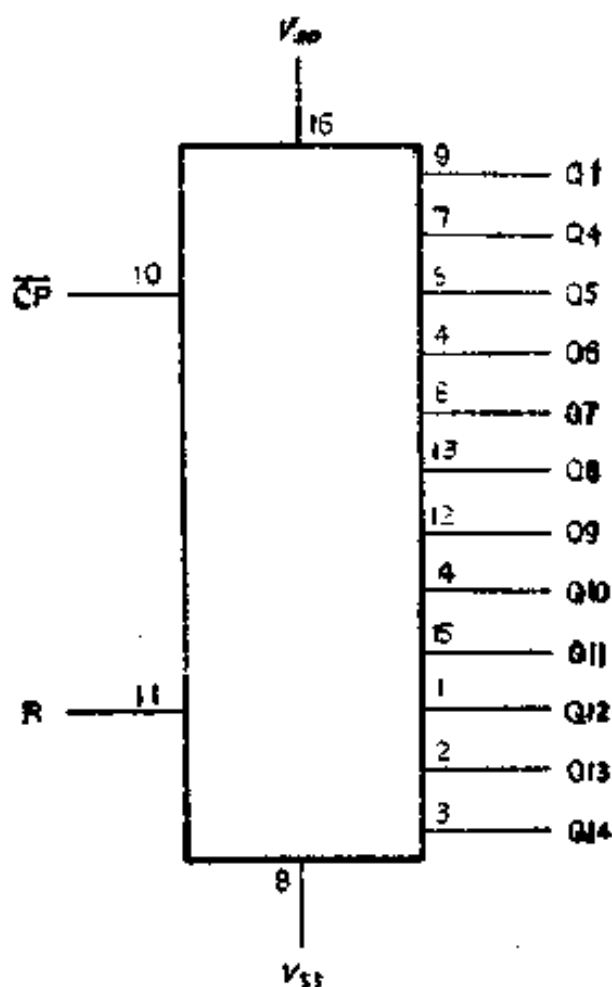


图 4-1 CC4020的管脚排列图

1. 数控单稳多谐振荡器

电路用途：

该电路主要用于自动控制设备中的延时开关或定时器。

工作原理：

图4-2所示电路是由四 2 输入端或非门CC4001和14 位二进制串行计数器/分频器CC4020构成的数控单稳多谐振荡器。

电路中 T_{ON} 是振荡器的输出脉宽(时间常数 $t = R_s \cdot C_s$)，它是计数器的输出端 Q_1 的函数，当触发脉冲加到由CC4001的门Ⅱ、门Ⅳ组成的R-S触发器的S端时，触发器翻转 $\overline{Q}$ (⑩脚)

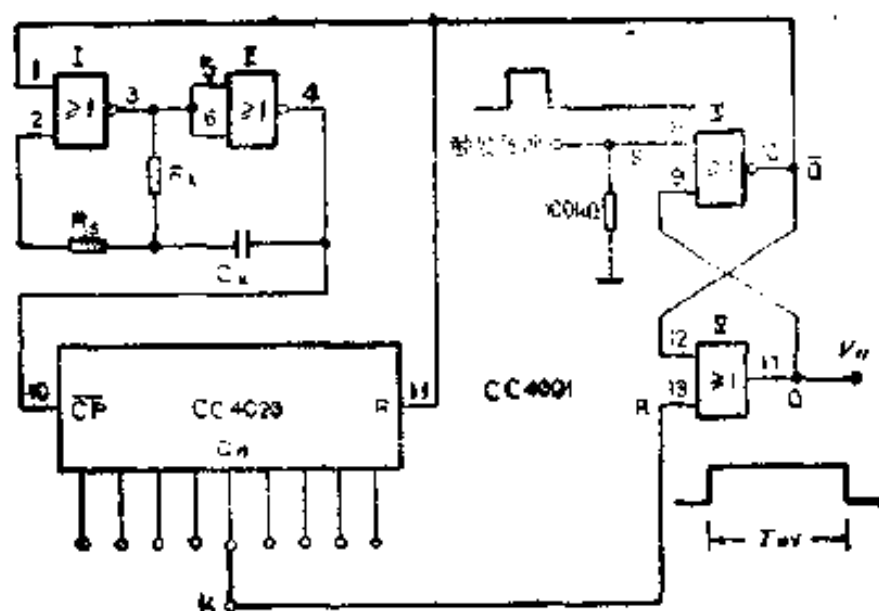


图 4-2 数控单稳多谐振荡器

变为低电平“0”状态，从而使门 I、门 II 组成的键控振荡器起振，其输出送至 CC4020 的 $\overline{CP}$ 端（⑩脚），计数器开始计数。当计数脉冲达到 Q_1 （输出端 Q_1 可由开关 K 设定）时， Q_1 端输出高电平“1”状态，使 R-S 触发器复位即 Q 为低电平“0”， $\overline{Q}$ 为高电平“1”，振荡器停止工作，同时 CC4020 的复位端 R（⑪脚）得到高电平“1”，触发器也复位，完成了一次定时或计数设定。

电路处置：

本例中，14 位二进制串行计数器/分频器集成电路 CC4020 的输出端 $Q_1 \sim Q_{14}$ 中只有被选定的一个与 K 连接，其余全部悬空。⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

2. 节电自动开关

电路用途：

该节电自动开关可用于控制负载的通电时间，当通电时间超过设定的时间时，可以自动关断电源。

工作原理:

图4-3所示电路是由14位二进制串行计数/分频器CC4020和单稳多谐振荡器/无稳多谐振荡器CC4047构成的节电自动开关。

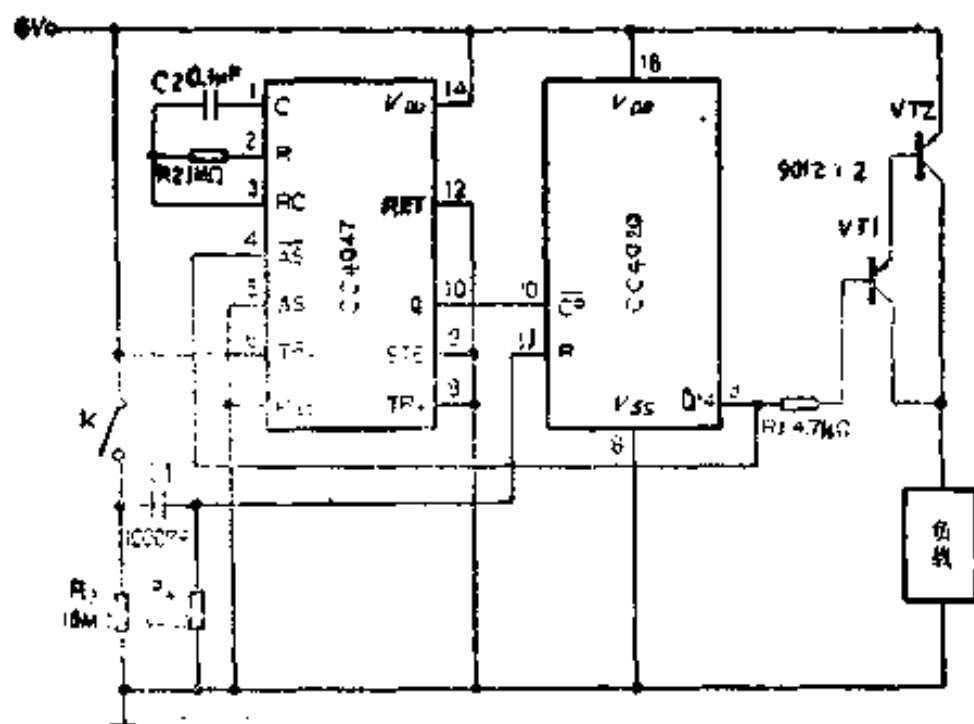


图 4-3 节电自动开关

当合上电源开关K后, 6V电压通过给C1充电使CC4020的R端为瞬时高电平“1”状态, 使其复位, 其输出全部变低电平“0”状态。它的一个输出(例如Q14)通过电阻R1使复合晶体三极管饱和导通, 负载获得电源。Q14输出同时反馈到CC4047的④脚(AS), 此端为低电平“0”时, 使电路构成单稳多谐振荡器, ⑩脚输出CP脉冲给CC4020计数。计数经 2^{13} 个脉冲后, Q14输出高电平“1”, 使三极管VT1、VT2截止, 切断了负载的电源, 同时CC4047的④脚变为高电平“1”, 振荡器停止工作, CC4020也停止计数。

CC4020的输出端也可不用Q14而改用任意Q_n端输出, 则计数脉冲变为 2^{n-1} 个。根据图中所示元件数值(R2、C2)而

产生的振荡频率，用Q14输出时，负载预定通电时间约1h（小时）。

电路处置：

本例中，14位二进制串行计数器/分频器集成电路CC4020 Q1~Q14端可任意设定，不用的输出端悬空。R端平时通过电阻R4接至低电平“0”。

3. 电子定时器

电路用途：

该定时器采用干电池供电，定时范围为1~30min，精度高于1%，控制电流可达120mA，在计时周期内，用6V电压耗电仅为2mA。

工作原理：

图4-4所示电路是由2个串接的7位二进制串行计数器/分频器CC4024和14位二进制串行计数器/分频器CC4020构成多级分频器。

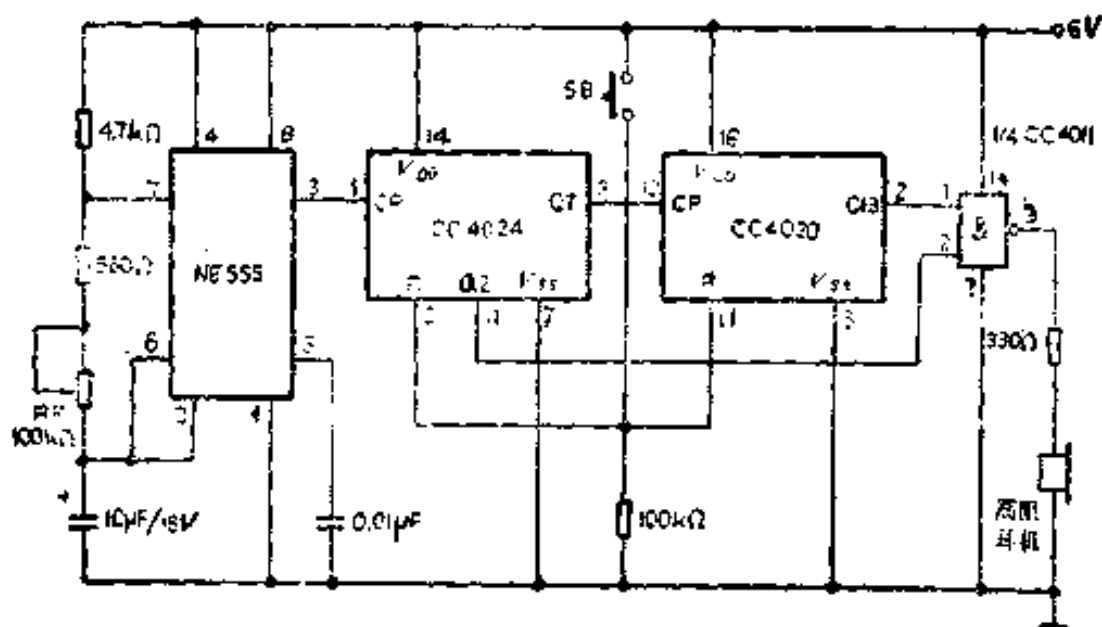


图 4-4 电子定时器

电路中RP采用多圈电位器，用来给NE555设定振荡频率，其上下限频率设定在582.5Hz~17.48kHz之间。多级分频器中CC4024的分频系数为128，CC4020的分频系数为8192。

与非门CC4011只用一个门，它主要是作为缓冲器来驱动耳机。与非门的一个输入端（①脚）接分频器输出（Q13），另一个输入端（②脚）接CC4024的Q2，由Q2（⑩脚）引入一个音频方波脉冲，以便在计时周期结束时有一个音频信号通过耳机，使耳机发声。SB是定时器复位开关。

电路处置：

本例中，14位二进制串行计数器/分频器集成电路CC4020只用了Q13端（②脚），其余输出端若无它用可悬空。

4. 微机故障检测器

电路用途：

在检查微机的工作状况时，常常需要准确地了解系统的地址、数据或控制逻辑。采用该电路可解决上述问题。

工作原理：

图4-5所示电路是由14位二进制串行计数器/分频器CC4020及晶体三极管VT构成的微机故障检测器。

将检测仪的探头接到由CC4020构成的分频器的时钟输入端。输入信号频率被CC4020预定的分频系数分频。其分频系数取决于选择开关K接的输出端Q_n，对应位置的分频输出见表4-2。

将所得到的分频信号折算成被分频的输入信号频率，例如要想在微处理器的几个测试点上，跟踪1MHz时钟信号，若K在位置1，就可以通过扬声器听见一个约488Hz的音频信号。

电路处置：

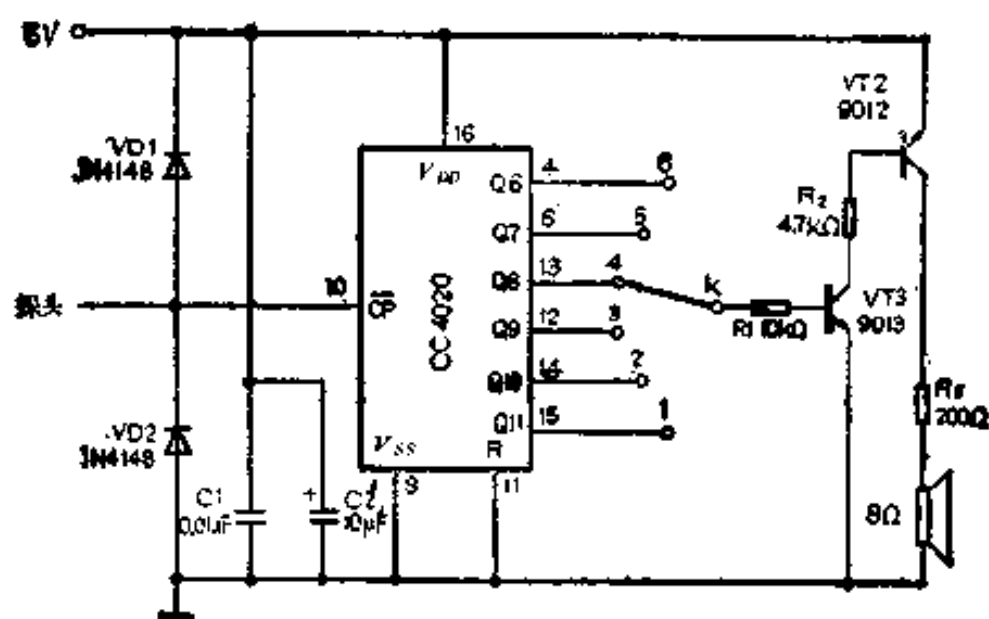


图 4-5 微机故障检测器

表 4-2

开关位置	分 频 系 数	分 频 输 出 Hz/MHz
1	2048	438.3
2	1024	976.6
3	512	1953.1
4	256	3906.25
5	128	7812.5
6	64	15625

本例中, 14位二进制串行计数器/分频器集成电路CC4020的输出端只用了Q6~Q11, 剩余输出端可悬空。

二、7 位二进制串行计数器/分频器集成电路CC4024（异步）

CC4024是由7个T型触发器组成的串行二进制计数器。它有两个输入端，一个是时钟输入端 $\overline{CP}$ ，一个是清零端R。有7个分频输出端 $Q1\sim Q7$ ，最大分频系数为128。CC4024所有的输入和输出端都设有缓冲级，因而可得到较好的噪声容限。

CC4024的管脚排列如图4-6所示，真值表见表4-3。

国产CC4024可由国外产品CD4024、MC14024直接换用。

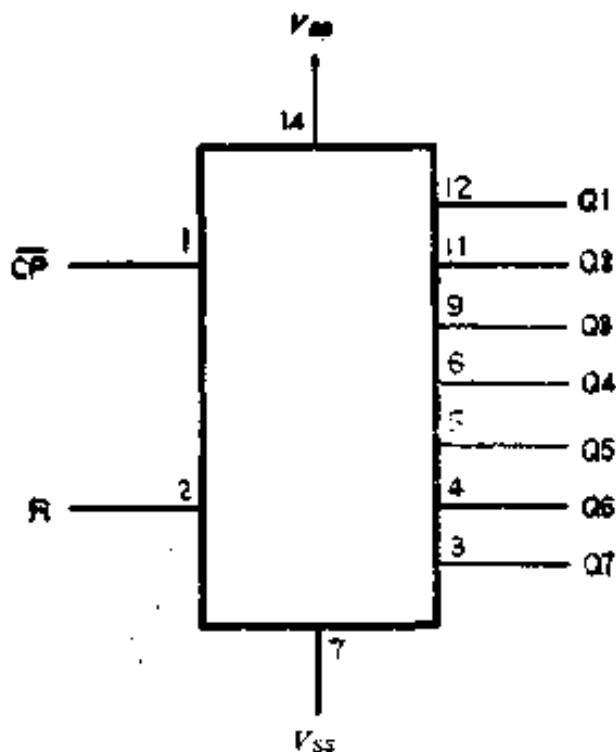


图 4-6 CC4024的管脚排列图

表 4 5

$\overline{CP}$	R	功 能
$\downarrow$	0	计 数
ϕ	1	复 位

1. 电冰箱保护器

电路用途:

该电路主要用于电冰箱的停电延时保护, 其延时时间约为 3 分钟。

工作原理:

图4-7所示电路是由 7 位二进制串行计数器/分频器 CC4024、时基电路 NE555 和四 2 输入端与非门 CC4011 等构成的电冰箱保护器。

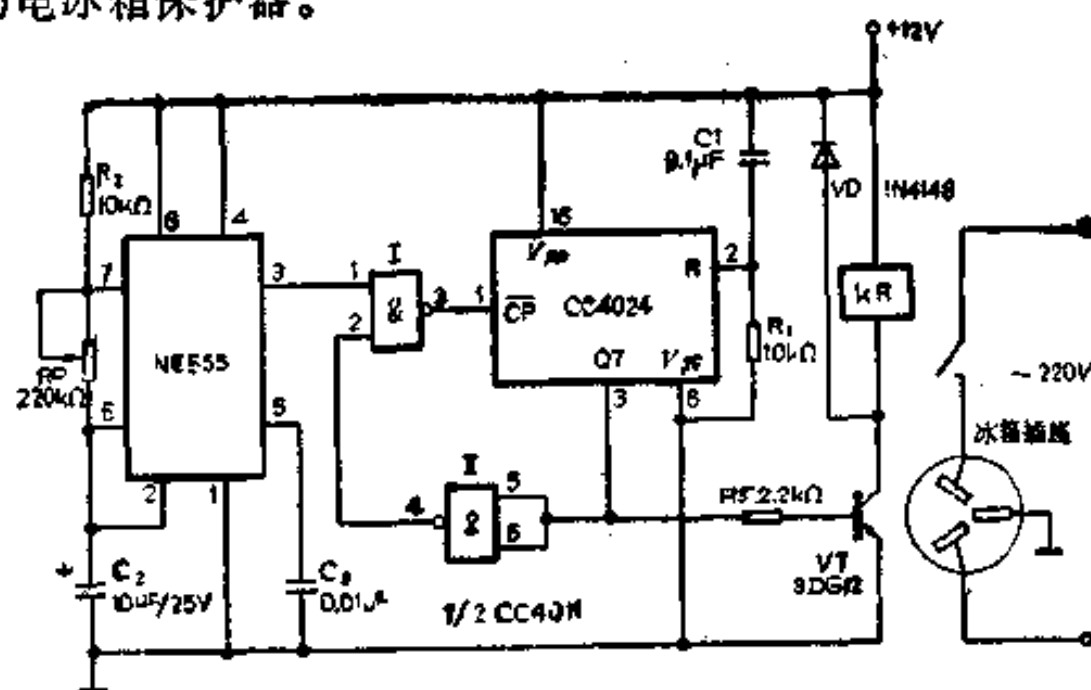


图 4-7 电冰箱保护器

电路中 NE555 构成振荡源, 振荡频率范围可由电位器 RP 调整。NE555 的输出 (③脚) 经 CC4011 的门 I 送至 CC4024 的

$\overline{\text{CP}}$ 端（①脚）使其计数，约3s后Q7端由原来的低电平“0”状态变为高电平“1”状态。Q7的输出分为二路。一路送至晶体管VT使继电器KR吸合，其触点接通电冰箱电源；另一路经CC4011的门Ⅱ反相后使门Ⅰ关闭。此时NE555的输出对CC4024不起作用，使Q7端保持为高电平“1”状态，只有重新开启电源，由R1、C1组成的自动清零电路使CC4024的输出端全部为低电平“0”状态时才能进行下次延时。

电路处置：

本例中，7位二进制串行计数器/分频器集成电路CC4024的输出端只用了Q7，其它输出端若无它用可悬空。⑭脚(V_{DD})接正电源，⑦脚(V_{SS})接地。

2. D/A转换器

电路用途：

该电路主要用于数据采集系统中的数字量到模拟量的转换。

工作原理：

图4-8所示电路是由7位二进制串行计数器/分频器

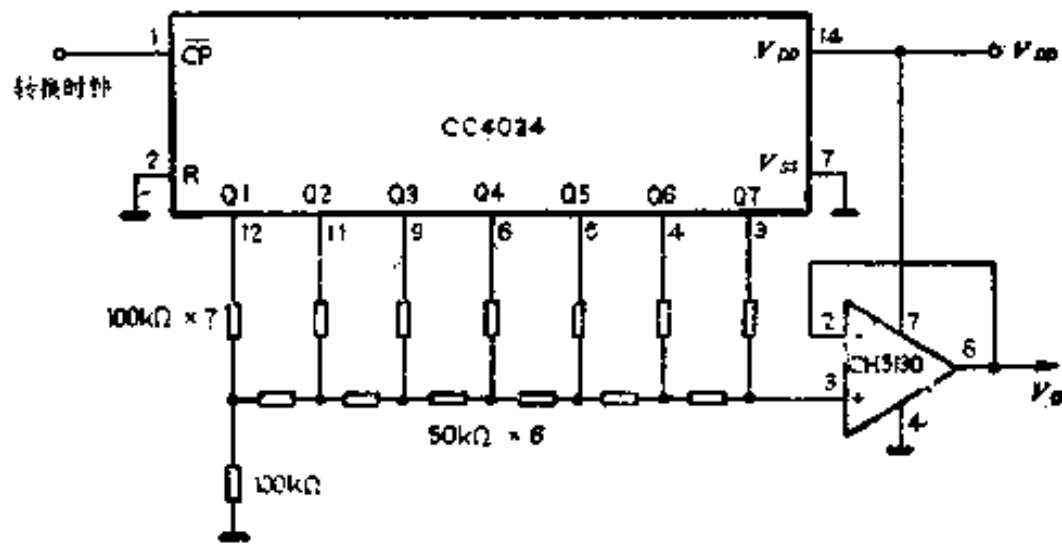


图 4-8 D/A转换器

CC4024、高阻运算放大器CH3130和T形($R-2R$)电阻解码网络构成的D/A转换器。

CC4024在电路中主要作权位开关。由于CC4024的输出端内部有一个缓冲反相器,所以输出端 Q 为高电平“1”状态时,使与之相接的权电阻接近于正电源电压 V_{DD} ;输出端 Q 为低电平“0”状态时,使该权电阻接近于电源的负端 V_{SS} 。由于T型电阻解码网络的本质在于通过T型电阻网络时为每级保持 $1/2$ 的分压系数,从而产生二进制的基准电压。因为CC4024内部输出反相器的导通电阻较小,所以可直接用来推动T型电阻解码网络。采用一个高阻抗的运算放大器CH3130作为权电阻网络输出的电压跟随器,则可将电阻网络的阻值适当选大,从而减小CC4024输出端导通电阻的影响,保证电路的转换精度。

另外,T型解码网络的电阻不能随意增大,因为电阻越大,流进放大器的电流越小,则放大器的偏移或开关的漏电流的影响就不可忽略,将使转换速度降低。

电路处置:

本例中,7位二进制串行计数器/分频器集成电路CC4024的输出端 $Q1\sim Q7$ 分别对应 $R-2R$ 梯形解码网络。⑭脚(V_{DD})接正电源,⑦脚(V_{SS})接地。

3. 脉冲延迟控制器

电路用途:

该电路通过转换开关与二进制串行计数器CC4024不同的输出端相连,可得到不同的延时时间,主要用于自动控制中的延时设备。

工作原理.

图4-9所示电路是由7位二进制串行计数器/分频器

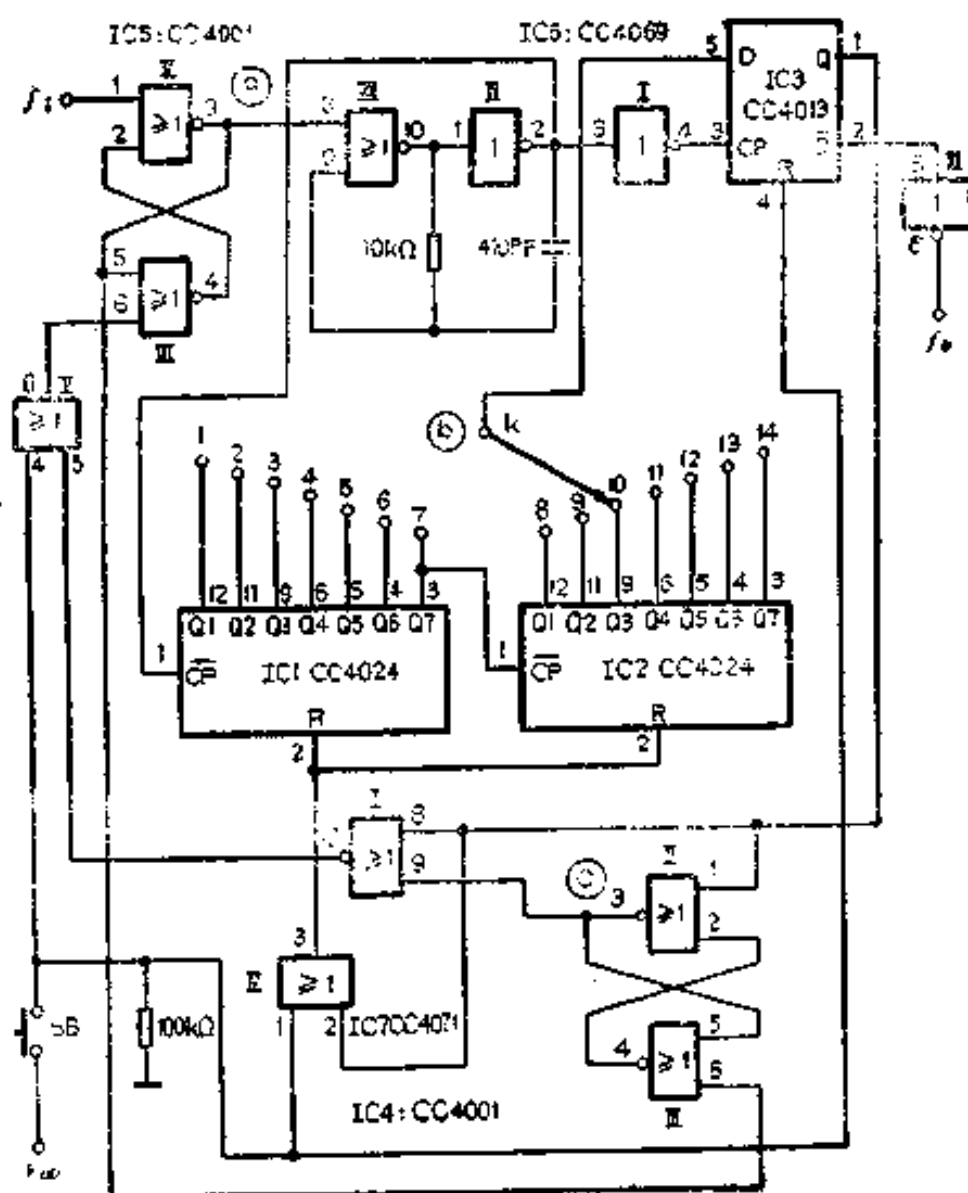


图 A-9 脉冲延时控制器

CC4024、四 2 输入端或非门CC4001、双D触发器CC4013等构成的脉冲延迟控制器。

电路开始工作时，按一下复位按钮SB，使CC4024和CC4013均为复位状态，所以CC4024的输出端全部为低电平“0”状态，⑥点也相应地为低电平“0”状态。与此同时，触发器RS1（由门Ⅰ、Ⅱ构成）和RS2（由门Ⅲ、Ⅳ构成）的输出端②点和③点均置为高电平“1”状态。此时由门Ⅴ、Ⅵ构成的键控多谐振荡器停止工作。

当SB断开后CC4024和CC4013的R端变为低电平“0”状态，如果此时在*f*端输入一个正脉冲，使RS2触发器的输出端⑤点回到低电平“0”状态，这时振荡器就开始工作，产生矩形脉冲，输入到IC1的时钟 $\overline{CP}$ 端，同时经门X将一反相脉冲送到CC4013的CP端上。当对CC4024输入 2^n 个脉冲时，在 Q_{n+1} 端就会产生一个正脉冲，输出为高电平。当再输入 $2^n + 1$ 个脉冲时，IC2的输出使CC4013的输出端Q变为高电平。经过门V反馈使CC4024清零，同时RS1的③点翻转为低电平。在输入 $2^n + 2$ 个脉冲时，由于⑤点已变为低电平，CC4013又产生跳变，输出变为低电平“0”状态，它通过门I、门V使触发器RS2复位，迫使振荡器停振，从而使脉冲产生延迟。

电路处置：

本例中，两片7位二进制串行计数器/分频器集成电路CC4024为串行级联，其最大分频数为 2^{14} ，即16384。不同的输出端可根据使用需要由K设定。⑭脚(V_{DD})接正电源，⑦脚(V_{SS})接地。

4. 直流电机旋转量控制器

电路用途：

直流电机在旋转时，其电流包含有交流分量的幅度和频率，与电机的转速和电枢的绕组有关。因此，只要用一个小电阻串联在电机回路中，把这个电流交流分量变成电压取出，便可以控制电机的旋转量。

工作原理：

图4-10所示电路是由7位二进制串行计数器/分频器CC4024、十进制计数/分配器CC4017、六反相器CC4069及晶体三极管VT等构成。

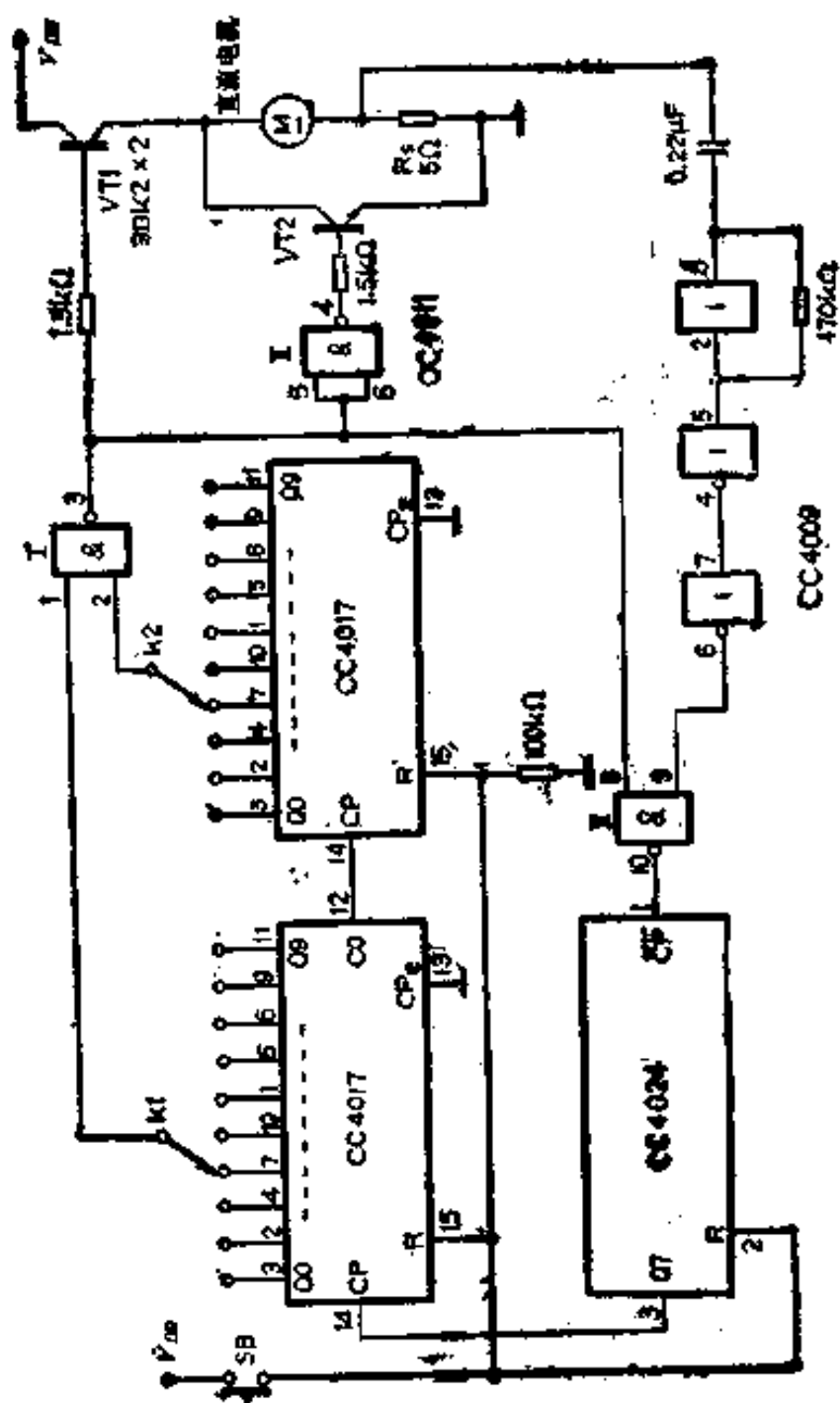


图 4-10 直流电机转速控制器

电路中 $R_s(5\Omega)$ 为取样电阻。取样电压经 CMOS 反相器 CC4009 放大和整形后经门 I 送至 CC4024 的 $\overline{CP}$ 端，分频后由输出端 Q7 送至 CC4017 的 CP 端进行计数。在电机的电源线中串入 VT1，而 VT2 与电机并联。因 CC4069 门 II 的反相作用，VT1 和 VT2 工作于相反状态。

电机正常旋转时，计数器在不断计数。开关 K1 和 K2 是预置开关，一旦 2 片 CC4017 计数到预置数时，CC4069 的门 I 立即输出低电平“0”状态，使 VT2 导通，VT1 截止，电机停转。同时门 II 关闭，计数脉冲不能进入 CC4024，停止计数。这里 K2 为粗控，K1 为细控。

按下复位按钮 SB，所有计数器复位，重新使直流电机处于工作状态。通过 K1、K2 置入新的控制数据，进行下一次预定旋转量的运行。

电路处置：

本例中，7 位二进制串行计数器/分频器集成电路 CC4024 的输出端只用了 Q7，剩余输出端可悬空。⑭脚 (V_{DD}) 接正电源，⑦脚 (V_{SS}) 接地。

三、12 位二进制串行计数器/分频器集成电路 CC4040 (异步)

CC4040 是由 12 个 T 型触发器组成的串行二进制计数器/分频器。它有两个输入端，一个是时钟输入端 $\overline{CP}$ ，一个是清零端 R。有 12 个分频输出端 Q1~Q12，最大分频系数为 4096。CC4040 所有的输入和输出端都设有缓冲级，因而可得到较好的噪声容限。

CC4040 的管脚排列如图 4-11 所示。真值表见表 4-4。

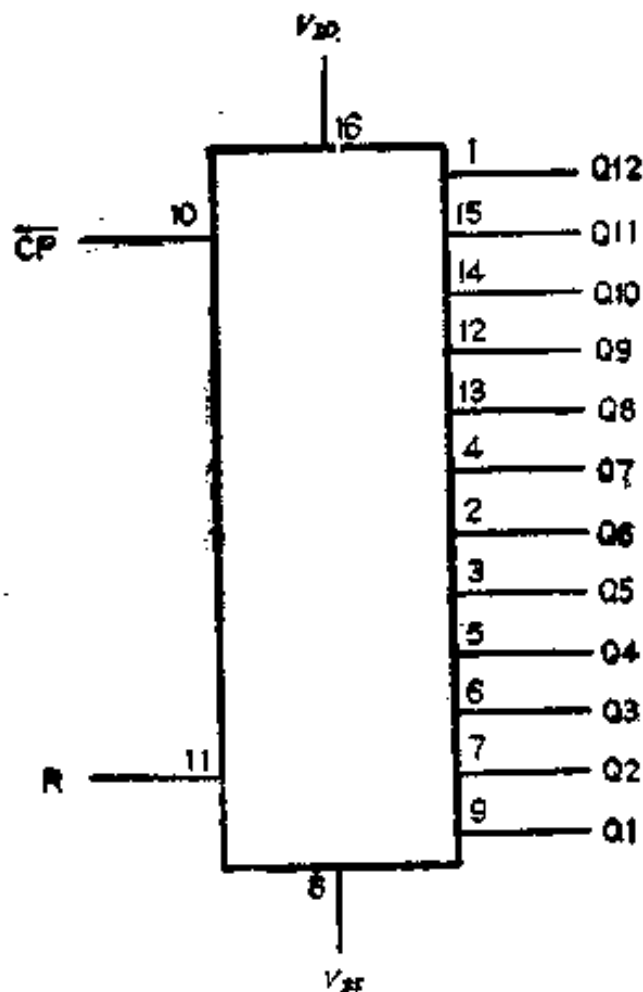


图 4-J1 CC4040的管脚排列图

表 4 4 CC4040真值表

$\overline{CP}$	R	功 能
$\downarrow$	0	计 数
ϕ	1	复 位

国产CC4040可由国外产品CD4040、MC14040直接换用。

1. 序列脉冲漏失检测电路

电路用途：

该电路主要用于数字控制设备中对漏失的输入脉冲进行自动检测。

工作原理:

图4-12所示电路是由12位二进制串行计数/分频器CC4040和四2输入端与非门CC4011构成的序列脉冲漏失检测电路。

电路工作时,被检测的序列脉冲 V_i 由CC4040的R端输入,只要脉冲没有漏失,R端就会以一定的速率使CC4040复位,使得预定输出端 Q_N 来不及输出高电平。在CC4040的时钟端经过一级与非门加上一定频率的脉冲,并在 Q_N 至 $\overline{CP}$ 端经两级与非门引入反馈。设计时应使 NT_L 略大于被测脉冲的周期。这里, T_L 指外加时钟CP的周期。 N 代表使计数器设定的输出端为高电平时所需的时钟脉冲个数。这样,当漏失一个以上脉冲时,经 NT_L 时间, Q_N 输出高电平“1”状态,经反相器门I使与非门II关闭,CC4040停止计数,直到下次序列输入脉冲到

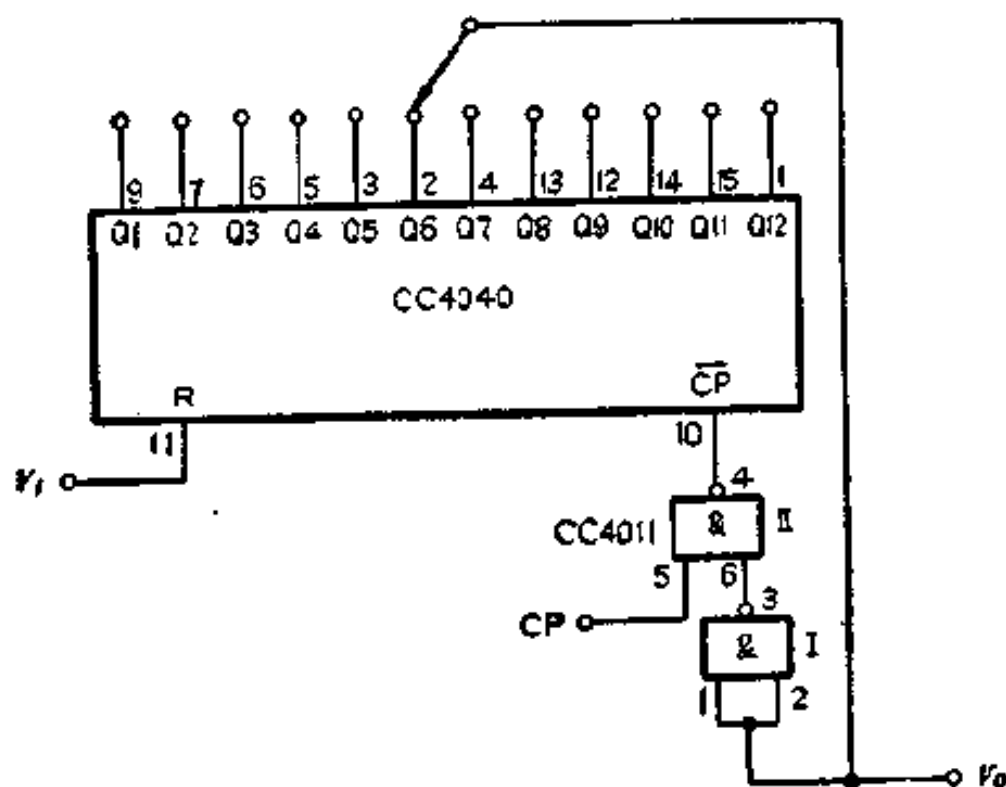


图 4 12 序列脉冲漏失检测电路

重新复位。CC4040的 Q_N 端同时输出告警信号。波形图见图4-13。

电路处置：

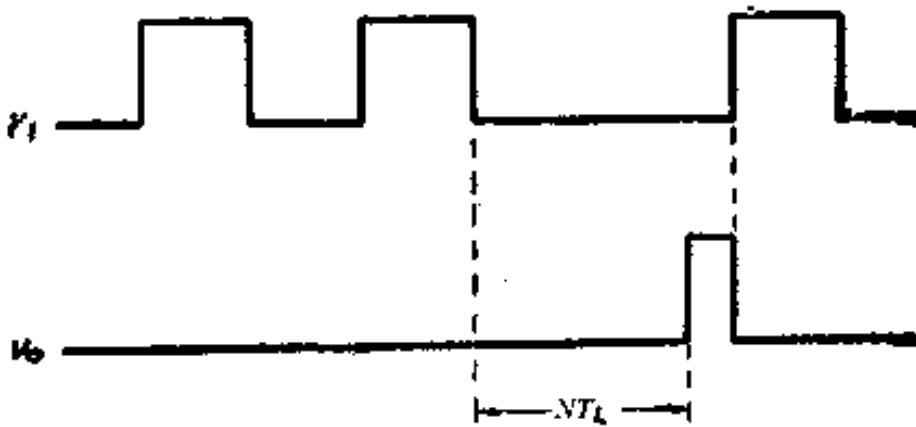


图 4-13 波形图

本例中，12位二进制串行计数器/分频器集成电路CC4040的输出端 Q_N 可视检测需要而定，剩余输出端可悬空。⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

2. 电子音叉

电路用途：

该电路能产生440Hz的国际标准A音，可作为乐队的校音器使用。

工作原理：

图4-14所示电路是由12位二进制串行计数器/分频器CC4040、六反相缓冲/变换器CC4049及三极管VT构成的电子音叉。

电路中，CC4049的门Ⅰ及石英晶体等组成振荡器，振荡频率由石英晶体决定，用微调电容C2可进行微调（ $1\text{MHz} \pm 120\text{Hz}$ ）。振荡器的输出经门Ⅱ整形送至CC4040的 $\overline{CP}$ 端。CC4040的输出端由二极管VD1~VD5置成分频系数为 2^0+2^6+

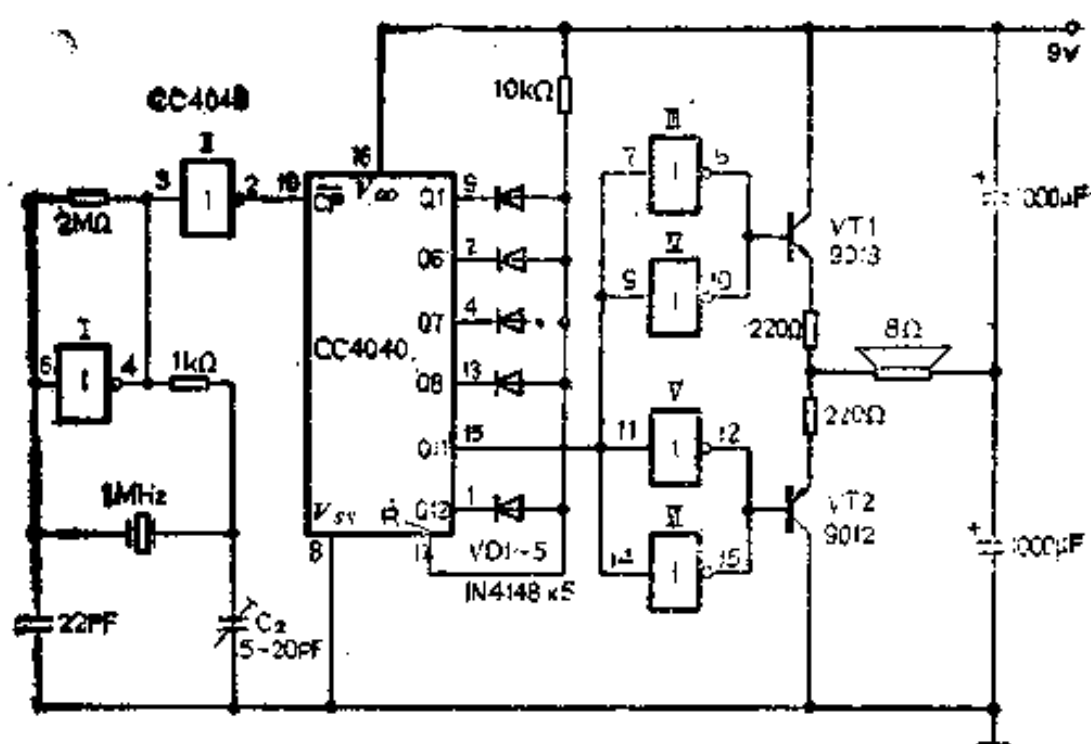


图 4-14 电子音叉

$2^0 + 2^7 + 2^{11} = 2273$, 经分频后, 在输出端Q11上便可输出一个440Hz的音频信号。440Hz信号经门电路Ⅲ~Ⅵ缓冲和由VT1、VT2构成的互补推挽输出级放大后推动小型扬声器, 发出440Hz的国际标准A音。

电路处置:

本例中, 12位二进制串行计数器/分频器集成电路CC4040只用了输出端Q1、Q6、Q7、Q8、Q11、Q12, 剩余输出端可悬空。

3. 数字钟晶振时基电路

电路用途:

该电路主要用作数字钟的时基振荡源。时基输出频率为60Hz, 适用于LED数字钟集成电路, 如LM8361~LM8365等。

工作原理:

图4-15所示电路是由12位二进制串行计数器/分频器 CC4040和六反相器CC4069等构成的数字钟晶振时基电路。

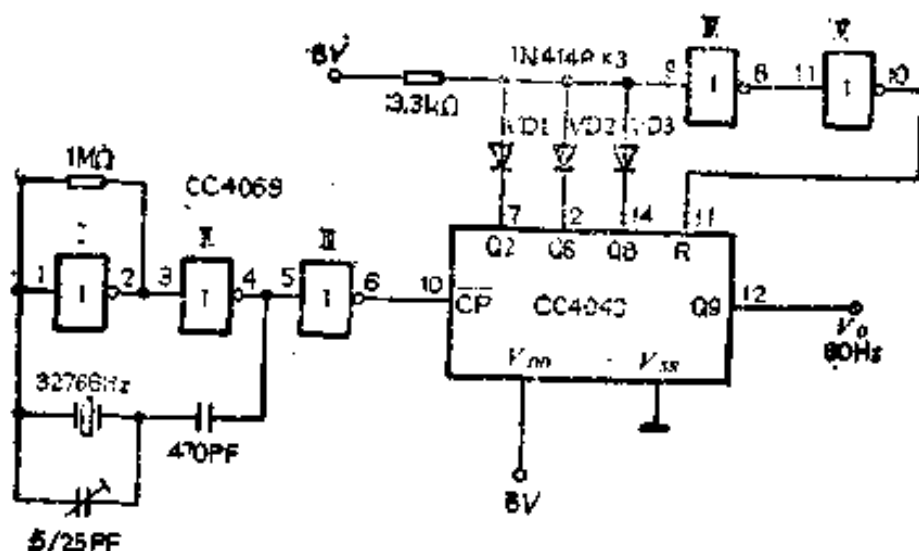


图 4-15 数字钟晶振时基电路

电路中, CC4069的门 I 和门 II 构成振荡频率为 32768Hz 的晶体振荡器。其输出经CC4069的门 III 整形后送至CC4040的 $\overline{CP}$ 端。CC4040的输出端由二极管VD1~VD3置成分频系数为 $2^1 + 2^6 + 2^9 = 546$, 经分频后在输出端Q9上便可输出一个60Hz 的时钟信号供给数字钟集成电路。

电路处置:

本例中, 12位二进制串行计数器/分频器集成电路CC4040 的输出端只用了Q2、Q6、Q8、Q9, 其它输出端可悬空。

4. 1/N 计数器分频器

电路用途:

在某些电路中要求实现非整数倍分频, 可利用该电路构成 1/N 计数器分频器。

工作原理:

图4-16所示电路是由12位二进制串行计数器/分频器 CC 4040、双4输入端与非门CC4012、双D触发器CC4013和四2输入端或非门CC4001等构成的1/60计数分频电路。

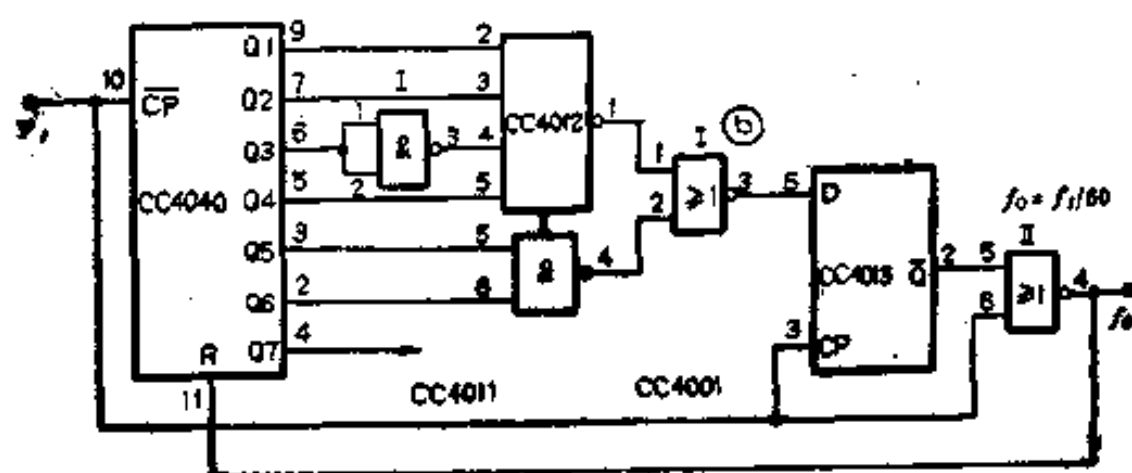


图 4-16 1/N计数分频器

电路中CC4040的输出端分别和CC4012、CC4011的门 I、门 II 连接。通过CC4001的门 I 将分频脉冲送至 CC4013 的 D 端。当向CC4040输入第59个脉冲时，则⑤点输出为高电平“1”状态。在第60个脉冲的上升沿时，使D型触发器CC4013的输出端 $\overline{Q}$ 变为高电平“1”状态。在该脉冲的下降沿时产生复位脉冲，其持续时间是时钟周期的一半。复位脉冲送到 CC 4040 的 R 端，使计数器所有输出均为低电平“0”状态。

由上述分频过程可知，只要改变CC4040的输出端到⑤端的译码电路，就可得到不同的分频系数N。

电路处置：

本例中，12位二进制串行计数器/分频器集成电路CC4040的不用输出端可悬空，⑩脚 (V_{DD}) 接正电源，⑧脚 (V_{SS}) 接地。

四、14位二进制串行计数器/分频器和振荡器集成电路CC4060（异步）

CC4060是14位二进制串行计数/分频器和振荡器。它由两部分电路构成，一部分电路是14级分频器，另一部分电路是振荡器。分频器部分是由T触发器组成的14位二进制串行计数器/分频器，其分频系数为16~16384（由Q4~Q14输出）；振荡器部分由外接电阻和电容构成RC振荡器，也可以通过外接晶体构成高精度的晶体振荡器，连接方法分别如图4-17、图4-18所示。前者振荡周期可由下式决定：

$$f = \frac{1}{2.2R_T C_T}$$

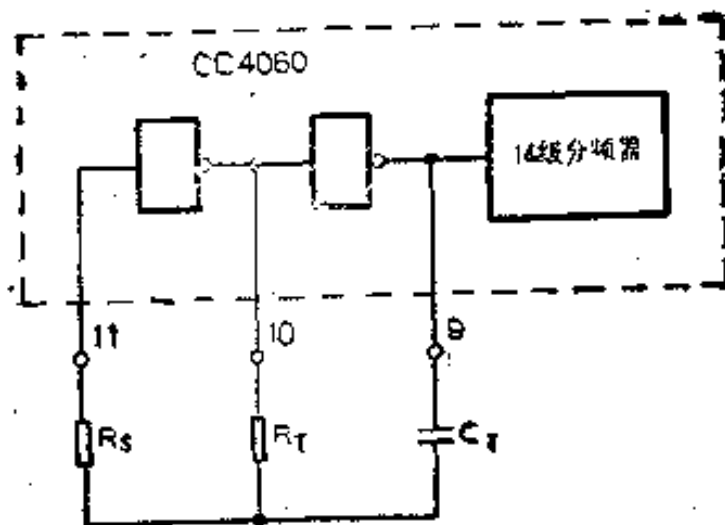


图 4-17

CC4060的管脚排列如图4-19所示。真值表见表4-5。

国产CC4060可由国外产品CD4060、MC14060直接换用。

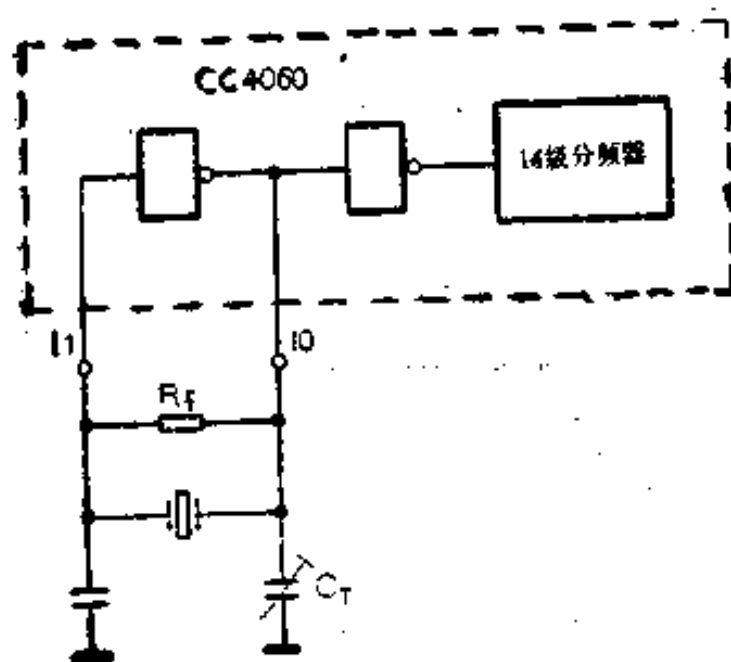


图 4-18

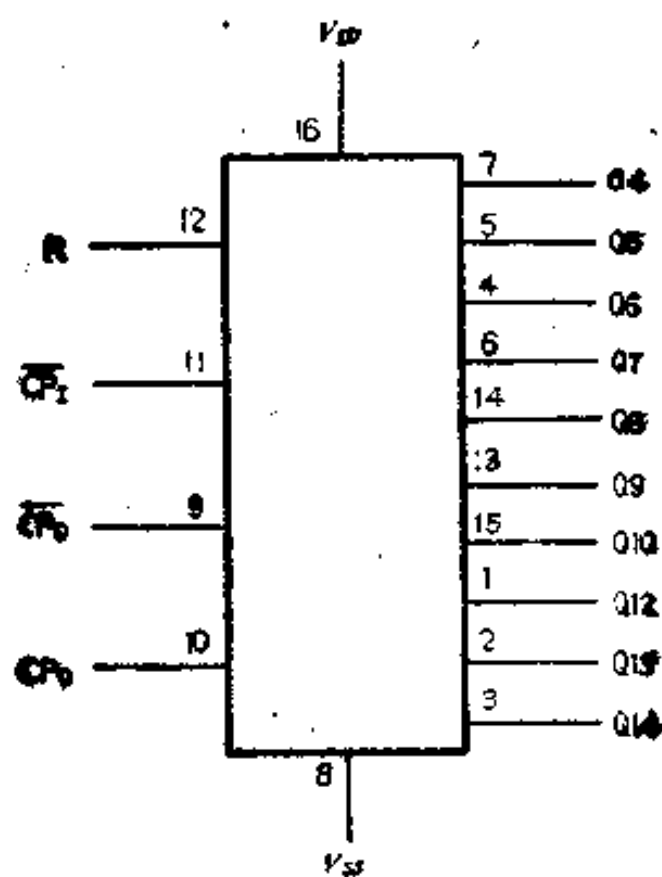


图 4-19 CC4060的管脚排列图

表 4-5 CC4060真值表

$\overline{CP}_1$	$\overline{CF}_0$	CF_0	R	功 能
↓	↓	↑	0	计 数
φ	0	1	1	复 位

1. 秒信号发生器

电路用途:

可用在LED数字钟中, 为数字钟提供秒基准信号。

工作原理:

图4-20所示电路是由14位二进制串行计数器/分频器 和振荡器CC4060、BCD同步加法计数器C180构成的秒信号发生器。

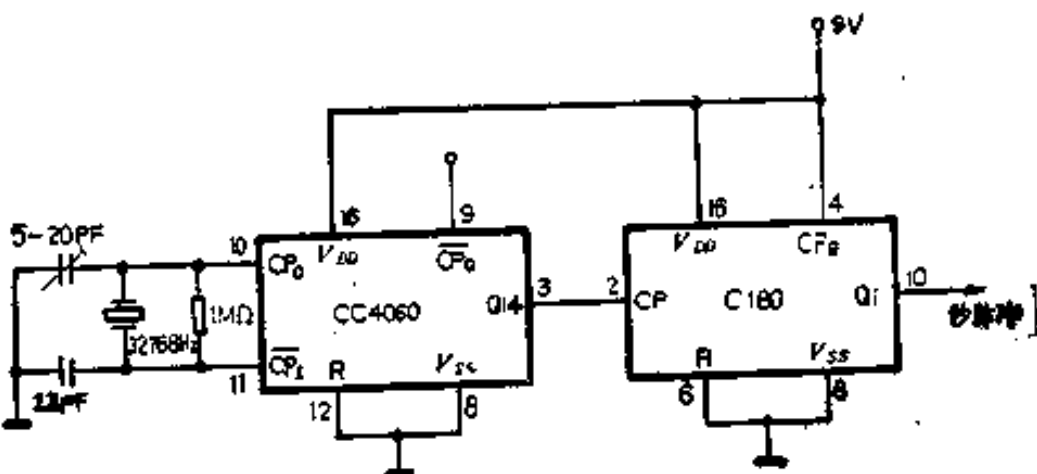


图 4-20 秒信号发生器

电路中利用CC4060组成两部分电路。一部分是14级分频器, 其最高分频数为16384; 另一部分是由外接电子表用石英晶体、电阻及电容构成振荡频率为32768Hz的振荡源。振荡器输出经14级分频后在输出端Q14上得到1/2s脉冲并送入由C180构成的二分频器, 分频后在输出端Q1上得到秒基准脉冲。

检验电路是否工作，可测量CC4060的⑨脚有无振荡信号输出。调整微调电容可校准振荡频率。

电路处置：

本例中，14位二进制串行计数器/分频器和振荡器集成电路CC4060的输出端只用了Q14端，剩余输出端可悬空。

2. 延时报警器

电路用途：

该电路主要用作延时报警器，当输入端得到控制信号后延时30s后蜂鸣器鸣声4次，每次持续1s，然后每隔30s重复一遍直到解除报警。

工作原理：

图4-21所示电路是由14位二进制串行计数器/分频器和振荡器CC4060、四2输入端与非门CC4011和时基电路NE555等构成的延时报警器。

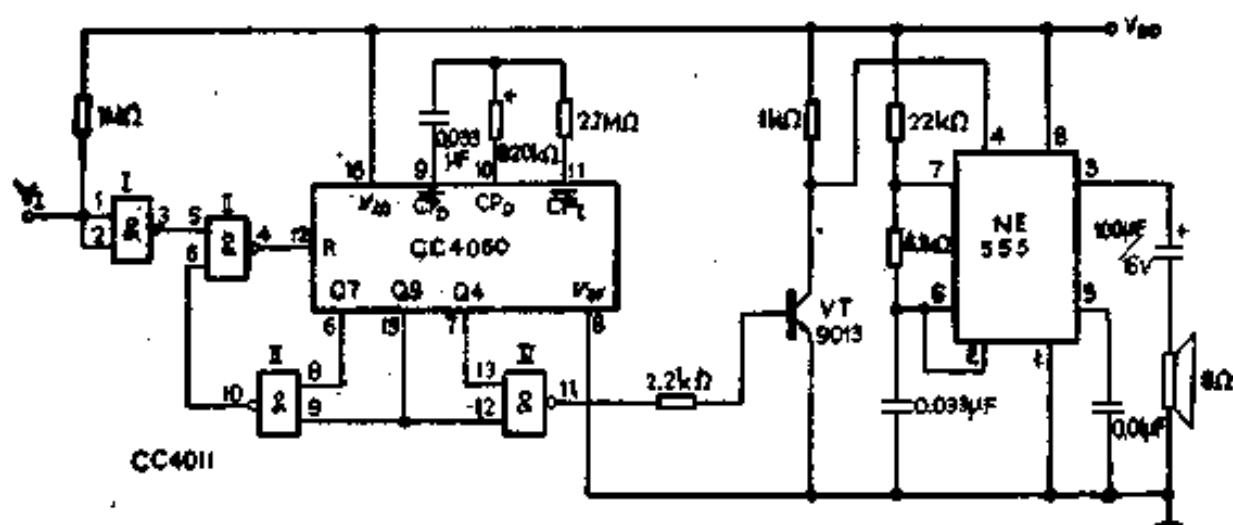


图 4-21 延时报警器

电路工作时，当输入端 V_i 平时为高电平“1”状态时，CC4011的门Ⅰ输出为低电平“0”状态，门Ⅱ输出的高电平“1”使CC4060复位，输出端Q4~Q14全部为低电平“0”

状态, 门Ⅳ输出为高电平使VT导通NE555为停振状态, 蜂鸣器不发声。

当输入端 V_i 为低电平“0”状态时, 门Ⅰ输出为高电平“1”状态, 由于门Ⅱ输出也为高电平“1”, 所以门Ⅲ输出为低电平“0”状态解除对CC4060的复位, 并产生16Hz左右的振荡脉冲使其开始计数。其中Q4输出1 Hz信号, 经30s后Q9变为高电平“1”状态, 使门Ⅳ随1 Hz信号产生4次低电平, 同时由NE555构成的振荡器也随之发出4次声响, 而后Q7端变为高电平“1”状态使门Ⅲ输出为低电平“0”状态, 经门Ⅱ使CC4060复位完成一次报警。

如果输入端 V_i 仍为低电平“0”状态, 则整个过程重新开始。

电路处置:

本例中, 14位二进制串行计数/分频器和振荡器集成电路CC4060的输出端只用了Q4、Q7、Q9, 剩余输出端可悬空。

3. EPROM擦除器

电路用途:

紫外线(UV)灯是擦除EPROM的基本工具, 在一定的距离(约2~3 cm)内用紫外线照射EPROM的窗口一段时间即可擦除芯片中原有的存储内容。根据芯片不同, 一般照射时间为10~40分钟。该电路可自动完成上述过程, 并能用指示灯提示擦除结束。

工作原理:

图4-22所示电路是由14位二进制串行计数器/分频器和振荡器CC4060、晶体三极管VT1~VT3及继电器KR等构成的EPROM擦除器。电路开始工作时, 按一下复位按钮SB1, 使

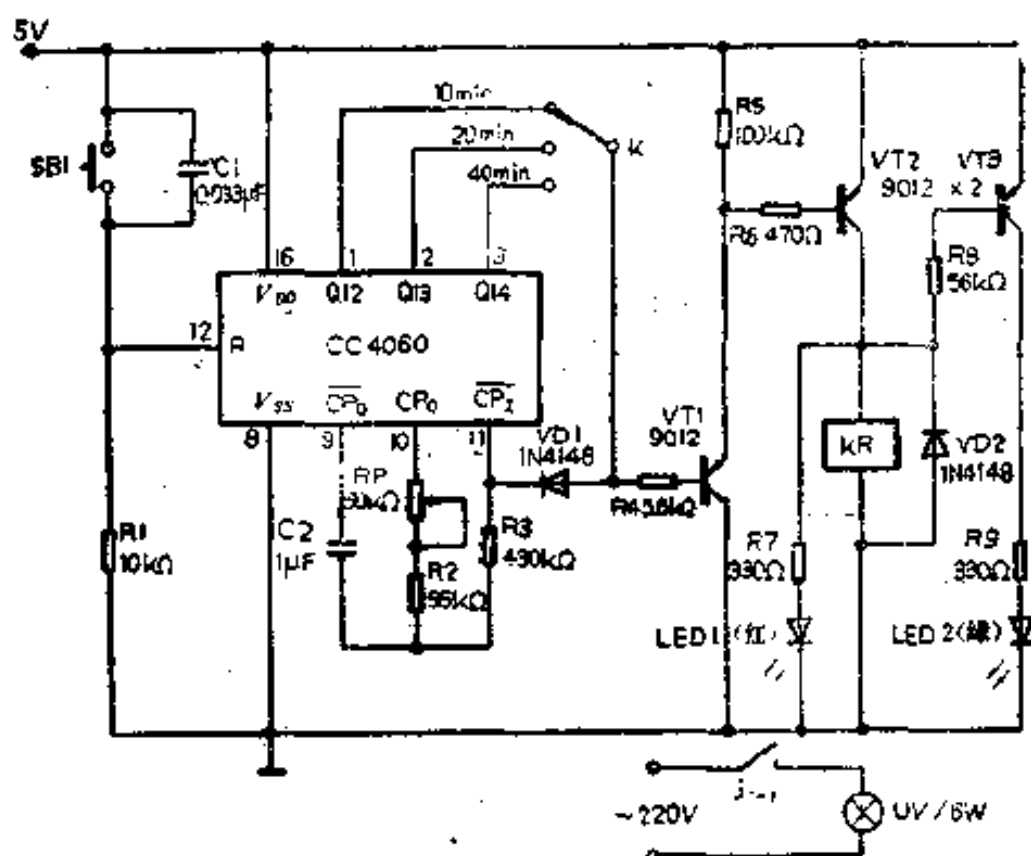


图 4-22 EPROM擦除器

CC4060复位，计数器开始计数，此时CC4060的Q12、Q13、Q14输出均为低电平“0”状态，通过开关K使VT1、VT2处于导通状态，继电器KR吸合，触点 j_1-i_1 使紫外线灯（UV）点亮。此外，由于VT2导通，发光管LED1（红色）也点亮。VT3的基极通过VT2和电源接通，因此VT3截止，LED2（绿色）不亮。由选择开关K设定的时间结束时，CC4060的相应输出端变为高电平“1”状态，VT1、VT2截止，KR释放，紫外线灯熄灭，LED1也随之熄灭。VT3的基极通过电阻R8、继电器KR的线圈接地，使其导通，发光二极管LED2（绿色）点亮，表示擦除结束。本电路也可作为定时器使用。

电路处置：

本例中，14位二进制串行计数器/分频器和振荡器集成电路CC4060的输出端只用了Q12、Q13、Q14，剩余输出端可悬空。

五、十进制（八进制）计数/分配器集成电路CC4017（CC4022）

CC4017（CC4022）是十进制（八进制）计数/分配器，它们是由约翰逊计数器和译码器两部分电路组成。它们有3个输入端：复位端R、时钟端CP和CP₂（也叫EN）。有10个（8个）译码输出端：Q₀~Q₉（Q₀~Q₇）。在复位状态时，只有Q₀为高电平“1”状态，其它输出端均为低电平“0”状态。当有脉冲输入时，输出端依次变为高电平“1”状态，Q₀端变为低电平“0”状态。另外还设有进位输出端CO，可作为级联时使用。

CC4017及CC4022的管脚排列分别如图4-23、4-24所示，波形如图4-25所示。真值表见表4-6。

表 4-6 CC4017(CC4022)真值表

CP	CP ₂	R	输 出 Q _n
0	φ	0	n
φ	1	0	n
↑	0	0	n + 1
1	↓	0	n + 1
↑	φ	0	n
φ	↑	0	n
φ	φ	1	Q ₀

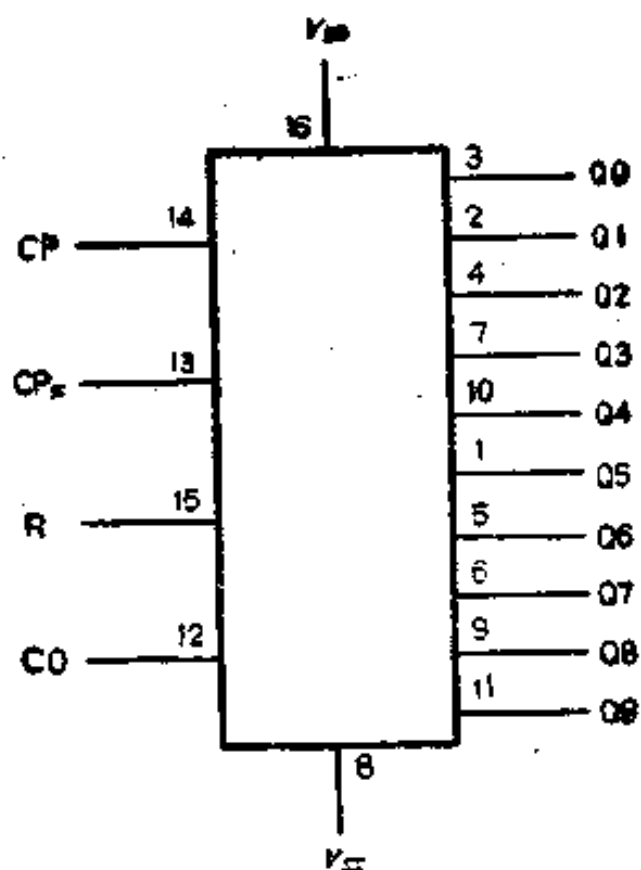
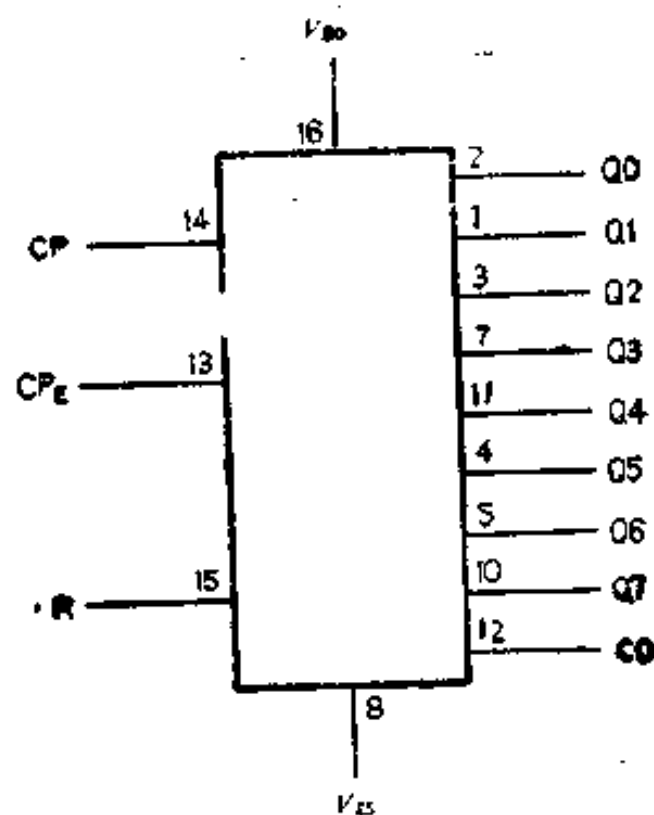


图 4-23 CC4017的管脚排列图



注: 6, 9脚为空脚

图 4-24 CC4022的管脚排列图

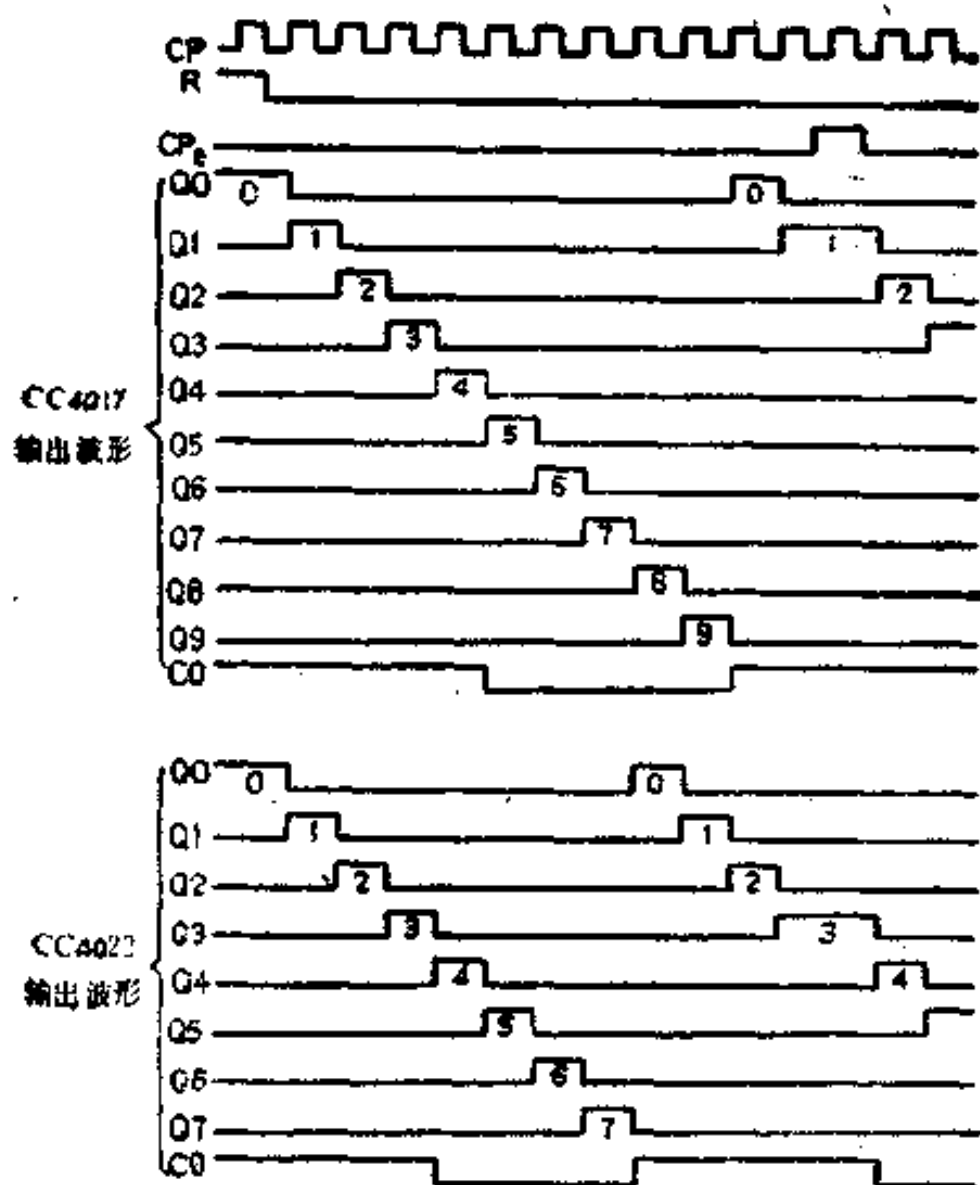


图 4-25 CC4017 (CC4022) 波形图

国产CC4017 (CC4022) 可由国外产品CD4017、(CD4022)、MC14017、(MC14022) 直接换用, CC4017也可与 国产C187代换使用, 代换时应注意管脚排列 及 有 关 参 数 的 选 择。

1. 三相方波发生器

电路用途:

该电路可产生相位差为 120° 的方波。主要用于驱动变速电

机。

工作原理：

图4-26所示电路是由十进制计数/分配器CC4017、三3输入端或门CC4075和四2输入端或非门CC4001构成的三相方波发生器。

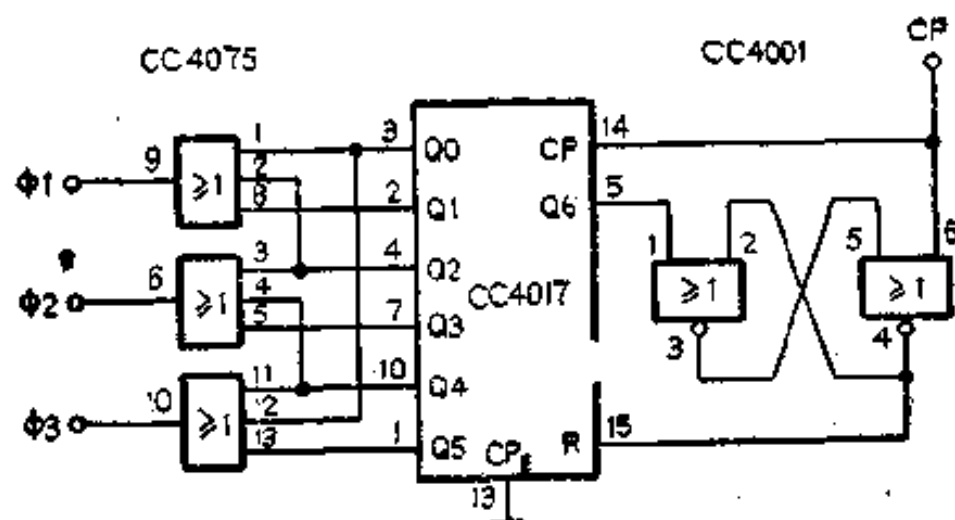


图 4-26 三相方波发生器

电路工作时，由CC4001中两个或非门构成的R—S触发器的输出端为低电平“0”状态，CC4017为工作状态在CP脉冲的作用下进行计数。CC4017接成六分频器，当Q6端变为高电平“1”状态后R—S触发器翻转，输出变为高电平“1”状态，使CC4017复位。

CC4017的输出端由CC4075译出 $\phi 1$ 、 $\phi 2$ 、 $\phi 3$ 三个相位差为 120° 的方波。波形如图4-27所示。

电路处置：

本例中，十进制计数/分配器集成电路CC4017的输出端只用了Q0~Q6，剩余输出端和进位端CO可悬空。⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

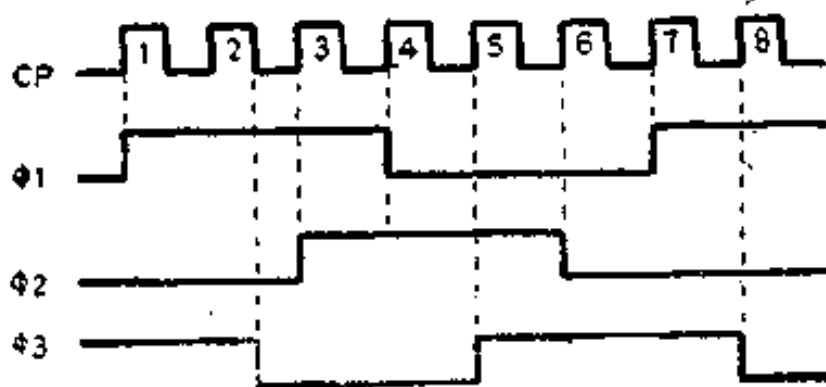


图 4-27 三相方波波形图

2. 单稳脉宽扩展电路

电路用途：

该电路的特点是：输出脉冲的宽度可以用数字方式控制，也就是说，用计数器的不同输出端，可以得到不同倍率的脉宽输出；另外，用较小的外接电容，可以得到较宽的脉冲输出。该电路主要用于延时控制。

工作原理：

图4-28所示电路是由十进制计数/分配器CC4017和单稳多谐振荡器CC4047构成的单稳脉宽扩展电路。

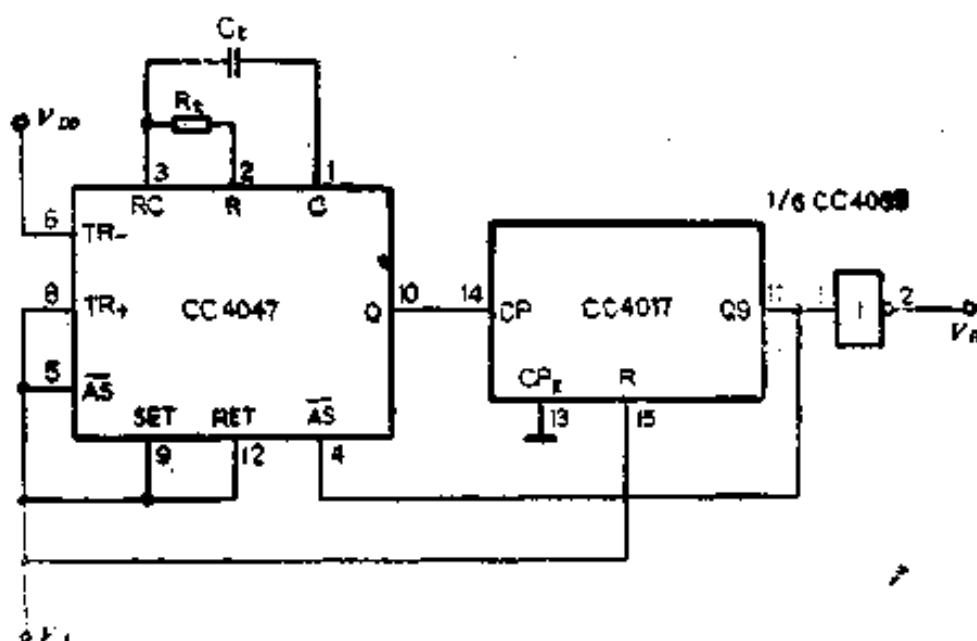


图 4-28 单稳脉宽扩展电路

当输入脉冲 V_i 加到CC4017的复位端后，其输出端 $Q_1 \sim Q_9$ 全为低电平“0”状态，因此电路的输出 V_o 是高电平。CC4017的 Q_9 输出同时连到CC4047的 $\overline{AS}$ 端，使该电路开始振荡，并用其输出的脉冲使CC4017计数。直到 Q_9 变高电平“1”状态， V_o 回到低电平，此时， Q_9 的输出又送至 $\overline{AS}$ ，使CC4047停止振荡。 V_o 的宽度 T_{EXT} 可由下式决定：

$$T_{EXT} = (N - 1)T_A + (T_M + T_A/2)$$

式中 N 是CC4017选用的输出端序号， T_A 是CC4047的振荡周期， T_M 为振荡器的输出正脉冲宽度。其输出波形如图4-29所示。

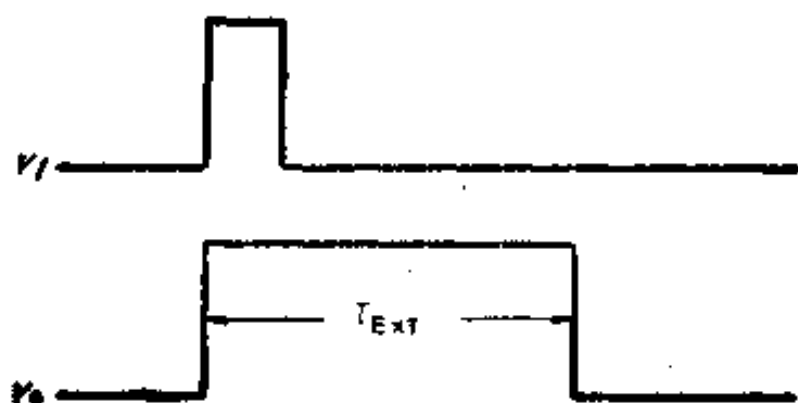


图 4-29 波形图

电路处置：

本例中，十进制计数/分配器集成电路CC4017的输出端 Q_n 可根据需要设定，剩余输出端及进位输出端 CO 可悬空。⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

3. 循环彩灯

电路用途：

在广告或娱乐场所，有时需要一种有流动变化感的彩灯，该电路可以产生这样的效果。

工作原理:

图4-30所示电路是由十进制计数/分配器CC4017和六反相器CC4069构成的循环彩灯。

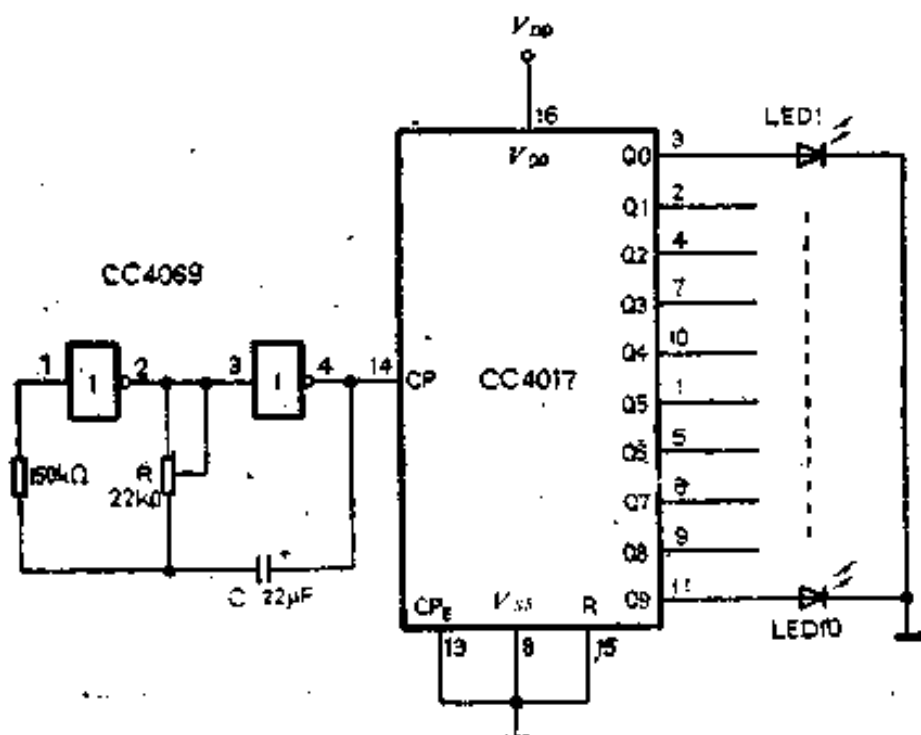


图 4-30 循环彩灯

电路中振荡器由CC4069的两个门组成, 振荡频率由RC决定。振荡器产生的脉冲信号送至CC4017的脉冲输入端CP, 使计数器计数。随着时钟脉冲的输入, CC4017的输出端Q0~Q9依次变为高电平“1”状态, 使相应的发光二极管点亮。如采用不同颜色的发光二极管可构成循环彩灯效果。彩灯的循环速度由振荡器的RC决定, 元件参数可根据需要选择。

电路处置:

本例中, 十进制计数/分配器集成电路CC4017的CP_L端和R端均接地, 进位输出端CO可悬空。

4. 电子互锁开关

电路用途:

该电路主要用于多路电子开关切换，如电视的频道选择及其它设备的功能选择。

工作原理：

图4-31所示电路是由十进制计数/分配器CC4017和四2输入端或非门CC4001等构成的电子互锁开关。

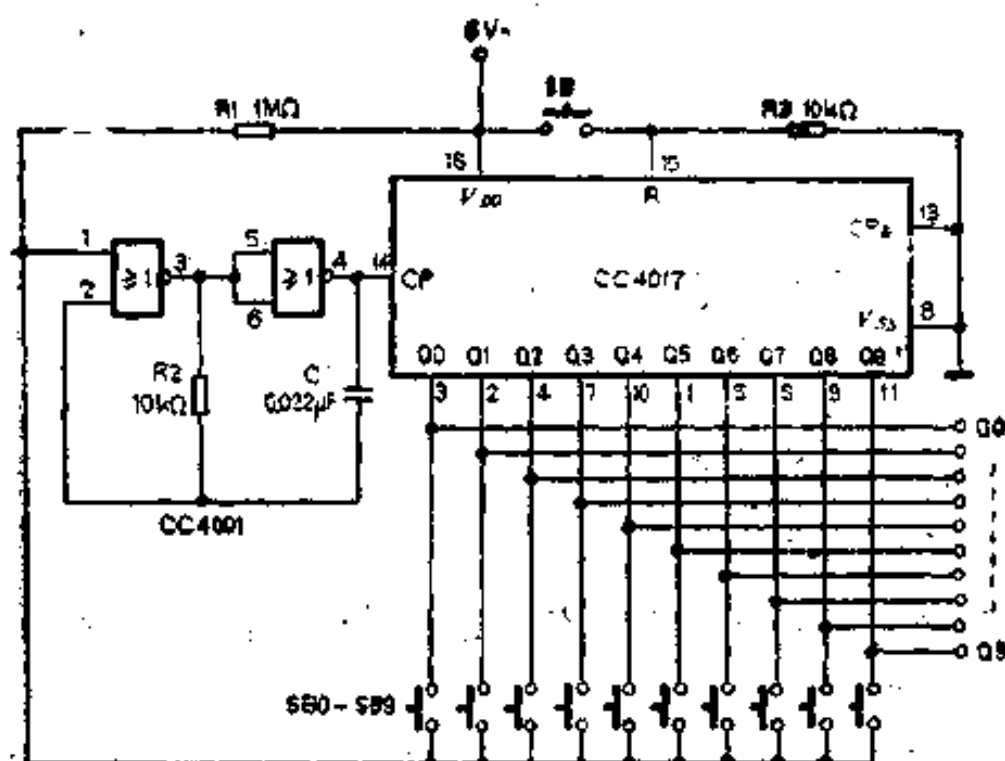


图 4-31 电子互锁开关

电路中CC4001的2个门构成键控振荡器，其输出送至CC4017的CP端，计数器开始工作。随着时钟脉冲的输入，输出端Q0~Q9将依次变为高电平“1”状态。由于振荡器的键控输入端平时由上拉电阻R1拉至高电平“1”状态，所以接通电源后振荡器处于停振状态。此时按下SB0~SB9中任意一个键如SB1键，当Q1为低电平“0”状态时则键控端也为低电平

“0”状态，因此振荡器起振。由于振荡频率较高，在很短的时间内就会使Q1由低电平“0”状态变为高电平“1”状态，此高电平反馈到键控端使振荡器停振后，便把Q1端锁为高电平“1”状态。

CC4017每进行一次循环只能有一个输出端为高电平“1”状态，因此可以实现互锁。电路中SB为复位按钮，平时复位端R由下拉电阻R3拉至低电平“0”。按下SB后使R端变为高电平“1”，输出端除Q0外，其余各端均为低电平“0”状态。

电路处置：

本例中，十进制计数/分配器集成电路CC4017CP_A端（⑬脚）接地，进位输出端CO（⑫脚）可以悬空。

5. 八通道模拟数据选择器

电路用途：

该电路主要用于数控系统中的数据选择和数据传输。

工作原理：

图4-32所示电路是由两个四双向模拟开关CC4066和八进制计数器/分配器CC4022构成的八通道模拟数据选择器。

电路中，CC4022的输出端Q0~Q7在外加CP脉冲的作用下由原来的低电平“0”状态依次变为高电平“1”状态，并依次打开相应的模拟开关K1~K8，使输入数据 $V_{I1} \sim V_{I8}$ 传输到输出端 V_o 。

如果改变外加CP脉冲的频率可控制数据的传输速度。

电路处置：

本例中，八进制计数/分配器集成电路CC4022进位输出端CO可悬空。⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

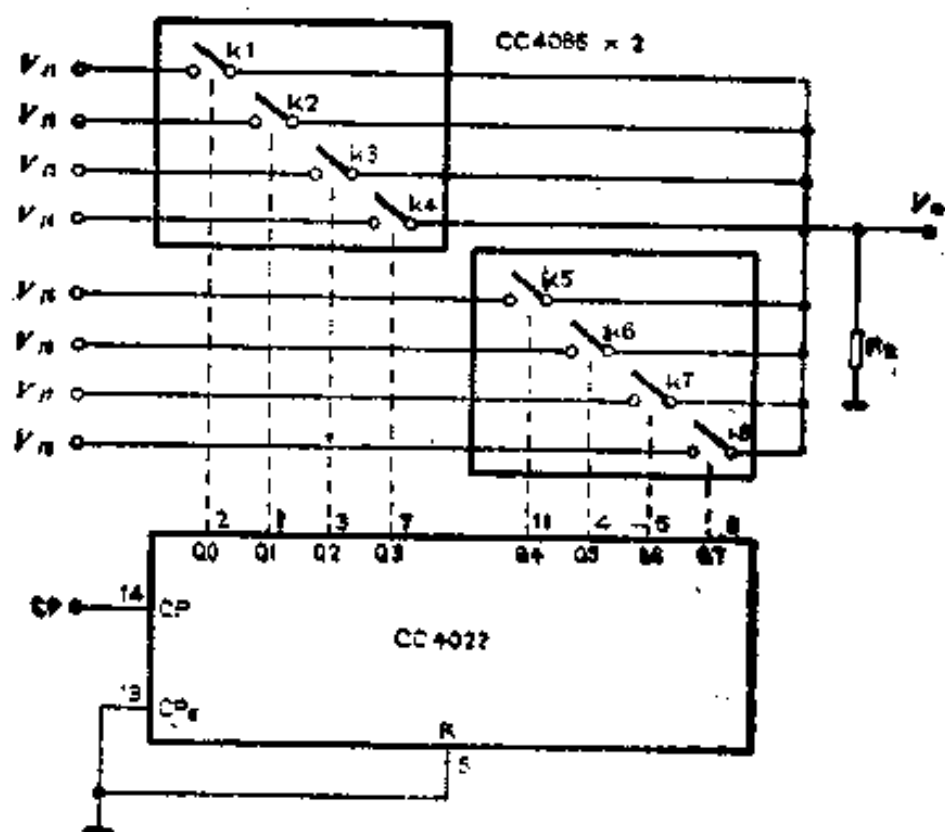


图 4-32 8 通道模拟数据选择器

六、可预置数可逆计数器（二进制或BCD）

集成电路CC4029

CC4029是4位可预置数可逆计数器，通过控制输入端可构成二进制或BCD计数器。它有3个控制端，即：二进制/十进制转换端B/D、加/减转换端U/D和预置端PE。另外它还有4个置数端DP1~DP4；4个输出端Q1~Q4；脉冲输入端CP；进位输入端 $\overline{CI}$ 和进位输出端 $\overline{CO}$ ；复位端R。CC4029主要用作可编程序二进制和十进制计数器和二进制或十进制加减计数器。它的管脚排列如图4-33所示。真值表见表4-7。二进制时

序波形和十进制时序波形分别如图4-34及图4-35所示。

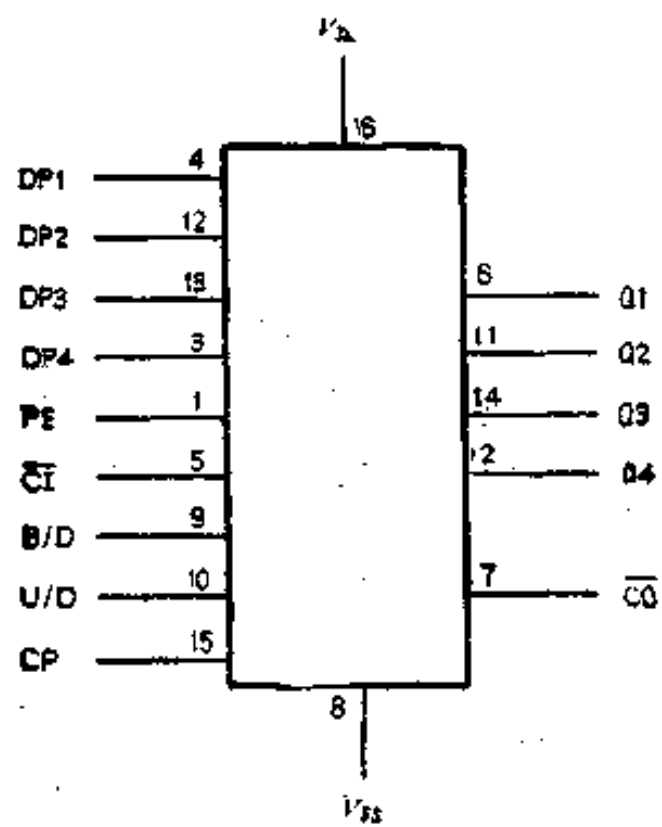


图 4-33 CC4029的引脚排列图

表 4-7 CC4029真值表

控制输入端	逻辑电平	功能说明
B/D	1	二进制计数
	0	十进制计数
U/D	1	加计数
	0	减计数
$\overline{CI}$	1	不计数
	0	在时钟信号上顺变时计数
PE	1	预置数
	0	不置数

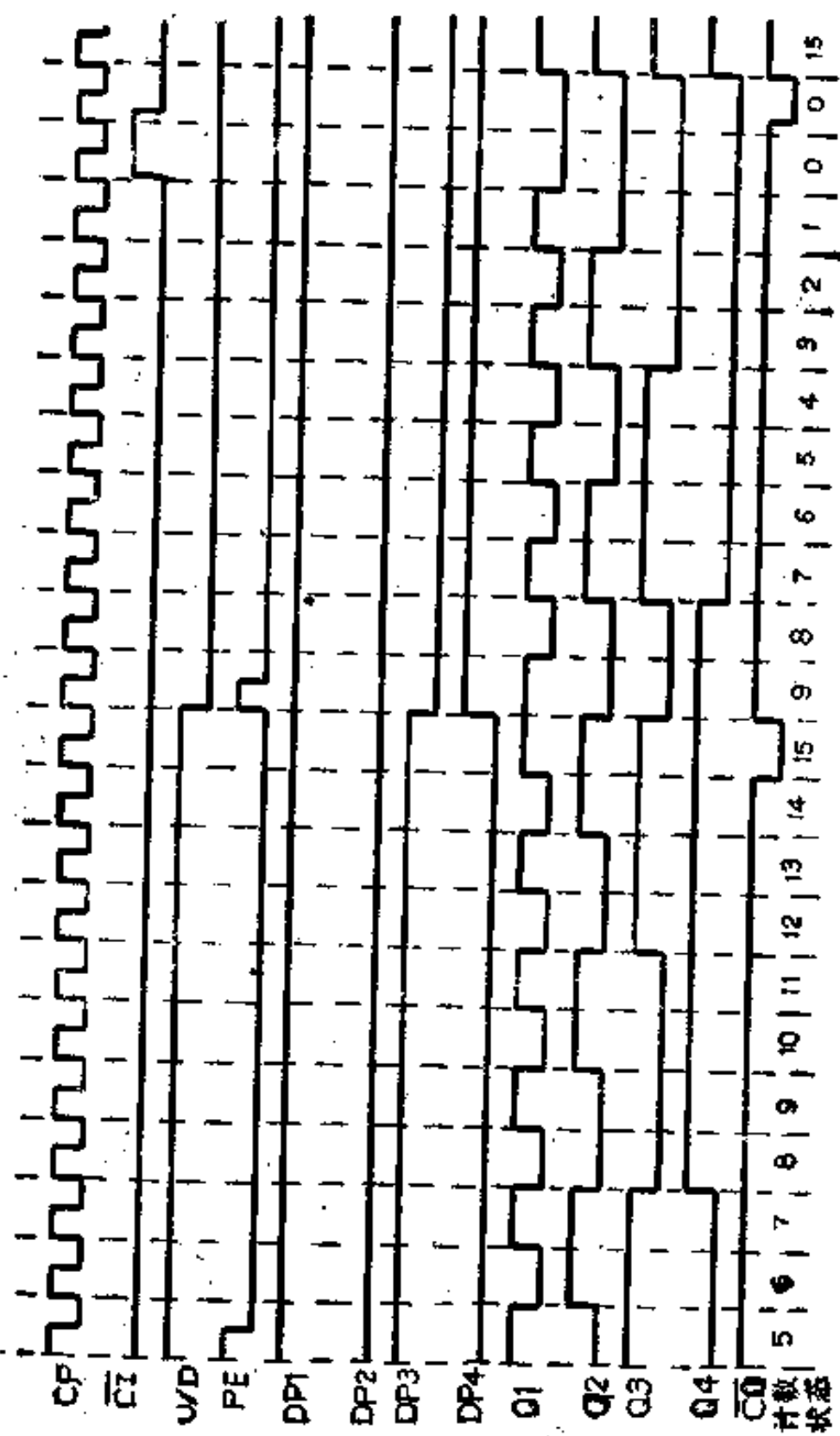


图 4-34 CC4029 二进制时序波形图

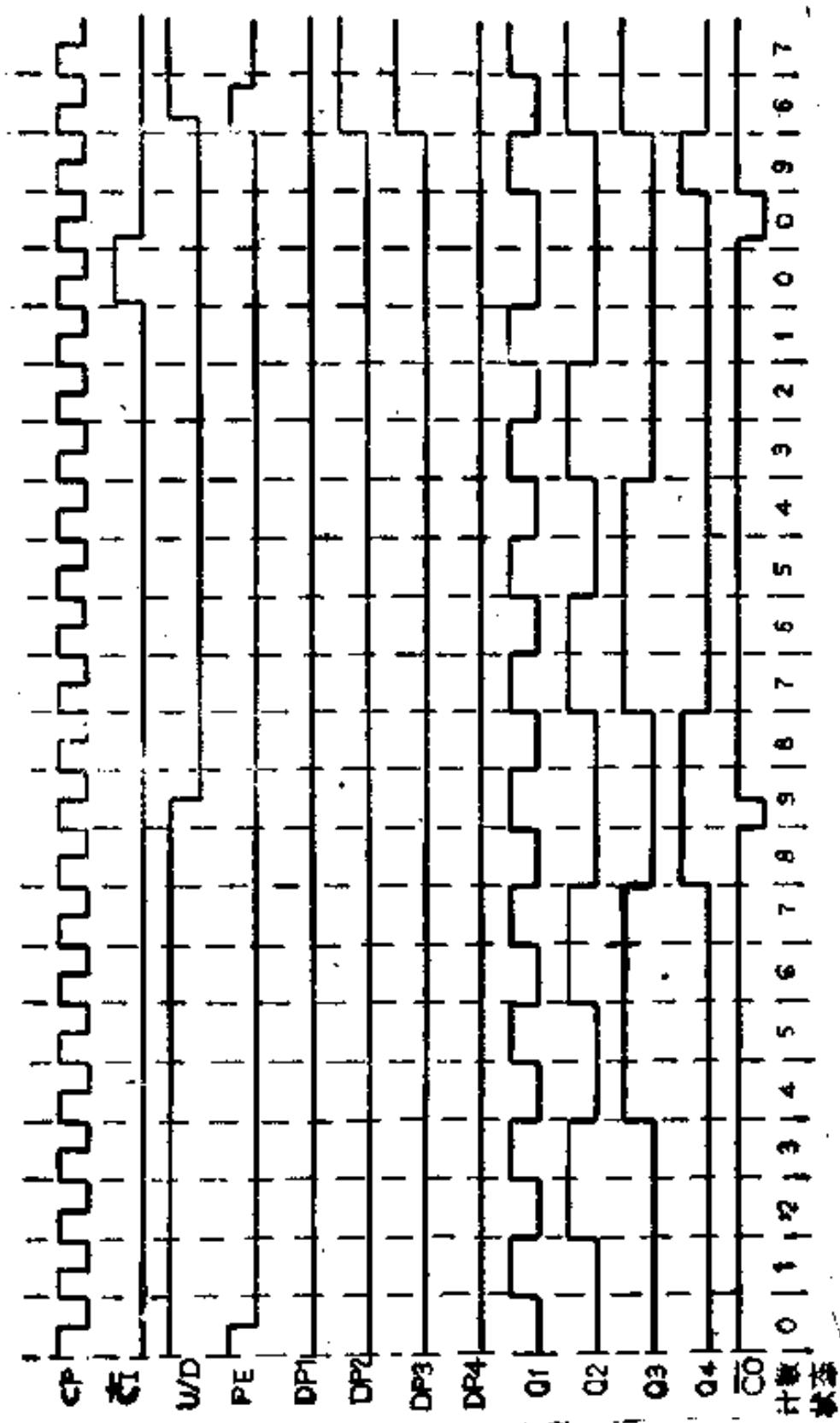


图 4-35 CC4029十进制时序波形图

国产CC4029可由国外产品CD4029直接换用。

1. 触控式电压调节器

电路用途：

该电路可通过人体触摸的时间长短来控制输出电压的变化。

工作原理：

图4-36所示电路是由可预置数可逆计数器（二进制或BCD）CC4029和六反相器CC4069等构成的触控式电压调节器。

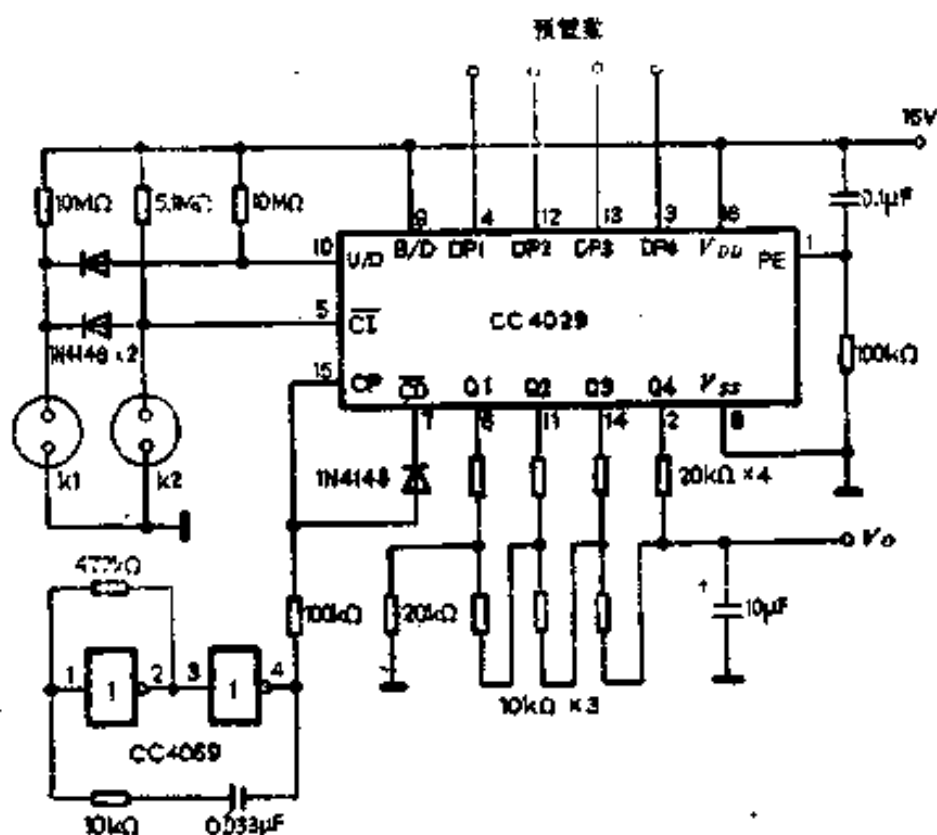


图 4-36 触控式电压调节器

电路中CC4029接成二进制形式。接通电源时，因PE端的瞬时高电平使设定的数据通过预置端进入CC4029，其输出经电阻网络产生一定的输出电压 V_O 。

电路稳定时, 由于上拉电阻的作用使 $\overline{CI}$ 端为高电平“1”状态, 由CC4029的真值表可知, 此时为不计数状态, 所以 V_o 也稳定不变。当触摸K1时, 人体电阻使 $\overline{CI}$ 和加减控制端 U/D 变为低电平“0”状态, 此时由CC4069的2个门构成的振荡器产生的脉冲对CC4029进行减法计数, 其输出经电阻网络使 V_o 下降。触摸时间越长, 计数值越小, V_o 下降越多, 直到零。如果触摸K2, 同样使 $\overline{CI}$ 端变低电平“0”状态, 但是 U/D 端仍为高电平“1”状态, CC4029进行加法计数, V_o 相应上升。

以上两种情况, 如果触摸时间过长, 并不会产生循环计数而使输出电压上下跳动, 关键在于CC4029进位输出端 $\overline{CO}$ 的反馈控制。一旦加(减)计数到全“1”(或全“0”), $\overline{CO}$ 将输出低电平“0”, 通过二极管迫使 CP 端也为低电平“0”, 从而停止了计数, 使输出保持在最大值或最小值不变。直到K1和K2均开路, $\overline{CO}$ 才回到高电平“1”状态。

电路处置:

本例中, 可预置数可逆计数器(二进制或BCD)集成电路CC4029接成二进制形式, 预置数输入端可由BCD拨盘开关或数字电路控制。

2. 电子音量调节器

电路用途:

该电路主要用作高档音响设备中的电子音量调节器, 也可用于自动控制设备中的电压调节。

工作原理:

图4-37所示电路是由可预置可逆计数器(二进制或BCD)

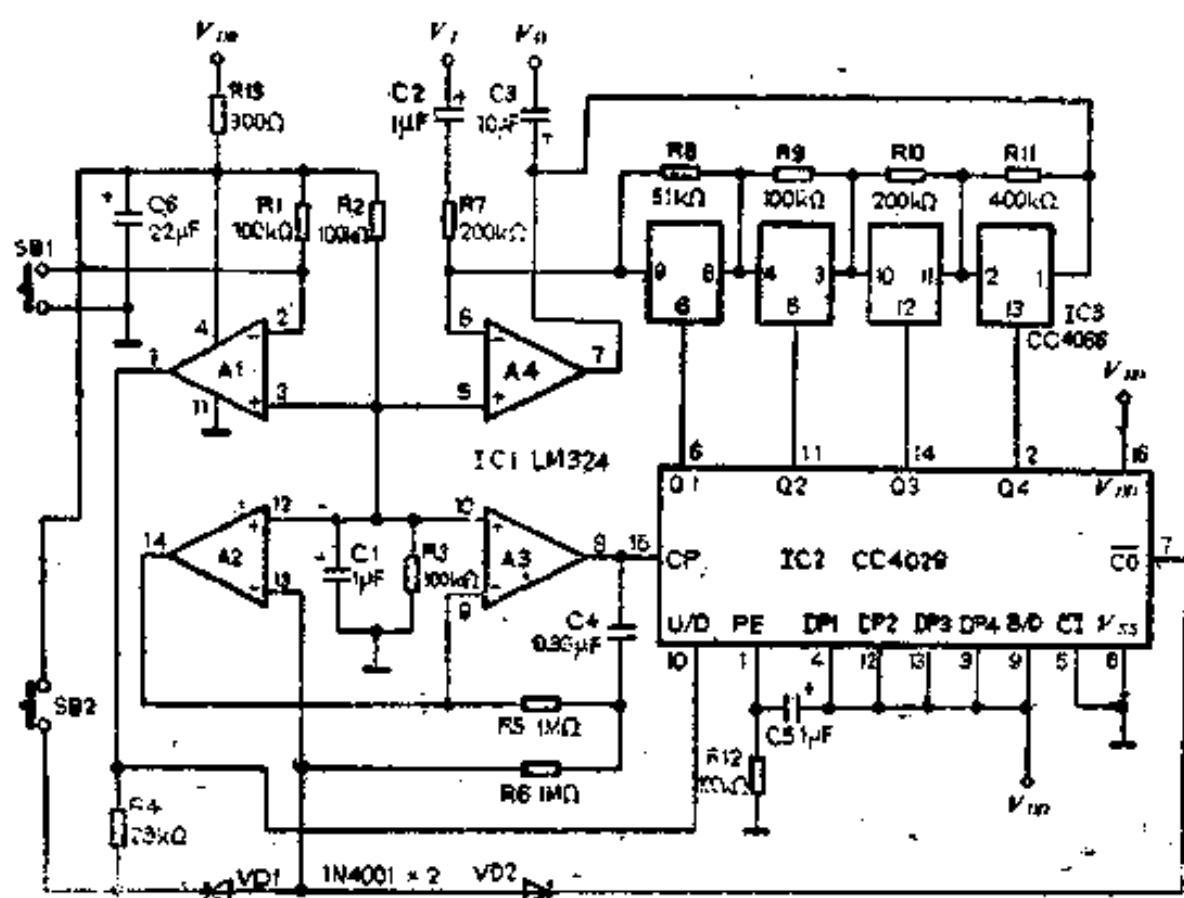


图 4-37 电子音量调节器

CC4029、四双向模拟开关CC4066及四运算放大器 LM324 构成的电子音量调节器。

接通电源后，电容 C5 使 IC2(CC4029) 的 PE 端为瞬间高电平“1”，由于 IC2 的输入端 DP1~DP4 均接高电平“1”，因此输出端 Q1~Q4 均被预置在高电平“1”状态上，使 IC3(CC4066) 的 4 个开关均导通，IC1(LM324) 的 A4 的反馈电阻阻值仅为各模拟开关串联导通电阻（约数百Ω），输入信号 V_i 被 A4 几乎衰减为零，因此，输出 V_o 极小，相当于音量被调整至最小值。在未按 SB1 时，由于 A1 输出为低电平“0”状态，且由 A2、A3 组成的可控振荡器也停振，IC2 的 CP 端无脉冲输入，各输出端状态不变。当按下 SB2 时，VD1 截止，振荡器起振，输出振荡脉冲至 IC2 的 CP 端，由于 IC2 的

U/D 端仍在A1的低电平控制下，并因 B/D 端接于高电平，所以IC2作二进制减计数，使输出状态不断改变，同时，各模拟开关作相应的开关变化，放大器A4的反馈电阻也将出现从0~750k Ω 的以每50k Ω 为一级的等差递增，使放大器A4的放大倍数从0、1/4、2/4、3/4直至上升到15/4=3.75倍，因此共有16档音量等级，直至IC2的输出状态被减到0000时，IC2的 $\overline{CO}$ 端输出低电平，通过VD2控制振荡器停振，使IC2无脉冲输入，其输出停在0000状态，所有的模拟开关截止，A4的反馈电阻达750k Ω ，A4的放大量达最大值，即音量开至最大。

当按下减按钮SB1时，反相器A1的输出变为高电平“1”状态，振荡器起振，输出脉冲至IC2的CP端，而IC2的 U/D 端在A1的高电平“1”控制下，所以作加计数，IC2的输出状态不断增加，直至为1111状态，此时 $\overline{CO}$ 端为低电平“0”，控制振荡器停振，所有模拟开关均导通，A4的反馈电阻最小，A4的衰减量最大，使音量最小。

电路处置：

本例中，可预置可逆计数器（二进制或BCD）集成电路CC4029接为二进制计数状态，即输出端为16档变化来控制音量大小的变化。

3. 双时钟并行计数器

电路用途：

该电路主要用于数字电路中作双时钟计数器，可代替CC40192或CC40193使用。

工作原理：

图4-38所示电路是由可预置可逆计数器（二进制或BCD）CC4029和四2输入端与非门CC4011构成的双时钟并行计数器。

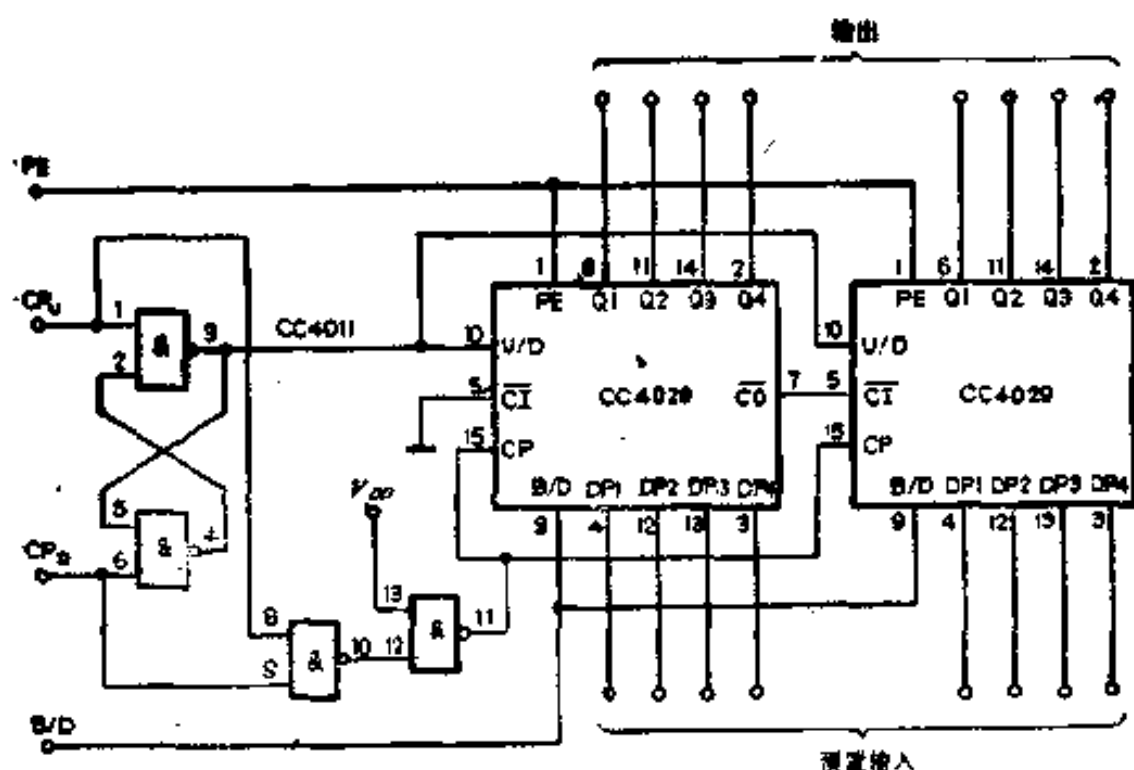


图 4-38 双时钟并行计数器

电路中CC4011构成双时钟——单时钟转换器，它可将CC4029的CP端和U/D端转换成两个时钟输入端 CP_U 和 CP_D 。当进行加计数时，时钟信号从 CP_U 端输入，同时 CP_D 端应为高电平“1”状态。反之，当减计数时， CP_U 端必须接高电平“1”，而时钟信号从 CP_D 端输入。

把CC4029的CP端并联连接，并把低位计数器的进位输出端 $\overline{CO}$ 连接到较高一位的进位输入端 $\overline{CI}$ ，就可实现并行计数操作。

电路处置：

本例中，可预置可逆计数器（二进制或BCD）集成电路CC4029的置数输入端 $DP1 \sim DP4$ 和预置端PE如不用须全部接地，高位 $\overline{CO}$ 端可悬空，B/D端可根据需要选定接高电平“1”或低电平“0”。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

4. 快速同步压控振荡器

电路用途:

该电路的主要作用是把分相器和数/模转换器结合起来,可使高稳定度的压控振荡器与外部的基准频率精确地同步。

工作原理:

图4-39所示电路是由可预置可逆计数器(二进制或BCD)CC4029、双D触发器CC4013、四异或门CC4070及运算放大器 μ A741等构成的快速同步压控振荡器。

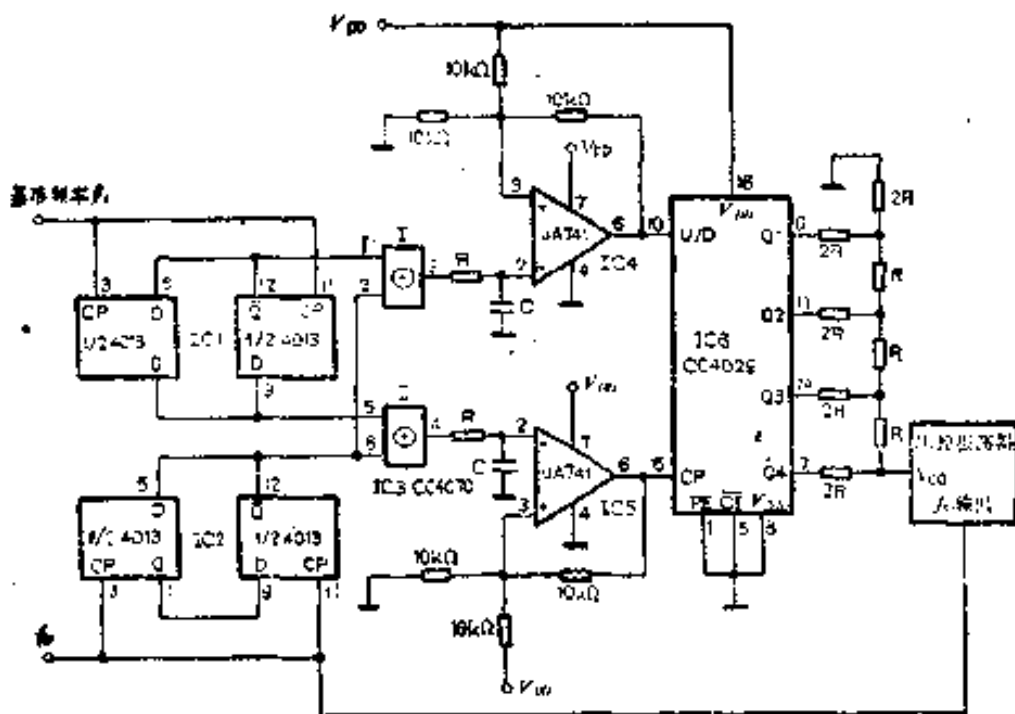


图 4-39 快速同步压控振荡器

电路中IC1(CC4013)将基准频率 f_1 进行4分频,产生相位差为 90° 的二个信号分别送入IC3(CC4070)的门I和门II, IC2(CC4013)也将压控振荡器输出的频率 f_0 4分频后送入IC3的门I和门II。门I和门II两个输出端输出信号之间的相位关系取决于压控振荡器的频率高于还是低于基准频率,而频率取

决于振荡频率与基准频率之差。由IC4、IC5(μ A741)构成的施密特触发器为IC6(CC4029)提供时钟CP和V/D控制信号。假如压控振荡器的频率低于基准频率,则IC4输出高电平“1”状态,IC6按照与频率差成正比的速率进行加计数,由IC6和2R-R梯型电阻网络构成的数/模转换器把增加的电压供给压控振荡器,从而提高振荡器的振荡频率。如果压控振荡器的频率高于基准频率,情况则相反。

电路处置:

本例中,可预置可逆计数器(二进制或BCD)集成电路CC4029的预置输入端DP1~DP4可全部接地,进位输出端 $\overline{CO}$ 可悬空。

七、可预置数BCD(4位二进制)加/减计数器集成电路CC4510(CC4516)

CC4510(CC4516)是可预置数BCD(4位二进制)加/减计数器,它们具有清零、预置数、加计数和减计数等4种功能。它们有3个控制端,即:加/减转换端U/D、预置端PE和复位端R;有4个置数端DP1~DP4;有4个输出端Q1~Q4。另外还设有进位输入端 $\overline{CI}$ 和进位输出端 $\overline{CO}$ 。

CC4510(CC4516)的管脚排列如图4-40所示,波形分别如图4-41和图4-42所示。真值表见表4-8。

国产CC4510(CC4516)可由国外产品CD4510(CD4516)、MC14510(MC14516)直接换用,也可与国产C188(C189)代换使用,代换时应注意管脚排列以及有关参数的选择。

表 4-8

CC4510(CC4516)真值表

CP	$\overline{CT}$	U/D	PE	R	功 能
ϕ	1	ϕ	0	0	不 计 数
$\uparrow$	0	1	0	0	加 计 数
$\uparrow$	0	0	0	0	减 计 数
ϕ	ϕ	ϕ	1	0	预 置 数
ϕ	ϕ	ϕ	ϕ	1	复 位

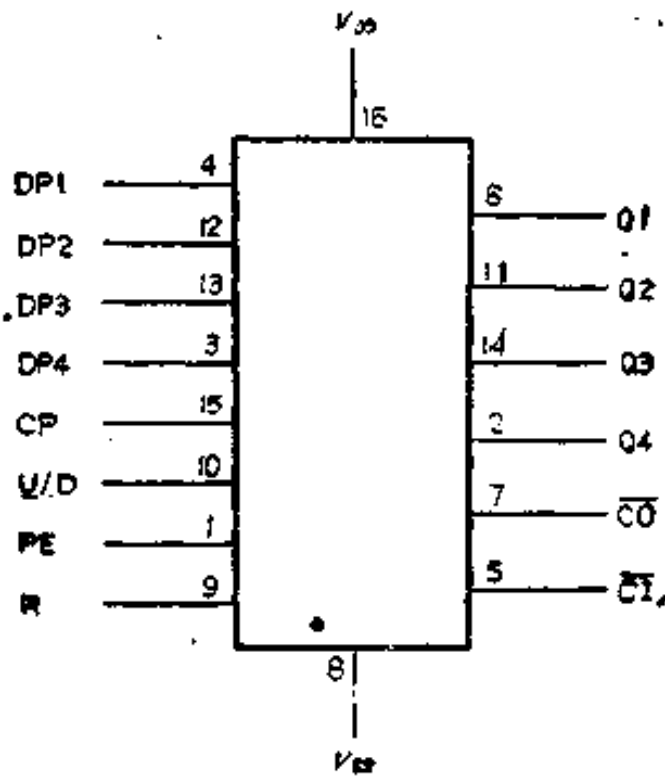


图 4-40 CC4510 (CC4516) 的管脚排列图

1. 峰值采样保持电路

电路用途:

测量非周期信号的峰值, 通常是用场效应管输入级的运算

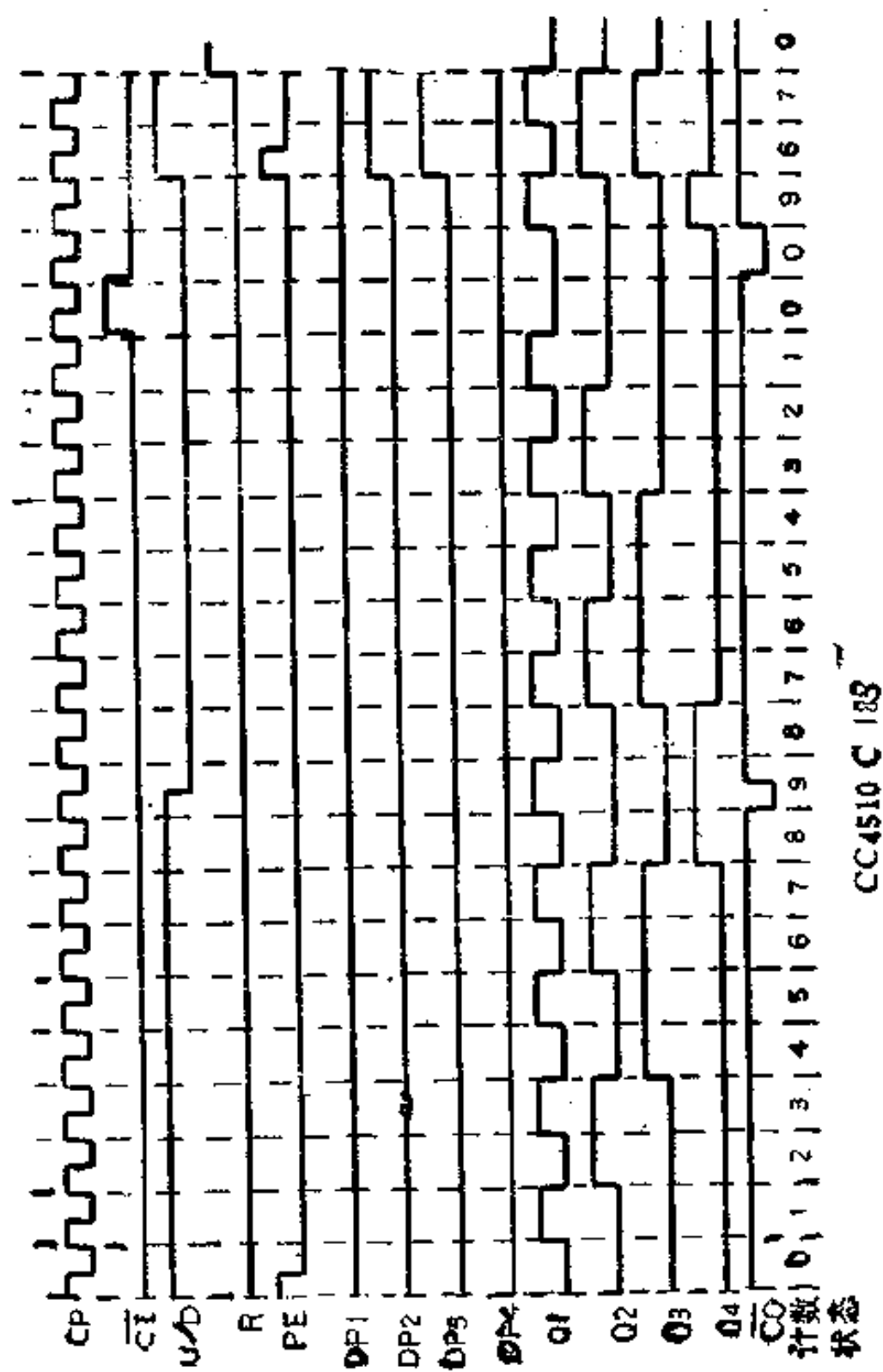
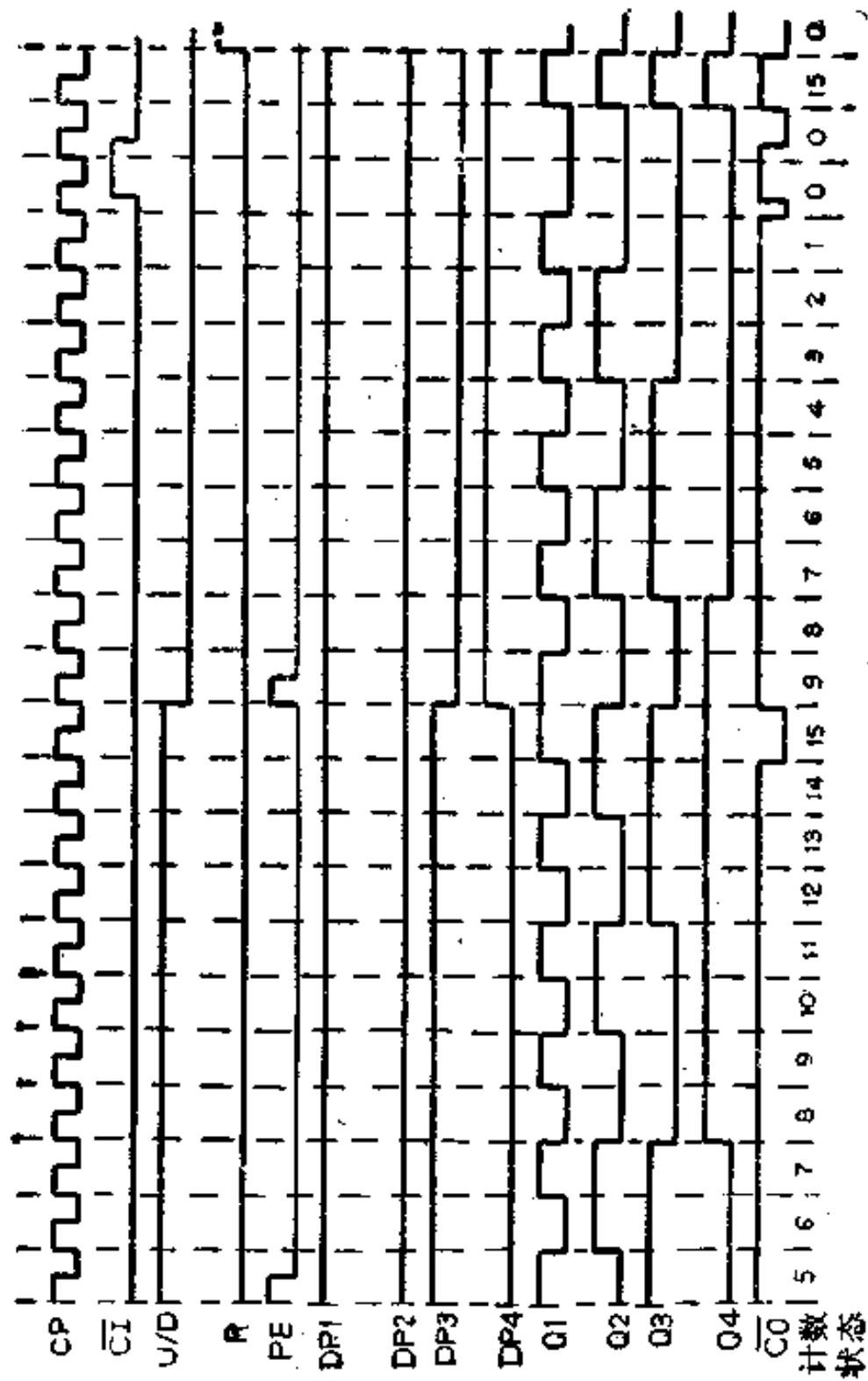


图 4-41 CC4510 波形图



放大器和保持电容构成峰值采样保持电路。而本电路的峰值采样保持电路是由计数器和数—模变换器构成，具有数字和模拟两种输出，其输出峰值可以长时间保持。

工作原理：

图4-43所示电路是由可预置数BCD加/减计数器 CC4510、四2输入端与非门CC4011、四2输入端与门CC4081及运算放大器 μ A747等构成的峰值采样保持电路。

电路中，CC4011的门Ⅰ和门Ⅱ构成自激多谐振荡器，其脉冲输出通过门Ⅰ加到CC4510的CP端。CC4510的输出经R—2R梯型电阻网络进行数模变换，将数字量变成模拟量。 μ A747的A2输出是和CC4510的输出成比例的模拟电压。将输入信号电压 V_i 和A2的输出电压 V_o 通过比较器A1相比较。当 $V_i > V_o$ 时，A1输出为高电平“1”状态。门Ⅰ打开，时钟脉冲通过门Ⅰ使CC4510计数。随着计数增加，A2的输出电压升高，当输出电压和输入电压相等时，A1输出端变为低电平“0”状态，门Ⅰ关闭，CC4510停止计数，因此该电路可以跟踪输入电压峰值并保持峰值。

该电路的转换速率取决于满刻度输出电压、时钟脉冲频率和计数器位数。采用图示元件值，转换速率大约为0.3V/ms。

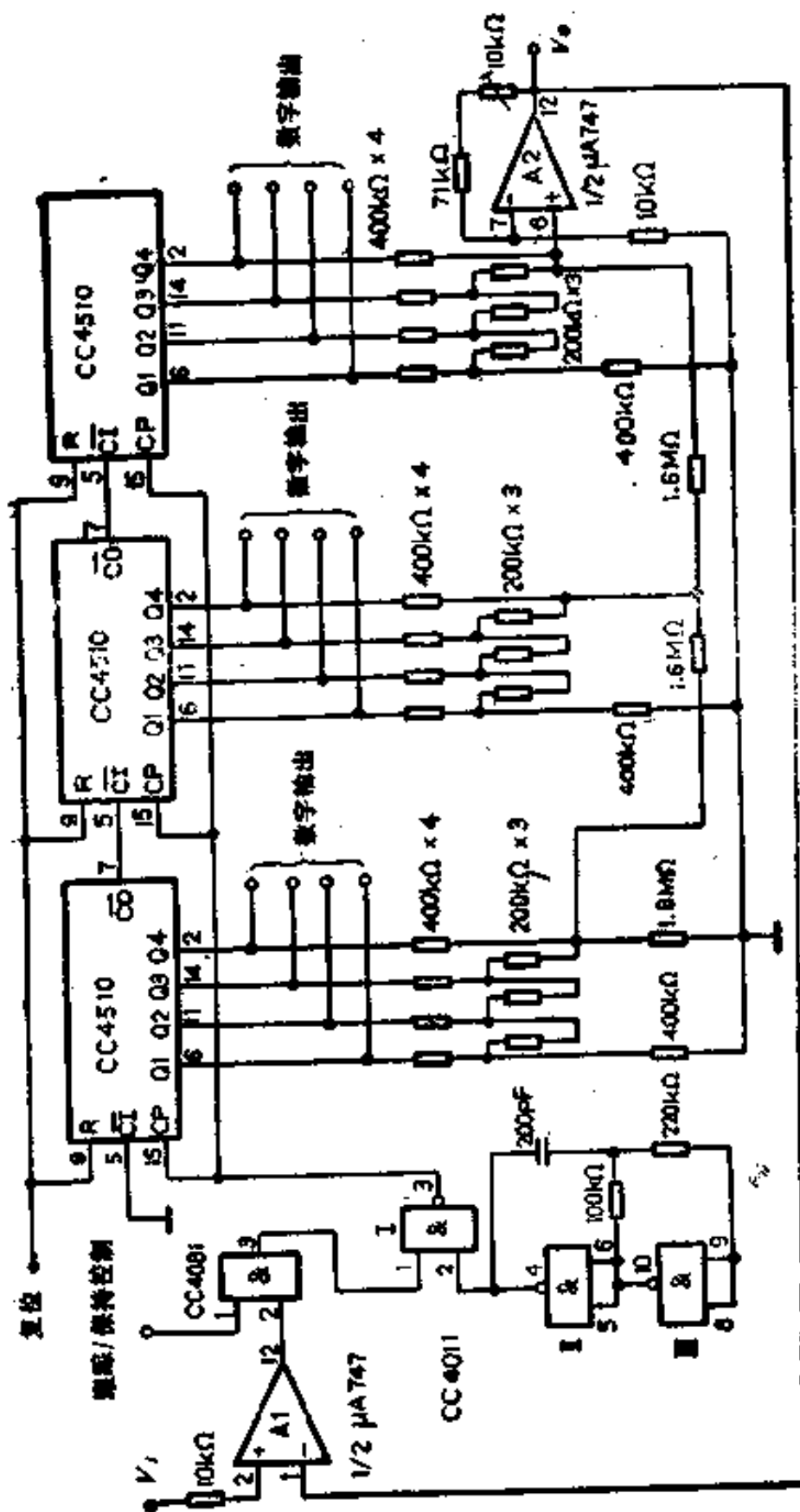
电路处置：

本例中，可预置数BCD加/减计数器集成电路CC4510的置数控制端PE和置数输入端DP1~DP4均接地，高位的 $\overline{CO}$ 端可悬空。⑩脚(V_{DD})接高电平，⑧脚(V_{SS})接地。

2. 随机掷数电路

电路用途：

该电路是一个随机数发生器，可根据需要改变计数器输入



预置数，使掷出的数在1~9、1~6或1~2范围内随机变化。该电路主要用作游戏机的随机发生器。

工作原理：

图4-44所示电路是由可预置数BCD加/减计数器CC4510、BCD—锁存/7段译码/驱动器CC4511、双D触发器CC4013和四2输入端与非门CC4011等构成的掷数电路。

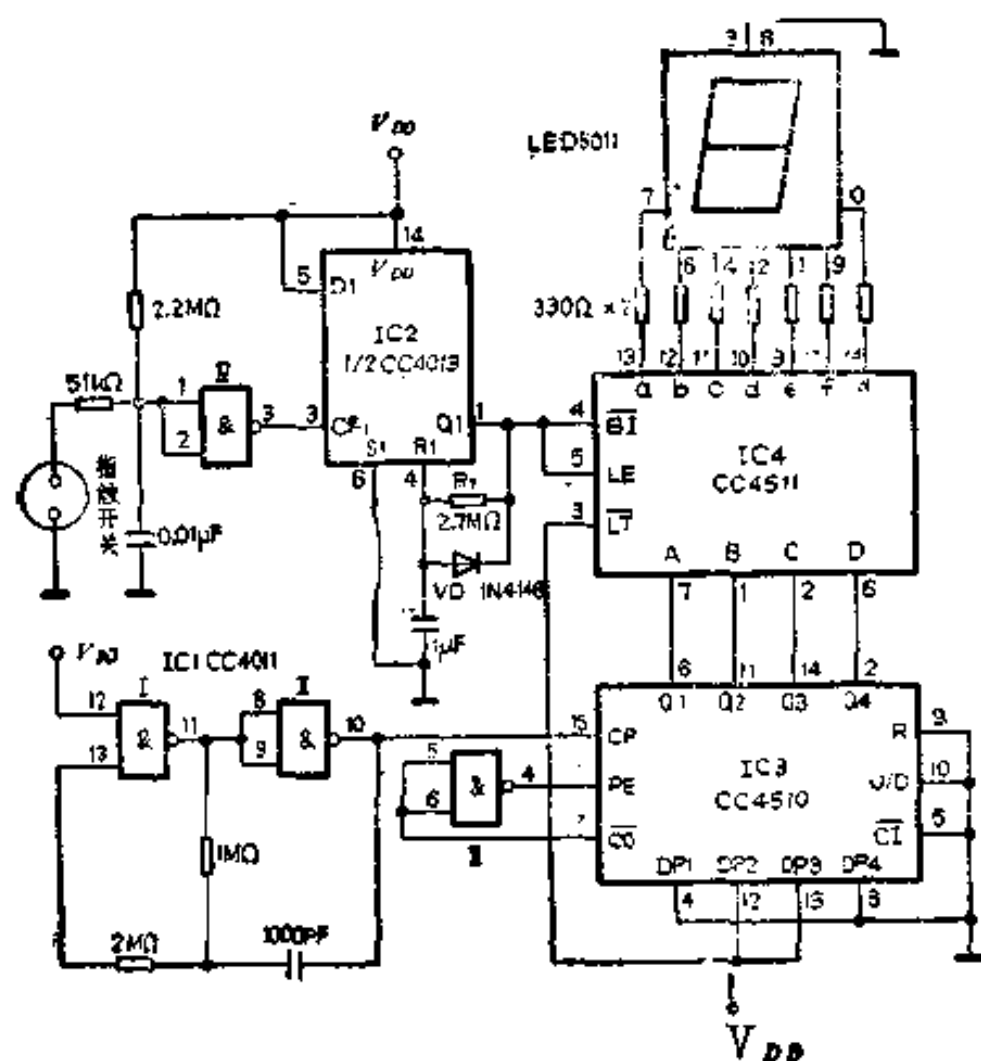


图 4-44 随机掷数电路

电路中IC1(CC4011)的门I、门II构成脉冲振荡器作为时钟脉冲源。IC3(CC4510)的复位端R、加/减控制端U/D和进位输入端CI都接地，使IC3以减计数方式工作。它的进位输出端CO输出的脉冲信号经IC1的门II加到预置控制端PE，作为置入脉冲信号。IC3的DP1、DP4接地，DP2、DP3接为高电

平“1”状态，其预置数为6。输出端Q1~Q4接IC4(CC4511)的输入端。IC4的输出端a~g接7段LED数码管。它的工作状态由IC2(CC4013)控制。IC2构成单稳态触发器，它的输出端Q1接到IC4的熄灭控制端 $\overline{BI}$ 和允许锁存端LE。

电路加电后，振荡器工作，IC1门Ⅱ送出时钟脉冲信号，IC3为减计数状态，每输入6个时钟脉冲减计数至零，进位端 $\overline{CO}$ 送出低电平“0”，把预置数置入，IC3又开始减计数。加电后IC1门Ⅳ输入端(1、2脚)由上拉电阻拉为高电平“1”状态，输出为低电平“0”状态，IC2的Q1也为低电平“0”状态。IC4处于显示熄灭状态。当手指触摸开关时，人体电阻使IC1门Ⅳ的输出为高电平“1”状态，触发单稳态翻转，使IC2的Q1端为高电平“1”状态，IC4处于锁存显示状态，数码管显示出电路翻转前一时刻的数据状态。IC2的Q1端为高电平“1”状态后，通过 R_T 向1 μ F电容充电，经2s后电容上电压高于IC2的复位值，IC2复位，Q1变为低电平“0”状态，IC4回到显示熄灭状态，同时，电容通过二极管VD放电。

由于计数器在不断的循环，所以置入的数在1~6之间随机变化，改变预置输入端的连接方式，即可得到不同的随机数。

电路处置：

本例中，可预置BCD加/减计数器集成电路CC4510为减计数连接方式。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

3. 倒计数器

电路用途：

该电路可实现一个周期的减计数，主要用作倒计数装置，如火箭发射等。

工作原理:

图 4-45 所示电路是由可预置数 BCD 加/减计数器 CC4510 和四 2 输入端或非门 CC4001 等构成的两级可预置数的减计数器。

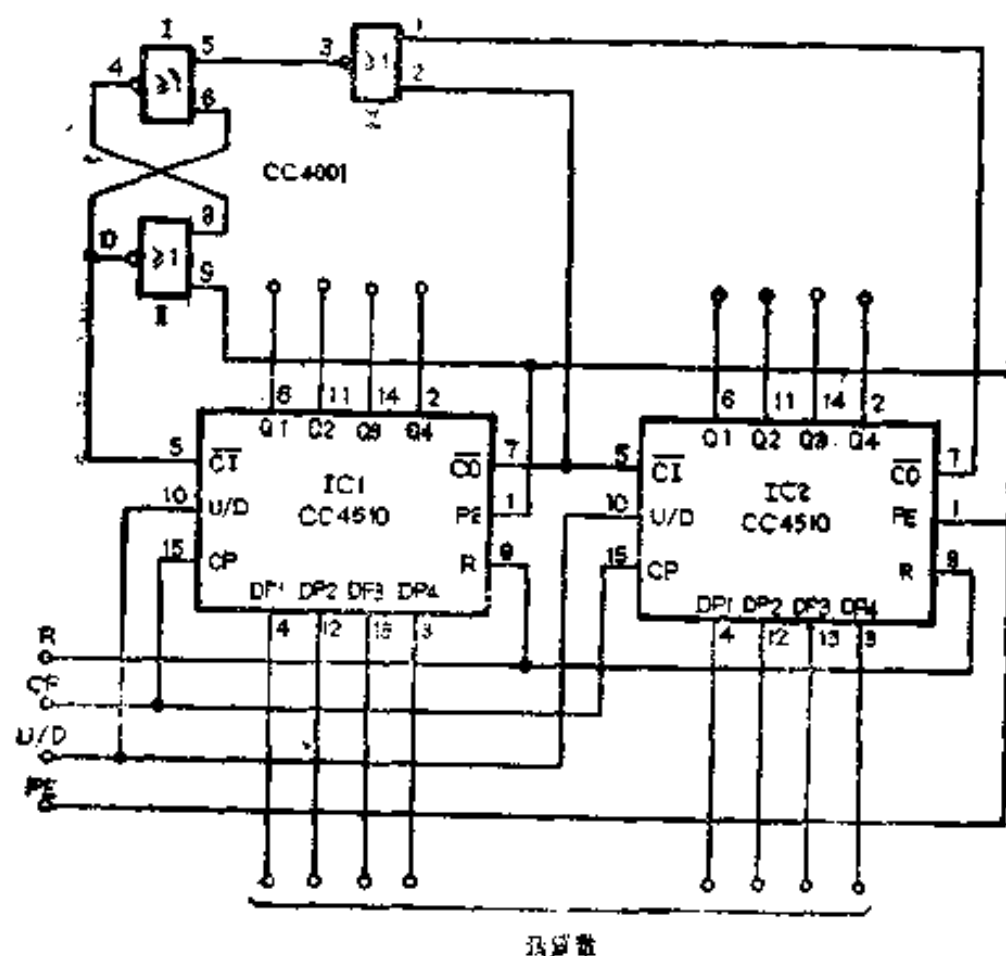


图 4-45 倒计数器

电路中 CC4001 的门 I 和门 II 组成 R-S 触发器，用来保证计数器只作一个周期的减计数。电路工作时先给 CC4510 的 PE 端加上预置高电平“1”，这时 R-S 触发器输出为低电平“0”状态， $\overline{CI}$ 为低电平“0”状态。在时钟脉冲的作用下，使计数器的低位由预置数减到 0，这时低位的 $\overline{CO}$ 输出一个负脉冲，向高位借一位，使高位减小，这样低位便由 0 跳变到 9。低位计数器继续作减“1”操作，一旦减为“0”时，又向高位借位。直至高位，低位均减为零时，通过门 II 使 R-S 触

发器由“0”跳变到“1”， $\overline{CI}$ 禁止时钟输入，从而结束了
一个周期的减计数。

如果这时由 $DP1 \sim DP4$ 送入第2组数，并由 PE 给出新的
预置信号，就能进行下一周期的减计数。

电路处置：

本例中，可预置数BCD加/减计数器集成电路CC4510为
减计数状态，U/D端应接地。⑩脚（ V_{DD} ）接正电源，⑧脚
（ V_{SS} ）接地。

4. 可控硅导通角控制电路

电路用途：

该电路利用数字量控制可控硅的导通角，使其能提供全范
围的交流电压数字式相位控制。

工作原理：

图4-46所示电路是由可预置数4位二进制加/减计数器
CC4516、四2输入端施密特触发器CC4093、晶体三极管VT
及电源电路等部分所构成的可控硅导通角控制电路。

电路中，VD1和VT1构成产生零相位的过零信号电路。由
于桥式整流作用，VT1在绝大部分时间里处于饱和状态，只有
在交流电压过零区附近很短时间内是截止的，因此，VT1的集
电极输出很窄的过零脉冲。

CC4093的门Ⅰ接成门控式振荡器，在过零脉冲以外的期
间，门Ⅱ输出为高电平“1”状态，使门Ⅰ产生振荡脉冲给
CC4516计数。CC4516接成加计数的形式。每当过零脉冲到达
后经门Ⅱ、门Ⅲ使其 PE 端得到一个正脉冲，使预置数输入，
然后开始加法计数。每当计数到满值后，进位输出端 $\overline{CO}$ 输出

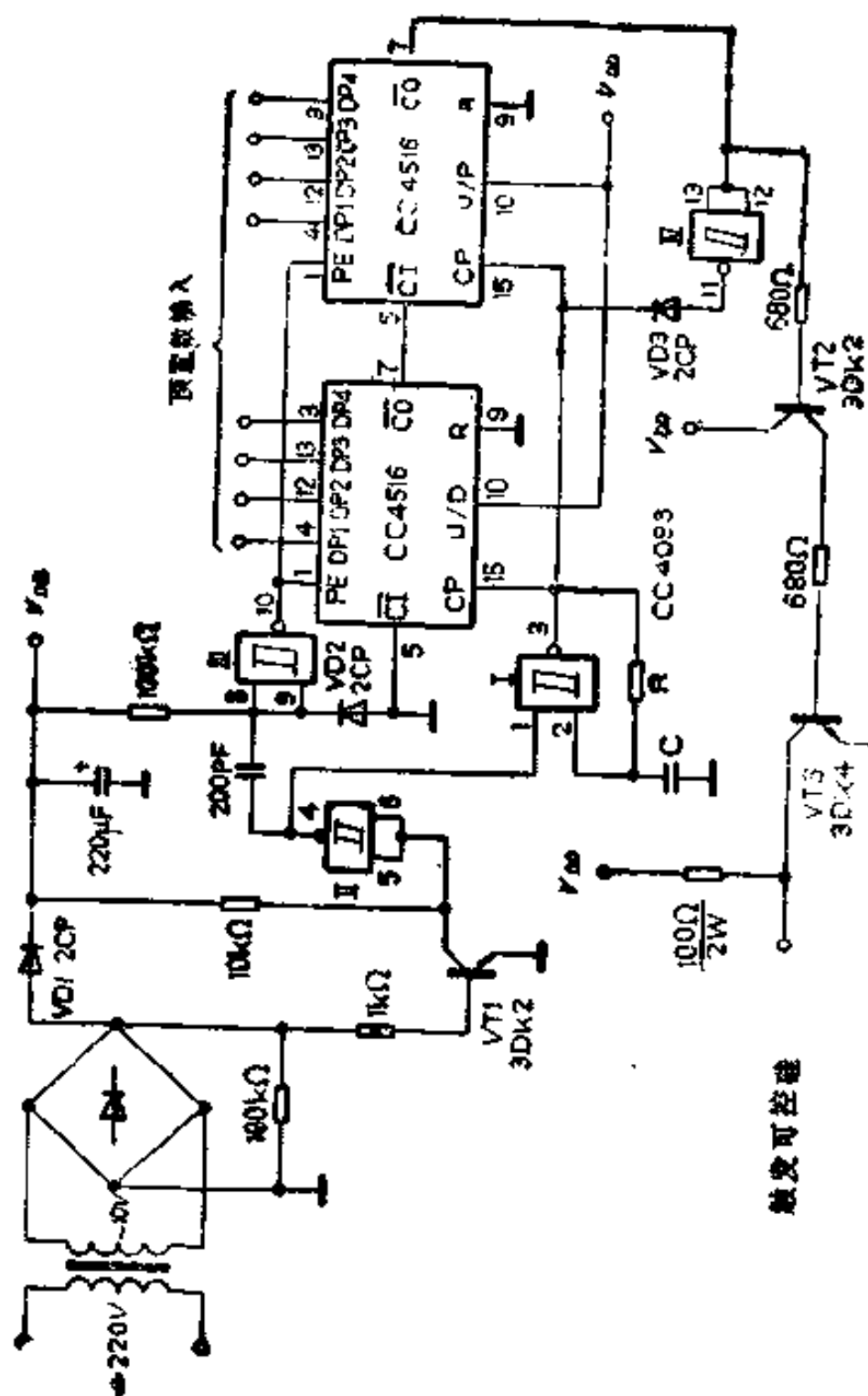


图 4-46 可控硅导通角控制电路

的低电平“0”经门N反相后加至CP端禁止计数器计数，同时通过VT2、VT3截止，使可控硅导通。

振荡器的频率约等于 $1/1.4RC$ ，它必须调节到电网频率的 $2(N+1)$ 倍，其中N是全导通控制的十进制数值。例如，按8位二进制计，全导通的数值对应为11111111，相当于十进制255，则频率应为电网频率的512倍，即 $50\text{Hz} \times 512 = 25.6\text{kHz}$ 。

当预置数较小，例如00000010时，计数器必须加上 $(255-2)=253$ 个脉冲后才能触发可控硅。而预置全“1”则能使可控硅全导通。相位角分辨率为 $180^\circ/256=0.7^\circ$ 。

另外，上述控制方法要求延迟要小，否则会因相位落后而减小了施加于负载的功率。

电路处置：

本例中，可预置数4位二进制加/减计数器集成电路CC4516接为加计数状态。输出端Q1~Q4没有使用可悬空。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

5. 脉宽可控的脉冲发生器

电路用途：

该电路可用于数字设备及计算机应用系统中，特点是脉冲宽度可用程序控制。

工作原理：

图4-47所示电路是由可预置数4位二进制加/减计数器CC4516和双J-K触发器CC4027等构成的脉宽可控的脉冲发生器。

电路中两片CC4516串接后可作为8位减法计数器使用。该计数器的预置与时钟是非同步的，计数则与时钟同步。8位数据D0~D7可由SET信号预置入计数器内。同时CC4027的输

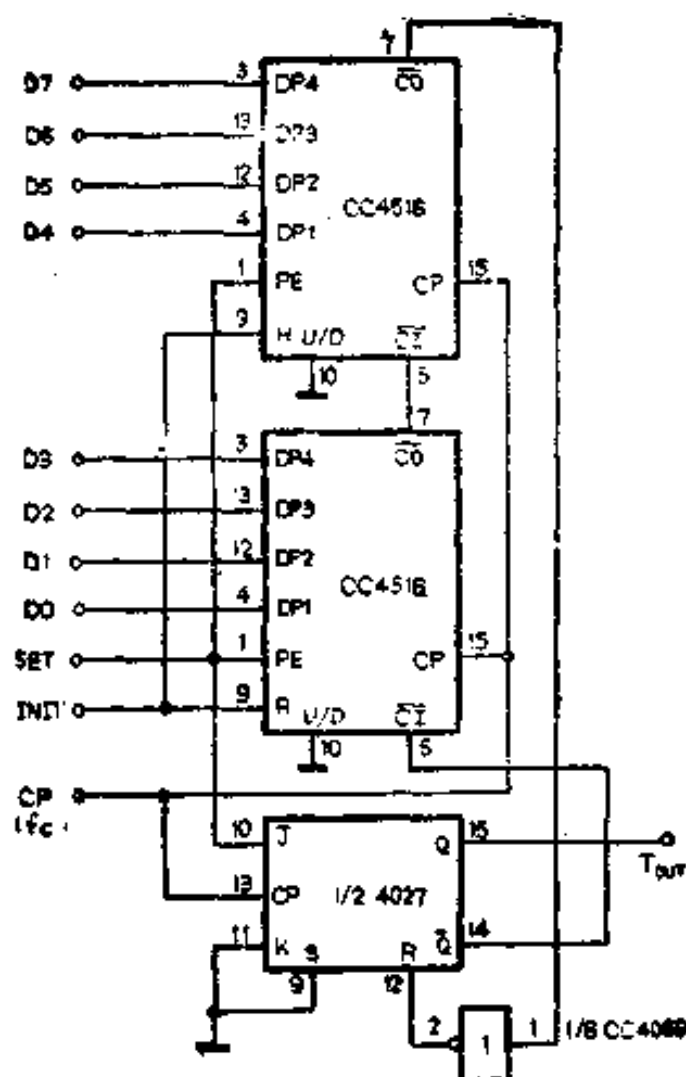


图 4-47 脉宽可控的脉冲发生器

出端 Q 为高电平“1”状态，即 T_{OUT} 为高电平“1”状态，CC4516的 $\overline{CI}$ 为低电平“0”状态，于是，计数器开始对时钟进行减1计数。当计数器减至0时，其计数输出端 $\overline{CO}$ 通过反相器CC4069的一个门使CC4027的 R 端为高电平“1”状态，触发器复位，使 T_{OUT} 低电平“0”状态，故 T_{OUT} 的脉冲宽度等于预置值与时钟周期的乘积。

电路处置：

本例中，可预置数4位二进制加/减计数器集成电路CC4516接成减计数状态。输出端 $Q1 \sim Q4$ 没有使用可悬空。⑩

脚 (V_{DD}) 接正电源, ⑧脚 (V_{SS}) 接地。

八、双BCD (4 位二进制) 同步加计数器 集成电路CC4518(CC4520)

CC4518 (CC4520) 是由二个独立的计数器单元构成。它们有 2 个时钟输入端CP和 CP_R , 如果要用时钟的上升沿触发, 则信号由CP端输入, 并使 CP_R 端为高电平“1”状态; 如用时钟的下降沿触发, 则信号由 CP_R 端输入, 并使CP端保持为低电平“0”状态。另外还有 4 个输出端Q1~Q4; 1个清零端R; 当R端上加高电平“1”或正脉冲时, 则计数器各输出端均为低电平“0”状态。

CC4518 (CC4520) 的管脚排列如图 4-48所示。波形如图 4-49所示。真值表见表 4-9。

国产CC4518(CC4520)可由国外产品CD4518(CD4520)、

表 4-9 CC4518(CC4520)真值表

CP	CPE	R	功 能
↓	1	0	加 计 数
0	↓	0	加 计 数
↓	φ	0	保 持
φ	↑	0	保 持
↑	0	0	保 持
1	↓	0	保 持
φ	φ	1	复 位

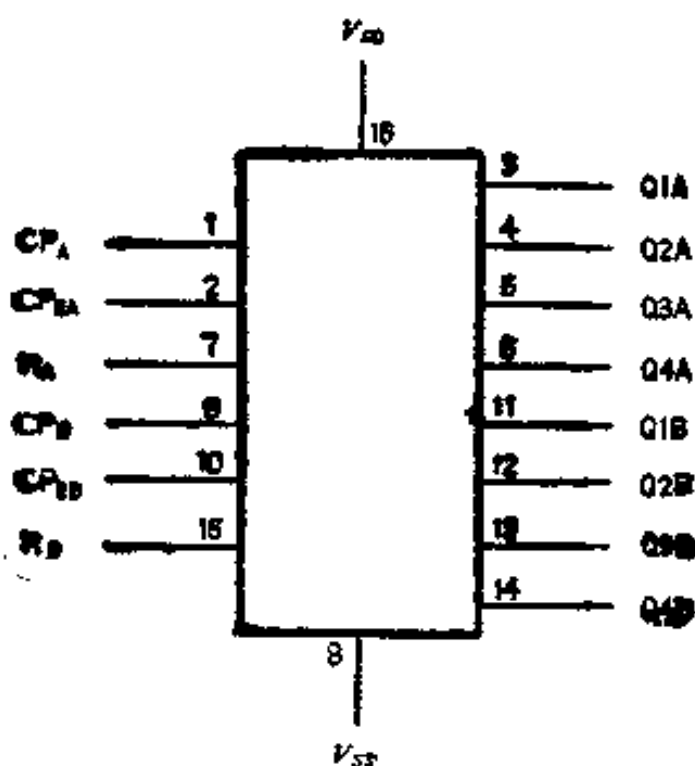


图 4-48 CC4518 (CC4520) 的管脚排列图

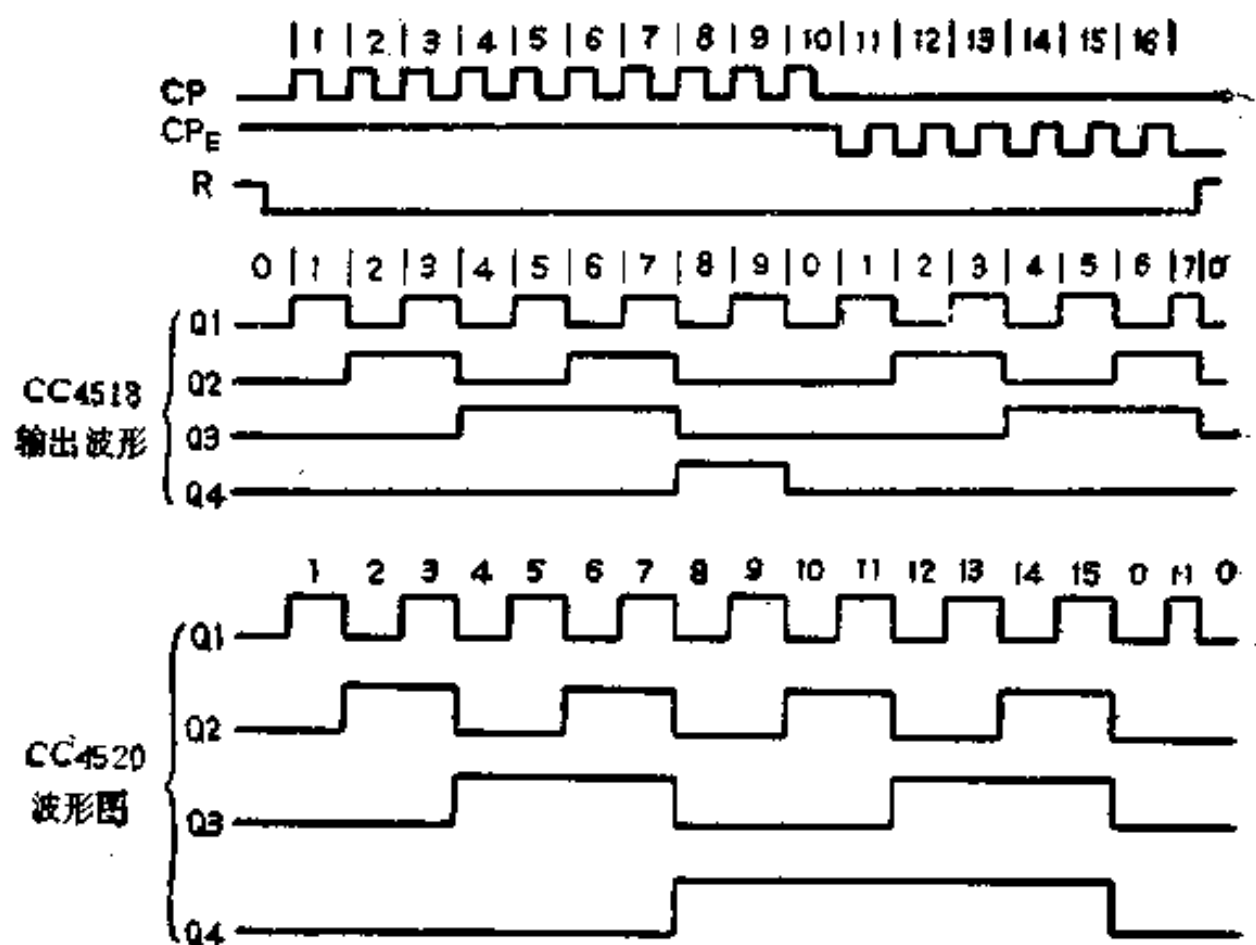


图 4-49 CC4518 (CC4520) 波形图

MC14518 (MC14520) 直接换用, 也可与国产 C180 (C183) 代换使用, 代换时应注意管脚排列及有关参数的选择。

1. 秒信号发生电路

电路用途:

该电路可产生精确的秒信号, 主要用于数字钟电路, 也可构成电子定时器。

工作原理:

图 4-50 所示电路是由双 BCD 同步加计数器 CC4518、四 2 输入端与非门 CC4011 和四 2 输入端或非门 CC4001 等构成的秒信号发生器。

电路中, 由 CC4011 门 I 构成的晶体振荡电路产生的 1MHz 脉冲信号, 经反相器门 I 送至由 CC4518 构成的多级计数分频器。其中第一级 10 分频后输出为 100kHz, 第二级输出为 10kHz, 第三级输出为 1000Hz, 第四级输出为 100Hz、第六级输出 1Hz。

由 CC4011 的门 II、IV 构成 R-S 触发器和 CC4001 的一个门、组成了秒信号控制门。当允许工作开关 K3 置“开”位置时, 允许输出秒信号; 置关位置时, 禁止输出秒信号。走时、校准开关 K2 置走时位置时, 输出秒信号; 置校准位置时, 输出校准信号。若秒信号与标准时间相差较大, 把 K1 置快校准位置, 送出 10kHz 信号; 若接近标准时间, 则置慢校准位置, 送出 100Hz 信号。

电路处置:

本例中, 双 BCD 同步加计数器集成电路 CC4518 的计数脉冲由 CP_s 端输入, 所以所有的 CP 端均接地。输出端只用了 Q4, 其余输出端可悬空。⑩脚 (V_{DD}) 接正电源, ⑧脚 (V_{SS}) 接地。

2. 二进制至BCD码变换器

电路用途:

该电路主要用于数字电路或计算机中,将二进制码转变为BCD码。

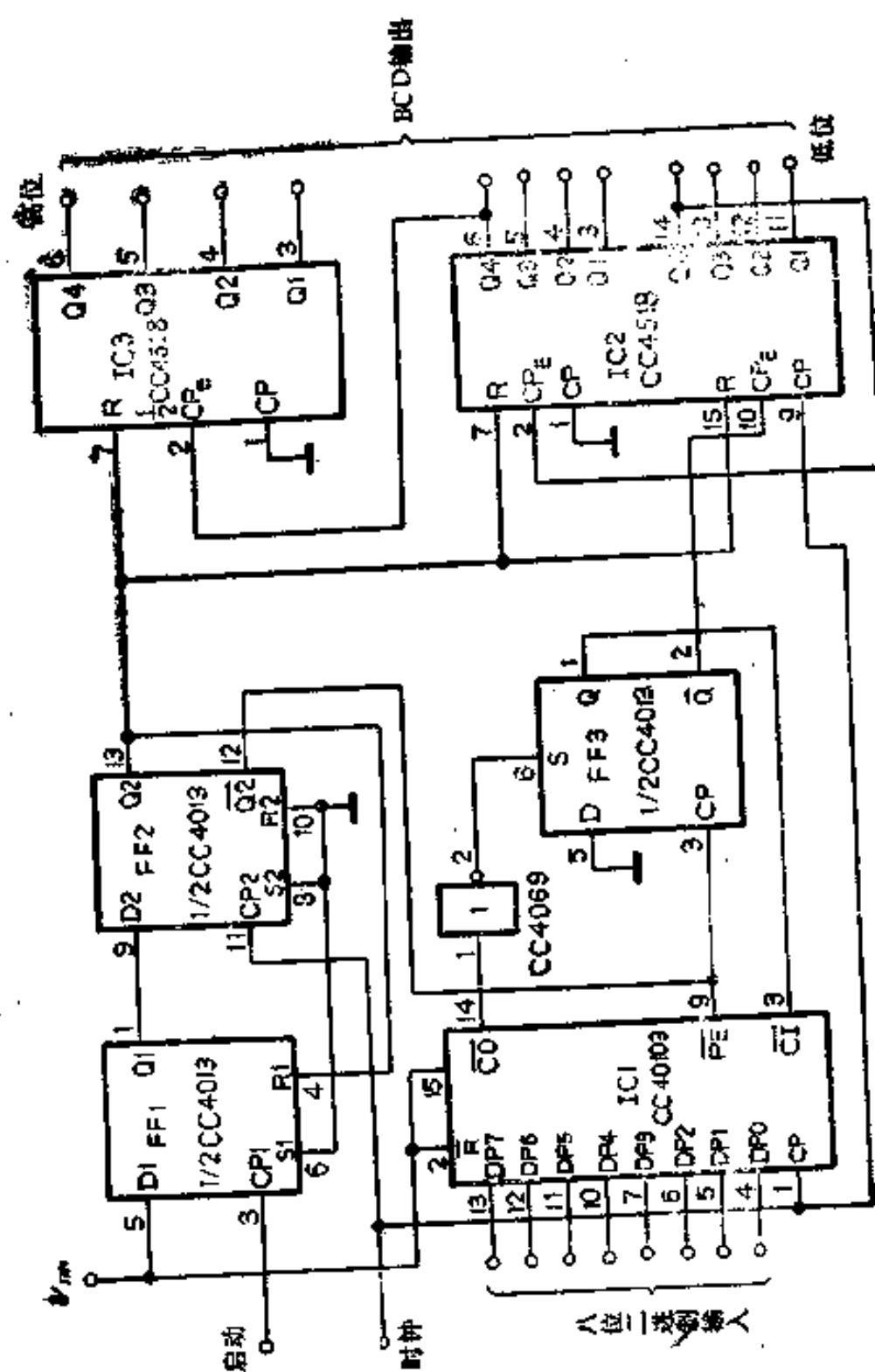
工作原理:

图4-51所示电路是由8位二进制可预置同步减法计数器CC40103,双BCD同步加法计数器CC4518及双D触发器CC4013构成的二进制至BCD码变换电路。

将要变换的二进制码送到CC40103的预置输入端。当启动信号输入以后的第一个时钟脉冲上升沿使CC4013FF2的 Q_2 端为高电平“1”状态,使CC4518复位,同时FF2的 $\overline{Q_2}$ 端为低电平“0”状态,CC40103的预置控制端 $\overline{PE}$ 也为低电平“0”状态,使8位二进制数置入。下一个时钟脉冲到达时,CC4013的FF2翻转,其 Q_2 端变低电平“0”状态, $\overline{Q_2}$ 变为高电平“1”状态解除对CC4518的复位和对CC40103的预置状态,于是两组计数器同时计数。直到CC40103减到零,其进位端(⑭脚)变为低电平“0”状态,给CC4013的FF3置位,FF3的 Q 和 $\overline{Q}$ 端分别使CC40103和CC4518停止计数。此时,加CC4518的输出BCD码与CC40103的预置8位二进制数等值。

电路处置.

本例中,使用了两片双BCD同步加计数器集成电路CC4518,其中IC3只用了1/2,剩余1/2可将输入端接地,输出端悬空。⑩脚(V_{DD})接正电源,⑧脚(V_{SS})接地。



3. 四级并行计数器

电路用途:

该电路主要用于数字电路中并行数据的传输及同步分频。

工作原理:

图 4-52所示电路是由双BCD同步加计数器CC4518、双4输入端与门CC4012和四2输入端或门CC4071构成的四级并行计数器。

该计数器采用时钟信号下跳沿计数,4个计数器的CP₂端连接在一起,作为计数时钟信号的输入端。除第一级计数器之外,其余各级计数器的CP端均为高电平“1”状态,所以计数器开始计数时,只有第一级为计数状态,其余各级均为保持状态。

计数开始后,当第一级输出全为高电平“1”时,经CC4012,使第二级的CP端变为低电平“0”状态,第二级开始计数,下级情况类推。由此完成并行进位计数操作,并行输出由第四级的输出端Q1~Q4输出。

电路处置:

本例中,双BCD同步加计数器集成电路CC4518为并行连接方式。⑩脚(V_{DD})接正电源,⑧脚(V_{SS})接地。

4. 电子电位器

电路用途:

该电路具有输出对数或对数关系的特点,可模拟普通电位器,构成电子电位器。

工作原理:

如图 4-53所示电路是由双4位二进制同步加计数器CC

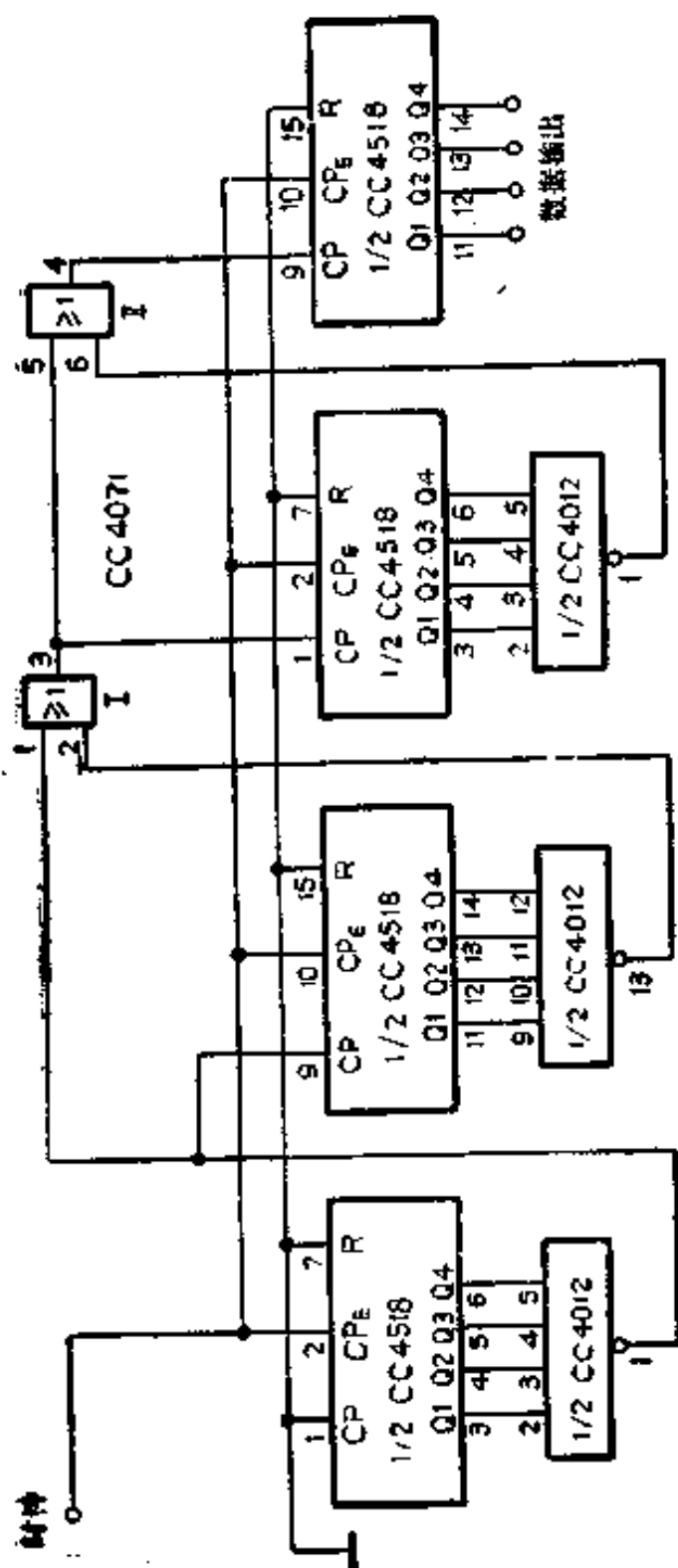


图 4-52 四级并行计数器

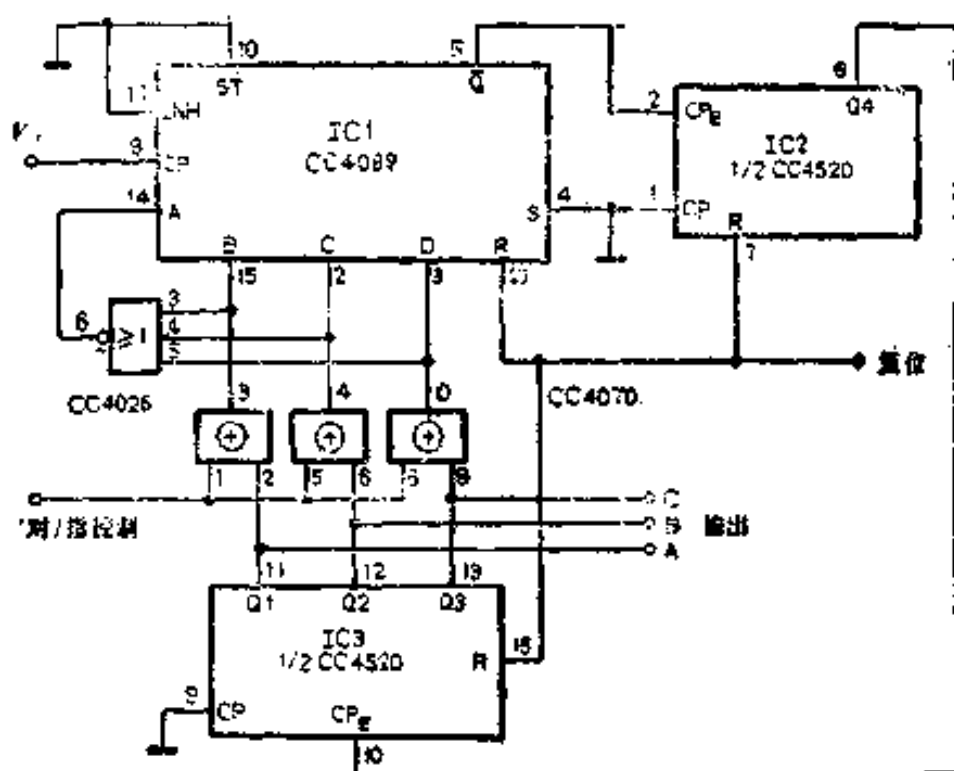


图 4-53 电子电位器

4520、三 3 输入端或非门 CC4025、四异或门 CC4070 及二进制比例乘法器 CC4089 构成的电子电位器。

电路工作时，为了减小输出波动，IC1 (CC4089) 的输出是通过 IC2 (CC4520) 然后再加到 IC3 (CC4520) 的。IC3 的输出，通过异或门反馈到 IC1 的数据输入端 B、C 和 D，于是构成了一个数字伺服回路。

“对数/指数控制”输入端为高电平“1”状态时，IC3 输出的补数被加到 IC1 的 B、C、D 输入端，也就是说 IC1 的数据输入端为“1”时，输出脉冲数由多至少，因此加法计数变得越来越少，输出是输入脉冲数的对数。

当“对数/指数控制”输入端为低电平“0”状态时，IC3 输出的真数被加到 IC1 的数据输入端 B、C 和 D。此时，IC1 的数据输入端为“0”，输出脉冲数由少至多，因而加法计数

变得越来越多，输出是输入脉冲的指数。

电路处置：

本例中，双二进制同步加计数器集成电路CC4520的IC2只用了输出端Q4，其余输出端和IC3的Q4端可悬空。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

5. 由电位器调节的分频器

电路用途：

该电路是用串行的D/A转换器将输入数据转换为电压值后，再与多圈电位器设定的基准电压进行比较，然后将比较器输出反馈到计数器复位端，得到分频脉冲。该电路特别适合于要求在大范围内改变分频系数的场合。

工作原理：

图4-54所示电路是由双二进制同步加计数器CC4520、双

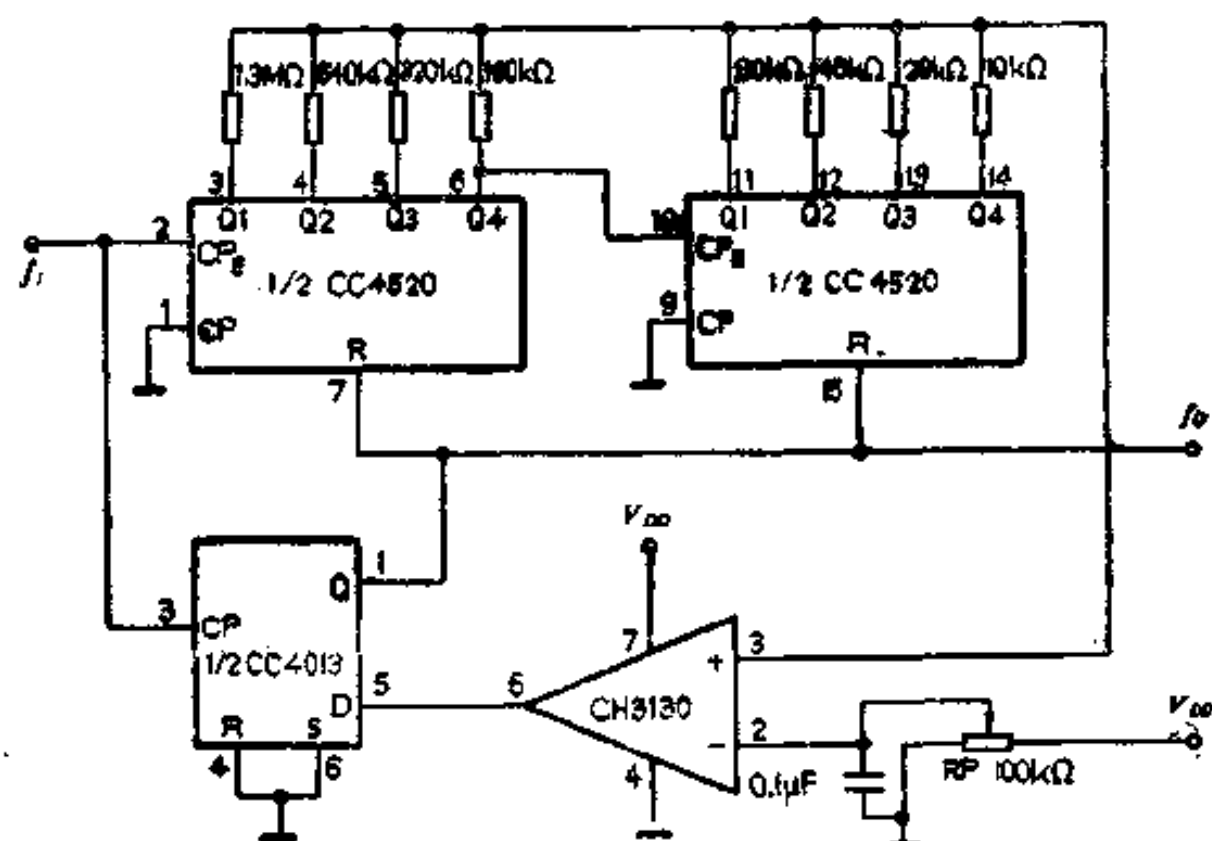


图 4-54 用电位器调节的分频器

D触发器CC4013及高阻运算放大器CH3130等构成的由电位器调节的分频器。用CC4520与电阻网络配合可构成D/A转换器，将输入脉冲变为阶梯波送到CH3130的同相输入端。从计数器初始状态全零开始，经过几个脉冲，阶梯电压超过电位器设定的基准电压，CH3130的输出端（③脚）翻转为高电平“1”状态。这个高电平需等CC4013的时钟端CP下一个上升沿到来才能从CC4013的Q端输出正脉冲并使CC4520复位，复位脉冲宽度正好等于一个输入周期。复位后再重复同样的过程。显然，参考电压越大，阶梯波的阶数也越多，对应输入脉冲个数也越多，因此分频系数也越大。

因为基准电压来自电源分压，所以电源对精度有影响，最好采用稳压电源。该电路理论上最大分频系数是256，但这只有在运算放大器的电源比逻辑电路的电源高3V以上时才能达到。如果共用一组电源，考虑到运算放大器的输入电压范围，最大分频系数只能达到200左右。

电路处置：

本例中，双二进制同步加计数器集成电路CC4520为串联方式，在电路中只起D/A转换作用。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

九、可预置数BCD（4位二进制）同步1/N 计数器集成电路CC14522(CC14526)

CC14522(CC14526)由两部分组成，一部分是可预置数的减计数器，另一部分是“0”输出R-S触发器。

CC14522(CC14526)有4个输出端Q0~Q3和一个“0”

输出端，“0”输出端可用作多级级联。它们的输入端较多，除了时钟端 CP ，时钟禁止端 CP_E 和清零端 R 外，还有与 $Q_0 \sim Q_3$ 相对应的4个预置端 $DP_0 \sim DP_3$ ，以及预置控制端 PE ，此外，还有一个级联反馈输入端 CF 。

CC14522 (CC14526) 的管脚排列如图4-55所示，真值表见表4-10。

表 4-10 CC14522(CC14526)真值表

CP	CPE	PE	R	功 能	CF	计数状态	*0*
$\uparrow$	0	0	0	减1计数	0	全0	0
ϕ	1	0	0	不计数	1	全0	1
1	$\downarrow$	0	0	减1计数	0	非全0	0
0	ϕ	0	0	不计数	1	非全0	0
ϕ	ϕ	1	0	预置数			
ϕ	ϕ	ϕ	1	复 位			

国产CC14522 (CC14526) 可由国外产品MC14522 (MC14526) 直接换用，也可与国产C182 (C185) 代换使用，代换时应注意管脚排列及有关参数的选择。

1. 可编程序分频器

电路用途：

该电路主要用于定时器或延时电路，其特点是分频系数可由程序控制。

工作原理：

图4-56所示电路是由可预置数BCD同步1/N计数器CC14522及控制开关等构成的可编程序分频器。该电路是一级可

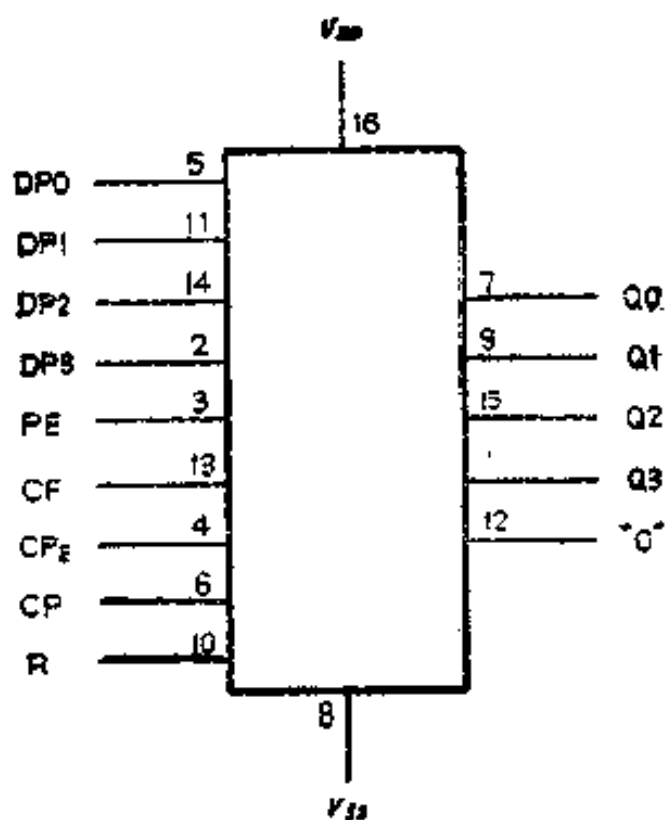


图 4-55 CC14522 (CC14526) 的管脚排列图

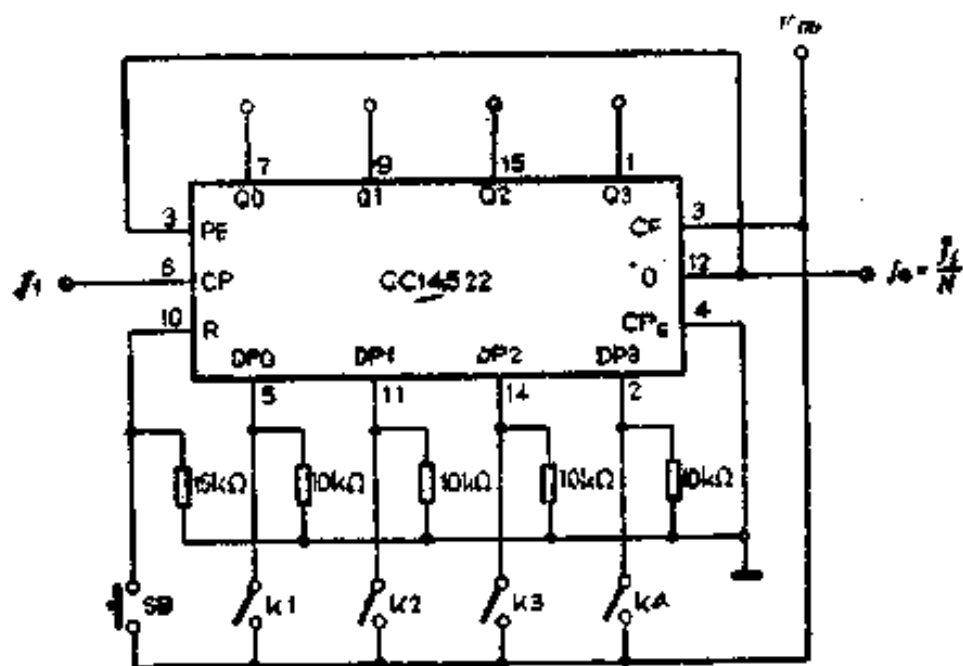


图 4 56 可编程序分频器

分频器。CC14522的级联端CF接高电平“1”，“0”输出端反馈到预置控制端PE，预置端 $DP_0 \sim DP_3$ 通过K1、K2、K3、K4的不同状态设定预置数，而K1、K2、K3、K4的状态由分频系数N决定。当CC14522在时钟脉冲作用下作减法计数时，一旦 $Q_0 \sim Q_3$ 都变为低电平“0”，“0”输出端就跳变为高电平“1”状态，并反馈到PE端，于是就自动地把预置数N送入计数器，重新开始减计数，从而实现连续的N分频。分频后的输出由“0”输出端引出。

如果PE每次由“0”跳变到“1”时，由 $DP_0 \sim DP_3$ 通过K1~K4置入不同的预置数，就可以实现可编程序的N分频计数器。

电路中SB为计数器复位按钮。

电路处置：

本例中，可预置数BCD同步1/N计数器集成电路CC14522的预置输入端 $DP_0 \sim DP_3$ 平时均经下拉电阻接低电平“0”。另外 $DP_0 \sim DP_3$ 也可接BCD拨盘开关。CC14522的⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

2. 定量脉冲发生器

电路用途：

该电路主要用于步进电机的旋转量控制。步进电机的转角决定于环形分配器输入的脉冲个数，该电路可任意设定定量脉冲最多能设定999个。

工作原理：

图4-57所示电路是由3片可预置数BCD同步1/N计数器CC14522、四2输入端或非门CC4001和四2输入端与非门CC4011等构成的定量脉冲发生器。

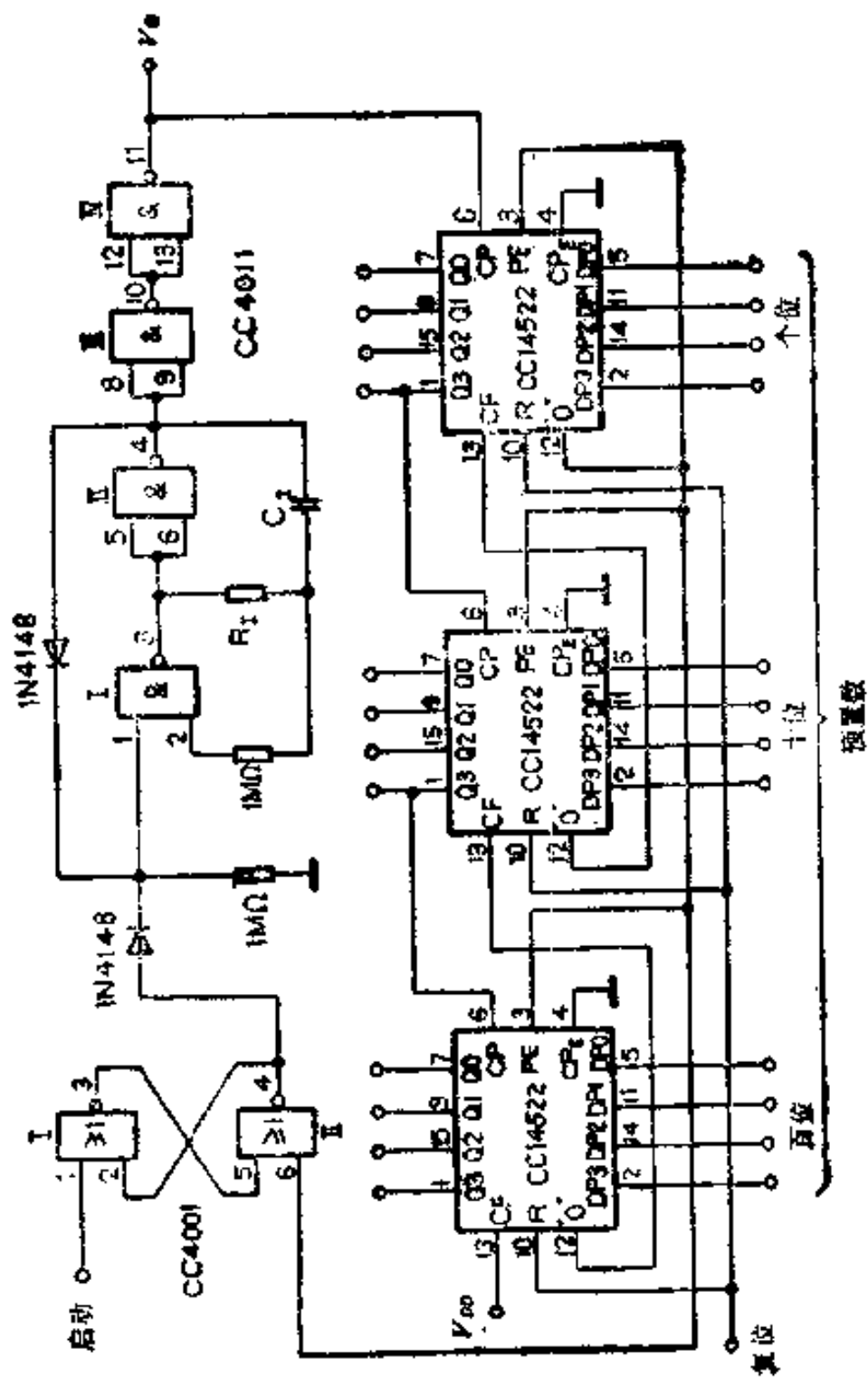


图 4-57 恒定脉冲发生器

电路中由于个位计数器CC14522的“0”输出端与各级PE端相连，所以在复位后，计数器将接受预置数。同时由CC4001的门Ⅰ和门Ⅱ构成的R-S触发器也复位，输出变为低电平“0”状态，使由CC4011的门Ⅰ和门Ⅱ构成的键控振荡器不能工作，输出为低电平“0”状态。

当加入启动信号后，R-S触发器翻转，输出变为高电平“1”状态，振荡器开始工作，其输出的脉冲同时作为减法计数器CC14522的时钟脉冲，使计数器从预置数开始减计数，减至全“0”时，个位的“0”输出端输出高电平“1”状态，使R-S触发器复位，振荡器又停止振荡，计数器再次回到预置状态等待。每启动一次，振荡器输出预定数量的脉冲。

电路处置：

本例中，可预置数BCD同步1/N计数器集成电路CC14522的预置数端DP0~DP3若固定不变，可直接连到相应的电平上。在需要改变时，可接BCD拨盘开关或计算机锁存器接口。CC14522的⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

3. 减脉冲输出电路

电路用途：

该电路主要用于数字系统中，进行数字比较或数字运算。

工作原理：

图4-58所示电路是由3片可预置数BCD同步1/N计数器CC14522、六反相器CC4069、四2输入端与非门CC4081和四2输入端或非门CC4071等构成的减脉冲输出电路。该电路在设定的被减数B上减去输入可变的脉冲个数A，然后将(B-A)的值以脉冲数量的形式输出，其工作过程分为两个阶段。

第一阶段P端为高电平“1”状态， $\overline{P}$ 端为低电平“0”

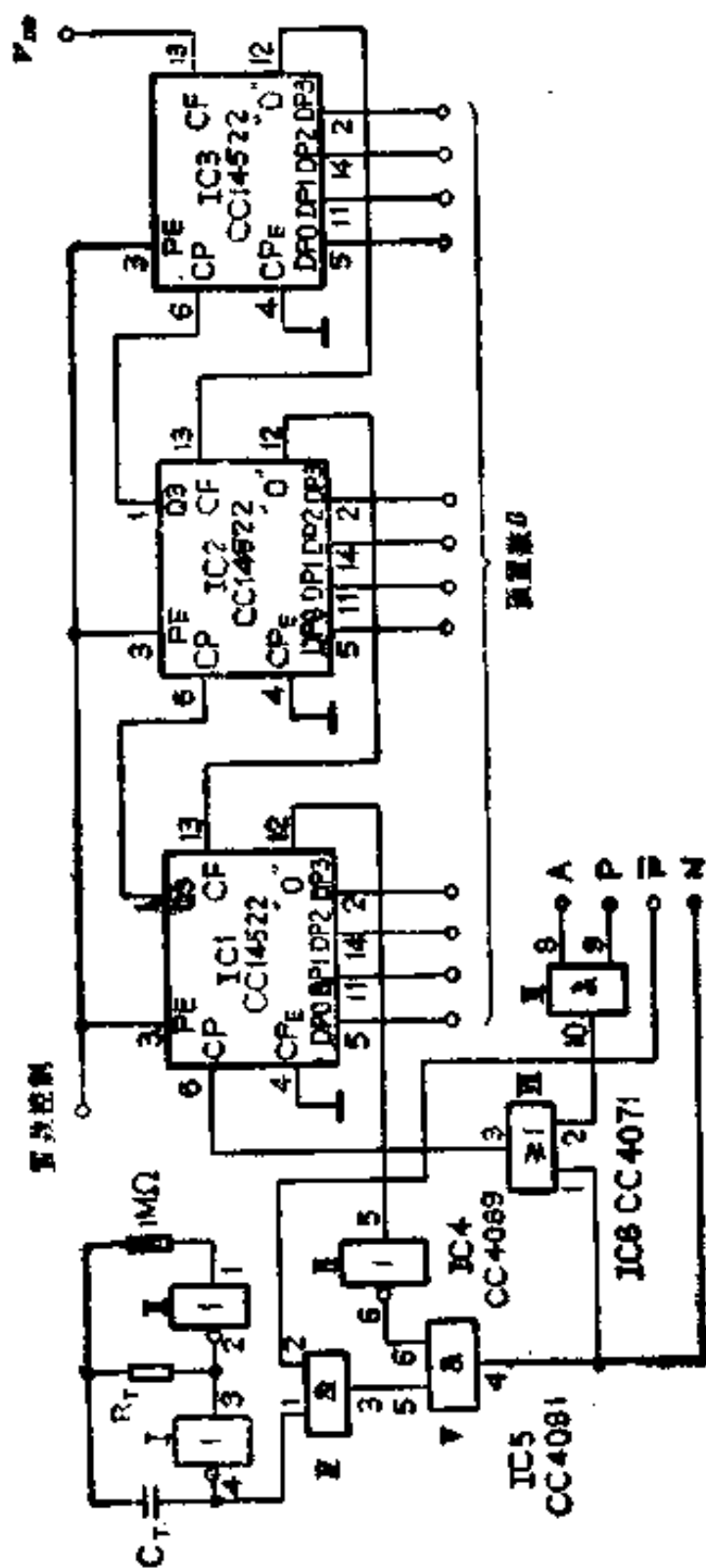


图 4-58 脉冲输出电路

状态。在置入预置数 B 后, A 脉冲作为计数脉冲通过门 V 、门 W 加到 CC14522 的 CP 端。而由门 I 和门 II 构成的振荡器的输出由于门 IV 被 $\overline{P}$ 关闭而无法输出。当控制信号 P 变为低电平“0”时, 门 V 关闭, 计数器输出的值是脉冲数之差 $B - A$ 。

第二阶段 P 端为低电平“0”状态, $\overline{P}$ 端为高电平“1”状态时, 门 V 关闭 A 脉冲被禁止。而振荡脉冲经过门 IV 、门 V 加到了 CC14522 的 CP 端, 使其从 $(B - A)$ 开始减计数, 与此同时, N 端输出脉冲。当计数器减到零时, “0”输出端变为高电平“1”, 经过门 II 反相使门 V 关闭, N 端脉冲停止输出。至此共产生 $(B - A)$ 个脉冲。

计数器可任意扩展, 以便加大预置数 B 的值。整个工作要求 $B > A$, 否则将无脉冲输出。

电路处置:

本例中, 可预置数 BCD 同步 1/N 计数器集成电路 CC14522 为串行级联, 除 IC1、IC2 的输出端 Q_3 外, 其余输出端均悬空。预置数 B 可由 BCD 码拨盘开关输入。CC14522 的 ⑩脚 (V_{DD}) 接正电源, ⑧脚 (V_{SS}) 接地。

4. 程控减计数器

电路用途:

该电路可用于减计数或分频等数控设备中。

工作原理:

图 4-59 所示电路是由 2 片可预置数 4 位二进制 1/N 计数器 CC14526 构成的可由程序控制的减计数器。电路工作时, 先在置位端 PE 上加高电平或正脉冲, 把预置数 $DP_0 \sim DP_3$ 送入计数器中。然后计数器就随时钟作减计数。首先最低位计数器

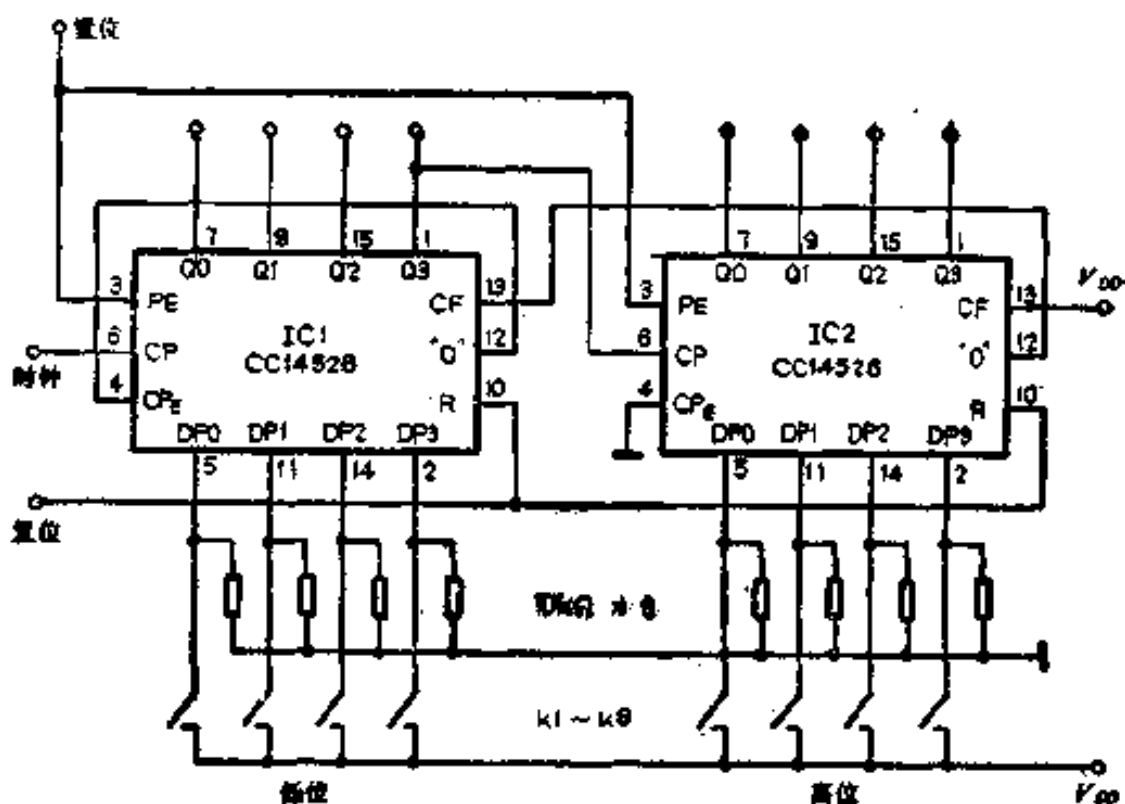


图 4-59 程控减计数器

IC1减到输出端全为“0”，由于CF为“0”，⑫脚“0”输出端无输出，因此再输入一个时钟脉冲，则计数器IC1便由“0”跳变到它的最高位其输出状态为1111，并同时向高位计数器IC2发出一个借位信号，使高位计数器IC2减1。直至IC2减到“0”时，IC1的CF为“1”，然后IC1逐步减1，一直减到“0”时，则IC1的“0”输出端向本位的 CP_E 端发出一个禁止信号，使时钟脉冲禁止输入，计数停止。

如果再由预置输入端输入新的数据，预置脉冲到达后就会使计数器重新得到预置数据，从而完成了由程序控制的减计数器功能。

电路处置：

本例中，可预置数4位二进制1/N计数器集成电路CC14526

的预置输入端 $DP0 \sim DP3$ 可由BCD拨盘开关控制，也可由计算机系统控制。CC14526的⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

5. 变并行码为等值脉冲电路

电路用途：

该电路可将并行输入的数据变换为一串与之数量相等的脉冲。

工作原理：

图4-60所示电路是由2片可预置数4位二进制1/N计数器CC14526、14位二进制同步加计数器CC4020、六反相器CC4069和三3输入端或非门CC4025等构成的变并行码为等值脉冲电路。该电路由CC4069的一个门构成晶体振荡器，通过CC4020进行分频，然后由选择开关K改变供给CC14526的时钟频率。2片CC14526联成8位减法计数器。其低位的“0”输出端控制CC4025的一个门打开和关闭。

当置位脉冲到达时，CC14526的预置端PE变高电平“1”状态，8位并行数据送入计数器。PE端回到低电平“0”状态后计数器开始计数，同时从CC4025产生串行输出。当计数器减至零，其“0”输出端的高电平使计数器停止计数（因 CP_E 为“1”），同时又关闭了CC4025，使脉冲不能再输出。在这段时间内发出的脉冲数等于并行输入的数码。

电路处理：

本例中，可预置数4位二进制1/N计数器集成电路CC14526除了低位输出端 $Q3$ 以外，其余输出端均可悬空。预置输入端 $DP0 \sim DP3$ 可由计算机控制。CC14526的⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

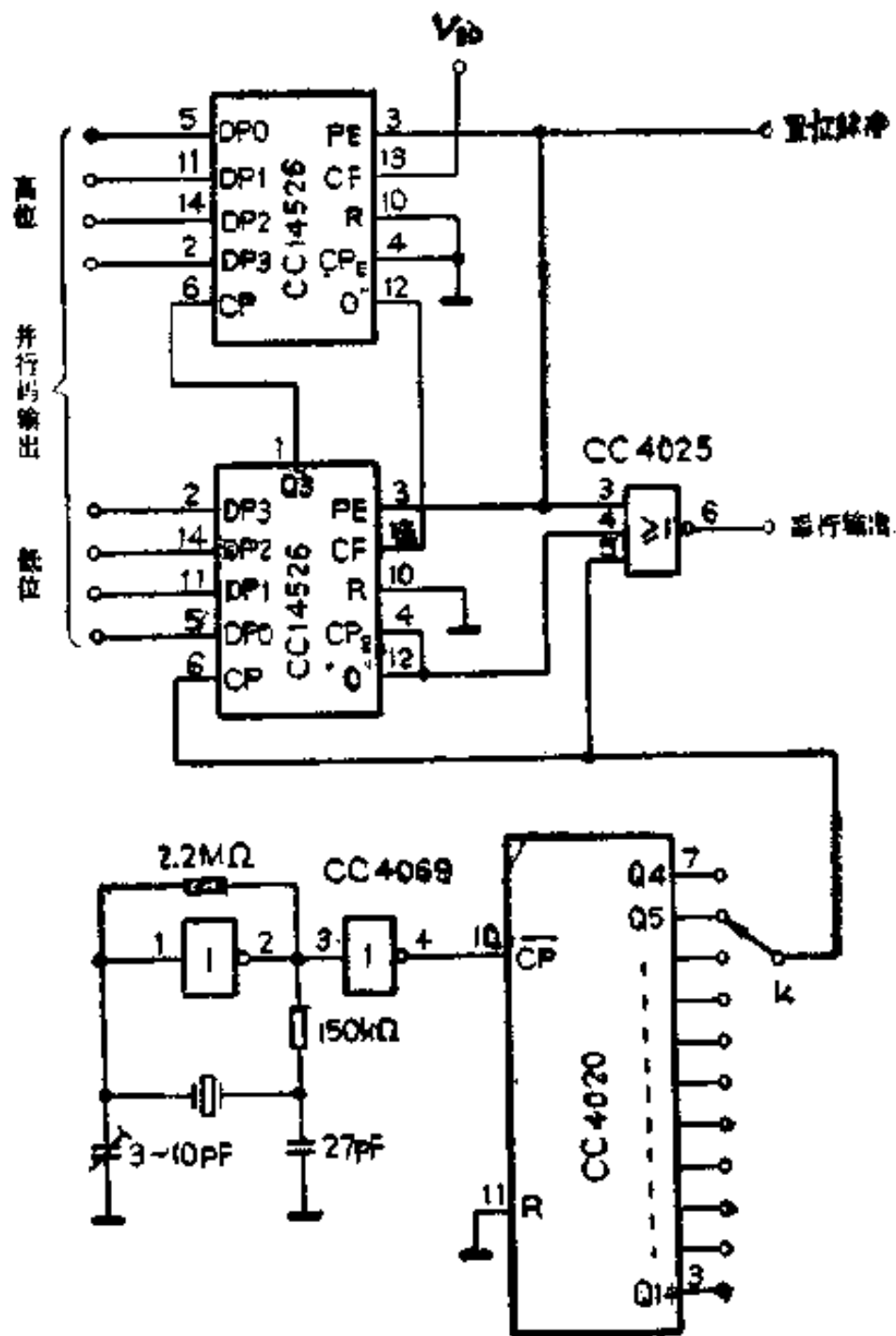


图 4 60 变并行码为等值脉冲电路

十、可预置数BCD (4 位二进制) 加计数器集成电路CC40160(CC40162)、CC40161(CC40163)

CC40160 (CC40162)、CC40161 (CC40163) 是可预置数BCD和 4 位二进制加计数器。它们的计数单元采用T型触发器。在触发器的输入端T上接有与门, 以便通过不同的输入控制端分别完成置数和计数功能。此外, 还有一个提前进位输出 CO , 用来实现高速级联。为了完成预置数功能, 就需要有一个与输出端 $Q1 \sim Q4$ 对应的预置数据输入端 $DP1 \sim DP4$ 以及一个预置送数端 $\overline{PE}$ 。为了对计数器进行控制以及级联方便, 计数器还设有 CT 和 CI 两个控制端。

另外, CC40160、CC40161可直接进行复位操作, 和时钟信号无关; 而CC40162、CC40163需在时钟信号上跳变时进行复位操作, 即同步复位。

CC40160、CC40161 (CC40162、CC40163) 的管脚排列如图4-61所示, 波形如图4-62、4-63所示, 真值表见表4-11。

国产CC40160、CC40161 (CC40162、CC40163) 分别可由国外产品 CD40160、CD40161 (CD40162、CD40163)、MC14160、MC14161 (MC14162、MC14163) 直接换用。

1. 可编程并行加计数器

电路用途:

该电路主要用作数字系统中可由程序控制的并行计数器或分频器。

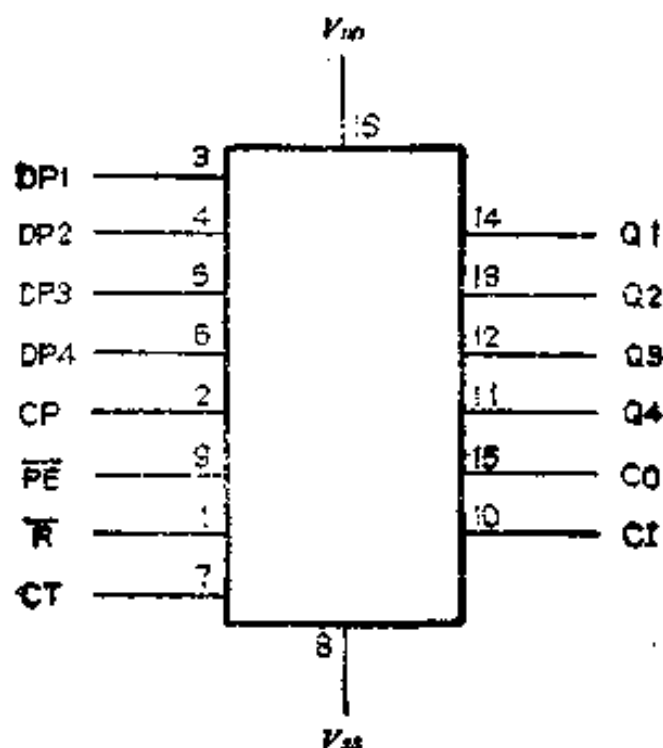


图 4-61 CC40160、CC40161 (CC40162、CC40163) 的管脚排列图

表 4-11 CC40160、CC40161(CC40162、
CC40163)真值表

CP	$\overline{R}$	$\overline{PE}$	CT	CI	功 能
↑	1	0	φ	φ	预置数
↑	1	1	0	φ	不计数
↑	1	1	φ	0	不计数
↑	1	1	1	1	计 数
φ	0	φ	φ	φ	复位(CC40160 CC40161)
↑	0	φ	φ	φ	复位(CC40162 CC40163)
↑	0	φ	φ	φ	保持(CC40162 CC40163)

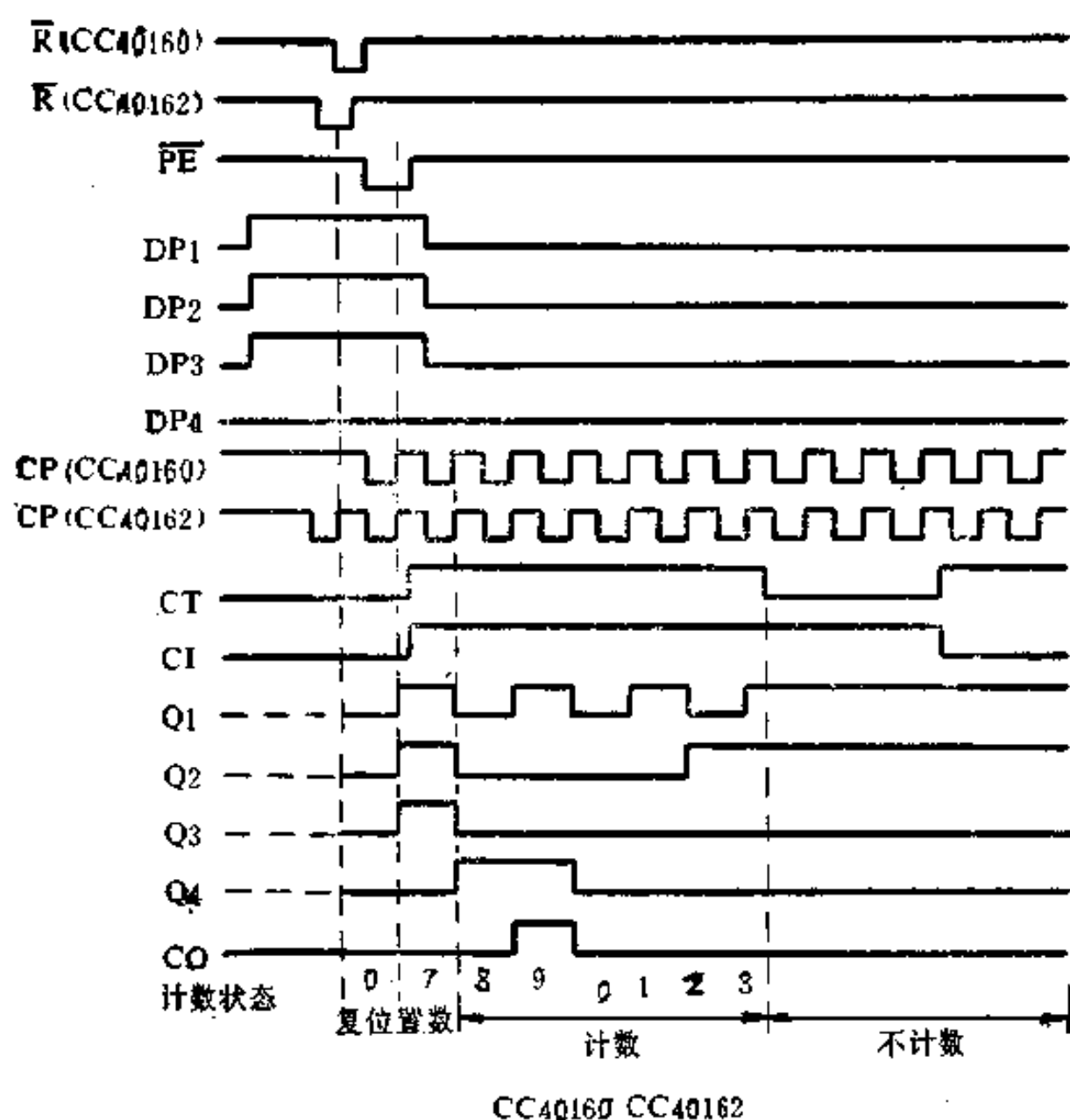


图 4-62 CC40160 (CC40162) 波形图

工作原理:

图4-64所示电路是由3片可预置数BCD加计数器CC40160构成的可编程并行加计数器。

该电路同步级联时， $\overline{R}$ 、 $\overline{PE}$ 及 CP 均分别并接在一起。第一级IC₁（最低位）的 CT 端和 CI 端接 V_{DD} ，使它处于计数状态。第一级的 CO 端接第二级IC₂和第三级IC₃的 CT 端，第二级的 CI 接 V_{DD} ，而第二级的 CO 端接第三级（最高位）的 CI 端。

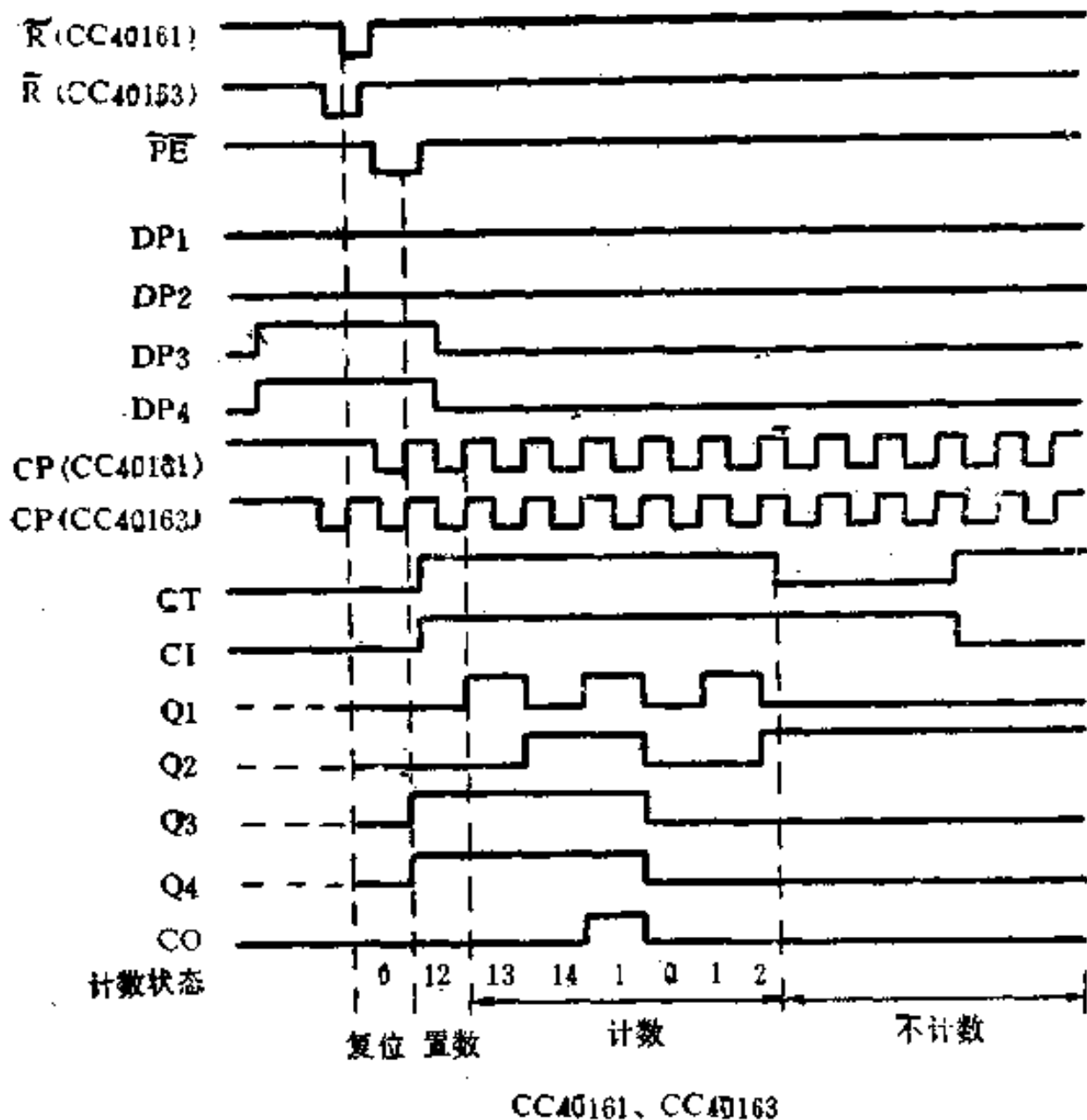


图 4-63 CC40161 (CC40163) 波形图

其计数过程为：IC₁的输出端为1001时，CO有进位输出高电平“1”，使IC₂的CT为高电平“1”，此时CP脉冲才能输入到IC₂，因此只有当IC₁和IC₂的CO端都有输出时，并为高电平“1”时，CP脉冲才能输入IC₃，使第三级计数。

电路中三级计数器的预置输入端可由BCD拨盘开关或计算机控制，因此可实现程序控制。

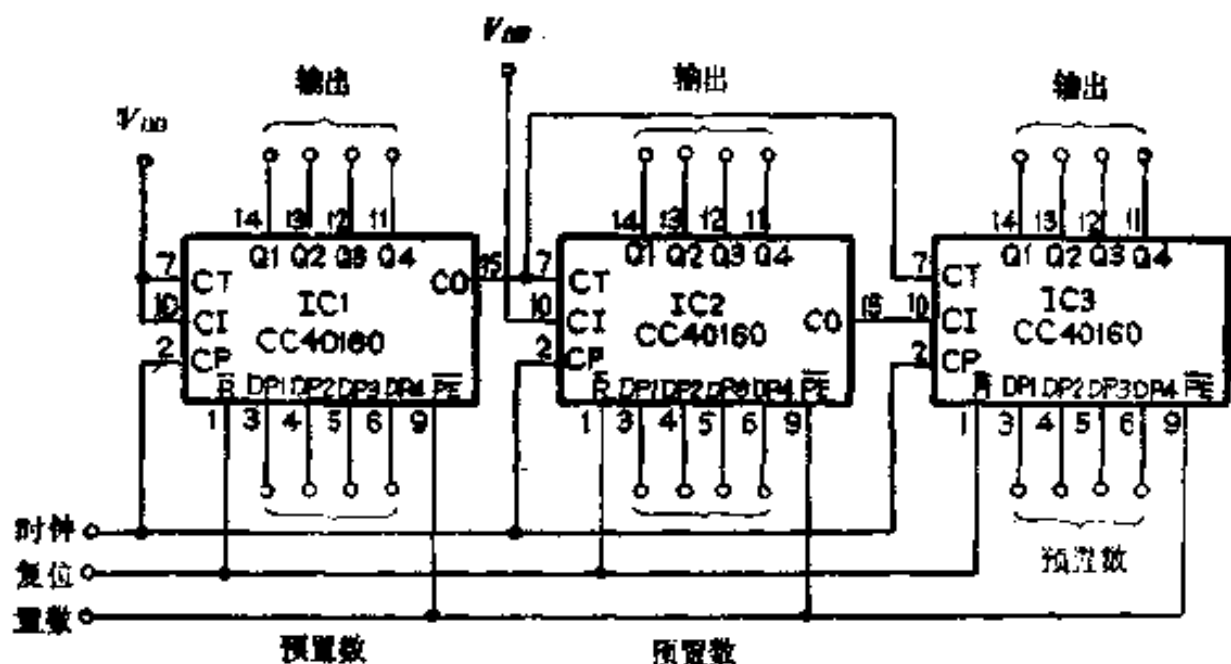


图 4-64 可编程并行加计数器

电路处置:

本例中, 可预置数BCD加计数器集成电路 CC40160 预置输入端 $DP1 \sim DP4$ 不允许悬空, 可经下拉电阻接地。⑩脚 (V_{DD}) 接正电源, ⑧脚 (V_{SS}) 接地。

2. 可编程串行加计数器

电路用途:

该电路主要用作数字系统中可由程序控制的串行计数器或分频器。

工作原理:

图4-65所示电路是由可预置数BCD加计数器 CC40160 和六反相器CC4069等构成的可编程的串行加计数器。

电路中CC40160以串行级联方式将各级的复位端 $\overline{R}$ 和预置控制端 $\overline{PE}$ 分别并接在一起, 各级的控制端CT和CI都接 V_{DD} (或高电平), 以保证计数操作。电路工作时, 第一级IC1的进位

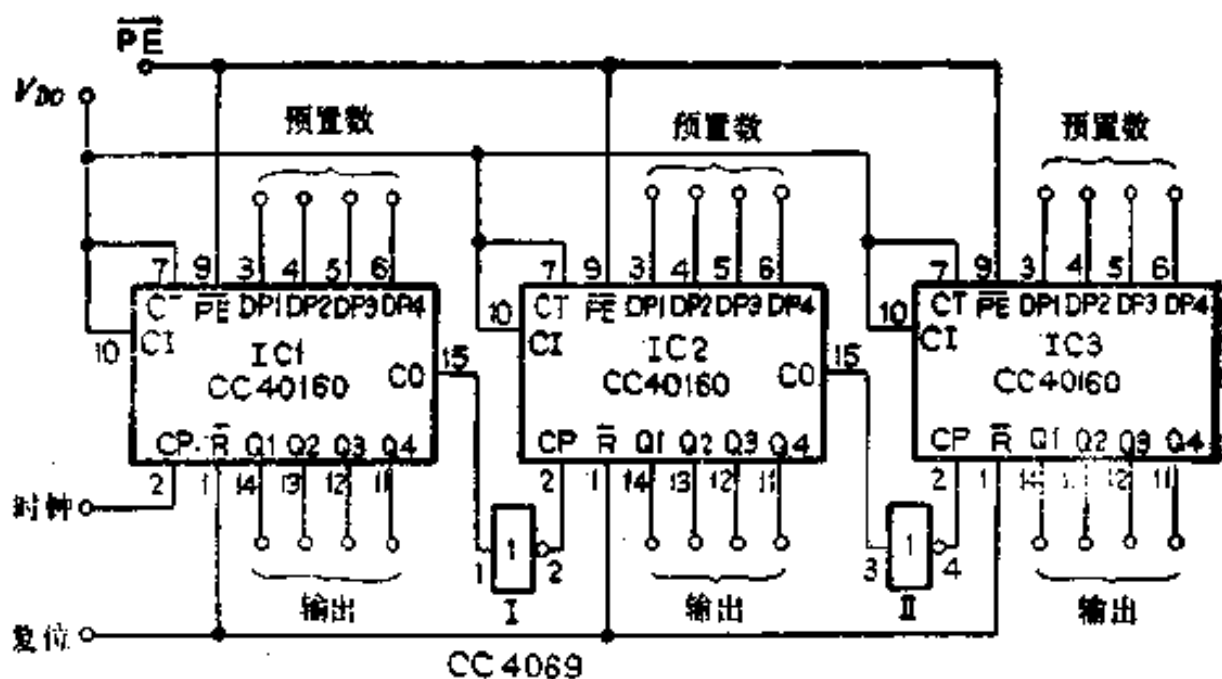


图 4-65 可编程串行加计数器

输出端CO经CC4069的门I反相后送至第二级IC2的CP端作为IC2时钟输入，第二级的CO端经CC4069的门II反相后接第三级IC3的CP端。只有当IC1计数到其最大值1001时，它的进位输出端CO才发出一个计数脉冲，送至IC2的CP端使IC2计一次数，同样，当IC2计数到最大值1001时，也向IC3发出一个计数脉冲，直至三级计数器的输出均为最大值，即完成一个周期的串行计数功能。

电路中3级计数器的预置输入端可由BCD拨盘开关或计算机控制。

电路处置：

本例中，可预置数BCD加计数器集成电路CC40160为串行级联。预置输入端 $DP_1 \sim DP_4$ 不允许悬空，可经下拉电阻接地。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

3. 可预置5位计数器

电路用途：

一般十进制或二进制计数器为 4 位循环方式，而该电路可构成 5 位循环方式。因此，该电路主要用于数字系统中比较特殊场所的计数器或分频器。

工作原理：

图4-66所示电路是由可预置数 4 位二进制 加 计 数 器 CC 40161、双 J—K 触发器 CC4027 和 四 2 输入端与非门 CC4011 等构成可预置的 5 位计数器。

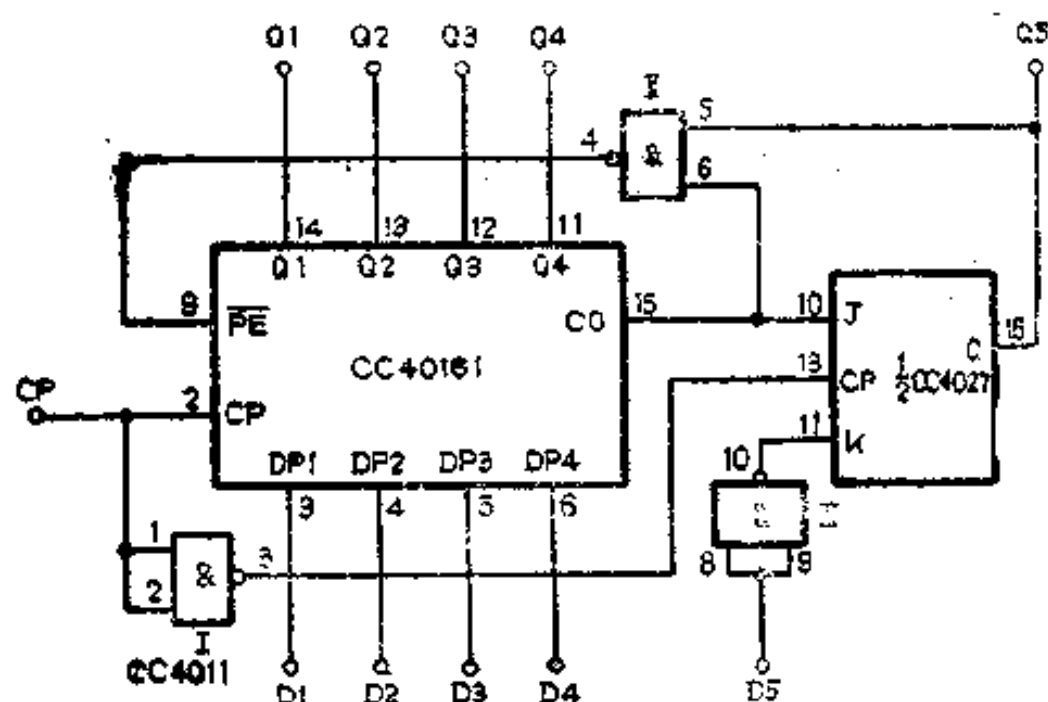


图 4-66 可预置的 5 位计数器

电路工作时，假定 CC40161 的输出端 Q1、Q2、Q3、Q4 都为高电平“1”状态，在 CP 脉冲的作用下 CC4027 输出端 Q 也为高电平“1”状态，经 CC4011 的门 II 则使 CC40161 的 $\overline{PE}$ 为低电平“0”状态，在下一个 CP 脉冲作用下，CC40161 和 CC4027 都执行接收数码操作。然后，CC40161 执行计数操作，而 CC4027 只有当 CC40161 的进位输出端 CO 为“1”和 D5 为“0”时才处于计数工作状态。如果 CC40161 的进位输出端

CO为“1”，D5为“0”，则表示一个计数周期已结束，下一个CP脉冲来时又执行并行输入代码操作。

电路处置：

本例中，可预置数 4 位二进制加计数器集成电路CC40161的预置输入端DP1~DP4可由拨盘开关或计算机程序控制。CI、CT均接正电源。⑩脚（V_{DD}）接正电源，⑧脚（V_{SS}）接地。

4. 移位寄存器

电路用途：

该电路主要用于数字电路中，对串行数据进行移位或寄存。

工作原理：

图4-67所示电路是由 2 片可预置数 4 位二进制加计数器 CC40161和六反相器CC4069构成的具有计数器和移位功能电路。

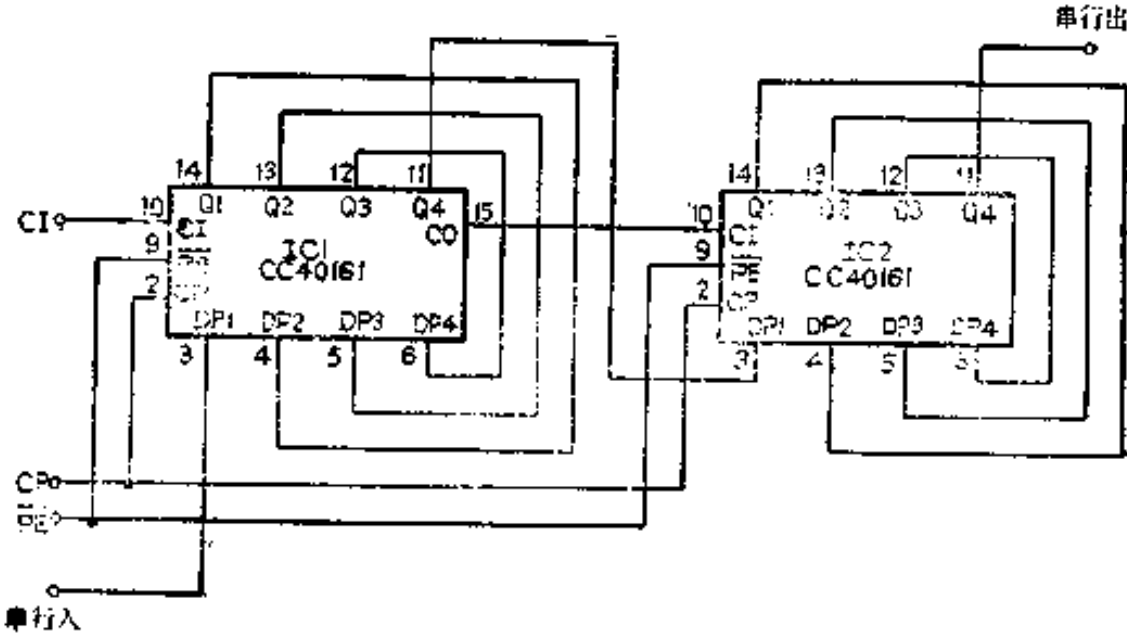


图 4-67 移位寄存器

电路中将IC1的低位输出端CO和IC2的高一位输入端CI相连接。当控制端CI为高电平“1”时，计数器执行计数。当CI为低电平“0”时，CC40161执行并行输入数据操作。由于每一位输出和高一位的输入相连，当串行数据IC1的DP1输入后，每当 $\overline{PE}$ 为低电平“0”时，输出端Q1便将输出状态置入DP2，并由Q2输出，使Q1向右移一位，以此类推，CC40161便完成了执行后移操作功能的移位寄存器。

电路处置：

本例中，可预置数4位二进制加计数器集成电路CC40161的高位输出端CO不用可悬空，⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

十一、可预置数BCD（4位二进制）加/减计数器集成电路CC40192（CC40193）

CC40192（CC40193）是可预置数BCD和4位二进制加/减计数器。它采用双时钟的逻辑结构。加计数和减计数具有各自的时钟通道，计数方向由时钟脉冲进入的通道来决定。

作加计数时， CP_U 端为高电平“1”，时钟脉冲由 CP_U 端输入，在上升沿的作用下，计数器作增量计数。

作减计数时， CP_U 为高电平“1”，时钟脉冲由 CP_D 端输入，在上升沿的作用下，计数器作减量计数。

另外它还有4个置数输入端DP1~DP4；4个输出端Q1~Q4；进位端 $\overline{CO}$ 和借位端 $\overline{BO}$ ；置数控制端 $\overline{PE}$ 和复位端R。

CC40192（CC40193）的管脚排列如图4-68所示，波形分别如图4-69、4-70所示。

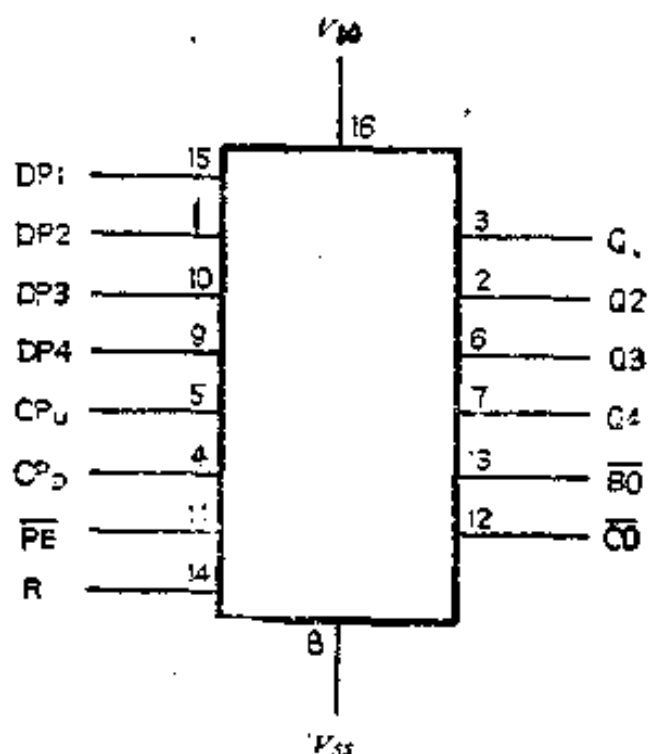


图 4-68 CC40192 (CC40193) 的管脚排列图

国产CC40192 (CC40193) 可由国外产品 CD40192 (CD 40193) 直接换用, 也可与国内产品C181 (C184) 代换使用, 代换时应注意管脚排列及有关参数的选择。

1. 可编程1/N计数分频器

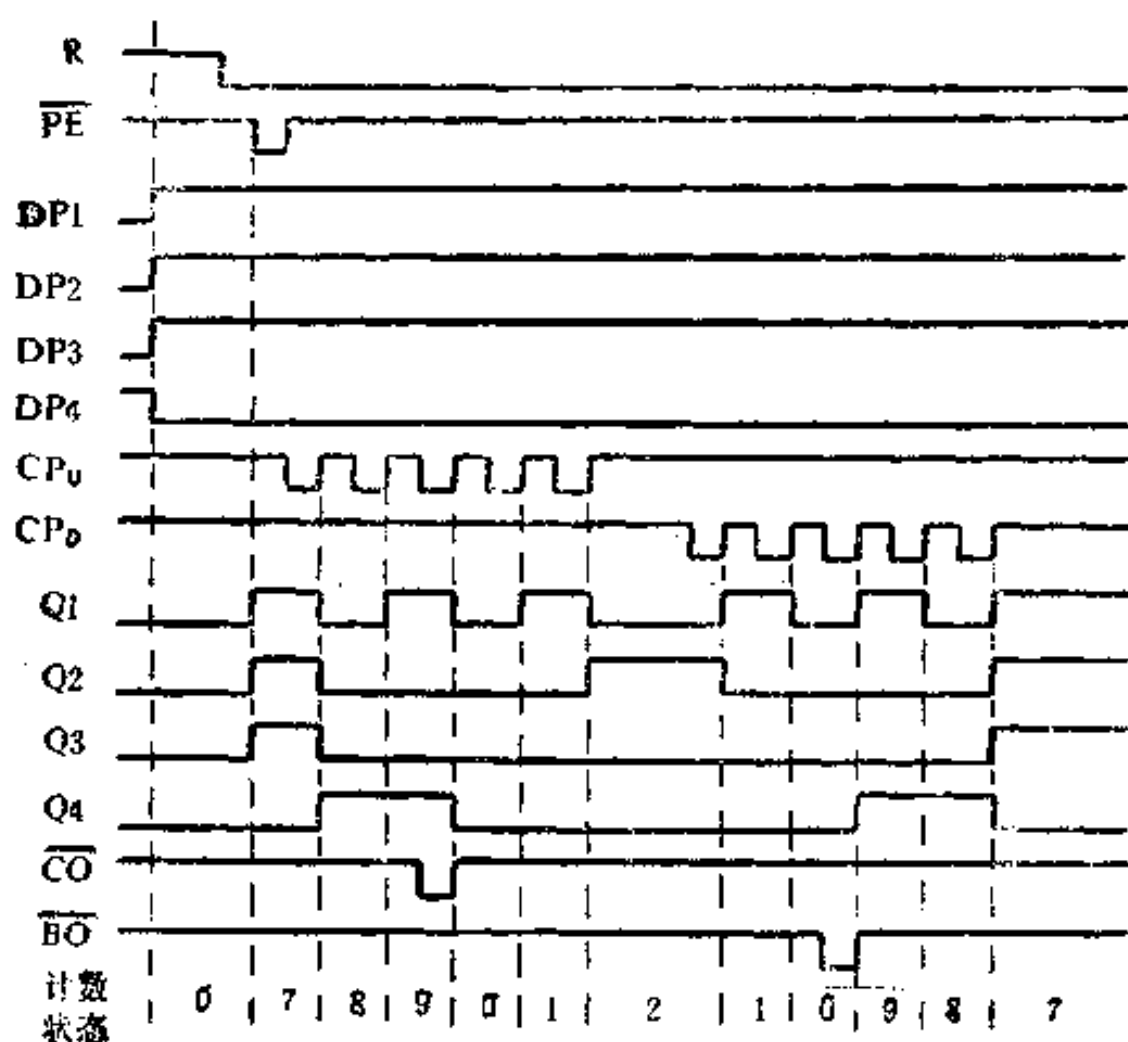
电路用途:

该电路主要用作数字系统中可编程的任意计数器。

工作原理:

图4-71所示电路是由2片可预置数BCD加/减计数器 CC 40192构成的可编程1/N计数分频器。

将两片CC40192接成减计数状态, 并由IC2的借位输出端 $\overline{BO}$ 反馈到IC1的预置控制端 $\overline{PE}$, 即可实现1/N计数分频器, 其中 $1 \leq N \leq 99$, 输出信号由 IC2 的 $\overline{BO}$ 端引出, 输出频率为:



CC40192、C181

图 4-69 CC40192波形图

$$f_0 = f_i / N$$

电路中CC40192的加计数端 CP_C 应接 V_{DD} 或高电平，计数脉冲由IC₁的减计数端 CP_D 输入。

电路工作时，在时钟脉冲的作用下作减法计数，一旦IC₁和IC₂的输出端都变为低电平“0”状态时，IC₂的借位输出端 $\overline{BO}$ 跳变为低电平“0”并反馈到IC₁的 $\overline{PE}$ 端，于是就自动地把预置数 N 送入计数器，重新开始减计数，从而实现连续的 N 分频。如果 $\overline{PE}$ 每次跳变时，由 $DP1 \sim DP4$ 置入不同的预置数，就可以实现可编程的 $1/N$ 分频计数器。

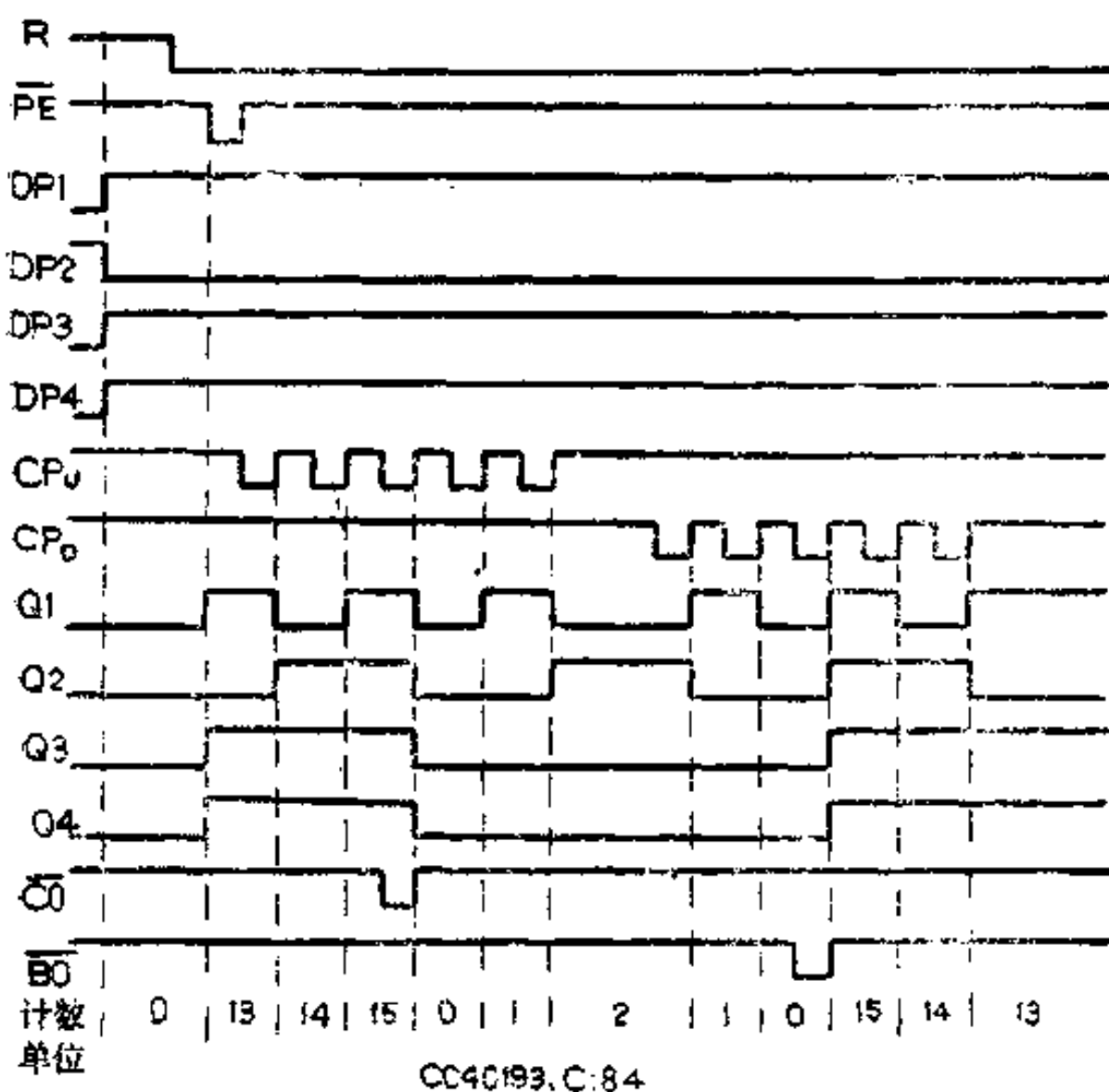


图 4-70 CC40193波形图

电路处置:

本例中, 可预置数BCD加/减计数器集成电路CC40192的预置输入端 $DP1 \sim DP4$ 可由BCD拨盘开关或计算机控制。CC40192的⑩脚(V_{DD})接正电源, ⑧脚(V_{SS})接地。

2. 压力测试器

电路用途:

该电路的特点是不用传统的A/D转换电路, 可将外加压力

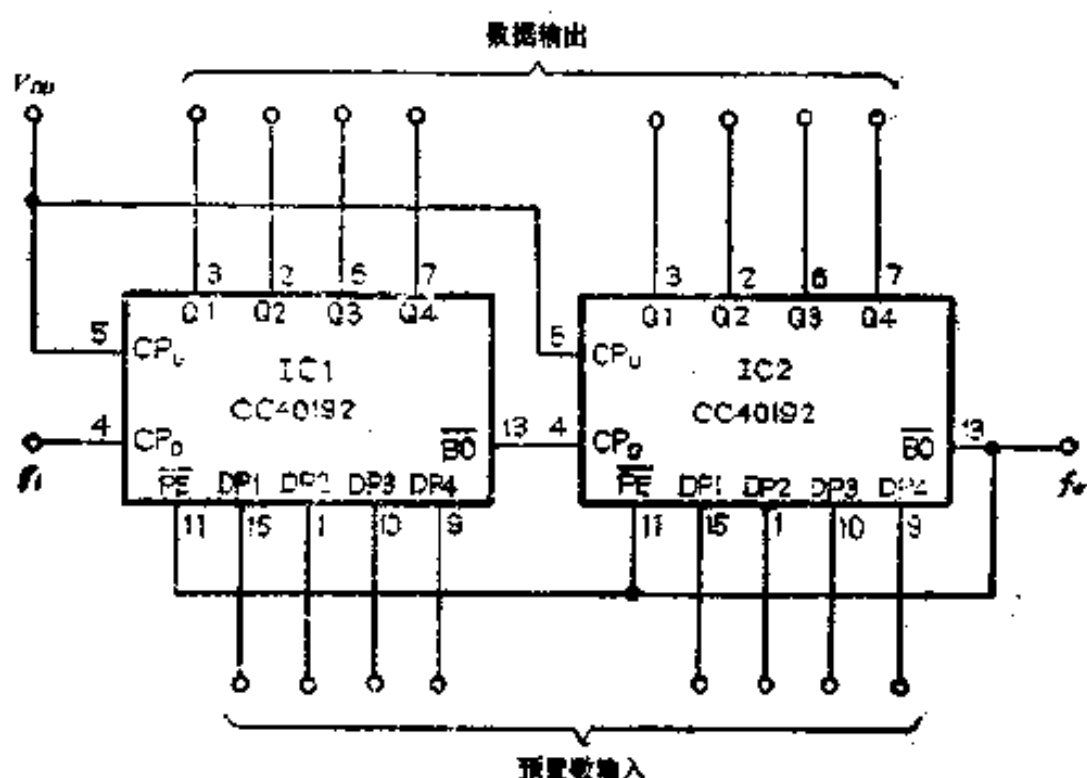


图 4-71 可编程 1/N 计数分频器

转换为可读的数字信号, 可用于压力测试。

工作原理.

图4-72所示电路是由可预置数BCD加/减计数器CC40192、时基电路NE555、双D触发器CC4013和四2输入端与非门CC4011等构成的压力测试器。

电路中IC1 (NE555) 组成典型的多谐振荡器, 而电位器式的压力传感器 R_x 置于定时元件之中。由于该振荡器本身的工作特点, 电容C1的充电期即输出的高电平时间 $t_1=0.693(R_1+R_2+R_x) \cdot C_1$, 而电容的放电期, 即输出的低电平时间 $t_2=0.693R_2 \cdot C_1$, 可见 R_x 仅影响 t_1 , 而 t_2 与 R_x 无关。

IC2 (NE555) 作振荡源。其输出一路经 IC3 (CC4013) 2 分频, 另一路经 IC6 (CC4011) 的门 I 加到 IC4 (CC40192) 的减时钟端 CP_D 。这样, 在 t_1 期, IC1 ③脚为高电平“1”, 门 I 打开, 可逆计数器以 $f_0/2$ 的频率减法计数。所以在—一个周

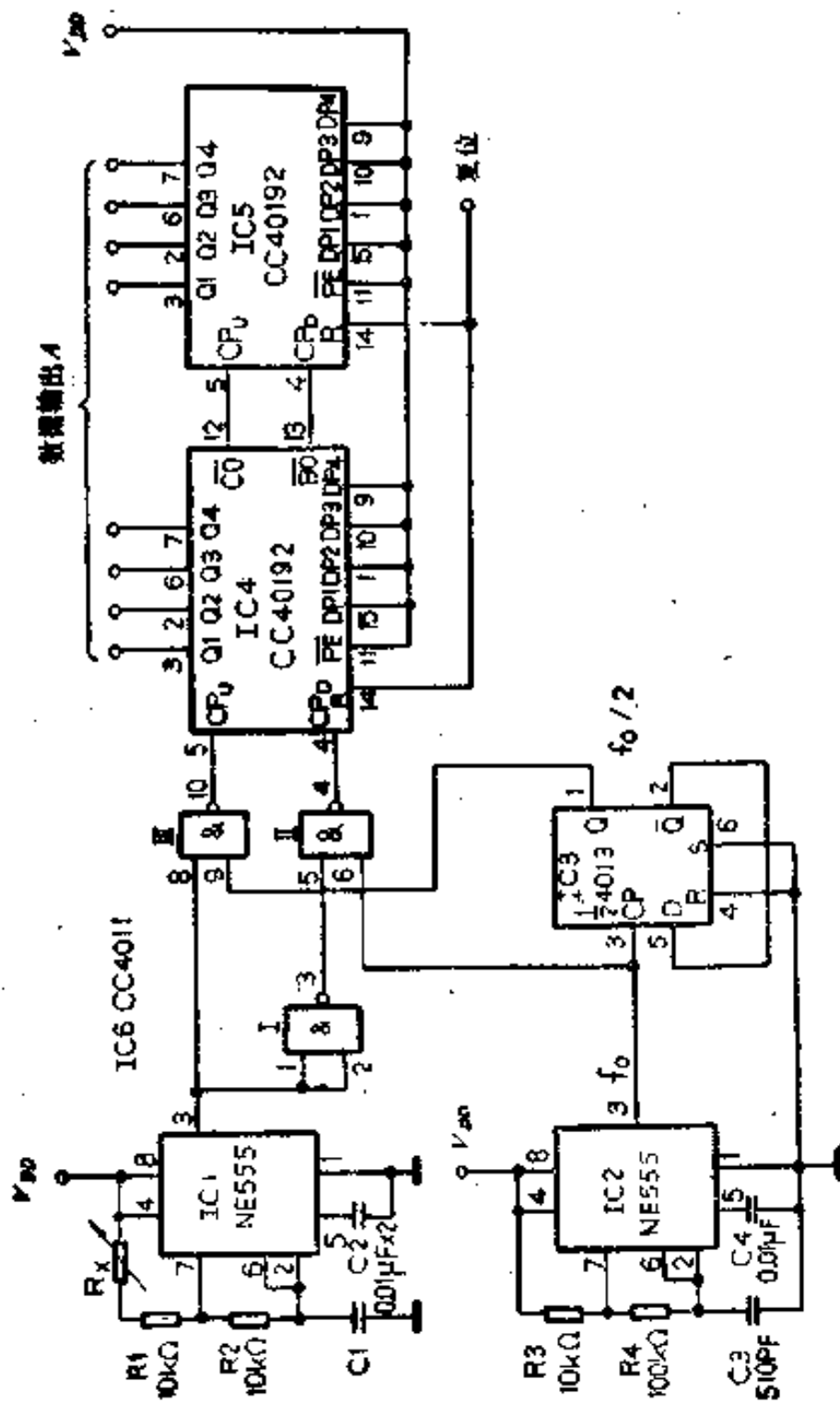


图 4-72 压力测试器

期内，计数器的结果A为：

$$A = t_1 f_0 / 2 - t_2 f_0 = 0.347 f_0 \cdot C1 \cdot R_x。$$

因 f_0 和C1均为定值，故读数A与 R_x 成正比。

为了提高精度，应尽可能提高 f_0 以及增加计数器的级数。而计数器的输出可以加上锁定、译码、驱动后，用数码管显示出读数值。

实际电路应用中， f_0 往往可调，以便改变读数与 R_x 之间的比例因子，从而修正刻度。

电路处置：

本例中，可预置数BCD加/减计数器集成电路CC40192的高位进位和借位端 $\overline{CO}$ 和 $\overline{BO}$ 可悬空，预置输入端DP1~DP4可接 V_{DD} 或 V_{SS} ，⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

3. 数控单稳多谐振荡器

电路用途：

数控单稳多谐振荡器具有广泛的应用。例如可变延时，射线管电子束调制，脉冲调制以及取样保持电路的时间控制等。

工作原理：

图4-73所示电路是由可预置数BCD加/减计数器CC40192、BCD-十进制译码器CC4028和四2输入端与非门CC4011等构成的数控单稳多谐振荡器。

电路中由CC4011的门I和门II构成的微分型单稳态多谐振荡器，是由负脉冲触发。平时电路处于稳态时，①点为高电平“1”状态，④点和⑤点为低电平“0”状态。当负触发脉冲输入时，电路进入暂稳态。这时④点变为高电平“1”状态，使晶体管VT导通，对电容C充电，故⑤点瞬间变为高电

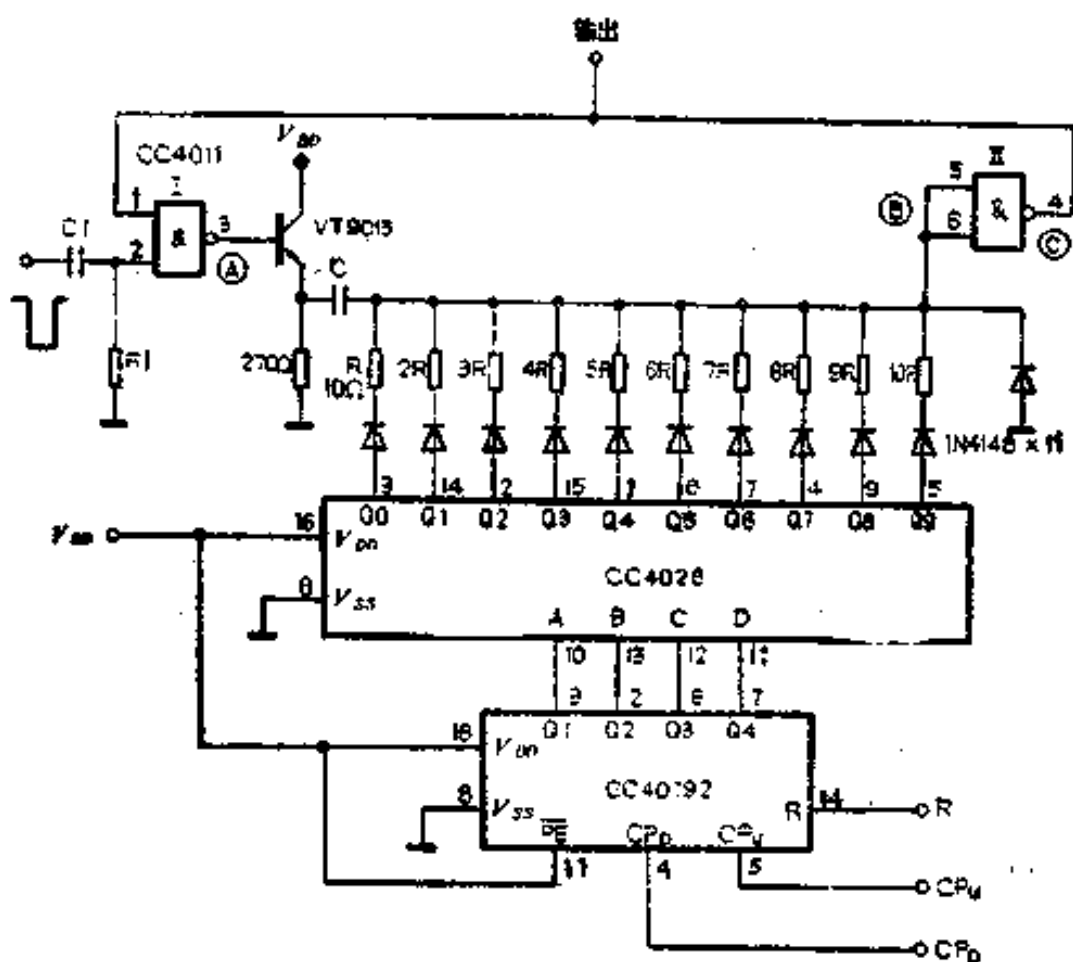


图 4-73 数控单稳多谐振荡器

平“1”状态，然后按指数下降，当⑥点电平下降到1.6V以下时，门Ⅱ的输出又回到高电平“1”状态。输出脉冲宽度 $T = 0.66RC$ 。

为了使微分型单稳态多谐振荡器的输出脉冲宽度可调，电路中加入了由晶体管VT构成的射极跟随器。通过控制电阻R的阻值来改变脉冲宽度。

电路中通过改变CC4028地址输入数来选择不同的R阻值。对CC40192输入不同的CP脉冲就会在输出端得到不同的地址，CC4028的输出端便相应地变为高电平使振荡器的脉冲宽度得到调节。其输出脉冲宽度由下式决定：

$$T = 0.59[(n+1)R - 30]C$$

其中 n 是储存在CC40192中的译码地址数。

电路中R1、C1构成输入微分电路，当触发脉冲宽度小于单稳输出宽度时可以省去。

电路处置：

本例中，可预置BCD加/减计数器集成电路CC40192的预置输入端DP1~DP4不用时全部接地，进位输出端 $\overline{CO}$ 和借位输出端 $\overline{BO}$ 可悬空。

4. 减法电路

电路用途：

该电路主要用于数字系统中作减法运算。

工作原理：

图4-74所示电路是由可预置数BCD加/减计数器CC40192、BCD比例乘法器CC4527、四2输入端与门CC4081和六施密特触发器CC40106等构成的减法器。

该电路为两位整数进行减法运算电路。减数B和被减数A分别置入IC1、IC2（CC4527）的BCD数输入端（A、B、C、D）。由于IC3（CC40192）不能同时进行加和减，因此，比例乘法器的输入端采用异相时钟脉冲输入（由CC40106的门I反相）。同时，为了保证计数器的正常运行，采用了由IC4（CC40106）的门II、门III和R1C1、R2C2组成的单稳电路。

因为IC1的OE端的输出，经IC6（CC4081）的1个门将输入时钟脉冲封锁。所以每输入10个时钟脉冲，电路工作一次。按动复位按钮SB后，电路重新工作。

由于每输入10个时钟脉冲，IC1输出A个脉冲，IC2输出B个脉冲。因此，一次运算后可逆计数器的计数 N_0 为：

$$N_0 = A - B$$

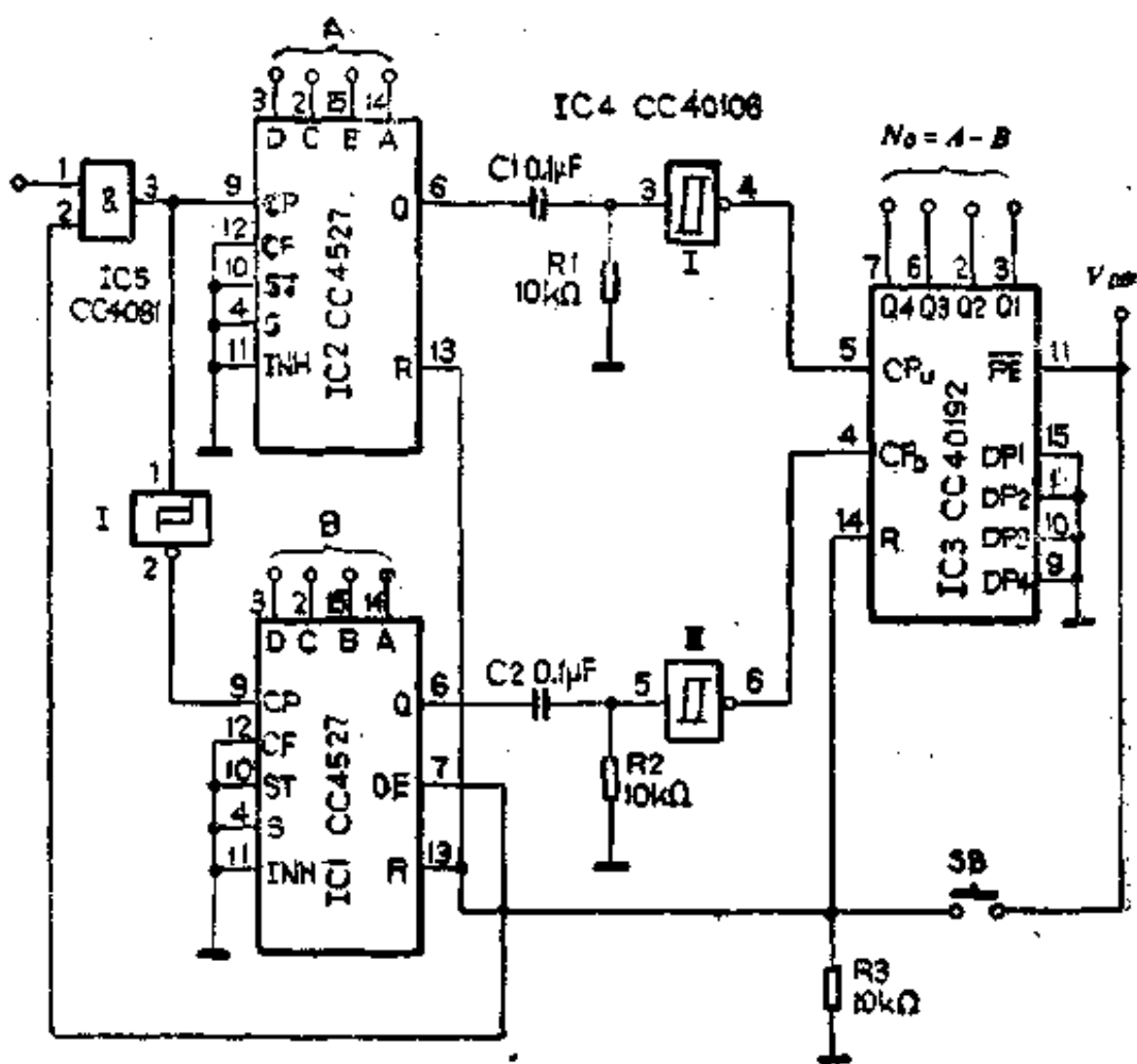


图 4-74 减法电路

即实现了减法运算。

电路处置：

本例中，可预置BCD加/减计数器集成电路CC40192进位和借位输出端 $\overline{CO}$ 和 $\overline{BO}$ 可悬空，⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

5. 频率检测电路

电路用途：

该电路主要用于频率比较或频率检测，其结果可通过发光管进行显示。

工作原理：

如图4-75所示电路是由可预置数4位二进制加/减计数器CC40193、双二进制4选1译码器/分离器CC4556和四异或门CC4070等构成的频率检测电路。

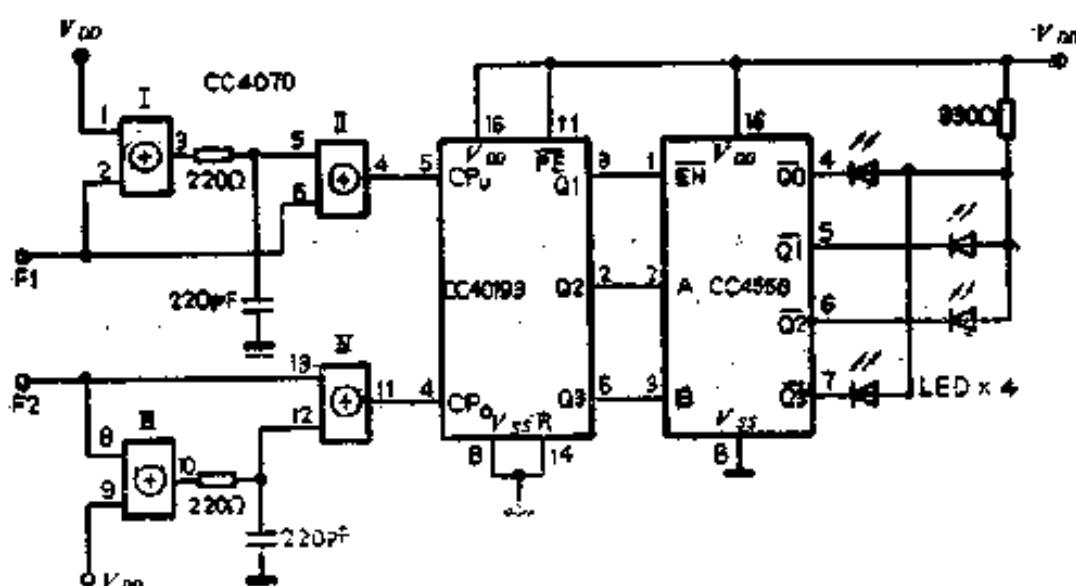


图 4-75 频率检测电路

该电路能够检测并显示出两个输入信号的频率之差。电路中CC4070组成脉冲形成电路，其门Ⅰ和门Ⅱ的一个输入端接 V_{DD} ，作为反相器使用。输入信号与其经过反相延时的信号一同送入门Ⅲ和门Ⅳ，从输出端（④、⑪脚）得到与输入信号频率相同的窄脉冲串。两路窄脉冲分别送到CC40193的加法输入端 CP_+ 和减法输入端 CP_- ，加法输入端有脉冲时作加计数（此时 CP_+ 为高电平“1”状态），减法输入端有脉冲时作减计数（此时 CP_- 为高电平“1”状态）。两路输入都有脉冲时，加减法总趋势取决于两路脉冲频率之差。当CC4556的允许控制端 $\overline{EN}$ 为低电平“0”状态时，译码器把A、B线上的状态

译成四线输出, $\overline{Q}0 \sim \overline{Q}3$ 轮流呈现低电平“0”, 点亮发光二极管LED。

$F1$ 和 $F2$ 分别代表两路输入信号的频率。如果 $F1 > F2$, CC40193作加计数, 经CC4556译码后, 发光管LED的点亮顺序为顺时针旋转。如果 $F2 > F1$, 则CC40193作减法计数, 经CC4556译码后, 发光管LED的点亮顺序为逆时针旋转。点亮速度的快慢, 表明 $F1F2$ 频差值的大小。当 $F1 = F2$ 时LED点亮不动。

电路处置:

本例中, 可预置4位二进制加/减计数器集成电路CC40193的输出端 $Q4$ 及进位借位输出端 $\overline{CO}$ 和 $\overline{BO}$ 不用可悬空, 预置输入端 $DP1 \sim DP4$ 可接地。

第五部分

译 码 器

在数字系统中，译码器的功能是将一种数码变换成另一种数码，译码器的输出状态是其输入变量各种状态组合的结果。译码器的输出可操作或控制系统其它部分，也可驱动显示器，实现数字、符号的显示。

译码器是一种组合电路。工作状态的改变无需依赖时序脉冲。这里主要介绍数码译码器和显示译码器。

显示译码器的逻辑关系主要考虑到显示器的字形。由显示器的各段可组合成数字0~9或者其它符号。后面将要介绍的CC4511、CC4026和CC4033是显示译码器。

数码译码的功能就是把一种逻辑代码转换成另一种符合某种规则的相应的逻辑代码。在数字逻辑中有二—十进制码（也称作BCD码）和二进制码。前者有10种表示状态即0000~1010，后者有16种表示状态即0000~1111。后面将要介绍的CC4028、CC4514、CC4515、CC4555和CC4556是数码译码器。

一、BCD—锁存/7段译码/驱动器集成电路 CC4511

CC4511是BCD—锁存/7段译码/驱动器。它具有较大的输出驱动电流能力，最大可达25mA，可直接驱动LED数码管。CC4511有4个输入端A、B、C、D和7个输出端 $Q_1 \sim Q_7$ 。

它还具有输入BCD码锁存LE功能、灯测试LT和熄灭BI显示功能。当输入的BCD码大于1001时，7段显示输出全为“熄灭”信号。

CC4511的管脚排列如图5-1所示。真值表见表5-1。
国产CC4511可由国外产品CD4511、MC14511直接换用。

1. 数字显示器

电路用途：
该电路主要用作计数器或其控制设备的终端显示。
工作原理：

图5-2所示电路是由BCD—锁存/7段译码/驱动器CC4511和共阴极显示数码管LED5011等构成的数字显示器。

该显示器可显示数字0～9。当输入数据大于1001时，7段显示输出为全“熄灭”状态。

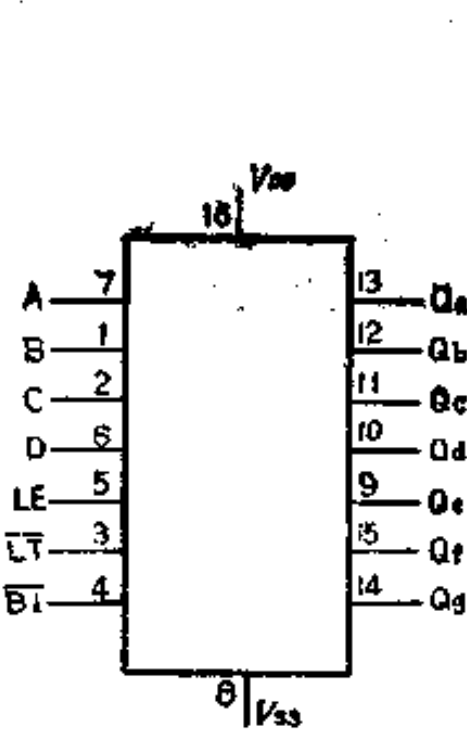


图 5-1 CC4511的管脚排列图

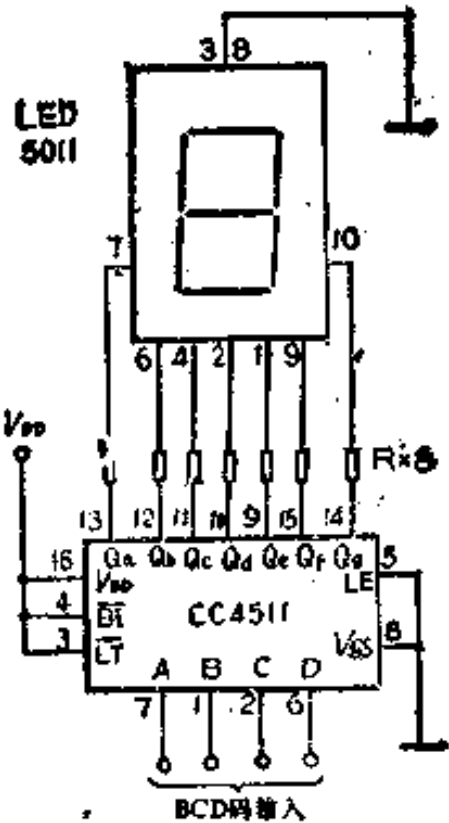


图 5-2 数字显示器

表 5-1

GC4511真值表

LE	$\overline{BI}$	$\overline{LT}$	D	C	B	A	Q_8	Q_7	Q_6	Q_5	Q_4	Q_3	Q_2	Q_1	显示
ϕ	ϕ	0	ϕ	ϕ	ϕ	ϕ	1	1	1	1	1	1	1	1	8
ϕ	0	1	ϕ	ϕ	ϕ	ϕ	0	0	0	0	0	0	0	0	熄灭
0	1	1	0	0	0	0	1	1	1	1	1	1	1	0	0
0	1	1	0	0	0	1	0	1	1	0	0	0	0	0	1
0	1	1	0	0	1	0	1	1	0	1	1	0	1	1	2
0	1	1	0	0	1	1	1	1	1	1	0	0	0	1	3
0	1	1	0	1	0	0	0	1	1	0	0	1	1	1	4
0	1	1	0	1	0	1	1	0	1	1	0	1	1	1	5
0	1	1	0	1	1	0	0	0	1	1	1	1	1	1	6
0	1	1	0	1	1	1	1	1	1	1	0	0	0	0	7
0	1	1	1	0	0	0	1	1	1	1	1	1	1	1	8
0	1	1	1	0	0	1	1	1	1	0	0	1	1	1	9
0	1	1	1	0	1	0	0	0	0	0	0	0	0	0	熄灭
0	1	1	1	0	1	1	0	0	0	0	0	0	0	0	熄灭
0	1	1	1	1	0	0	0	0	0	0	0	0	0	0	熄灭
0	1	1	1	1	0	1	0	0	0	0	0	0	0	0	熄灭
0	1	1	1	1	1	0	0	0	0	0	0	0	0	0	熄灭
0	1	1	1	1	1	1	0	0	0	0	0	0	0	0	熄灭
1	1	1	ϕ	ϕ	ϕ	ϕ	取决于LE上跳前输入的ECD码								

由于CC4511的输出电流较大，因此需在CC4511和LED之间串接限流电阻R，R的阻值为：

$$R = \frac{V_{OH} - V_{DF}}{I_{SEG}}$$

式中： V_{DF} 为LED的正向压降（约2V）； I_{SEG} 为LED的笔段电流（约5~10mA）。

电路处置：

本例中，BCD—锁存/7段译码器/驱动器集成电路CC4511的输入端A、B、C、D可由计数器输入，但输入的BCD码不应大于1001。

2. 4 状态逻辑测试笔

电路用途：

该测试笔的工作电压 V_{DD} 为3~18V；测试电压 V_I 为0~18V。状态显示：当 V_I 为直流电平时， $V_I \leq 0.4V$ ，显示“□”； $V_I \geq \frac{1}{2}V_{DD}$ ，显示“|”；当 V_I 为交流电平时，显示“P”；高阻态输入时，不显示。

工作原理：

图5-3所示电路是由BCD—锁存/7段译码/驱动器CC4511、LED5011及晶体三极管VT等构成的4状态逻辑测试笔。

测试时，当输入 V_I 的电平低于0.4V时，VT1截止，CC4511的输入端A、D为低电平“0”状态，B、C、 $\overline{BI}$ 为高电平“1”状态，其输出端 Q_0 、 Q_1 为低电平“0”状态 Q_2 、 Q_3 、 Q_4 、 Q_5 、 Q_6 高电平“1”状态，显示状态应为“□”，由于输出端 Q_0 、 Q_1 未接数码管LED5011，此时，数码管LED5011的c、d、e、g各极得到高电平，数码管显示“□”。

VT2、VD2等组成恒流源，使数码管LED5011得到一个较恒定的电流，以便使电路工作在不同电压时，数码管的亮度及功耗不变。

电路处置：

本例中，BCD—锁存/7段译码/驱动器集成电路CC4511的 Q_6 、 Q_7 笔段没有使用，可悬空。

3. 脉冲宽度测量电路

电路用途：

该电路利用一个100kHz的基准频率，在被测信号的脉冲宽度范围内计数。它能产生10μs的分辨率，最大测量宽度为99.99ms。

工作原理：

图5-4所示电路是由双BCD同步加计数器CC4518、BCD—锁存/7段译码/驱动器CC4511和六反相器CC4069等构成的脉冲宽度测量电路。

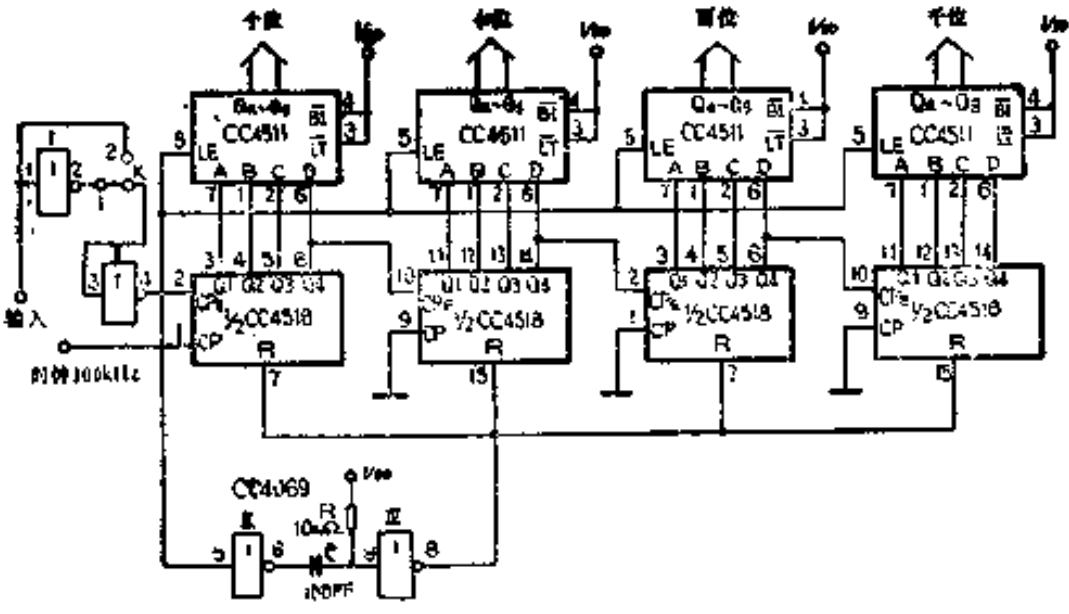


图 5-4 脉冲宽度测量电路

电路工作时,被测脉冲经 CC4069 的门 I 或门 II 加到 CC4518 的 CP_E 端, 100kHz 基准信号直接加到计数器的低位的 CP 端, 当 CP_E 端为高电平“1”状态时允许计数脉冲输入。

CP_E 端从低电平“0”状态跳到高电平“1”状态后, 其工作顺序如下: 先通过 CC4511 的锁存功能端 LE 将前一个时钟周期的数值锁定下来, 以便获得稳定的读数。然后经 CC4069 的门 III 和 RC 微分后经门 IV 给 CC4518 复位。宽度约 $1\mu s$ 的复位脉冲结束后, CC4518 开始计数, 计数过程一直进行下去, 何时结束取决于 CP_E 端高电平的宽度, 宽度越大, 计数值也越大。一旦 CP_E 变为低电平“0”状态, 就停止计数, CC4511 也离开锁定状态, 重新取数显示。

开关 K 用来选择测量正的脉冲还是负的脉冲。测正脉冲开关位置应打到位置“1”, 测负脉冲应打到位置“2”。

电路处置:

本例中, BCD-锁存/7 段译码/驱动器集成电路 CC4511 的灯测试端 $\overline{LT}$ 和熄灭显示功能端 $\overline{BI}$ 均接高电平“1”或 V_{DD} , 使其失去作用。笔段输出端分别接相应的共阴极 LED 数码管。⑩脚 (V_{DD}) 接正电源, ⑧脚 (V_{SS}) 接地。

4. 特殊显示电路

电路用途:

BCD-锁存/7 段译码/驱动器 CC4511 广泛应用于数字显示系统中。其特点是: 当显示数字 6 时, 为“b”; 当显示数字 9 时为“q”。但在某些特殊应用中上述显示方式就有些不太直观容易混驳。如 6 和 b 及 9 和 q 不能区分。该电路可改进这种不足。

工作原理:

图5-5所示电路是将BCD-锁存/7段译码/驱动器CC4511的 Q_0 、 Q_1 、 Q_2 笔段信号分别取出作为控制信号。当显示数字6时，其笔段输出电平为： Q_0 、 Q_1 为低电平“0”， Q_2 、 Q_3 、 Q_4 、 Q_5 、 Q_6 为高电平“1”。由于 Q_2 段为低电平“0”，所以三极管VT3导通，12V电压通过限流电阻加到了LED5011的a段上，使其原显示的“b”变为“5”。当显示数字9时，其笔段输出电平为： Q_0 、 Q_1 为低电平“0”； Q_2 、 Q_3 、 Q_4 、 Q_5 、 Q_6 为高电平“1”。所以VT1、VT2均为导通状态，12V电压通过VT2及限流电阻使LED5011的d段上，使其原显示的“9”变为“9”。

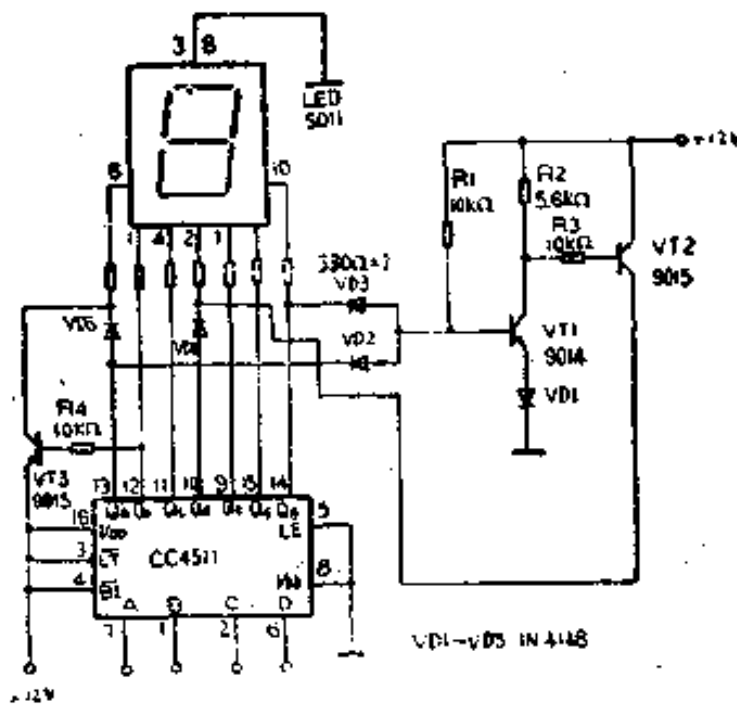


图 5-5 特殊显示电路

另外，在本电路中，显示数字5时， Q_2 笔段也为低电平“0”使VT3导通；在显示数字2、3、5、8时也有 Q_0 、 Q_1 笔段为高电平“1”使VT1、VT2导通，上述情况可能影响a、d笔段的亮度。

电路处置:

本例中, BCD—锁存/7段译码/驱动器集成电路CC4511的输入端A、B、C、D可接计数器的输出端或其它数据端。

二、十进制计数/7段译码器集成电路 CC4026和CC4033

CC4026和CC4033的逻辑功能和内部结构基本相同。其内部可分为约翰逊计数器和7段译码器两部分。它们除了有 Q_n , 7个笔段输出外, 各有其特点:

CC4026适用于时钟计时电路, 利用“C”端的功能可方便地实现60分频或12分频线路。

CC4033的RBI和RBO端可作多位显示自行消隐无效零用。其它引出端功能如下:

R为复位端, 高电平“1”有效; 禁止端INH为高电平“1”时停止计数; 控制显示的输入端DEI和输出端DEO (CC4026) 的功能是: DEI为高电平“1”时笔段输出真值。为低电平“0”时笔段输出全部低电平“0”状态。DEO的作用与DEI相同。 Q_n 为进位输出。

CC4026和CC4033的管脚排列如图5-6和图5-7所示。波形图如图5-8和图5-9所示。

国产CC4026、CC4033可分别由国外产品CD4026、CD4033直接换用。

1. 2~9分频计数器

电路用途:

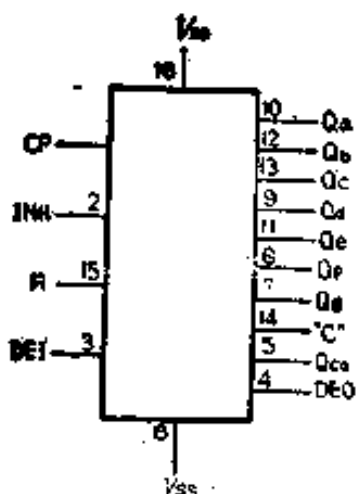


图 5-6 CC4026的管脚排列图

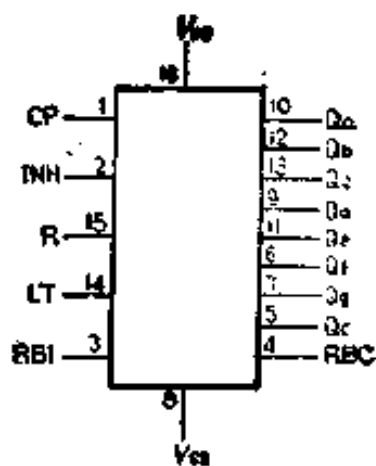
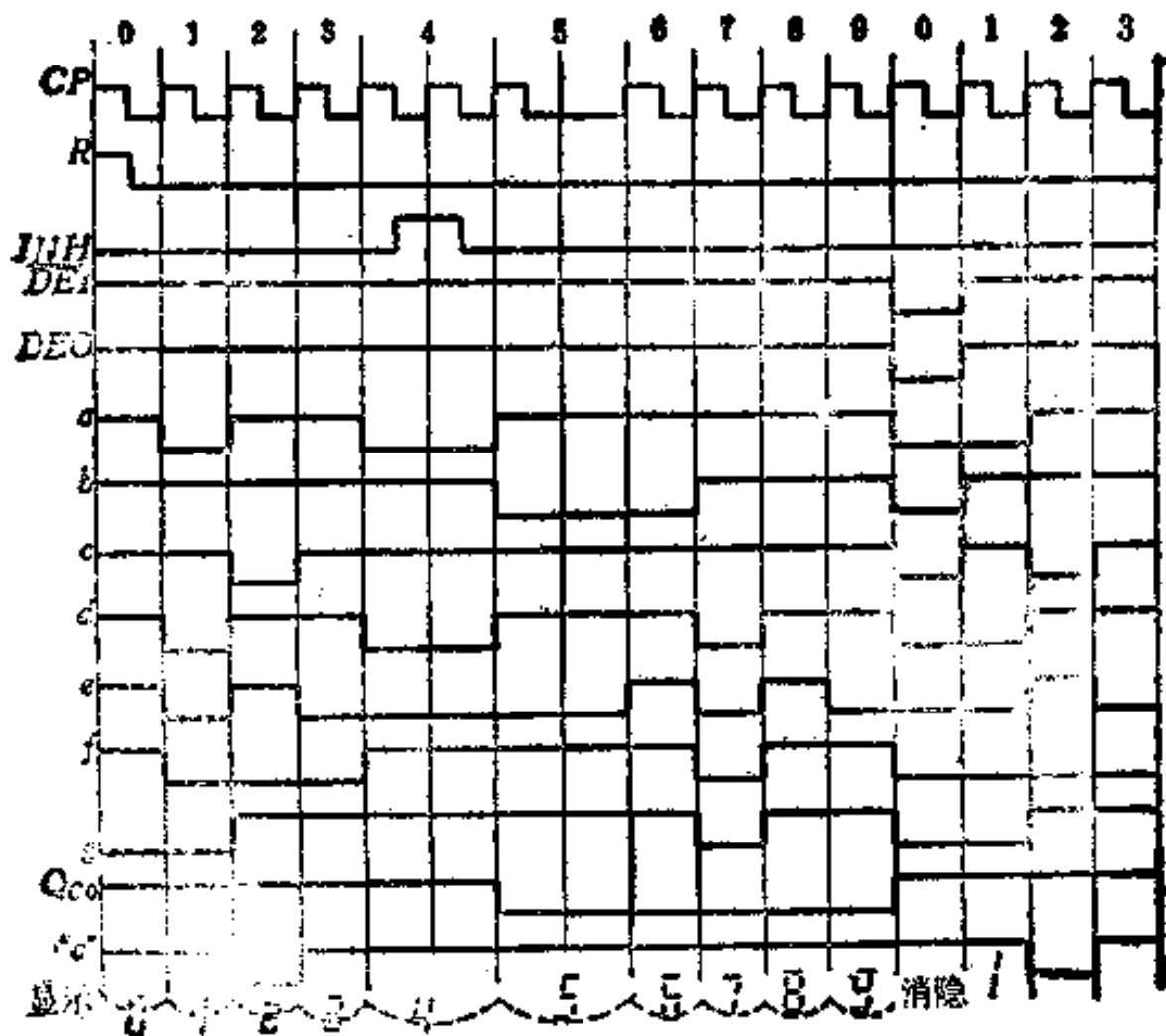
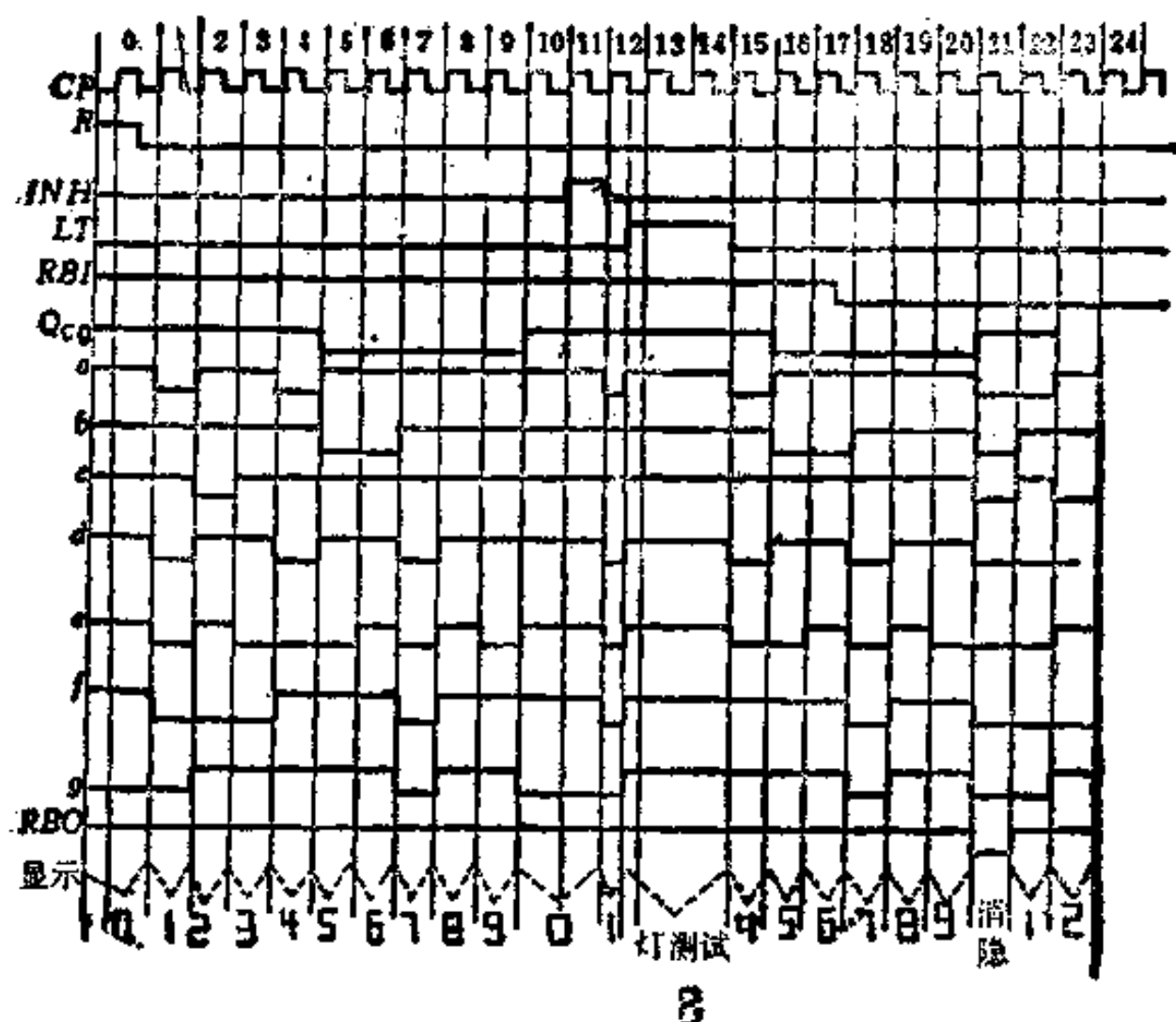


图 5-7 CC4033的管脚排列图



CC 4026波形图

图 5-8 CC4026波形图



CC4033波形图

图 5-9 CC4033波形图

该电路主要用于分频器或其它时序电路。

工作原理：

图5-10所示电路是由十进制计数/7段译码器CC4026 (CC4033)、双D触发器CC4013及门电路等构成的2~9分频计数器。将不同的笔段输出通过门或D触发器来使CC4026 (CC4033)复位，便可得到不同输出状态。当计数器计到预定数时，由控制电路的输出高电平“1”，使计数器的R端得到复位高电平“1”，计数器复位。当下一个时钟脉冲到来后，

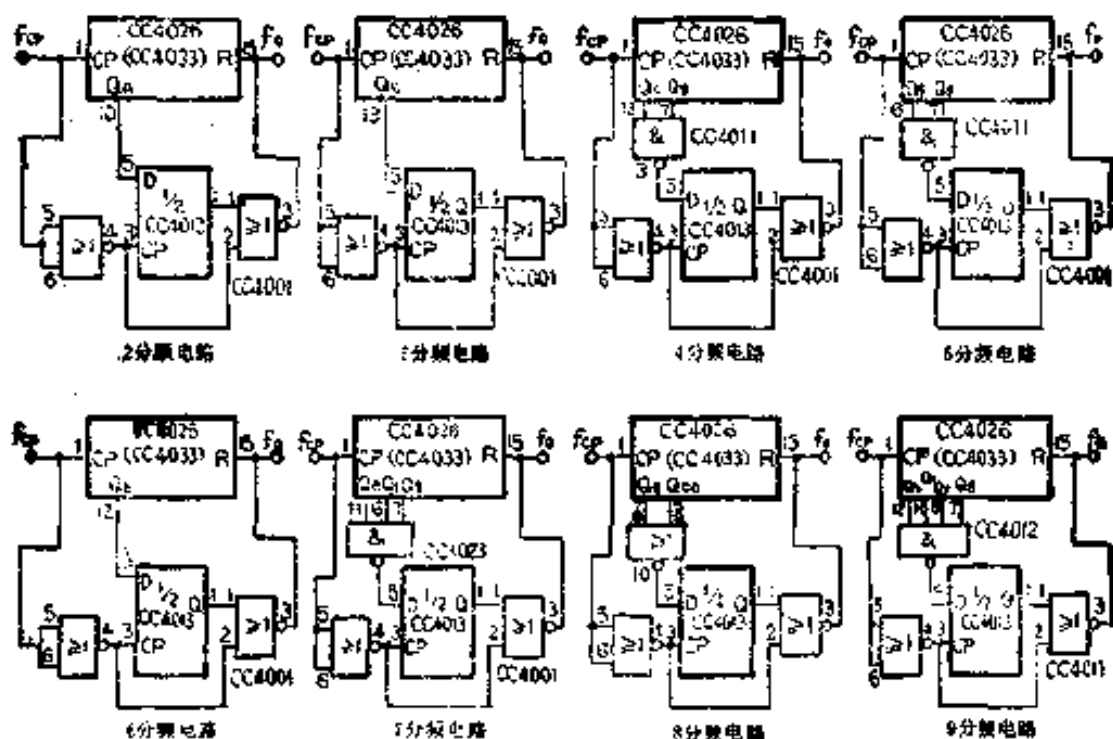


图 5-10 2~9 分频计数器

计数器才能重新进入计数状态。例如 2 分频电路，当 Q_0 笔段为“0”时在 CP 下降沿的作用下或非门输出为高电平“1”，计数器复位完成一个周期的计数过程。

电路处置：

本例中，如使用十进制计数/7段译码器集成电路 $CC4026$ ，可将禁止端 INH 接 V_{SS} ，控制显示端 DEI 接 V_{DD} 。如使用十进制计数/7段译码器集成电路 $CC4033$ ，可将禁止输入端 INH 和灯测试端 LT 接 V_{SS} ，消隐输入端 RBI 接 V_{DD} 。 $CC4026(CC4033)$ 的输出端未被选用的笔段均可悬空。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

2. 数字钟显示转换电路

电路用途：

在 12 小时制计时电路中，小时位过了“12”之后不是显示

“13”，而是显示“1”字。如1:05，不是显示13:05。这就需要“12”转“1”电路来实现。

工作原理：

图5-11所示电路是由十进制计数/7段译码器CC4033、双D触发器CC4013及四2输入端或非门CC4001等构成的数字钟显示转换电路。

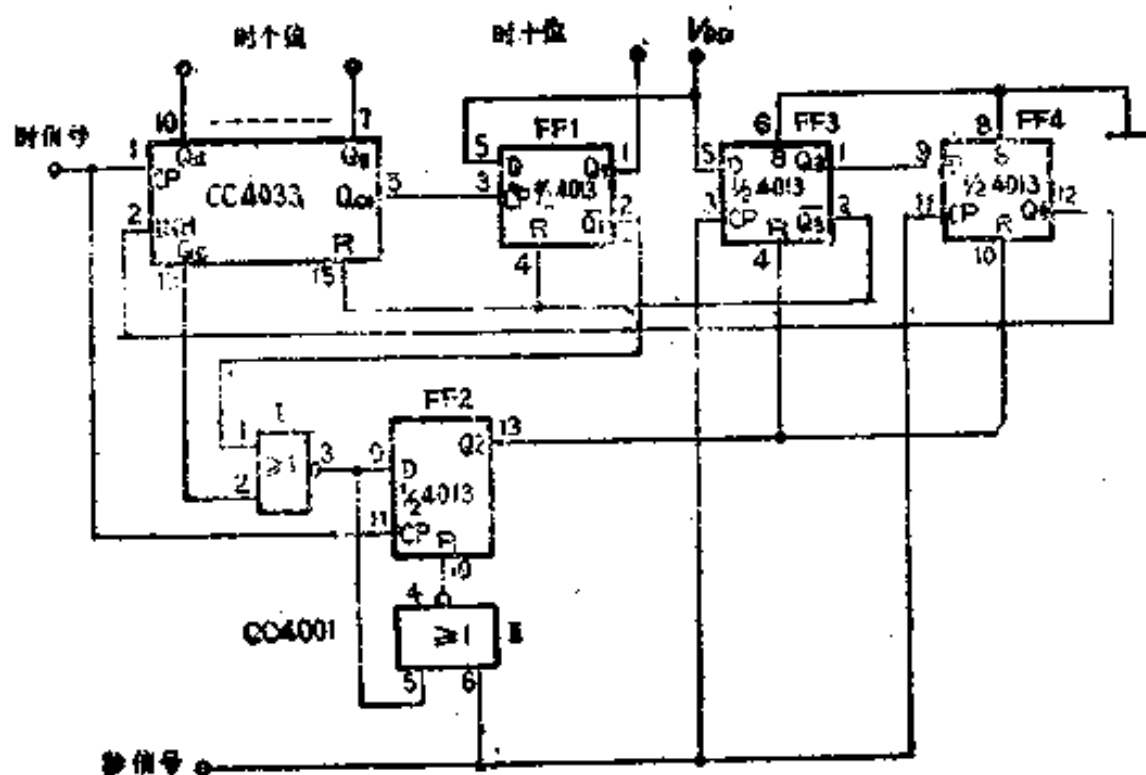


图 5-11 数字钟显示转换电路

电路中CC4013的FF1输出端Q1接小时的十位，CC4033的 $Q_4 \sim Q_7$ 笔段输出接小时个位。

当第12个时钟脉冲输入时，CC4033的笔段 Q_6 为低电平“0”。由于在第10个时钟脉冲输入后，FF1的 $\overline{Q}1$ 已为低电平“0”，这样在第13个时钟脉冲到来时，FF2输出Q2变为高电平“1”，并将触发器FF3和FF4复位。 $\overline{Q}3$ 的输出（周期为1s(秒)的信号)使CC4033和FF1的R端为高电平“1”。计数器复位，Q4为二分频输出（宽度为2s(秒)的信号）作用

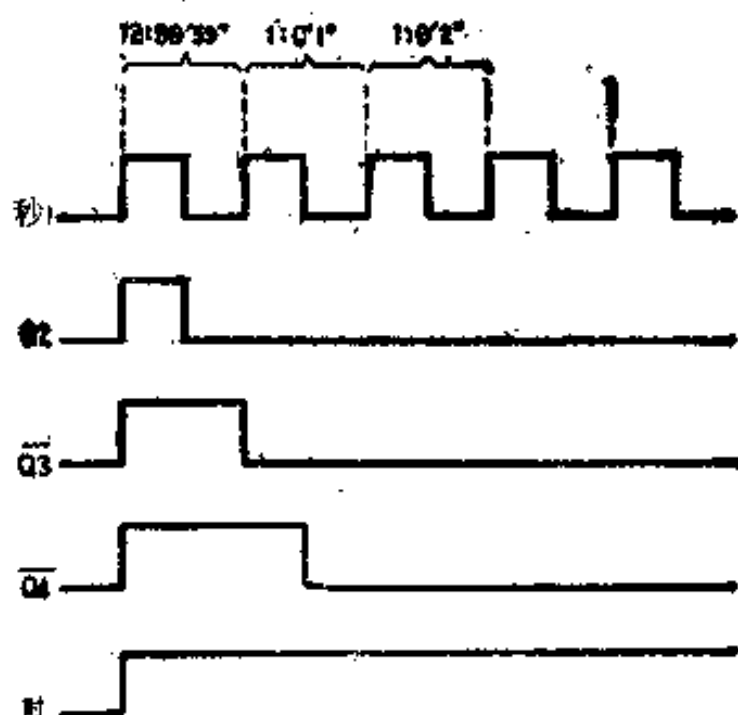


图 5-12 波形图

于CC4033的INH端，又使计数器进小时数为1。其转换波形如图5-12所示。

电路处置：

本例中，十进制计数/7段译码器集成电路CC4033的灯测试端LT接 V_{SS} ，消隐端RBI接 V_{DD} 。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

3. 60分频电路

电路用途：

在计数或定时装置中，分和秒信号都是60进制的，因此，需要60分频器才能完成分和秒的转换。

工作原理：

如图5-13所示电路是由十进制计数/7段译码器CC4033、双D触发器CC4013、和四2输入端或非门CC4001等构成的60分频器。电路中，当第59个时钟脉冲(f_{cl})输入时，IC1显示

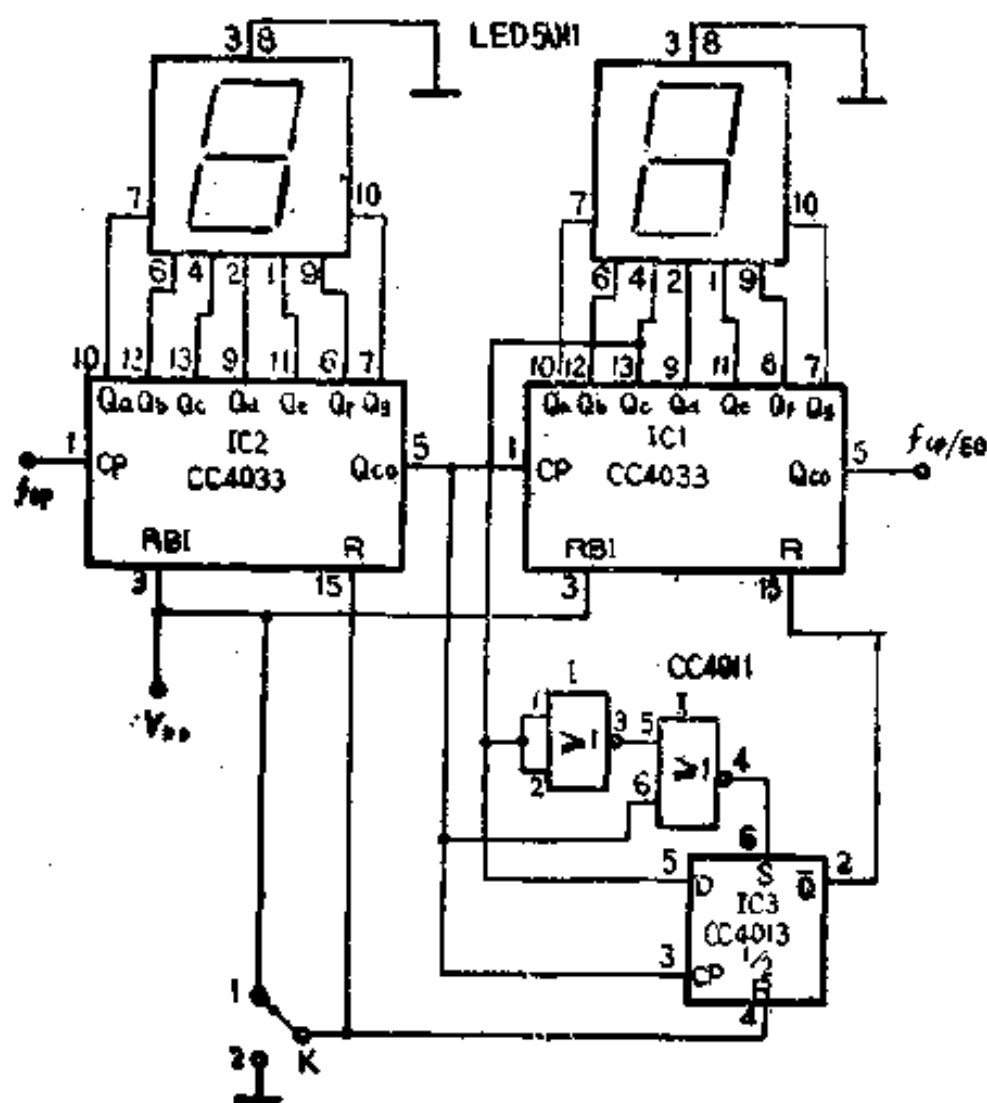


图 5-13 60分频电路

“5”，其 Q_0 段输出为低电平“0”，IC2显示“9”，随后，第60个脉冲输入，IC2的显示从9变到0，其进位输出端 Q_{co} 送出高电平“1”，经CC4001的门I和门II后，使触发器IC3的置位端S为低电平“0”状态， $\bar{Q}$ 输出为高电平“1”状态，同时把2C1复位，分和秒显示器显示出“00”两个数。电路中开关K打到“1”位置时为复位状态。

电路处置：

本例中，十进制计数/7段译码器集成电路 CC4033的禁止端INH和测试端LT接 V_{SS} ，⑯脚(V_{DD})接正电源，⑧脚(V_{SS})

接地。

三、BCD—十进制译码器集成电路CC4028

CC4028可将BCD码译成十进制码。它有4个输入端A、

B、C、D；有10个输出端Q0～Q9。当输入8421BCD码时，在输出端上将分别输出对应的十进制译码信号，输出端平时为低电平“0”状态，只有当译中时，对应的输出变为高电平“1”状态。在输入为1010～1111的6个禁止项编码时，译码所有输出全为低电平“0”状态。

CC4028的管脚排列如图 5-14 所示，真值表见表5-2。

国产CC4028可由国外产品

图 5-14 CC4028的管脚排列图 CD4028、MC14028直接换用，也可与国产C301代换使用，代换时应注意管脚排列及有关参数的选择。

1. 4-16地址译码器

电路用途：

该电路主要用于二——十进制码的转换，可产生0～15个译码输出。

工作原理：

表 5-2

CC4028真值表

输入端				输出端									
D	C	B	A	Q0	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q8	Q9
0	0	0	0	1	0	0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0	0	0	0
0	0	1	0	0	0	1	0	0	0	0	0	0	0
0	0	1	1	0	0	0	1	0	0	0	0	0	0
0	1	0	0	0	0	0	0	1	0	0	0	0	0
0	1	0	1	0	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	0	0	0	1	0	0	0
0	1	1	1	0	0	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	0	0	1
1	0	1	0	0	0	0	0	0	0	0	0	0	0
1	0	1	1	0	0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	0	0	0	0	0
1	1	0	1	0	0	0	0	0	0	0	0	0	0
1	1	1	0	0	0	0	0	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0	0	0	0

图5-15所示电路是由两片BCD—十进制译码器 CC4028及六反相器CC4069的1个门构成的4-16地址译码器。4位二进制码数据从D、C、B、A端输入，IC1的D1端经CC4069的1个门反相后连接IC2的D2端。当输入码为0000~0111(0~

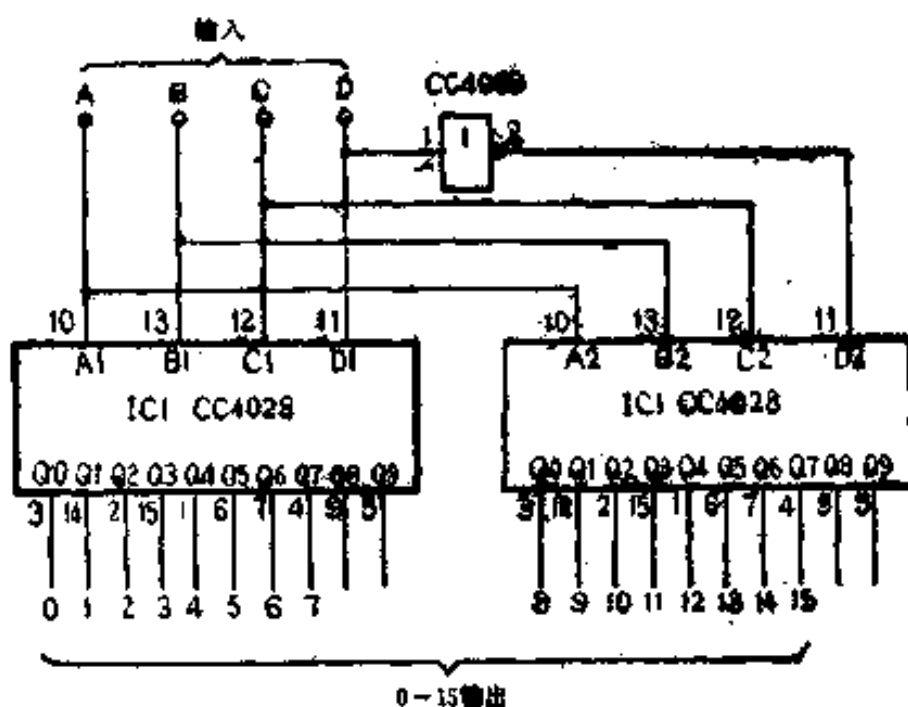


图 5-15 4—16地址译码器

7) 时, 由于 D_1 为低电平“0”状态, IC1输出端 $Q_0 \sim Q_7$ 可能出现高电平“1”状态; 由于此时 D_2 为高电平“1”状态, IC2为禁止状态, 输出端 $Q_0 \sim Q_7$ 全为低电平“0”状态。

输入码为1000~1111 (8~15) 时, D_1 为高电平“1”状态, IC1为禁止状态, 输出端 $Q_0 \sim Q_7$ 全为低电平“0”状态, 而电路IC2的输出端 $Q_0 \sim Q_7$ 可出现高电平“1”。

对于输入的4位二进制码任意一种状态, 输出只有一种状态和它对应。输出有效状态为高电平“1”。

电路处置:

本例中, BCD—十进制译码器集成电路CC4028的输出端 Q_8 和 Q_9 没有使用可悬空。⑩脚(V_{DD})接正电源, ⑧脚(V_{SS})接地。

2. 4 状态锁定触发器

电路用途:

该电路可用于各种控制电路和仪表设备中，用来锁定刚才所发生的事件的号码。

工作原理：

图5-16所示电路是由BCD—十进制译码器CC4028、四2输入端或门CC4071及按钮SB1~SB4等构成的4状态锁定触发器。电路工作时，开关SB1~SB4分别对应 V_{01} ~ V_{04} 输出。如果有两个以上开关同时按下，则最后锁定的状态取决于最后放开的那个开关。假设电路原始状态是 V_{01} 输出为高电平“1”状态，其余输出全部是低电平“0”状态。如果接着按下SB3，则译码器的输入码变成0101，即使四个输出全变为低电“0”状态（而未使用的输出端Q5为高电平“1”状态），经过各输出端的反馈到或门CC4071使输入码变为0100，则 V_{03} 为高电平“1”状态，完成了一次锁定。其它锁定过程相同。另外电路中给出的信号源是四个按钮开关，在实际应用中，也

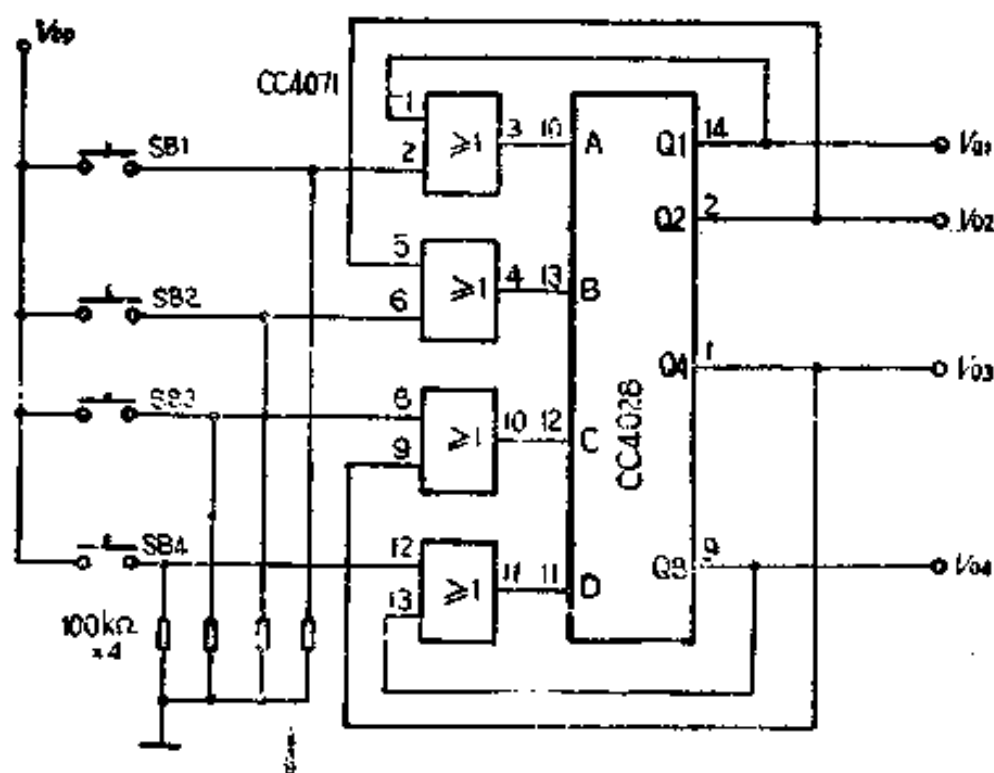


图 5-16 4 状态锁定触发器

可用其它CMOS电路输出的正脉冲代替。

电路处置：

本例中，BCD—十进制译码器集成电路CC4028的输出端除Q1、Q2、Q4、Q8以外，其余输出端可悬空。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

3. 5 状态键盘控制器

电路用途：

该电路的主要特点是，可锁定 5 种状态，并通过发光二极管LED显示出来。可作为自动控制设备中的选择开关。

工作原理：

图5-17所示电路是由BCD—十进制译码器CC4028、六反

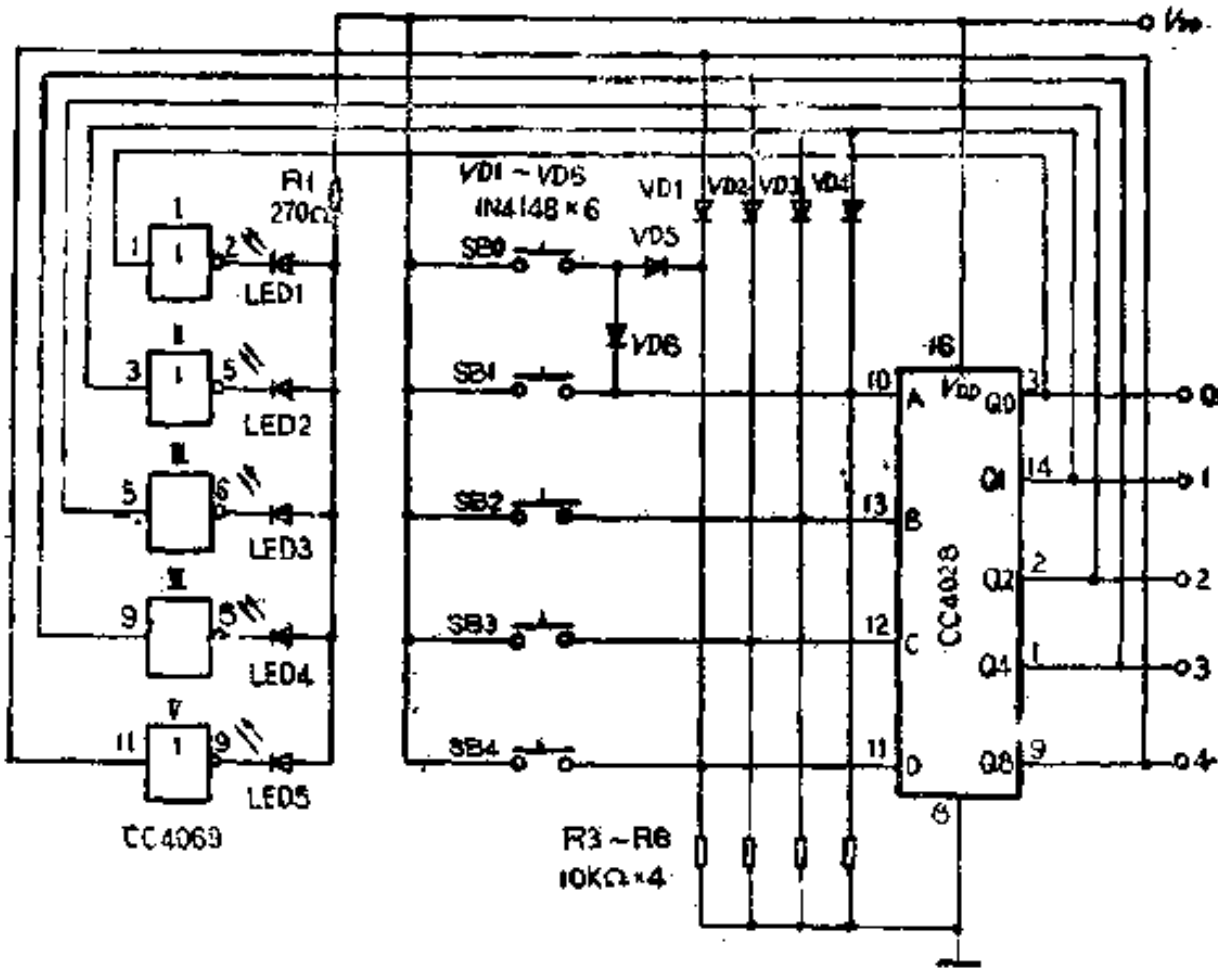


图 5-17 5 状态键盘控制器

相器CC4069及按钮开关SB0~SB4等构成的5状态键盘控制器。

电路工作时，CC4028的各个输入端A~D经过下拉电阻R3~R6均处于低电平“0”状态，因此Q0输出端为高电平“1”状态。将此信号经CC4069的门Ⅰ使LED1点亮。假设这时SB1被按下，CC4028输入端A变高电平“1”。而其它输入端仍然为低电平“0”。译码器的输出端Q1变为高电平“1”。此高电平经二极管VD4被反馈到A输入端，使其自锁，因此锁定了一种稳定状态。与此同时高电平经CC4069的门Ⅱ反相后使LED2点亮。如果此时按下按钮SB3时，使CC4028的输入端C变为高电平“1”状态。但输入端A仍然为高电平“1”，输入到译码器的信息为0101使Q5端输出为高电平“1”，其余输出端均变低电平“0”；随着输出变为低电平“0”，对输入端A的反馈也消失了，使之变回到低电平“0”状态。此后仅有输入端C保持高电平“1”，并使输出端Q4变为高电平“1”，通过二极管VD2使其锁定。同时使LED4点亮。当电路其它按钮按下时，工作过程相类似。

电路处置：

本例中，BCD—十进制译码器集成电路CC4028的输出端除Q0、Q1、Q2、Q4、Q8以外，其余输出端均可悬空。

4. 楼梯照明灯控制器

电路用途：

该电路主要用于楼梯照明灯的自动控制，可避免不必要的用电浪费现象。

工作原理：

图5-18所示电路是由BCD—十进制译码器CC4028四2输

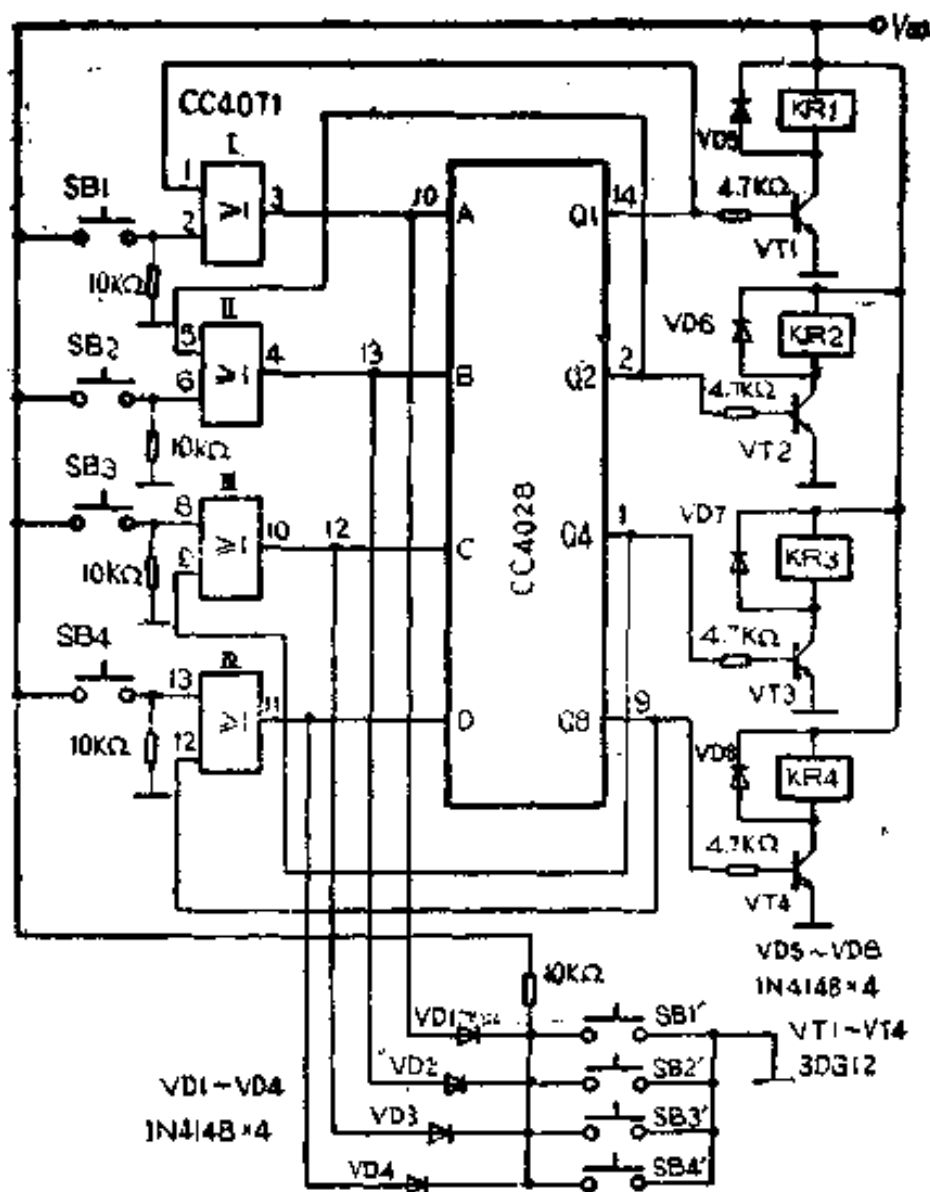


图 5-18 楼梯照明灯控制器

入端或门CC4071、晶体三极管VT及继电器KR等构成的楼梯照明灯控制器。

电路工作时，当按一下装在一楼的开灯按钮SB1时，CC4071门I的一个输入端由原来的低电平“0”变为高电平“1”，从而使CC4028的输入端A变为高电平“1”，使输出端Q1变为高电平“1”，该端一方面使VT1饱和导通，KR1吸合，通过触点接通一楼的照明灯，另一方面回送到CC4071

门 I 的另一个输入端，以使 CC4028 的输出端 Q1 自锁在高电平“1”状态上。此时，人上到二楼，再按一下装在二楼的 SB2，按下的瞬间，CC4028 的输入 A 和 B 均为高电平“1”，使输入变为 0011，相应的输出端 Q3 为高电平“1”，其它输出端均为低电平“0”，同时 VT1 截止，KR1 释放，一楼灯灭。此时只有输入端 B 为高电平“1”，这样，Q2 输出高电平“1”，它一方面使 KR2 吸合，接通二楼的照明灯，另一方面又实现了自锁。当然，SB3 和 SB4 的按下也将以同样的过程来点亮本层楼照明灯而关闭其它楼层的照明灯。

按钮 SB1' ~ SB4' 为分别装在各层楼的关灯按钮，在不按动它们时，由于隔离二极管 VD1 ~ VD4 的作用，A、B、C、D 的高或低电平状态均不受其影响。当按下 SB1' ~ SB4' 中任何一个按钮时，A、B、C、D 全变为低电平（约 0.7V），这就使 CC4028 的 Q0 ~ Q9 输出全为低电平“0”状态。各层楼的灯都熄灭。

电路处置：

本例中，BCD——十进制译码器集成电路 CC4028 的输出端只用了 Q1、Q2、Q4、Q8，其余输出端若无它用可悬空。⑩脚 (V_{DD}) 接正电源，⑧脚 (V_{SS}) 接地。

四、4 位锁存/4—16 线译码器集成电路

CC4514(CC4515)

CC4514（输出高选中）和 CC4515（输出低选中）是 4 位锁存/4—16 线译码器。它们的输入端有地址输入端 D1 ~ D4，禁止控制端 INH 和选通控制端 ST。有 16 个译码输出端 Q0 ~ Q15

($\overline{Q0} \sim \overline{Q15}$)。当输入的二进制码被译中时, CC4514对应的输出端为高电平“1”状态, 而CC4515对应的输出端则为低电平“0”状态。这种电路主要用作数据调制, 地址译码和十六进制/BCD译码。

CC4514、CC4515的管脚排列如图5-19所示, 真值表见表5-3。

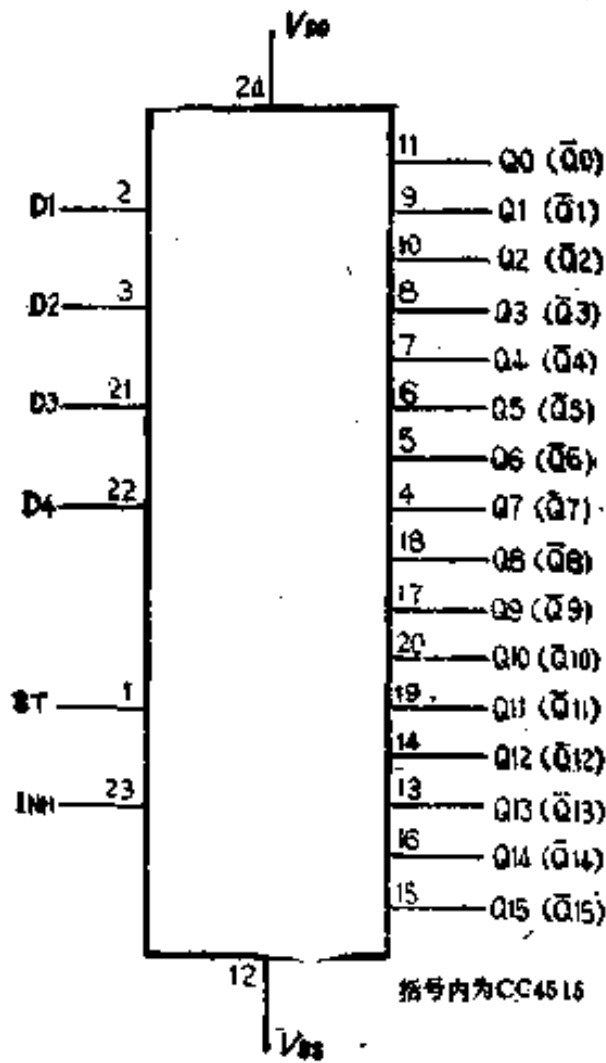


图 5-19 CC4514 (CC4515) 的管脚排列图

国产CC4514 (CC4515) 分别可由国外产品CD4514 (CD4515)、MC14514 (MC14515) 直接换用。

表 5-3

CC4514(CC4515)真值表

ST	INH	译码器输入端				译码器选中的输出端 CC4514 = "1" CC4515 = "0"
		D	C	B	A	
ϕ	0	0	0	0	0	Q0
ϕ	0	0	0	0	1	Q1
ϕ	0	0	0	1	0	Q2
ϕ	0	0	0	1	1	Q3
ϕ	0	0	1	0	0	Q4
ϕ	0	0	1	0	1	Q5
ϕ	0	0	1	1	0	Q6
ϕ	0	0	1	1	1	Q7
ϕ	0	1	0	0	0	Q8
ϕ	0	1	0	0	1	Q9
ϕ	0	1	0	1	0	Q10
ϕ	0	1	0	1	1	Q11
ϕ	0	1	1	0	0	Q12
ϕ	0	1	1	0	1	Q13
ϕ	0	1	1	1	0	Q14
ϕ	0	1	1	1	1	Q15
1	0	D4	D3	D2	D1	取决于输入端状态
0	0	D	C	B	A	保持原来状态
ϕ	1	ϕ	ϕ	ϕ	ϕ	CC4514输出"0" CC4515输出"1"

1. 可编程多路控制器

电路用途：

该电路主要用于自动控制设备中，可通过改变输入地址控制相应的电器开关。

工作原理：

图5-20所示电路是由4位锁存/4—16线译码器CC4514(输出“1”)、晶体三极管VT以及继电器KR等构成的可编程多路控制器。

电路中CC4514为高选中译码输出，当地址输入端D1~D4输入0000~1111二进制码时，相应的译码输出端为高电平“1”状态，其它输出端均为低电平“0”状态。例如输入地址码为1010，则输出端Q10将输出高电平“1”，经限流电阻R1使三极管VT10导通，继电器KR10吸合，其触点可接通第10路

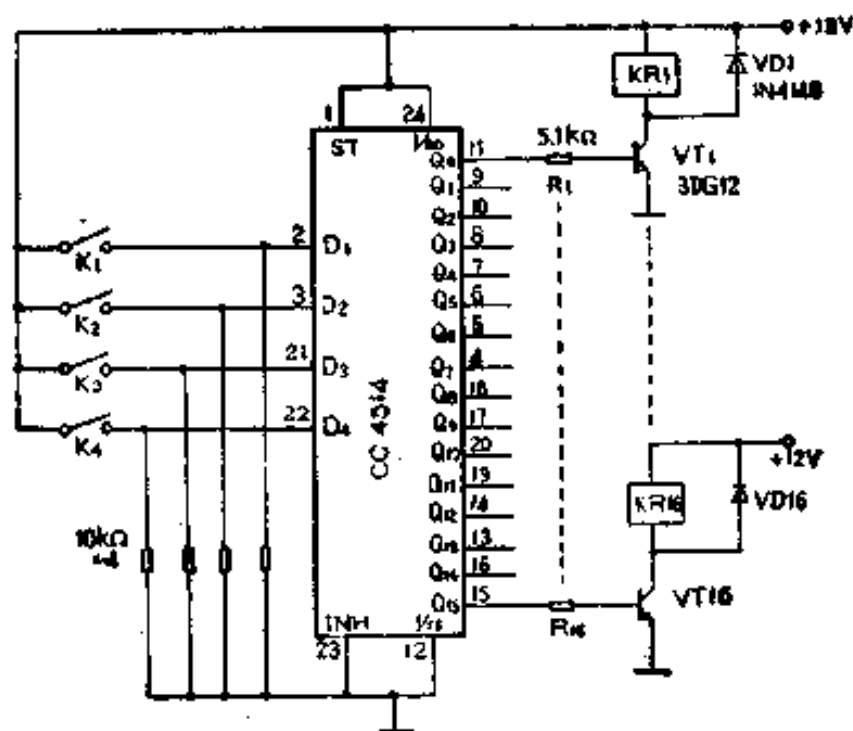


图 5-20 可编程多路控制器

被控的电器设备。

当改变CC4514的输入地址码时，便可在不同的输出端得到高电平控制信号。

电路处置：

本例中，4位锁存/4-16线译码器集成电路CC4514的地址输入端D1—D4均由下拉电阻至低电平“0”状态，其输入地址码也可由拨盘开关或计算机设定。

2. 电子步进开关

电路用途

该电路能使48信道的移动式无线电收发机在移动的过程中进行可靠的信道转换。

工作原理

图5-21所示电路是由4位锁存/4-16线译码器CC4515（输出“0”）、双BCD同步加计数器CC4518和四2输入端与非门CC4011等构成的电子步进开关。

电路中由CC4011构成的两个振荡器用于进行单步步进或扫描全程。2个振荡器的输出分别送至CC4518的CP端进行计数，计数器的输出可作为CC4515的地址码输入。CC4515的译码输出分为2组，IC3为12，IC4为4。它们交叉使用便可以检查所有48个信道的占用情况，每个信道的输出都由一个发光二极管指示并附有相应的标号。电路中按钮SB1和SB2分别接通后可使2个振荡器产生100kHz和25kHz的单步脉冲。开关K闭合后，可进行扫描切换。

电路处置：

本例中，4位锁存/4-16线译码器集成电路CC4515的选通控制端ST没有使用可接 V_{DD} 或 V_{SS} ，IC3的Q13~Q15和IC4的

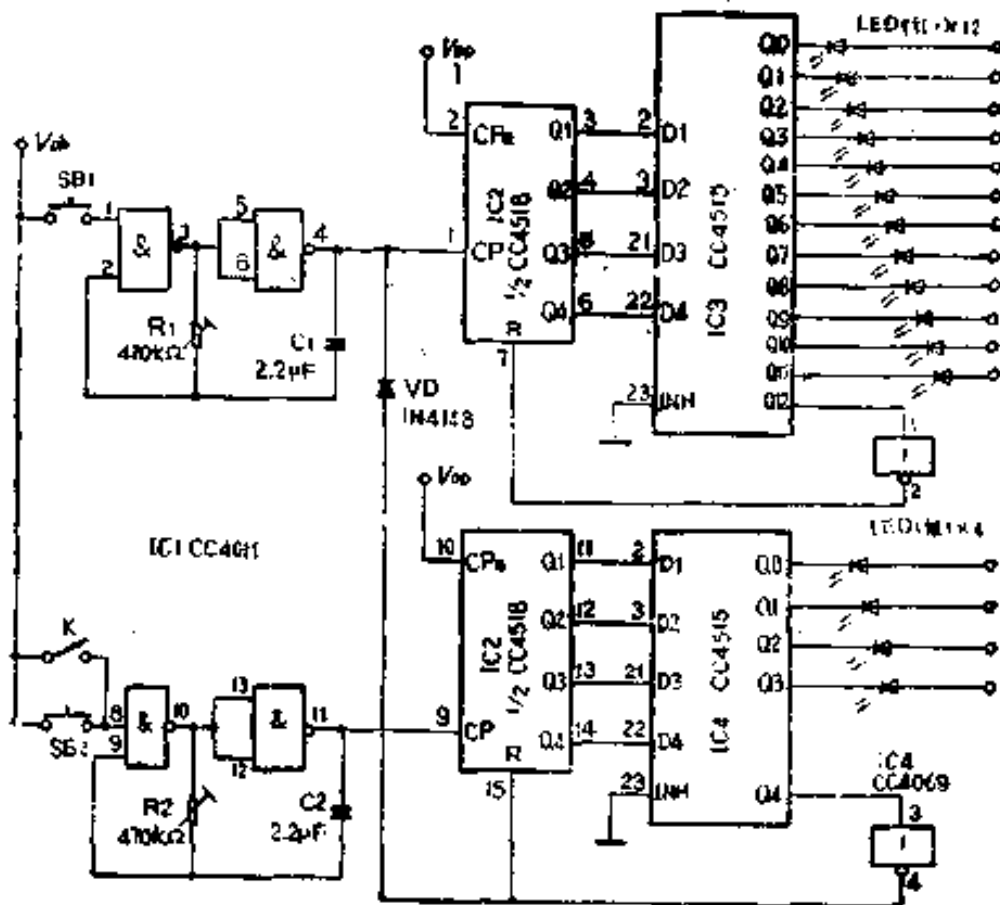


图 5-21 电子步进开关

Q5~Q15没有使用可悬空。⑭脚(V_{DD})接正电源, ⑫脚(V_{SS})接地。

3. 公共汽车到站指示器

电路用途:

该指示器主要用在公共汽车上, 可利用发光二极管指示出所到车站并伴有音乐响声。该指示器最多可指示出32个站点。

工作原理:

图5-22所示电路是由4位锁存/4-16线译码器CC4514(输出“1”)、可预置4位二进制加/减计数器CC40193、双J-K

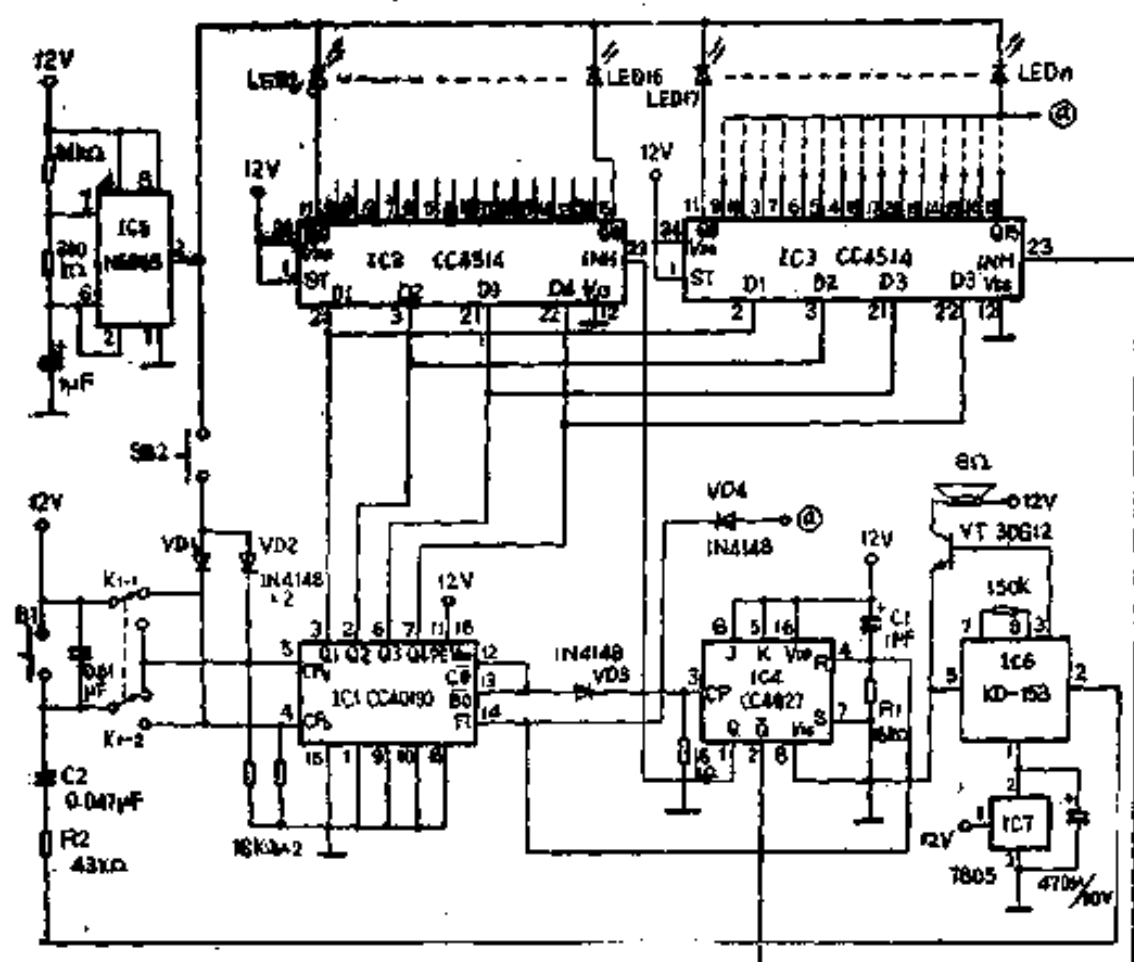


图 5-22 公共汽车到站指示器

触发器CC4027、时基电路NE555和音乐电路KD—153等构成的公共汽车到站指示器。

电路中，由IC1，产生二—十六进制编码，由正返程开关K及按钮SB1为IC1提供加减计数脉冲。IC1的进位和借位输出端CO和BO可使由CC4027构成的T触发器翻转，其输出端Q、 $\overline{Q}$ 分别使译码器IC2、IC3的禁止控制端INH打开，将4位二进制码送至译码器。

当IC1送来的4位二进制码被IC2或IC3译中时，则对应的输出端为高电平“1”状态。译码器的输出可直接驱动LED发光二极管。为了使发光管有闪烁效果，电路中加入了由IC5构成的振荡器，其频率为1Hz。音响集成电路采用KD—153音

乐门铃芯片，在按SB1键的同时，触发脉冲经C2、R2触发IC6，使之发声。

为了适应区间车和快车，电路中加入由SB2、VD1、VD2构成的快速越站电路。因为各路公共汽车站数不同，IC3译码器的输出端可根据需要而设定，并将a点接至相应的输出端。

电路处置：

本例中，4位锁存/4-16线译码器集成电路CC4514的译码输出端共有32个，除设定使用的均接发光二极管以外，剩余的输出端可悬空。

4. 256线地址选1译码器

电路用途：

该电路主要用于自动控制系统或计算机的地址译码器，可作为数据矩阵使用。

工作原理：

图5-23所示电路是将17片4位锁存/4—16线译码器CC4514（包括1片CC4515）级联而构成256线地址选1译码电路。

该电路实现256线地址选1译码的基本原理是排列译码矩阵。用1片译码器（CC4515）的输出控制另外16片译码器（CC4514）的禁止输出端1NH，8位二进制数码电平（A~D、A'~D'）分别作用于两种译码器的数据输入端。256线中哪一位被选中，要由禁止输出端电平和输入数据组合决定。

主控制译码器（CC4515）输出为Q0~Q15为低选中，Y0'~Y15'中的有效电平“0”决定被选中的分地址译码器（CC4514）的组别，输出线状态则由CC4514本身接受的数据状态选择。

设主译码器CC4515的二进制输入代码A'、B'、C'、D'为

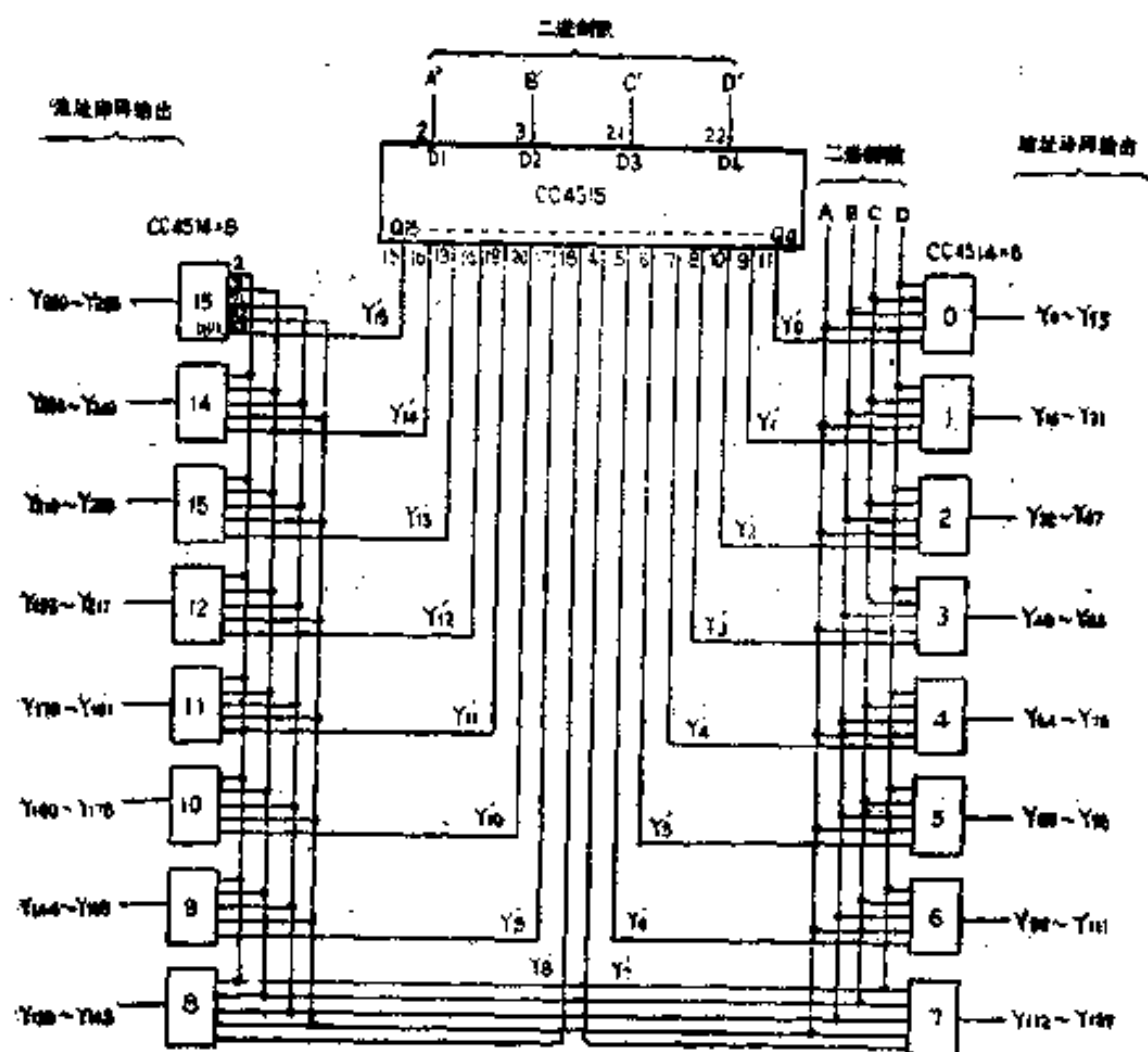


图 5-23 256线地址选1译码器

0110, 则CC4515的Q6(Y6')输出为低电平“0”状态, 地址译码器6被选中。此时, 分译码器CC4514的二进制数A、B、C、D如果设为1001, 则选中第105线, $Y_{105} = "1"$, 其余地址全部为低电平“0”状态。其余各地址选择原理与此相同。

电路处置:

本例中, 4位锁存/4-16线译码器集成电路CC4514 (CC4515)的选通控制端ST没有使用可接 V_{DD} 或 V_{SS} , ②脚(V_{DD})接正电源, ⑩脚(V_{SS})接地。

五、双二进制4选1译码器/分离器集成电路CC4555 (CC4556)

CC4555 (CC4556) 是双二进制 4 选 1 译码器/分离器, 这两种电路逻辑结构一样, 都包含两组独立而相同的单元。它们有 2 个地址输入端 A 、 B , 一个允许控制端 $\overline{EN}$ 和 4 个输出端 $Q_0 \sim Q_3 (\overline{Q_0} \sim \overline{Q_3})$ 。两位二进制码有 4 种状态。该译码器可用于 4 选 1 译码电路。CC4555 输出有效电平为高电平 “1”, CC4556 输出有效电平则为低电平 “0”。作译码器使用时, $\overline{EN}$ 端为允许端。CC4555 和 CC4556 还可作数据分离器用, 数据从 $\overline{EN}$ 端输入, 从相应的输出端 (由输入端编码决定) 输出。

CC4555 (CC4556) 的管脚排列如图 5-24 所示, 真值表见表 5-4。

国产 CC4555 (CC4556) 可由国外产品 CD4555 (CD4556)、MC14555 (MC14556) 直接换用。

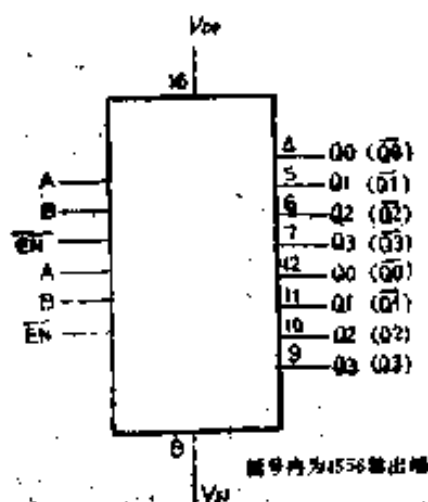


图 5-24 CC4555 (CC4556) 的管脚排列图

表 5-4

CC4555(CC4556)真值表

输 入 端			C C 4555 输 出 端				C C 4556 输 出 端			
$\overline{EN}$	B	A	Q3	Q2	Q1	Q0	$\overline{Q3}$	$\overline{Q2}$	$\overline{Q1}$	$\overline{Q0}$
0	0	0	0	0	0	1	1	1	1	0
0	0	1	0	0	1	0	1	1	0	1
0	1	0	0	1	0	0	1	0	1	1
0	1	1	1	0	0	0	0	1	1	1
1	ϕ	ϕ	0	0	0	0	1	1	1	1

1. 4 通道模拟数据选择器

电路用途:

该电路主要用于数字系统中的数据选择和数据传输。并可扩展为多通道使用。

工作原理:

图5-25所示电路是由双二进制 4 选 1 译码器 / 分离器 CC4555 (输出“1”) 和四双向模拟开关 CC4066 等构成的 4 通道模拟数据选择器。

电路中 CC4066 作为传输 4 路数据 $V_{i1} \sim V_{i4}$ 的控制开关。CC4555 为模拟开关提供控制信号; 2 进制数 A、B 作为选择开关接通的地址。 $\overline{EN}$ 端为允许端。这样, 当 $\overline{EN}$ 为高电平“1”状态时, CC4555 译码功能被禁止, 输出全部为低电平“0”状态, CC4066 全部呈断开状态。只有当 $\overline{EN}$ 端输入为低电平“0”状态时, CC4555 恢复译码功能, 并按照输入的 2 进制数 A、B 进行译码, 从而使相对应的一路输出为高电平“1”状态, 使 CC4066 中的 1 个开点导通和相应的一路数据输出。例

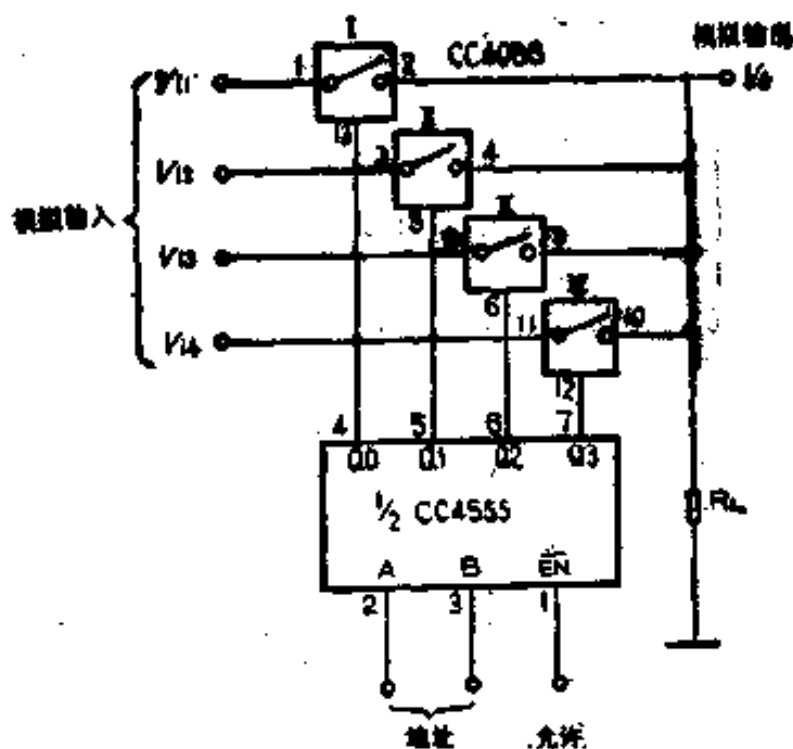


图 5-25 4 通道模拟数据选择器

如输入地址码为01,则对应的输出端Q1为高电平“1”状态,使CC4066的开关Ⅱ打开,数据 V_{12} 被传输到 V_0 端。

电路处置:

本例中,双二进制4选1译码器/分离器集成电路CC4555只用了1/2,剩余1/2若无它用可将输入端A、B接地,输出端Q0~Q3悬空。⑩脚(V_{DD})接正电源,⑧脚(V_{SS})接地。

2. 数据解调器

电路用途:

该电路主要用于数字系统中的数据解调,可通过改变输入地址得到不同的解调输出。

工作原理:

图5-26所示电路是由双二进制4选1译码器/分离器CC4555(输出“1”)和六反相器CC4069构成的数据解调器。

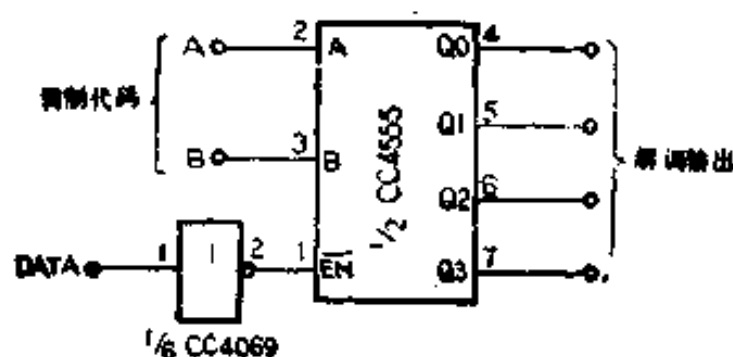


图 5-26 数据解调器

将被调制的数据DATA经CC4069的1个门反相后送入CC4555的允许端 $\overline{EN}$ ，当把调制代码加在输入端A和B时，在4个输出端Q0~Q3上就能得到解调后的数据输出。其输入调制代码和对应解调数据的真值表见表5-5。

表 5-5

输入端		输出端			
B	A	Q0	Q1	Q2	Q3
0	0	DATA	0	0	0
0	1	0	DATA	0	0
1	0	0	0	DATA	0
1	1	0	0	0	DATA

电路处置：

本例中，双二进制4选1译码器/分离器集成电路CC4555只用了1/2，剩余1/2若无它用可将输入端A、B接地、输出端Q0~Q3悬空。⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

3. 8地址选1译码电路

电路用途：

该电路主要用于数字系统中的地址选择，能完成 8 地址选 1 功能。

工作原理：

图5-27所示电路是由双二进制4选1译码器/分离器CC4555（输出“1”）和六反相器CC4069构成的 8 地址选 1 译码 电路。

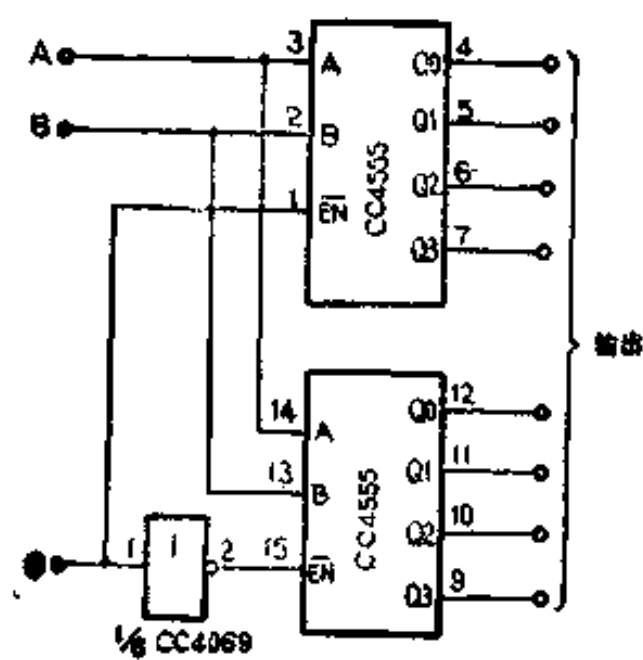


图 5-27 8 地址选 1 译码电路

电路中，CC4555中两个译码器的输入端A、B并联使用。允许控制端 $\overline{EN}$ 由输入代码C的原码和反码控制（由 CC4069 的 1 个门反相），分别使两个译码器处于禁止状态。将输入端 A、B、C 作为输入地址代码便可构成 8 选 1 译码器。输入代码和译码输出信号的对应关系如真值表5-6所示。

电路处置：

本例中，双二进制 4 选 1 译码器/分离器集成电路CC4555 的⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

表 5-6

输 入 端			输 出 端							
C	B	A	Q0	Q1	Q2	Q3	Q4	Q5	Q6	Q7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

4. 16地址选1译码电路

电路用途:

该电路主要用于数字系统中的多地址选择及数据分离, 能完成16地址选1功能。

工作原理:

图5-28所示电路是由2片双二进制4选1译码器/分离器CC4555(输出“1”)和1片CC4556输出“0”构成的16地址选1译码电路。

将两片CC4555的地址输入端A、B并联, 其允许控制端 $\overline{EN}$ 由CC4556的输出端控制。当CC4556的允许控制端 $\overline{EN}$ 为低电平“0”状态时, 可由C、D选择相应的CC4555的 $\overline{EN}$ 为低电平“0”状态, 允许这一路数据输入。当CC4556的 $\overline{EN}$ 端为高电平“1”状态时, 电路处于禁止输入状态, 所有数据输

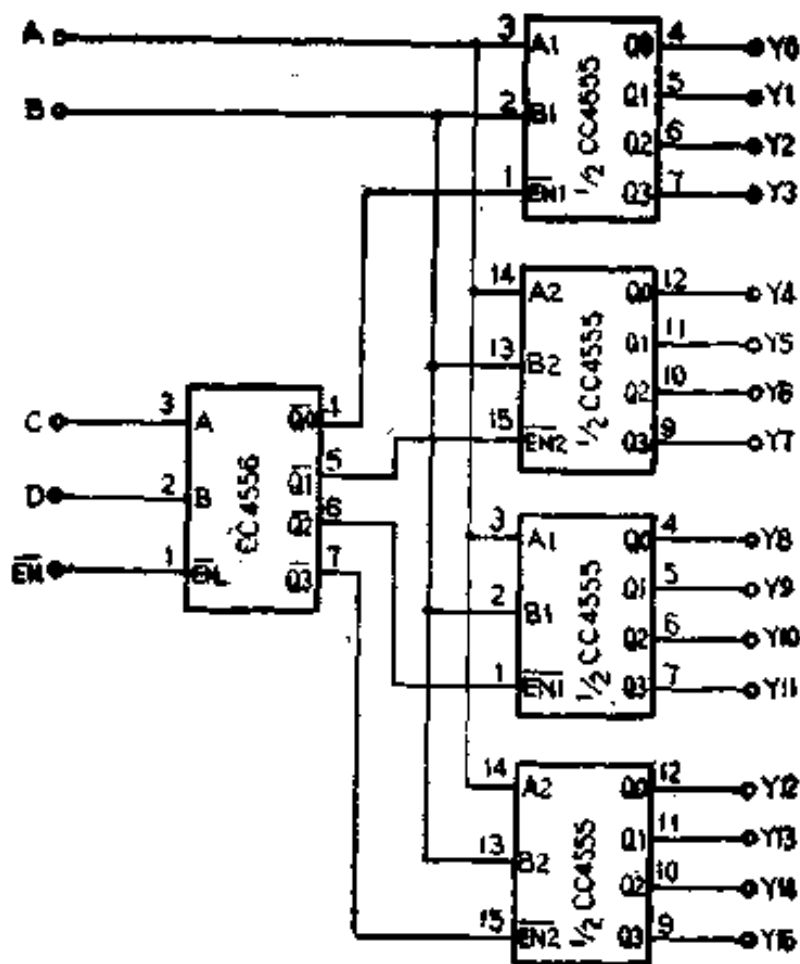


图 5-28 16地址选 1 译码电路

出端为低电平“0”状态，16地址选 1 译码状态见表5-7。

作数据分离应用时，从CC4556的 $\overline{EN}$ 端输入数据，根据选择端（A、B、C、D）的电平状态，从相应真值的Y端输出。

电路处置：

本例中，双二进制 4 选 1 译码器/分离器集成电路CC4556只用了1/2，剩余1/2若无它用可将输入端A、B接地，输出端 $\overline{Q0} \sim \overline{Q3}$ 悬空。CC4555、CC4556的⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

表 5-7

C C 4556					C C 4555			
$\overline{EN}$	$\overline{Q0}$	$\overline{Q1}$	$\overline{Q2}$	$\overline{Q3}$	Q0~Q3	Q4~Q7	Q8~Q11	Q12~Q15
1	1	1	1	1	禁 止	禁 止	禁 止	禁 止
0	由输入端 C、D 状态决定				由输入端 A B、 $\overline{Q0}$ 状态 决定	由输入端 A B、 $\overline{Q1}$ 状态 决定	由输入端 A B、 $\overline{Q2}$ 状态 决定	由输入端 A、 B、 $\overline{Q3}$ 状态 决定

第六部分

移位寄存器

移位寄存器是计算机及各种数字系统中的一个重要部件，应用比较广泛。例如在串行运算器中，需要用移位寄存器把二进制数据一位一位依次送入全加器进行运算；运算结果又一位一位依次存入移位寄存器中。在有些数字装置中，将要并行传送的数据转换成串行传送，或者将串行传送的数据转换成并行传送，要完成这些转换也需要应用移位寄存器。移位寄存器按数据传输方式主要分为串入—并出/串出和并入/串入—并出/串出两大类。

一、双4位串入—并出移位寄存器集成电路 CC4015

CC4015是双4位串入—并出移位寄存器。它的内部是由两个移位寄存器单元组成。每组寄存器都有一个时钟端CP，一个清零端R和一个串行数据输入端D。每位寄存器单元的输出端都引出，因而即可作串行输出，又可作并行输出。加在D_i端上的数据在时钟脉冲上升沿的作用下向右移位。当在清零端R上加高电平“1”时，则寄存器内全部为零。

CC4015的管脚排列如图6-1所示，真值表见表6-1。

表 6-1

CC4015真值表

CP	D	R	Q1	Q _n
↑	0	0	0	Q _{n-1}
↑	1	0	1	Q _{n-1}
↑	φ	0	Q1	Q _n
φ	φ	1	0	0

国产CC4015可由国外产品CD4015、MC14015直接换用，也可与国产C423代换使用，代换时应注意管脚排及有关参数的选择。

1. 时序脉冲分配器

电路用途：

在数字电路中，产生时序脉冲的方法很多。该电路采用移位寄存器来产生时序脉冲，可用于延时电路。

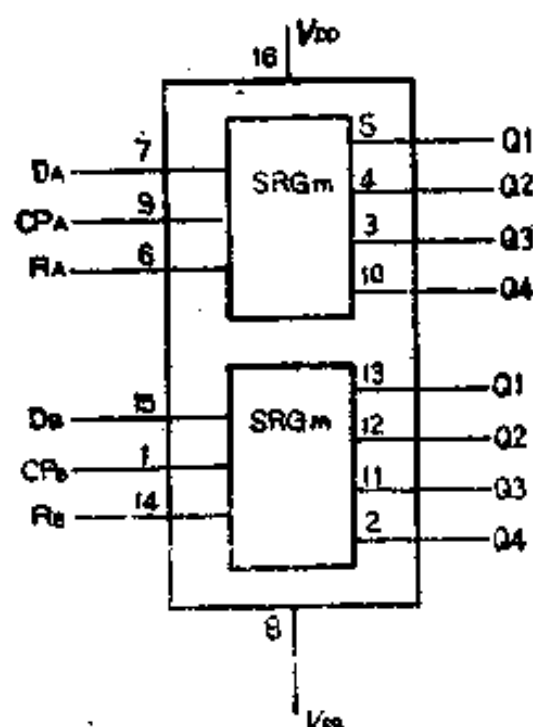


图 6-1 CC4015的管脚排列图

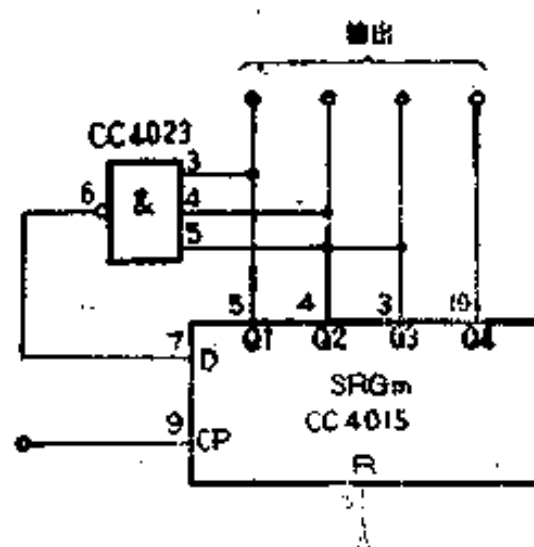


图 6-2 时序脉冲分配器

工作原理:

图6-2所示电路是由双4位串入—并出移位寄存器CC4015和三3输入端与非门CC4023构成的时序脉冲分配器。

电路中, CC4023的1个门将CC4015的输出端 $Q_1 \sim Q_3$ 反馈到数据输入端 D 。这时在 CP 脉冲的作用下移位寄存器中移动的是一个低电平“0”, 也就是说, $Q_1 \sim Q_4$ 输出的是负脉冲, 因为 $Q_1 \sim Q_3$ 中只要有一个是低电平“0”, 则加到 D 端的数据就是高电平“1”; 只有当 $Q_1 \sim Q_3$ 均为高电平“1”时, 加到 D 端的数据才为低电平“0”。该电路的输出波形如图6-3所示。

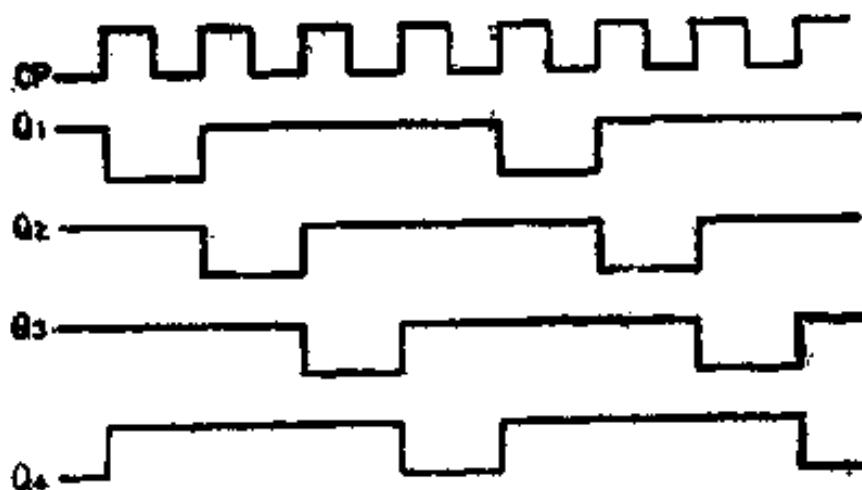


图 6-3 波形图

电路处置:

本例中, 双4位串入—并出移位寄存器集成电路CC4015只用了1/2, 剩余1/2若无它用可将输入端接地, 输出端 $Q_1 \sim Q_4$ 悬空。⑩脚(V_{DD})接正电源, ⑧脚(V_{SS})接地。

2. 数据排队电路

电路用途:

该电路主要用于数字电路系统或计算机中对输入数据进行

排队，使数据按先后次序传送。

工作原理：

图6-4所示电路是由双4位串入—并出移位寄存器CC4015和双D触发器CC4013构成的数据排队电路。

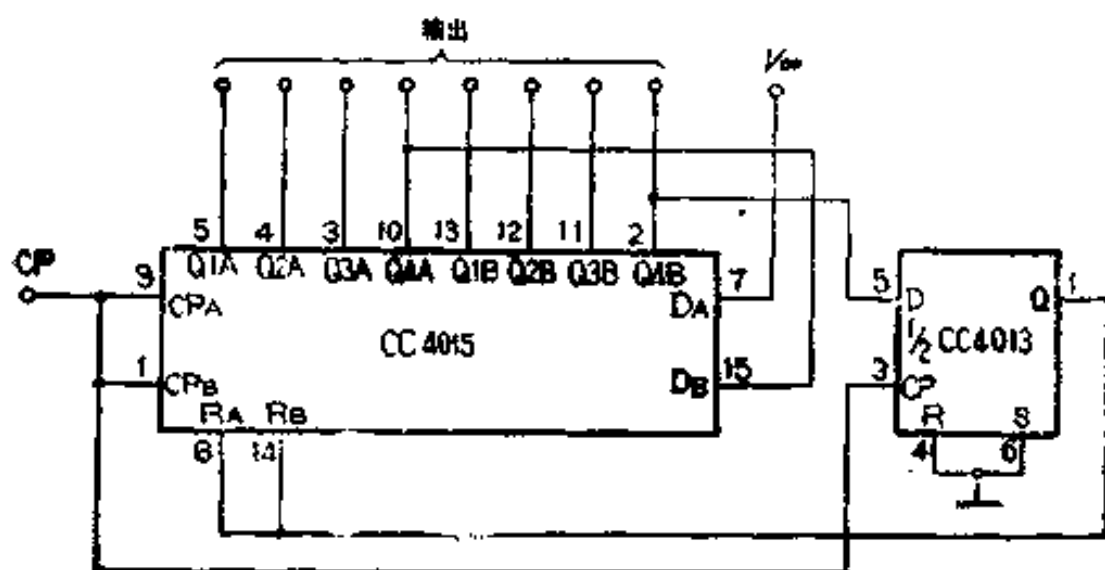


图 6-4 数据排队电路

电路中，CC4015的两个移位寄存器为串行级联，构成8级串行输入并行输出形式。前级的数据输入端 D_A 接高电平“1”或 V_{DD} ，在末级输出端Q4B后串入CC4013，并将其输出Q与CC4015的复位端 R_A 、 R_B 相连接。这样，在时钟脉冲CP的作用下，高电平“1”信息将逐次移位通过每级寄存器，当高电平“1”到达CC4013的Q端时，移位寄存器全部复位。因此，在两个时钟脉冲后，复位消失，同时高电平“1”再一次移入寄存器内。真值表见表6-2。

电路处置：

本例中，双4位串入—并出移位寄存器集成电路CC4015为串行级联，⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

表 6-2

输 入	输 出							
CP	Q1A	Q2A	Q3A	Q4A	Q1B	Q2B	Q3B	Q4B
1	0	0	0	0	0	0	0	0
2	1	1	0	0	0	0	0	0
3	1	1	1	0	0	0	0	0
4	1	1	1	1	0	0	0	0
5	1	1	1	1	1	0	0	0
6	1	1	1	1	1	1	0	0
7	1	1	1	1	1	1	1	0
8	1	1	1	1	1	1	1	1

3. 可识别输入信号的数字积分器

电路用途:

该数字积分器能把输入信号中数量和速率符合要求的信号检出, 而不符合要求的信号不予处理。

工作原理:

图6-5所示电路是由双4位串入—并出移位寄存器CC4015、7位二进制串行计数器/分频器CC4024、8输入端或非门/或门CC4078及四2输入端或门CC4071等构成的可识别输入信号的数字积分器。

电路中用8 Hz的时钟信号给IC4 (CC4024) 计数, 其复位端R受IC3 (CC4048) 控制。而IC3的输入端至少有一个高电平才能使IC4复位端R为低电平“0”状态, IC4才能计数。

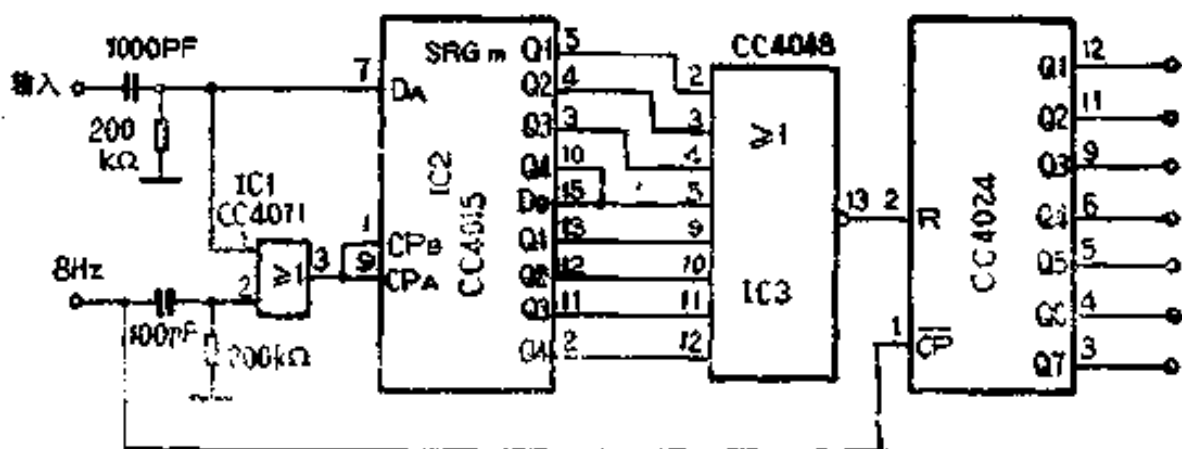


图 6-5 可识别输入信号的数字积分器

如果要求从IC4的Q5端输出识别信号，则要求R端至少保持4s时间的低电平（相当于32个时钟周期）。如果R端为低电平的时间不够长，那么计数脉冲还没有使Q5输出高电平就被复位了。

为了使IC3的输出保持4s时间的低电平，则要求IC2(CC4015)在这段时间内至少有一个输出是高电平“1”。为了得到这个结果，有用输入信号重复周期必须小于1s，而且至少发出4个脉冲。这样，CC4015在32个时钟周期内移入高电平“1”，保持IC3输出低电平“0”。

如果1s宽的无用信号输入，它最多只能使IC3输出低电平“0”保持1s。而这段时间是不足以使IC4的Q5输出高电平“1”，因此说明输入信号不符合要求。

电路处置：

本例中，双4位串入一并出移位寄存器集成电路CC4015为串行级联，⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

4. 频移键控信号(FSK)产生电路

电路用途

一般音频FSK信号是利用可变分频器将较高频率的晶振信号转换为不同的音频输出，但这种方法相位不连续，结果使FSK信号占有很宽的频带。该电路采用伪正弦波发生器产生

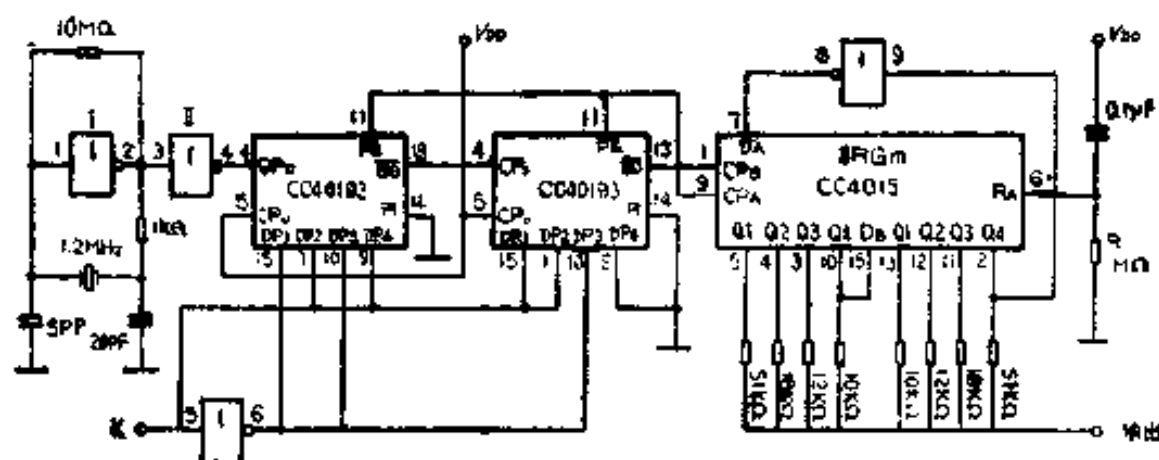


图 6-6 频移键控信号(FSK)产生电路

的FSK信号, 具有晶体的高精度和相位连续的频移。

工作原理:

图6-6所示电路是由双4位串入——并出移位寄存器CC4015、可预置4位二进制加/减计数器CC40193和六反相器CC4069等构成的频移键控信号(FSK)产生电路。

电路中, CC4069的门 I 构成了晶体振荡器, 两片CC40193对晶振信号进行分频, 分频系数由键控端K信号决定。当K为高电平“1”状态时, 二进制预置数为00111010, 分频系数 $N = 32 + 16 + 8 + 2 = 58$, 当K为低电平“0”状态时, 二进制预置数为01000101, 分频系数N为69。CC4015串接成环形, 其输出经过精密电阻网络, 产生16分频的阶梯形伪正弦波, 每个周期有16个阶跃点。

虽然本电路采用了晶振，但实际上也适合其它方波输入，输入频率 f 由测出的要求决定，关系是 $f_0 = f/16 \cdot (N+1)$ ，其

中 N 是分频器的分频系数。例如当 $f = 1.2\text{MHz}$ 时，输出频率是 1070Hz 和 1270Hz 。

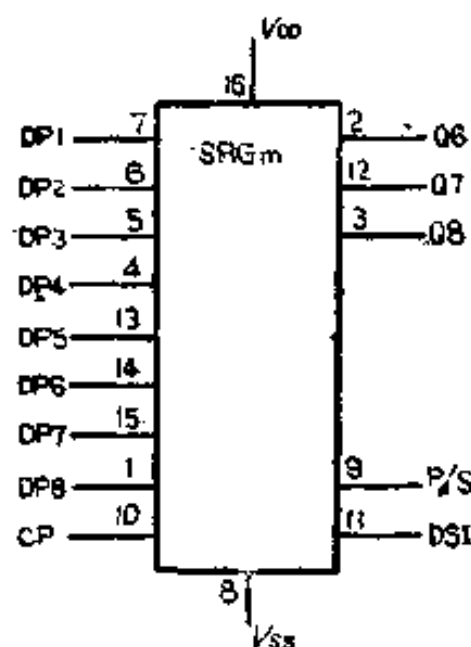
电路处置：

本例中，双 4 位串入—并出移位寄存器集成电路 CC4015 的复位端 R_A 由电阻 R 和电容 C 构成开机自动清零电路。CC4015 的⑩脚 (V_{DD}) 接 5V 电源，⑧脚 (V_{SS}) 接地。

二、8 位串入／并入一串出移位寄存器 集成电路 CC4014 (CC4021)

CC4014 是 8 位静态移位寄存器。它有 1 个公共的时钟输入端 CP 、1 个并入／串入控制端 P/S 、1 个串行数据输入端 DSI 和 8 个并行数据输入端 $DP1 \sim DP8$ 。

当并行或串行输入数据时，是在 P/S 控制下随时钟的上升沿同步地输入寄存器。当 P/S 为低电平“0”状态时，串行输入数据；当 P/S 为高电平“1”状态时，并行输入数据。



CC4021 也是 8 位静态移位寄存器。它的主要特点是，同步串入，异步并入，不论时钟处于何种状态，都能输入数据。它与 CC4014 有相同的结构和引出端。

CC4014 (CC4021) 的管脚排列见图 6-7。真值表分别见

表6-3和6-4。

国产CC4014 (CC4021) 可分别由国外产品CD4014 (CD4021) 、 MC14014 (MC14021) 直接换用。

表 6-3 CC4014真值表

CP	DSI	P/S	DP1	DP*	Q1 (内部)	Q*
↑	φ	1	0	0	0	0
↑	φ	1	1	0	1	0
↑	φ	1	0	1	0	1
↑	φ	1	1	1	1	1
↑	0	0	φ	φ	0	Q _{n-1}
↑	1	0	φ	φ	1	Q _{n-1}
↓	φ	φ	φ	φ	Q ₁	Q*

表 6-4 CC4021真值表

CP	DSI	P/S	DP1	DP*	Q1 (内部)	Q*
φ	φ	1	0	0	0	0
φ	φ	1	0	1	0	1
φ	φ	1	1	0	1	0
φ	φ	1	1	1	1	1
↑	0	0	φ	φ	0	Q _{n-1}
↑	1	0	φ	φ	1	Q _{n-1}
↓	φ	φ	φ	φ	Q1	Q*

1. 并行—串行数据转换器 (之一)

电路用途：

该电路主要用作数字系统并行输入/串行输出数据转换和各种寄存器。

工作原理：

图6-8所示电路是由8位串入/并入一串出移位寄存器CC4014和八进制计数/分配器CC4022构成的8位并行—串行数据转换器。

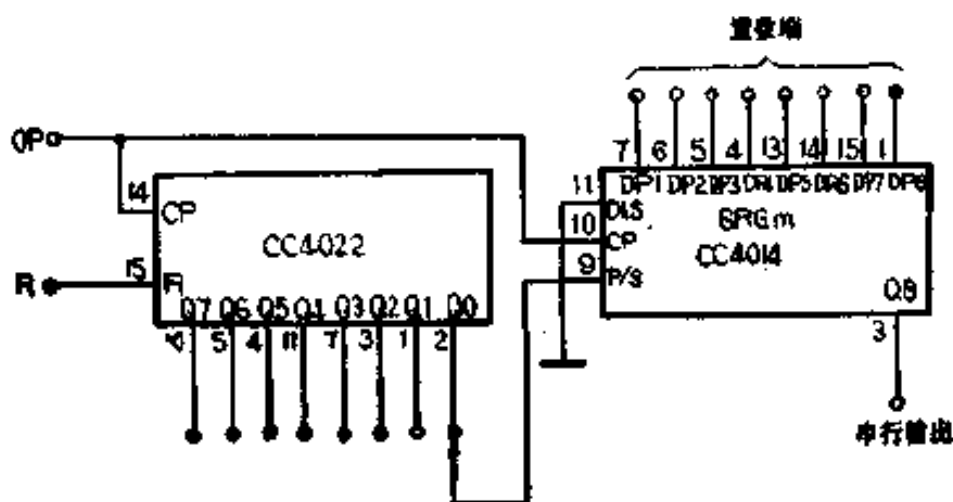


图 6-8 并行—串行数据转换器（之一）

并行数据加到CC4014的DP1~DP8，串行数据由Q8输出。把CC4014的P/S端与CC4022的Q0端相连接。CP端上加正脉冲，使CC4022的Q0输出高电平“1”、CC4014的P/S端为高电平“1”时执行并行操作，在CP脉冲作用下，DP1~DP8送入寄存器，同时CC4022的Q0端也由高电平“1”跳变到低电平“0”，从而使CC4014由并行转换为串行，连续输入CP，就可由Q8得到串行输出。当输入第8个CP时，CC4022的Q0又由低电平“0”跳变为高电平“1”，寄存器又转入并行操作。这样一直进行下去，就能不断地将并行数据转换为串行数据。

电路处置：

本例中，8位串入/并入一串出移位寄存器集成电路CC

4014的输出端只用了Q8端，其它输出端可悬空，⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

2. 并行—串行数据转换器（之二）

电路用途：

该电路主要用作数字系统并行输入/串行输出数据转换和各种寄存器。

工作原理：

图6-9所示电路是由8位串入/并入—串出移位寄存器CC4014、十进制计数/分配器CC4017、双D触发器CC4013和四2输入端与非门CC4011等构成的8位并行—串行数据转换器。

转换器之二与转换器之一的工作原理大致相同，所不同的是电路中加入了由CC4013和CC4011构成的同步触发器使串行

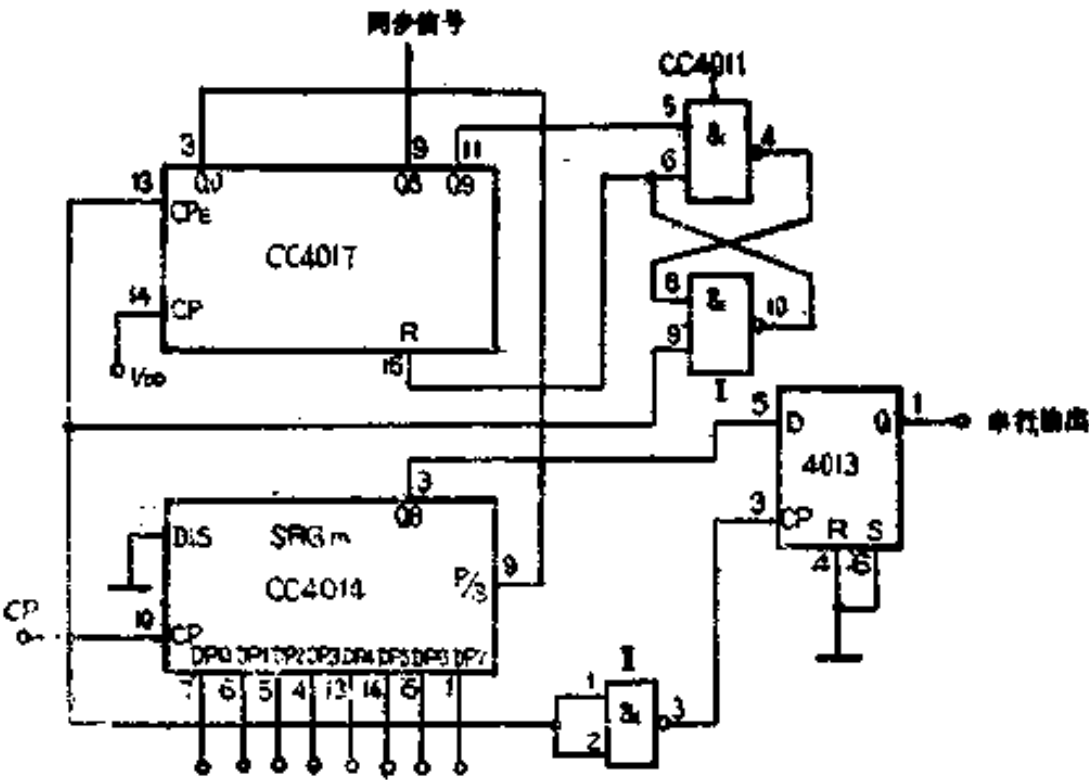


图 6-9 并行—串行数据转换器（之二）

输出的数据与时钟同步。

电路中，时钟脉冲CP以9个脉冲为一个循环，用1位时间进行并行移位，后8位时间进行串行移位。由CC4001门Ⅰ、门Ⅱ构成的R—S触发器与CC4017连接，构成同步复位式9进制计数器。计数器的Q₀输出加在CC4014的工作方式控制器P/S上，因此，计数器处于清零状态时Q₀为高电平“1”状态，CC4014输入并行数据DP₁~DP₈。计数器处于1~8的状态时，Q₀为低电平“0”，使并行转换为串行，CC4014的Q₈输出送至CC4013的D端。在CP时钟的作用下，由其Q端输出同步的串行数据。

计数器的Q₈输出，可作为同步信号使用。

电路处置：

本例中，8位串入/并入—串出移位寄存器集成电路CC4014的输出端只用了Q₈，其余输出端可悬空，⑩脚（V_{DD}）接正电源，⑧脚（V_{SS}）接地。

3. 并行数据复用显示电路

电路用途：

在并行数据显示电路中有译码驱动器多、耗电量大等缺点。而采用该复用显示电路只用一片译码驱动器就能解决上述问题，并且可使耗电量大为降低。该电路主要用于对在线数据变化的观察，适用于电池供电的数字显示设备中。

工作原理：

图6-10所示电路是由8位串入/并入—串出移位寄存器CC4021、八进制计数/分配器CC4022、BCD—7段十六进制译码驱动器MC11495、四2输入端与非门CC4011、六反相缓冲变换器CC4049及数码管LED5011等构成的并行数据复用显

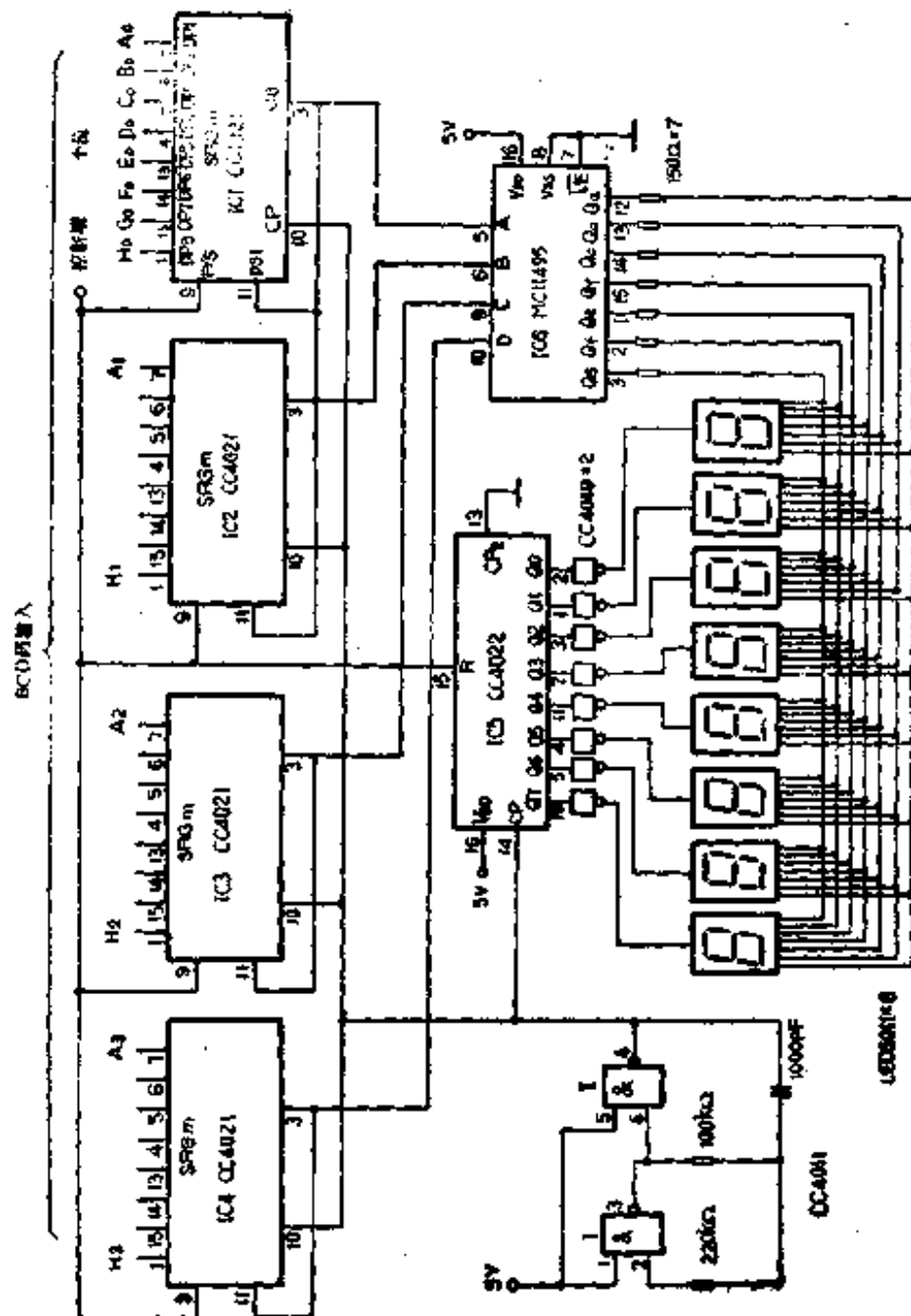


图 6-10 并行数据复用显示电路

示电路。

电路中,由CC4011的门I、I构成的振荡器可产生3.5kHz的振荡信号。将振荡器的输出信号同时送至IC1~IC4及IC5的CP端,当CC4021(IC1—IC4)的方式控制端P/S为高电平“1”状态时,并行数据输入端置入BCD码,同时使IC5复位。

当控制端P/S变为低电平“0”状态时,IC5的R端也为低电平“0”,IC1~IC4内的信息将以3.5kHz的频率逐位输出,4个串行数据输出端将数据送至IC6,使数码管LED5011点亮。由于IC6的笔数输出与8位LED5011并联,而LED的共阴端由IC5控制,其扫描速度与IC1~IC4同步。这样,当CC4021的信息逐位移出时,相对应的LED也逐位显示。

应当指出的是,该显示电路是将4个8位二进制数据的相同位通过译码后构成一个十六进制数进行显示。读数时应将显示码反译。例如:4个8位二进制数分别为:

高位	低位
1 1 0 1 1 0 0 1	个位
1 0 1 0 0 0 0 1	
1 0 1 0 1 0 1 0	
1 1 1 1 0 1 0 0	

数码管应显示为:

E、9、F、9、5、8、4、3

个位反译后应读作:

1 1 0 1 1 0 0 1

电路处置:

本例中,8位串入/并入—串出移位寄存器集成电路CC4021的输出端只用了Q8,其余输出端可悬空。并行输入码可

由计数器输入。⑮脚 (V_{DD}) 接 +5V 电源, ⑧脚 (V_{SS}) 接地。

三、4 位并入/串入—并出/串出移位寄存器集成电路 CC4035 (CC40195)

CC4035 是一个功能很强的移位寄存器。可实现串行输入—串行输出; 串行输入—并行输出; 并行输入—串行输出以及并行输入—并行输出等各种组合。其左/右移位寄存器连接如图 6-11 所示。当 P/S 为高电平“1”状态时, 进行左移; P/S 为低电平“0”状态时, 进行右移。CC4035 还有一个原码/反码控制端 T/C 。当 T/C 为高电平“1”状态时, 寄存器输出的为原码。当 T/C 为低电平“0”状态时寄存器输出为反码。

CC40195 也是 4 位并入/串入—并出/串出静态移位寄存器。

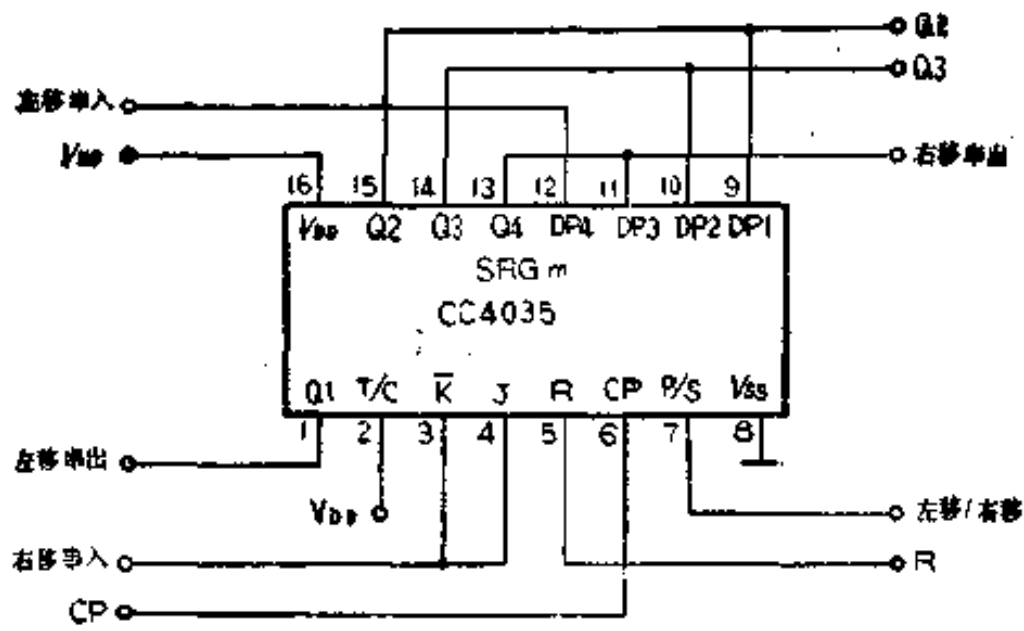


图 6-11

CC40195是由TTL系列的74L195移植过来的,因此在逻辑结构上、电路功能上以及管脚排列都和TTL的74系列一致。

CC4035和CC40195的管脚排列分别如图6-12和图6-13所示。真值表分别见表6-5和6-6。

国产CC4035可分别由国外产品CD4035、MC14035直接换用。CC40195为国内产品,无换用。

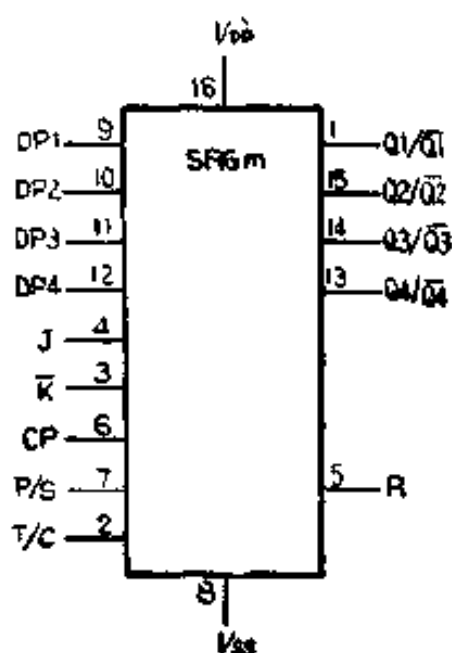


图 6-12 CC4035的管脚排列图

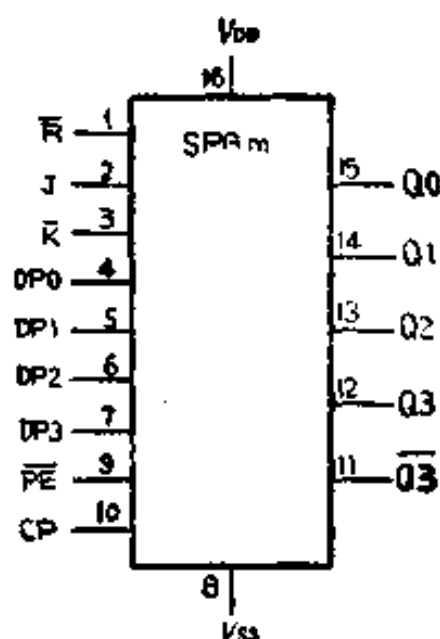


图 6-13 CC40195的管脚排列图

表 6-5

CC4035真值表

P/S	T/C	R	功 能
0	ϕ	0	串行输入
1	ϕ	0	并行输入
ϕ	0	0	反码输出
ϕ	1	0	原码输出
ϕ	ϕ	1	复 位

表 6-6

CC40195真值表

CP	J	$\overline{K}$	$\overline{R}$	$\overline{PE}$	输 出 Q_n
$\uparrow$	0	0	1	1	Q_0 位输出 0
$\uparrow$	0	1	1	1	Q_0 位输出 Q_{n-1}
$\uparrow$	1	0	1	1	Q_0 位输出 $\overline{Q_{n-1}}$
$\uparrow$	1	1	1	1	Q_0 位输出 1
$\downarrow$	ϕ	ϕ	1	1	Q_{n-1}
ϕ	ϕ	ϕ	0	ϕ	输出全部为“0”
ϕ	ϕ	ϕ	1	0	并行输入

1. 7 位串行一并行转换电路

电路用途:

该电路是一种常用的具有“转换完成”输出端的 7 位串行一并行转换器。主要用于数字系统中的数据转换。

工作原理:

图6-14所示电路是由 2 片 4 位并入/串入—并出/串出移位寄存器 CC40195 (CC4035) 构成的 7 位串行一并行转换电路。

电路中, IC1 的 J 和 $\overline{K}$ 与并行输入端 DP_0 接在一起组成串行输入端。 DP_1 接标志码低电平“0”, $DP_2 \sim DP_7$ 均加高电平“1”。IC2 的输出端 Q_7 与预置端 $\overline{PE}$ 接在一起。电路开始工作时先清零, 使 IC2 的 Q_7 为低电平“0”状态, $\overline{PE}$ 为低电平“0”状态, CC40195 为并行工作状态, CP 端加第一个脉冲过后, 由于 DP_1 接地, $DP_2 \sim DP_7$ 接 V_{DD} , 所以并行输出为 DP_0 0111111。这时 IC2 的 Q_7 变为高电平“1”, $\overline{PE}$ 也为高电平“1”, 因而 CC40195 由并行操作转换为串行操作。输

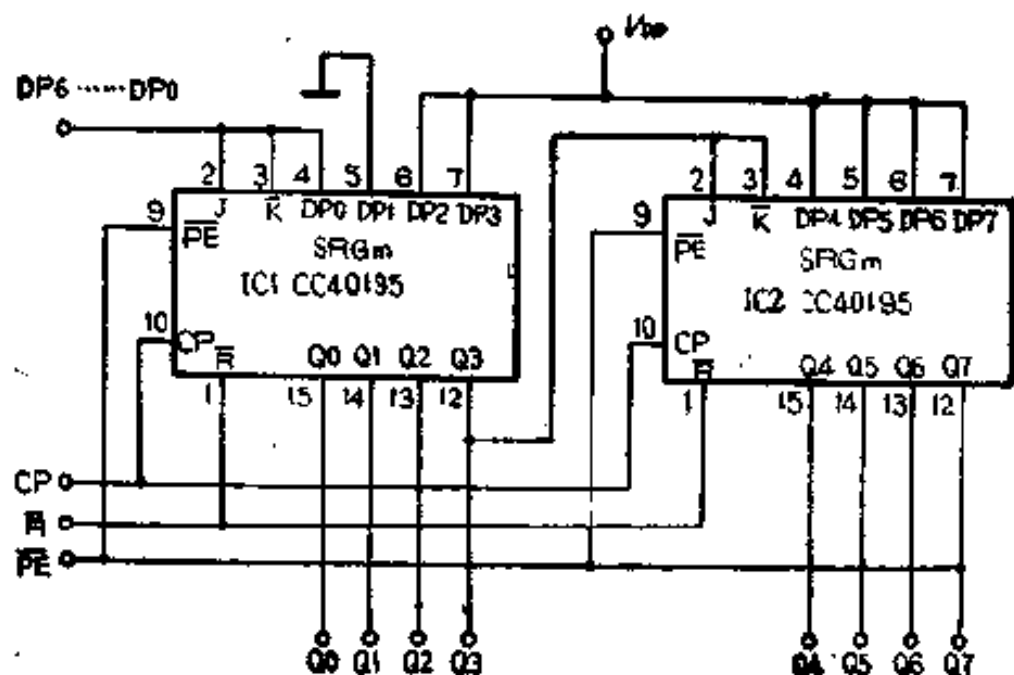


图 6-14 7 位串行—并行转换电路

入第 2 个 CP 时，串行数据 DP_1 移入寄存器，同时标志码“0”也右移一位，并行输出状态为 DP_1DP_0 011111。在 CP 连续作用下，串行数据 DP_2 、 DP_3 …… DP_7 依次送入寄存器，直到并行输出状态为 $DP_6DP_5DP_4DP_3DP_2DP_1DP_0$ 时，标志码送到 IC2 的 Q_7 ，这样就使 $\overline{PE}$ 端由高电平“1”跳变到低电平“0”，发出“转换完成”的信息，通知接收并行数据的寄存器可以接收已转换完成的并行数据。这时在下一个 CP 作用下继续执行并行操作，从而开始新的串—并转换。

电路处置：

本例中，4 位并入/串入—并出/串出移位寄存器集成电路 (IC2) 的并行输入端 $DP_0 \sim DP_3$ 在电路中表示为 $DP_4 \sim DP_7$ ；输出端 $Q_0 \sim Q_3$ 表示为 $Q_4 \sim Q_7$ 。⑩脚 (V_{DD}) 接正电源，⑧脚 (V_{SS}) 接地。

2. 7 位并行—串行转换电路

电路用途：

该电路是一种常用的具有“转换完成”输出端的 7 位并行—串行转换器。主要用于数字系统中的数据转换。

工作原理：

图6-15所示电路是由 2 片 4 位并入/串入—并出/串出移位寄存器CC40195(CC4035)、8 输入端与非门/与门CC4068 和四 2 输入端与门CC4081 等构成的 7 位并行—串行转换电路。

电路中IC1的J 和K 端均接高电平“1”。DP0作为标志位接低电平“0”。DP1~DP7接要转换的输入数据。由启动输入端加上低电平“0”，使 $\overline{PE}$ 为低电平“0”，CC40195

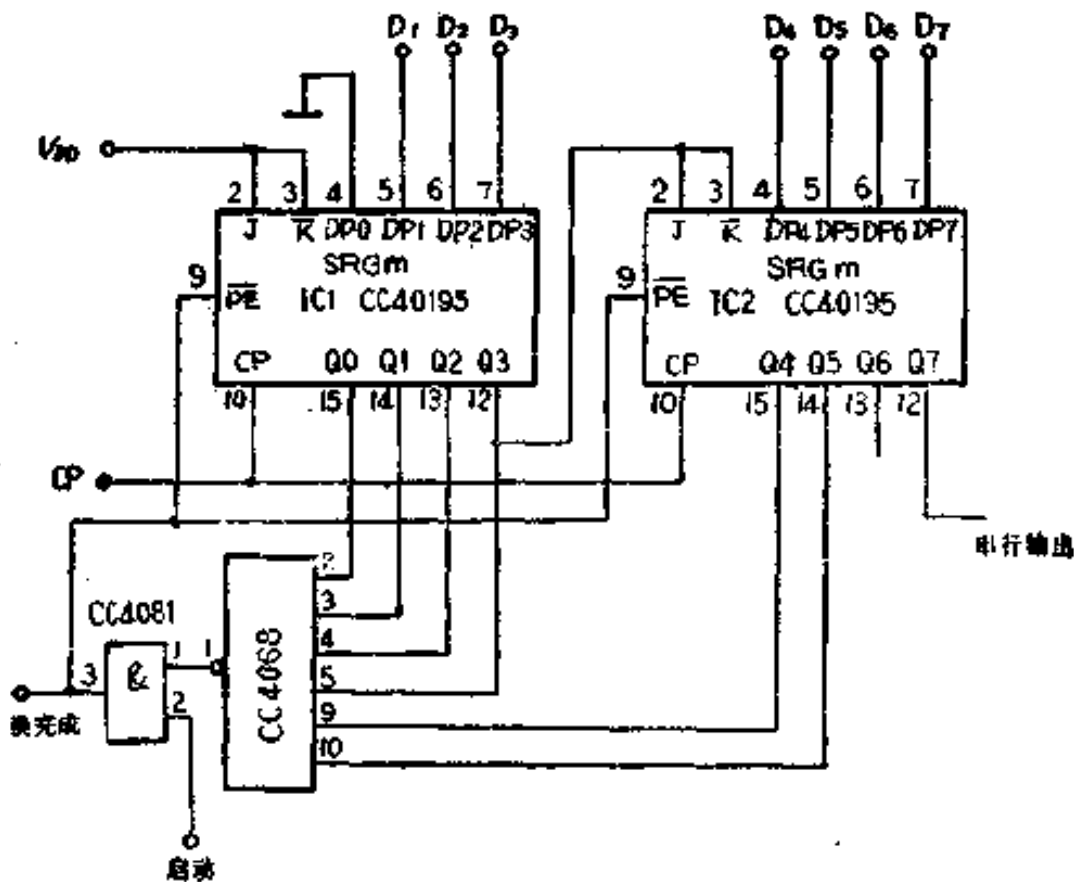


图 6-15 7 位并行—串行转换电路

执行并行操作，这时并行输入的数据及标志码“0”进入移位寄存器。由于这时标志“0”加到 Q_0 。只要启动信号一撤消， $\overline{PE}$ 端就由低电平“0”跳变到高电平“1”，使CC40195由并行转为串行操作，这样在输入CP的作用下，数据就一位一位地由 Q_7 串行输出，与此同时不断地将“1”移入寄存器。当标志码移到 Q_6 ，使CC4068的输入全为高电平“1”时，就发出一个“转换完成”脉冲，同时使寄存器转换为并行操作。如此往复，就能完成连续的并一串转换。

电路处置：

本例中，4位并入/串入—并出/串出移位寄存器集成电路(IC2)的并行输入端 $DP_0 \sim DP_3$ 在电路中表示为 $DP_4 \sim DP_7$ ，输出端 $Q_0 \sim Q_3$ 表示为 $Q_4 \sim Q_7$ ，⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

3. 循环码计数器

电路用途：

该计数器的特点是对应每一个时钟脉冲，电路中只有一个触发器翻转，因此，经译码后不会产生尖峰信号，但加电启动后计数器可能进入非计数顺序，工作前先将寄存器“清零”或置成计数顺序的状态。

工作原理：

如图6-16所示是由1片4位并入/串入—并出/串出移位寄存器CC40195(CC4035)构成的循环码计数器。

电路中将CC40195的 J 、 $\overline{K}$ 两端连接在一起，并同 $\overline{Q}_3$ 相连接，则当电路清零后， $\overline{Q}_3$ 为高电平“1”状态， $J = \overline{K} =$ “1”。第一个CP脉冲来到后， Q_0 变成高电平“1”，每来一个CP脉冲都送“1”，第4个CP脉冲到来后，使 $Q_0 \sim Q_3$ 全

输入—并行输出，并行输入—并行输出以及并行输入—串行输出等功能。

电路中M0、M1为状态控制端，DSL为左移串行数据输入端，DSR为右移串行数据输入端。

另外CC40194是由TTL系列的74194移植过来的，两者的逻辑功能及管脚排列均相同。

CC40194的管脚排列如图6-17所示。真值表见表6-7。

国产CC40194可由国外产品CD40194、MC14194直接换用，也可与国产C422代换使用，代换时应注意管脚排列及有关参数的选择。

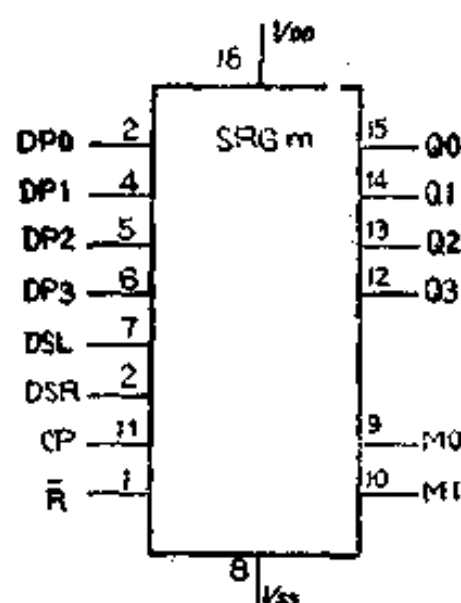


图 6-17 CC40194的管脚排列图

表 6-7

CC40194真值表

CP	模式选择		$\bar{R}$	功能
	M0	M1		
ϕ	0	0	1	不变化
$\uparrow$	1	0	1	右移
$\uparrow$	0	1	1	左移
$\uparrow$	1	1	1	并行置数
ϕ	ϕ	ϕ	0	复位

1. 双向通用移位寄存器

电路用途:

该电路主要用于数字系统中,可作为数据转换器及各种移位寄存器。其特点是数据可以双向串并行移动。

工作原理:

图6-18所示电路是由2片4位并入/串入-并出/串出移位寄存器(左移/右移)CC40194构成的双向通用移位寄存器。

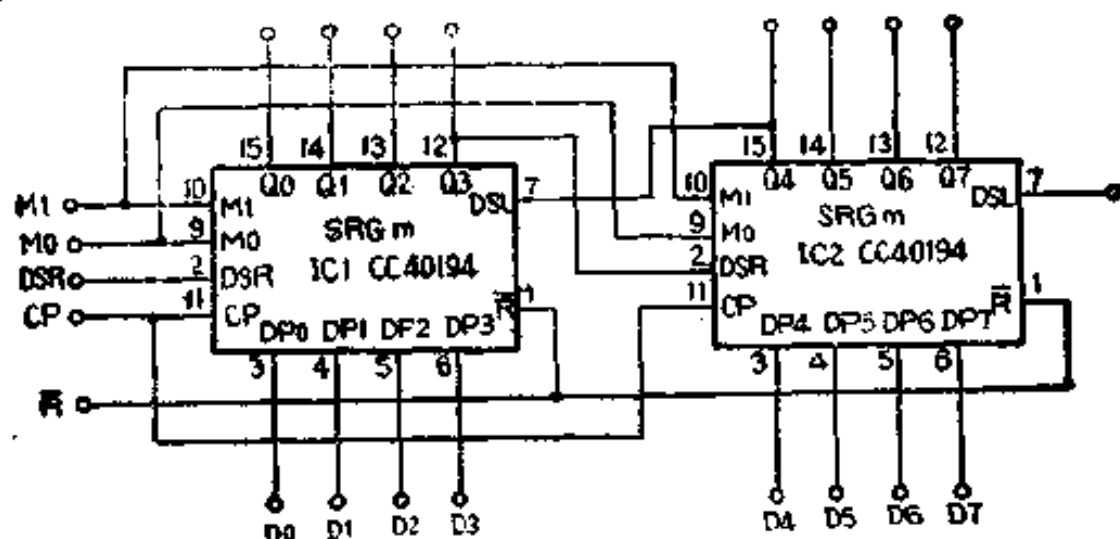


图 6-18 双向通用移位寄存器

电路中,为了扩展右移位数就得将低位CC40194的Q3输出接到高位的右移数据输入端DSR。而为了扩展左移位数,则应将高位的Q4输出接到低位的左移数据输入端DSL。将2片CC40194的M1、M0、CP、 $\bar{R}$ 端分别并联作为控制端。

当进行右移时,M0为高电平“1”状态,M1为低电平“0”状态,在CP的作用下,串行数据由IC1的DSR端移入。左移时M0为低电平“0”状态,M1为高电平“1”状态,在CP的作用下,数据由IC2的DSL端移入。当M0、M1均为高电平“1”状态时,在CP的作用下,并行数据置入。当 $\bar{R}$ 为低

电平“0”状态时，移位寄存器复位。

电路处置：

本例中，4位并入/串入-并出/串出移位寄存器（左移/右移）集成电路(IC2)的并行输入端 $DP0 \sim DP3$ 在电路中表示为 $DP4 \sim DP7$ ，并行输出端 $Q0 \sim Q3$ 表示为 $Q4 \sim Q7$ ，CC40194的⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

2. 数/模转换器

电路用途：

在数字电路中，数/模转换器应用较为广泛，种类也很多。该电路是采用双向移位寄存器构成的数/模转换器。

工作原理：

图6-19所示电路是由4位并入/串入-并出/串出移位寄存器（左移/右移）CC40194、双J-K触发器CC4027及三3输入端与非门CC4023等构成的数/模转换器。

电路中CC4027连接成T触发器形式，其输出状态可改变CC40194的左右移控制端 $M0$ 、 $M1$ 的状态。当CC4023给

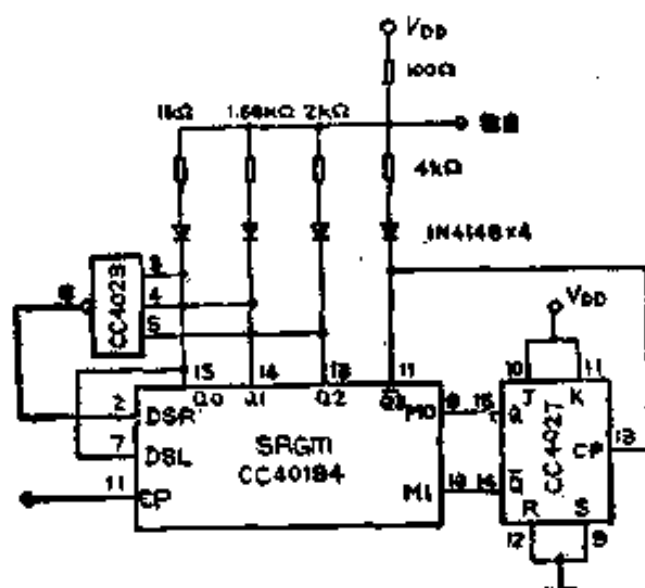


图 6-19 数/模转换器

CC40194的DSR端送入低电平“0”后，在CP时钟脉冲的作用下，移位寄存器进行逐位右移。当“0”移至 $\overline{Q}3$ 时，T触发器翻转，从而使移位寄存器执行左移，因而“0”被逐位移向Q0，再由Q0通过DSL端移至 $\overline{Q}3$ ，此时T触发器再次翻转，移位寄存器又重复上述过程。由此可见循环的“0”在往返移动。

当采用图中的权电阻值时，输出的模拟波形为如图6-20所示的三角波。显然，如欲得到其它波形，只须改变权电阻数值即可。

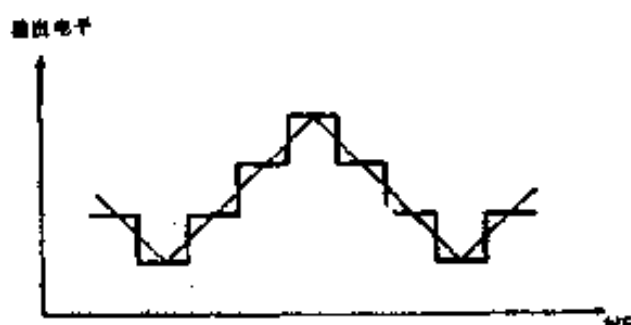


图 6-20 波形图

电路处置：

本例中，4位并入/串入-并出/串出移位寄存器（左移/右移）集成电路CC40194的并行输入端DP0~DP3没有使用可全部接地。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

3. 8位串行—并行转换器

电路用途：

该电路主要用于数字系统中，可进行8位串行—并行数据转换及传输，并具备数据寄存功能。

工作原理：

图6-21所示电路是由4位并入/串入—并出/串出移位寄存

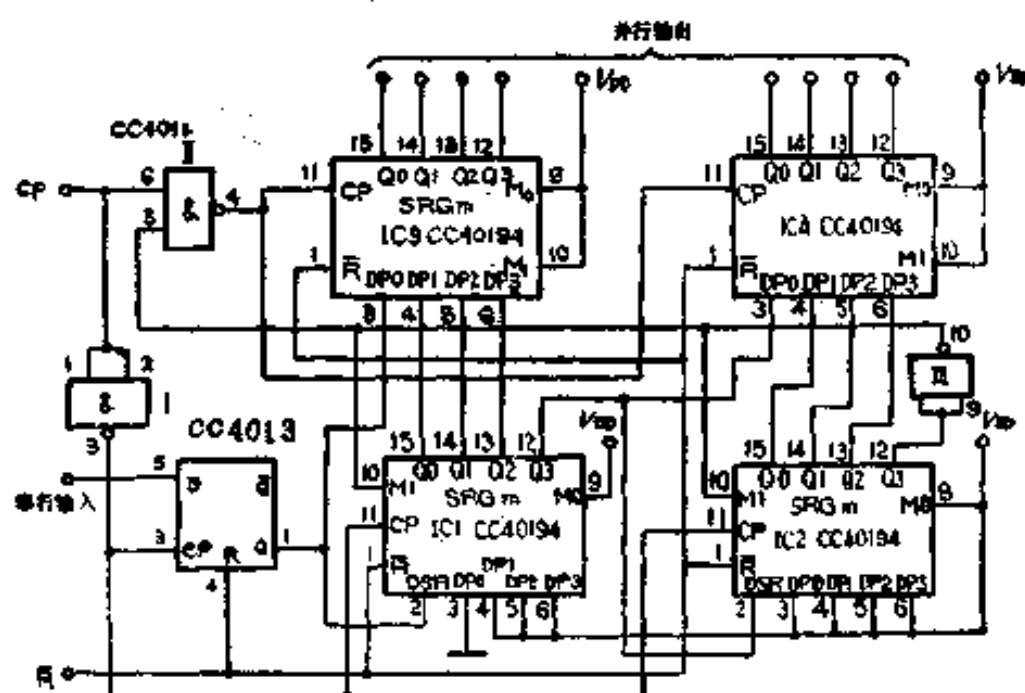


图 6-21 8 位串行—并行转换器

器（左移/右移）CC40194、双D触发器CC4013及四2输入端与非门CC4011等构成的8位串行—并行转换器。

电路中，IC1、IC2和IC5来实现8位串行—并行转换，IC3、IC4是作为数据寄存用的。当左右移控制端M0、M1均为高电平“1”状态时，电路执行并行输入数据操作。

当IC2的Q3为高电平“1”时，CC4011的门Ⅱ反相后使门Ⅰ关闭，IC3、IC4处于禁止状态。由于IC1、IC2的M1端为低电平“0”，M0端为高电平“1”，所以移位寄存器执行右移操作。当电路清零后，在第一个CP时钟脉冲的下跳沿来到后，IC1、IC2执行并行输入数据操作。IC5接收第一个串行输入码D0，IC1、IC2的输出状态为01111111，由于此时M1为低电平“0”，电路执行右移位操作，在串行输入数据移入IC1时，标志码“0”也右移。当IC2的Q3为低电平“0”状态时，（也就是第8个CP脉冲来到后），8个串行码已转换

成并行码。CC4011的门Ⅰ打开，第9个CP脉冲的下跳沿将已转换的并行码送入IC3、IC4的同时使IC1、IC2的状态变为01111111，开始进行第2组8位串行码转换成并行码的过程。

电路处置：

本例中，4位并入/串入-并出/串出移位寄存器（左移/右移）集成电路CC40194的⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

第七部分

模拟开关和数据选择器

模拟开关在电子设备系统及自动控制系统中得到了广泛应用。CMOS模拟开关具有无残余电压的优点，并且具有双向传输性能，以及很高的开/关比。它主要用于多路信号门与模/数和数/模转换中，以及作为数控频率、数控阻抗、数控电容、数控模拟信号增益、模拟和数字的多路传输与分离等应用。

CMOS数据选择器是一种由门电路组成的具有地址选择数据的组合逻辑电路。按功能不同，有与或选择门和多路选择器等。它主要用作与或选择、左/右移位、真/补选择、与或和异或选择以及多路数字数据的传输。

多路数据选择器主要用于对多路数字信号的选择，其电路可用门电路组合而成，也可用开关和门电路混合而成。由于用于数据选择电路中的开关不如多路模拟开关那样要求严格，因而比模拟开关容易制作。所以在只用作数字信号的传输时，应尽量选用多路数据选择器。

一、四双向模拟开关集成电路CC4066

CC4066是四双向模拟开关。每个电路内部都有四个独立的能控制数字或模拟信号传送的开关。每个开关有1个控制端

CONT、1 个输入端I/O和 1 个输出端O/I。当控制端为高电平“1”状态时，开关导通；当控制端为低电平“0”状态时，开关断开。

CC4066的管脚排列如图7-1所示。真值表见表7-1。

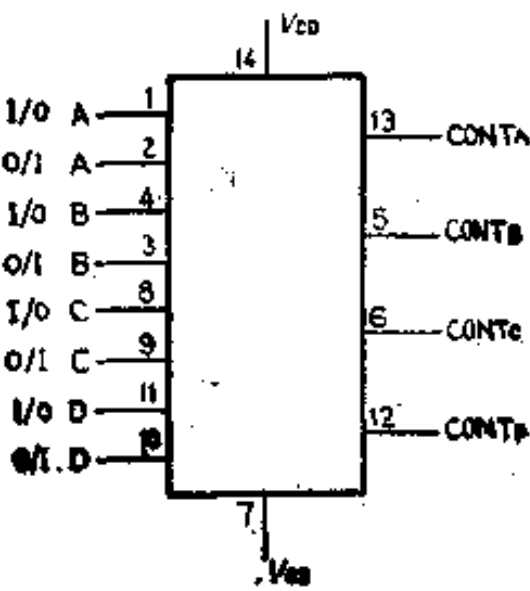


图 7-1 CC4066的管脚排列图

表 7-1 CC4066真值表

CONT	I/O-O/I
0	截止
1	导通

国产CC4066可由国外产品CD4066、MC14066直接换用，可与国产C544代换使用，代换时应注意管脚排列及有关参数的选择。

1. 数控电阻网络

电路用途：

该电路可通过改变二进制数输入来实现改变电阻的阻值，从而改变输出电压。

工作原理：

图7-2所示电路是由四双向模拟开关CC4066和拨盘开关构成的数控电阻网络。

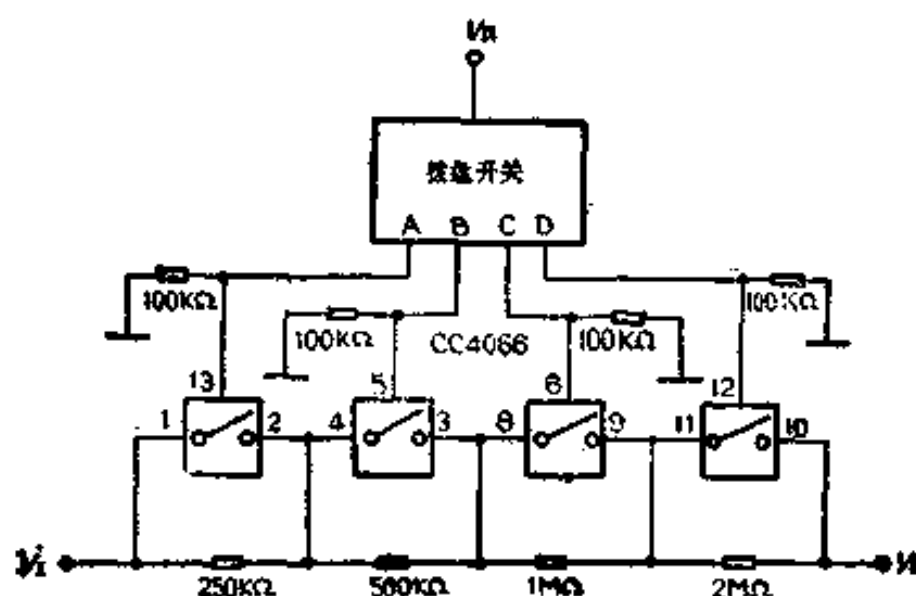


图 7-2 数控电阻网络

电路中将CC4066中的4个独立开关分别并接在4个串接电阻上，电阻的值是按二进制位权关系选择的。当某个开关接通时，并联在该开关上的电阻被短接（设该电阻值 $R \gg R_{ON}$ ， R_{ON} 为模拟开关导通电阻）。当某个开关断开时，电阻两端阻值仍保持原阻值不变（设该电阻阻值 $R \ll R_{OFF}$ ， R_{OFF} 为模拟开关断开电阻）。4个开关的控制端由4位二进制数A、B、C、D控制，因此，通过在A、B、C、D端输入不同的4位二进制数可以控制电阻网络，并从其上取得16种不同的电阻值，见表7-2。

电路处置：

本例中，四双向模拟开关集成电路CC4066的4个开关控

表 7-2

输 入 二 进 制 数				电阻值 (MΩ)
D	C	B	A	
0	0	0	0	3.75
0	0	0	1	3.50
0	0	1	0	3.25
0	0	1	1	3.00
0	1	0	0	2.75
0	1	0	1	2.50
0	1	1	0	2.25
0	1	1	1	2.00
1	0	0	0	1.75
1	0	0	1	1.50
1	0	1	0	1.25
1	0	1	1	1.00
1	1	0	0	0.75
1	1	0	1	0.50
1	1	1	0	0.25
1	1	1	1	$4 \times F_{ON} \approx 2k\Omega$

制端CONT不允许悬空,可由下拉电阻接至低电平“0”状态。

⑭脚(V_{DD})接正电源,⑦脚(V_{SS})接地。

2. 程控电压发生器

电路用途:

该电路通过变换电阻网络来改变放大器的输出电压,其电

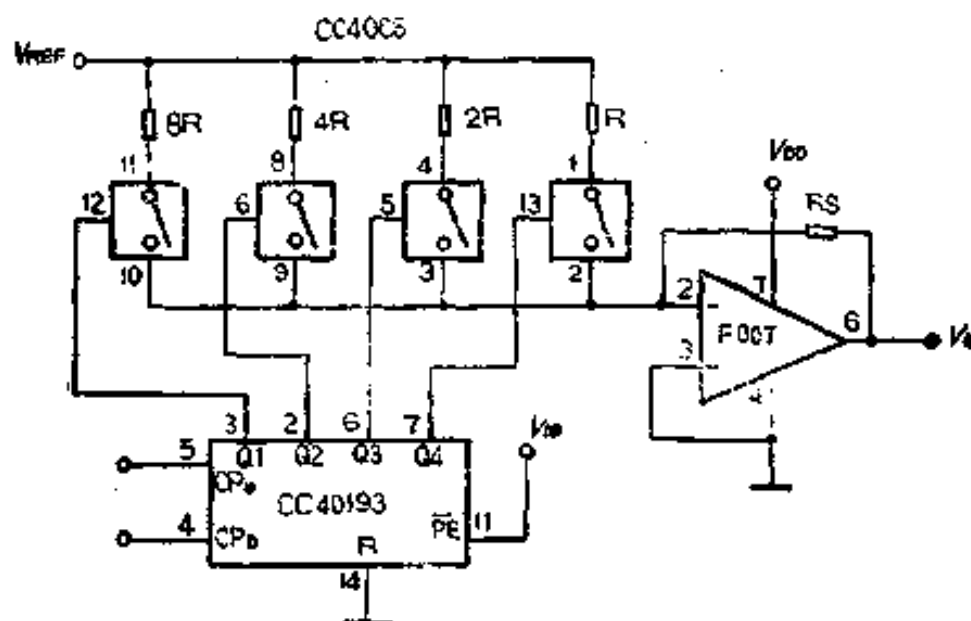


图 7-3 程控电压放大器

压变换幅值符合二进制要求。该电路主要用于电子电位器中。

工作原理:

图7-3所示电路是由四双向模拟开关CC4066、可预置4位二进制加/减计数器CC40193以及运算放大器F007等构成的程控电压发生器。

电路中，电阻网络符合二进制权位。CC4066中的4个模拟开关受CC40193的控制。当某个模拟开关导通时，基准电压便通过电阻加至放大器的反相输入端作为信源内阻。当CC40193的输出全为高电平“1”时，模拟开关全部导通，4个电阻并联，其阻值最小；反之，当CC40193的输出全为低电平“0”时，阻值最大。输出电压 V_o 与电阻的关系为：

$$V_o = - \left(\frac{Q_1}{8} + \frac{Q_2}{4} + \frac{Q_3}{2} + Q_4 \right) \frac{R_S}{R} V_{REF}$$

式中 $Q_1 \sim Q_4$ 为二进制码，取“1”或“0”。

选择CC40193的加减控制端可使输出电压 V_o 呈上升或下降趋势。

电路处置:

本例中, 四双向模拟开关集成电路 CC4066 的⑭脚(V_{DD})接正电源, ⑦脚(V_{SS})接地。

3. 可变极性放大器

电路用途:

在某些电路中需要控制线性放大器的信号输入及极性选择, 采用该电路可以通过逻辑控制实现上述功能。

工作原理:

图7-4所示电路是由四双向模拟开关CC4066和高输入阻抗运算放大器CH3130构成的可变极性放大器。

当控制信号为低电平“0”状态时, CC4066的开关1和3关断, 2导通, 使CH3130的同相输入端接地, 电路等于一个反相放大器。若取 $R_1=R_2$, 则 $V_o=-V_i$ 。

反之, 当控制电平为高电平“1”状态时, 模拟开关1、3导通, 由于开关3导通, 开关2的控制端为“0”故2关断, V_i 经开关1直接进入同相输入端, 电路等效为电压跟随器,

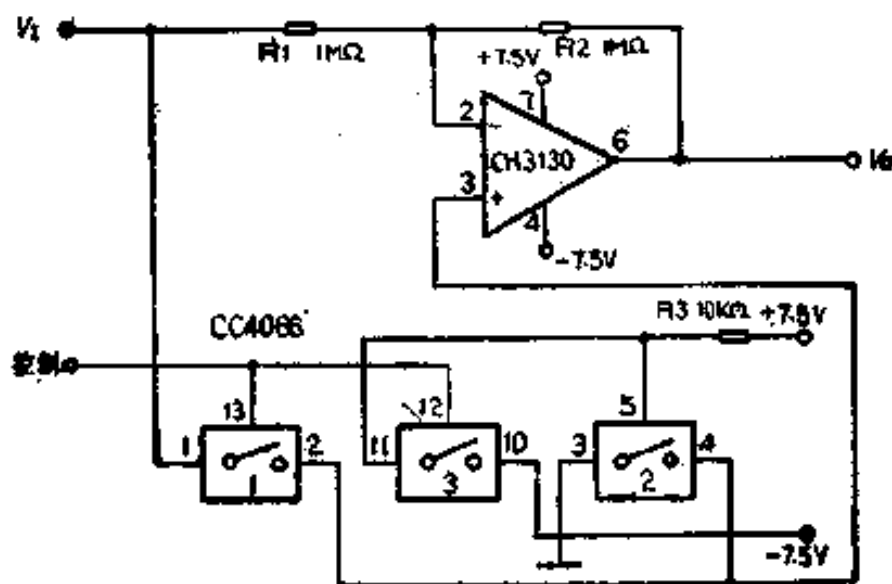


图 7 4 可变极性放大器

$$V_o = V_i$$

为了保证CC4066正常工作，应该采用 $\pm 7.5\text{V}$ 作为电源。控制信号的低电平应低于 -2.5V ，高电平应高于 2.5V ，但均不应超出 $\pm 7.5\text{V}$ 。

电路处置：

本例中，四双向模拟开关集成电路CC4066只用了其中3个开关，剩余1个若无它用可将控制端和输入端接地。⑭脚(V_{DD})接 $+7.5\text{V}$ ，⑦脚(V_{SS})接 -7.5V 。

4. 程控电压衰减器

电路用途：

该程控电压衰减器，在数字信号控制下，可以获得不同的衰减量，这在自动量程控制、自动增益纠正等场合非常有用。

工作原理：

图7-5所示电路是由四双向模拟开关CC4066和四运算放大器LM324等构成的程控电压衰减器。

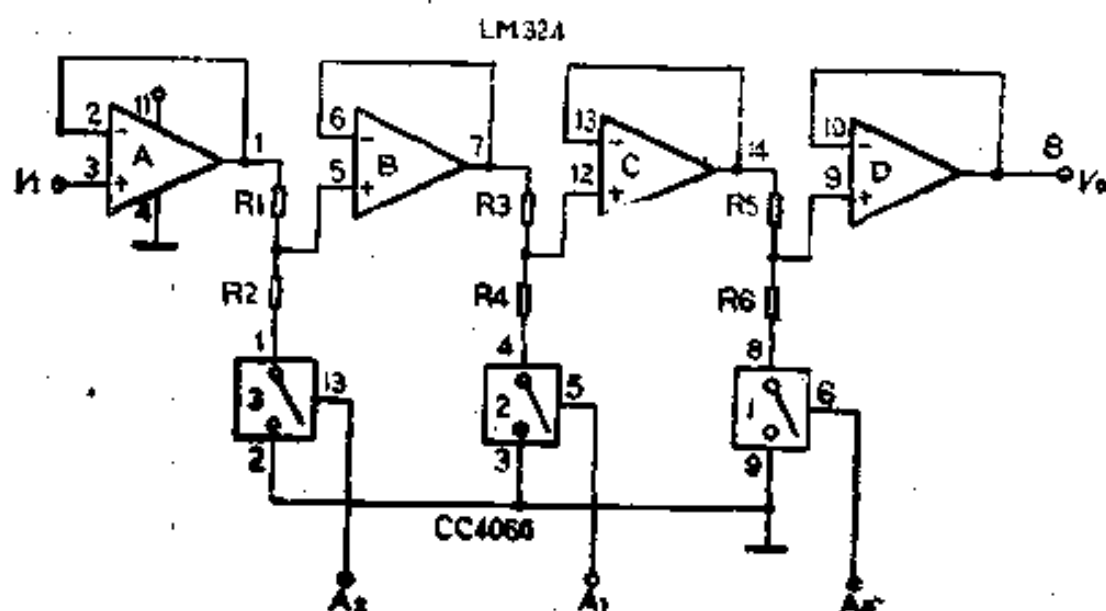


图 7-5 程控电压衰减器

电路中，将分压电阻接在LM324的同相输入端，便构成了电压衰减器。3个电阻分压器经CC4066的开关1～3分别接通时的衰减量K1，K2，K3可分别表示为：

$$K1=20lg\frac{R2}{R1+R2}(dB)$$

$$K2=20lg\frac{R4}{R3+R4}(dB)$$

$$K3=20lg\frac{R6}{R5+R6}(dB)$$

在3位二进制数字对A0、A1、A2的控制下，可获得8种不同的衰减量，其衰减量与控制量的关系见表7-3。

假设K1=-40dB；K2=-20dB，K3=-10dB，则每级衰减量为-10dB。该电路可实现从0、10、20，……70步长为10的衰减。当选取不同电阻值时，还可以改变步长。

表 7-3

A2	A1	A0	顺序	衰减值
0	0	0	1	0(dB)
0	0	1	2	K3
0	1	0	3	K2
0	1	1	4	K2+K3
1	0	0	5	K1
1	0	1	6	K1+K3
1	1	0	7	K1+K2
1	1	1	8	K1+K2+K3

电路处置:

本例中, 四双向模拟开关集成电路CC4066的4个开关只用了3个, 剩余1个若无它用可将控制端CONT接地。⑭脚(V_{DD})接正电源, ⑦脚(V_{SS})接地。

5. 4路信号转换控制器

电路用途:

通过该电路能够在单踪示波器上同时显示四路连续信号, 主要用于比较不同信号的时间关系。

工作原理:

图7-6所示电路是由六反相器CC4069、十进制计数/分配器CC4017、四双向模拟开关CC4066和运算放大器F007等构成的四路信号转换控制器。

电路中, 由CC4069中2个门构成自激多谐振荡器, 其振荡输出送至由CC4017构成的4节拍电路, 其输出分别控制4对CC4066, 并使其依次接通。

每一对模拟开关分别加上可调直流电平和1路信号, 通过F007加法混合后送到示波器的Y轴。因各信号对应不同的直流电平, 所以示波器能将4路信号上下分开。调整电位器RP1~RP4可使扫描线上下移动, 调整RP5可增加或减小输入信号的幅度。

由于振荡频率较高, 使CC4017循环得很快, 所以在示波器上人眼不会观察到闪烁现象。

电路处置:

本例中, 使用两片四双向模拟开关集成电路CC4066, ⑭脚(V_{DD})接正电源, ⑦脚(V_{SS})接地。

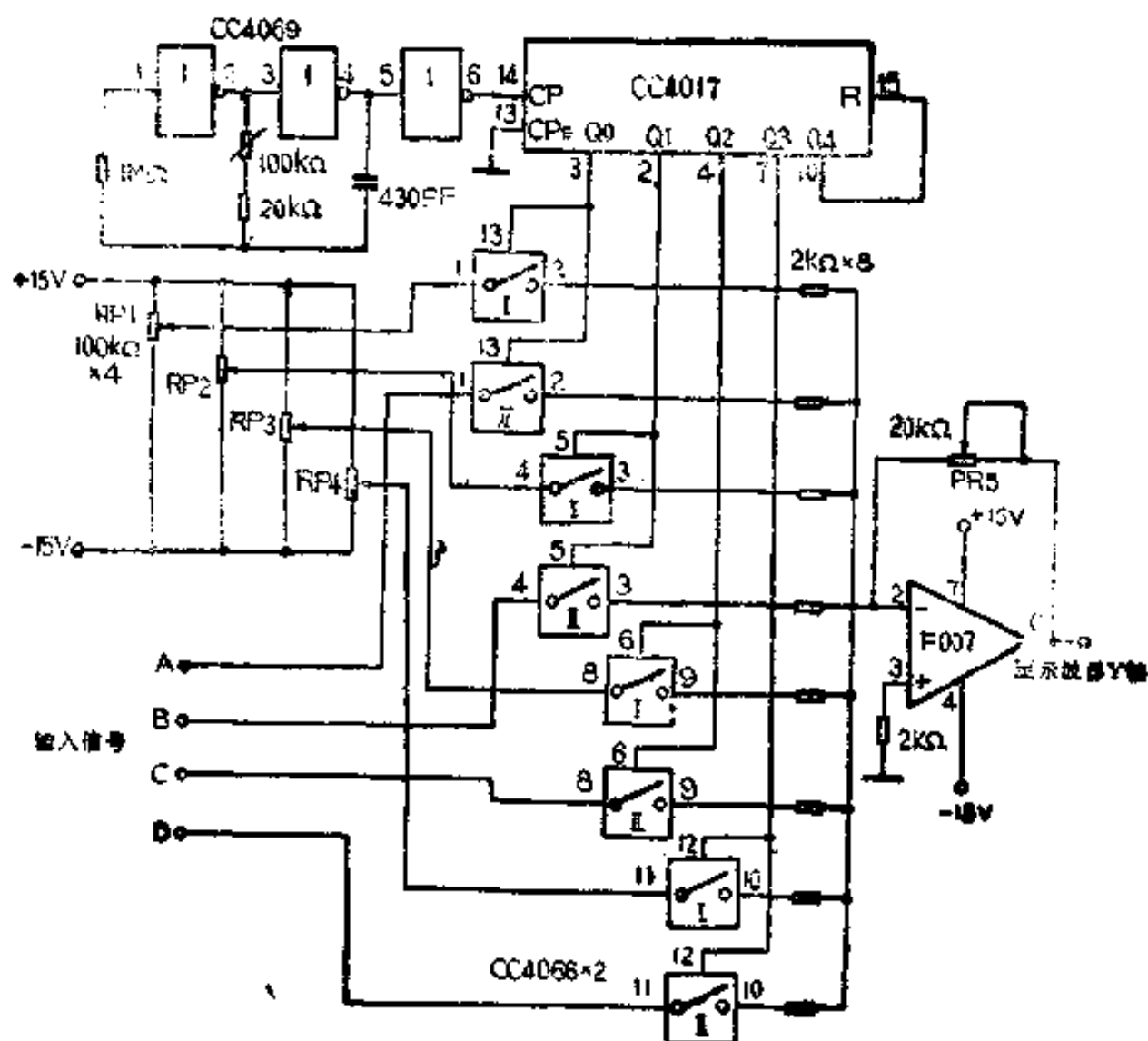


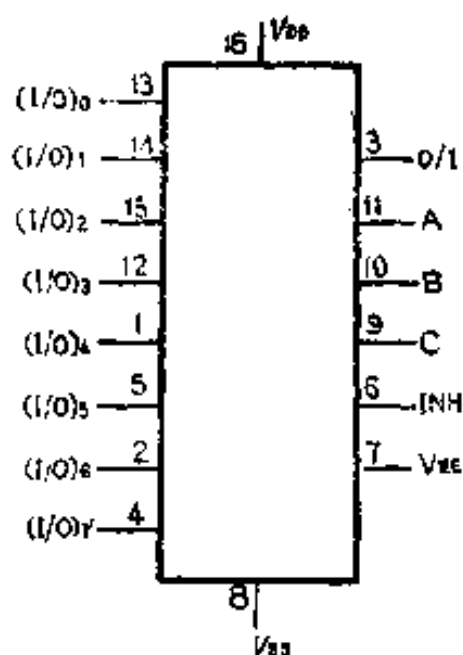
图 7-6 4 路信号转换控制器

二、单八路模拟开关集成电路 CC4051

CC4051 是单 8 路模拟开关。它是由地址译码器和多路双向模拟开关组成，可以通过外部地址（A、B、C 端）输入，经电路内部地址译码器译码后，接通与地址码相对应的其中一个开关（I/O₀₋₇），并允许从 8 线到 1 线的传送或 1 线到

8 线的信号分离, 以及允许信号的并一串转换。电路中INH为禁止端, 当该端为高电平“1”时, 多路模拟开关均不接通; 在输出端呈现高阻。由于这种开关的引出端除了有电源 V_{DD} 和 V_{SS} 端以外, 还设有另外一组电源端 V_{EE} , 以作为电平位移时使用, 从而使得通常在单组电源供电条件下工作的CMOS电路所提供的数字信号能直接去控制这种多路开关, 并使开关可传输 V_{P-P} 达到15V的交流信号。

CC4051的管脚排列如图7-7所示, 真值表见表7-4。



注: V_{EE} 是位移电源

图 7-7 CC4051的管脚排列图

表 7-4 CC4051真值表

输 入 端				导通通道
INH	C	B	A	
0	0	0	0	(I/O) ₀
0	0	0	1	(I/O) ₁
0	0	1	0	(I/O) ₂
0	0	1	1	(I/O) ₃
0	1	0	0	(I/O) ₄
0	1	0	1	(I/O) ₅
0	1	1	0	(I/O) ₆
0	1	1	1	(I/O) ₇
1	ϕ	ϕ	ϕ	无

国产CC4051可由国外产品CD4051、MC14051直接换用。

1. 多功能音响发生器

电路用途：

该电路主要用于定时报警及电子玩具中的音响发生器。该电路的特点是电源电压变化适应范围大，从4~18V均可工作。音调、节拍不因电源改变而变化，可以用来指示各种状态。

工作原理：

图7-8所示电路是由单八路模拟开关CC4051和双时基电路NE556等构成的多功能音响发生器。

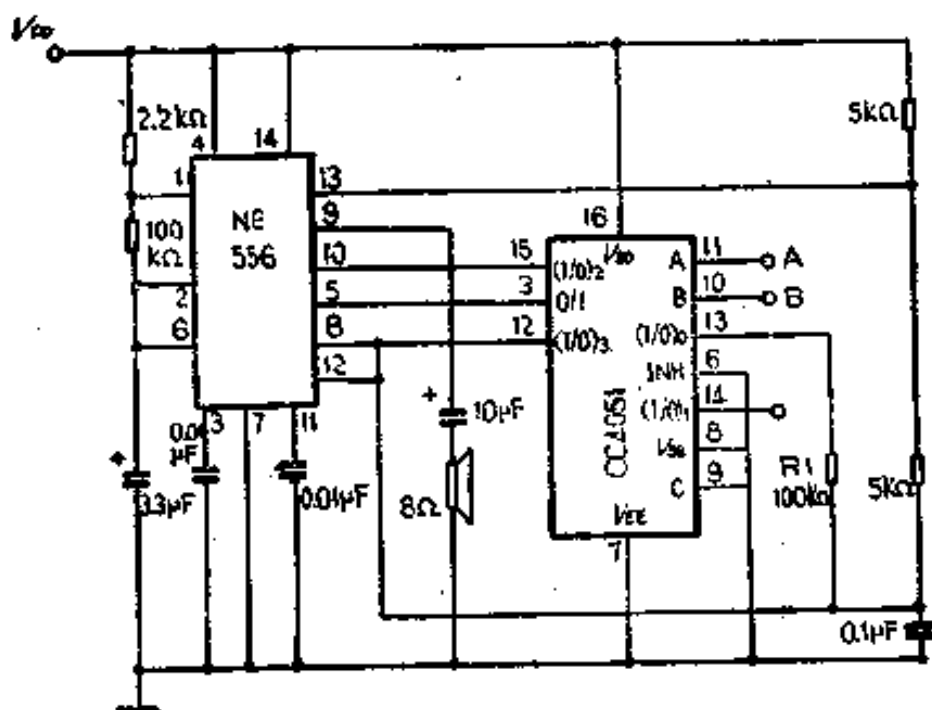


图 7-8 多功能音响发生器

电路中NE556的振荡器1（①~⑥脚）构成约2Hz的超低频振荡器，它输出（⑤脚）信号送入CC4051的O/I端，而后其去向由CC4051的地址控制端A和B决定。当A和B均为低电平“0”状态时，CC4051的③脚(O/I)和⑬脚(I/O)₀相通，

因此振荡器 1 的输出信号经 R1 接到了振荡器 2 (⑦~⑭脚) 的定时电路中, 使它以两种频率交替振荡, 在扬声器上得到双音调。

当 A 为高电平“1”, B 为低电平“0”时, CC4051 的③脚(O/I)与⑭脚(I/O)₁相连, 而⑭脚是悬空的, 所以振荡器 1 对振荡器 2 没有控制作用, 扬声器发出单一音调(约 900Hz)。

当 A 为低电平“0”、B 为高电平“1”时, CC4051 的③脚(O/I)和⑮脚(I/O)₂相通, 2Hz 输出连到振荡器 2 的复位端⑩脚, 使它产生断续振荡, 扬声器发出间歇的音响。

当控制端 A 和 B 均为高电平“1”状态时, 2Hz 输出经 CC4051 的③脚(O/I)、⑫脚(I/O)₃直接与音频振荡器的电容端相连, 使电容迅速地充放电, 在扬声器上产生短促的节拍声。

电路处置:

本例中, 单八路模拟开关集成电路 CC4051 只用了 4 个开关, 剩余开关可悬空, 另外位移电源 V_{xx} 不用时可接 V_{ss} 。

2. 多路模拟调制信号解调器

电路用途:

为了节省芯片, 有时将多路数据用同一组数模转换器进行处理, 这样, 在数模转换器的输出端得到多路的模拟调制信号, 而输出信号不同的时间段对应不同输入端的数据。为了把这样的调制信号恢复原状, 必须进行解调, 即把每一时间段的信号仍然安置到相应的通道上去。该电路将解调和取样保持所必需的模拟开关融合在一块 CC4051 电路中, 利用该电路的禁止端 INH 作开关码的最高位, 这样使电路简洁、性能好。

工作原理:

图7-9所示电路是由单八路模拟开关CC4051和高阻运算放大器CH3130构成 8 路模拟信号解调器。

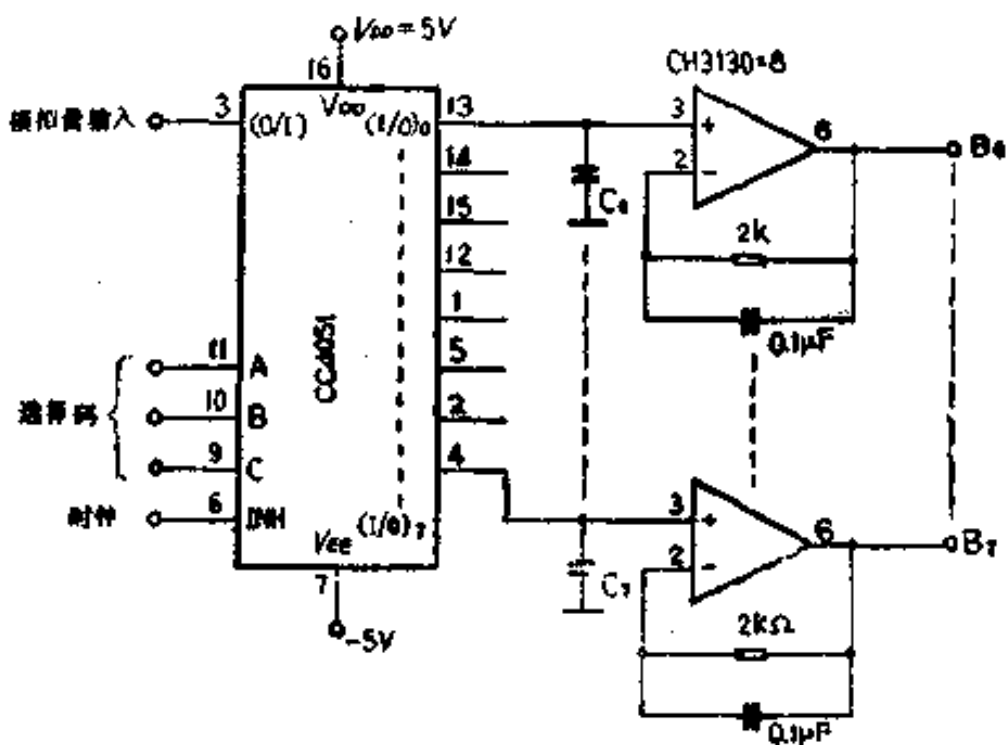


图 7-9 多路模拟调制信号解调器

电路中，CC4051随着 3 位二进制数A、B、C的变化，使模拟输入端（O/I）分别与输出端（I/O）₀～（I/O）₇中的一个接通。而在每一个开关周期内又分为两种情况：INH=“0”，表示选择器有效工作；INH=“1”，表示各输出端全部呈高阻态。在每个输出端各接一个保持电容和CH3130构成的电压跟随器。

假设选择码输入为000时，当INH为低电平“0”时，则CC4051的③脚（O/I）与⑬脚（I/O）₀接通，输入电压给电容迅速充电至输入电压值。当INH端变高电平“1”时，CC4051内部开关全部断开，电容C₀上的电压保持原值。等下一个控制码到达，则另一个通道的电容充电、保持，重复同样的过程。这样的过程重复 8 次为一个周期。可见每一个通道的取

样时间是整个扫描周期的1/16，保持时间是15/16。因此，各电容的取值应保证电压能上升到输入电压的值，并且在保持期内几乎没有跌落。电路均采用 $\pm 5V$ 电源以便处理带正负极性的模拟信号。波形见图7-10。

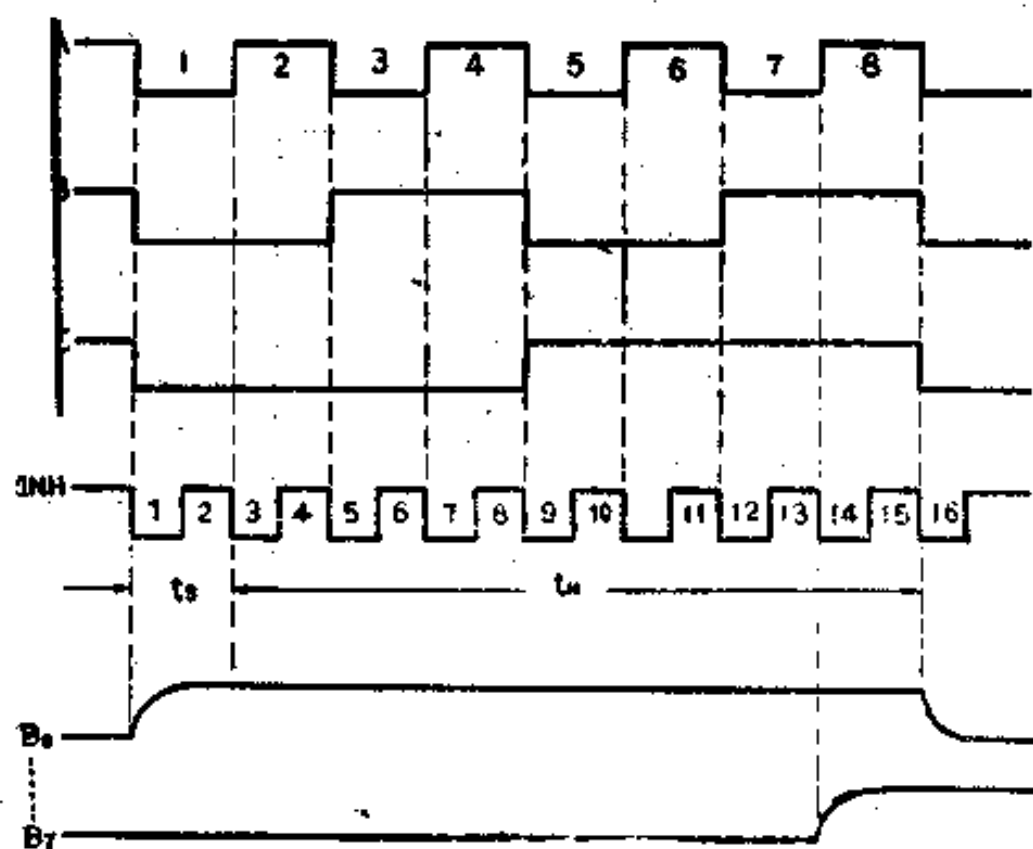


图 7-10 波形图

电路处置：

本例中，单八路模拟开关集成电路CC4051⑥脚 (V_{DD}) 接 $+5V$ ，⑧脚 (V_{SS}) 接地，⑦脚 (V_{SS}) 接 $-5V$ ，输入电压不得超过 $\pm 5V$ 。

3. 电子电位器

电路用途：

该电路主要用于高级音响设备中，构成有线遥控的电子电

位器，来控制音量的大小。

工作原理：

图7-11所示电路是由单八路模拟开关CC4051、可预置可逆计数器（二进制或BCD）CC4029、四异或门CC4070、三输入端或非门CC4025以及六反相器CC4069等构成的电子电位器。

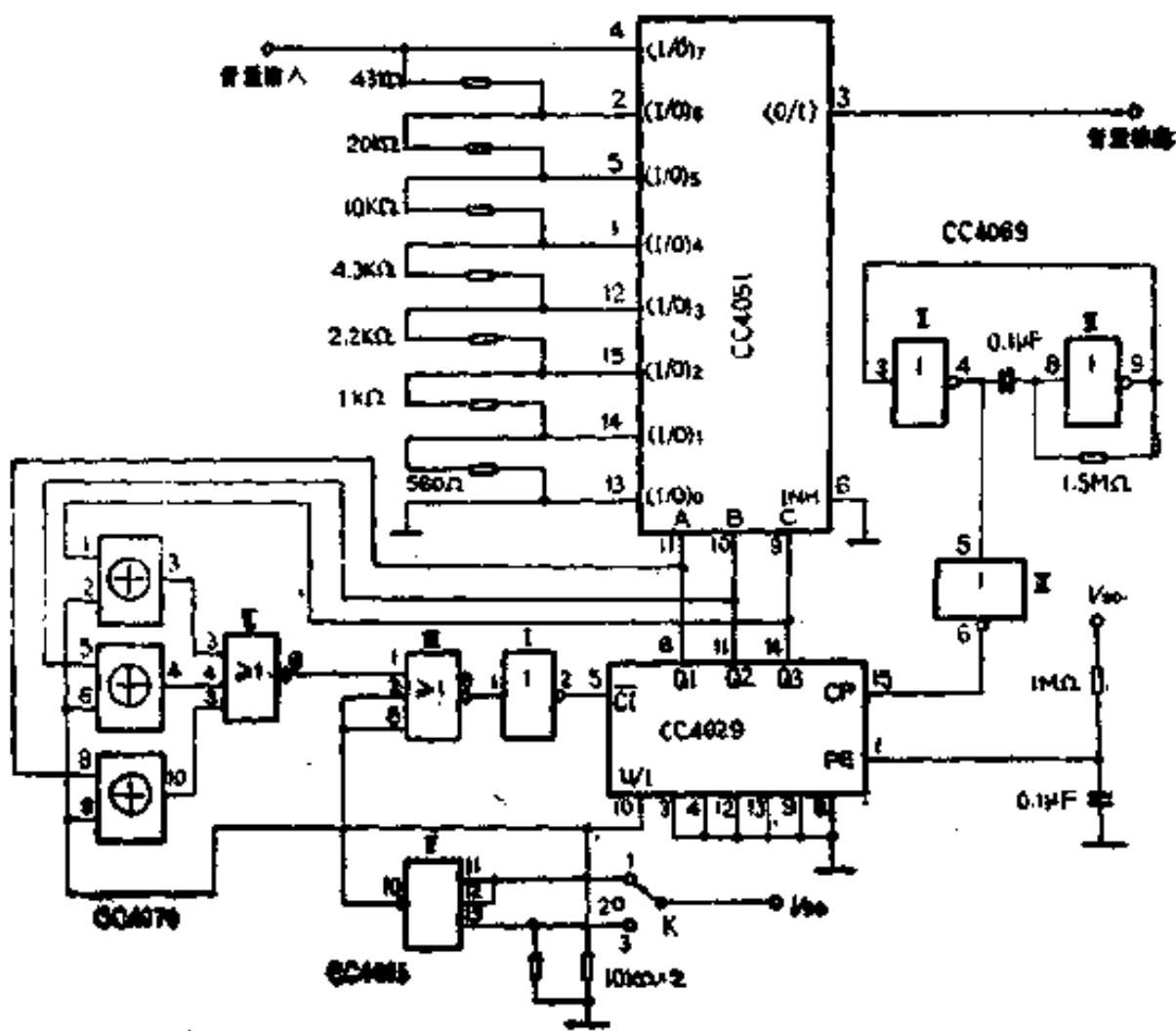


图 7-11 电子电位器

电路中，CC4051与电阻配合组成数控式电阻衰减器。CC4029的计数输出Q1~Q3，作为CC4051的输入地址选择，不同的输入地址控制电阻衰减器中(I/O)₀~(I/O)₇，相应的开关与(O/I)的连接。因此，随着计数值Q1~Q3的增大，衰

减量也越来越小。

开关K平时处于位置2。当掷向位置1时,CC4029的U/D端变高电平“1”,进行加法计数,可变衰减器的衰减倍率越来越小,音量增大。反之,当掷向位置3时,U/D端为低电平“0”,计数器进行减法计数,音量变小。开关在位置2时,虽然U/D端也为低电平“0”状态,但因CC4025的门V输出高电平“1”,经门Ⅵ、门Ⅰ使CC4029的 $\overline{CI}$ 端也变高电平“1”,禁止计数器计数,所以音量不变。

为了防止计数器的循环计数,另外增加了CC4070控制电路。它们能鉴别加和减时的两个极值。当加计数到Q1~Q3为全高电平“1”时,3个异或门的输出都变低电平“0”,从而CC4029的 $\overline{CI}$ 端为高电平“1”,停止计数,维持最大音量。作减计数时原理相同。

计数器的时钟端CP接由CC4069构成的振荡器输出,振荡器频率决定了调节速率。该电路有7级音量调节,若要调节更细,可将CC4051扩展为2级。

整个可控式电阻衰减器可等效为80k Ω 的电位器,置于功放级之前。因为采用单电源,要求音频输入 $<200\text{mV}$ 。若要控制更大的信号,应将CC4051的 V_{EE} 另接负电源。

电路处置:

本例中,单八路模拟开关集成电路CC4051的⑩脚(V_{DD})接正电源,⑧脚(V_{EE})、⑦脚(V_{EE})接地。

4. 键控式多音调信号发生器

电路用途:

该电路可产生音乐中的8个音阶的音频信号,主要用于电子乐器中作各种音调的音频信号发生器。

工作原理：

图7-12所示电路是由单八路模拟开关CC4051、可预置4位二进制加/减计数器CC4516、四2输入端与门CC4081和运算放大器F007等构成的键控式多音调信号发生器。

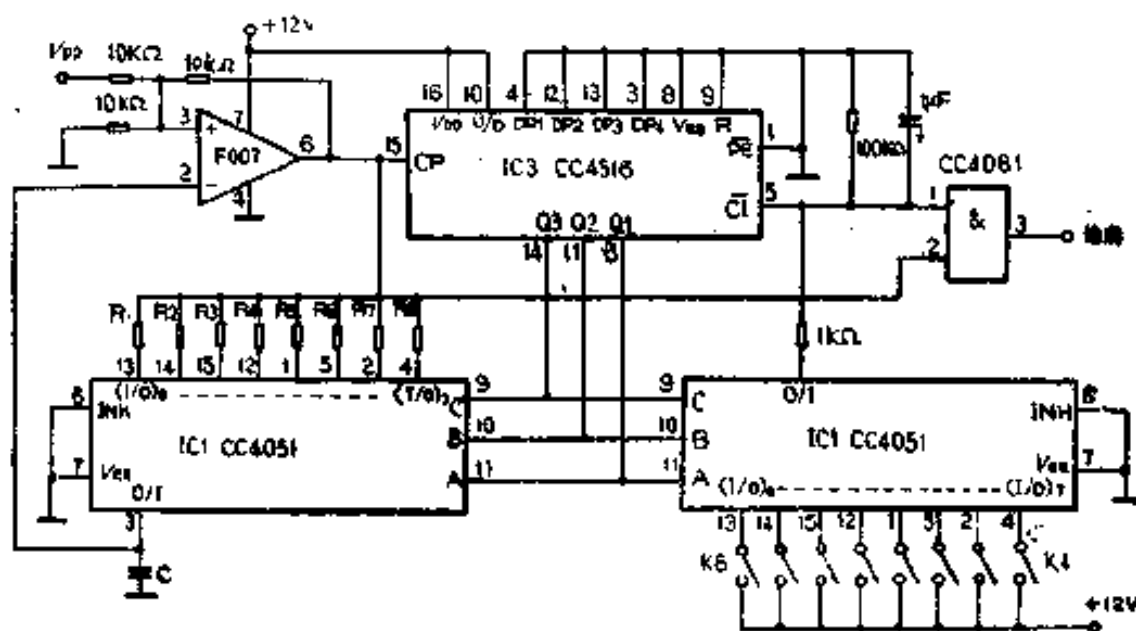


图 7-12 键控式多音调信号发生器

电路中K1~K8是8个接触键，当其中某一键按下时，IC2将12V电压送到输出线，使CC4516的 $\overline{CI}$ 端接上12V电压，并使CC4081中1个门的一个输入端为高电平“1”状态，允许与门输出。

例如，当按下K7（即音阶7），CC4516计数到第7个脉冲时，IC2的输出与输入接通，将一个12V的高电平送到IC3的 $\overline{CI}$ 端，使计数停止并保留计数输出状态，此时，IC1的I/O端与(I/O)₁端接通，也就是R2与C接通。F007构成的多谐振荡器产生信号的频率 f_0 由R2、C决定：

$$f_0 = \frac{1}{0.69 \cdot R2 \cdot C}$$

与此同时，IC2的+12V电平加到CC4081使门打开，振荡信号就允许输出，直到松开键为止。此时IC3的 $\overline{CI}$ 为低电平“0”状态，计数器又计数，F007构成的振荡器呈扫频状态，等待下一次按键。从键按下到产生对应频率输出的信号，最长时间为 $t = \frac{1}{f_1} + \frac{1}{f_2} + \dots + \frac{1}{f_n}$ ，约为10ms以下，听起来不受影响。

电路处置：

本例中，单八路模拟开关集成电路CC4051的⑩脚（ V_{DD} ）接+12V电源，⑧脚（ V_{SS} ）接地。

三、单十六路模拟开关集成电路CC4067

CC4067是单16路模拟开关，它包括一个16选1的译码和被译码的输出所分别控制的16个双向模拟开关。

CC4067电路设有禁止端 INH 。当 INH 为高电平“1”状态时，处于禁止状态，所有的模拟开关均不接通，在公共输出端 OUT/IN 呈现高阻抗状态。当 INH 为低电平“0”状态时，输入端 IN/OUT （0~15）与输出公共端 OUT/IN 接通，其输出状态由外部地址输入端 A 、 B 、 C 、 D 决定。

CC4067的管脚排列如图7-13所示，真值表见表7-5。

国产CC4067可由国外产品CD4067直接换用。

1. 16通道数据选择器

电路用途：

该电路主要用于数字系统中，可选择和传输数字信号或模

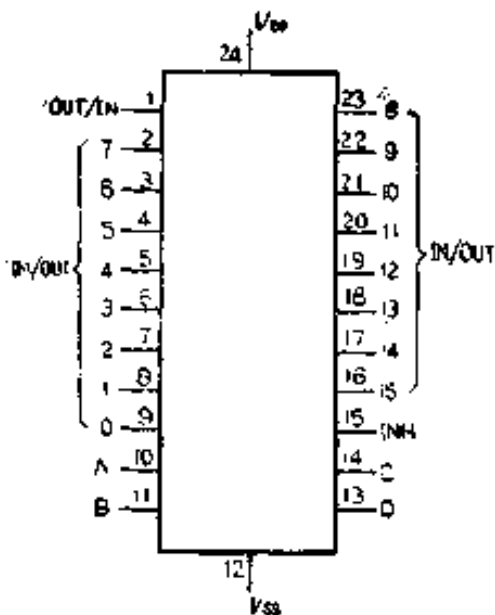


图 7-13 CC4067的引脚排列图

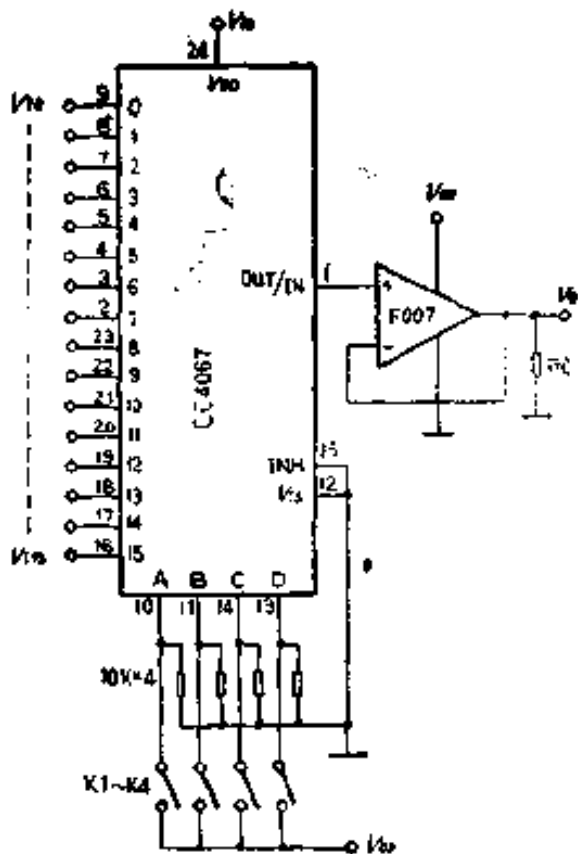


图 7-14 16通道数据选择器

拟信号。

工作原理：

图7-14所示电路是由单十六路模拟开关CC4067、运算放大器F007及拨盘开关等构成的16通道数据选择器。

电路中CC4067的禁止端INH接低电平“0”，所以输入端IN/OUT（ $V_{I0} \sim V_{I15}$ ）与公共端OUT/IN可由地址码A、B、C、D选择接通。假如输入地址码为0110，则对应的输入端“6”与公共端OUT/IN接通， V_{I6} 便通过模拟开关被传输到运算放大器F007，经放大后输出。

CC4067的地址输入端A、B、C、D平时由下拉电阻拉至低电平“0”状态。

电路处置：

本例中，单十六路模拟开关集成电路CC4067的地址输入

表 7-5

CC4037真值表

D	C	B	A	INH	接通通道
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	0	2
0	0	1	1	0	3
0	1	0	0	0	4
0	1	0	1	0	5
0	1	1	0	0	6
0	1	1	1	0	7
1	0	0	0	0	8
1	0	0	1	0	9
1	0	1	0	0	10
1	0	1	1	0	11
1	1	0	0	0	12
1	1	0	1	0	13
1	1	1	0	0	14
1	1	1	1	0	15
ϕ	ϕ	ϕ	ϕ	1	均不接通

也可由计数器或计算机控制。在传输数字信号时可不必加放大器。

2. 数字图形发生器

电路用途：用于数字图形发生器。

利用二进制计数器时序选择数据选择器的输入端（数据选择器的数据输入选择可以用手动开关控制）可构成图形发生器。该电路主要用于数据传输及显示。

工作原理：

图7-15所示电路是由单十六路模拟开关CC4067、双4位二进制同步加计数器CC4520及转换开关等构成的数字图形发生器。

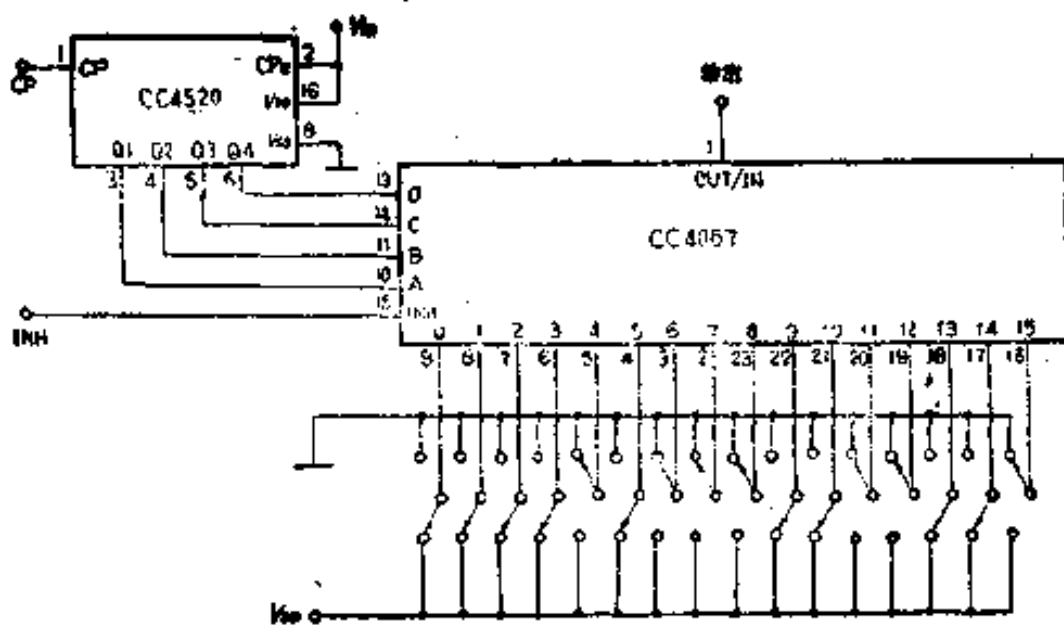


图 7-15 数字图形发生器

电路中，通过改变CC4067输入端的双向开关可产生所需要图形。当禁止端INH为低电平“0”状态时，CC4520输出时序作为CC4067的地址码，通过双向开关置入不同的电平，便可进行选通，使其输出图形。另外也可把图形看作16位的字，则成为字发生器。波形如图7-16所示的字为：1111010001100110，

电路处置：

本例中，单十六路模拟开关集成电路CC4067的②脚（V_{DD}）



图 7-16 波形图

接正电源，⑫脚 (V_{SS}) 接地。

3. 扫描式十六进制字符键盘

电路用途：

该电路主要用于数字系统中，可作为单板机或其它自动控制设备的输入数据键盘。这种电路为扫描输出方式，因此电路构成简单，应用较为广泛。

工作原理：

图7-17所示电路是由单十六路模拟开关CC4067、双4位二进制同步加计数器CC4520、四锁存D型触发器CC4042和键盘

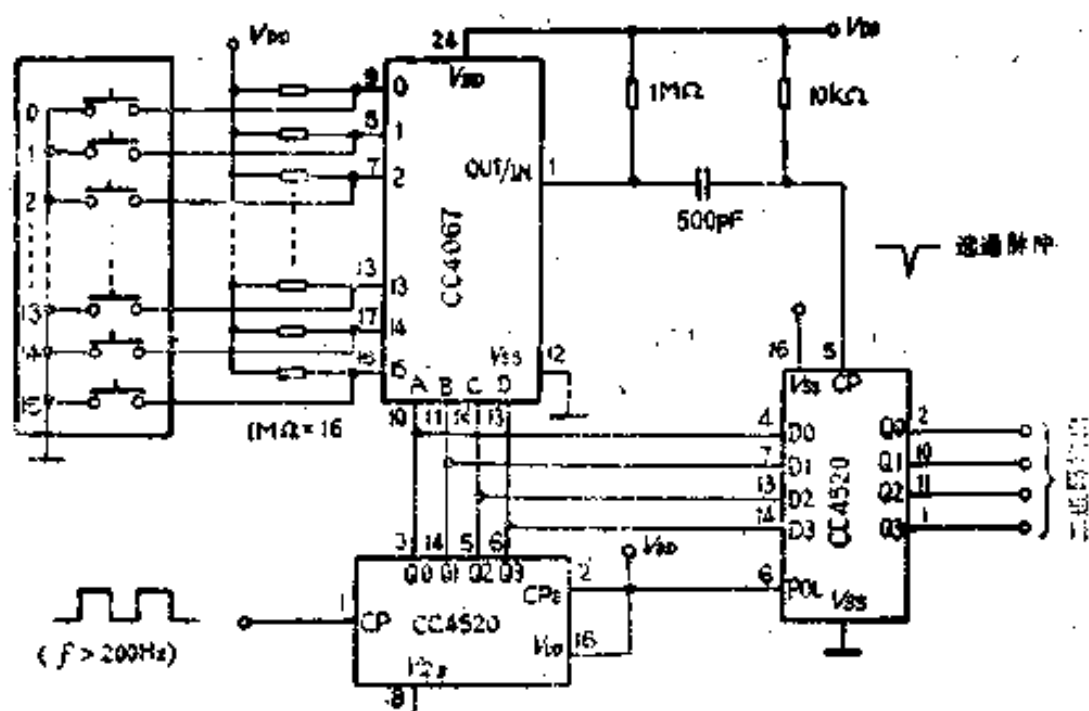


图 7-17 扫描式十六进制字符键盘

等构成的扫描式十六进制字符键盘。

电路中，CC4067的16个输入端分别与代表十六个字符的按键相接。CC4520构成十六进制计数电路，其输出端Q0~Q3与CC4067的地址输入端A~D相接。随着输出端Q0~Q3状态的变化依次选择16个通道输入端中的1个与公共输出端接通。电路工作时，假设按下按键2，CC4067的⑦脚为低电平“0”状态。此时CC4520在 $f > 200\text{Hz}$ 的时钟作用下计数，其输出一路送至CC4067，另一路送至CC4042。当CC4520的输出为0011时，CC4067的公共端变为低电平“0”，通过微分电路产生一个负脉冲送至CC4042，使其锁存为0011。如果在按下其它按键，则锁存相应的二进制码。

电路处置：

电路中，单十六路模拟开关集成电路CC4067的输入端0~15平时均由 $1\text{M}\Omega$ 电阻拉至高电平“1”状态。

四、四与或选择器集成电路CC4019

CC4019包含4个与或门单元电路。每个与或门均有两个数据输入端： A_a 、 B_a 及两个公共输入端： K_a 和 K_b ， Q_a 为数据输出端。其逻辑表达式为： $Q_a = (A_a \cdot K_a) + (B_a \cdot K_b)$

当 K_a 和 K_b 均为高电平“1”状态时，上式简化为： $Q_a = A_a + B_a$

CC4019的管脚排列如图7-18所示，真值表见表7-6。

国产CC4019可由国外产品CD4019、MC14019直接换用，可与国产C540代换使用，代换时应注意管脚排列及有关参数的选择。

表 7-6

CC4019真值表

K_a	K_b	Q_n
0	0	0
1	0	A_n
0	1	B_n
1	1	$A_n + B_n$

1. 原码/反码选择器

电路用途:

该电路主要用于数字系统中,可作为数据选择或数据运算的原码/反码转换。

工作原理:

图7-19所示电路是由四与或选择器CC4019和双D触发器CC4013等构成的原码/反码选择器。

将CC4013的原码(Q)和反码($\overline{Q}$)的输出分别输入到CC4019与或选择器的数据输入端 A_n 、 B_n 。

当CC4019的原码选择端 K_a 为高电平“1”状态,反码选择端 K_b 为低电平“0”状态时,选择输出CC4013的原码(Q);当反码选择端 K_b 为高电平“1”状态,原码选择端 K_a 为低电平“0”状态时,选择输出CC4013的反码($\overline{Q}$)。被选择的数据由CC4019的 $Q1 \sim Q4$ 端输出。

电路处置:

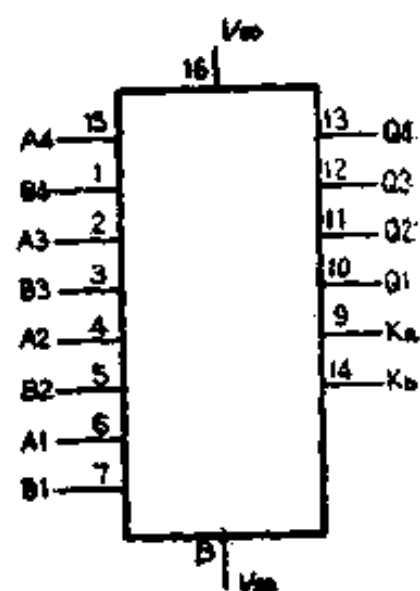


图 7-18 CC4019的管脚排列图

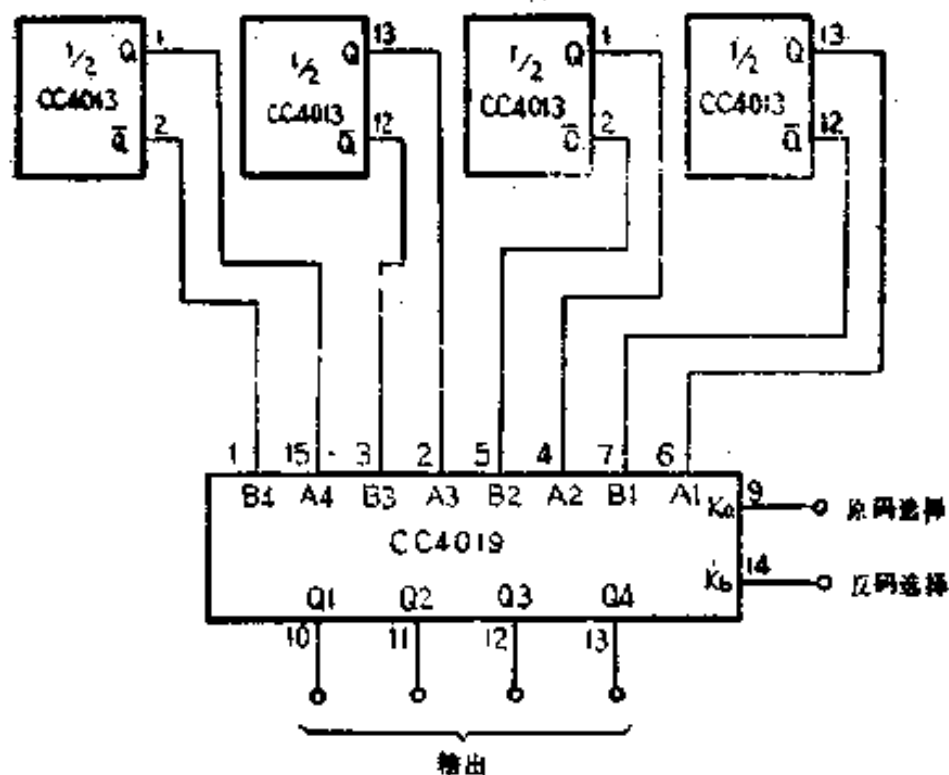


图 7-19 原码/反码选择器

本例中，原码由四与或选择器集成电路CC4019的A1~A4端输入，反码由B1~B4端输入。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

2. 与/异或选择器

电路用途：

该电路主要用于数字系统中，可作为数据运算或数据选择，其输出关系为与/异或关系。

工作原理：

图7-20所示电路是由四与或选择器CC4019和四2输入端或非门CC4001构成的与/异或选择器。

当CC4019的与选择端 K_0 为高电平“1”状态，异或选择端 K_1 为低电平“0”状态时，选择输出由CC4001的门I、II、

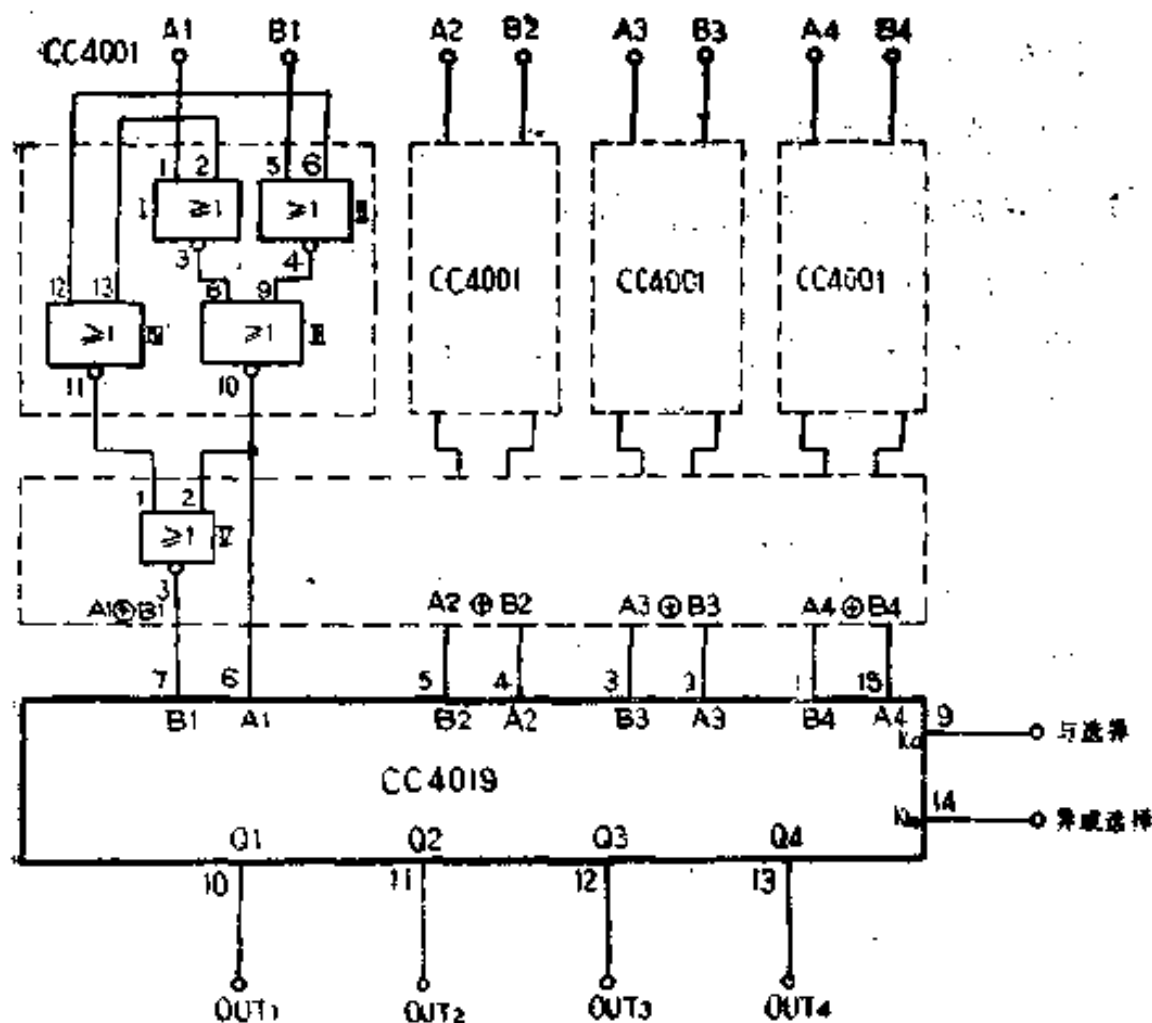


图 7-20 与/异或选择器

Ⅱ构成的与功能逻辑，即CC4019的输出端为 $OUT_n = A_n \cdot B_n$ ；当异或选择端 K_1 为高电平“1”状态，与选择端 K_0 为低电平“0”状态时，选择输出由CC4001的门Ⅰ~Ⅴ构成的异或功能逻辑，即CC4019的输出端为 $OUT_n = A_n \oplus B_n$ 。

电路处置：

本例中，与逻辑由四与或选择器CC4019的A1~A4端输入，异或逻辑由B1~B4端输入。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

3. 左/右移位寄存器

电路用途:

在数字电路中构成移位寄存器的形式很多,该电路是由CC4019构成的左/右移位寄存器。

工作原理:

图7-21所示电路是由四与或选择器CC4019和双D触发器CC4013构成的4位左/右移位寄存器。

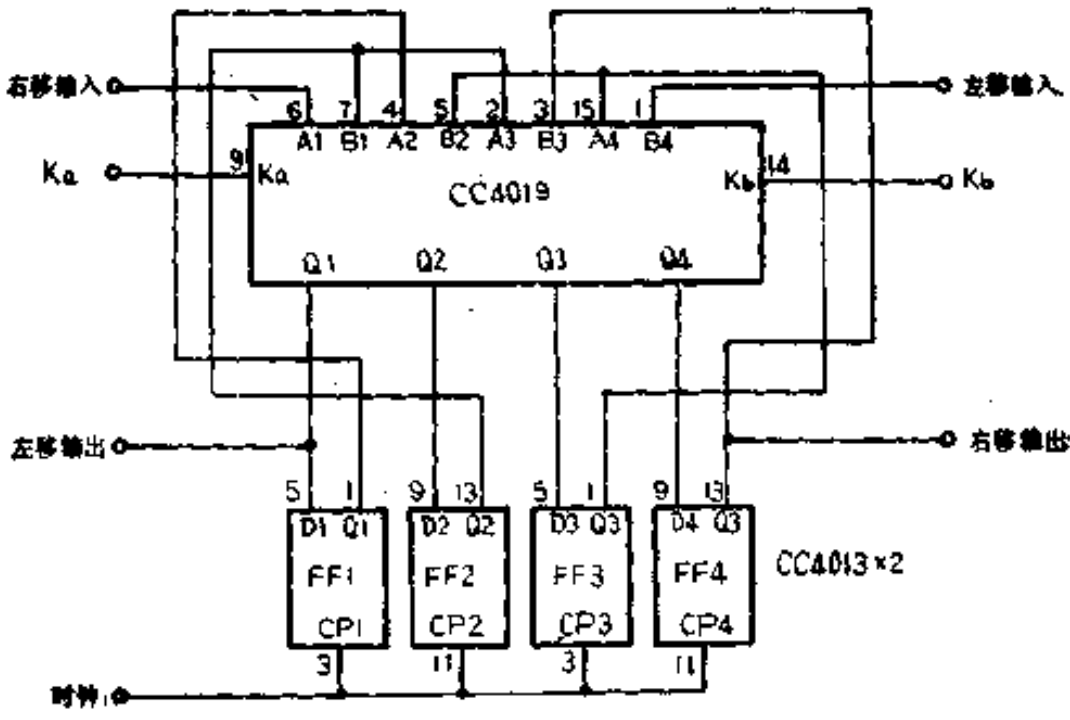


图 7-21 左/右移位寄存器

当CC4019的 $K_a = "1"$ 和 $K_b = "0"$ 时移位寄存器执行右移功能。数据由CC4019的A1端输入。假设输入数据为“1”，则CC4019的Q1输出“1”，在时钟脉冲CP的作用下,CC4013的FF1的Q1也输出“1”，将这个“1”送至CC4019的A2输入端,则Q2输出“1”，FF2的Q2也输出“1”并送至CC4019的A3输入端,则Q3输出“1”，FF3的Q3也输出“1”，并送至CC4019的A4输入端,则Q4输出“1”，FF4的Q4也输出

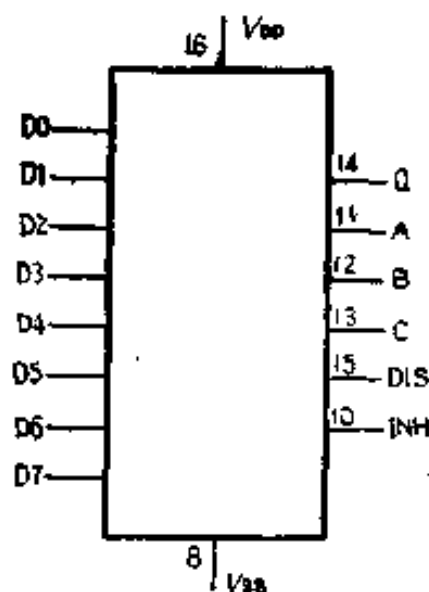
“1”。为此右移输入端输入的“1”移至FF4的Q4端输出，完成一次右移过程。当进行左移时， K_0 为“0”、 K_1 为“1”，移动过程与右移相同。

电路处置：

本例中，四与或选择器集成电路CC4019的⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

五、八路数据选择器集成电路CC4512

CC4512是八路数据选择器，它由八路传送数据开关，地址译码器和三态输出的驱动器组成。八路开关采用“树技术”结构，以简化译码器控制电路。电路输入受禁止端INH控制，当INH端为高电平“1”状态时，输出端为“0”状态。输出端Q受三态控制端DIS控制，当DIS为高电平“1”状态时，输出端为高阻状态。A、B、C构成地址选择控制端。



CC4512的管脚排列如图7-22

所示，真值表见表7-7。

图7-22 CC4512的管脚排列图

国产CC4512可由国外产品CD4512、MC14512直接换用。

1. 8通道数据选择器

电路用途：

该电路主要用于数字系统中，可选择或传输数据，其选择

表 7-7

CC4512真值表

选 择 控 制			<i>INH</i>	<i>DIS</i>	<i>Q</i>
<i>A</i>	<i>B</i>	<i>C</i>			
0	0	0	0	0	<i>D0</i>
1	0	0	0	0	<i>D1</i>
0	1	0	0	0	<i>D2</i>
1	1	0	0	0	<i>D3</i>
0	0	1	0	0	<i>D4</i>
1	0	1	0	0	<i>D5</i>
0	1	1	0	0	<i>D6</i>
1	1	1	0	0	<i>D7</i>
ϕ	ϕ	ϕ	1	0	0
ϕ	ϕ	ϕ	ϕ	1	<i>Z</i>

方式可由程序控制。

工作原理：

图7-23所示电路是由八路数据选择器CC4512及BCD码 拨盘开关等构成的 8 通道数据选择器。

电路中当CC4512的禁止端 INH 接为低电平“0”状态，三态控制端 DIS 为低电平“0”状态时，数据输入端 $D0\sim D7$ 与输出端 Q 可由地址码 A 、 B 、 C 选择接通。假如输入地址码为101，则对应的数据输入端 $D5$ 与输出端 Q 接通，数据 $D5$ 被传送到输出端。当三态控制端 DIS 为“1”时，输入数据被禁止，输出端 Q 呈高阻状态。

CC4512的地址输入端 A 、 B 、 C 平时由下拉电阻拉至低电平“0”状态。

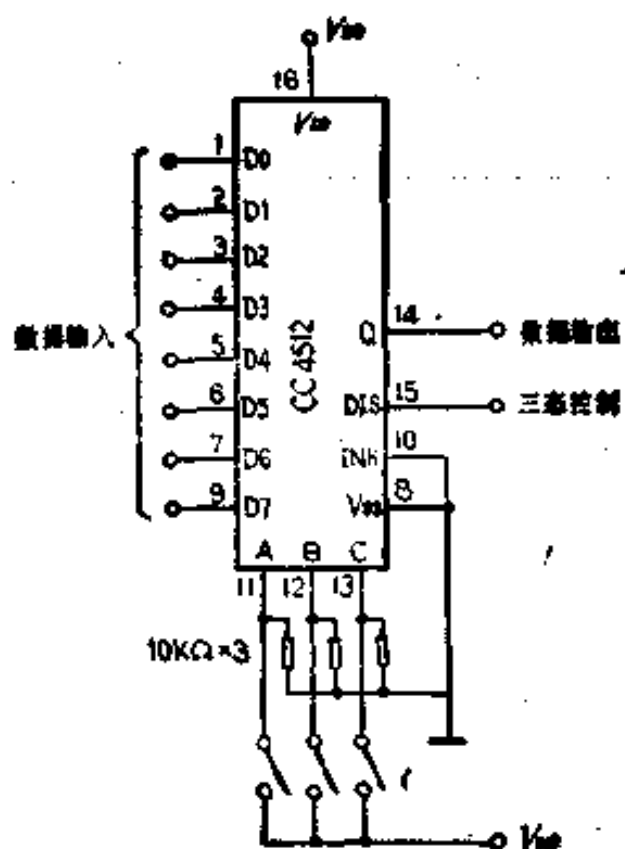


图 7-23 8 通道数据选择器

电路处置:

本例中, 八路数据选择器集成电路CC4512的地址输入也可由计数器或计算机控制。三态控制端DIS如果不用可接地。

2. 8 路信号发生器

电路用途:

该电路可传输八路数字信号, 并能显示出信号的传输通道。可用于自动控制设备中的信号选择。

工作原理:

图7-24所示电路是由八路数据选择器CC4512、二一十六任意进制计数器C186、四2输入端与非门CC4011和BCD—8段显示译码器C305等构成的8路信号发生器。

电路中, CC4011的门I和门II构成R-S触发器, 其输出

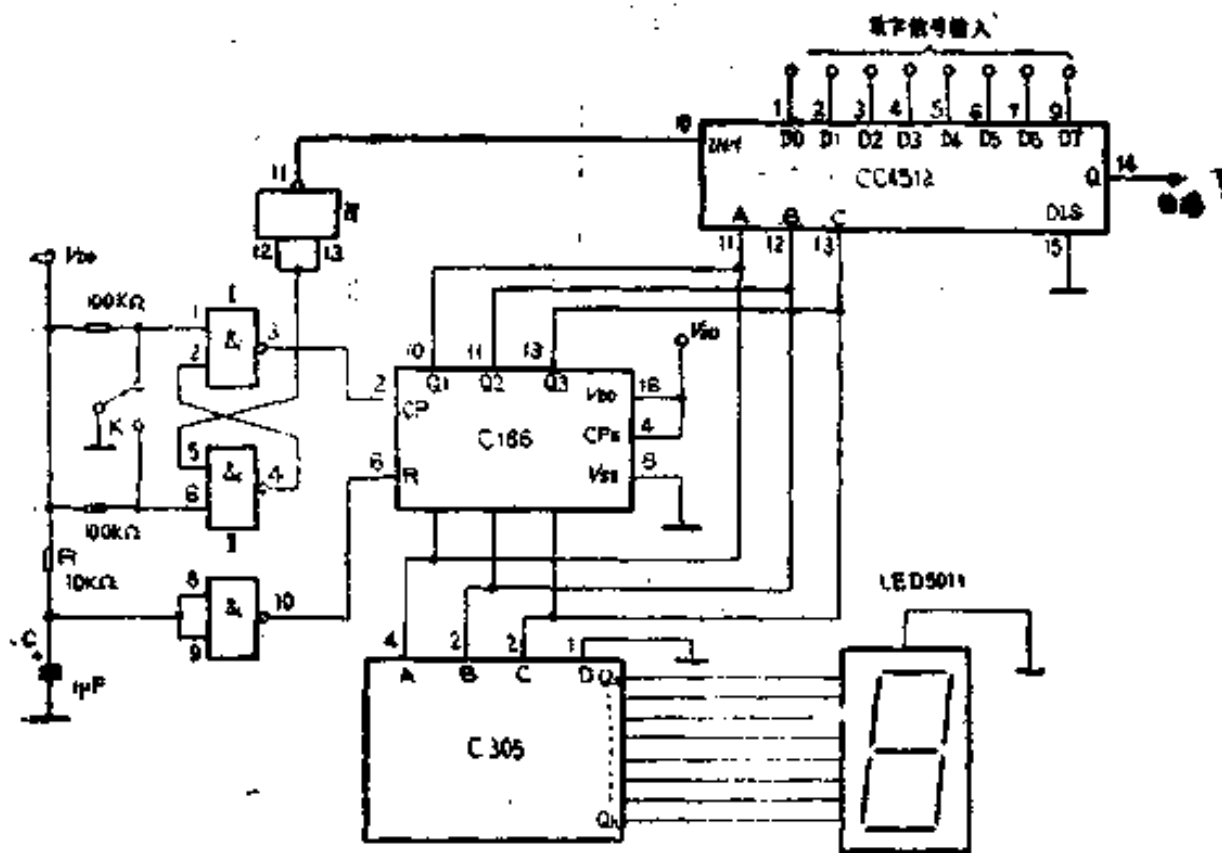


图 7-24 8 路信号发生器

送至C186的CP端（C186接成八进制计数器）；同时向CC4512发出禁止信号。C186的输出作为CC4512的地址，同时该地址由C305译码后，驱动显示器LED5011，将计数状态显示出来。

电路工作时，在通电的瞬间由RC及门Ⅱ构成的自动清零电路使计数器清零。当按动开关K时，RS触发器的Q端由原来的低电平“0”变为高电平“1”，INH变为低电平“0”，由C186输入的地址选择相应的通道，将信号传输到输出端Q。于此同时，显示器将显示用以传输信号的通道序号。

电路处置：

本例中，八路数据选择器集成电路CC4512的三态控制端DIS没有使用可接地。⑤脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

3. 微机数据采集器

电路用途:

该电路在微机系统中主要承担选择采样点的任务。可将采样信号送至A/D转换器。

工作原理:

图7-25所示电路是由八路数据选择器CC4512、A/D转换器CB0804、微处理器5G8080A及运算放大器CC3130等构成的微机数据采集器。

电路中,由放大器A1~A7分别将用以表示湿度、温度、压力、位移、声、光、速度等物理量的电信号放大后送到CC4512的输入端。由微处理器(μP)8080发送的地址决定采集点信号的传输,被传输的信号经CC4521传送至运算放大器A同相端,与此同时, (μP)8080送出禁止信号,INH变为高电平“1”,由电容C将信号保持下来,并通过CB0804A/D转换成2进制数字量,供微处理器处理后控制被控设备。

电路处置:

本例中,八路数据选择器集成电路CC4512的三态控制端DIS如果不用可接地。⑩脚(V_{DD})接正电源,⑧脚(V_{SS})接地。

第 八 部 分

运 算 电 路

数字运算电路分为逻辑运算电路和算术运算电路。

逻辑运算电路是指能执行逻辑和、逻辑乘以及逻辑非等运算功能的各种门电路，同时也包括能判别逻辑变量状态的比较器，异或门等。

算术运算电路用来执行加法、减法、乘法和除法等四则运算功能。

这里主要介绍异或门、数值比较器、全加器及比例乘法器。

一、四 2 输入端异或门集成电路CC4070

CC4070内部包含有 4 个独立的 2 输入端异或门。当两个输入端的信号不相同，输出为高电平“1”；当两个输入端上的信号相同时，输出为低电平“0”。

CC4070的管脚排列如图 8-1 所示。真值表见表 8-1。

国产CC4070可由国外产品CD4070、MC14070直接换用，也可与国产C660代换使用，代换时应注意管脚排列及有关参数的选择。

表 8 1

CC4070真值表

A	B	Y
0	0	0
1	0	1
0	1	1
1	1	0

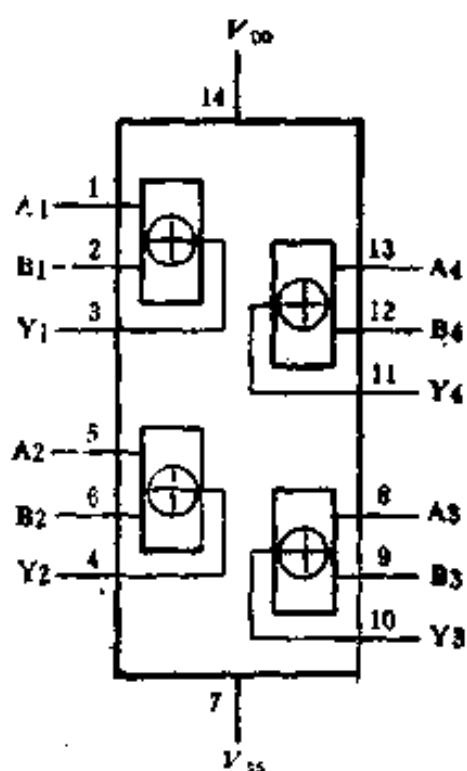


图 8-1 CC4070的管脚排列图

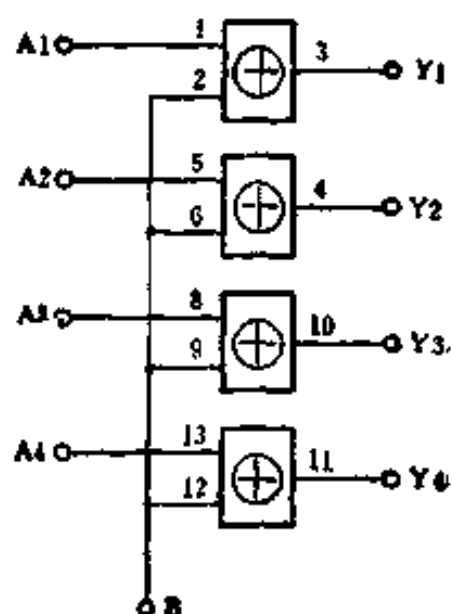


图 8 2 原码/反码选择器

1. 原码/反码选择器

电路用途:

该电路主要用于数字系统中, 可实现原码/反码的转换。

工作原理:

如图 8-2 所示电路是由 1 片四 2 输入端异或门 CC4070 构成的原码/反码选择电路。

电路中，CC4070中4个异或门的B输入端连接在一起作为控制端。当B端为低电平“0”状态时，输出为输入的原码，即： $Y = A$ ；当B端为高电平“1”状态时，输出为输入的反码，即： $Y = \overline{A}$ 。

电路处置：

本例中，四2输入端异或门集成电路CC4070的⑭脚(V_{DD})接正电源，⑦脚(V_{SS})接地。

2. 互补尖脉冲输出电路

电路用途：

该电路可产生正、负向尖脉冲。输出脉冲对应于时钟脉冲的前沿和后沿。该电路比常用的单稳态多谐振荡器或微分电路更为可靠和经济。在数字系统中可用作同步和定时。

工作原理：

图8-3所示电路是由1片四2输入端异或门CC4070构成的互补尖脉冲输出电路。

电路中，门I将输入信号倒相，并延迟大约10~30ns。输入信号和门I的输出信号一起加到门II。这两个输入信号在

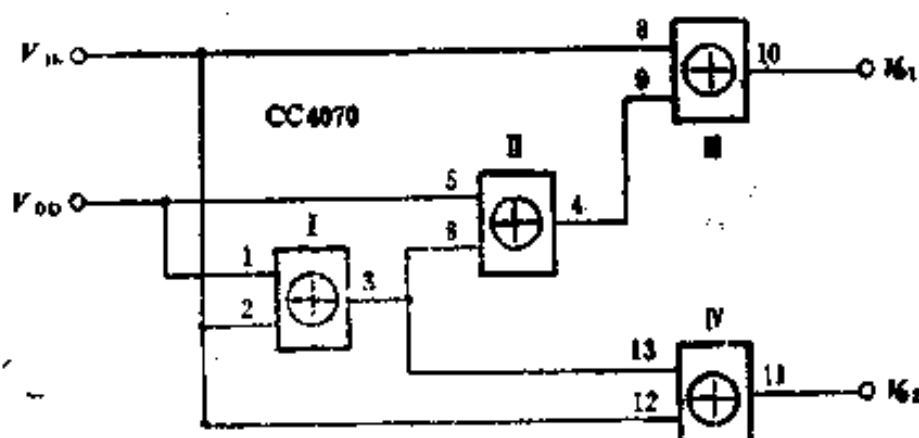


图 8 3 互补尖脉冲输出电路

脉冲跳变瞬间极短的时间内电平相同。因此，门Ⅳ输出具有高电平基线的负脉冲。

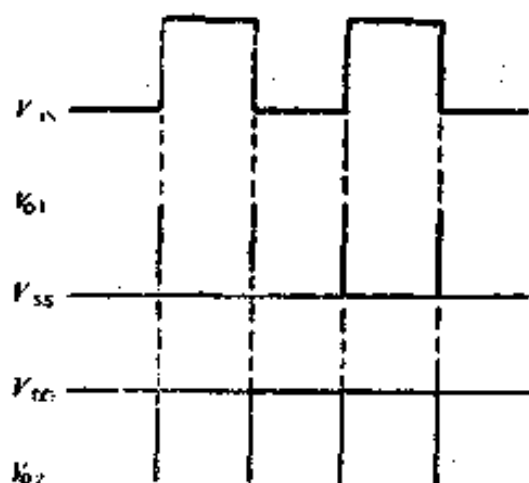


图 8-4 波形图

输出波形如图 8-4 所示。

电路处置：

本例中，四2输入端异或门集成电路CC4070的⑭脚(V_{DD})接正电源，⑦脚(V_{SS})接地。

3. 奇偶校验电路

电路用途：

奇偶校验电路是用来校验计算机输入数码有否出错的功能电路。奇偶校验电路通常都是由异或门组成。

工作原理：

图 8-5 所示电路是由 2 片四 2 输入端异或门CC4070构成的 8 位奇偶校验电路。

所谓奇偶校验电路实际上就是多变量的异或门。在计算机数字通信中，为防止线路中干扰引起的失误，把一个数据单元中“1”的个数规定为奇数或偶数，在接收端检查一个数据单元中包含“1”的个数是否与规定的相符，如果不符就说明有误。

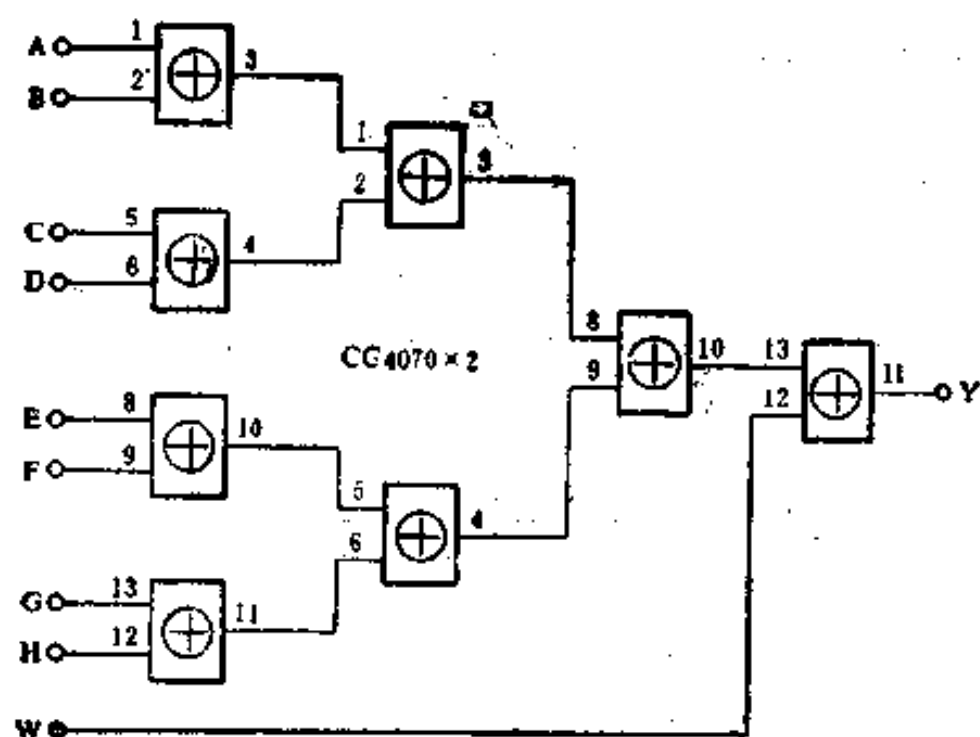


图 8-5 奇偶校验电路

电路中，当奇偶转换端W为高电平“1”时，检测偶数，则输出Y为高电平“1”时是真传输，Y为低电平“0”时是假传输；当奇偶转换端W为低电平“0”时，检测奇数，则输出Y为高电平“1”时是真传输，Y为低电平“0”时是假传输。

电路处置：

本例中，使用2片四2输入端异或门集成电路CC4070，⑭脚（ V_{DD} ）接正电源，⑦脚（ V_{SS} ）接地。

4. 区间电压指示器

电路用途：

该电路可指示出输入电压的高低变化，并将其分为4个区间。当输入电压在这几个区间变化时，可指示被测电压处于哪个量值区间。

工作原理：

图 8-6 所示电路是由四运算放大器 LM339（组成电压比较器）和四 2 输入端异或门 CC4070 等构成的区间电压指示器。

当输入电压 V_i 小于 V_4 时，所有比较器均输出高电平“1”，经过 CC4070 的门 I ~ 门 IV 后， $V_{o1} \sim V_{o4}$ 输出全部低电平

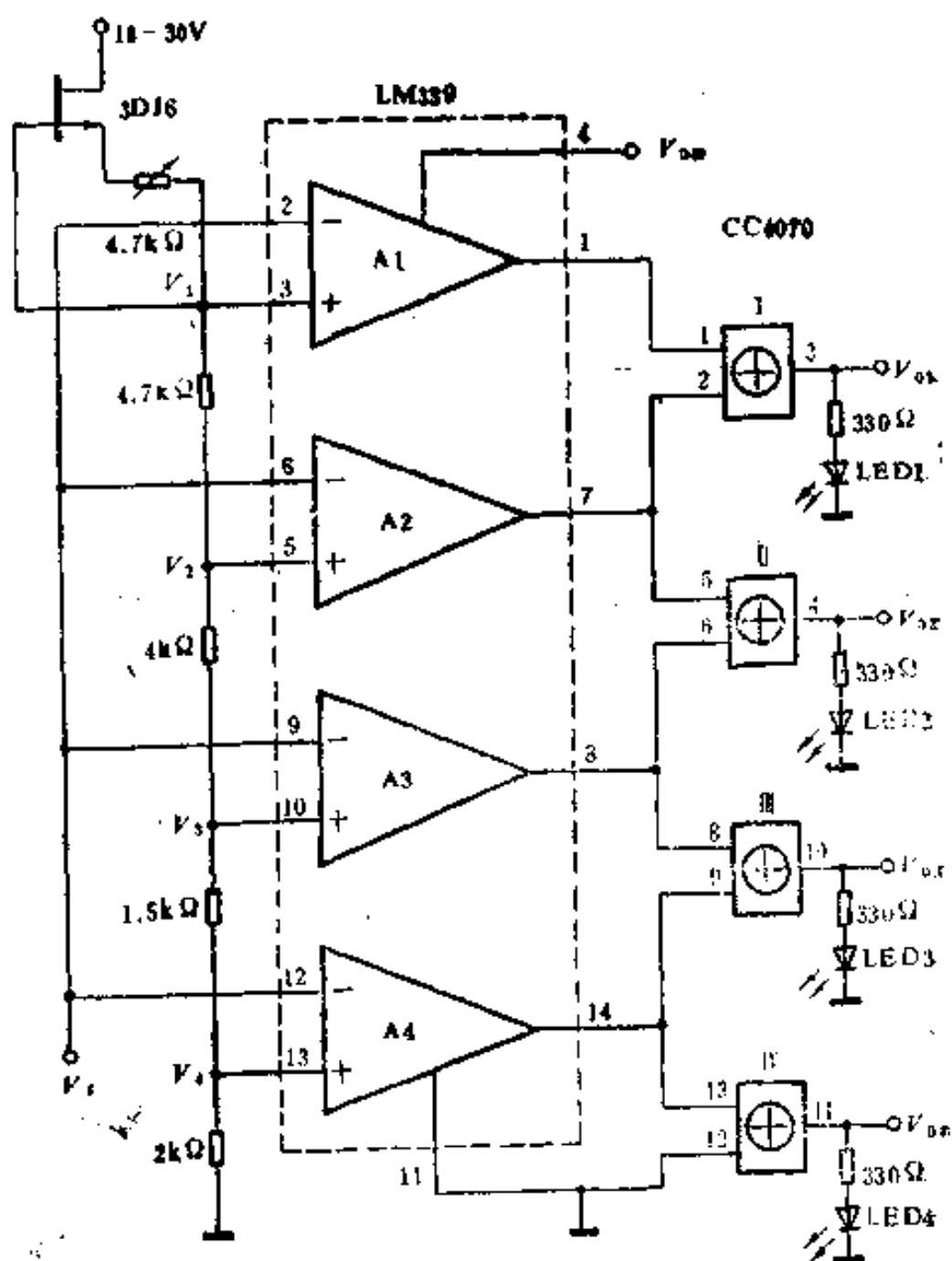


图 8-6 区间电压指示器

“0”，只有 V_{04} 为高电平“1”状态，同时使发光二极管LED4点亮。

当 V_i 介于 V_4 和 V_3 之间时，比较器A4输出变低电平“0”，其余比较器输出仍为高电平“1”，这样经异或门Ⅱ、 V_{03} 输出高电平“1”，使LED3点亮，其余输出端为低电平“0”状态。

当 V_i 处于 V_3 和 V_2 之间和处于 V_2 和 V_1 之间时，按同样分析可得分别是 V_{02} 或 V_{01} 输出高电平“1”，使LED2或LED1点亮。

如果用更多个分压电阻来划分电压区间，并相应增加比较器和异或门的数目，便可构成分辨率更高的电压区间指示电路。该电路的输出波形如图8-7所示。

电路处置：

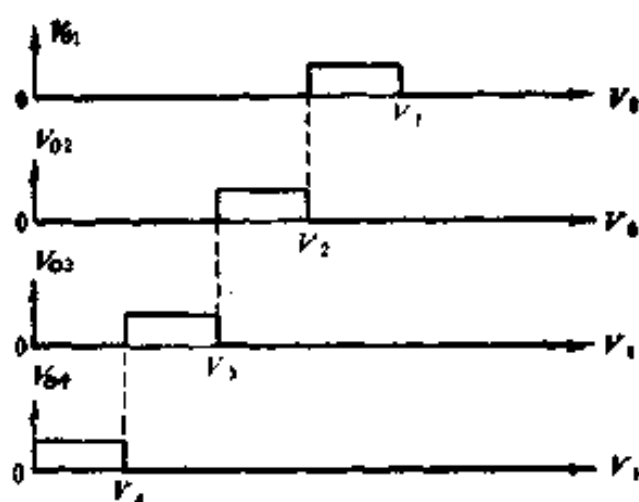


图 8-7 波形图

本例中，四2输入端异或门集成电路CC4070的⑭脚(V_{DD})接正电源，⑦脚(V_{SS})接地。

二、4位数值比较器集成电路CC4585

CC4585是4位数值比较器，它主要用于对两组4位数值进行比较，以判断它们之间的大小，并在相应的输出端上表示出来。这种电路除有A、B两组4位数值输入端外，还有3个级联输入端： $D(A > B)$ 、 $D(A = B)$ 和 $D(A < B)$ ，3个输出端 $Q(A > B)$ 、 $Q(A < B)$ 和 $Q(A = B)$ 。

CC4585的管脚排列如图8-8所示，真值表见表8-2。

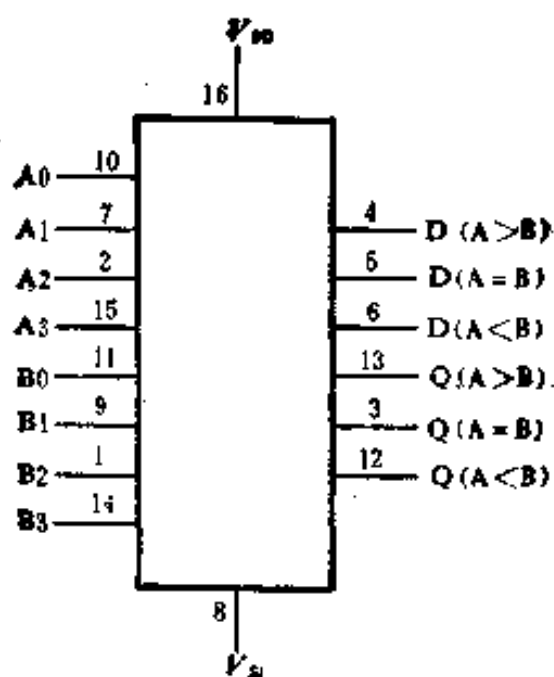


图 8-8 CC4585的管脚排列图

国产CC4585可由国外产品CD4585、MC14585直接换用，也可与国产C663代换使用，代换时应注意管脚排列及有关参数的选择。

表 C-2

CC4585真值表

输 入			输 出 端						
比 较 数 据			级 联						
A3 B3	A2 B2	A1 B1	A0 B0	$E(A < B)$	$D(A = B)$	$I(A > B)$	$Q(A < B)$	$Q(A = B)$	$Q(A > B)$
$A3 > B3$	ϕ	ϕ	ϕ	ϕ	ϕ	1	0	0	1
$A3 = B3$	$A2 > B2$	ϕ	ϕ	ϕ	ϕ	1	0	0	1
$A3 = B3$	$A2 = B2$	$A1 > B1$	ϕ	ϕ	ϕ	1	0	0	1
$A3 = B3$	$A2 = B2$	$A1 = B1$	$A0 > B0$	ϕ	ϕ	1	0	0	1
$A3 = B3$	$A2 = B2$	$A1 = B1$	$A0 = B0$	0	0	1	0	0	1
$A3 = B3$	$A2 = B2$	$A1 = B1$	$A0 = B0$	0	1	ϕ	0	1	0
$A3 = B3$	$A2 = B2$	$A1 = B1$	$A0 = B0$	1	0	ϕ	1	0	0
$A3 = B3$	$A2 = B2$	$A1 = B1$	$A0 < B0$	ϕ	ϕ	ϕ	1	0	0
$A3 = B3$	$A2 = B2$	$A1 < B1$	ϕ	ϕ	ϕ	ϕ	1	0	0
$A3 = B3$	$A2 < B2$	ϕ	ϕ	ϕ	ϕ	ϕ	1	0	0
$A3 < B3$	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	1	0	0

1. 最大数据和最小数据检出电路

电路用途:

在自动控制设备中数据采集往往需要对动态的数据进行检测和分析。该电路可从一群变化的数据中检出最大数值和最小数值,并将其锁存。

工作原理:

图 8-9 所示电路是由四位数值比较器 CC4585、四锁存 D 型触发器 CC4042、四 2 输入端与门 CC4081 和四 2 输入端或门 CC4071 等构成的最大数据和最小数据检出电路。

电路中 IC1 (CC4042)、IC2 (CC4585) 构成最大数据检出电路。当被测数据由数据输入端输入后,一路数据送至 IC2 的数据比较端 A,另一路送至 IC1 的数据输入端 D,由锁存器 CC4042 的特性可知,当 POL 端与 CP 端逻辑相同时,其数据可由 D 传输到 Q,当 POL 端与 CP 端逻辑不同时,Q 的数据被锁存。由于 R2、C2 的作用,使 IC1 的 POL 端和 CP 端瞬间相同,为逻辑低电平“0”,使输入的起始 0 数据被锁存在 IC1 中。选通控制端 ST 加高电平“1”后,使门 I 打开。此时,如果第一次输入数据大于 0,则 IC2 的比较输入端为 $A > B$, IC2 的⑬脚输出高电平“1”,经门 I 和 C1、R1、VD1 构成的微分电路产生一个极窄的脉冲使 IC1 锁存新的数据。如果第二次输入的数据比第一次输入的数据小,则 IC1 的输出端保持原有数据,直至重新有大数据进入后,才能更新,由此 IC1 的输出端 Q 能选出最大数据。

最小数据检出电路是由 IC3 (CC4585)、IC4 (CC4042) 等构成。其电路构成与最大数据检出电路基本相同,所不同之处为:接通电源后,C5、R5 经或门使 IC4 的 D4 端为瞬间高电

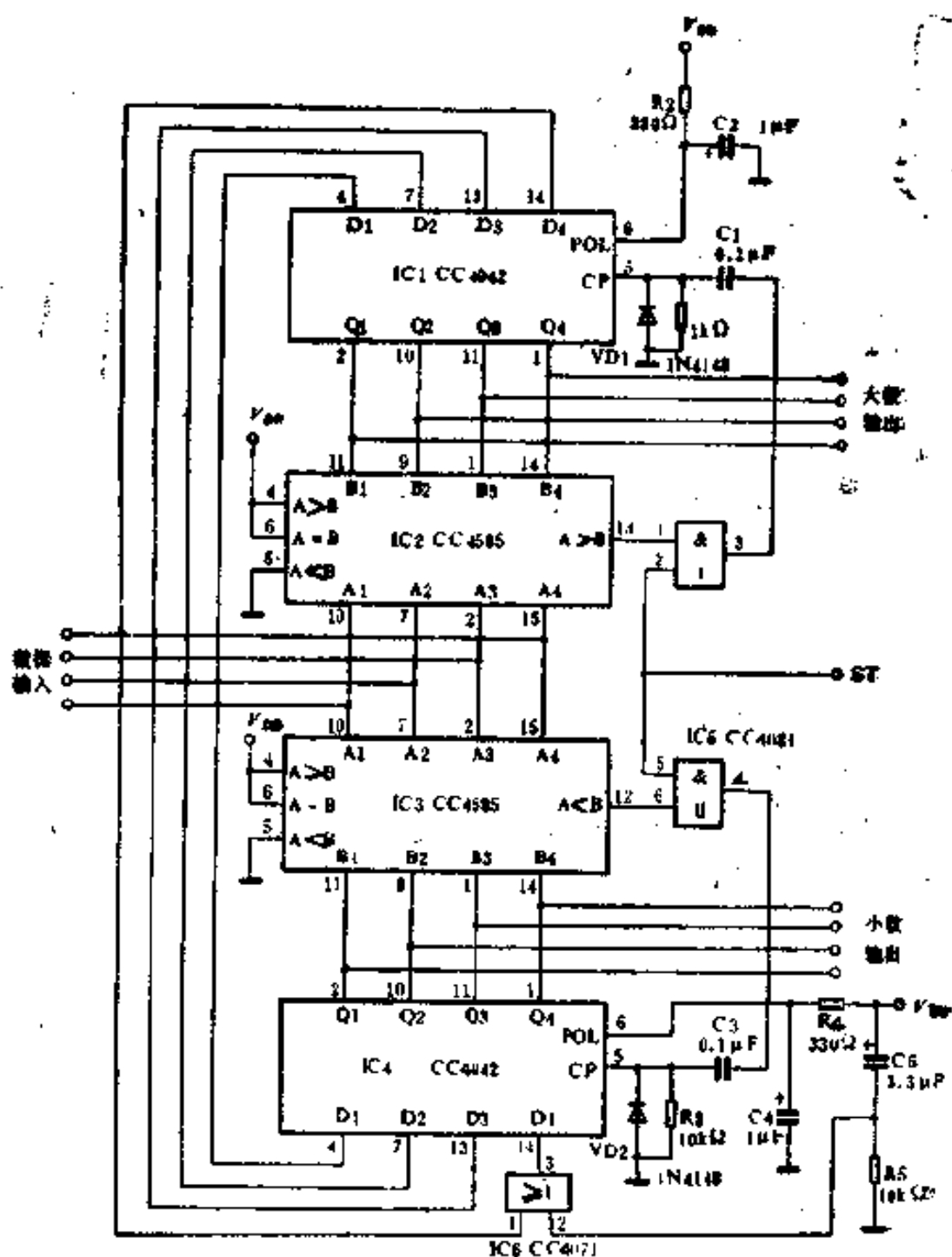


图 8-9 最大数据和最小数据检出电路

平“1”，锁存数据为1000。当输入数据小于1000时，IC3的12脚输出高电平“1”，经C3、R3、VD2构成的微分电路使IC4锁存该数据，由此循环往复便可从IC4的输出端Q得到最小数据。

电路处置：

本例中，4位数值比较器集成电路CC4585构成的大数比较器IC2的③脚和⑫脚没有使用，小数比较器IC3的③脚和⑬脚没有使用可悬空。IC2、IC3的⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

2. 脉宽可控的脉冲发生器

电路用途：

该电路主要在自动控制设备中作定时或延时整形器使用，其特点是输出脉冲宽度可由程序选定。

工作原理：

图8-10所示电路是由4位数值比较器CC4585和双BCD同步加计数器CC4518等构成的脉宽可控的脉冲发生器。

电路中CC4518接成100分频电路，并且各输出端分别接到CC4585的A组输入端，而B组输入端则接可编程的预置数。假定预置数为24（即0010，0100），时钟CP从零开始送入CC4518，当输出小于24时，CC4585的Q（ $A > B$ ）一直保持低电平“0”。只有当CC4518的输出大于24时，Q（ $A > B$ ）才跳变到高电平“1”。随着CC4518输出的增大，Q（ $A > B$ ）始终保持高电平“1”状态。只有当CC4518由99向00转换时，Q（ $A > B$ ）才会由高电平“1”跳变为低电平“0”。因此，只要改变预置数，就可在CC4585的Q（ $A > B$ ）或Q（ $A < B$ ）得到脉宽可控的输出脉冲。

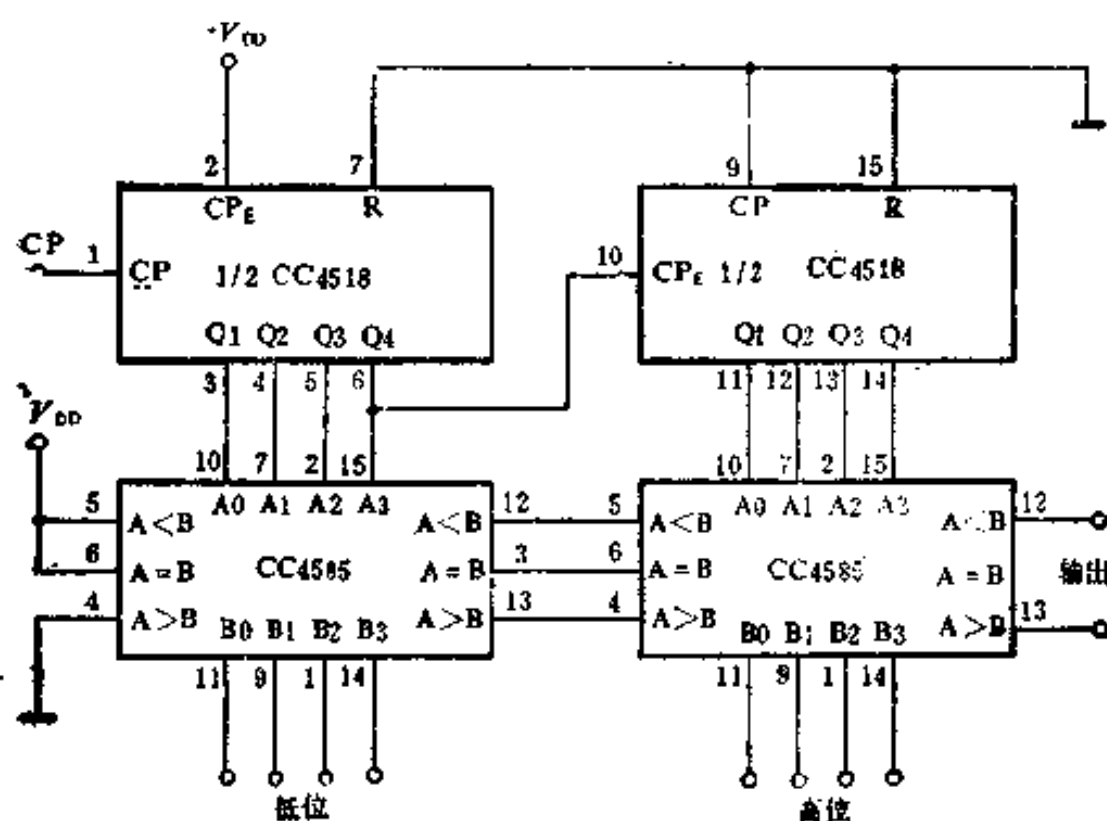


图 8-10 脉宽可控的脉冲发生器

电路处置:

本例中, 4 位数值比较器集成电路 CC4585 的 B 组输入端可由 BCD 码拨盘开关或计算机控制, ⑩脚 (V_{DD}) 接正电源, ⑧脚 (V_{SS}) 接地。

3. 定时控制器

电路用途:

该电路主要用于定时报警器。其定时时间可由外部程序控制, 定时时间范围为 1~16s(秒)、1~16min(分)、1~16h(小时)。

工作原理:

图 8-11 所示电路是由 4 位数值比较器 CC4585、双 4 位二进制同步加计数器 CC4520 和双 D 触发器 CC4013 等构成的定时

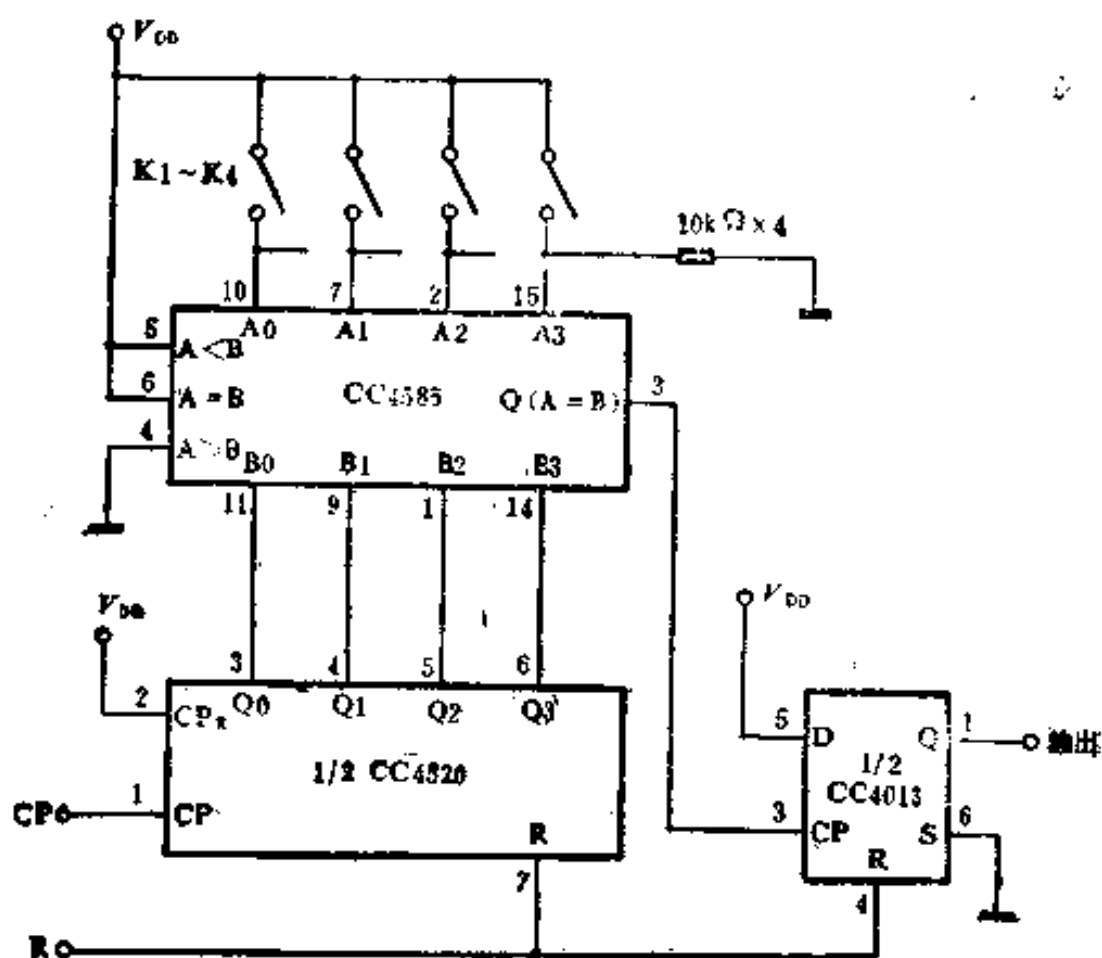


图 8-11 定时控制器

控制器。

电路工作时，将预置码由开关 $K_1 \sim K_4$ 设定后，CC4585的A_n组便得到输入数据。此时将CC4520清零后送入CP脉冲，计数器的输出Q_n送至CC4585的B_n组与A_n进行比较，如果A_n与B_n相等，则由CC4585的输出端Q(A=B)输出高电平“1”并触发D触发器CC4013，CC4013的输出信号使报警设备工作。

假设开关 $K_1 \sim K_4$ 设定为1001，如果由CC4520输入的CP为秒脉冲，则第9个秒脉冲到达后CC4585的A、B两组数据相等，输出端Q(A=B)变为高电平送出控制信号。如果CP为分脉冲，则定时为9min(分)，以此类推。

CC4520的CP脉冲可由电子钟提供。

电路处置：

本例中，4位数值比较器集成电路CC4585的A组输入端平时由下拉电阻拉至低电平“0”状态，其预置数也可由键盘开关输入。CC4585的⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

4. 状态改变检测器

电路用途：

在微机系统中经常需要检测单线或多线的状态，而这些线通常以字节为单位送入微机，使其以一定时间间隔去读这个数，因而往往需要较长的时间，而在许多应用中，这种变化是偶然出现的。在这种情况下，使用该电路后，可使微机仅仅在输入数据出现变化时，才中断其它程序去读这个数和修正信息，这样就节省了时间。

工作原理：

图8-12所示电路是由4位数值比较器CC4585、四锁存D型触发器CC4042及六反相器CC4069等构成的8位数据状态改变检测器。

该电路平时处于静态，即两组数据经CC4042锁存后，输出相同的数据，使CC4585的输出端 $Q(A=B)$ 为高电平“1”。当输入状态与原先的状态不同时，则CC4585的两组输入也将不同，输出 $Q(A=B)$ 变为低电平“0”。略经RC延迟，反相器输出上跳发出CP脉冲，将CC4042锁定在新的数据上，输入的两组新数据又相等，则CC4585的输出端 $Q(A=B)$ 又回到高电平“1”，反相器的输出也回到低电平。为了调节脉冲宽度，在比较器的输出端加了RC延时和反相器整形，因此最后输出是宽度与RC有关的正脉冲。它可以用来中断微

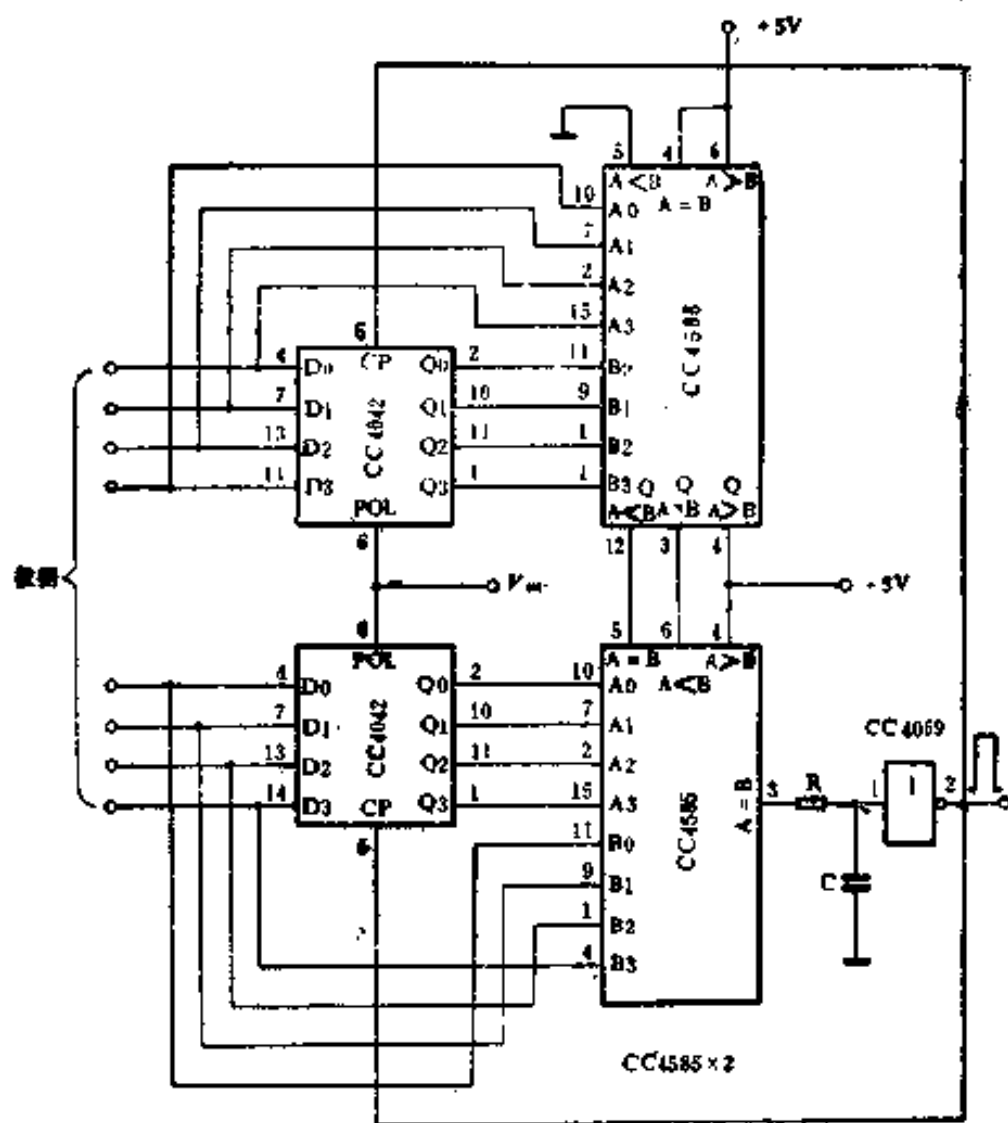


图 8-12 状态改变检测器

机或触发其它需要接收数据的电路。

电路处置:

本例中, 使用两片 4 位数值比较器集成电路 CC4585, 其高位输出端只使用了 $Q (A=B)$ 端, 其它输出端可悬空。⑩脚(V_{DD})接 +5V 电源, ⑧脚(V_{SS})接地。

三、4 位超前进位全加器集成电路 CC4008

CC4008 是 4 位超前进位全加器。一般地说每一位全加器

应有 3 个输入端，即被加数 A_n 、加数 B_n ，上一位向本位的进位数 CI ，但在并行全加器中，除了最低位包含有 A_1 、 B_1 和 CI 之外，其它各位的进位输入都在内部连结好了，因此，CC4008 只用了 9 个输入端，即被加数 4 个输入端 A_n ，加数 4 个输入端 B_n ，还有一个最低位的进位输入端 CI 。输出端包括 4 位输出 S_n ，以及 4 位数的进位输出端 CO 。

CC4008 的管脚排列如图 8-13 所示。真值表见表 8-3。

国产 CC4008 可由国外产品 CD4008、MC14008 直接换用，也可与国产 C662 代换使用，代换时应注意管脚排列及有关参数的选择。

1. $4 \times N$ 二进制并行加法器

电路用途：

CC4008 并行全加器只有 4 位数，这是因为计算机的字长一般都是 4 的整数倍。以字长为 12 位的小型计算机为例，如果

表 8-3 CC4008 真值表

A_n	B_n	CI	CO	S_n
0	0	0	0	0
1	0	0	0	1
0	1	0	0	1
1	1	0	1	0
0	0	1	0	1
1	0	1	1	0
0	1	1	1	0
1	1	1	1	1

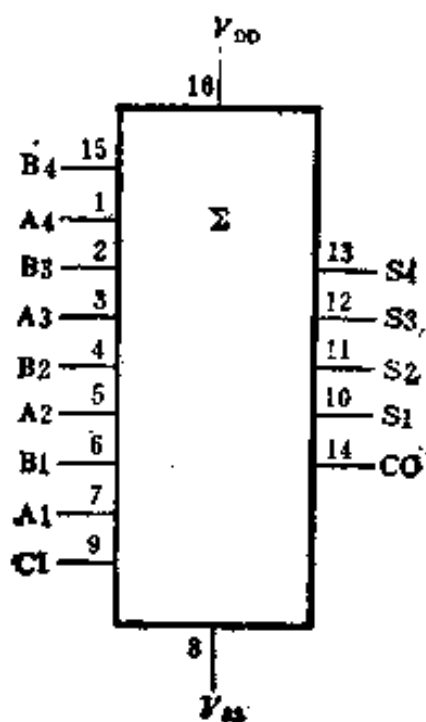


图 8-13 CC4008的管脚排列图

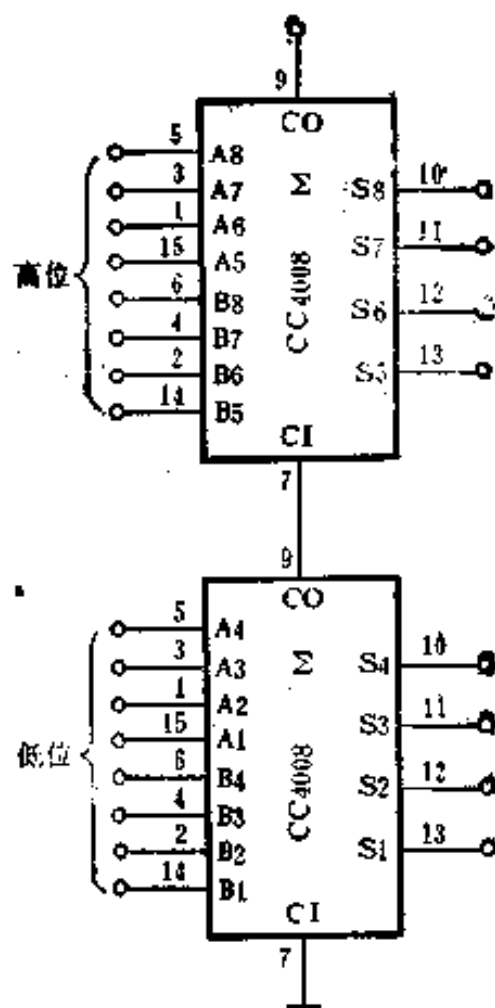


图 8-14 4 × N 二进制并行加法器

采用并行运算方式，则12位数码需用3块CC4008；如果采用并串运算方式，则12位码分成3段时间节拍依次送入，每次并行送4位数，这样只用一块CC4008就可以了，因此通常把4位全加器作为一个运算单元集成在一块电路上。

工作原理：

图8-14所示电路是由两片4位超前进位全加器CC4008扩展而成8位并行全加器时的连接方式。

从电路可以很明显的看出，只要用两块全加器CC4008将低位的进位输入端CI接低电平“0”，进位输出端CO接高位CI端即可构成8位并行全加器。如果要接成16位的并行加法

器，亦可照此级联扩展。

电路处置：

本例中，使用两片 4 位超前进位全加器集成电路 CC4008。如高位的进位输出端 CO 不用可悬空。为了便于识别，高位的 A1~A4、B1~B4、S1~S4，电路中将它们分别表示为 A5~A8、B5~B8、S5~S8。CC4008 的⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

2. BCD 码—4 位二进制数译码器

电路用途：

在 CMOS 产品系列中，没有 BCD 码—4 位二进制数译码的专用电路，但是在有些场合却需要这种编码制式的转换。使用该电路可解决上述问题。

工作原理：

图 8-15 所示电路是由多片 4 位超前进位全加器 CC4008 构成的 BCD 码—4 位二进制数译码器。

我们知道，4 位 BCD 码最大数为 9（即 1001），而 4 位的二进制数能代表的最大数为 15（即 1111），要实现 BCD 码—4 位二进制数的转换，必须用高位的数补充到低位中去。例如两位 BCD 进制的码 0001，0011（即 13），变成二进制数应该是 0000，1101。也就是说较高位 BCD 中的 1 补充到低位，相当于在低位加 10（1010），

即：

$$\begin{array}{r} 0011(3) \\ + 1010(10) \\ \hline 1101 \end{array}$$

1101 —— 二进制的 13

图 8-15 是实现这一转换的具体连接方法。因为 BCD 的最低位和二进制的最低位一样，无需进行转换。图 8-15(b) 中每

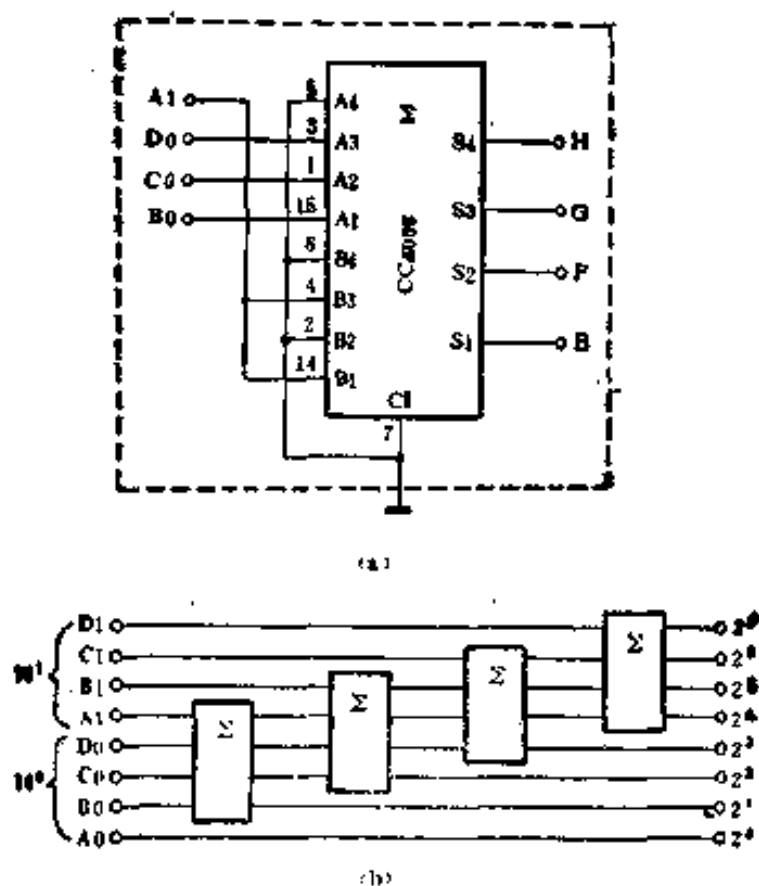


图 8-15 BCD码 4 位二进制数译码器

一个转换单元应接成图8-15(a)的形式。因为进行转换的是BCD中高3位码，所以从十位借来的1补充到个位，BCD高三位是101。用这样一个基本单元可以进行多位扩展。

电路处置：

本例中，4位超前进位全加器集成电路CC4008的进位输出端CO没有使用可悬空。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

3. 并行二进制加/减法器

电路用途：

该电路利用超前进位全加器CC4008的输出信号与进位信号“同时”产生的特点，可构成高速加法运算器。当加上求补电路后

又能构成减法运算器。

工作原理：

图8-16所示电路是由4位超前进位全加器CC4008、四2输入端异或门CC4070、四2输入端与非门CC4011及六反相器CC4069等构成的并行二进制加/减法器。

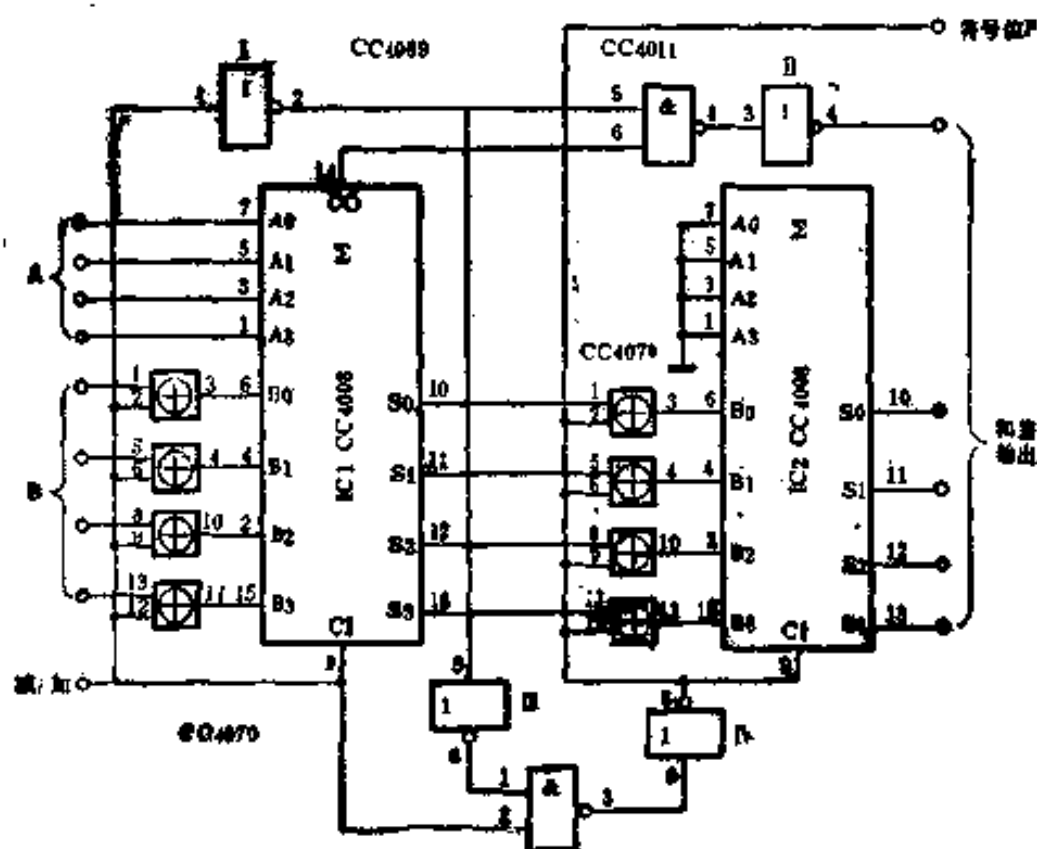


图 8-16 并行二进制加/减法器

电路中，全加器IC1的B输入前加上异或门CC4070，其公共端与全加器IC1的进位输入端CI连在一起，作为减/加控制端。当此端为低电平“0”时，CC4070相当于同相器，完成正常的加法功能。当此端为高电平“1”时，CC4070起反相器的作用。这样A和B的补码（取反码加1）相加，完成（ $A - B$ ）的运算。例如：

$A > B$ 时，设 $A = 1111$ ， $B = 1001$ ， $A - B$ 正常计算是：

$$\begin{array}{r}
 1\ 1\ 1\ 1\ (A) \\
 -1\ 0\ 0\ 1\ (B) \\
 \hline
 0\ 1\ 1\ 0\ (A-B)
 \end{array}$$

电路运算方法是：

$$\begin{array}{r}
 1\ 1\ 1\ 1\ (A) \\
 +\ 0\ 1\ 1\ 1\ (B\text{的补码}) \\
 \hline
 1\ 0\ 1\ 1\ 0 \\
 \uparrow \\
 \text{CO输出, 代表够减}
 \end{array}$$

$A < B$ 时：设 $A = 1001$, $B = 1111$, $A - B$ 正常计算是：

$$\begin{array}{r}
 1\ 0\ 0\ 1\ (A) \\
 -1\ 1\ 1\ 1\ (B) \\
 \hline
 -0\ 1\ 1\ 0
 \end{array}$$

电路的运算方式是：

$$\begin{array}{r}
 1\ 0\ 0\ 1\ (A) \\
 +\ 0\ 0\ 0\ 1\ (B\text{的补码}) \\
 \hline
 0\ 1\ 0\ 1\ 0 \\
 \downarrow \\
 \text{(取反加1)} \\
 0\ 0\ 1\ 1\ 0 \\
 \uparrow \\
 \text{CO输出, 代表不够减, 为负}
 \end{array}$$

可见，在 A 和 B 均为正的情况下，为了得到真正的和/差输出，还必须加入另一级全加器 IC2。这样当进行加法时，输出不可能为负，要保证符号 F 为“0”；当 $A > B$ 时，作减法 $A - B$ ，属于够减，应将 IC1 的计算值直接输出，并置符号 F 为“0”；当 $A < B$ 时，作减法 $A - B$ ，不够减，应将第一级输出再求反加 1，并置 F 为“1”。

根据以上要求，电路中的门电路和两级全加器完全符合所要求的运算方式，并能自动调整加/减功能。

电路处置：

本例中，使用两片 4 位超前进位全加器集成电路 CC4008，其中 IC2 的 A0~A3 均接地，进位输出端 CO 可悬空。CC4008 的 ⑩脚(V_{DD})接正电源，③脚(V_{SS})接地。

4. 二—十进制数的平均值运算电路

电路用途：

在某些数字监控系统需要得到两个二—十进制数的平均值，即 $C = \frac{A+B}{2}$ ，其中 A、B、C 均为二—十进制数。采用该电路可完成上述功能。

工作原理：

图8-17所示电路是由 4 位超前进位全加器 CC4008、“N”BCD 加法器 CC14560 构成的二—十进制数的平均值运算电路。

电路工作时，第一步由 IC1、IC2 (CC14560) 完成二—

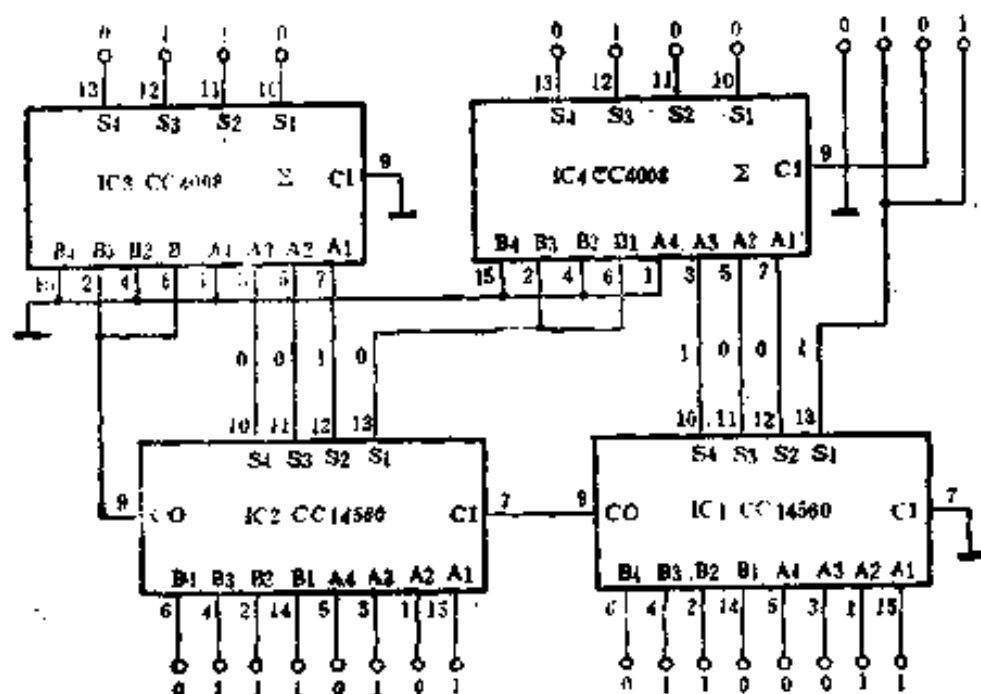


图 8-17 二—十进制数的平均值运算电路

十进制数 A 和 B 相加。如果相加的得数超过 9，则进位到下一个较高的十进制位。

第二步由 IC3、IC4 (CC4008) 完成除 2 运算。因为 IC1 和 IC2 的 S_4 、 S_3 、 S_2 输出端分别连接到 IC3 和 IC4 的 A_3 、 A_2 、 A_1 的输入端，也就是说每个数向右移一位，如果移出位是 1，则下一个较低加 5，如果移出位是零，则加 0，这样就达到了二—十进制数除 2 的目的。

如图 $A=53$ ， $B=76$ ，相加后得到 129，除 2 后为 64.5。

电路处置：

本例中，使用两片 4 位超前进位全加器集成电路 CC4008，其进位输出端 CO 没有使用可悬空，⑩脚 (V_{DD}) 接正电源，⑧脚 (V_{SS}) 接地。

四、BCD (4 位二进制) 比例乘法器集成电路 CC4527 (CC4089)

CC4527 是由 BCD 输入数控制输出脉冲。输出脉冲数 N_0 与时钟脉冲数 N_{CP} 具有如下的关系：

$$N_0 = \frac{\text{BCD 输入数}}{10} N_{CP}$$

如果 BCD 输入数为 6，则时钟每输入 10 个脉冲，就可在输出端得到 6 个脉冲输出。

CC4089 是按输入的二进制数产生脉冲输出。如果二进制输入数是 1001，则时钟每输入 16 脉冲，就可在输出端上得到 9 个脉冲输出。输出脉冲数 N_0 与时钟脉冲数 N_{CP} 的关系为

$$N_0 = \frac{\text{二进制数输入}}{16} N_{CP}$$

CC4527 (CC4089) 有 A、B、C、D 4 个 BCD (二进制) 数输入端, INH 为禁止输入端, OE 为禁止输出端, ST 为选通端, CF 为级联端, S 为置 9 (或 15) 端, CO 为 9 (或 15) 输出端。

CC4527 (CC4089) 的管脚排列如图 8-18 所示, 波形如图 8-19 和图 8-20 所示。真值表分别见表 8-4 和 8-5。

国产 CC4527 (CC4089) 可由国外产品 CD 4527 (CD 4089)、MC14527 直接换用。CC4527 可与国产 J690 代换使用, 代换时应注意管脚的排列及有关参数的选择。

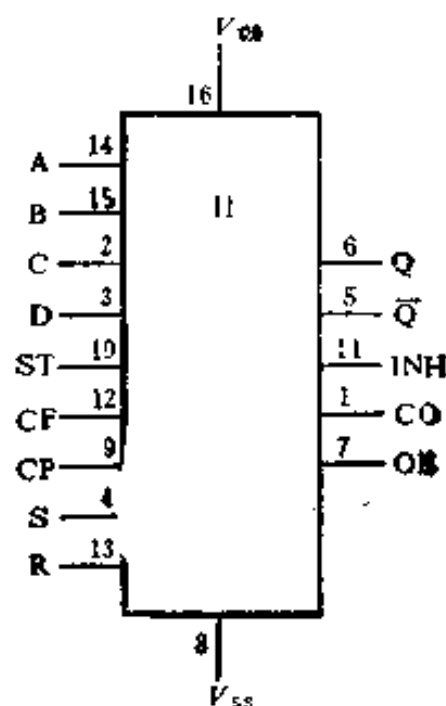


图 8-18 CC4527 (CC4089) 的管脚排列图

1. 比例乘法运算电路

电路用途:

该电路主要用于数字电路中作比例乘法运算器。

工作原理:

图 8-21 所示电路是由两片 BCD (4 位二进制) 比例乘法器 CC4527 (CC4089) 构成的比例乘法运算电路。

该电路输出脉冲总数可由下式求出:

对于 BCD 比例乘法器 CC4527:

$$N_o = \left(\frac{A}{10} \times \frac{B}{10} \right) N_{CP} = \frac{AB}{100} N_{CP}$$

对于二进制比例乘法器 CC4089:

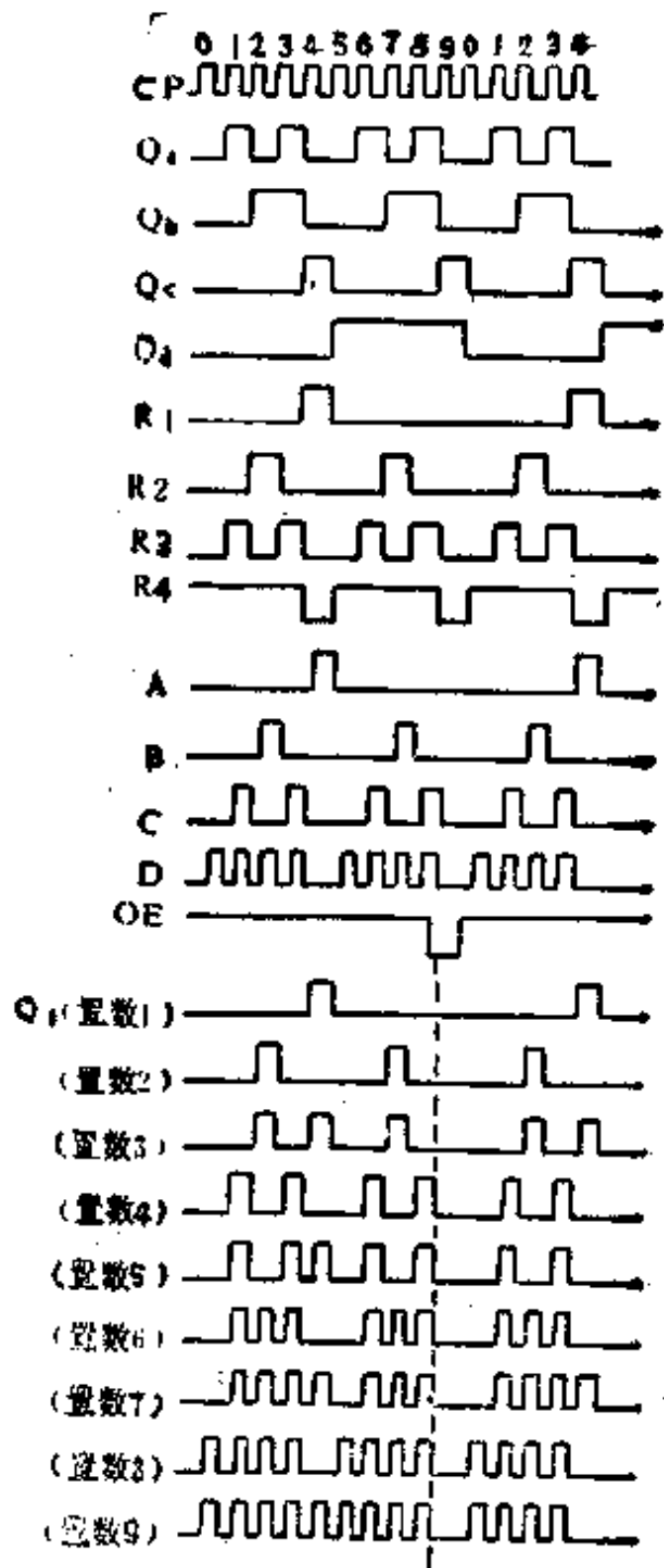


图 8-19 CC4527 波形图

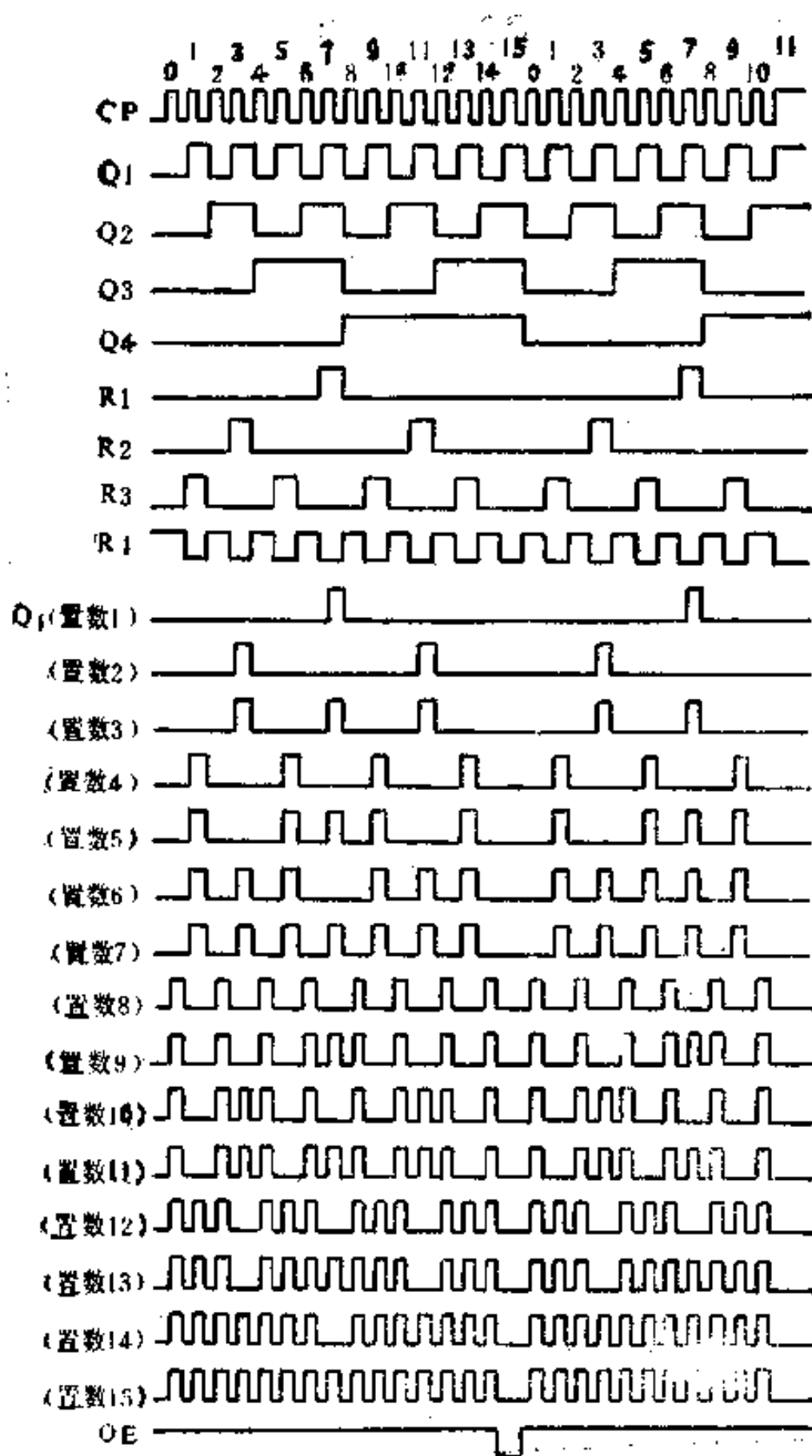


图 8-20 CC4089 波形图

表 8-4

CC4527真值表

输 入 端										输 出 端			
脉冲数或输入逻辑电平 (0—低电平, 1—高电平)										脉冲数或输出逻辑电平 (L—低电平, H—高电平)			
D	C	B	A	CP	INH	ST	CF	R	S	Q	$\bar{Q}$	OE	CO
0	0	0	0	10	0	0	0	0	0	L	H	1	1
0	0	0	1	10	0	0	0	0	0	1	1	1	1
0	0	1	0	10	0	0	0	0	0	2	2	1	1
0	0	1	1	10	0	0	0	0	0	3	3	1	1
0	1	0	0	10	0	0	0	0	0	4	4	1	1
0	1	0	1	10	0	0	0	0	0	5	5	1	1
0	1	1	0	10	0	0	0	0	0	6	6	1	1
0	1	1	1	10	0	0	0	0	0	7	7	1	1
1	0	0	0	10	0	0	0	0	0	8	8	1	1
1	0	0	1	10	0	0	0	0	0	9	9	1	1
1	0	1	0	10	0	0	0	0	0	8	8	1	1
1	0	1	1	10	0	0	0	0	0	9	9	1	1
1	1	0	0	10	0	0	0	0	0	8	8	1	1
1	1	0	1	10	0	0	0	0	0	9	9	1	1
1	1	1	0	10	0	0	0	0	0	8	8	1	1
1	1	1	1	10	0	0	0	0	0	9	9	1	1
ϕ	ϕ	ϕ	ϕ	10	1	0	0	0	0	*	*	H	*
ϕ	ϕ	ϕ	ϕ	10	0	1	0	0	0	L	H	1	1
ϕ	ϕ	ϕ	ϕ	10	0	0	1	0	0	H	L	1	1
1	ϕ	ϕ	ϕ	10	0	0	0	1	0	10	10	H	L

续表

输 入 端										输 出 端			
脉冲数或输入逻辑电平 (0—低电平, 1—高电平)										脉冲数或输出逻辑电平 (L—低电平, H—高电平)			
D	C	B	A	CP	INH	ST	CF	R	S	Q	$\bar{Q}$	OE	CO
0	ϕ	ϕ	ϕ	10	0	0	0	1	0	L	H	H	L
ϕ	ϕ	ϕ	ϕ	10	0	0	0	0	1	L	H	L	H

*—取决于内部计数状态。

** 输出同本真值表的前面16行。

表 8-5

CC4089真值表

输 入 端										输 出 端			
脉冲数或输入逻辑电平 (0—低电平, 1—高电平)										脉冲数或输出逻辑电平 (L—低电平, H—高电平)			
D	C	B	A	CP	INH	ST	CF	R	S	Q	$\bar{Q}$	OE	CO
0	0	0	0	16	0	0	0	0	0	0	H	1	1
0	0	0	1	16	0	0	0	0	0	1	1	1	1
0	0	1	0	16	0	0	0	0	0	2	2	1	1
0	0	1	1	16	0	0	0	0	0	3	3	1	1
0	1	0	0	16	0	0	0	0	0	4	4	1	1
0	1	0	1	16	0	0	0	0	0	5	5	1	1
0	1	1	0	16	0	0	0	0	0	6	6	1	1
0	1	1	1	16	0	0	0	0	0	7	7	1	1
1	0	0	0	16	0	0	0	0	0	8	8	1	1
1	0	0	1	16	0	0	0	0	0	9	9	1	1
1	0	1	0	16	0	0	0	0	0	10	10	1	1

续表

输 入 端										输 出 端			
脉冲数或输入逻辑电平 (0—低电平, 1—高电平)										脉冲数或输出逻辑电平 (L—低电平, H—高电平)			
D	C	B	A	CP	INH	ST	CF	R	S	Q	$\overline{Q}$	OE	CO
1	0	1	1	16	0	0	0	0	0	11	11	1	1
1	1	0	0	16	0	0	0	0	0	12	12	1	1
1	1	0	1	16	0	0	0	0	0	13	13	1	1
1	1	1	0	16	0	0	0	0	0	14	14	1	1
1	1	1	1	16	0	0	0	0	0	15	15	1	1
φ	φ	φ	φ	16	1	0	0	0	0	*	*	H	*
φ	φ	φ	φ	16	0	1	0	0	0	L	H	1	1
φ	φ	φ	φ	16	0	0	1	0	0	H	**	1	1
1	φ	φ	φ	16	0	0	0	1	0	16	16	H	L
0	φ	φ	φ	16	0	0	0	1	0	L	H	H	L
φ	φ	φ	φ	16	0	0	0	0	1	L	H	L	H

*—取决于内部计数状态。
**—输出同本表的前面16行。

$$N_0 = \left(\frac{A}{16} \times \frac{B}{16} \right) N_{CP} = \frac{AB}{256} N_{CP}$$

式中，A为高位的输入数，B为低位的输入数。电路中把高位
的时钟CP与低位的选通端ST并接是为了保证各级间同步操作。
把高位的反相输出 $\overline{Q}$ 接低位的CP端，也是为了保证各级之间
工作相位相同。

电路中高位时钟脉冲输入数为 N_{CP} ，则高位输出数为
 $\frac{A}{10} N_{CP}$ （对CC4527）或 $\frac{A}{16} N_{CP}$ （对CC4089）。由于高位

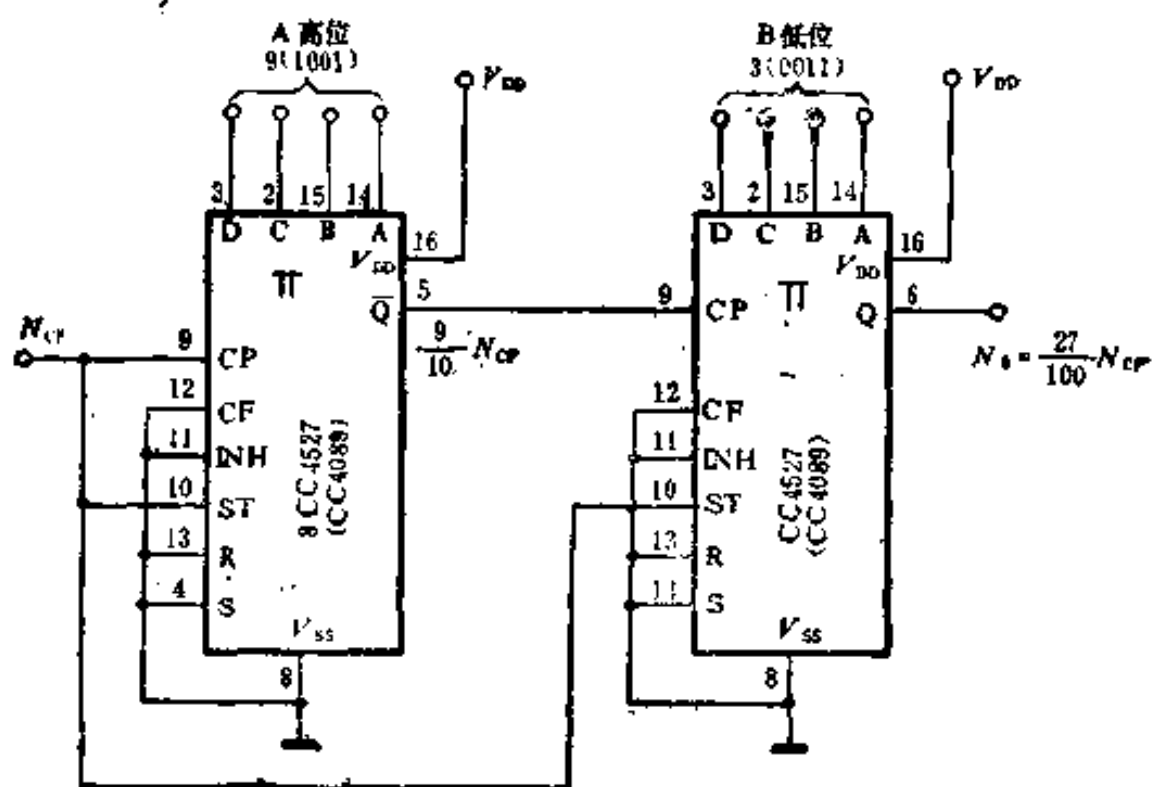


图 8-21 比例乘法运算电路

的输出作为低位的时钟输入，所以低位的输出脉冲数为 $\frac{B}{10}$ 。
 $\left(\frac{A}{10} N_{CP}\right) = \frac{AB}{100} N_{CP}$ (对 CC4527)，或 $\frac{B}{16} \cdot \left(\frac{A}{16} N_{CP}\right)$
 $= \frac{AB}{256} N_{CP}$ (对 CC4089)。例如对于 CC4527，当高位输入端为 9，低位输入端为 3 时，每输入 100 个脉冲，输出脉冲数为 $A \cdot B = 27$ 。

电路处置：

本例中，BCD (4 位二进制) 比例乘法器集成电路 CC4527(CC4089) 高位的 Q 端及 CO 端和低位的 $\bar{Q}$ 端及 CO 端均没有使用，可悬空。输入端 A、B、C、D 可由拨盘开关或计数器输入。

2. 比例加法运算电路

电路用途：

该电路主要用于数字电路中作比例加法运算电路。

工作原理：

图8-22所示电路是由两片BCD（4位二进制）比例乘法器CC4527（CC4089）构成的比例加法运算电路。

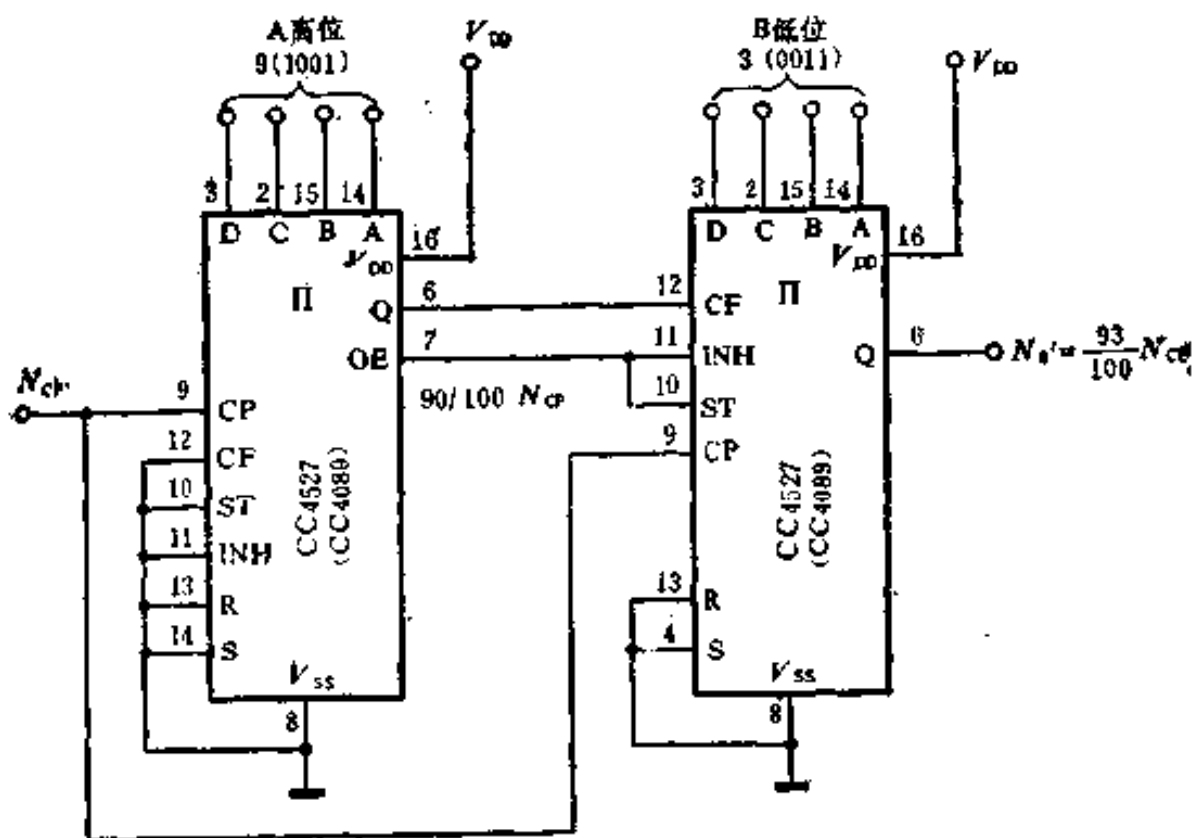


图 8-22 比例加法运算电路

该电路输出脉冲总数可由下式求出：

对于BCD比例乘法器CC4527：

$$N_0 = \frac{A}{10} N_{CP} + \frac{B}{100} N_{CP}$$

对于二进制比例乘法器CC4089：

$$N_0 = \frac{A}{16} N_{CP} + \frac{B}{256} N_{CP}$$

式中：A为高位的输入数，B为低位的输入数。对CC4527：

$A \geq 0$ ， $B \leq 9$ 。对CC4089： $A \geq 0$ ， $B \leq 15$ 。

电路中各级的CP端并接在一起同时输入。高位的输出端Q接到低位的级联端CF，这样就能保证前一级的输出脉冲直接送到后一级的输出端。如按图8-22中给出的输入数，如果是CC4527，则每输入10个时钟脉冲，高位就输出9个脉冲直接送到低位的输出端；如果是CC4089，则每输入16个时钟脉冲，高位就输出9个脉冲直接送到低位的输出端。

另外高位的禁止输出端OE接到低位的选通端ST和禁止输入端INH。OE端平常为高电平，只有当内部计数器计到9（对于CC4527）或15（对于CC4089）时才输出低电平。只有在低位禁止输入端INH为低电平时，时钟CP才能进入低位。按照图8-22中的接法，如果是CC4527，则每输入10个时钟脉冲允许有一个时钟进入低位；如果是CC4089，则每输入16个时钟脉冲允许有一个时钟进入低位，这时，对CC4527来说，每输入100个时钟脉冲，其中只有10个对低位有效，低位输入数B为3，因此，每输入100个时钟脉冲低位本身只能输出3个脉冲，而且正好处在高位禁止状态，所以与高位的输出脉冲在时间上是错开的，在输出上是相加的关系，即每100个时钟脉冲输入后，高位输出90个，低位输出3个，总共输出93个脉冲，用公式可表示为：

$$\begin{aligned} N_o &= \frac{A}{10} N_{CP} + \frac{B}{100} N_{CP} \\ &= \frac{9}{10} \times 100 + \frac{3}{100} \times 100 = 93 \end{aligned}$$

对于CC4089来说，每输入256个时钟脉冲，只有16个对低位有效，低位预置数为3，因此，每输入256个脉冲，低位本身只能输出3个脉冲，而且正好处在高位禁止状态，所以与高位的输出脉冲是相加的关系，即每256个时钟脉冲输入，高

位输出 $9 \times 16 = 144$ 个, 低位输出 3 个, 总共输出 147 个脉冲。
用公式表示为:

$$N_0 = \frac{A}{16} N_{CP} + \frac{B}{256} N_{CP}$$

$$= \frac{9}{16} \times 256 + \frac{3}{256} \times 256 = 147$$

用同样的方法可以扩展到更多级。

电路处置:

本例中, BCD (4 位二进制) 比例乘法器集成电路 CC4527 (CC4089) 的 $\overline{Q}$ 输出端及 CO 端没有使用可悬空。输入端 A、B、C、D 可由拨盘开关或计数器输入。

3. 除法运算电路

电路用途:

该电路主要用于数字电路中作两位整数的除法运算器。

工作原理:

图8-23所示电路是由BCD比例乘法器 CC4527、可预置 BCD 同步 1/N 加计数器 CC14522 及双 BCD 同步加计数器 CC4518 等构成的两位整数的除法运算电路。

电路中, 被除数 A 和除数 B 分别置入 IC1 和 IC2 的置数输入端, CC14522 用作 1/N 计数器并接成 B 分频状态。每输入 B 个脉冲, CC14522 的“0”端就输出一个脉冲被计数器 CC4518 记下。因此, CC4518 所计的数 N_0 为 IC2 减到零的次数。由此, 可得出 IC2 输入的总脉冲数为 BN_0 。由于 IC1 的 Q 端与 IC2 的时钟端 CP 相连, 因此 IC1 输出的脉冲数等于 IC2 的输入脉冲数。每输入 10 个时钟脉冲, IC1 输出 A 个脉冲, 若恰好使 $IC2 N_0$ 次减到零, 则有

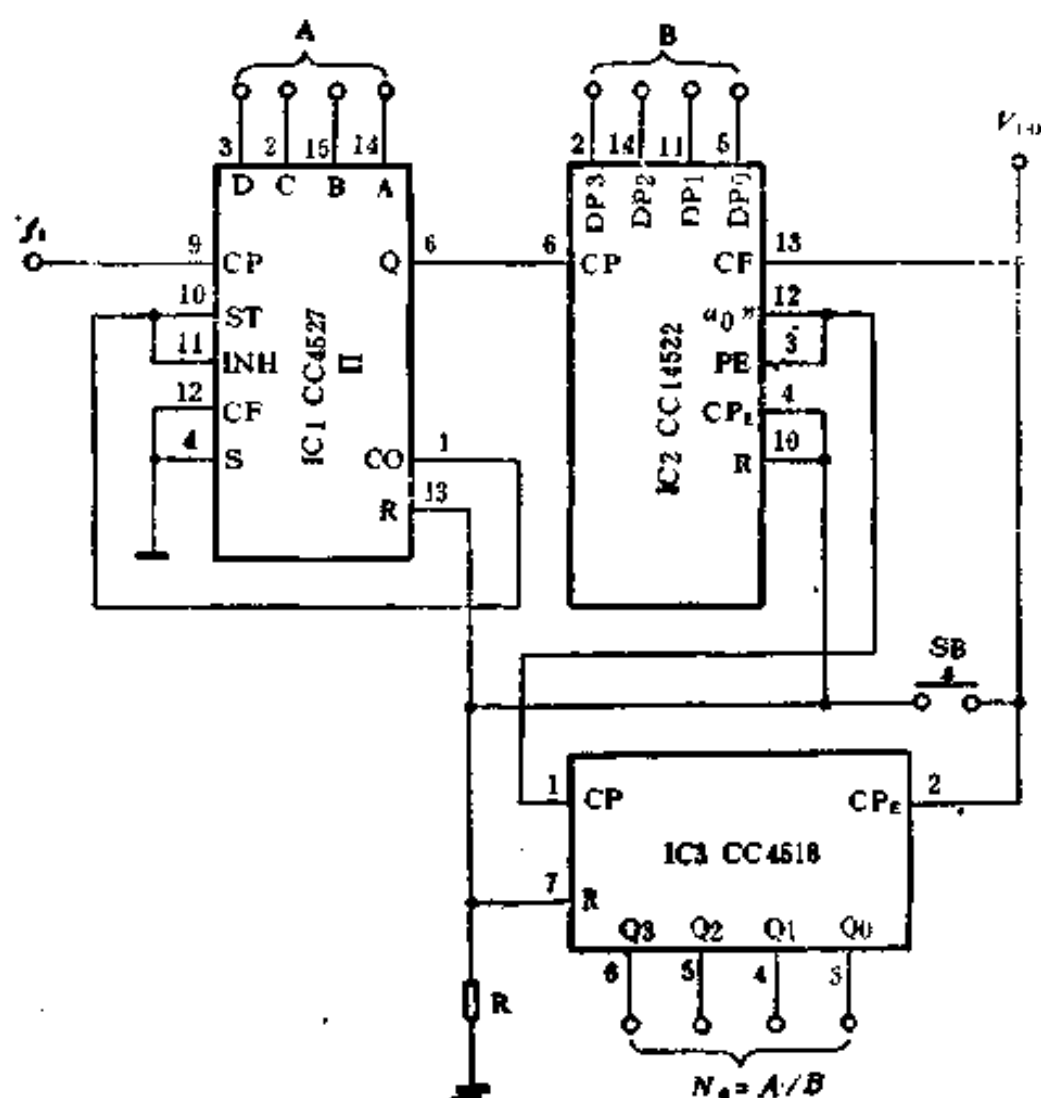


图 8-23 除法运算电路

$$A = BN_0$$

于是
$$N_0 = \frac{A}{B}$$

即实现了两位数的除法运算。当 $A = 10$ (即1010), $B = 5$ (即0101) 时, CC4527 每输入10个脉冲, Q端输出10个脉冲送至CC14522的CP端, 使“0”输出端输出2个脉冲进入CC4518, 使其计数为2, 输出结果符合 $N_0 = \frac{A}{B} = \frac{10}{5} = 2$ 。应该指出的是, 采用这种除法电路, 只能取得整数商。若要提

高精度，取得小商数，则应增加CC4527的输出脉冲数。

图中，CC4527的CO端与ST端和INH端相连，因此，每输入10个时钟脉冲，电路完成一次除法运算。按复位键SB后，电路可重新工作。

电路处置：

本例中，BCD比例乘法器集成电路CC4527的 $\overline{Q}$ 输出端没有使用可悬空，⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

4. 电子节拍器

电路用途：

数字比例乘法器，如固定了时钟输入频率，按照数字输入可对一定时间内的输出脉冲数进行控制，所以通过比例乘法器的输入转换为数字开关的输出，可以构成产生与数字开关设定值成正比的脉冲数的脉冲发生器。

将此数字比例乘法器的输出加在程控分频器上，如将分频比设定得与节拍设定值相等，便可构成电子节拍器。

工作原理：

图8-24所示电路是由BCD比例乘法器CC4527、双BCD同步加计数器CC4518、可预置4位二进制1/N加计数器CC14526、三3输入端与非门CC4023及四2输入端或非门CC4001等构成的电子节拍器。

电路中CC4527为三级级联，所以当输入1000个时钟脉冲时，其输出脉冲数为0~999，与BCD输入相等。

控制CC4527输出脉冲数的BCD输入，是用DS1~DS3的数字拨盘开关设定的。其中DS1为最高位，DS3为最低位。

由于CC4527的脉冲输出的频率较高，所以用CC4518构成的100进位计数器进行1/100分频，然后加在拍频分频器上。

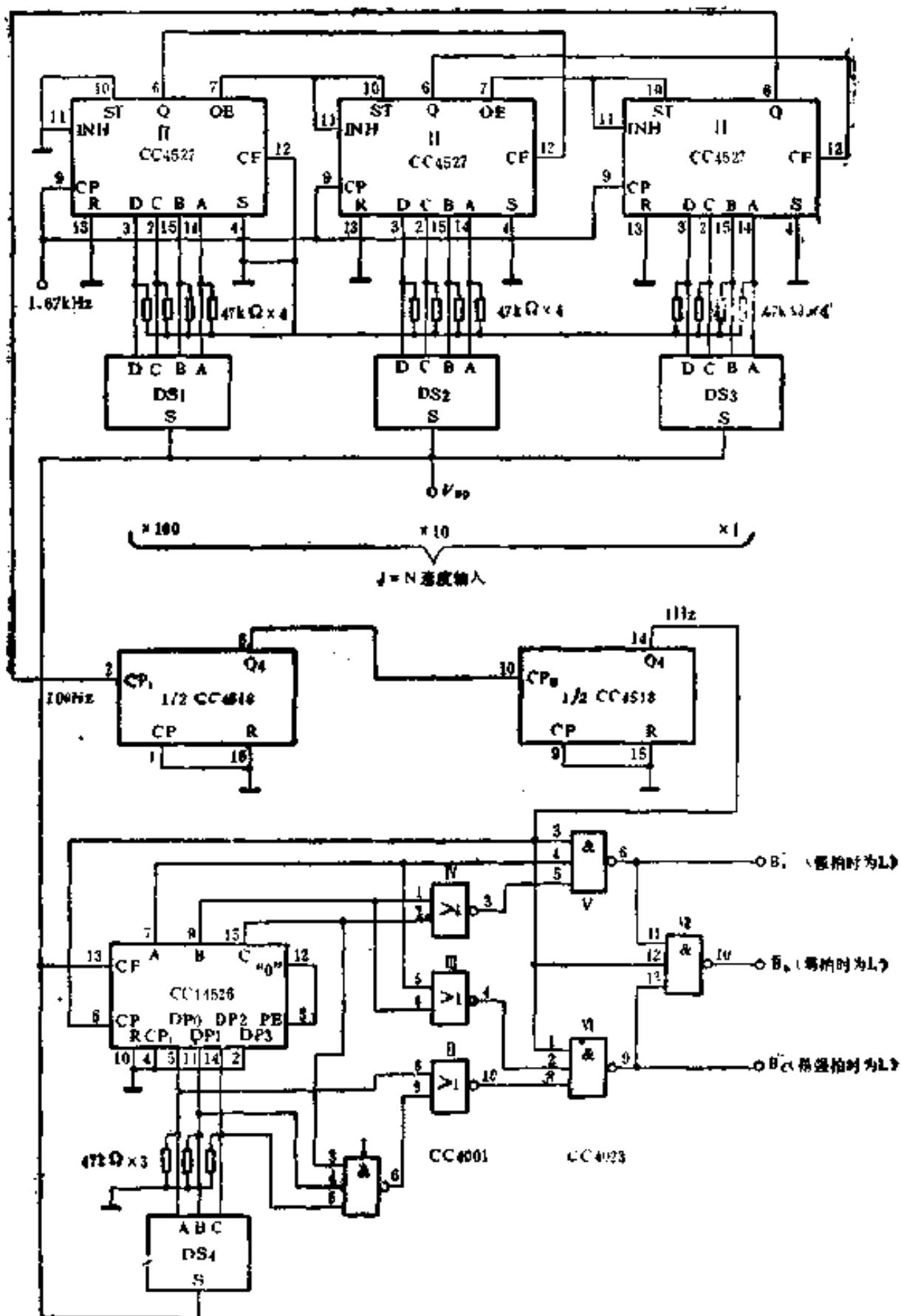


图 8-24 电子节拍器

CC4527的分频设定数字开关将速度输入 $d = N$ 直接设定在 $1 \sim 999$ 范围之内。

在设定 $J = 60$ 时，加到拍频分频器上的输入为每分钟60个脉冲，即输入信号的频率为1Hz，因为CC4518的分频比为100，故CC4527的输出频率必为100Hz。

由于 $J = 60$ 时比CC4527的分频比为60/1000，所以时钟频率为该分频比的倒数倍，即 $(1000/60) \times 100\text{Hz} = 1.67\text{kHz}$ 。

拍频分频器使用1/N计数器CC14526数字拨盘开关DS4可以设定 $1 \sim 7$ 拍。

分频器的输出用门 I ~ VII 解码，得出 $\overline{B}_a$ 、 $\overline{B}_b$ 、 $\overline{B}_c$ 的输出。

电路处置：

本例中，BCD比例乘法器集成电路CC4527的输出端CO及 $\overline{Q}$ 均没有使用可悬空，⑩脚 (V_{DD}) 接正电源，⑧脚 (V_{SS}) 接地。

第九部分

特殊电路

一、锁相环集成电路CC4046

CMOS锁相环在信号处理和数字系统中得到广泛的应用，如可用于频率调制、频率锁定、时钟同步和频率合成等方面。

CMOS锁相环由3个基本单元构成：相位比较器、电压控制振荡器和低通滤波器。

CC4046锁相环包含了相位比较器和电压控制振荡器两个单元，使用时外接低通滤波器可构成完整的锁相环，即PLL系统。PLL功能框图如图9-1所示。CC4046的管脚排列如图9-2所示。电路中 $COMP_{IN}$ 、 SIG_{IN} 为相位比较器输入端； $Q_{COMP,1}$ 、 $Q_{COMP,2}$ 为相位比较器输出端； VCO_{IN} 为压控振荡器输入端； Q_{VCO} 为压控振荡器输出端； INH 为禁止端，当 INH

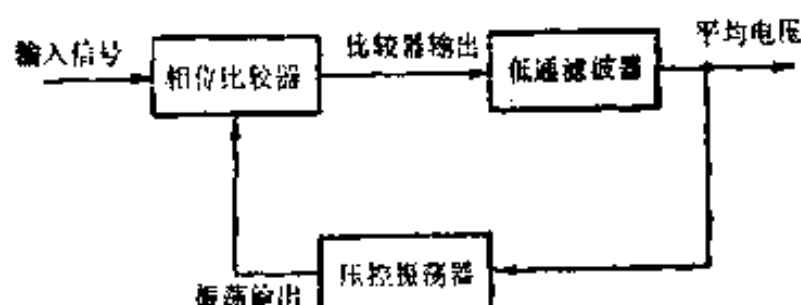


图 9-1 PLL功能框图

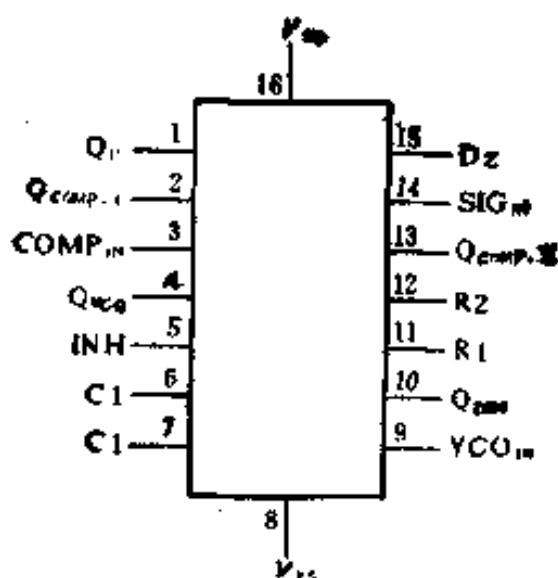


图 9-2 CC4046的管脚排列图

为“1”电平时，禁止 Q_{VCO} 输出； D_z 为内部提供的稳压管的负极；C1（⑥脚和⑦脚）为压控振荡器外接振荡电容端；R1、R2（⑪脚和⑫脚）端则为压控振荡器外接电阻端，当PLL作解调器等使用时，解调信号从 Q_{DEM} 端输出。

下面简单介绍CC4046的工作原理。CC4046的逻辑图如图9-3所示。其相位比较器信号输入端（ SIG_{IN} ）可以直接输入CMOS逻辑电平（“0” $\leq (V_{DD}-V_{SS})$ 30%， “1” $\geq (V_{DD}-V_{SS})$ 70%）。对于较小幅度的输入信号，则必须经电容耦合输入。

相位比较器I是一个异或门，为了使锁定范围最大，信号输入端（ SIG_{IN} ）和比较器输入端（ $COMP_{IN}$ ）的输入信号必须是50%占空比。当无信号或噪声信号输入时，异或门输出平均电压等于 $V_{DD}/2$ ，经低通滤波器（R3和C2）后送到 VCO_{IN} 端（见CC4046逻辑图），使VCO在中心频率（ f_0 ）上起振。

锁相环由起始的失锁状态到最终的锁定状态所允许的输入信号频率范围定义为频率捕捉范围（ $2f_c$ ）；锁相环始终处于锁定状态所允许的输入信号频率范围定义为频率锁定范围（ $2f_L$ ），

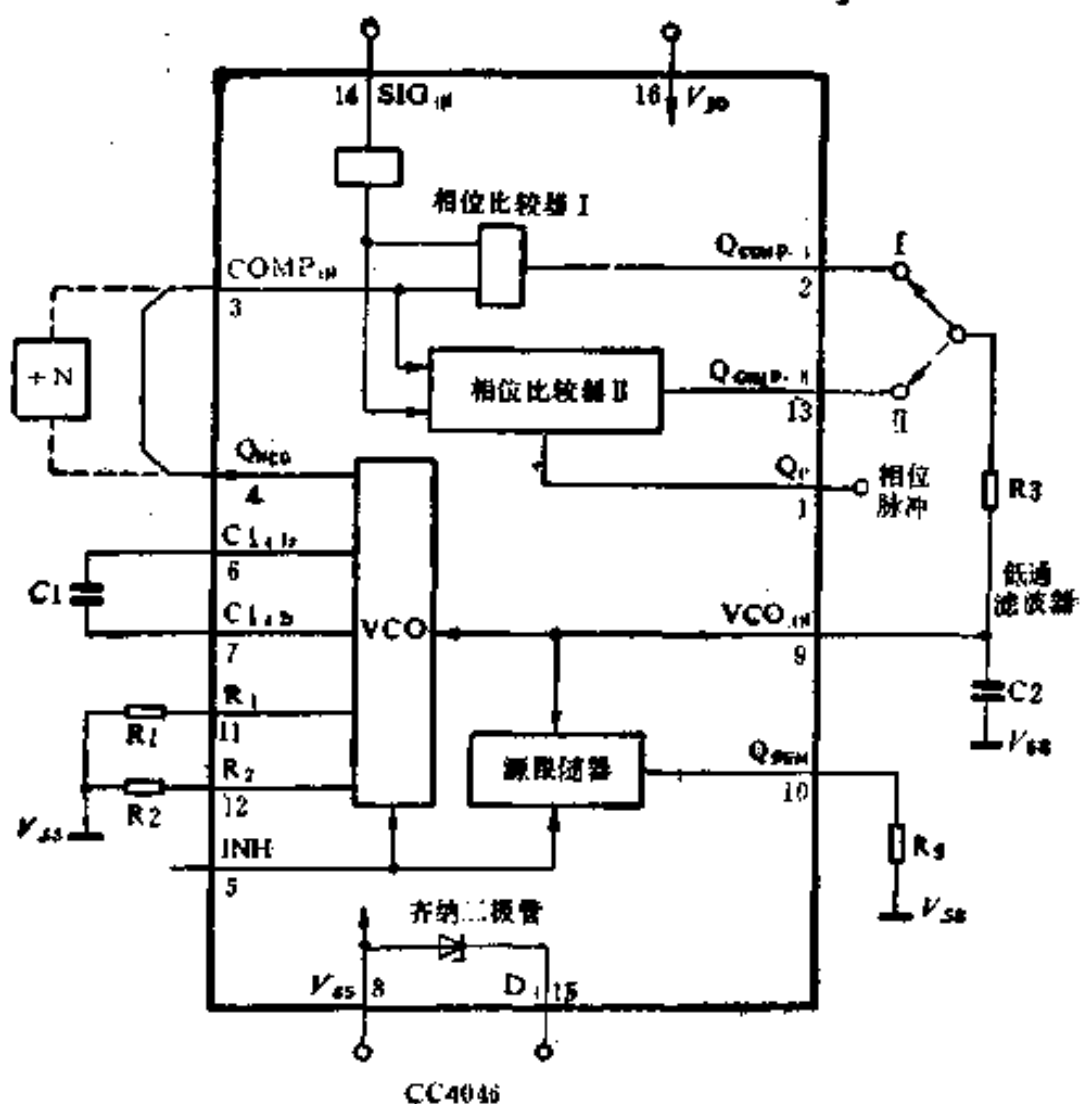
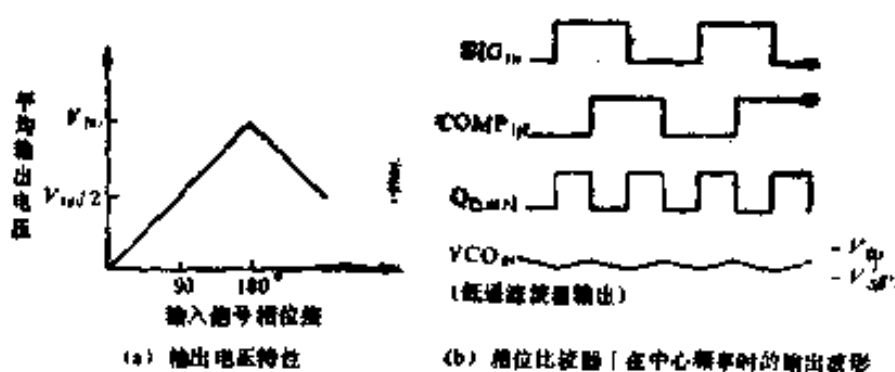


图 9-3

$f_c \leq f_L$ 。

相位比较器 I 的特点：①、能锁定接近 VCO 中心频率的谐波的输入频率；②、两个输入信号的相位差在 $0^\circ \sim 180^\circ$ 之间，在中心频率处相位差为 90° 。图 9-4 示出相位比较器 I 的这种相位和输出电压的特性及锁定在中心频率时相位比较器 I 的输出波形。

相位比较器 II 是一个边沿控制的数据存储网络，它由 4 个触发器、控制门和三态输出电路组成。由于输入信号仅在上升沿时起作用，所以对输入信号占空比无限制。当 SIG_{IN} 端输入



频率高于 $COMP_{IN}$ 端输入频率时，低通滤波器输出电压上升；反之，当 $COMP_{IN}$ 端输入频率较高时，滤波器输出电压下降；当两个输入信号的频率和相位都相等时，输出端为高阻状态，滤波器输出电压保持不变，同时 Q_P 输出为“1”，表示处于锁定状态。若无外信号输入时，比较器Ⅱ使VCO处于最低振荡频率。图9-5示出相位比较器Ⅱ的输出波形。

国产CC4046可由国外产品CD4060、MC14046直接换用，也可与国产J691代换使用，代换时应注意管脚排列及有关参数的选择。

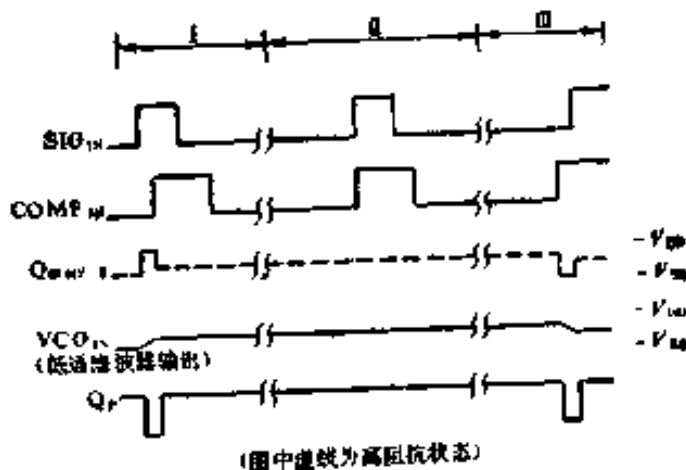


图 9-5 相位比较器 1 输出波形图

1. 频率峰值保持电路

电路用途:

该电路的功能是能将一段时间内输入信号出现过的最高频率保持下来并将此信号输出，此外还有对应的峰值电压输出。它实际上是频率的取样保持电路。

工作原理：

图9-6所示电路是由锁相环CC4046、四2输入端或门CC4071、六反相器CC4069和四双向模拟开关CC4066等构成的频率峰值保持电路。

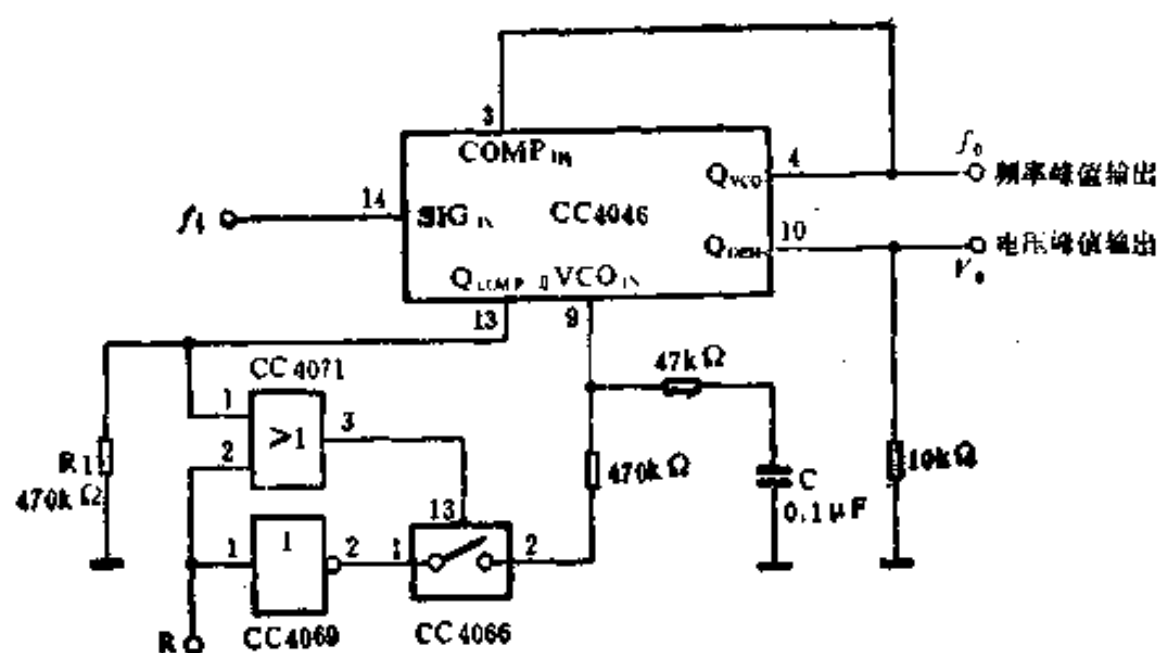


图 9-6 频率峰值保持电路

根据锁相环CC4046的特点，当输入到 SIG_{IN} （⑭脚）的信号频率 f_i 比输入到 $COMP_{IN}$ （即VCO输出）的信号频率 f_o 高时， Q_{COMP} 输出高电平，该高电平又经CC4071使CC4066导通。因正常工作时复位端R的状态是低电平“0”状态，所以经CC4069反相后产生高电平“1”，该高电平经CC4066给电容C充电，使输入端 VCO_{IN} （⑨脚）的电位上升， f_o 也跟随 f_i 上升。当 f_i 下降时， Q_{COMP} （⑬脚）出现低电平，CC4066关断，电容C上的电压保持不变，故 Q_{VCO} 输出 f_o 也保持刚才的最

高值而不变。只有当 f_i 再次上升直至超过 f_0 时， f_0 才会重新跟随 f_i 上升。如果从 Q_{DEK} 端输出，则构成电压峰值保持电路。

复位端 R 在每次采样前应用高电平复位，使电容 C 放电， f_0 回到最低值。

电路处置：

本例中，锁相环集成电路CC4046只用了相位比较器Ⅰ，其它端可悬空，⑩脚（ V_{DD} ）接电源，⑧脚（ V_{SS} ）接地。

2. 倍频电路

电路用途：

在数字系统中，构成倍频电路的方式很多。该电路是采用锁相环构成的倍频电路。

工作原理：

图9-7所示电路是由锁相环CC4046和双BCD同步加计数器CC4518等构成的倍频电路。

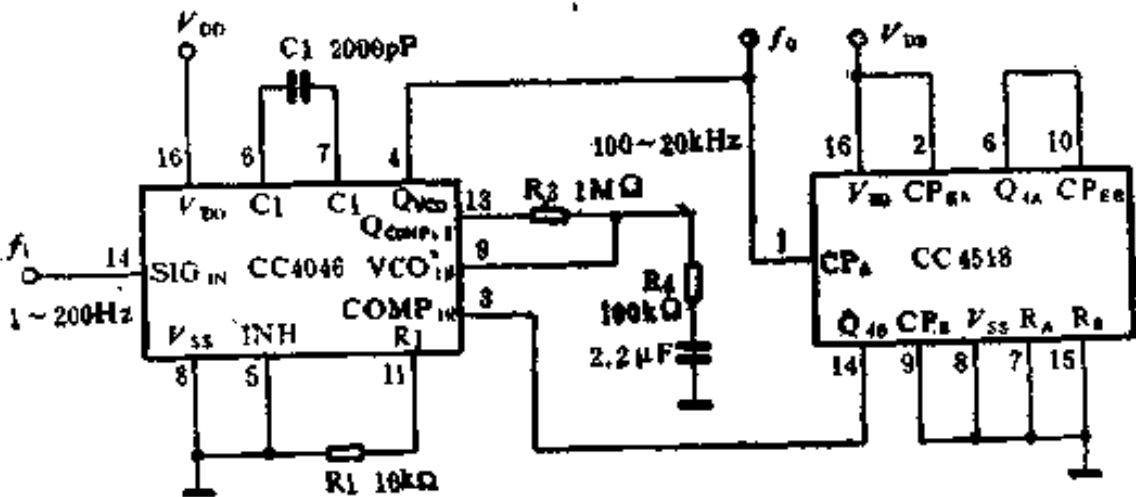


图 9-7 倍频电路

电路中，CC4518接在CC4046VCO输出端 Q_{VCO} 和比较器输入端 $COMP_{IN}$ 之间。这样，当锁相环锁定时，计数器输出信号频率和锁相环输入信号频率 f_i 相等，从而在计数器时钟输入

端（即VCO输出）得到倍频输出信号 f_0 。

电路中由CC4518构成100倍频。如 f_i 频率为1Hz~200Hz，则PLL输出频率100Hz~20kHz。

电路处置：

本例中，锁相环集成电路CC4046的相位比较器I没有使用，输出端 $Q_{COMP, I}$ 可悬空，另外， Q_P 、 Q_{DEM} 、R2和D2端均可悬空。

3. 报警器电路

电路用途：

该电路是采用锁相环构成的双音频振荡器，主要用于自动控制设备中的告警电路。

工作原理：

图9-8所示电路是由锁相器CC4046、六反相器CC4069和四双向模拟开关CC4066等构成的报警器。

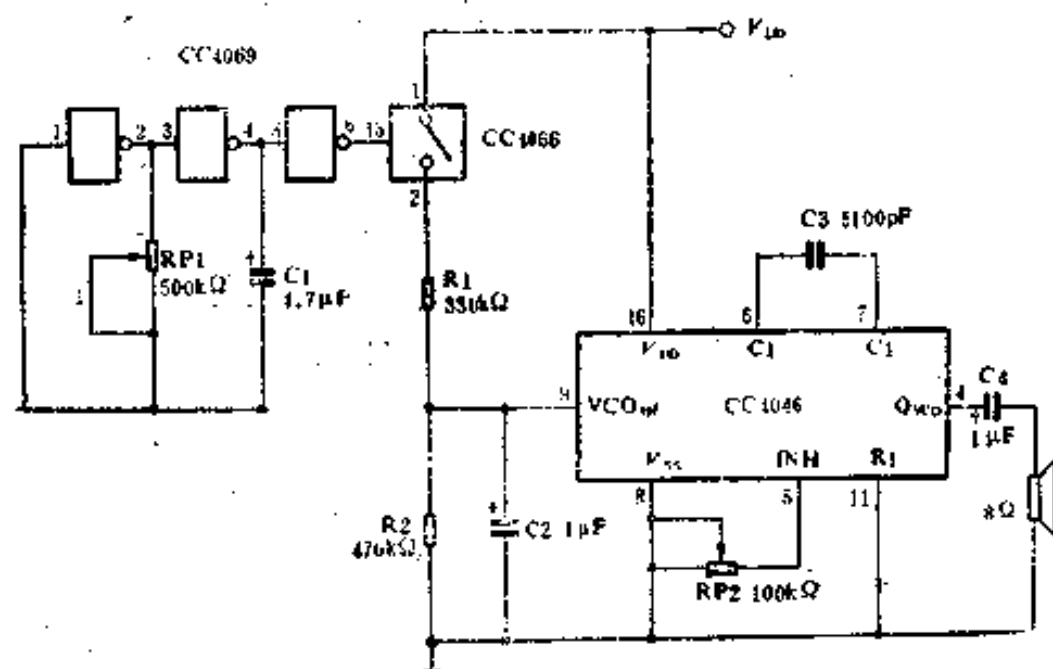


图 9-8 报警器电路

电路中CC4069构成一个低频振荡器，其输出控制CC4066。当模拟开关导通时，高电平经R1给C2充电，当模拟开关断开时，C2经R2放电。因为C2两端的电压控制CC4046的VCO频率，结果就产生双音频报警信号。

改变RC时间常数可以改变报警的声音，调节电位器RP可以调节振荡周期，RP2可控制低频频率，R2和C2可抑制自激。

电路处置：

本例中，锁相环集成电路CC4046只用了VCO部分，相位比较器部分没有使用，其引脚可悬空。

二、8 位优先编码器集成电路CC4532

CC4532是8 位优先编码器。它能把8 选1 信号转换成二进制编码形式，具有多片级联功能，可以满足任意输入端数的编码要求。这种电路主要用作优先编码，二进制或BCD编码器和浮点算术运算。

CC4532的D0~D7为输入端，Q0~Q2为输出端，Q_{0S}是组选信号输出端，EI/EO为允许输入/输出控制端。

CC4532 的管脚排列如图9-9所示。真值表见表9-1。

国产CC4532可由国外产

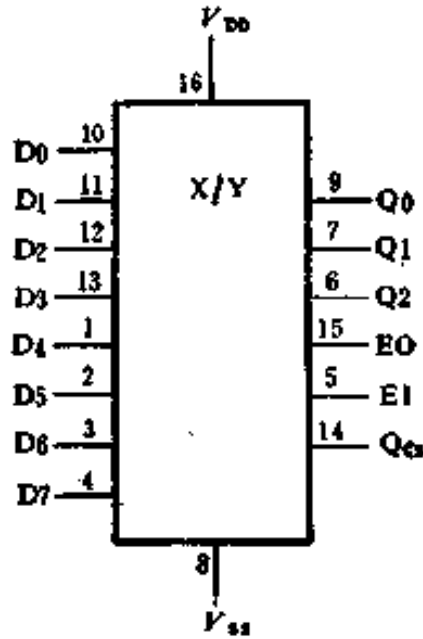


图 9-9 CC4532的管脚排列图

表 9-1

CC4532真值表

输 入 端									输 出 端				
EI	$D7$	$D6$	$D5$	$D4$	$D3$	$D2$	$D1$	$D0$	Qas	$Q2$	$Q1$	$Q0$	EO
0	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	0	1
1	1	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	1	1	1	1	0
1	0	1	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	1	1	1	0	0
1	0	0	1	ϕ	ϕ	ϕ	ϕ	ϕ	1	1	0	1	0
1	0	0	0	1	ϕ	ϕ	ϕ	ϕ	1	1	0	0	0
1	0	0	0	0	1	ϕ	ϕ	ϕ	1	0	1	1	0
1	0	0	0	0	0	1	ϕ	ϕ	1	0	1	0	0
1	0	0	0	0	0	0	1	ϕ	1	0	0	1	0
1	0	0	0	0	0	0	0	1	1	0	0	0	0

品CD4532、MC14532直接换用。

1. 0 ~ 9 数字键盘编码器

电路用途:

该电路主要用于数字系统中作BCD优先编码器。

工作原理:

图9-10所示电路是由8位优先编码器CC4532、四2输入端或门CC4071和六反相器CC4069构成的0 ~ 9数字键盘编码器。

电路中用CC4071来扩展另外两个信号输入端 $D8$ 和 $D9$ 。当 $D8$ 或 $D9$ 的输入信号为高电平“1”时，门1输出为高电平“1”

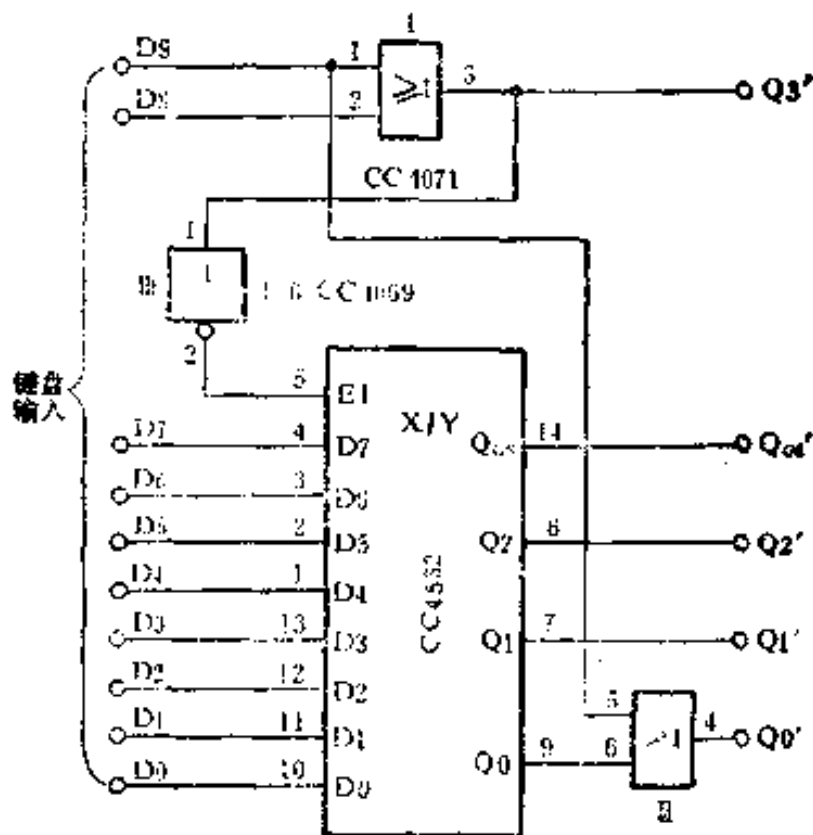


图 9-10 0~9 数字键盘编码器

状态，经门Ⅱ反相后使CC4532的EI为低电平“0”，电路被禁止。当D8为高电平“1”时，Q3'为高电平“1”，其它输出端均为低电平“0”，即输出为1000，当D9为高电平“1”时，Q3'也为“1”，但Q0'经或门Ⅱ输出也为“1”，即输出1001。由此完成了D8、D9的编码功能。当D8、D9均为低电平“0”时，其余8个信号D0~D7输入时，CC4532进行正常编码。输入信号和输出编码关系见表9-2。

电路处置：

本例中，8位优先编码器集成电路CC4532为扩展使用，应当注意的是该0~9键盘的输出，其D8、D9两位没有使CC4532的组选信号输出端Q_{GS}输出控制信号。CC4532的⑩脚（V_{DD}）接正电源，⑧脚（V_{SS}）接地。

表 8-2

输 入										输 出				
D_9	D_8	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	Q_{os}	Q_3'	Q_2'	Q_1'	Q_0'
1	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	0	1	0	0	1
0	1	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	0	1	0	0	0
0	0	1	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	1	0	1	1	1
0	0	0	1	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	1	0	1	1	0
0	0	0	0	1	ϕ	ϕ	ϕ	ϕ	ϕ	1	0	1	0	1
0	0	0	0	0	1	ϕ	ϕ	ϕ	ϕ	1	0	1	0	0
0	0	0	0	0	0	1	ϕ	ϕ	ϕ	1	0	0	1	1
0	0	0	0	0	0	0	1	ϕ	ϕ	1	0	0	1	0
0	0	0	0	0	0	0	0	1	ϕ	1	0	0	0	1
0	0	0	0	0	0	0	0	0	1	1	0	0	0	0

2. 16级优先编码器

电路用途:

该电路主要用于数字系统中作二进制优先编码器。

工作原理:

图9-11所示电路是由两片8位优先编码器CC4532和四2输入端或门CC4071等构成的16级优先编码器。

当高位编码器IC1有信号输入时, 高位的EO端输出低电平“0”, 使低编码器IC2被禁止, 此时对高位编码器的输入信号进行优先编码。另外高位输出端 Q_3' 与 Q_{os}' 共用IC1的 Q_{os} 输出。当高位编码器IC1无信号输入时, 高位EO端输出高电平

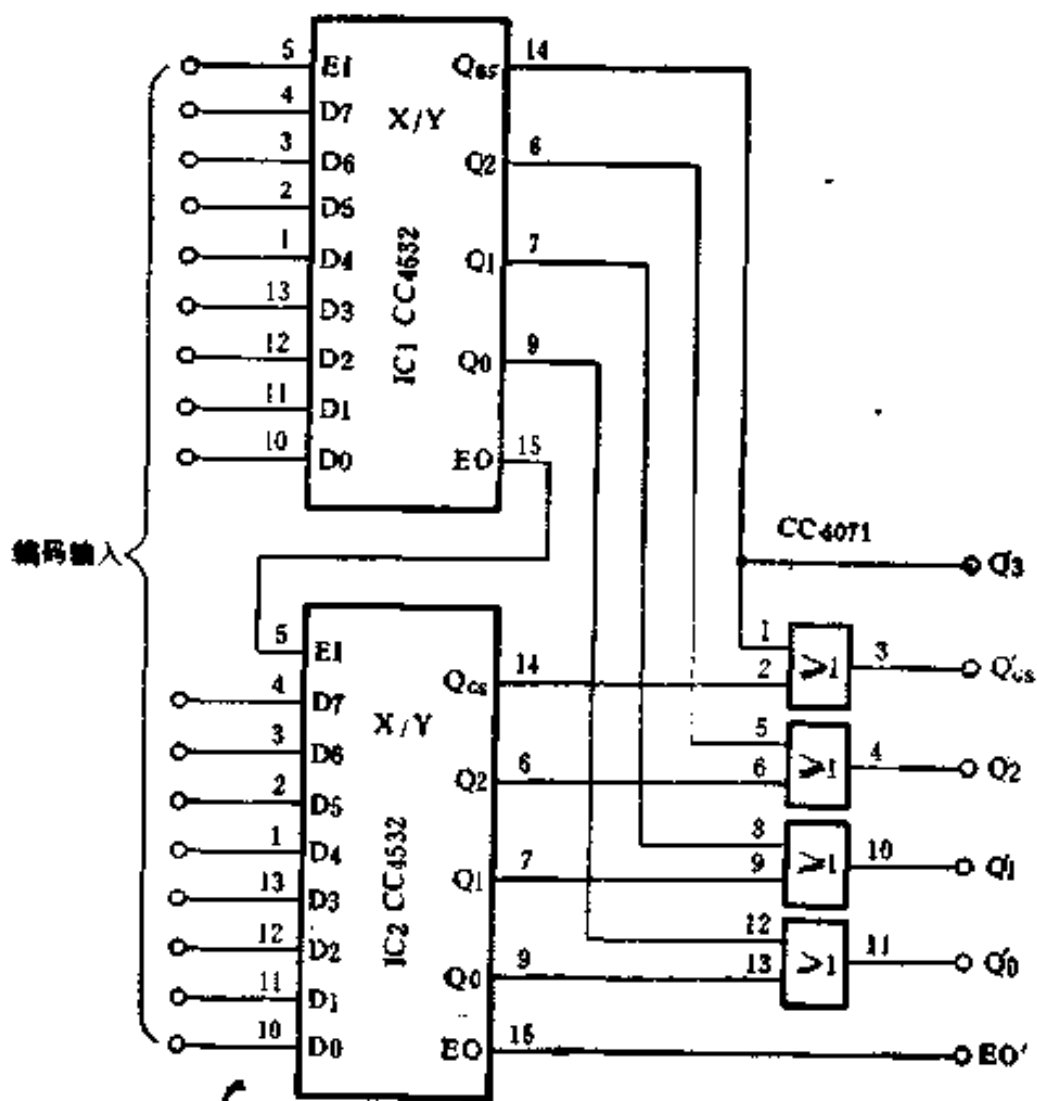


图 9-11 16级优先编码器

“1”，低位编码器IC2解除禁止，可以进行正常编码。两片编码器的输出信号经或门CC4071组合后输出，就得到了16级优先编码器的编码功能。输入信号和输出编码关系见表9-1。

电路处置：

本例中，使用两片8位优先编码器CC4532，⑩脚（ V_{DD} ）接正电源，⑧脚（ V_{SS} ）接地。

3. 8路数显报警器

电路用途：

该报警器在报警的同时显示相应的路数。

工作原理：

图9-12所示电路是由8位优先编码器CC4532、BCD—锁存/7段译码/驱动器CC4511、六反相器CC4069及时基电路NE555等构成的8路数显优先报警器。

电路中CC4532的8路输入控制端分别接有K0~K7 8个开关，对应输入端D0~D7。平时K0~K7均为接通状态，D0~D7均为低电平“0”状态，当某一个开关断开时，则对应输入端变为高电平“1”状态，CC4532将其编为2进制码输出送至译码/驱动器CC4511译码后由LED5011数码管显示出报警的路数。

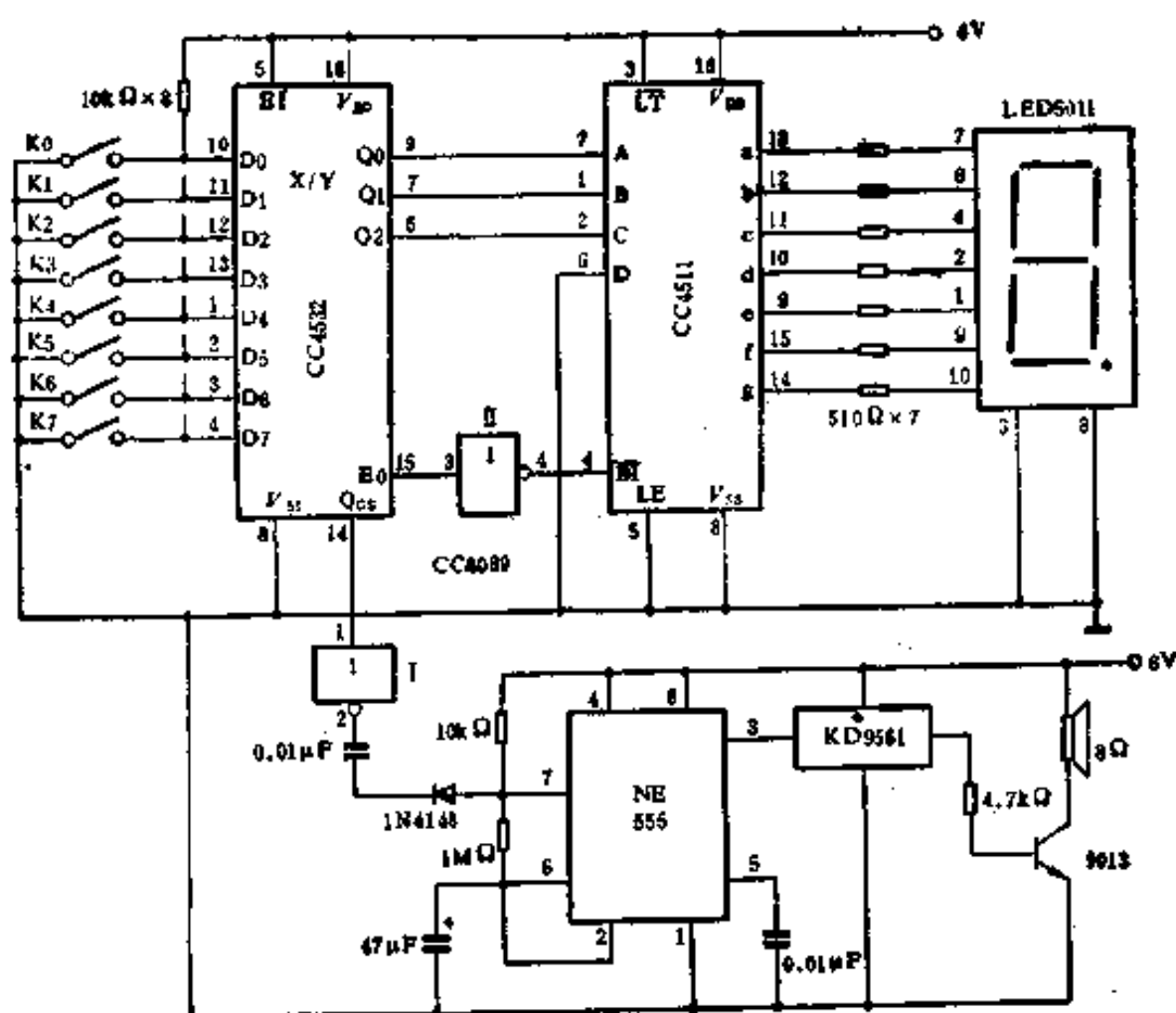


图 9-12 8路数显报警器

电路为预备报警状态时, CC4532将输出为“000”码, 同时允许输出端EO为高电平“1”, 为了减少耗电或者误显, 将EO反相后加至CC4511的消隐端 $\overline{BI}$ 使其处于熄灭状态。

假设K4被断开, 相应的CC4532的D4端变为高电平“1”, 输出端为100与此同时EO端变为低电平“0”, 译码器为显示状态, LED5011显示“4”表示第4路出现报警信号。当K4断开时, CC4532的组选端 Q_{OS} 由原来的低电平变为高电平, 使由NE555和音响电路KD9561构成的定时音响报警电路发出报警声。

电路处置:

本例中, 8位优先编码器CC4532的输入端D0~D7平时均由上拉电阻拉至高电平“1”。EI端没有使用接高电平或 V_{DD} 。

4. 由键盘控制的定时器

电路用途:

该电路主要用于自动控制设备中的定时器, 其特点是控制时间可由外部键盘控制。

工作原理:

图9-13所示电路是由8位优先编码器CC4532、四锁存D型触发器CC4042、4位数值比较器CC4585、双BCD同步加计数器CC4518及控制元件等构成的由键盘控制的定时器。

电路中CC4532构成0~7数字键盘, 它将十进制数转换成相应的二进制数, 其输出Q0、Q1、Q2及EO(表示高位)直接送至CC4042。在按下数字键的同时CC4532的 Q_{OS} 端送出一个正脉冲使CC4042锁存输入的数据。锁存器的输出送入CC4585的A组, 而B组数据则由CC4518提供。计数器的CP脉冲可由数字钟等电路提供秒、分、时信号, 其定时时间为0~

其触点一路接通电器开关，另一路断开计数脉冲使 CC4518 停止计数。

电路处置：

本例中，8 位优先编码器 CC4532 的输入端 D0~D7 平时均由下拉电阻拉至低电平“0”。⑩脚(V_{DD})接正电源，⑧脚(V_{SS})接地。

第十部分

综合应用举例

1. 视频信号切换器

电路用途:

该切换器主要用于大型工矿企业、商场、饭店的闭路电视监视系统中,对多路视频信号进行切换选择。

工作原理:

图10-1所示电路是由8位优先编码器CC4532、四锁存D型触发器CC4042、双二进制4选1译码/分离器CC4555、14位二进制串行计数/分频器CC4060、BCD—锁存/7段译码/驱动器CC4511和六反相器CC4069等构成的多路视频信号切换器。

电路中手动切换是由IC1(CC4532)来完成,它把8选1信号转换成二进制编码形式。当由键盘键入十进制码后,编码器便输出一组相应的二进制编码并送至IC2(CC4042)。与此同时,CC4532的 Q_{00} 端发出一个脉冲送至锁存器的CP端及POL端。IC2输入端D的状态是传送到输出端Q还是被锁存起来,由时钟端CP和极性端POL的状态共同决定。由于锁存脉冲与数据传输存在着延时,所以为了保证CP与POL同步,在其两端加入了反相器CC4069及延时电容器C。

锁存器IC2的输出一路送给IC3(CC4511),驱动LED数码管5011,显示当前切换路数;另一路送入由IC4(CC4555)构成

的 8 选 1 译码器（输出高选中）。当 IC2 送来的 4 位二进制码被译中时，则对应的输出端为高电平“1”状态，使晶体管 VT 导通，继电器 KR 吸合，达到对视频信号的切换。

自动切换是由 IC6(CC4060)构成。其中一部分为 14 级分频器，最低分频数为 16；另一部分是振荡器。振荡器部分由外接电阻和电容构成 RC 振荡器，只要改变 RC 的值，就可得到所需的振荡频率。其关系式为：

$$f \approx 1/2 \cdot 2R_1 C_1$$

手动切换与自动切换由开关 K1、K2 决定，当 K1、K2 同时打开时为手动切换状态。当 K1、K2 同时闭合时为自动扫描切换。该切换器的连接示意图如图 10-2 所示。

2. 多功能定时器

电路用途：

一般定时器多为单路一次性定时，多路定时电路又比较复杂。而该定时器能对 8 路负载顺序定时，在前一路定时结束后能自动开启下一级定时器，并且可一次性设定时间后自动循环工作。每一路定时时间在 15min(分)至 3h(小时)范围内可调。这样整个定时器一次最长定时在 24h 左右。该电路可用于自动控制设备中，如程序控制加工等。

工作原理：

图 10-3 所示电路是由 14 位二进制串行计数/分频器 CC4060、十进制计数/分配器 CC4017、四双向模拟开关 CC4066 和控制元件等构成的可由程序控制的多功能定时器。

在接通电源的瞬间，由 C2、R3 构成的自动复位电路使 CC4017 的 R 端得到复位脉冲，CC4017 复位，其输出端只有 Q0 为高电平“1”。此高电平可使晶体管 VT1 导通，继电器 KR1 吸合，

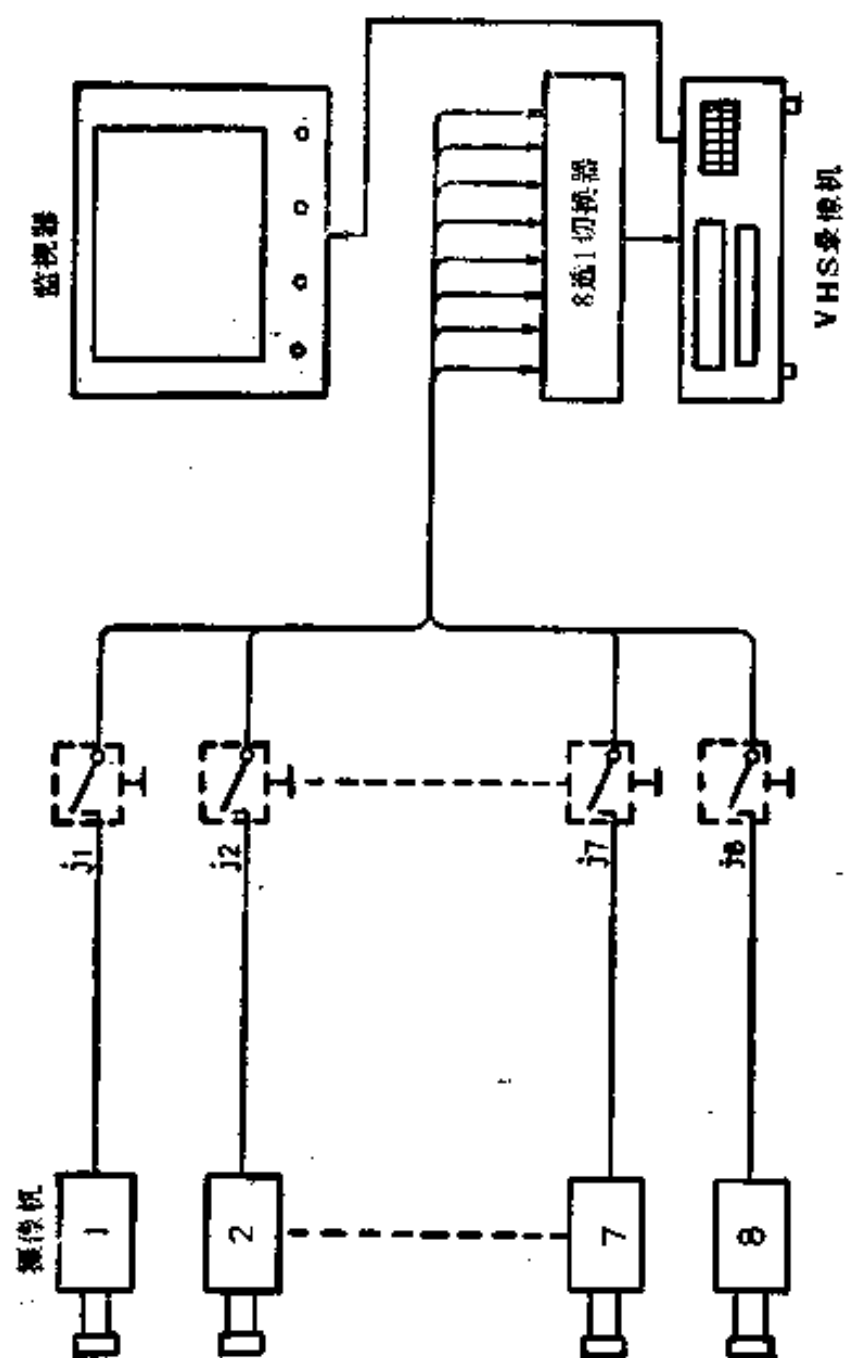
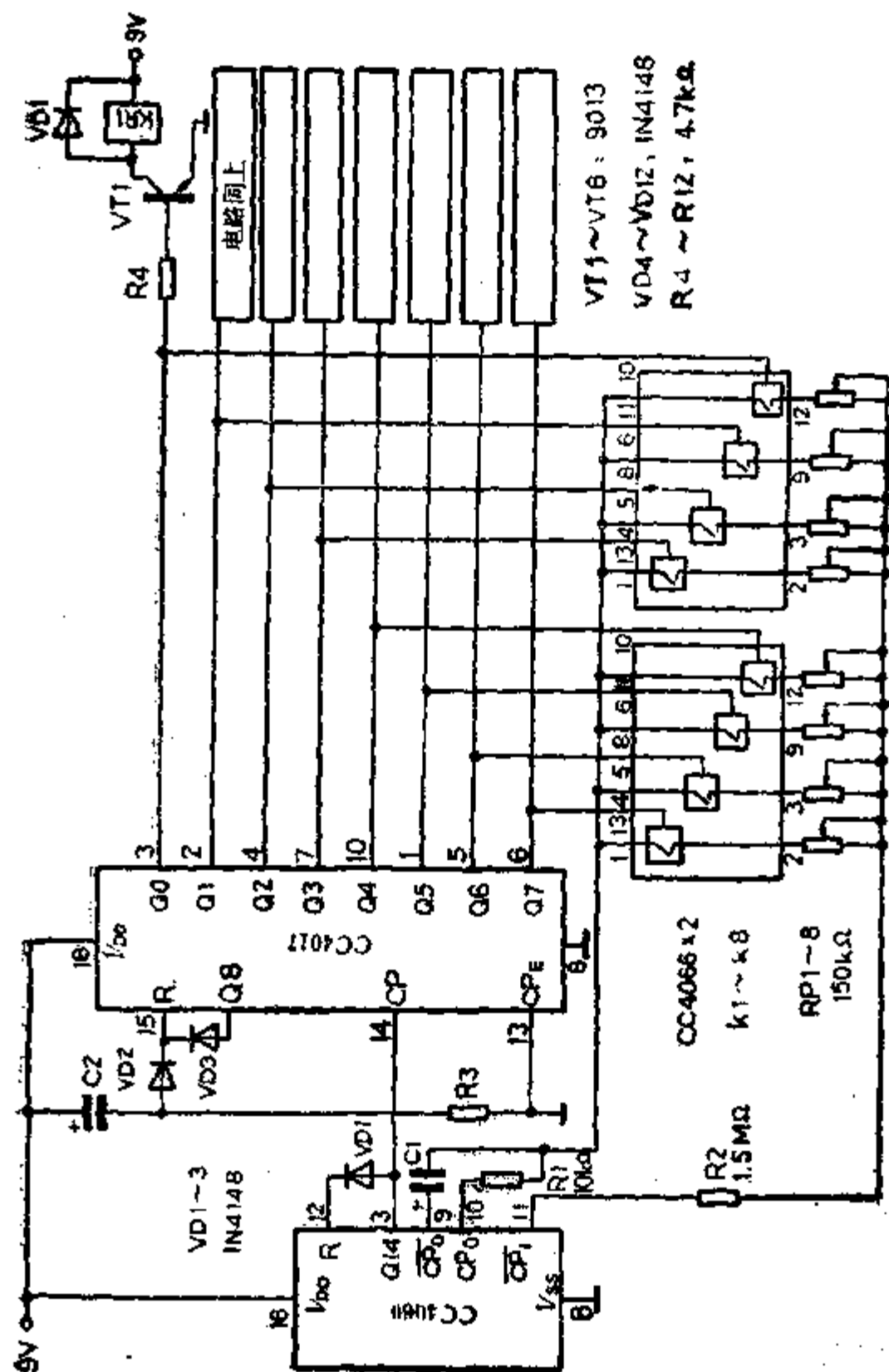


图 10-2 连接示意图



使第一路负载接通。另外，它还将CC4066的K1导通。此时，由R1、C1、R2、RP1与CC4060构成的RC振荡器，开始振荡，此振荡频率经14级分频后，由Q14脚输出定时脉冲，其一路经VD1使CC4060本身复位，另一路送CC4017使其计数，输出端Q0变为低电平“0”，Q1变为高电平“1”，解除第1路负载定时，在开启第2路负载的同时，使CC4066的K2导通，调整RP2后，CC4060则以新的振荡频率开始振荡，当Q14出现高电平“1”后，在复位的同时又使CC4017计数一次，其输出Q2变为高电平“1”，在解除第2路负载定时，开启第3路负载定时。以此类推，至第8路负载定时结束后，完成一次定时设置。如果没有设置新的定时时间，则该系统自动循环。

电路中，由CC4060构成的振荡器的振荡频率为：

$$f = \frac{1}{2.2R \cdot C1}$$

调节RP1~RP8可使每路负载延时时间在15min(分)至3h(小时)范围内自由设置。

3. 音响数字控制器

电路用途：

该电路用数字控制方法进行切换和音量控制。电路具有如下特点：左右声道同时对8个通道使用电子开关切换输入，用发光二极管显示通道状态；音量由16级电子开关进行数字控制，并用一位半数码管显示16级状态；由于采用数字控制，可进行遥控操作。该电路主要用于高级音响的前级信号处理和合成。

工作原理：

图10-4所示电路是由三大部分组成：通道切换、音量控制

和显示。

通道切换部分由双八路模拟开关CC4097(IC1)、可预置BCD加/减计数器CC40192(IC2)、8位优先编码器CC4532(IC3)和四运算放大器LM324(IC4)等构成。

当代表某一通道的开关SB0~SB7闭合后,向IC3送一高电平“1”,IC3即把通道地址编成BCD码,并送至IC2的预置数据输入端。同时IC3的E0端输出一低电平“0”,馈送给IC2的 $\overline{PE}$ 端,IC2即将输出置成IC3输出的BCD码,这里IC2也有暂时锁存作用。当向IC2的加减计数端 CP_U 、 CP_D 提供(遥控)计数脉冲时,则从IC3输出的基础上向上增加或向下减少,从而选择不同的通道。

音量控制部分由单十六路模拟开关CC4067(IC5、IC6)、双4输入端与非门CC4012(IC7)、双4输入端或非门CC4072(IC8)、三3输入端与非门CC4023(IC9)和可预置4位二进制加/减计数器CC40193(IC10)等构成。

当IC10输出全为“0”时,IC8A输出也为低电平“0”状态,关闭了IC9A,禁止减计数脉冲输入,当IC10输出全为“1”时,IC7A输出也为低电平“0”状态,关闭了IC7B,禁止加计数脉冲输入。IC8B、IC9B和IC9C构成振荡电路,可提供3Hz的计数脉冲。

电路中50k Ω 电阻网络可由IC5、IC6的R0~R15端输入,其电阻值可根据需要设定。通过改变IC5、IC6的地址可对输入信号进行16级指数倍率衰减。IC10输出全为“0”时信号接地,无输出;IC10输出全为“1”时信号无衰减,输出最大。

显示部分由可预置数BCD加/减计数器CC40192(IC11)、BCD—锁存/7段译码/驱动器CC4511(IC12)、双D触发器

CC4013(IC13)、BCD—十进制译码器 CC4028(IC14)等构成。

电路中，IC14的输出直接驱动 8 个发光二极管显示所选通的通道。IC11与IC10同步计数，IC11的进位和借位控制信号通过二极管来触发IC13，当IC11加计数超过 9 时，IC11有进位输出，触发IC13其输出端Q为高电平“1”，点亮十位数码管显示 1；当IC11减计数至 9，IC11输出借位脉冲，使IC13翻转，输出变为低电平“0”消除十位显示。这样就能用十进制显示出IC10的十六进制数。

4. 红外遥控电路

电路用途：

该电路可将电阻值按 4 位二进制权位选择，共有 16 个档次的变化。可用于音响电路的音量遥控，交流调压的遥控等方面。遥控距离在 8 m 左右。

工作原理：

图10-5所示电路是由六反相器CC4069、晶体三极管VT和红外发射管VD等构成的红外发射电路。

电路中，CC4069的门 I、门 II 电容 C1、电阻 R2、R3 构

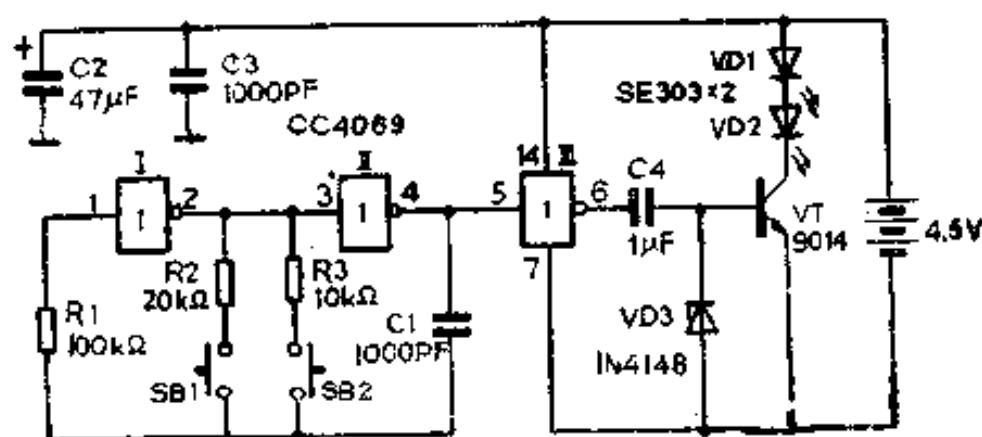


图 10-5 发射电路

成自激多谐振荡器。当按下SB1时,电阻R2接入电路,振荡频率约为20kHz;当按下SB2时,电阻R3接入电路,振荡频率约为40kHz。信号经门Ⅲ缓冲后,由电容C4耦合至VT基极,由VT驱动红外发光二极管VD1、VD2发射红外光脉冲。VL3的作用是将电容C4耦合过来的负脉冲短路,使VT只受正脉冲作用。

图10-6所示电路是由四运算放大器LM324(IC1)、锁相环CC4046(IC2、IC3)、可预置4位二进制加/减计数器CC40193(IC4)、四2输入端与非门CC4011(IC5)和四双向模拟开关CC4066(IC6)等构成的接收电路。

当接收电路中红外接收二极管VD收到红外光脉冲时,在④点便产生一微小的光电信号,经C1耦合给由IC1等组成的反相比例放大器进行放大,电压增益约为60dB。放大后的信号经C2耦合至⑤点后,分别送至IC2、IC3的信号输入端SIG_{IN}。

CC4046内部压控振荡器的中心频率由外接RC(IC2中为R5、C3, IC3中为R6、C4)确定。电路中,将IC2的中心频率 f_{s1} 设在20kHz;将IC3的中心频率 f_{s2} 设在40kHz,与发射电路中的两个发射频率相对应。

电路中,CC4011的门Ⅰ、门Ⅱ构成IC4的计数控制门。平时,IC2和IC3未收到遥控信号时, Q_P (①脚)均为低电平“0”状态,使门Ⅰ和门Ⅱ输出为高电平“1”状态,门Ⅰ和门Ⅱ是关闭的。所以由门Ⅲ和门Ⅳ及R9、C7组成的低频振荡器(0.5Hz~1Hz)的脉冲不能通过门Ⅰ和门Ⅱ作用于IC4。

当发射电路中SB1按下时,发射频率为20kHz,经红外接收电路接收放大后作用于IC2和IC3。此频率落在IC2的工作带宽范围内,IC2的 Q_P 端由低电平“0”变为高电平“1”,计数控制门Ⅰ打开,低频脉冲通过门Ⅰ作用于IC4的CP₀端,使其

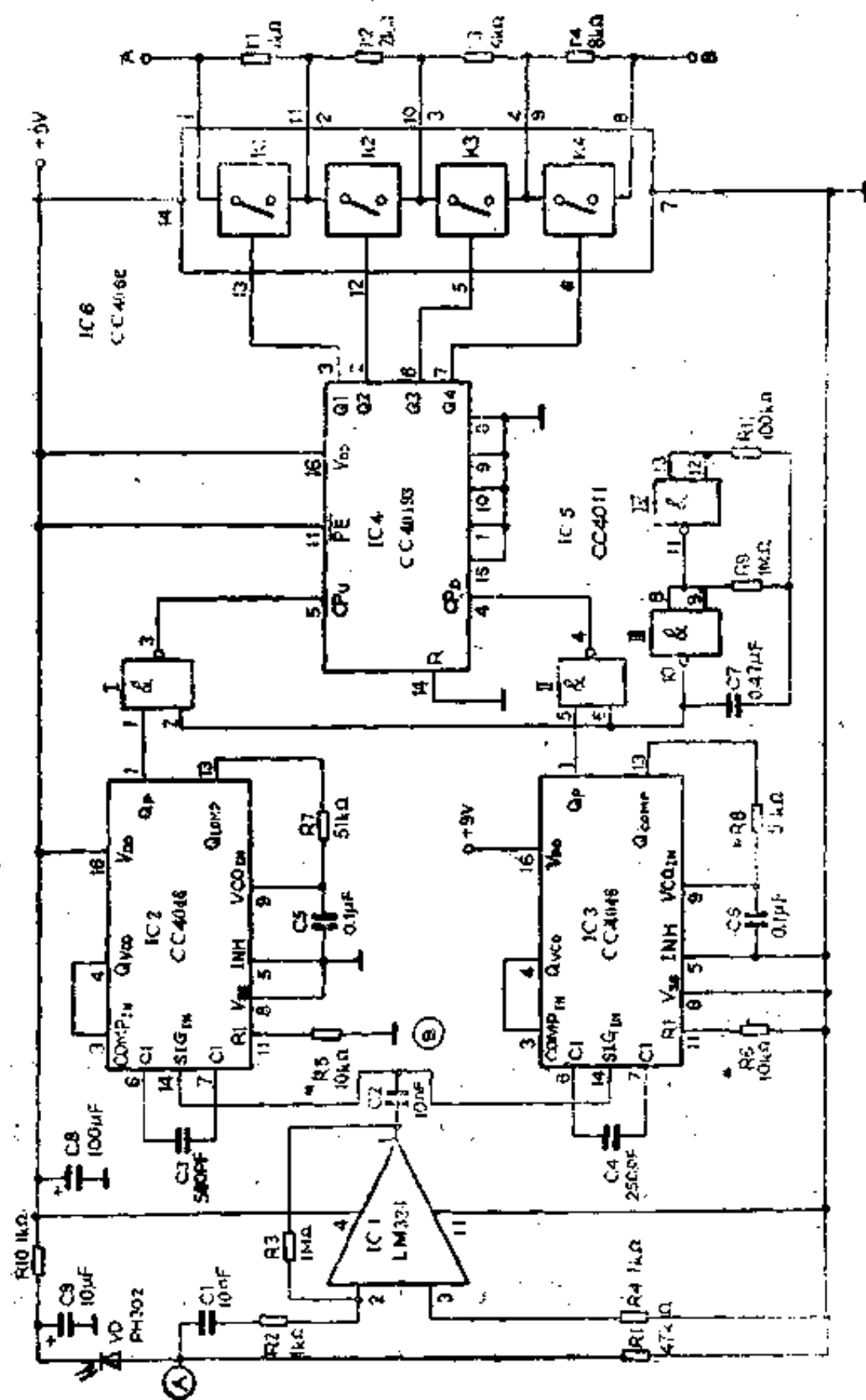


图 10-6 接收电路

作加法计数。此时，IC3的 Q_2 仍为低电平“0”，使门Ⅰ输出高电平“1”，即IC4的 CP_D 为高电平，满足计数条件。

当发射电路中SB2按下时，此时IC4作减法计数，原理同上。

另外，IC6内部4个开关的控制端分别与IC4的输出端 $Q_1\sim Q_4$ 相接。网络电阻 $r_1\sim r_4$ 的阻值按8421权位设计。当计数器的输出 $Q_4Q_3Q_2Q_1=0000$ 时， $K_1\sim K_4$ 均断开，电阻网络的（A点B点之间）电阻值为 $r_1+r_2+r_3+r_4=15k\Omega$ ； $Q_4\sim Q_1=0001$ 时， K_1 导通， $K_2\sim K_4$ 断开，阻值为 $r_2+r_3+r_4=14k\Omega\cdots\cdots$ ；当 $Q_4\sim Q_1=1111$ 时， $K_1\sim K_4$ 均导通，将所有电阻短路，A、B间阻值为零。表10-1为IC4状态与电阻网络阻值的对应关系，共有16个档次的阻值变化。当然，根据不同需要，电阻可选择不同的数值。

5. 电子射猎游戏机

电路用途：

该游戏机融声、光、电于一体，寓教育于娱乐之中，不仅能锻炼游戏者的眼力和大脑反应速度，还能普及电子知识，是一种趣味性智力玩具。

工作原理：

图10-7所示电路是由四2输入端与非门CC4011(IC1)、十进制计数器/分配器CC4017(IC2)、十进制计数/7段译码器CC4026(IC3)、数码管LED5011、音乐电路KD482(IC4)及10只发光二极管等构成的电子射猎游戏机。

电路中，CC4011的门Ⅰ和门Ⅱ以及 C_1 、 $R_1\sim R_3$ 阻容元件构成自激多谐振荡器，改变开关 K_1 位置可以改变振荡频率。当振荡脉冲由IC2的 CP 端输入时，其输出端 $Q_0\sim Q_9$ 依次输出

表 10-1

CC40193				电阻值
Q ₄	Q ₃	Q ₂	Q ₁	k Ω
0	0	0	0	15
0	0	0	1	14
0	0	1	0	13
0	0	1	1	12
0	1	0	0	11
0	1	0	1	10
0	1	1	0	9
0	1	1	1	8
1	0	0	0	7
1	0	0	1	6
1	0	1	0	5
1	0	1	1	4
1	1	0	0	3
1	1	0	1	2
1	1	1	0	1
1	1	1	1	0

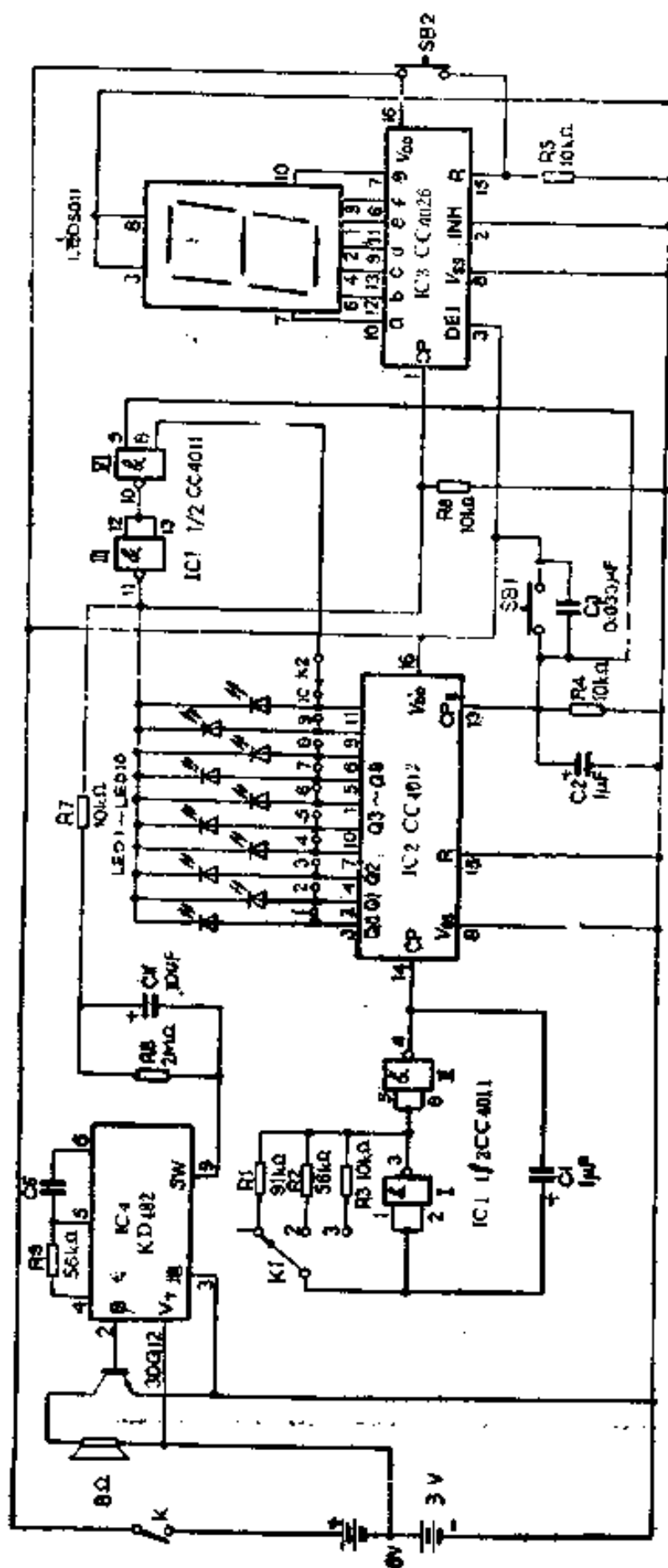


图 10-7 电子狩猎游戏机

高电平“1”，此时若门Ⅱ（⑩脚）的输出为低电平“0”，则相应的发光二极管LED点亮。游戏时，当瞬间按下SB1键后，使IC2的CP_E置位端获得高电平，CC4017为置位状态，同时使门Ⅵ（⑨脚）为高电平“1”，此时若门Ⅶ（⑧脚）恰好为“1”时，则门Ⅱ（⑩脚）亦为“1”，发光二极管LED（即K2所接的LED表示猎物）熄灭，表示击中猎物。与此同时，门Ⅱ（⑩脚）的高电平“1”一路经R7、R8、C4触发IC4演奏；另一路至IC3的CP端使之计数一次，表示得分，并由数码管LED5011显示得分。IC3的R端为复零端，故按一次SB2可使其复零。电路中K1是发光二极管速度变化选择开关，K1置1处速度最低，K1置3处速度最高，故击中猎物难度亦最大；K2为猎物的设定开关，改变K2的接点，可以设定不同的LED为猎物。

6. 声光报时钟

电路用途：

该电路主要用于整点报时，其特点是：能发光显示整点时间，并伴有乐曲声。可作为工厂、学校等单位的报时器，也可用于家用电器的定时钟。

工作原理：

图10-8所示电路是由14位二进制串行计数/分频器和振荡器CC4060（IC1）、十进制计数/分配器CC4017（IC2、IC3）、音乐电路KD482（IC4）、晶体三极管VT和LED等构成的声光报时钟。

电路中，IC1构成小时脉冲发生器，由Q14端输出一个周期为1h（小时）的正脉冲信号。此脉冲信号分为3路：第1路经VT1反相及C4、R6组成的微分电路得到一个尖脉冲，触

图 10-8 声光振时弊

发IC4并由扬声器发出音乐报时声。第2路送至IC2的CP端构成1~9时显示。第3路送至IC3构成10~12时显示。

电路接通后,首先按下快调校对键SB1,使报时点与标准时间同步。然后按下复位键SB3使音乐声响与发光管显示一致,最后再按下SB2键使计数器复零,从整点开始计数。

当小时脉冲进入IC2后,其输出端依次为高电平“1”,驱动相应的发光二极管LED发光。当Q9端变为高电平“1”时,CP₂也为高电平“1”使IC2置位。同时三极管VT2导通,使IC3的CP₂端变为低电平“0”,解除了IC3的置位状态,小时脉冲由其CP端输入。当Q4端变为高电平“1”时,又使IC2、IC3的R端得到复位脉冲,计数器复位,完成了一次由1~12的时间循环。

报时精度与振荡器的频率*f*有关,*f*与RC之间的关系由下式决定:

$$f = \frac{1}{2.2(R_4 + R_P) \cdot C_3}$$

电路中R₄+R_P取200kΩ,C₃取0.47μF。

7. 数控驱蚊器

电路用途:

一般电子驱蚊器是通过模拟雄蚊发出的超声波来达到驱赶雌蚊的目的,但由于频率单一,蚊子很快就能适应,从而影响了驱蚊效果。本电路驱蚊原理相同,但克服了频率单一的缺点。

工作原理:

图10-9所示电路是由函数发生器,模拟开关控制,振荡分频器和功率放大器构成。

电路中六反相器CC4069构成方波——三角波——正弦波

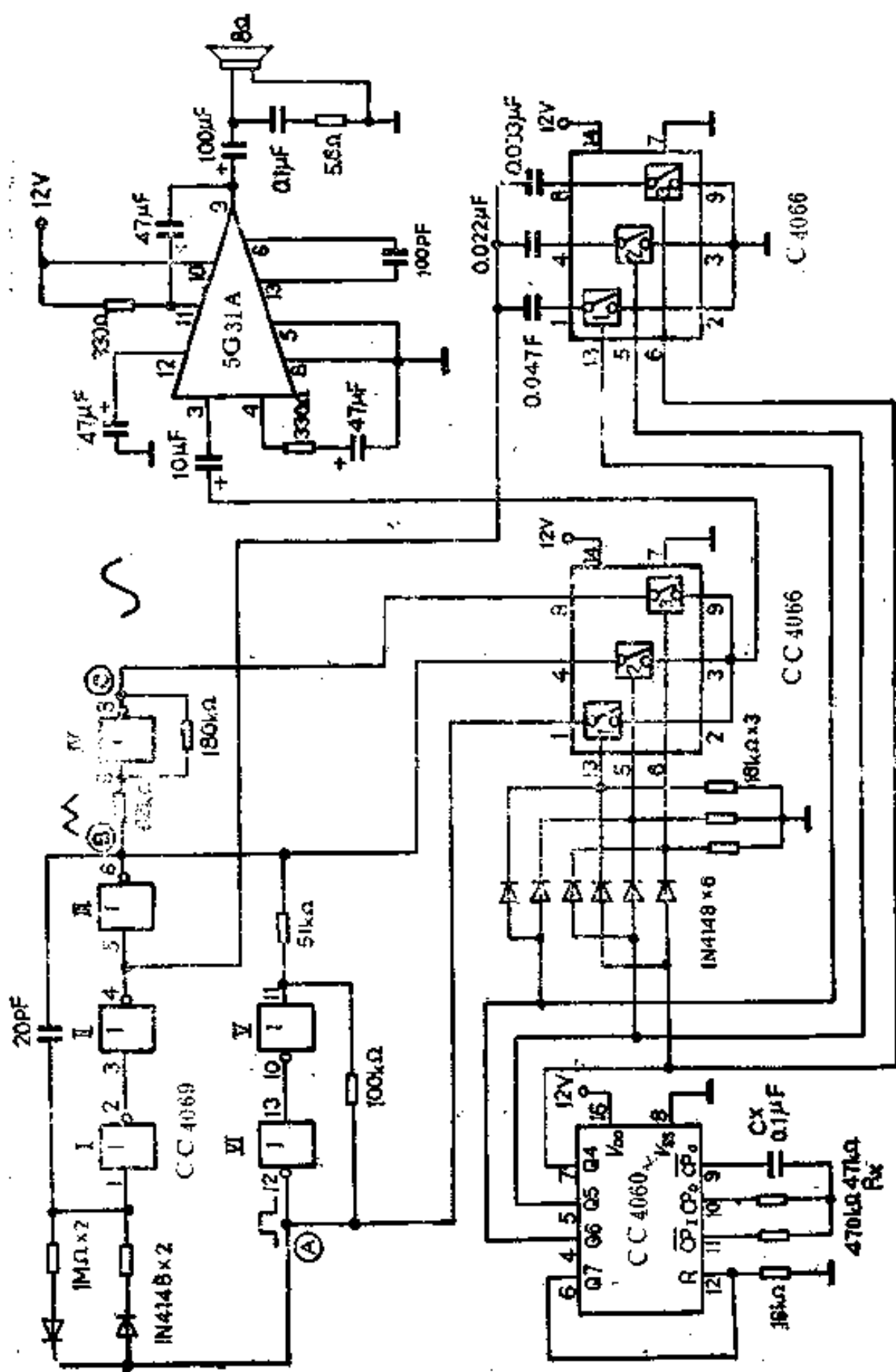


图 10-9 数模转换器

函数发生电路。其中门Ⅰ—Ⅲ构成积分器，门Ⅳ构成三角波—正弦波转换器，门Ⅴ、门Ⅵ构成施密特触发器。

假设A点输出高电平“1”，这时B点输出三角波由高电平向低电平变化，一直降到使A点输出变为低电平时为止。然后B点输出由低电平向高电平变化。同样，当A点输出变回到高电平时，B点输出开始下降。当B点输出加到三角波—正弦波变换电路门Ⅳ上后，如果B点输出波形自低电平向高电平变化且超过门Ⅳ关门电平时，C点输出波形开始成比例下降，当门Ⅳ输入电平高于关门电平时，C点输出低电平，不再跟踪输入波形。同样，当B点输出由高电平向低电平变化，情况恰好与其相反。C点输出在最大值，最小值附近为平顶的三角波，可近似看成为正弦波。由此A点输出方波；B点输出三角波；C点输出正弦波。

四双向模拟开关CC4066分别控制函数发生器的积分时间及波形合成。

CC4060是14位二进制串行计数器/振荡分频器。它由两部分电路构成，一部分是14级分频器，另一部分是振荡器。振荡器部分由外接电阻和电容构成RC振荡器，只要改变RC的值，就可得到不同的振荡频率， f 与RC之间的关系如下式：

$$f = \frac{1}{2.2R_x \cdot C_x}$$

本电路中 $f=100\text{Hz}$ 。

振荡器输出经14级分频后使计数器计数，输出为0001时，通过选通二极管打开模拟开关1，3；0010时，打开2、3；0100时，打开1、2；1000时，计数器复位。其输出端Q_n编码与波形合成，积分电容的关系如表10-2。

电路中5G31构成功率放大器。由扬声器发出驱蚊信号。

表 10-2

Q6Q5Q4	合 成 波	积分电容
0 0 1	方 正 弦 波	0.133 μ F
0 1 0	三 角 波 正 弦 波	0.022 μ F
1 0 0	三 角 波 方 波	0.047 μ F

8. 可编程定时器

电路用途:

该定时器以1min(分)为定时单位, 定时精度较高, 定时范围从几min(分)到十几h(小时), 可随意设定, 主要用于自动控制设备或定时报警器中。

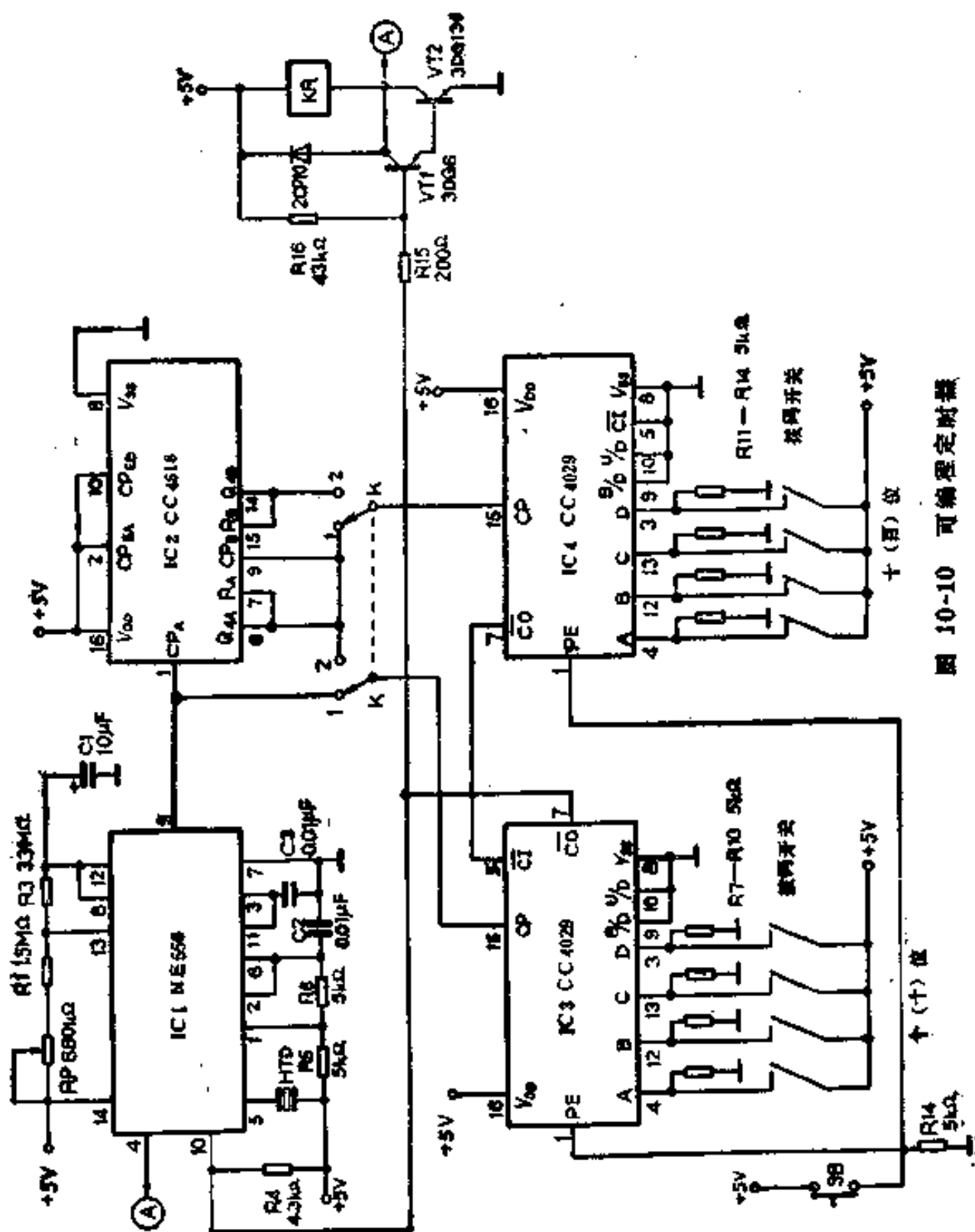
工作原理:

图10-10所示电路是由双时基电路NE556(IC1)、双BCD加计数器CC4518(IC2)、可预置可逆计数器(二进制或BCD)CC4029(IC3、IC4)及控制元件等构成的可编程定时器。

电路中, 由IC1组成分钟脉冲发生器和报警器。接通电源之后, NE556的一个时基电路的输出端⑨脚输出周期为1min(分)的脉冲, 其脉冲周期可由下式决定:

$$T = 0.693(2R_4 + R_3) \cdot C_1$$

IC2接成两个10分频器, 分钟脉冲由CP_A端输入, 在输出端Q_{4A}(⑥脚)、Q_{4B}(⑭脚)分别获得10min、100min脉冲。通过开关K输入到可编程计数器IC3、IC4。当开关K打在1位置时, 定时范围在0~99min, 当开关K打在2位置时, 定时范围在90~990min。



IC3、IC4现接成十进制减法计数的形式。按下SB时，PE' 为高电平“1”，由输入端A、B、C、D通过拨盘开关置入0~9的任意数，此时电路进入定时状态。分钟脉冲从IC3的CP端输入，因IC4的 $\overline{CO}$ 为高电平“1”，则IC3的 $\overline{CI}$ 也为高电平“1”，IC3不计数，只有当IC4减计数至0时， $\overline{CO}$ 输出由高变成低，IC3才开始计数。当IC3减计数至0时，IC3的 $\overline{CO}$ 输出低电平“0”此低电平一路送至驱动报警电路，另一路送至分钟脉冲振荡源的复位端，使其复位，时基源停振，结束定时。

晶体管VT1、VT2，电阻R15、R16组成驱动电路，VT1、VT2构成复合管以增加驱动能力，R15用于接口匹配，同时也为VT1提供偏流，二极管为续流二极管。IC1的另一时基电路接成音频振荡器，其复位端接VT2的C极（A点），当定时时间到达后，IC3的 $\overline{CO}$ 输出低电平“0”使VT1、VT2截止，集电极为高电平“1”，从而使音频振荡器工作，其⑤脚的蜂鸣器发出报警信号。

9. 快门速度检测器

电路用途：

该检测器可检测照像机的快门速度，并用数字显示结果。

工作原理：

图10-11所示电路是由红外对管VT、VD，四2输入端与非门CC4011、双BCD加计数器CC4518、BCD—7段译码/驱动器CC4511及数码管LED等构成的快门速度检测器。

电路中，CC4011的门Ⅰ和门Ⅱ构成自激多谐振荡器，其输出经门Ⅲ反相后送至光控门Ⅳ。平时由于VT未受光照呈截止状态，光控门Ⅳ的③脚由R12拉至低电平“0”状态，所以

光控门W关闭，振荡器的输出无法进入CC4518的CP端。当照像机的快门打开后，VD所发的红外光使VT导通，门W的⑬脚变为高电平“1”状态，光控门打开，计数脉冲通过光控门使计数器计数，并经CC4511译码后由LED显示所计脉冲的个数。

振荡器的电阻R1~R10、电容C1~C10构成了10档快门速度所需的振荡频率。其10档快门速度分别为：1/1s、1/2s、1/4s、1/8s、1/15s、1/30s、1/60s、1/125s、1/250s、1/500s。振荡频率与快门速度的关系如下式：

$$f = \frac{P}{T}$$

式中：T——快门速度(1/s)

P——显示数

f——振荡频率(Hz)

由于照像机的快门速度是1/秒，所以计数显示器只能显示分母数，即1/60显示为60，1/125显示为125。依此类推。

波段开关K所对应的RC为10档快门速度检测所需的振荡频率，其f可由下式决定：

$$f = \frac{1}{2.2RC}$$

使用时，只要将红外发光管装在专用镜头盖上，受光管装在专用底片架上就可方便的进行检测，并且不受外界可见光干扰。

10. 收音机自动选台器

电路用途：

普通收音机通过调可变电容来选台，比较麻烦而且噪声

大。该选台器采用数字控制方式，通过改变收音机天线回路和本振回路的电容来实现节目选择。可用于高档音响设备中的收音机自动选台。

工作原理：

如图10-12所示电路是由8位优先编码器CC4532（IC1、IC2）、四2输入端或门CC4071（IC3）、4位锁存/4-16线译码器CC4514（IC4）等构成的自动选台器。

电路中IC1、IC2、IC3构成了16级优先编码器。当高位编码IC1有信号输入时，高位EO端输出低电平“0”，使低位编码器IC2被禁止，此时对高位编码器IC1的输入信号进行优先编码。当高位编码器无信号输入时，高位EO端输出高电平“1”，此时低位编码IC2可以进行编码。两片编码器的输出信号经或门IC3得到4位二进制编码输出，将此信号作为译码器IC4的地址数据，便可在其相应的输出端得到高电平，使控制部分工作，完成选台功能。

电路中，Ca、Cb分别为收音机天线回路和本振回路电容，其容量根据所要接收的电台频率上来设定。电路中控制部分只画出了一路，其它15路与之相同。

11. 电风扇自然风产生器

电路用途：

该电路可使电风扇产生模拟自然风的效果，并且还具有定时功能，定时时间为1~4小时。

工作原理：

图10-13所示电路是由时基电路NE555（IC1）、12位串行计数器/分频器CC4040（IC2）、4位锁存/4-16线译码器CC4514（IC3）、双4输入端与非门CC4012（IC4）等构成

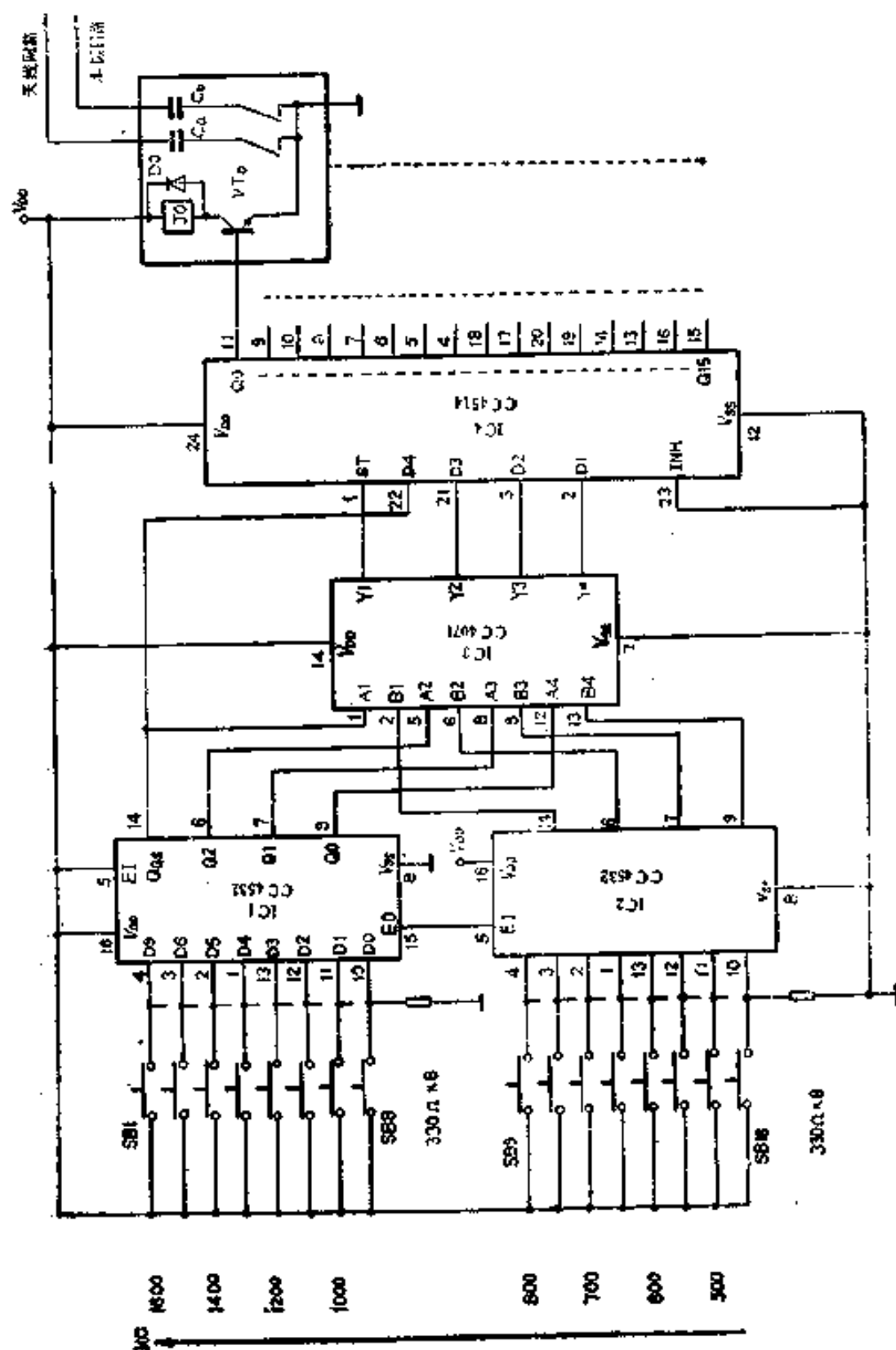


图 10-12 收音机自动选台器

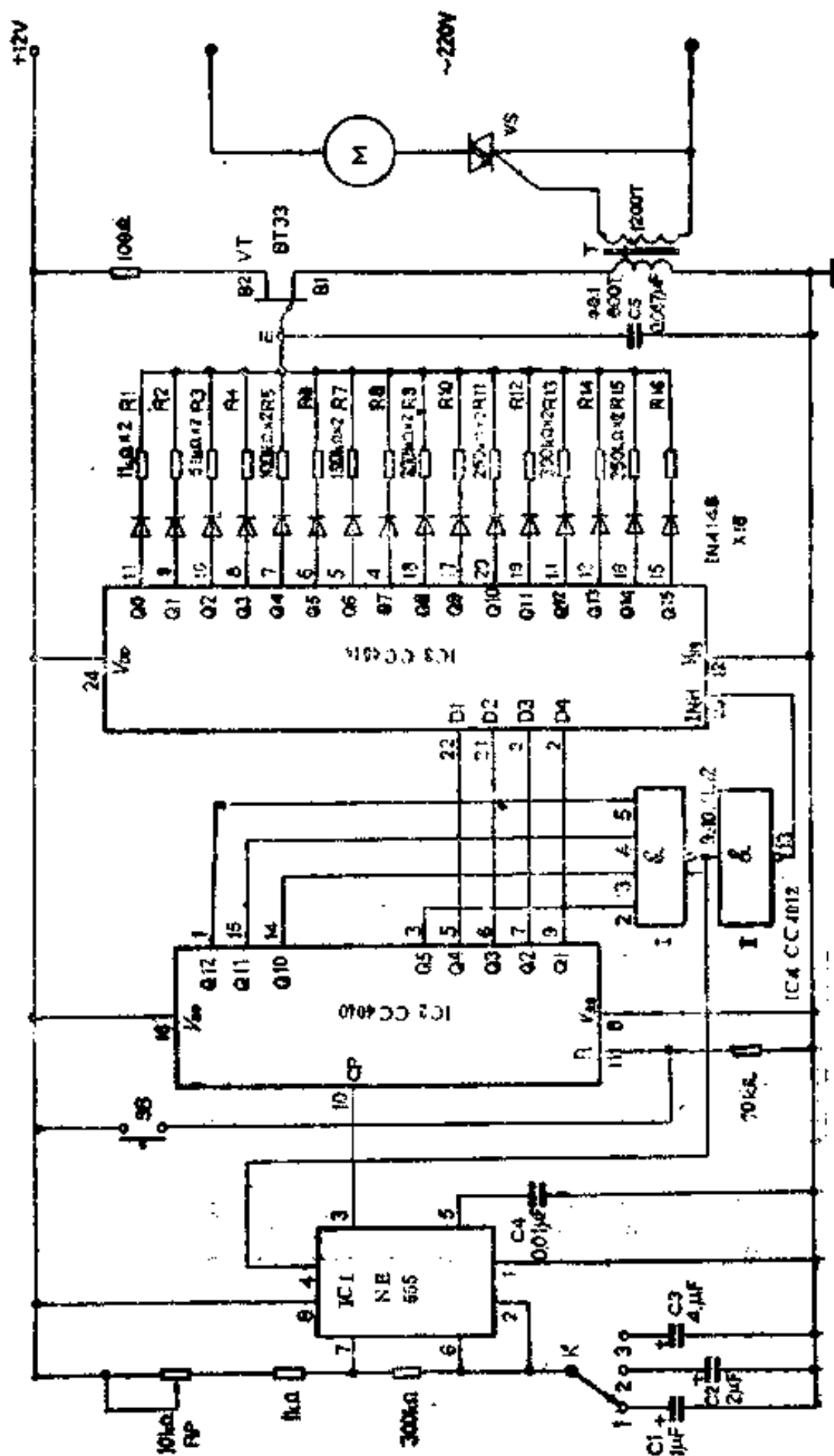


图 10-13 电风扇自然风产生器

的电风扇自然风产生器。

电路中IC1为振荡源，其振荡频率可由转换开关K选择，当K分别与1、2、3点接通，可使IC1的③脚输出频率分别为1Hz、0.5Hz、0.25Hz的时钟脉冲，将此时钟脉冲送至IC2，使其输出端Q1~Q4产生IC3所需要的地址数据，IC3根据IC2所输入的地址选中相应的输出端，并通过电阻R1~R16（其中一只）向电容C5充电，由BT23单结晶体管和变压器T组成锯齿波触发电路所产生的振荡脉冲，通过变压器的次级回路控制双向可控硅VS的导通角，从而控制电风扇电机的转速。电阻越大，可控硅的导通角越小，电机转速越慢。反之，电阻越小，转速越快。当IC3的地址数D1~D4由0000变至1111时，电风扇的转速由快变慢，当IC2的Q5变为高电平“1”后，IC3的输出又依次由低电平“0”变为高电平“1”，使电扇的速度重复快慢变化，直至IC2的Q5~Q12均变为高电平“1”，经CC4012的门I反相后送出低电平使IC1停止振荡。同时经门II反相后使IC3的INH端为高电平“1”，其输出端全部为“0”，可控硅关断，电风扇停止，完成了一次模拟自然风及定时过程。

转换开关K分别打到1、2、3位置，可使定时时间分别为1、2、4小时。SB为定时复位按钮。

12. 电子调光控制器

电路用途：

该电子调光控制器与普通调光器的不同之处，在于不需用调节旋钮，而是用手指触摸即可实现。主要用于家庭、宾馆、影院等场所的灯光亮度调整。

工作原理：

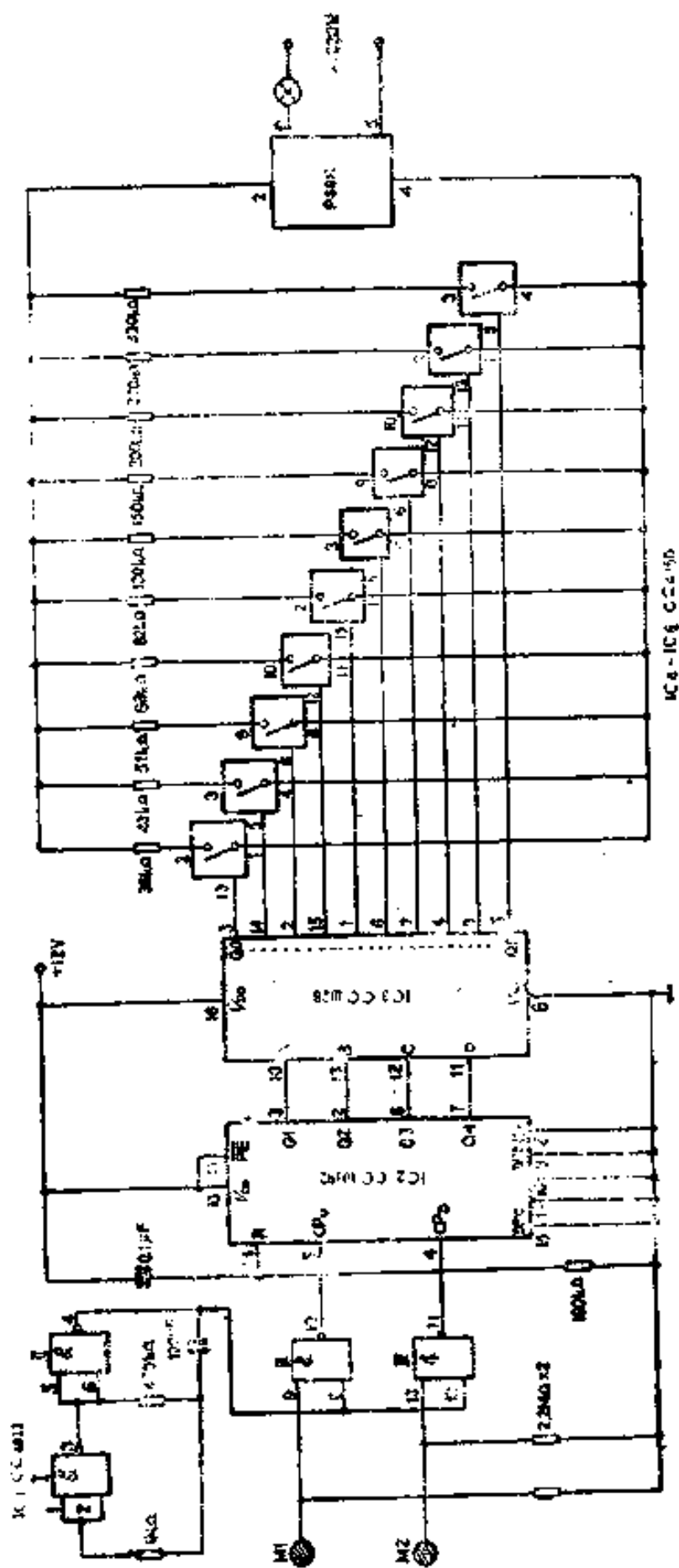


图 10-14 电子调光控制器

图10-14所示电路是由四2输入端与非门CC4011(IC1)、可预置BCD加/减计数器CC40192(IC2)、BCD—十进制译码器CC4028(IC3)及四双向模拟开关CC4066(IC4-IC6)等构成的电子调光控制器。

电路中IC1的门Ⅰ和门Ⅱ构成自激多谐振荡器，其振荡频率约为0.5Hz。将振荡脉冲送至门Ⅲ⑨脚和门Ⅳ的⑫脚，平时门Ⅲ、Ⅳ的⑧、⑬脚由下拉电阻拉至低电平“0”状态，使门Ⅲ、Ⅳ关闭，当用手指触摸金属片M1时，人体的感应信号加至门Ⅲ的⑧脚，使其变为高电平“1”，门Ⅲ打开，脉冲信号进入IC2的加计数端CP_u，使其进行加计数。如果手指触摸M2，则IC2作减计数。IC2的输出Q1~Q4可作为IC3的地址码，根据输入地址的不同，相应的输出端变为高电平“1”，使与其相连的IC4~IC6打开，致使固态继电器PSSR的控制端②脚和④脚之间外加电阻阻值随之发生变化，从而使灯泡的亮度发生变化。

附录1 CMOS集成电路直流电阻表

单位: kΩ

管脚序号 型号	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
4001	11	11	7.8	7.8	11	11	0	11	11	7.8	7.8	11	11	5.8		
4008	7.2	7.2	7.2	7.2	7.2	7.2	7.2	0	7.2	6.8	6.8	6.8	6.8	6.8	7.2	4.7
4011	10	10	7	7	10	10	0	10	10	7	7	10	10	5.8		
4013	6	6	11.5	11	12.5	11.5	0	11.5	12.5	11	11.5	6	6	4.8		
4014	7	6.5	6.5	7	7	7	7	0	7	7	7	6.5	7	7	7	4.4
4015	10	6.7	6.7	6.7	6.7	10.5	10.5	0	10	6.7	6.7	6.7	6.7	10.5	10.5	5
4017	7.2	6.8	7.6	7.6	6.8	7.6	6.8	0	7.6	6.8	7.6	6.8	7.6	7.6	6.8	4.7
4019	7.2	7.2	7.2	7.2	7.2	7.2	7.2	0	7.2	6.6	6.6	6.6	6.6	7.2	7.2	5
4020	6.7	6.7	6.7	6.7	6.7	6.7	6.7	0	6.7	7.2	7.2	6.7	6.7	6.7	6.7	4.8
4021	7.3	6.7	6.7	7.3	7.3	7.3	7.3	0	7.3	7.3	7.3	6.7	7.3	7.3	7.3	4.4
4022	7	7	7	7	7	∞	7	0	∞	7	7	7	8	8	8	5

续表

管 脚 序 号 / 型 号	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
4024	7.2	7.2	6.7	6.7	6.7	6.7	0	∞	6.7	∞	6.7	6.7	∞	4.7		
4026	7.4	7.4	7.4	7	7	7	7	0	7	7	7	7	7	7	7.4	4.7
4027	6.2	6.2	9.5	10.5	9.2	9.2	10	0	10	9.2	9.2	10.5	9.5	6.2	6.2	5
4028	7.2	7.2	7.2	7.2	7.2	7.2	7.2	0	7.2	8.6	8.6	8.6	8.6	7.2	7.2	5.8
4029	10	7.5	10.5	10.5	10	7.5	7.5	0	10	10	7.5	10.5	10.5	7.5	10	4.8
4033	7.4	7.4	7.4	7	7	7	7	0	7	7	7	7	7	7	7.4	4.7
4035	7.3	8	8	8	8	8	8	0	8	8	8	8	7.3	7.3	7.3	5
4040	6.6	6.6	6.6	6.6	6.6	6.6	6.6	0	6.6	7.2	7.2	6.6	6.6	6.6	6.6	4.8
4042	6.6	6.6	6.6	7	6.8	6.8	7	0	6.6	6.6	6.6	6.6	7	7	6.6	4.8
4043	6.6	6.6	7.4	7.4	7.2	7.2	7.4	0	6.6	6.6	7.4	7.4	∞	7.4	7.4	4.7
4046	6.6	6.6	7.2	6.6	7.2	6.2	6.2	0	7	6.2	∞	7	6.6	7.2	6.2	4.4

续表

管 序 号	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
型																
4048	6.5	7	7	7	7	7	7	0	7	7	7.3	7.3	7.3	7.3	7	4.4
4049	5	6.4	7	6.4	7	6.4	7	0	7	6.4	7	6.4	6.4	7	6.4	6
4051	33	33	23	33	33	33	33	0	10	10	10	33	33	33	33	6
4060	6.7	6.7	6.7	6.7	6.7	6.7	6.7	0	6.7	7.2	8	10.5	6.7	6.7	6.7	4.8
4066	6.6	6.6	6.6	6.6	7.2	7.2	7.2	0	6.6	6.6	6.6	7.2	7.2	5		
4069	7.5	6.6	7.5	6.6	7.5	6.6	0	6.6	7.5	6.6	7.5	6.6	7.5	5.3		
4070	7.5	7.5	6.6	6.6	7.5	7.5	0	7.5	7.5	6.6	6.6	7.5	7.5	5		
4071	10	10	6.6	6.6	10	10	0	10	10	6.6	6.6	10	10	5.5		
4081	9.4	9.4	6.4	6.4	9.4	9.4	0	9.4	9.4	6.4	6.4	9.4	9.4	5.5		
4089	7	10.5	10.5	10.5	7	7	7	0	9.0	9.8	10.5	9.8	10.5	10.5	10.5	4.5
4095	9.5	9.5	6.5	6.5	9.5	9.5	0	9.5	9.5	6.5	6.5	9.5	9.5	9.5	9.5	

.

续表

管脚序号 型号	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
4098	0	6	7	7	7	6.4	6.4	0	6.4	6.4	7	7	7	6	0	4.7
4099	6.7	9.5	9.5	9.5	9.5	9.5	9.5	0	6.7	6.7	6.7	6.7	6.7	6.7	6.7	4.7
4502	7.2	6	7.2	7.2	6	7.2	6	0	6	7.2	6	7.2	7.2	6	7.2	4.5
4510	11	7	11	11	11	7	7	0	11	11	7	11	11	7	11	5
4511	10	10	10	10	10	10	10	0	6.2	6.2	6.2	6.2	6.2	6.2	6.2	4.8
4512	9.2	9.2	9.2	9.2	9.2	9.2	9.2	0	9.2	9.5	9.5	9.5	9.5	6.8	9.2	5.3
4516	9.4	7.5	10	10	9	7.5	7.5	0	9.3	9.3	7.5	10	10	7.5	9.3	4.5
4518	8.5	8.5	7.5	7.5	7.5	7.5	8.5	0	8.5	8.5	7.5	7.5	7.5	7.5	8.5	5.5
4520	8	8.2	7	7	7	7	8.2	0	8.2	8.2	7	7	7	7	8.2	4.8
4527	6.5	7.4	7.4	7.4	6.5	6.5	6.5	0	7.2	7.2	7.3	7.3	7.2	7.4	7.4	4.5
4532	9.5	9.5	9.5	9.5	9.4	6.7	6.7	0	6.7	9.5	9.5	9.5	9.5	6.7	6.7	4.5

续表

管 牌 序 号 型 号	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
4555 4556	9	9	9	6.5	6.5	6.5	6.5	0	6.5	6.5	6.5	6.5	9	9	9	4.8
14522	7	9.3	9.3	9.3	9.3	10	7	0	7	9.3	9.3	7	9.3	9.3	7	5
14526	7.4	8.5	8.5	8.5	8.5	8.5	7.4	0	7.4	8.5	8.5	7.4	8.5	8.5	7.4	6
40160 40162	7.2	7.2	7.2	7.2	7.2	7.2	7.2	0	7.2	7.2	6.8	6.8	6.8	6.8	6.8	4.8
40161 40163	7.2	7.2	7.2	7.2	7.2	7.2	7.2	0	7.2	7.2	6.6	6.6	6.6	6.6	6.6	4.5
40192	7	6.5	6.5	7	7	6.5	6.5	0	7	7	7	6.5	6.5	7	7	4.6
40193	7	6.5	6.5	7	7	6.5	6.5	0	7	7	7	6.5	6.5	7	7	4.6
40194	7.5	7.5	7.5	7.5	7.5	7.5	7.5	0	7.5	7.5	7.5	6.5	6.5	6.5	6.5	4.5
4585	7.5	7.5	6.5	7.5	7.5	7.5	7.5	0	7.5	7.5	7.5	6.5	6.5	7.5	7.5	4.8

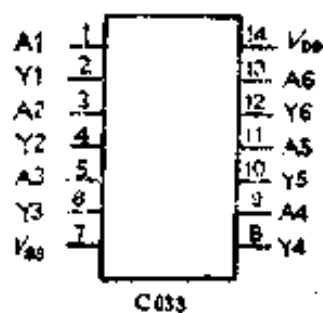
续表

管脚序号	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24
型号																								
4067	6.5	30	30	30	30	30	30	30	30	9	9	0	9	9	9	20	30	30	30	30	30	30	30	5
4514 4515	10	10	10	8	8	8	8	8	8	8	8	0	8	8	8	8	8	8	8	0	10	10	10	4.6

备注：以上数据用500型万用表 $\Omega \times 1k$ 档，黑表笔接地，红表笔接管脚测得。

附录2

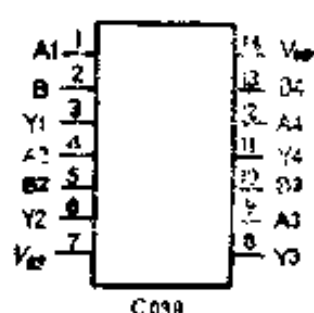
C系列管脚排列表



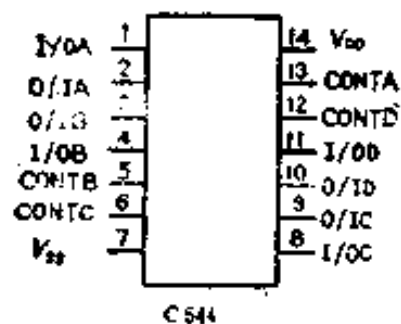
C033



C036



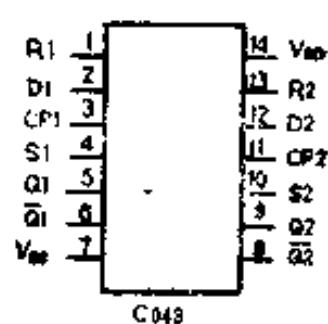
C038



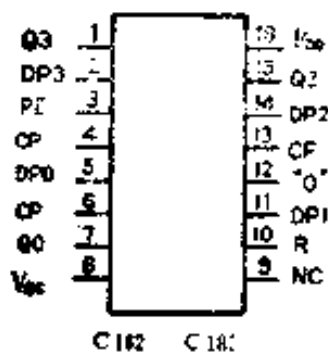
C544



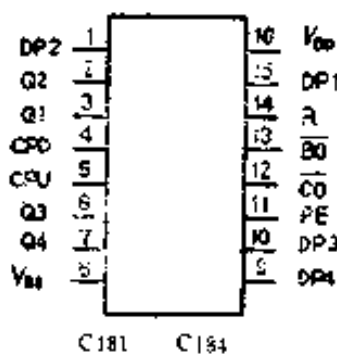
C660



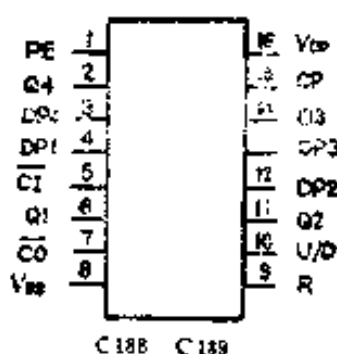
C049



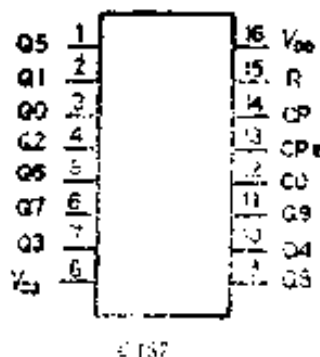
C182 C181



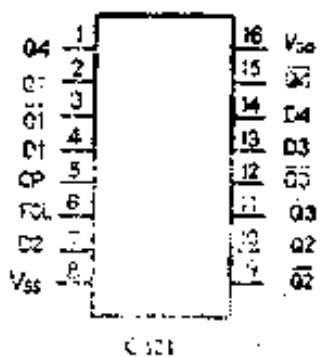
C181 C184



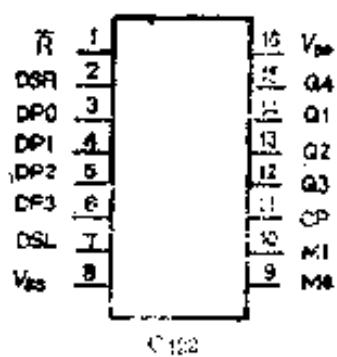
C188 C189



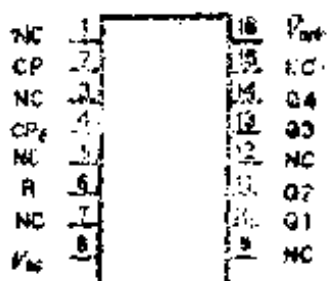
C187



C181



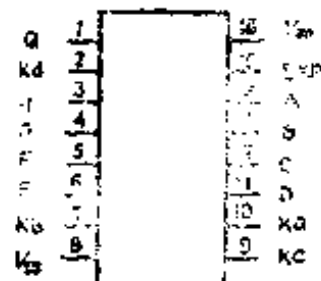
C182



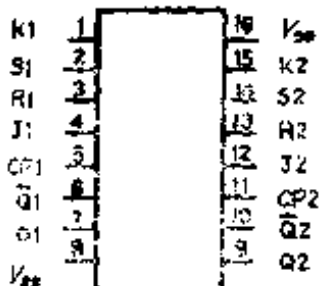
C180 C183



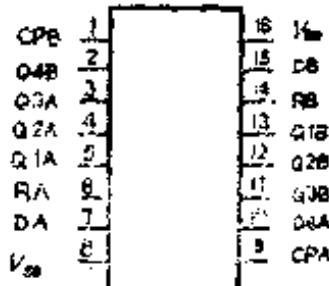
C301



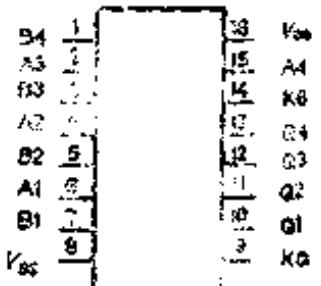
C041



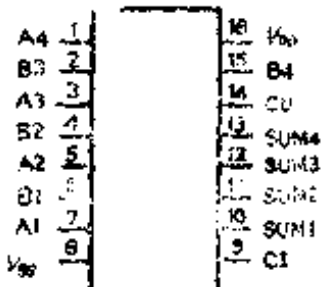
C044



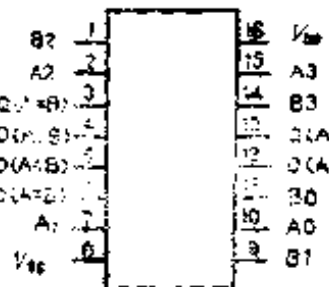
C423



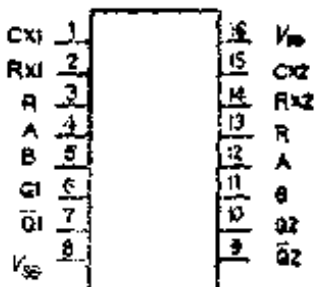
C340



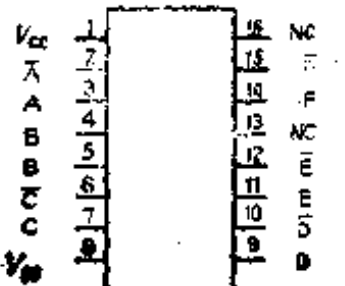
C472



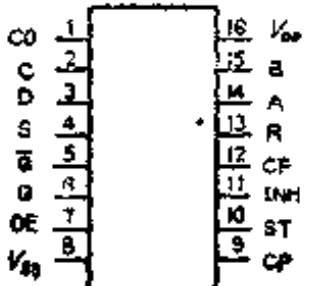
C503



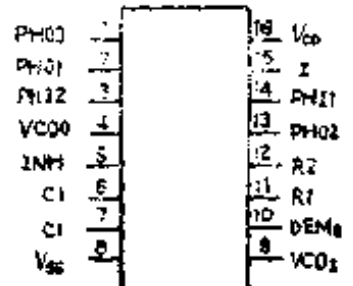
J2109



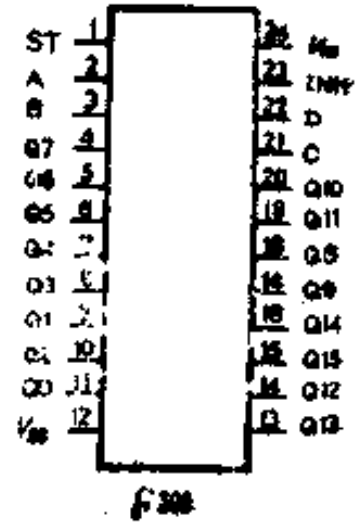
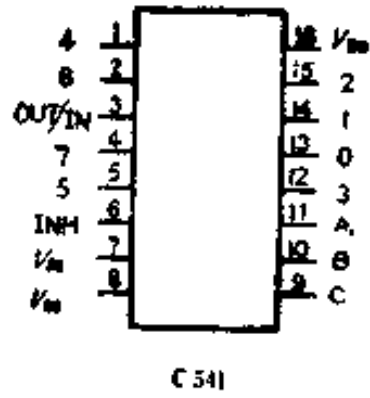
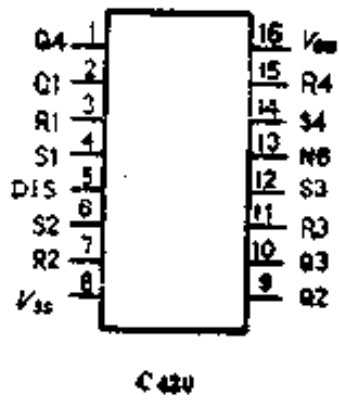
J3309



J3004



J3911



附录 3

同类产品对照表

序号	CC系列	C系列	CD系列	MC系列	序号	CC系列	C系列	CD系列	MC系列
1	4001	039	4001	14001	16	4029		4029	14029
2	4008	662	4008	14008	17	4033			
3	4011	036	4011	14011	18	4035		4035	14035
4	4013	043	4013	14013	19	4040		4040	14040
5	4014		4014	14014	20	4042	421	4042	14042
6	4015	423	4015	14015	21	4043	420	4043	14043
7	4017	187	4017	14017	22	4046	(J691)	4046	14046
8	4019	540	4019	14019	23	4048	041	4048	14048
9	4020		4020	14020	24	4049	(J350)	4049	14049
10	4021		4021	14021	25	4051	541	4051	14051
11	4022		4022	14022	26	4060		4060	14060
12	4024		4024	14024	27	4066	544	4066	14066
13	4026				28	4069	033	4069	14069
14	4027	044	4027	14027	29	4070	660	4070	14070
15	4028	301	4028	14028	30	4071		4071	14071

序号	CC系列	C系列	CD系列	MC系列	序号	CC系列	C系列	CD系列	MC系列
31	4081		4081	14081	46	4556		4556	14556
32	4089		4089		47	14522	182		14522
33	4093		4093	14093	48	14526	185		14526
34	4098	(J210)	4098	14528	49	4585	663	4585	14585
35	4099		4099	14099	50	40160		40160	14160
36	4502		4502	14502	51	40161		40161	14161
37	4510	188	4510	14510	52	40162		40162	14162
38	4511		4511	14511	53	40163		40163	14163
39	4512		4512	14512	54	40192	181	40192	
40	4516	189	4516	14516	55	40193	184	40193	
41	4518	180	4518	14518	56	40194	422	40194	14194
42	4520	183	4520	14520	57	40195			
43	4527	(J690)	4527	14527	58	4067		4067	
44	4532		4532	14532	59	4514	300	4514	14514
45	4555		4555	14555	60	4515		4515	14515

附录 4

TTL与CMOS功能相近型号

CMOS	TTL
4001	7402
4008	74238 7483
4011	7400 7437
4013	7474
4014	74166
4015	7491 74164
4019	74157
4021	74165
4028	7442 7445 74141 74145
4035	74178 7494 74179 74195
4042	7475 7477
4027	7473 74111 7478 74167
4049	7406 7407
4051	74151 7425 74152
40160 40162	74160
40161 40163	74161
4067	74150

续表

CMOS	TTL
4070	7486 74136
4093	74132
4098	74121 74123 74122
4502	74135 74136
4081	7408
4510	74190
4511	7446 7448 7447 7449
4516	74191
4518	7490 74290
4514 4515	74154
4555	74155
4556	74156
40192	74192
40193	74193
40194	74194
40195	74195

附录 5 CMOS与其它数字集成电路性能对照表

参 数	CMOS	TTL	LSTTL	PMOS	NMOS	HTL	ECL
电源电压(V)	+ 3 ~ 18	+ 5	+ 5	- 20 ~ 24	+ 12, - 5	+ 15	- 5.3
每个门平均延 时(ns)	50	10	5	1000	100	85	2
每个门平均功 耗(mW)	0.01	15	2	5	0.5	30	25
计数频率(MHz)	2	35	50	0.2	1	1	200
噪声容限(V)	电源40%	0.4	0.4	2	1	6	0.15
静态扇出	1000	10	20	20	10	20	100
输入高电平 min(V)	电源60%	2	2	- 3	5	9	- 1.105
输入低电平 max(V)	电源40%	0.8	0.8	- 9	0.8	6.5	- 1.475
输出高电平 min(V)	电源高电平	2.4	2.4	- 2	6	13.5	- 0.96

续表

参 数	CMOS	TTL	LSTTL	PMOS	NMOS	HTL	ECL
输出低电平 max(V)	电源低限	0.4	0.4	-12	0.45	1.5	-1.65
高电平输入 电流(mA)	0.0001	0.04	0.02	0.001	0.01	0.006	0.265
低电平输入 电流(mA)	0.0001	1.0	0.4	0.001	0.01	1.5	0.5
高电平输出 电流(mA)	0.4	0.4	0.4	0.1	0.1	0.1	50
低电平输出 电流(mA)	0.7	10	8	0.1	0.3	35	50
主要特点	低功耗	高速	高速低功耗	低价格	高密度	高抗干扰	超高速

附录 6

CMOS4000系列集成电路检索表

序号	型 号	品 种
1	4000	双 3 输入端或非门
2	4001	四 2 输入端或非门
3	4002	双 4 输入端或非门
4	4006	18 位串入—串出移位寄存器
5	4007	双互补输出反相器
6	4008	4 位超前进位全加器
7	4009	六反相缓冲/变换器
8	4010	六同相缓冲/变换器
9	4011	四 2 输入端与非门
10	4012	双 4 输入端与非门
11	4013	双主—从 D 型触发器
12	4014	8 位串入/并入—串出移位寄存器
13	4015	双 4 位串入—并出移位寄存器
14	4016	四联双向开关
15	4017	十进制计数/分配器
16	4018	可预置 N 进制计数器
17	4019	四与或选择器
18	4020	14 位二进制串行计数/分频器
19	4021	8 位串入/并入—串出移位寄存器
20	4022	八进制计数/分频器
21	4023	三 3 输入端与非门
22	4024	7 位二进制串行计数器/分频器
23	4025	三 3 输入端或非门
24	4026	十进制计数/7 段译码器
25	4027	双 J—K 触发器
26	4028	BCD 码—十进制码译码器
27	4029	可预置可逆计数器 (二进制或 BCD)
28	4030	四 2 输入端异或门
29	4031	64 位移位寄存器
30	4032	三路串联加法器 (正逻辑)
31	4033	十进制计数/7 段译码器

续表

序号	型 号	品 种 名 称
32	4034	8 位通用总线寄存器
33	4035	4 位并入/串入—并出/串出移位寄存器
34	4036	4 × 8 位随机存取存储器
35	4038	三路串联加法器(负逻辑)
36	4039	4 字 × 8 位随机存取存储器
37	4040	12 位二进制串行计数器/分频器
38	4041	四同相/反相缓冲器
39	4042	四锁存 D 型触发器
40	4043	四三态 R—S 锁存触发器(“1”触发)
41	4044	四三态 R—S 锁存触发器(“0”触发)
42	4045	21 位计数器/缓冲器
43	4046	锁相环
44	4047	单稳态触发器/无稳多谐振荡器
45	4048	8 输入端可扩展多功能门
46	4049	六反相缓冲/变换器
47	4050	六同相缓冲/变换器
48	4051	单八路模拟开关
49	4052	双四路模拟开关
50	4053	三 2 路模拟开关
51	4054	4 位液晶显示驱动器
52	4055	BCD—7 段译码/液晶驱动器
53	4056	BCD—7 段译码/驱动器
54	4059	四十进制 N 分频器
55	4060	14 位二进制串行计数器/分频器
56	4063	4 位量级比较器
57	4066	四双向模拟开关
58	4067	单十六路模拟开关
59	4068	8 输入端与非门/与门
60	4069	六反相器
61	4070	四异或门
62	4071	四 2 输入端或门

续表

序号	型 号	品 种 名 称
63	4072	双4输入端或门
64	4073	三3输入端与门
65	4075	三3输入端或门
66	4076	4线D型寄存器
67	4077	四异或非门
68	4078	8输入端与非门/或门
69	4081	四2输入端与门
70	4082	双4输入端与门
71	4085	双2路2输入端与或非门
72	4086	四2输入端可扩展与或非门
73	4089	二进制比例乘法器
74	4093	四2输入端施密特触发器
75	4094	8位移位/存储总线寄存器
76	4095	3输入端J—K触发器(同相J—K输入端)
77	4096	3输入端J—K触发器(反相和同相J—K输入端)
78	4097	双八路模拟开关
79	4098	双单稳态触发器
80	40100	32位左移/右
81	40101	9位奇偶发生器/校验器
82	40102	8位可预置同步减法计数器(BCD)
83	40103	8位可预置同步减法计数器(二进制)
84	40104	TTL至高电平CMOS转换器
85	40105	先进先出寄存器
86	40106	六施密特触发器
87	40107	双2输入端与非缓冲/驱动器
88	40108	4×4多端口寄存器阵列
89	40109	四低—高电平位移器
90	40110	十进制加/减计数/锁存/7段译码/驱动器
91	40160	可预置BCD加计数器(异步复位)
92	40161	可预置4位二进制加计数器(异步复位)
93	40162	可预置十进计数器(同步复位)

续表

序号	型 号	品 种 名 称
94	40163	可预置 4 位二进制加计数器 (同步复位)
95	40174	六锁存 D 型触发器
96	40175	四锁存 D 型触发器
97	40181	4 位算术逻辑单元/函数发生器 (32 个功能)
98	40192	可预置 BCD 加/减计数器 (双时钟)
99	40193	可预置 4 位二进制加/减计数器 (双时钟)
100	40194	4 位并入/串入—并出/串出移位寄存器 (左移/右移)
101	40195	4 位并入/串入—并出/串出移位寄存器
102	40257	四 2 选 1 数据选择器
103	4500	工业控制单元
104	4501	三步输入门
105	4502	六反相缓冲器 (三态输出)
106	4503	六同相缓冲器 (三态输出)
107	4504	6TTL 或 CMOS 同相移相器
108	4505	64 × 1 位 RAM
109	4506	双可扩展 AOI 门
110	4507	四异或门
111	4508	双 4 位锁存 D 型触发器
112	4510	可预置 BCD 加/减计数器 (单时钟)
113	4511	BCD—锁存/7 段译码/驱动器
114	4512	八路数据选择器
115	4513	BCD—锁存/7 段译码/驱动器
116	4514	4 位锁存/4 线—16 线译码器 (输出“1”)
117	4515	4 位锁存/4 线—16 线译码器 (输出“0”)
118	4516	可预置 4 位二进制加/减计数器 (单时钟)
119	4517	双 64 位移位寄存器
120	4518	双 BCD 同步加计数器
121	4519	4 位与/或选择器
122	4520	双 4 位二进制同步加计数器
123	4521	24 级频率分配器
124	4522	可预置 BCD 同步 1/N 计数器

续表

序号	型 号	品 种 名 称
125	4526	可预置4位二进制同步1/N计数器
126	4527	BCD比例乘法器
127	4528	双单稳态触发器
128	4529	双四路/单八路模拟开关
129	4530	双5输入多数逻辑门
130	4531	12位奇偶数
131	4532	8位优先编码器
132	4534	实时与译码计数器
133	4536	可编程定时器
134	4537	256×1静态随机存取存储器
135	4538	精密单稳多谐振荡器
136	4539	双四路数据选择器
137	4541	可编程定时器
138	4543	BCD—锁存/7段译码/驱动器
139	4544	BCD—锁存/7段译码/驱动器——波动闭锁
140	4547	BCD—7段译码/大电流驱动器
141	4549	连续的近似值寄存器
142	4551	四2通道模拟多路传输
143	4552	256位RAM
144	4553	3数字BCD计数器
145	4555	双二进制4选1译码器/分离器(输出“1”)
146	4556	双二进制4选1译码器/分离器(输出“0”)
147	4557	1—64位可变节移位寄存器
148	4558	BCD—7段译码器
149	4559	逐次近似值码器
150	4560	“N”BCD加法器
151	4561	“9”求补器
152	4562	128位静态移位寄存器
153	4566	工业时基发生器
154	4568	相位比较器/可编程计数器
155	4569	双可预置BCD/二进制计数器

续表

序号	型 号	品 种 名 称
156	4572	四反相器加二输入或非门加二输入端与非门
157	4573	双可预置运算放大器
158	4574	比较器、线性、双对双运放
159	4575	双/双预置运放/比较器
160	4580	4 × 4 多端寄存器
161	4581	4 位算术逻辑单元
162	4582	超前进位发生器
163	4583	双施密特触发器
164	4584	六施密特触发器
165	4585	4 位数值比较器
166	4597	8 位总线相容计数/锁存器
167	4598	8 位总线相容可译地址锁存器
168	4599	8 位可寻址锁存器

附录7 CMOS集成电路外引线功能端文字符号

$A_0, A_1, \dots, A_n$	地址码输入端
$A, B, C, \dots$	门电路输入端
A, GND	模拟“地”
B/D	二进制/十进制控制端
BI	熄灭控制端
BO	借位输出端
C, C_e	外接电容端
C_L	外接负载电容端
CE	片选控制端
CF	级联反馈输入端
CI	进位输入端
CO	进位输出端
$COMP_{IN}$	比较器输入端
$CONT$	双向开关控制端
CP	时钟信号输入端
$CP_{\overline{B}}$	时钟信号控制端
CP_D	减计数时钟输入端
CP_O	时钟信号输出端
CP_U	加计数时钟输入端
CT	计数控制端
$D, DATA$	数据端
D_{fs}	显示频率输入端
D_{fo}	显示频率输出端
D_S	齐纳二极管引出端
DIS	三态控制端
E, GND	数字“地”
$DP_0, DP_1, \dots, DP_n$	置数输入端
DSI	串行数据输入端

DSL	左移串行数据输入端
DSR	右移串行数据输入端
EN	允许控制端
EI/EO	允许输入/输出控制端
EX	扩展输入端
I	编码器输入端
I_{is}	流过开关的电流
INH	禁止控制端
I/O	双向输入/输出端
J、K	J K触发器输入端
K_a, K_b, K_c, ...	功能控制端
LE	锁存允许控制端
LT	灯测试输入端
M	模式选择控制端
NC	空端
“0”	计数器全“0”输出端
O/E	奇/偶极性选择控制端
OE	禁止信号输出端
O/I	双向输出/输入端
P0, P1, ..., P_n	置数输入端
PE	置数控制端
P/S	并行/串行控制端
POL	极性控制端
Q	输出端
Q_{COMP}	比较器输出端
Q_{DEM}	解调信号输出端
Q_n	第n位输出端
Q_{OS}	超选信号输出端
Q_P	相位锁定指示信号输出端
Q_B	移位寄存器进位输出端
Q_{VCO}	压控振荡器输出端
R	复位信号输入端

RBI
 RBO
 R01, R02
 R_s
 S
 SIGIN
 ST
 SUM
 T/C
 TR₊(A)
 TR₋(B)
 U/D
 VCOIN
 V_{DD}
 V_{SS}
 WD
 W/R(R/W)
 Y

无效零不显示功能输入端
 无效零不显示功能输出端
 反馈输入端
 外接电阻端
 置位信号输入端
 信号输入端
 选通控制端
 运算“和”输出端
 原码/反码控制端
 单稳态正触发输入端
 单稳态负触发输入端
 加/减计数控制端
 压控振荡器输入端
 正电源端
 负电源端
 写禁止控制端
 写/读(读/写)控制端
 门电路输出端

[G e n e r a l I n f o r m a t i o n]
书名= CMOS 4 0 0 0 系列 6 0 钟常用集成电路的应用
作者= 魏立君 韩华琦
页数= 4 3 1
S S 号= 1 0 1 9 3 9 2 5
出版日期=